

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 6 月 11 日 (11.06.2015)



(10) 国际公布号
WO 2015/081564 A1

- (51) 国际专利分类号:
H03L 7/16 (2006.01)
- (21) 国际申请号: PCT/CN2013/088791
- (22) 国际申请日: 2013 年 12 月 6 日 (06.12.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 海能达通信股份有限公司 (HYTERA COMMUNICATIONS CORP., LTD.) [CN/CN]; 中国广东省深圳市南山区高新技术产业园北区北环路海能达大厦, Guangdong 518057 (CN)。
- (72) 发明人: 崔建伟 (CUI, Jianwei); 中国广东省深圳市南山区高新技术产业园北区北环路海能达大厦, Guangdong 518057 (CN)。 陈杰 (CHEN, Jie); 中国广东省深圳市南山区高新技术产业园北区北环路海能达大厦, Guangdong 518057 (CN)。 唐伟群 (TANG, Weiqun); 中国广东省深圳市南山区高新技术产业园北区北环路海能达大厦, Guangdong 518057 (CN)。
- (74) 代理人: 深圳市瑞方达知识产权事务所 (普通合伙) (SHENZHEN REFINED INTELLECTUAL PROPERTY OFFICE (GENERAL PARTNERSHIP)); 中国广东省深圳市科兴路 11 号深南花园裙楼 B 区 208 室, Guangdong 518057 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) Title: FREQUENCY SYNTHESIS METHOD OF FAST LOCKING BASED ON PHASE-LOCKED LOOP FREQUENCY AND CIRCUIT THEREOF

(54) 发明名称: 基于锁相环频率快速锁定的频率合成方法及其电路

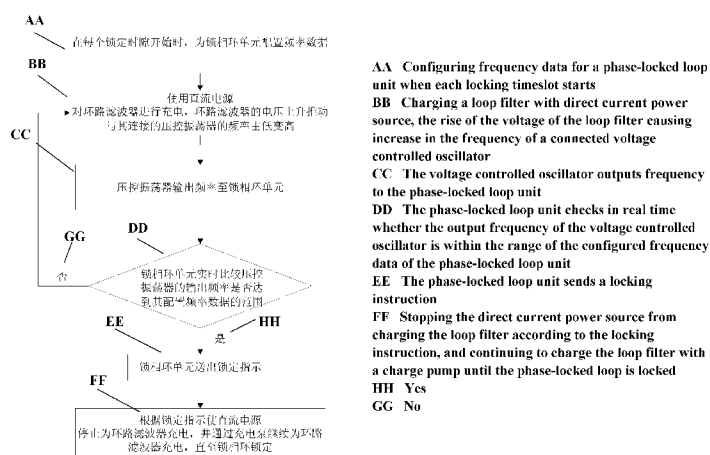


图 4 /FIG. 4

(57) Abstract: A frequency synthesis method of fast locking based on phase-locked loop frequency and a circuit thereof, the method comprising the steps of: configuring data for a phase-locked loop unit when a locking timeslot starts; charging a loop filter; the phase-locked loop unit outputs a locking instruction when the output frequency of a voltage controlled oscillator is within the range of the configuration data of the phase-locked loop unit; disconnecting the power source according to the locking instruction. The present invention charges the loop filter before the locking timeslot starts, and disconnects the power source according to a locking instruction signal, thus shortening the locking time of the phase-locked loop.

(57) 摘要: 一种基于锁相环频率快速锁定的频率合成方法及其电路, 该方法包括以下步骤: 锁定时隙开始时为锁相环单元配置数据; 对环路滤波器充电; 锁相环单元在压控振荡器的输出频率达到其配置数据的范围时输出锁定指示; 根据锁定指示断开电源。本发明在锁定时隙开始时提前为环路滤波器充电, 通过锁定指示信号断开电源, 缩短锁相环的锁定时间。



WO 2015/081564 A1

WO 2015/081564 A1



RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, **本国际公布:**

CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD,
TG)。

— 包括国际检索报告(条约第 21 条(3))。

说明书

发明名称：基于锁相环频率快速锁定的频率合成方法及其电路

技术领域

- [1] 本发明涉及无线通信电路，更具体地说，涉及一种基于锁相环频率快速锁定的频率合成方法及其电路。

背景技术

- [2] 为了提高频谱效率，现代无线通信系统大都利用频分 / 时分复用技术，无线收发机进行通信时所用信道，会根据信道占用情况、信道质量进行实时切换。信道的切换，是通过改变频率合成器的输出频率来实现的。频率合成器给收发电路中的变频电路提供可编程的本地载波信号，是无线通信设备的核心。目前使用的频率合成方式主要是采用锁相环加压控振荡器方式实现的。
- [3] 在锁相环频合方式中，在目前窄带通信系统中需要带内噪声尽量低，即需要环路滤波器带宽不能过宽，由于锁相环滤波器带宽的限制，频率源的相位噪声与锁相速度之间的互相制约：环路带宽窄时，锁定时间变长，但带内噪声比较低；环路带宽大时，可降低锁相环路的锁定时间，但带内相位噪声较差。频率源的振荡频率在两个频点之间切换所需要的时间与两个频点间的频率间隔有关：两个频点间隔越大，对应的滤波器输出的压控电压相差越大，需要的切换时间就越长。相关技术中大多采用缩短频率源频率两个不同频点间压控电压的切换时间（即提高压控振荡器），以提高频率源的锁相速度。但这会增加压控振荡器本身的相位噪声。
- [4] 锁相环方式的频率合成器锁定过程示意如图 1 所示，其频率锁定过程分为三个阶段：
- [5] T1（捕获阶段）：频率从稳定到不稳定的急剧变化，输出频率与参考时钟鉴相频率相位差非常大，锁相环处于失锁状态；
- [6] T2（跟踪阶段）：输出频率与参考时钟鉴相频率相位差较小，锁相环对输出频率进行跟踪，属于环路自身调节的阶段；
- [7] T3（稳定阶段）：输出频率与参考时钟鉴相频率相位差非常小，锁相环处于锁

定的状态。

[8] 锁定过程的三个阶段中，主要是由 T1 阶段和 T2 阶段决定目标频率的锁定时间。而 T2 阶段的时间主要是由于环路自身的参数决定，T2 阶段时相位差较小，靠锁相环自身的调节可很快进入 T3 阶段。然而 T1 阶段捕获阶段所消耗的时间，对整体锁定时间起关键的影响，一般通过减小 T1 阶段的时间来提高频率源的锁相速度。

[9] 相关技术中的锁相环锁定方法是通过为锁相环提前配置预估充电时间，打开锁相环为锁相环电路中的环路滤波器提前充电，使环路中的电压接近锁定电压，减少充电泵为锁相环充电的时间，从而加快锁定速度。该方案需要预先测量压控振荡器锁定频段内单点电压的充电时间统计特性，并存储，在开启锁相环电路时再读取充电时间，便于控制中心发出持续充电时间；充电时间与频率变化关系如图 2 所示；由于不同的压控振荡器对应同一频点的电压由于一致性、温度等因素不完全相同，导致预置电压不够精确从而使得锁定时间变长。

[10] 目前，锁相环锁定电路如图3所示，首先为鉴相器预置锁定频点的电压，连接于控制中心的数模转换器通过运算放大器为低通滤波器充电，同时通过模数转换器通过阅读交换机检测低通滤波器的充电电压，当达到预置的锁定电压值时，数模转换器发送信号至控制中心，控制中心发送控制信号停止为环路滤波器充电，使电压趋近于所设置频点的锁定电压，从而达到减少锁定时间的目的。该方案需要预先测量压控振荡器锁定频段内单点电压的统计特性，并存储至存储器；为锁相环配置数据时再读预存的电压，通过数模转换器预先充电，充电时间由模数转换器检测反馈给控制器，形成闭环控制；该方案对电路一致性及温度稳定性要求较高，软件反应有延迟并且电路比较复杂、成本较高。

发明内容

[11] 本发明要解决的技术问题在于，提供一种改进的基于锁相环频率快速锁定的频率合成方法及其电路。

[12] 本发明解决其技术问题所采用的技术方案是：构造一种基于锁相环频率快速锁定的频率合成方法，包括以下步骤：

[13] 在每个锁定时隙开始时，为锁相环单元配置数据；

- [14] 通过直流电源对环路滤波器进行充电，所述环路滤波器的电压上升推动与其连接的压控振荡器的频率由低变高；
- [15] 所述锁相环单元实时比较所述压控振荡器的输出频率是否达到其配置数据的范围；
- [16] 在所述输出频率达到所述配置数据的范围时，所述锁相环单元送出锁定指示；
- [17] 根据所述锁定指示断开所述直流电源，并连通充电泵继续为所述环路滤波器充电，直至所述锁相环锁定。
- [18] 优选地，上述基于锁相环频率快速锁定的频率合成方法中，在对所述环路滤波器进行充电之前，还包括：对所述环路滤波器进行放电以降低所述压控振荡器的输出频率。
- [19] 优选地，上述基于锁相环频率快速锁定的频率合成方法中，根据所述锁定指示断开所述直流电源为：控制单元接收锁相环单元发送的锁定指示，并发送控制信号至所述直流电源，使其停止为所述环路滤波器充电。
- [20] 优选地，上述基于锁相环频率快速锁定的频率合成方法中，在每个锁定时隙开始时，所述锁相环单元通过中央处理器配置数据。
- [21] 一种基于锁相环频率快速锁定的频率合成电路，包括：
- [22] 锁相环单元，将输入频率与配置数据进行比较，并在输入频率达到配置数据的范围内时输出锁定指示；
- [23] 压控振荡器，连接于所述锁相环单元，并输出频率至所述锁相环单元；
- [24] 环路滤波器，连接于所述压控振荡器；
- [25] 直流电源，连接于所述环路滤波器，为环路滤波器与压控振荡器提供直流电压；
- [26] 充电泵，位于所述锁相环单元内部，连接于所述环路滤波器，由所述锁相环单元控制为所述环路滤波器提供脉动交流电源；
- [27] 所述直流电源对所述环路滤波器进行充电，所述环路滤波器的电压上升推动与其连接的压控振荡器的频率由低变高；所述压控振荡器将不断变化的输出频率发送至所述锁相环单元，所述锁相环单元实时比较新输出频率是否达到其配置数据范围；若输出频率达到所述配置数据的范围，则所述锁相环单元输出锁定

指示，断开所述直流电源，所述环路滤波器通过所述充电泵继续充电直至所述锁相环锁定。

[28] 优选地，上述基于锁相环频率快速锁定的频率合成电路中，所述环路滤波器还连接有助于放电以降低所述压控振荡器的输出频率的第二开关，所述环路滤波器通过所述第二开关接地。

[29] 优选地，上述基于锁相环频率快速锁定的频率合成电路中，所述锁相环单元还连接有控制单元，所述控制单元接收锁相环单元的锁定指示并输出控制信号使连接于所述直流电源的第一开关断开，停止为所述环路滤波器充电。

[30] 优选地，上述基于锁相环频率快速锁定的频率合成电路中，所述锁相环单元还连接有为其配置数据的中央处理器。

附图说明

[31] 下面将结合附图及实施例对本发明作进一步说明，附图中：

[32] 图1是锁相环方式的频率合成器锁定过程示意图。

[33] 图2是现有技术中锁相环电路中 充电时间与频率变化关系图。

[34] 图3是现有技术中锁相环锁定电路原理图。

[35] 图4是本发明一个实施例中基于锁相环频率快速锁定的频率合成方法的流程图；

[36] 图5是本发明一个实施例中基于锁相环频率快速锁定的频率合成方法中使用示波器抓捕各个信号的波形图；

[37] 图6是本发明基于锁相环频率快速锁定的频率合成方法的锁定时间测试图；

[38] 图7是本发明一个实施例中基于锁相环频率快速锁定的频率合成电路的电路原理框图。

具体实施方式

[39] 为了对本发明的技术特征、目的和效果有更加清楚的理解，现对照附图详细说明本发明的具体实施方式。

[40] 图4示出了本发明一个优选实施例中的 基于锁相环频率快速锁定的频率合成方法，适用于所有带锁定指示的锁相环路频率合成通信系统。本发明基于锁相环频率快速锁定的频率合成方法包括以下步骤：

- [41] 在每个锁定时隙开始时，为锁相环单元配置数据。在配置数据时包括为锁相环单元的各寄存器配置数据、为锁相环配置分频比等使锁相环单元正常工作所需要的控制信息。
- [42] 通过直流电源对环路滤波器进行充电，环路滤波器的电压上升推动与其连接的压控振荡器的频率由低变高。在配置数据完成后，将连通环路滤波器和直流电源的第一开关闭合，为环路滤波器中的电容进行充电。直流电源可直接为环路滤波器进行充电，使压控振荡器的输出频率快速达到锁相环的配置数据范围，锁相环芯片通过计算其内部寄存器的配置数据的值，得到一个期望达到频率，再将压控振荡器的输出频率与该期望达到的频率进行比较。可以理解地，直流电源的电压值大于锁相环的锁定电压。
- [43] 锁相环单元实时比较压控振荡器的输出频率是否达到其配置数据的范围：
- [44] 若输出频率低于配置数据范围的下限，则继续对环路滤波器进行充电以增加压控振荡器的输出频率，锁相环单元读取压控振荡器新输出的输出频率进行实时比较，如此反复直至输出频率达到配置数据的范围时，锁相环单元送出锁定指示。
- [45] 在充电前，由于环路滤波器未充电，电压表现为低电平，压控振荡器的频率在整个频率合成器输出频率的低端；使用直流电源为环路滤波器充电后，环路滤波器的电压快速上升推动压控振荡器的输出频率从低端快速向上变化；直到输出频率达到配置数据期望达到的频率值，锁相环单元送出锁定指示，即高电平。可减小锁相环频率锁定的捕获阶段的时间。
- [46] 根据锁定指示断开直流电源，并连通充电泵继续为环路滤波器充电，直至锁相环锁定。充电泵输出脉动交流电源，压控振荡器的频率进入缓慢上升过程，此时锁相环频率锁定进入跟踪阶段。
- [47] 在一些实施例中，在对环路滤波器进行充电之前，还包括：对环路滤波器进行放电以降低压控振荡器的输出频率。可以理解地，在另一些实施例中，锁相环通过增加锁定时隙的间隔时长以降低所述压控振荡器的输出频率。在充电前，环路滤波器可能处于高电平，而锁相环单元的锁定频率为低端，则需要先对环路滤波器进行放电，使其电压表现为低电平，使压控振荡器的频率处于整个频

率合成器输出频率的低端；再对环路滤波器进行充电。

[48] 根据锁定指示断开直流电源为：控制单元接收锁相环单元发送的锁定指示，并发送控制信号至直流电源，使其停止为环路滤波器充电。控制单元接收到控制信号后，断开与直流电源连接的第一开关，使直流电源停止为环路滤波器的电容充电。

[49] 在一些实施例中，控制单元为FPGA。通过实际测量，锁相环电路通过FPGA控制开关开闭的响应时间小于 $25\ \mu\text{S}$ 。在另一些实施例中，控制单元还可以为触发器或数字电路的锁存器。可以理解地，控制单元可为任何能对输入信号快速反应的逻辑单元。

[50] 在每个锁定时隙开始时，锁相环单元通过中央处理器配置数据。中央处理器为OMAP（Open Multimedia Application Platform，开放式多媒体平台）系列的处理器。优选地，中央处理器为OMAP 5912。在另一些实施例中，锁相环单元通过SPI总线连接于主机为其配置数据。

[51] 图5为使用示波器抓捕各个信号的波形图，其中波形1为配置数据信号，波形2为充电时间信号，波形3为锁定指示信号，波形4为锁相环电路电压信号。由图可看出锁定指示信号为一系列的尖脉冲信号，其中第一个尖脉冲的起始时刻锁相环电路电压最接近于最终的锁定电压，即在此时中断直流电源，锁相环捕捉第一个锁定指示尖脉冲并保存采样数据使得后面的尖脉冲信号不再响应触发直流电源开关。

[52] 基于锁相环频率快速锁定的频率合成方法的锁定时间测试图如图6所示，图中为基于锁相环频率快速锁定的频率合成电路从0-483.35MHz的锁定时间。由图可知，T1阶段（即频率锁定趋于目标频率100Hz完成锁定）的时间为1.733ms，减少锁相环电路的锁定时间，可降低电路所需功耗。

[53] 一种基于锁相环频率快速锁定的频率合成电路，如图7所示，该基于锁相环频率快速锁定的频率合成电路包括：锁相环单元，将输入频率与配置数据进行比较，并在输入频率达到配置数据的范围内时输出锁定指示。压控振荡器，连接于锁相环单元，并输出频率至锁相环单元。环路滤波器，连接于压控振荡器。直流电源，连接于环路滤波器，为环路滤波器与压控振荡器提供直流电压。充

电泵，位于锁相环单元内部，连接于环路滤波器，由锁相环单元控制为环路滤波器提供脉动交流电源。

- [54] 充电泵可为环路滤波器提供充放电电源。直流电源对环路滤波器进行充电，环路滤波器的电压上升推动与其连接的压控振荡器的频率由低变高；压控振荡器将不断变化的输出频率发送至锁相环单元，锁相环单元实时比较新输出频率是否达到其配置数据范围；若输出频率达到配置数据的范围，则锁相环单元输出锁定指示，断开直流电源，环路滤波器通过充电泵继续充电直至锁相环锁定。有效缩短了锁定时间，并且电路简单、成本较低，且可靠性高。
- [55] 在一些实施例中，环路滤波器还连接有助于放电以降低所述压控振荡器的输出频率的第二开关，环路滤波器通过所述第二开关接地。在锁定时隙开始时，若锁相环电路中的电压大于锁定电压，即压控振荡器的输出频率处于高端，而锁相环的锁定频率处于低端时，通过第二开关闭合将环路滤波器放电，使压控振荡器表现为低电平，再重新进行充电以达到锁定电压。在另一些实施例中，锁相环电路通过增加锁定时隙的间隔时长以降低所述压控振荡器的输出频率。
- [56] 锁相环单元还连接有控制单元，控制单元接收锁相环单元的锁定指示并输出控制信号使连接于直流电源的第一开关断开，停止为环路滤波器充电。锁相环单元的锁定检测通过锁相环单元内部的鉴相器实现。
- [57] 在一些实施例中，锁相环单元还连接有其配置数据的中央处理器。优选地，中央处理器为OMAP 5912。
- [58] 以上所述仅为本发明的优选实施例而已，并不用于限制本发明，对于本领域的技术人员来说，本发明可以有各种更改和变化。凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的权利要求范围之内。

权利要求书

- [权利要求 1] 一种基于锁相环频率快速锁定的频率合成方法，其特征在于，包括以下步骤：
- 在每个锁定时隙开始时，为锁相环单元配置数据；
- 通过直流电源对环路滤波器进行充电，所述环路滤波器的电压上升推动与其连接的压控振荡器的频率由低变高；
- 所述锁相环单元实时比较所述压控振荡器的输出频率是否达到其配置数据的范围；
- 在所述输出频率达到所述配置数据的范围时，所述锁相环单元送出锁定指示；
- 根据所述锁定指示断开所述直流电源，并连通充电泵继续为所述环路滤波器充电，直至所述锁相环锁定。
- [权利要求 2] 根据权利要求 1 所述的基于锁相环频率快速锁定的频率合成方法，其特征在于，在对所述环路滤波器进行充电之前，还包括：对所述环路滤波器进行放电以降低所述压控振荡器的输出频率。
- [权利要求 3] 根据权利要求 1 所述的基于锁相环频率快速锁定的频率合成方法，其特征在于，根据所述锁定指示断开所述直流电源为：控制单元接收锁相环单元发送的锁定指示，并发送控制信号至所述直流电源，使其停止为所述环路滤波器充电。
- [权利要求 4] 根据权利要求 1 所述的基于锁相环频率快速锁定的频率合成方法，其特征在于，在每个锁定时隙开始时，所述锁相环单元通过中央处理器配置数据。
- [权利要求 5] 一种基于锁相环频率快速锁定的频率合成电路，其特征在于，包括：
- 锁相环单元，将输入频率与配置数据进行比较，并在输入频率达到配置数据的范围内时输出锁定指示；
- 压控振荡器，连接于所述锁相环单元，并输出频率至所述锁相环单元；

环路滤波器，连接于所述压控振荡器；

直流电源，连接于所述环路滤波器，为环路滤波器与压控振荡器提供直流电压；

充电泵，位于所述锁相环单元内部，连接于所述环路滤波器，由所述锁相环单元控制为所述环路滤波器提供脉动交流电源；

所述直流电源对所述环路滤波器进行充电，所述环路滤波器的电压上升推动与其连接的压控振荡器的频率由低变高；所述压控振荡器将不断变化的输出频率发送至所述锁相环单元，所述锁相环单元实时比较新输出频率是否达到其配置数据范围；若输出频率达到所述配置数据的范围，则所述锁相环单元输出锁定指示，断开所述直流电源，所述环路滤波器通过所述充电泵继续充电直至所述锁相环锁定。

[权利要求 6]

根据权利要求5所述的基于锁相环频率快速锁定的频率合成电路，其特征在于，所述环路滤波器还连接有助于放电以降低所述压控振荡器的输出频率的第二开关，所述环路滤波器通过所述第二开关接地。

[权利要求 7]

根据权利要求5所述的基于锁相环频率快速锁定的频率合成电路，其特征在于，所述锁相环单元还连接有控制单元，所述控制单元接收锁相环单元的锁定指示并输出控制信号使连接于所述直流电源的第一开关断开，停止为所述环路滤波器充电。

[权利要求 8]

根据权利要求5所述的基于锁相环频率快速锁定的频率合成电路，其特征在于，所述锁相环单元还连接有为其配置数据的中央处理器。

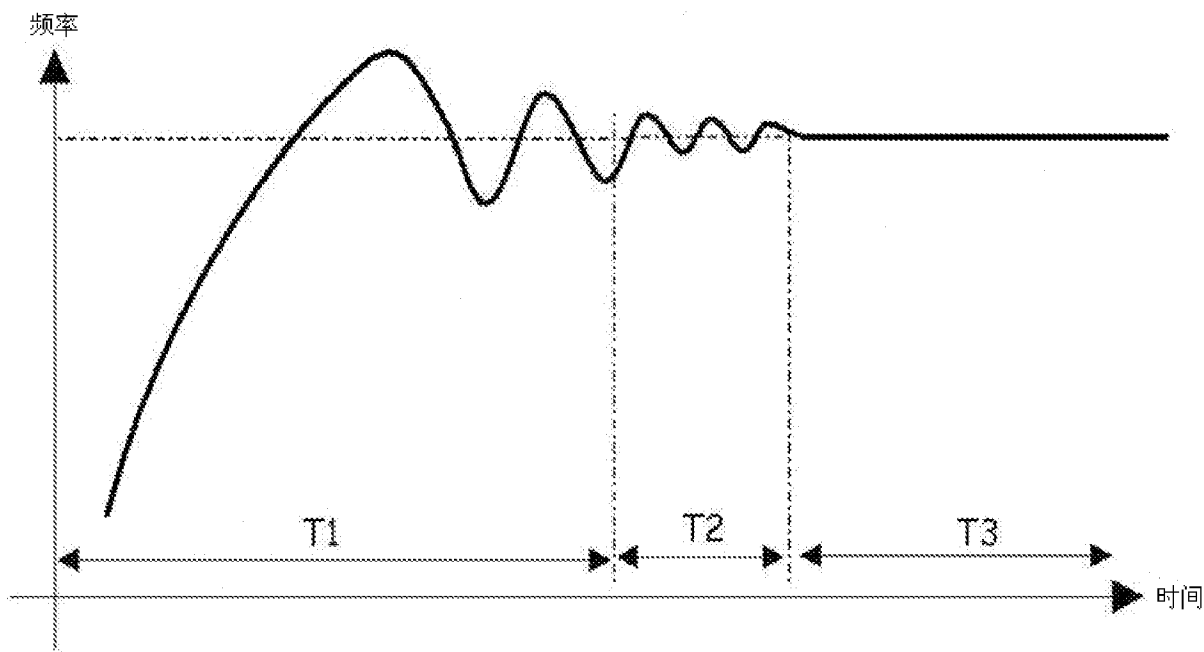


图 1

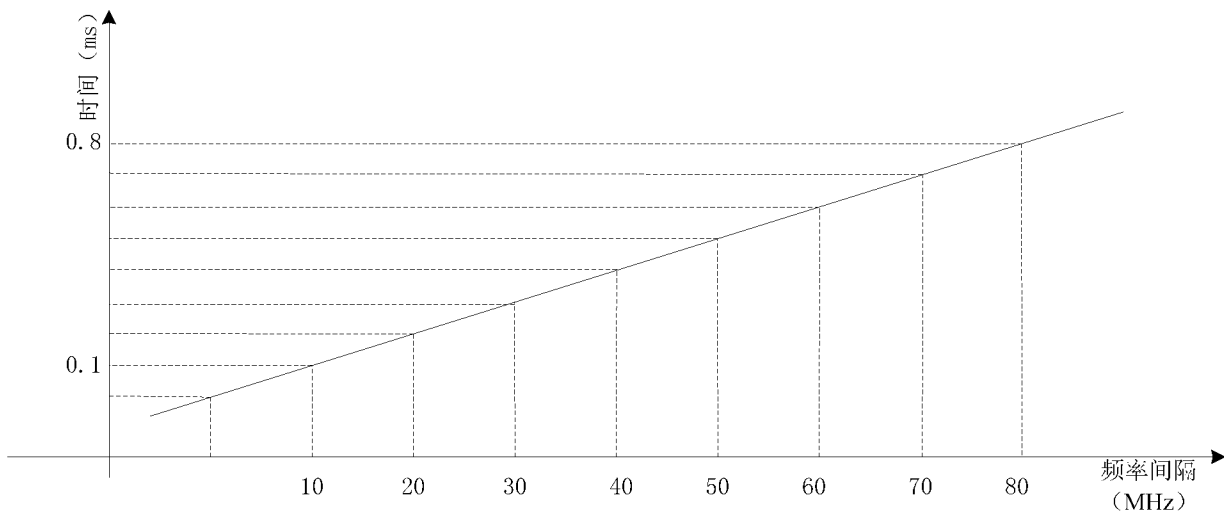


图 2

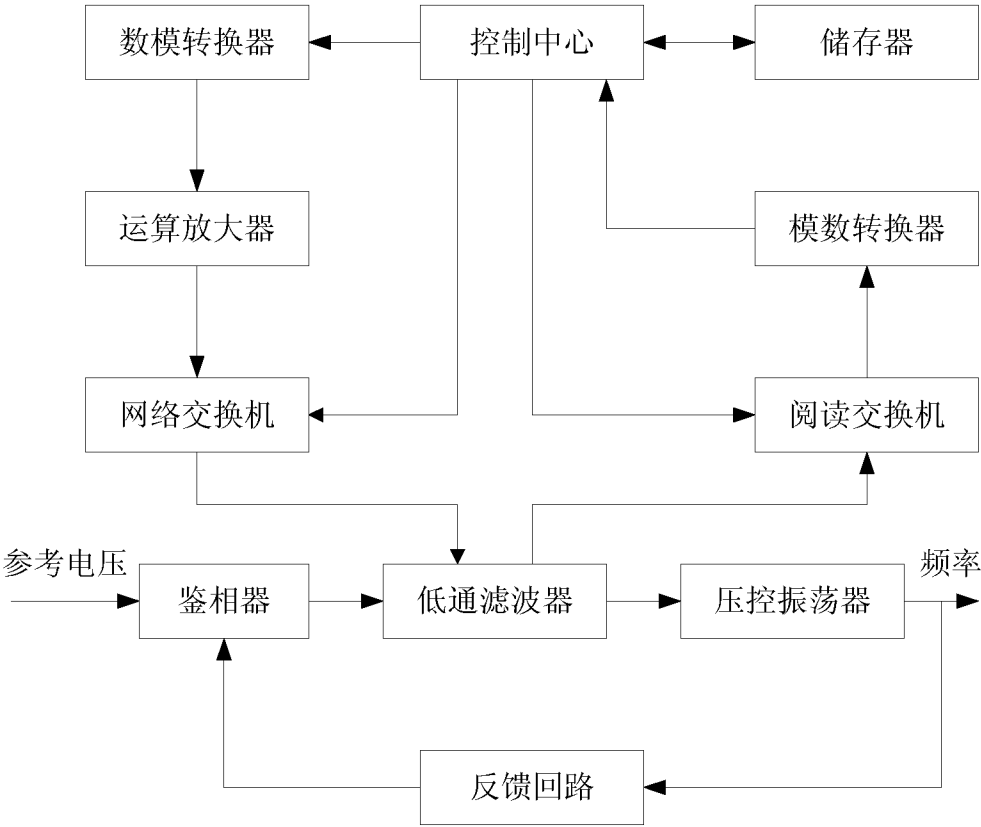


图 3

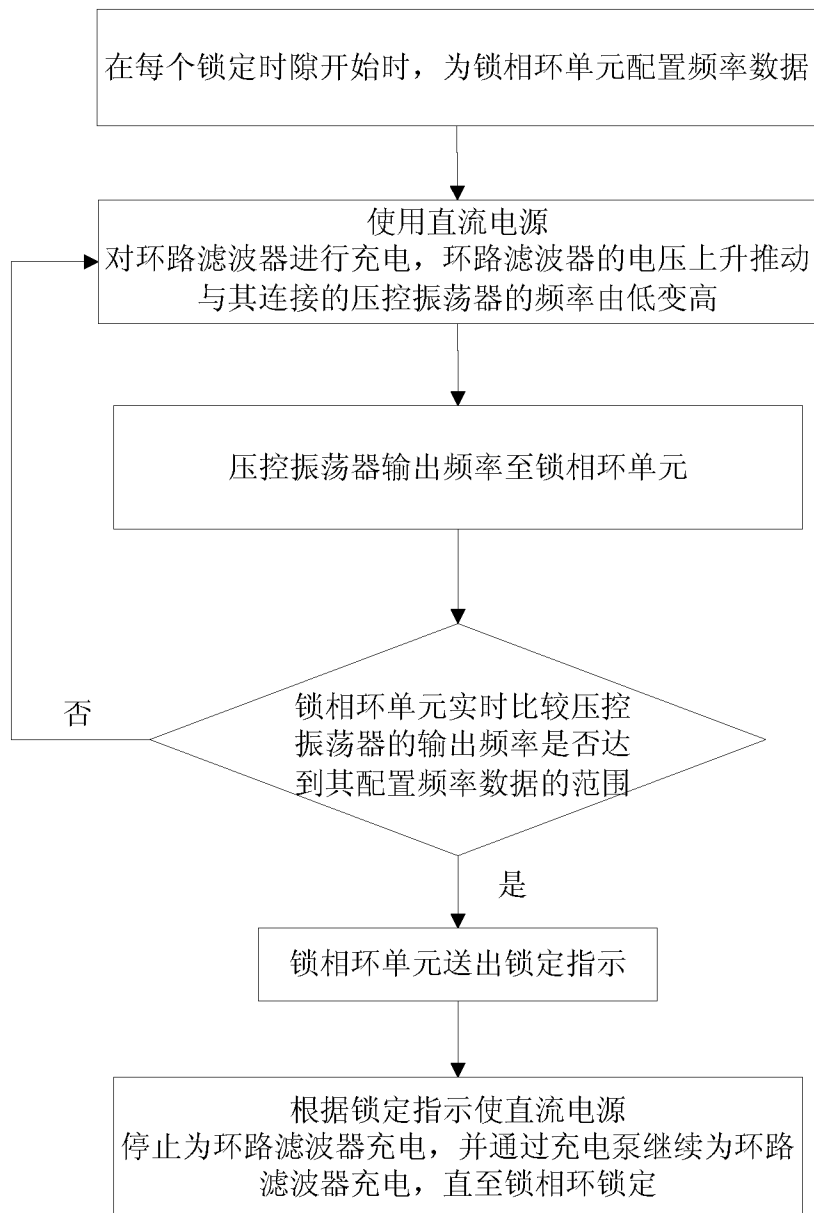


图 4

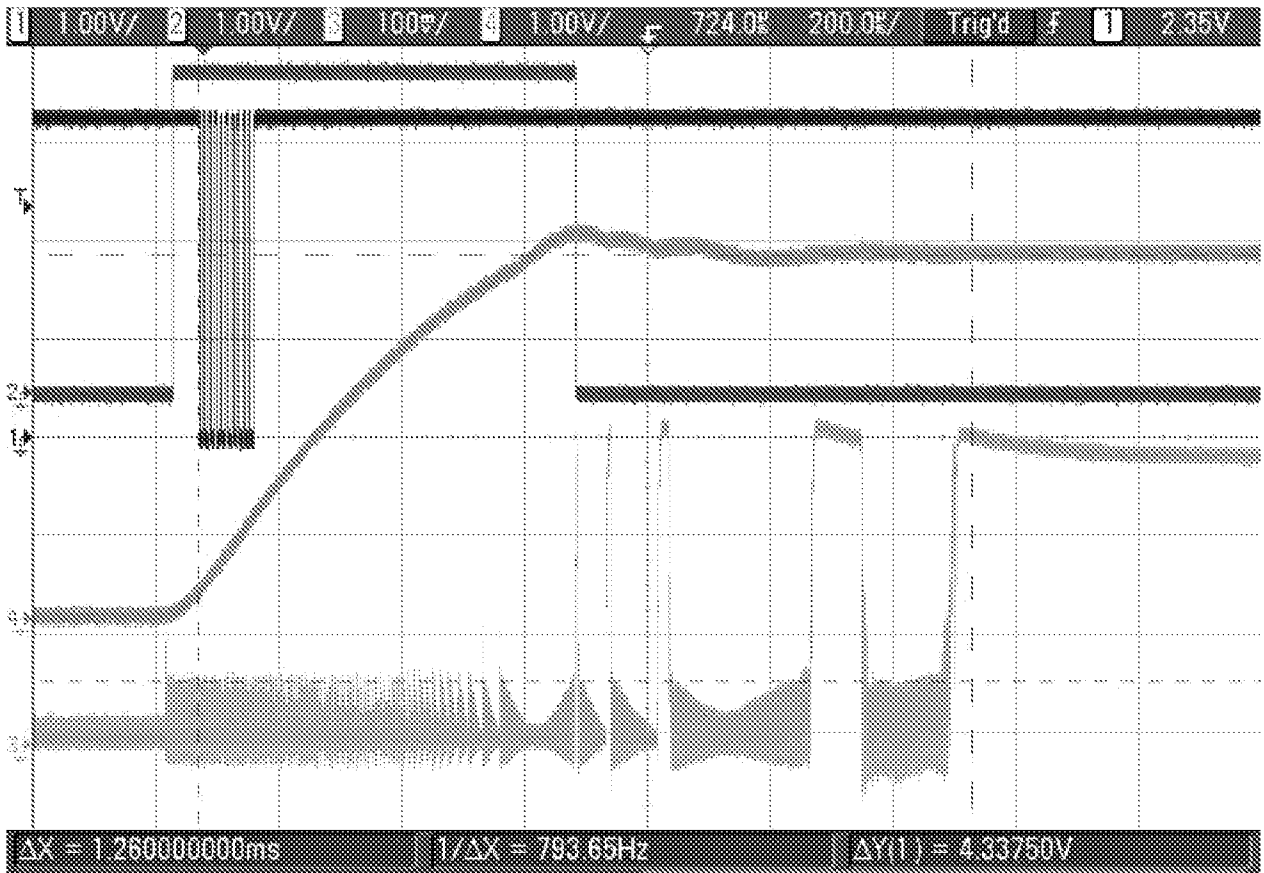


图 5

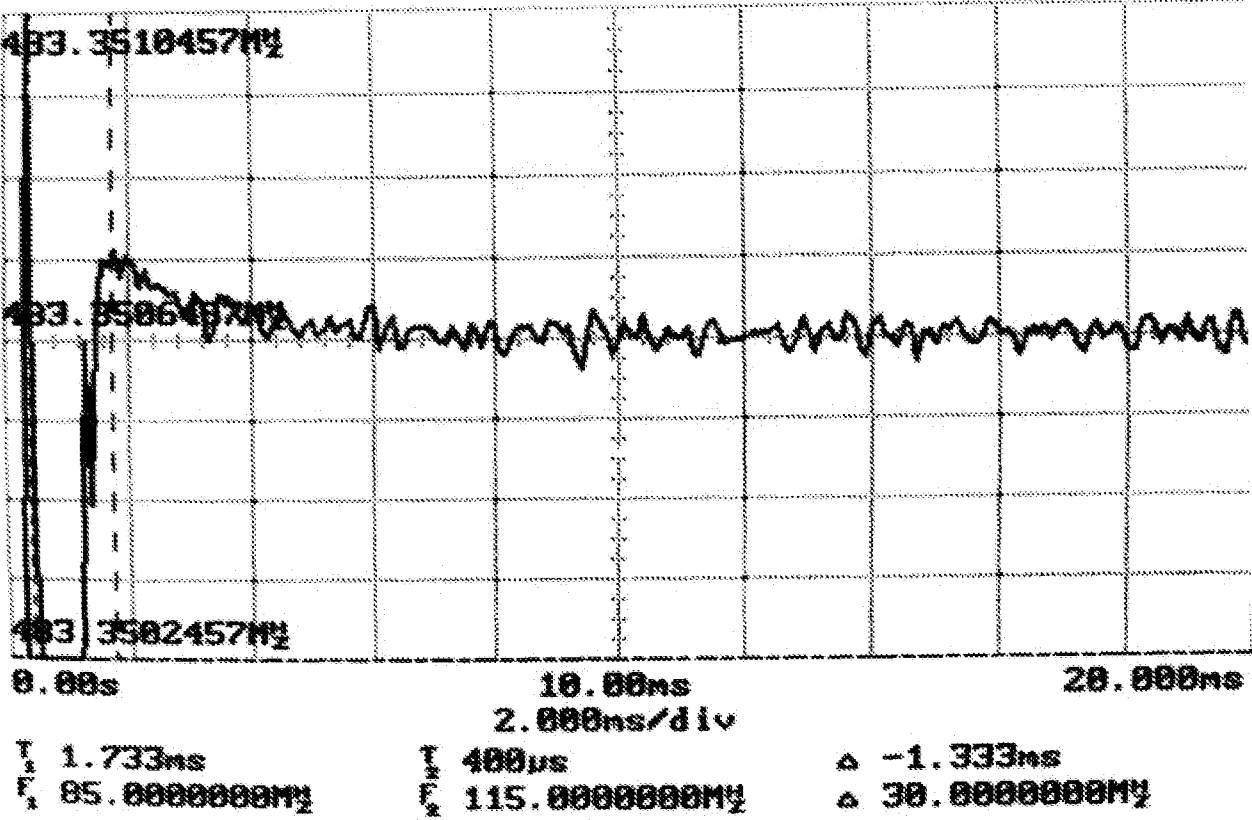


图 6

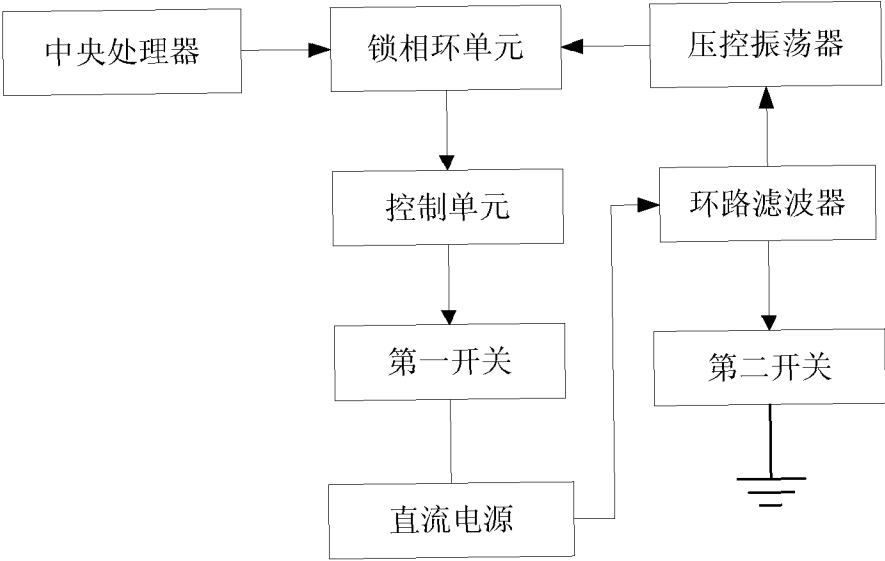


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/088791

A. CLASSIFICATION OF SUBJECT MATTER

H03L 7/16 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03L 7/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRSABS; CNABS; VEN: frequency locking, phase demodulation, phase locking, compare, lock, PLL, phase lock loop, phase detector, discriminator, oscillat+, filter+, charg+, frequency, voltage, synthesis

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103338038 A (SHANGHAI GRACE SEMICONDUCTOR MANUFACTURING CORP.), 02 October 2013 (02.10.2013), description, paragraphs 79-118, and figure 2	1-8
Y	CN 1203483 A (NIPPON PRECISION CIRCUITS INC. et al.), 30 December 1998 (30.12.1998), description, page 4, paragraph 15 to page 6, paragraph 3, and figure 1	1-8
E	CN 103618548 A (HYTERA COMMUNICATIONS CO., LTD.), 05 March 2014 (05.03.2014), claims 1-8	1-8
A	CN 1893278 A (AIROHA TECHNOLOGY CORP.), 10 January 2007 (10.01.2007), the whole document	1-8

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 04 July 2014 (04.07.2014)	Date of mailing of the international search report 23 July 2014 (23.07.2014)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LI, Yandong Telephone No.: (86-10) 62411735

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/088791

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103338038 A	02 October 2013	None	
CN 1203483 A	30 December 1998	JP 3313998 B2	12 August 2002
		CN 1111955 C	18 June 2003
		KR 100265453 B1	15 September 2000
		JP H10256906 A	25 September 1998
		US 5903197 A	11 May 1999
		TW 407400 B	01 October 2000
		KR 98080333 A	25 November 1998
CN 103618548 A	05 March 2014	None	
CN 1893278 A	10 January 2007	CN 100571039 C	16 December 2009

A. 主题的分类		
H03L 7/16(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
H03L 7/-		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CPRSABS;CNABS;VEN: 锁频, 充电, 鉴相, 振荡器, 锁相, 滤波器, 相比, 比较, 锁定, PLL, phase lock loop, phase detector, discriminator, oscillat+, filter+, charg+, frequency, voltage, synthesis		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 103338038A (上海宏力半导体制造有限公司) 2013年 10月 02日 (2013 - 10 - 02) 说明书第79—118段, 图2	1-8
Y	CN 1203483A (日本精密电路株式会社等) 1998年 12月 30日 (1998 - 12 - 30) 说明书第4页第15段—第6页第3段, 图1	1-8
E	CN 103618548A (海能达通信股份有限公司) 2014年 3月 05日 (2014 - 03 - 05) 权利要求1—8	1-8
A	CN 1893278A (络达科技股份有限公司) 2007年 1月 10日 (2007 - 01 - 10) 全文	1-8
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 7月 04日		2014年 7月 23日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		李燕东
传真号 (86-10)62019451		电话号码 (86-10)62411735

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/088791

检索报告引用的专利文件		公布日 (年/月/日)	同族专利		公布日 (年/月/日)
CN	103338038A	2013年 10月 02日	无		
CN	1203483A	1998年 12月 30日	JP	3313998B2	2002年 8月 12日
			CN	1111955C	2003年 6月 18日
			KR	100265453B1	2000年 9月 15日
			JP	H10256906A	1998年 9月 25日
			US	5903197A	1999年 5月 11日
			TW	407400B	2000年 10月 01日
			KR	98080333 A	1998年 11月 25日
CN	103618548A	2014年 3月 05日	无		
CN	1893278A	2007年 1月 10日	CN	100571039C	2009年 12月 16日