

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6904769号
(P6904769)

(45) 発行日 令和3年7月21日(2021.7.21)

(24) 登録日 令和3年6月28日(2021.6.28)

(51) Int.Cl.	F 1
G09F 9/30 (2006.01)	G09F 9/30 3 3 8
G02F 1/1368 (2006.01)	G02F 9/30 3 4 9 Z
H01L 51/50 (2006.01)	H01L 1/1368
H05B 33/14 (2006.01)	H05B 33/14 A
H01L 27/32 (2006.01)	H05B 33/14 Z

請求項の数 8 (全 64 頁) 最終頁に続く

(21) 出願番号 特願2017-83615 (P2017-83615)
 (22) 出願日 平成29年4月20日 (2017.4.20)
 (65) 公開番号 特開2018-180436 (P2018-180436A)
 (43) 公開日 平成30年11月15日 (2018.11.15)
 審査請求日 令和2年4月17日 (2020.4.17)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 鈴木 陽夫
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 魚地 秀貴
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 小野 博之

最終頁に続く

(54) 【発明の名称】表示装置

(57) 【特許請求の範囲】

【請求項 1】

複数の画素を有する表示部と、駆動回路部と、を有し、
 前記複数の画素それぞれは、表示素子と、第1のトランジスタと、を有し、
 前記駆動回路部は、第2のトランジスタと、第3のトランジスタと、第1の層と、を有し、
 前記第2のトランジスタは、前記第1のトランジスタと電気的に接続され、
 前記第3のトランジスタは、前記第2のトランジスタと電気的に接続され、
 前記第2のトランジスタの半導体層および前記第3のトランジスタの半導体層は、それ
 ぞれが、金属元素および酸素を含み、
 前記第1の層は、前記第2のトランジスタの下方に設けられた絶縁層であり、

前記第2のトランジスタの半導体層は、前記第1の層と重なる領域を有し、
 前記第3のトランジスタの半導体層は、前記第1の層と重なる領域を有さず、
 前記第1の層の熱伝導率が0.05W/(m·K)以上0.5W/(m·K)以下である表示装置。

【請求項 2】

複数の画素を有する表示部と、駆動回路部と、を有し、
 前記複数の画素それぞれは、表示素子と、第1のトランジスタと、を有し、
 前記駆動回路部は、第2のトランジスタと、第3のトランジスタと、第1の層と、を有し、

10

20

前記第2のトランジスタのソースまたはドレインの一方は、前記第1のトランジスタのゲートと電気的に接続され、

前記第3のトランジスタのソースまたはドレインの一方は、前記第2のトランジスタのゲートと電気的に接続され、

前記第2のトランジスタの半導体層および前記第3のトランジスタの半導体層は、それそれが、金属元素および酸素を含み、

前記第1の層は、前記第2のトランジスタの下方に設けられた絶縁層であり、

前記第2のトランジスタの半導体層は、前記第1の層と重なる領域を有し、

前記第3のトランジスタの半導体層は、前記第1の層と重なる領域を有さず、

前記第1の層の熱伝導率が0.05W/(m·K)以上0.5W/(m·K)以下である表示装置。 10

【請求項3】

請求項1または請求項2において、

前記駆動回路部は、容量素子を有し、

前記容量素子の一方の電極は、前記第2のトランジスタのゲートと電気的に接続され、

前記容量素子の他方の電極は、前記第2のトランジスタのソースまたはドレインの一方と電気的に接続される表示装置。

【請求項4】

請求項1乃至請求項3のいずれか一項において、

前記第1の層の厚さは、0.01μm以上2.0μm以下である表示装置。 20

【請求項5】

請求項1乃至請求項4のいずれか一項において、

前記第1の層は、樹脂を含む表示装置。

【請求項6】

請求項1乃至請求項5のいずれか一項において、

前記表示素子は、液晶素子である表示装置。

【請求項7】

請求項1乃至請求項6のいずれか一項において、

前記金属元素は、インジウム、ガリウム、または亜鉛の少なくとも一である表示装置。 30

【請求項8】

請求項1乃至請求項7のいずれか一項において、

前記第1のトランジスタの半導体層と、前記第2のトランジスタの半導体層は、酸化物半導体を含む表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書等で開示する発明の一態様は、物、方法、または、製造方法に関する。または、本明細書等で開示する発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関する。特に、表示装置および表示装置の作製方法に関する。 40

【0002】

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。表示装置（液晶表示装置、発光表示装置など）、投影装置、照明装置、電気光学装置、蓄電装置、記憶装置、半導体回路、撮像装置および電子機器などは、半導体装置と言える場合がある。もしくは、これらは半導体装置を有すると言える場合がある。

【背景技術】

【0003】

液晶表示装置や発光表示装置に代表される表示装置において、軽量化、狭額縫化を達成するための手段の一つとして、画素回路と共に、駆動回路の少なくとも一部を同一基板上に作製することが知られている。更なる狭額縫化を達成するためには駆動回路の縮小が求め 50

られている。

【0004】

また、特に据え置き型の表示装置では、画面サイズが対角30インチ以上と大型化する傾向にあり、対角60インチ以上さらには、対角120インチ以上の画面サイズも視野に入れた開発が行われている。加えて、画面の解像度も、フルハイビジョン（画素数1920×1080、または「2K」などとも言われる。）、ウルトラハイビジョン（画素数3840×2160、または「4K」などとも言われる。）、スーパーハイビジョン（画素数7680×4320、または「8K」などとも言われる。）と高精細化の傾向にある。

【0005】

駆動回路はCMOS（Complementary Metal Oxide Semiconductor）回路で構成することが一般的である。一方で、生産性の向上や狭額縫を実現するため、nチャネル型トランジスタのみ、またはpチャネル型トランジスタのみで構成する駆動回路も検討されている。このような構成の回路を「単極性回路」ともいう。例えば、特許文献1では、シフトレジスタを単極性回路で構成する技術が開示されている。

【0006】

また、トランジスタに適用可能な半導体材料として金属酸化物が注目されている。金属酸化物の中には半導体特性を示すものがある。例えば、酸化亜鉛、またはIn-Ga-Zn系酸化物などの金属酸化物を用いてトランジスタを作製する技術が特許文献2に開示されている。

20

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2002-049333号公報

【特許文献2】特開2007-123861号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明の一態様は、狭額縫の表示装置を提供することを課題の一つとする。または、表示品位が良好な表示装置を提供することを課題の一つとする。または、消費電力の少ない表示装置を提供することを課題の一とする。または、生産性の良好な表示装置を提供することを課題の一とする。または、信頼性が良好な表示装置を提供することを課題の一つとする。または、新規な表示装置を提供することを課題の一つとする。または、上記表示装置を備えた電子機器を提供することを課題の一つとする。または、新規な電子機器を提供することを課題の一つとする。

30

【0009】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

40

【課題を解決するための手段】

【0010】

本発明の一態様は、複数の画素を有する表示部と、駆動回路部と、を有し、複数の画素それぞれは、表示素子と、第1のトランジスタと、を有し、駆動回路部は、第2のトランジスタと、第3のトランジスタと、第1の層と、を有し、第2のトランジスタは、第1のトランジスタと電気的に接続され、第3のトランジスタは、第2のトランジスタと電気的に接続され、第2のトランジスタの半導体層および第3のトランジスタの半導体層は、それぞれが、金属元素および酸素を含み、第2のトランジスタの半導体層は、第1の層と重なる領域を有し、第1の層の熱伝導率が0.05W/(m·K)以上0.5W/(m·K)以下であることを特徴とする表示装置である。

50

【0011】

また、本発明の別の一態様は、複数の画素を有する表示部と、駆動回路部と、を有し、複数の画素それぞれは、表示素子と、第1のトランジスタと、を有し、駆動回路部は、第2のトランジスタと、第3のトランジスタと、容量素子と、第1の層と、を有し、第2のトランジスタのソースまたはドレインの一方は、第1のトランジスタのゲートと電気的に接続され、第3のトランジスタのソースまたはドレインの一方は、第2のトランジスタのゲートと電気的に接続され、容量素子の一方の電極は、第2のトランジスタのゲートと電気的に接続され、容量素子の他方の電極は、第2のトランジスタのソースまたはドレインの一方と電気的に接続され、第2のトランジスタの半導体層および第3のトランジスタの半導体層は、それぞれが、金属元素および酸素を含み、第2のトランジスタの半導体層は、第1の層と重なる領域を有し、第1の層の熱伝導率が0.05W/(m·K)以上0.5W/(m·K)以下であることを特徴とする表示装置である。10

【0012】

また、本発明の別の一態様は、複数の画素を有する表示部と、駆動回路部と、を有し、複数の画素それぞれは、表示素子と、第1のトランジスタと、を有し、駆動回路部は、第2のトランジスタと、第3のトランジスタと、第1の層と、第2の層と、を有し、第2のトランジスタは、第1のトランジスタと電気的に接続され、第3のトランジスタは、第2のトランジスタと電気的に接続され、第2のトランジスタの半導体層および第3のトランジスタの半導体層は、それぞれが、金属元素および酸素を含み、第2のトランジスタの半導体層は、第1の層および第2の層と重なる領域を有し、第3のトランジスタの半導体層は、第1の層と重ならず、かつ、第2の層と重なる領域を有し、第1の層の熱伝導率は、第2の層の熱伝導率よりも小さいことを特徴とする表示装置である。20

【0013】

また、本発明の別の一態様は、複数の画素を有する表示部と、駆動回路部と、を有し、複数の画素それぞれは、表示素子と、第1のトランジスタと、を有し、駆動回路部は、第2のトランジスタと、第3のトランジスタと、容量素子と、第1の層と、第2の層と、を有し、第2のトランジスタのソースまたはドレインの一方は、第1のトランジスタのゲートと電気的に接続され、第3のトランジスタのソースまたはドレインの一方は、第2のトランジスタのゲートと電気的に接続され、容量素子の一方の電極は、第2のトランジスタのゲートと電気的に接続され、容量素子の他方の電極は、第2のトランジスタのソースまたはドレインの一方と電気的に接続され、第2のトランジスタの半導体層および第3のトランジスタの半導体層は、それぞれが、金属元素および酸素を含み、第2のトランジスタの半導体層は、第1の層および第2の層と重なる領域を有し、第3のトランジスタの半導体層は、第1の層と重ならず、かつ、第2の層と重なる領域を有し、第1の層の熱伝導率は、第2の層の熱伝導率よりも小さいことを特徴とする表示装置である。30

【0014】

第1の層の厚さは、0.01μm以上5.0μm以下、好ましくは0.01μm以上2.0μm以下とすればよい。

【0015】

第1の層は蓄熱層として機能する。例えば、第1の層として、アクリル樹脂、エポキシ樹脂、フェノール樹脂、シリコーン樹脂、ポリイミド、ポリカーボネイト、またはポリスチレンなどの樹脂材料などを用いることができる。40

【0016】

また、上記金属元素は、インジウム、ガリウム、または亜鉛の少なくとも一であることが好ましい。上記半導体層は、金属酸化物の一種である酸化物半導体であることが好ましい。

【発明の効果】**【0017】**

本発明の一態様によれば、狭額縁の表示装置を提供することができる。または、表示品位が良好な表示装置を提供することができる。または、消費電力の少ない表示装置を提供す50

ることができる。または、生産性の良好な表示装置を提供することができる。または、信頼性が良好な表示装置を提供することができる。または、新規な表示装置を提供することができる。または、上記表示装置を備えた電子機器を提供することができる。または、新規な電子機器を提供することができる。

【0018】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

10

【0019】

- 【図1】表示装置を説明する図。
- 【図2】表示装置を説明する図。
- 【図3】表示装置を説明する図。
- 【図4】トランジスタの電気特性を説明する図。
- 【図5】駆動回路部の構成例を説明する図。
- 【図6】出力回路の動作を説明するタイミングチャート。
- 【図7】出力回路の動作を説明する図。
- 【図8】出力回路の動作を説明する図。

【図9】表示装置を説明する図。

20

【図10】表示装置を説明する図。

【図11】表示装置を説明する図。

【図12】表示装置を説明する図。

【図13】画素回路の構成例を説明する図。

【図14】画素の構成例を説明する図。

【図15】トランジスタの構成例を説明する図。

【図16】トランジスタの構成例を説明する図。

【図17】トランジスタの構成例を説明する図。

【図18】トランジスタの構成例を説明する図。

【図19】トランジスタの構成例を説明する図。

30

【図20】トランジスタの構成例を説明する図。

【図21】トランジスタの構成例を説明する図。

【図22】トランジスタの構成例を説明する図。

【図23】電子機器を説明する図。

【図24】電子機器を説明する図。

【図25】実施例を説明する図。

【図26】実施例を説明する図。

【図27】実施例を説明する図。

【発明を実施するための形態】

【0020】

40

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する場合がある。

【0021】

また、図面などにおいて示す各構成の、位置、大きさ、範囲などは、発明の理解を容易とするため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面などに開示された位置、大きさ、範囲などに限定されない。例

50

えば、実際の製造工程において、エッティングなどの処理により層やレジストマスクなどが意図せずに目減りすることがあるが、発明の理解を容易とするため、省略して示すことがある。

【0022】

また、特に上面図（「平面図」ともいう。）や斜視図などにおいて、発明の理解を容易とするため、一部の構成要素の記載を省略する場合がある。また、一部の隠れ線などの記載を省略する場合がある。

【0023】

本明細書等において、「第1」、「第2」などの序数詞は、構成要素の混同を避けるために付すものであり、工程順または積層順など、なんらかの順番や順位を示すものではない。また、本明細書等において序数詞が付されていない用語であっても、構成要素の混同を避けるため、特許請求の範囲において序数詞が付される場合がある。また、本明細書等において付された序数詞と、特許請求の範囲において付された序数詞が異なる場合がある。また、本明細書等において序数詞が付されている用語であっても、特許請求の範囲などにおいて序数詞を省略する場合がある。

10

【0024】

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって設けられている場合なども含む。

20

【0025】

なお、チャネル長とは、例えば、トランジスタの上面図において、半導体（またはトランジスタがオン状態のときに半導体の中で電流の流れる部分）とゲート電極とが互いに重なる領域、またはチャネルが形成される領域（「チャネル形成領域」ともいう。）における、ソース（ソース領域またはソース電極）とドレイン（ドレイン領域またはドレイン電極）との間の距離をいう。なお、一つのトランジスタにおいて、チャネル長が全ての領域で同じ値をとるとは限らない。即ち、一つのトランジスタのチャネル長は、一つの値に定まらない場合がある。そのため、本明細書では、チャネル長は、チャネルの形成される領域における、いずれか一の値、最大値、最小値または平均値とする。

30

【0026】

チャネル幅とは、例えば、半導体（またはトランジスタがオン状態のときに半導体の中で電流の流れる部分）とゲート電極とが互いに重なる領域、またはチャネルが形成される領域における、ソースとドレインとが向かい合っている部分の長さをいう。なお、一つのトランジスタにおいて、チャネル幅がすべての領域で同じ値をとるとは限らない。即ち、一つのトランジスタのチャネル幅は、一つの値に定まらない場合がある。そのため、本明細書では、チャネル幅は、チャネルの形成される領域における、いずれか一の値、最大値、最小値または平均値とする。

【0027】

なお、トランジスタの構造によっては、実際にチャネルの形成される領域におけるチャネル幅（以下、「実効的なチャネル幅」ともいう。）と、トランジスタの上面図において示されるチャネル幅（以下、「見かけ上のチャネル幅」ともいう。）と、が異なる場合がある。例えば、ゲート電極が半導体層の側面を覆う場合、実効的なチャネル幅が、見かけ上のチャネル幅よりも大きくなり、その影響が無視できなくなる場合がある。例えば、微細かつゲート電極が半導体の側面を覆うトランジスタでは、半導体の側面に形成されるチャネル形成領域の割合が大きくなる場合がある。その場合は、見かけ上のチャネル幅よりも、実効的なチャネル幅の方が大きくなる。

40

【0028】

このような場合、実効的なチャネル幅の、実測による見積もりが困難となる場合がある。例えば、設計値から実効的なチャネル幅を見積もるためにには、半導体の形状が既知という仮定が必要である。したがって、半導体の形状が正確にわからない場合には、実効的なチ

50

ヤネル幅を正確に測定することは困難である。

【0029】

そこで、本明細書では、見かけ上のチャネル幅を、「囲い込みチャネル幅 (S C W : S u r r o u n d e d C h a n n e l W i d t h) 」と呼ぶ場合がある。また、本明細書では、単にチャネル幅と記載した場合には、囲い込みチャネル幅または見かけ上のチャネル幅を指す場合がある。または、本明細書では、単にチャネル幅と記載した場合には、実効的なチャネル幅を指す場合がある。なお、チャネル長、チャネル幅、実効的なチャネル幅、見かけ上のチャネル幅、囲い込みチャネル幅などは、断面 T E M 像などを解析することなどによって、値を決定することができる。

【0030】

なお、トランジスタの電界効果移動度や、チャネル幅当たりの電流値などを計算して求めの場合、囲い込みチャネル幅を用いて計算する場合がある。その場合には、実効的なチャネル幅を用いて計算する場合とは異なる値をとる場合がある。

【0031】

また、本明細書等において、フォトリソグラフィ法によりレジストマスクを形成し、その後にエッチング工程（除去工程）を行う場合は、特段の説明がない限り、当該レジストマスクは、エッチング工程終了後に除去するものとする。

【0032】

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

【0033】

また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域またはドレイン電極）とソース（ソース端子、ソース領域またはソース電極）の間にチャネル領域を有しており、チャネル形成領域を介して、ソースとドレインとの間に電流を流すことができるものである。なお、本明細書等において、チャネル領域とは、電流が主として流れる領域をいう。

【0034】

また、本明細書等に示すトランジスタは、特に断りがない場合、エンハンスマント型（ノーマリーオフ型）の電界効果トランジスタとする。また、本明細書等に示すトランジスタは、特に断りがない場合、n チャネル型のトランジスタとする。よって、そのしきい値電圧（「V_{t h}」ともいう。）は、特に断りがない場合、0 V よりも大きいものとする。

【0035】

なお、本明細書等において、バックゲートを有するトランジスタのV_{t h}とは、特に断りがない場合、バックゲートの電位をソースまたはゲートと同電位としたときのV_{t h}をいう。

【0036】

また、本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流（「I_d」ともいう。）をいう。オフ状態とは、特に断りがない場合、n チャネル型トランジスタでは、ソースを基準とした時のゲートとソースの間の電位差（「ゲート電圧」または「V_g」ともいう。）がしきい値電圧よりも低い状態、p チャネル型トランジスタでは、V_g がしきい値電圧よりも高い状態をいう。例えば、n チャネル型のトランジスタのオフ電流とは、V_g がV_{t h} よりも低いときのドレイン電流を言う場合がある。

【0037】

トランジスタのオフ電流は、V_g に依存する場合がある。従って、トランジスタのオフ電流がI 以下である、とは、トランジスタのオフ電流がI 以下となるV_g の値が存在することを言う場合がある。トランジスタのオフ電流は、所定のV_g におけるオフ状態、所定の

10

20

30

40

50

範囲内の V_g におけるオフ状態、または、十分に低減されたオフ電流が得られる V_g におけるオフ状態、等におけるオフ電流を指す場合がある。

【0038】

一例として、 V_{th} が 0.5 V であり、 V_g が 0.5 V におけるドレン電流が $1 \times 10^{-9}\text{ A}$ であり、 V_g が 0.1 V におけるドレン電流が $1 \times 10^{-13}\text{ A}$ であり、 V_g が -0.5 V におけるドレン電流が $1 \times 10^{-19}\text{ A}$ であり、 V_g が -0.8 V におけるドレン電流が $1 \times 10^{-22}\text{ A}$ であるような n チャネル型トランジスタを想定する。当該トランジスタのドレン電流は、 V_g が -0.5 V において、または、 V_g が -0.5 V 乃至 -0.8 V の範囲において、 $1 \times 10^{-19}\text{ A}$ 以下であるから、当該トランジスタのオフ電流は $1 \times 10^{-19}\text{ A}$ 以下である、と言う場合がある。当該トランジスタのドレン電流が $1 \times 10^{-22}\text{ A}$ 以下となる V_g が存在するため、当該トランジスタのオフ電流は $1 \times 10^{-22}\text{ A}$ 以下である、と言う場合がある。10

【0039】

トランジスタのオフ電流は、温度に依存する場合がある。本明細書において、オフ電流は、特に記載がない場合、室温 (R T : Room Temperature)、 60 、 85 、 95 、または 125 におけるオフ電流を表す場合がある。または、当該トランジスタが含まれる半導体装置等の信頼性が保証される温度、または、当該トランジスタが含まれる半導体装置等が使用される温度 (例えば、 5 以上 35 以下の温度) におけるオフ電流、を表す場合がある。トランジスタのオフ電流が I 以下である、とは、R T、 60 、 85 、 95 、 125 、当該トランジスタが含まれる半導体装置の信頼性が保証される温度、または、当該トランジスタが含まれる半導体装置等が使用される温度 (例えば、 5 以上 35 以下の温度)、におけるトランジスタのオフ電流が I 以下となる V_g の値が存在することを指す場合がある。20

【0040】

トランジスタのオフ電流は、ソースを基準とした時のドレンとソースの間の電圧 (以下、「 V_d 」ともいう。) に依存する場合がある。本明細書において、オフ電流は、特に記載がない場合、 V_d が 0.1 V 、 0.8 V 、 1 V 、 1.2 V 、 1.8 V 、 2.5 V 、 3 V 、 3.3 V 、 10 V 、 12 V 、 16 V 、または 20 V におけるオフ電流を表す場合がある。または、当該トランジスタが含まれる半導体装置等の信頼性が保証される V_d 、または、当該トランジスタが含まれる半導体装置等において使用される V_d におけるオフ電流、を表す場合がある。トランジスタのオフ電流が I 以下である、とは、 V_d が 0.1 V 、 0.8 V 、 1 V 、 1.2 V 、 1.8 V 、 2.5 V 、 3 V 、 3.3 V 、 10 V 、 12 V 、 16 V 、 20 V 、当該トランジスタが含まれる半導体装置の信頼性が保証される V_d 、または、当該トランジスタが含まれる半導体装置等において使用される V_d 、におけるトランジスタのオフ電流が I 以下となる V_g の値が存在することを指す場合がある。30

【0041】

上記オフ電流の説明において、ドレンをソースと読み替えてよい。つまり、オフ電流は、トランジスタがオフ状態にあるときのソースを流れる電流を言う場合もある。

【0042】

また、本明細書等では、オフ電流と同じ意味で、リーク電流と記載する場合がある。また、本明細書等において、オフ電流とは、例えば、トランジスタがオフ状態にあるときに、ソースとドレンとの間に流れる電流を指す場合がある。40

【0043】

また、本明細書等において、高電源電位 V_{DD} (以下、単に「 V_{DD} 」または「H電位」ともいう。) とは、低電源電位 V_{SS} よりも高い電位の電源電位を示す。また、低電源電位 V_{SS} (以下、単に「 V_{SS} 」または「L電位」ともいう。) とは、高電源電位 V_{DD} よりも低い電位の電源電位を示す。また、接地電位を V_{DD} または V_{SS} として用いることもできる。例えば V_{DD} が接地電位の場合には、 V_{SS} は接地電位より低い電位であり、 V_{SS} が接地電位の場合には、 V_{DD} は接地電位より高い電位である。

【0044】

10

20

30

40

50

また、一般に「電圧」とは、ある電位と基準の電位（例えば、接地電位（GND電位）またはソース電位など）との電位差のことを示す場合が多い。また、「電位」は相対的なものであり、基準となる電位によって配線等に与える電位が変化する場合がある。よって「電圧」と「電位」は互いに言い換えることが可能な場合がある。なお、本明細書等では、明示される場合を除き、VSSを基準の電位とする。

【0045】

なお、本明細書等において「上」や「下」の用語は、構成要素の位置関係が直上または直下で、かつ、直接接していることを限定するものではない。例えば、「絶縁層A上の電極B」の表現であれば、絶縁層Aの上に電極Bが直接接して設けられている必要はなく、絶縁層Aと電極Bとの間に他の構成要素を含むものを除外しない。

10

【0046】

また、本明細書において、「平行」とは、明示されている場合を除き、二つの直線が-10°以上10°以下の角度で配置されている状態をいう。従って、-5°以上5°以下の場合も含まれる。また、「略平行」とは、明示されている場合を除き、二つの直線が-30°以上30°以下の角度で配置されている状態をいう。また、「垂直」および「直交」とは、明示されている場合を除き、二つの直線が80°以上100°以下の角度で配置されている状態をいう。従って、85°以上95°以下の場合も含まれる。また、「略垂直」とは、明示されている場合を除き、二つの直線が60°以上120°以下の角度で配置されている状態をいう。

【0047】

なお、本明細書等において、計数値および計量値に関して「同一」、「同じ」、「等しい」または「均一」（これらの同意語を含む）などと言う場合は、明示されている場合を除き、プラスマイナス20%の誤差を含むものとする。

20

【0048】

（実施の形態1）

本実施の形態では、本発明の一態様の表示装置100について、図面を用いて説明する。

【0049】

<表示装置の構成例>

図1(A)は、FPC145(Flexible printed circuit)が接続された表示装置100の正面図である。図1(B)は、表示装置100の構成を説明するブロック図である。図2および図3は、ともに、図1(A)にA1-A2の一点鎖線で示す部位に相当する断面概略図である。図2および図3は、駆動回路部104aの一部と、表示部102の一部を示している。また、図2は表示素子として液晶素子を用いる液晶表示装置の一例を示している。図2に示す表示装置100は、FFS(Fringing Field Switching)モードで動作する液晶素子を例示している。また、図3は表示素子として発光素子を用いる発光表示装置の一例を示している。

30

【0050】

表示装置100は、表示部102、駆動回路部104a、駆動回路部104b、および駆動回路部103を有する。駆動回路部104aおよび駆動回路部104bは、例えば走査線駆動回路として機能できる。また、駆動回路部103は、例えば信号線駆動回路として機能できる。なお、駆動回路部104a、および駆動回路部104bは、どちらか一方のみを設けて、他方を設けなくてもよい。また、表示部102を挟んで駆動回路部103と向き合う位置に、何らかの回路を設けてよい。

40

【0051】

なお、駆動回路部104a、駆動回路部104b、および駆動回路部103の総称として、「駆動回路」、「周辺回路」または「周辺駆動回路」という場合がある。

【0052】

また、表示装置100は、各々が略平行に配設され、且つ、駆動回路部104a、および/または駆動回路部104bによって電位が制御されるn本（nは2以上の整数）の配線162と、各々が略平行に配設され、且つ、駆動回路部103によって電位が制御される

50

m 本 (m は2以上の整数)の配線163と、を有する。さらに、表示部102は n 行 m 列のマトリクス状に配設された複数の画素110を有する。画素110は、画素回路および表示素子を有する。

【 0 0 5 3 】

i 行目 (i は 1 以上 n 以下の整数) に配置された複数の画素 1 1 0 は、 i 本目の配線 1 6 2 と電気的に接続される。 j 列目 (j は 1 以上 m 以下の整数) に配置された複数の画素 1 1 0 は、 j 本目の配線 1 6 3 と電気的に接続される。なお、本明細書等では、 i 本目の配線 1 6 2 を配線 1 6 2 _ i と記す。また、本明細書等では、 j 本目の配線 1 6 3 を配線 1 6 3 _ j と記す。

【 0 0 5 4 】

表示部 102、駆動回路部 104a、駆動回路部 104b、および駆動回路部 103 は、第 1 の基板 101 上に設けられている。また、表示部 102、駆動回路部 104a、および駆動回路部 104b を囲むようにして、シール材 4005 が設けられている。また、表示部 102、駆動回路部 104a、および駆動回路部 104b の上に第 2 の基板 106 が設けられている。よって表示部 102、駆動回路部 104a、および駆動回路部 104b は、第 1 の基板 101 とシール材 105 と第 2 の基板 106 とによって、表示素子と共に封止されている。

【 0 0 5 5 】

また、駆動回路部 103 は、別途用意された基板上に単結晶半導体または多結晶半導体で形成されている。駆動回路部 103 は、第 1 の基板 101 上のシール材 105 によって囲まれている領域とは異なる領域に実装されている。表示部 102、駆動回路部 104a、駆動回路部 104b、および駆動回路部 103 に与えられる各種信号および電位は、FPC 145 から供給されている。

【 0 0 5 6 】

なお、駆動回路部 103 の接続方法は、特に限定されるものではなく、ワイヤボンディング、COG (Chip On Glass) 法、TCP (Tape Carrier Package) 法、COF (Chip On Film) 法などを用いることができる。図 1 (A) は、COG 法により駆動回路部 103 を実装する例である。

【 0 0 5 7 】

また、本明細書などにおいて、表示装置とは、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む場合がある。

【 0 0 5 8 】

〔断面構成例〕

表示装置 100 は電極 143 を有しており、電極 143 は FPC145 が有する端子と異方性導電層 144 を介して、電気的に接続されている（図 2 および図 3 参照。）。また、電極 143 は、電極 142 を介して配線 141 と電気的に接続されている。

【 0 0 5 9 】

電極 143 は、第 1 の電極層 117 を形成した導電層の他の一部で形成される。電極 142 は、トランジスタ 112、トランジスタ 172、トランジスタ 114、およびトランジスタ 136 のソース電極およびドレイン電極を形成した導電層の他の一部で形成される。配線 141 は、トランジスタ 112、トランジスタ 114、およびトランジスタ 136 のゲート電極を形成した導電層の他の一部で形成される。

【 0 0 6 0 】

表示部 102、駆動回路部 104a、および駆動回路部 104b は、それぞれが複数のトランジスタを有する。図 2 では、表示部 102 に含まれるトランジスタ 112 と、駆動回路部 104a に含まれるトランジスタ 114 およびトランジスタ 136 と、を例示している。図 3 では、表示部 102 に含まれるトランジスタ 172 およびトランジスタ 112 と、駆動回路部 104a に含まれるトランジスタ 114 およびトランジスタ 136 と、を例示している。なお、本実施の形態では、トランジスタ 112、トランジスタ 172、トランジスタ 114、トランジスタ 136 の構成は、図 2 および図 3 に示す構成と異なって構成する。

10

20

30

40

50

ンジスタ 114、およびトランジスタ 136 としてトップゲート型のトランジスタを例示している。

【0061】

また、図 2 では、トランジスタ 112、トランジスタ 114、およびトランジスタ 136 上に、絶縁層 149、絶縁層 115、および絶縁層 116 が設けられている。図 3 では、トランジスタ 172、トランジスタ 112、トランジスタ 114、およびトランジスタ 136 上に、絶縁層 149、絶縁層 115、および絶縁層 116 が設けられ、絶縁層 116 の上に隔壁 132 が設けられている。

【0062】

また、トランジスタ 112、トランジスタ 172、トランジスタ 114、およびトランジスタ 136 は、絶縁層 146 上に設けられている。加えて、トランジスタ 112、トランジスタ 172、トランジスタ 114、およびトランジスタ 136 は、絶縁層 146 上に形成された電極 147 を有し、電極 147 上に絶縁層 111 が形成されている。電極 147 はバックゲート電極として機能することができる。表示装置 100 に用いるトランジスタの構造は、トップゲート型に限らずボトムゲート型であってもよい。なお、本発明の一態様に用いることができるトランジスタの構造については、別途詳細に説明する。

【0063】

また、トランジスタ 114 と基板 101 の間に絶縁層 161 が形成されている。絶縁層 161 は蓄熱層として機能する。

【0064】

また、図 2 および図 3 に示す表示装置は、容量素子 113 を有する。容量素子 113 は、トランジスタ 112 のゲート電極を形成した導電層と同じ導電層の他の一部で形成された電極と、電極 148 が、絶縁層 111 介して重なる領域を有する。電極 148 は、電極 147 を形成した導電層の他の一部で形成されている。

【0065】

一般に、表示装置の画素部に設けられる容量素子の容量は、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。容量素子の容量は、トランジスタのオフ電流等を考慮して設定すればよい。

【0066】

例えば、金属酸化物の一種である酸化物半導体のバンドギャップは 2 eV 以上あるため、チャネルが形成される半導体層に酸化物半導体を用いたトランジスタ（「OSトランジスタ」ともいう。）は、オフ電流を極めて小さくすることができる。具体的には、ソースとドレイン間の電圧が 3.5 V、室温（25 ℃）下において、チャネル幅 1 μm 当たりのオフ電流を 1×10^{-20} A 未満、 1×10^{-22} A 未満、あるいは 1×10^{-24} A 未満とすることができる。すなわち、オンオフ比を 20 枠以上 150 枠以下とすることができる。

【0067】

例えば、液晶表示装置の画素部に OS トランジスタを用いることにより、容量素子 113 の容量を、液晶容量に対して 1/3 以下、さらには 1/5 以下とすることができる。また、OS トランジスタを用いることにより、容量素子 113 の形成を省略することもできる。

【0068】

図 2 において、表示部 102 に設けられたトランジスタ 112 は表示素子と電気的に接続する。また、図 3 において、表示部 102 に設けられたトランジスタ 172 は表示素子と電気的に接続する。

【0069】

〔液晶表示装置の断面構成例〕

前述した通り、図 2 は表示素子として液晶素子 121 を用いた液晶表示装置の一例を示している。図 2 において、液晶素子 121 は、第 1 の電極層 117、第 2 の電極層 118、および液晶層 124 を含む。なお、液晶層 124 を挟持するように、絶縁層 122 および

10

20

30

40

50

絶縁層 123 が設けられている。絶縁層 122 および絶縁層 123 は、配向膜として機能する。第2の電極層 118 は絶縁層 116 の上に設けられている。第2の電極層 118 は、絶縁層 119 を介して第1の電極層 117 と互いに重なる領域を有する。

【0070】

またスペーサ 125 は絶縁層を選択的にエッティングすることで得られる柱状のスペーサであり、絶縁層 122 と絶縁層 123 との間隔（セルギャップ）を制御するために設けられている。なお、スペーサ 125 として、球状のスペーサを用いても良い。

【0071】

また、必要に応じて、ブラックマトリクス（遮光層）、着色層（カラーフィルタ）、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などを適宜設けてもよい。
10 例えば、偏光基板および位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。また、上記バックライト、およびサイドライトとして、マイクロ LEDなどを用いても良い。

【0072】

図2に示す表示装置 100 では、第2の基板 106 と第2の絶縁層 123 の間に、遮光層 151、着色層 152、および絶縁層 153 が設けられている。

【0073】

遮光層として用いることのできる材料としては、カーボンブラック、チタンブラック、金属、金属酸化物、複数の金属酸化物の固溶体を含む複合酸化物等が挙げられる。遮光層は、樹脂材料を含む膜であってもよいし、金属などの無機材料の薄膜であってもよい。また、遮光層に、着色層の材料を含む膜の積層膜を用いることもできる。例えば、ある色の光を透過する着色層に用いる材料を含む膜と、他の色の光を透過する着色層に用いる材料を含む膜との積層構造を用いることができる。着色層と遮光層の材料を共通化することで、装置を共通化できるほか工程を簡略化できるため好ましい。
20

【0074】

着色層に用いることのできる材料としては、金属材料、樹脂材料、顔料または染料が含まれた樹脂材料などが挙げられる。遮光層および着色層の形成方法は、前述した各層の形成方法と同様に行なえばよい。例えば、インクジェット法などで行なってもよい。

【0075】

〔発光表示装置の断面構成例〕

また、前述した通り、図3は表示素子としてエレクトロルミネッセンスを利用する発光素子（「EL素子」ともいう。）を用いた発光表示装置の一例を示している。EL素子は、一対の電極の間に発光性の化合物を含む層（「EL層」ともいう。）を有する。一対の電極間に、EL素子の閾値電圧よりも大きい電位差を生じさせると、EL層に陽極側から正孔が注入され、陰極側から電子が注入される。注入された電子と正孔はEL層において再結合し、EL層に含まれる発光物質が発光する。
30

【0076】

また、EL素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。

【0077】

有機EL素子は、電圧を印加することにより、一方の電極から電子、他方の電極から正孔がそれぞれEL層に注入される。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。
40

【0078】

なお、EL層は、発光性の化合物以外に、正孔注入性の高い物質、正孔輸送性の高い物質、正孔ブロック材料、電子輸送性の高い物質、電子注入性の高い物質、またはバイポーラ性の物質（電子輸送性および正孔輸送性が高い物質）などを有していてもよい。

【0079】

10

20

30

40

50

EL層は、蒸着法（真空蒸着法を含む）、転写法、印刷法、インクジェット法、塗布法などの方法で形成することができる。

【0080】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。分散型無機EL素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー・アクセプター再結合型発光である。薄膜型無機EL素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機EL素子を用いて説明する。

10

【0081】

発光素子は発光を取り出すために少なくとも一対の電極の一方が透明であればよい。そして、基板上にトランジスタおよび発光素子を形成し、当該基板とは逆側の面から発光を取り出す上面射出（トップエミッション）構造や、基板側の面から発光を取り出す下面射出（ボトムエミッション）構造や、両面から発光を取り出す両面射出（デュアルエミッション）構造の発光素子があり、どの射出構造の発光素子も適用することができる。

【0082】

表示素子である発光素子131は、表示部102に設けられたトランジスタ172と電気的に接続している。なお発光素子131の構成は、第1の電極層117、発光層133、第2の電極層118の積層構造であるが、この構成に限定されない。発光素子131から取り出す光の方向などに合わせて、発光素子131の構成は適宜変えることができる。

20

【0083】

隔壁132は、有機絶縁材料、または無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、第1の電極層117上に開口部を形成し、その開口部の側面が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【0084】

発光層133は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【0085】

発光素子131の発光色は、発光層133を構成する材料によって、白、赤、緑、青、シアン、マゼンタ、または黄などに変化させることができる。

30

【0086】

カラー表示を実現する方法としては、発光色が白色の発光素子131と着色層を組み合わせて行う方法と、画素毎に発光色の異なる発光素子131を設ける方法がある。前者の方法は後者の方法よりも生産性が高い。一方、後者の方法では画素毎に発光層133を作り分ける必要があるため、前者の方法よりも生産性が劣る。ただし、後者の方法では、前者の方法よりも色純度の高い発光色を得ることができる。後者の方法に加えて、発光素子131にマイクロキャビティ構造を付与することにより色純度をさらに高めることができる。

【0087】

40

なお、発光層133は、量子ドットなどの無機化合物を有していてもよい。例えば、量子ドットを発光層に用いることで、発光材料として機能させることもできる。

【0088】

発光素子131に酸素、水素、水分、二酸化炭素等が侵入しないように、第2の電極層118および隔壁132上に保護層を形成してもよい。保護層としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、DLC (Diamond Like Carbon)などを形成することができる。また、第1の基板101、第2の基板106、およびシール材105によって封止された空間には充填材135が設けられ密封されている。このように、外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線

50

硬化樹脂フィルム等) やカバー材でパッケージング(封入)することが好ましい。

【0089】

充填材135としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC(ポリビニルクロライド)、アクリル樹脂、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB(ポリビニルブチラル)またはEVA(エチレンビニルアセテート)などを用いることができる。また、充填材135に乾燥剤が含まれていてもよい。

【0090】

シール材105には、ガラスフリットなどのガラス材料や、二液混合型の樹脂などの常温で硬化する硬化樹脂、光硬化性の樹脂、熱硬化性の樹脂などの樹脂材料を用いることができる。また、シール材105に乾燥剤が含まれていてもよい。

10

【0091】

また、必要であれば、発光素子の射出面に偏光板、または円偏光板(楕円偏光板を含む)、位相差板(1/4板、1/2板)、カラーフィルタなどの光学フィルムを適宜設けてよい。また、偏光板または円偏光板に反射防止膜を設けてよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0092】

また、発光素子をマイクロキャビティ構造とすることで、色純度の高い光を取り出すことができる。また、マイクロキャビティ構造とカラーフィルタを組み合わせることで、映り込みが低減し、表示画像の視認性を高めることができる。

20

【0093】

表示素子に電圧を印加する第1の電極層および第2の電極層(画素電極層、共通電極層、対向電極層などともいう)においては、取り出す光の方向、電極層が設けられる場所、および電極層のパターン構造によって透光性、反射性を選択すればよい。

【0094】

第1の電極層117、第2の電極層118は、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、インジウム錫酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

30

【0095】

また、第1の電極層117および第2の電極層118は、タンゲステン(W)、モリブデン(Mo)、ジルコニウム(Zr)、ハフニウム(Hf)、バナジウム(V)、ニオブ(Nb)、タンタル(Ta)、クロム(Cr)、コバルト(Co)、ニッケル(Ni)、チタン(Ti)、白金(Pt)、アルミニウム(Al)、銅(Cu)、銀(Ag)などの金属、またはその合金、もしくはその金属窒化物から一種以上を用いて形成することができる。

【0096】

また、第1の電極層117および第2の電極層118として、導電性高分子(導電性ポリマーともいう)を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆる電子共役系導電性高分子を用いることができる。例えば、ポリアニリン若しくはその誘導体、ポリピロール若しくはその誘導体、ポリチオフェン若しくはその誘導体、または、アニリン、ピロールおよびチオフェンの2種以上からなる共重合体若しくはその誘導体などがあげられる。

40

【0097】

〔構成材料について〕

本発明の一態様の表示装置または半導体装置に用いることができる材料などについて説明しておく。

【0098】

〔基板〕

50

基板に用いる材料に大きな制限はない。目的に応じて、透光性の有無や加熱処理に耐えうる程度の耐熱性などを勘案して決定すればよい。例えばバリウムホウケイ酸ガラスやアルミニウムホウケイ酸ガラスなどのガラス基板、セラミック基板、石英基板、サファイア基板などを用いることができる。また、半導体基板、可撓性基板（フレキシブル基板）、貼り合わせフィルム、基材フィルムなどを用いてもよい。

【0099】

半導体基板としては、例えば、シリコン、もしくはゲルマニウムなどを材料とした単体半導体基板、または炭化シリコン、シリコングルマニウム、ヒ化ガリウム、リン化インジウム、酸化亜鉛、もしくは酸化ガリウムを材料とした化合物半導体基板などがある。また、半導体基板は、単結晶半導体であってもよいし、多結晶半導体であってもよい。

10

【0100】

また、基板として、例えば、第6世代（1500mm×1850mm）、第7世代（1870mm×2200mm）、第8世代（2200mm×2400mm）、第9世代（2400mm×2800mm）、第10世代（2950mm×3400mm）等の面積が大きなガラス基板を用いることができる。これにより、大型の表示装置を作製することができる。また、基板が大型化されることで、1枚の基板からより多くの表示装置を生産でき、生産コストを削減することができる。

【0101】

なお、表示装置100の可撓性を高めるため、基板として可撓性基板（フレキシブル基板）、貼り合わせフィルム、基材フィルムなどを用いてもよい。

20

【0102】

可撓性基板、貼り合わせフィルム、基材フィルムなどの材料としては、例えば、ポリエチレンテレフタレート（P E T）、ポリエチレンナフタレート（P E N）等のポリエステル樹脂、ポリアクリロニトリル樹脂、アクリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネイト（P C）樹脂、ポリエーテルスルホン（P E S）樹脂、ポリアミド樹脂（ナイロン、アラミド等）、ポリシロキサン樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリウレタン樹脂、ポリ塩化ビニル樹脂、ポリ塩化ビニリデン樹脂、ポリプロピレン樹脂、ポリテトラフルオロエチレン（P T F E）樹脂、A B S樹脂、セルロースナノファイバーなどを用いることができる。

【0103】

30

基板として上記材料を用いることにより、軽量な表示装置を提供することができる。また、基板として上記材料を用いることにより、衝撃に強い表示装置を提供することができる。また、基板として上記材料を用いることにより、破損しにくい表示装置を提供することができる。

【0104】

基板に用いる可撓性基板は、線膨張率が低いほど環境による変形が抑制されて好ましい。基板に用いる可撓性基板は、例えば、線膨張率が $1 \times 10^{-3} / K$ 以下、 $5 \times 10^{-5} / K$ 以下、または $1 \times 10^{-5} / K$ 以下である材質を用いればよい。特に、アラミドは、線膨張率が低いため、可撓性基板として好適である。

【0105】

40

[導電層]

トランジスタのゲート、ソースおよびドレインのほか、表示装置を構成する各種配線および電極などの導電層に用いることのできる導電性材料としては、アルミニウム（A l）、クロム（C r）、銅（C u）、銀（A g）、金（A u）、白金（P t）、タンタル（T a）、ニッケル（N i）、チタン（T i）、モリブデン（M o）、タングステン（W）、ハフニウム（H f）、バナジウム（V）、ニオブ（N b）、マンガン（M n）、マグネシウム（M g）、ジルコニア（Z r）、ベリリウム（B e）等から選ばれた金属元素、上述した金属元素を成分とする合金、または上述した金属元素を組み合わせた合金などを用いることができる。また、リン等の不純物元素を含有させた多結晶シリコンに代表される半導体、ニッケルシリサイドなどのシリサイドを用いてもよい。導電性材料の形成方法は特

50

に限定されず、蒸着法、CVD法、スパッタリング法、スピンドル法などの各種形成方法を用いることができる。

【0106】

また、導電性材料として、Cu-X合金(Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi)を適用してもよい。Cu-X合金で形成した層は、ウェットエッチングプロセスで加工できるため、製造コストを抑制することが可能となる。また、導電性材料として、チタン、タンタル、タンゲステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数の元素を含むアルミニウム合金を用いてもよい。

【0107】

また、導電層に用いることのできる導電性材料として、インジウム錫酸化物、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの、酸素を有する導電性材料を用いることもできる。また、窒化チタン、窒化タンタル、窒化タンゲステンなどの、窒素を含む導電性材料を用いることもできる。また、導電層を、酸素を有する導電性材料、窒素を含む導電性材料、前述した金属元素を含む材料を適宜組み合わせた積層構造とすることもできる。

【0108】

例えば、導電層を、シリコンを含むアルミニウム層の単層構造、アルミニウム層上にチタン層を積層する二層構造、窒化チタン層上にチタン層を積層する二層構造、窒化チタン層上にタンゲステン層を積層する二層構造、窒化タンタル層上にタンゲステン層を積層する二層構造、チタン層と、そのチタン層上にアルミニウム層を積層し、さらにその上にチタン層を積層する三層構造としてもよい。

【0109】

また、上記の導電性材料で形成される導電層を複数積層して用いてもよい。例えば、導電層を前述した金属元素を含む材料と酸素を含む導電性材料を組み合わせた積層構造としてもよい。また、前述した金属元素を含む材料と、窒素を含む導電性材料を組み合わせた積層構造としてもよい。また、前述した金属元素を含む材料、酸素を含む導電性材料、および窒素を含む導電性材料を組み合わせた積層構造としてもよい。

【0110】

例えば、導電層を、インジウムまたは亜鉛の少なくとも一方と酸素とを含む導電層上に、銅を含む導電層を積層し、さらにその上にインジウムまたは亜鉛の少なくとも一方と酸素とを含む導電層を積層する三層構造としてもよい。この場合、銅を含む導電層の側面もインジウムまたは亜鉛の少なくとも一方と酸素とを含む導電層で覆うことが好ましい。また、例えば、導電層としてインジウムまたは亜鉛の少なくとも一方と酸素とを含む導電層を複数積層して用いてもよい。

【0111】

[絶縁層]

各絶縁層は、窒化アルミニウム、酸化アルミニウム、窒化酸化アルミニウム、酸化窒化アルミニウム、酸化マグネシウム、窒化シリコン、酸化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、酸化タンタル、アルミニウムシリケートなどから選ばれた材料を、単層または積層して用いる。また、酸化物材料、窒化物材料、酸化窒化物材料、窒化酸化物材料のうち、複数の材料を混合した材料を用いてもよい。

【0112】

なお、本明細書などにおいて、窒化酸化物とは、酸素よりも窒素の含有量が多い化合物をいう。また、酸化窒化物とは、窒素よりも酸素の含有量が多い化合物をいう。なお、各元素の含有量は、例えば、ラザフォード後方散乱法(RBS: Rutherford Backscattering Spectrometry)等を用いて測定することができ

10

20

30

40

50

る。

【0113】

特に絶縁層146および絶縁層149は、不純物が透過しにくい絶縁性材料を用いて形成することが好ましい。例えば、ホウ素、炭素、窒素、酸素、フッ素、マグネシウム、アルミニウム、シリコン、リン、塩素、アルゴン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、ネオジム、ハフニウムまたはタンタルを含む絶縁材料を、単層で、または積層で用いればよい。不純物が透過しにくい絶縁性材料の一例として、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、酸化タンタル、窒化シリコンなどを挙げることができる。 10

【0114】

絶縁層146に不純物が透過しにくい絶縁性材料を用いることで、基板101側からの不純物の拡散を抑制し、トランジスタの信頼性を高めることができる。絶縁層149に不純物が透過しにくい絶縁性材料を用いることで、絶縁層149よりも上側からの不純物の拡散を抑制し、トランジスタの信頼性を高めることができる。

【0115】

また、絶縁層として平坦化層として機能できる絶縁層を用いてもよい。平坦化層として機能できる絶縁層としては、ポリイミド、アクリル樹脂、ベンゾシクロブテン樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁層を複数積層してもよい。 20

【0116】

なお、シロキサン樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。

【0117】

また、絶縁層などの表面にCMP処理を行なってもよい。CMP処理を行うことにより、試料表面の凹凸を低減し、この後形成される絶縁層や導電層の被覆性を高めることができる。 30

【0118】

[半導体層]

トランジスタの半導体層に用いる半導体材料としては、非晶質半導体、結晶性を有する半導体（微結晶半導体、多結晶半導体、単結晶半導体、または一部に結晶領域を有する半導体）のいずれを用いてもよい。

【0119】

また、例えば、トランジスタの半導体層に用いる半導体材料として、シリコンや、ゲルマニウム等を用いることができる。また、炭化シリコン、ガリウム砒素、金属酸化物、窒化物半導体などの化合物半導体や、有機半導体などを用いることができる。 40

【0120】

例えば、トランジスタに用いる半導体材料として、非晶質シリコン（アモルファスシリコン）を用いることができる。特に、非晶質シリコンは、量産性に優れ、大きな面積の基板に設けることも容易である。なお、一般に、トランジスタに用いる非晶質シリコンは水素を多く含む。このため、水素を多く含む非晶質シリコンを「水素化アモルファスシリコン」または「a-Si:H」と言う場合がある。また、アモルファスシリコンは、多結晶シリコンよりも低温で形成できるため、作製工程中の最高温度を下げることができる。よって、基板、導電層、および絶縁層などに、耐熱性の低い材料を用いることができる。

【0121】

また、トランジスタに用いる半導体材料として、微結晶シリコン、多結晶シリコン、単結

10

20

30

40

50

晶シリコンなどの結晶性を有するシリコンを用いることもできる。特に、多結晶シリコンは、単結晶シリコンに比べて低温で形成でき、且つアモルファスシリコンに比べて高い電界効果移動度と高い信頼性を備える。

【0122】

また、トランジスタに用いる半導体材料として、金属酸化物の一種である酸化物半導体を用いることができる。代表的には、インジウムを含む酸化物半導体などを用いることができる。酸化物半導体は、アモルファスシリコンよりも高い電界効果移動度と高い信頼性が実現できる。また、酸化物半導体は量産性に優れ、大きな面積の基板に設けることも容易である。

【0123】

また、金属酸化物の一種である酸化物半導体はシリコンよりもバンドギャップが広く、キャリア密度が低いため、トランジスタの半導体層に用いることが好ましい。トランジスタの半導体層に酸化物半導体を用いると、トランジスタのオフ状態におけるソースとドレインの間に流れる電流を低減できるため好ましい。

【0124】

金属酸化物の一種である酸化物半導体は、エネルギーギャップが2 eV以上であることが好ましく、2.5 eV以上であることがより好ましく。3 eV以上であることがさらに好ましい。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタのオフ電流を低減することができる。

【0125】

金属酸化物の一種である酸化物半導体は、例えば少なくともインジウム、亜鉛およびM(アルミニウム、チタン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、セリウム、スズ、ネオジムまたはハフニウム等の金属)を含むIn-M-Zn系酸化物で表記される材料を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすため、それらと共に、スタビライザーを含むことが好ましい。

【0126】

スタビライザーとしては、上記Mで記載の金属を含め、例えば、ガリウム、スズ、ハフニウム、アルミニウム、またはジルコニウム等がある。また、他のスタビライザーとしては、ランタノイドである、ランタン、セリウム、プラセオジム、ネオジム、サマリウム、ユウロピウム、ガドリニウム、テルビウム、ジスプロシウム、ホルミウム、エルビウム、ツリウム、イッテルビウム、ルテチウム等がある。

【0127】

半導体層を構成する金属酸化物として、例えば、In-Ga-Zn系酸化物、In-Al-Zn系酸化物、In-Sn-Zn系酸化物、In-Hf-Zn系酸化物、In-La-Zn系酸化物、In-Ce-Zn系酸化物、In-Pr-Zn系酸化物、In-Nd-Zn系酸化物、In-Sm-Zn系酸化物、In-Eu-Zn系酸化物、In-Gd-Zn系酸化物、In-Tb-Zn系酸化物、In-Dy-Zn系酸化物、In-Ho-Zn系酸化物、In-Er-Zn系酸化物、In-Tm-Zn系酸化物、In-Yb-Zn系酸化物、In-Lu-Zn系酸化物、In-Sn-Ga-Zn系酸化物、In-Hf-Ga-Zn系酸化物、In-Al-Ga-Zn系酸化物、In-Sn-Al-Zn系酸化物、In-Sn-Hf-Zn系酸化物、In-Hf-Al-Zn系酸化物を用いることができる。

【0128】

なお、ここで、In-Ga-Zn系酸化物とは、InとGaとZnを主成分として有する酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素が入っていてもよい。

【0129】

なお、トランジスタの半導体層に用いることができる金属酸化物については、他の実施の形態で詳細に説明する。

10

20

30

40

50

【0130】

[各層の形成方法]

絶縁層、半導体層、電極や配線を形成するための導電層などは、スパッタリング法、化学気相堆積(CVD: Chemical Vapor Deposition)法、真空蒸着法、パルスレーザ堆積(PLD: Pulse Laser Deposition)法、原子層成膜(ALD: Atomic Layer Deposition)法などを用いて形成することができる。CVD法としては、プラズマ化学気相堆積(PECVD)法や、熱CVD法でもよい。熱CVD法の例として、有機金属化学気相堆積(MOCVD: Metal Organic CVD)法を用いてもよい。

【0131】

10

また、表示装置を構成する絶縁層、半導体層、電極や配線を形成するための導電層などは、スピンドルコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成してもよい。

【0132】

PECVD法は、比較的低温で高品質の膜が得られる。MOCVD法、ALD法、または熱CVD法などの、成膜時にプラズマを用いない成膜方法を用いると、被形成面にダメージが生じにくい。例えば、半導体装置に含まれる配線、電極、素子(トランジスタ、容量素子など)などは、プラズマから電荷を受け取ることでチャージアップする場合がある。このとき、蓄積した電荷によって、半導体装置に含まれる配線、電極、素子などが破壊される場合がある。一方、プラズマを用いない成膜方法の場合、こういったプラズマダメージが生じないため、半導体装置の歩留まりを高くすることができる。また、成膜中のプラズマダメージが生じないため、欠陥の少ない膜が得られる。

20

【0133】

CVD法およびALD法は、ターゲットなどから放出される粒子が堆積する成膜方法とは異なり、被処理物の表面における反応により膜が形成される成膜方法である。したがって、被処理物の形状の影響を受けにくく、良好な段差被覆性を有する成膜方法である。特に、ALD法は、優れた段差被覆性と、優れた厚さの均一性を有するため、アスペクト比の高い開口部の表面を被覆する場合などに好適である。ただし、ALD法は、比較的成膜速度が遅いため、成膜速度の速いCVD法などの他の成膜方法と組み合わせて用いることが好ましい場合もある。

30

【0134】

CVD法およびALD法は、原料ガスの流量比によって、得られる膜の組成を制御することができる。例えば、CVD法およびALD法では、原料ガスの流量比によって、任意の組成の膜を成膜することができる。また、例えば、CVD法およびALD法では、成膜しながら原料ガスの流量比を変化させることによって、組成が連続的に変化した膜を成膜することができる。原料ガスの流量比を変化させながら成膜する場合、複数の成膜室を用いて成膜する場合と比べて、搬送や圧力調整に掛かる時間の分、成膜に掛かる時間を短くすることができる。したがって、半導体装置の生産性を高めることができる場合がある。

40

【0135】

表示装置を構成する層(薄膜)を加工する際には、フォトリソグラフィ法等を用いて加工することができる。または、遮蔽マスクを用いた成膜方法により、島状の層を形成してもよい。または、ナノインプリント法、サンドブラスト法、リフトオフ法などにより層を加工してもよい。フォトリソグラフィ法としては、加工したい層(薄膜)上にレジストマスクを形成して、レジストマスクをマスクとして用いて、当該層(薄膜)の一部を選択的に除去し、その後レジストマスクを除去する方法と、感光性を有する層を成膜した後に、露光、現像を行って、当該層を所望の形状に加工する方法と、がある。

【0136】

フォトリソグラフィ法において光を用いる場合、露光に用いる光は、例えばi線(波長365nm)、g線(波長436nm)、h線(波長405nm)、またはこれらを混合さ

50

せた光を用いることができる。そのほか、紫外光やK r F レーザ光、またはA r F レーザ光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外光 (E U V : E x t r e m e U l t r a - v i o l e t) やX線を用いてもよい。また、露光に用いる光に換えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

【0137】

層(薄膜)の除去(エッティング)には、ドライエッティング法、ウエットエッティング法、サンドブラスト法などを用いることができる。また、これらのエッティング方法を組み合わせて用いてもよい。 10

【0138】

[トランジスタの電気特性]

図4(A)および図4(B)に、トランジスタの電気特性の1つであるI_d-V_g特性の一例を示す。I_d-V_g特性は、V_gの変化に対するI_dの変化を示す。図4(A)および(B)の横軸は、ゲート電圧(V_g)をリニアスケールで示している。また、図4(A)および(B)の縦軸は、ドレイン電流(I_d)をログスケールで示している。

【0139】

図4(A)は、O SトランジスタのI_d-V_g特性を示している。図4(B)は、チャネルが形成される半導体層にシリコンを用いたトランジスタ(「S iトランジスタ」ともいう。)のI_d-V_g特性を示している。なお、図4(A)および図4(B)は、どちらもnチャネル型トランジスタのI_d-V_g特性である。 20

【0140】

図4(A)に示すように、O Sトランジスタは高温下の動作においてもオフ電流が増加しにくい。また、O Sトランジスタは、温度の上昇と共にオン電流が増加する。よって、電界効果移動度が上昇する。一方で、図4(B)に示すように、S iトランジスタは、温度の上昇と共に、オフ電流が増加する。また、S iトランジスタは、温度の上昇と共にオン電流が低下する。よって、電界効果移動度が低下する。

【0141】

また、トランジスタにドレイン電流が流れると、ジュール熱が生じる(自己発熱)。そこで、O Sトランジスタと蓄熱層を重ねて設けることで、特別な加熱手段などを用いることなくO Sトランジスタのオン電流および電界効果移動度を高めることができる。 30

【0142】

[駆動回路部の一例]

駆動回路部の一例として、駆動回路部104aの構成例について説明する。図5(A)は、駆動回路部104aの構成例を説明するためのブロック図である。本実施の形態では、駆動回路部104aを単極性回路で構成した場合について説明する。また、駆動回路部104aに含まれるトランジスタは、nチャネル型トランジスタとする。

【0143】

駆動回路部104aは、n個のパルス出力回路184を有する。本明細書等では、1段目のパルス出力回路184を「パルス出力回路184_1」と記し、n段目のパルス出力回路184を「パルス出力回路184_n」と記す。また、i段目のパルス出力回路184を「パルス出力回路184_i」と記す。なお、パルス出力回路184が有する端子や出力信号OUTなどについても上記と同様に記す場合がある。例えば、パルス出力回路184_iの出力信号OUTを「出力信号OUT_i」と記す場合がある。 40

【0144】

また、駆動回路部104aは、第1のクロック信号CLK1が供給される配線901、第2のクロック信号CLK2が供給される配線902、第3のクロック信号CLK3が供給される配線903、第4のクロック信号CLK4が供給される配線904、およびスタート信号が供給される配線905を有している。 50

【0145】

クロック信号は、一定の間隔で H 電位と L 電位に変化する信号であり、第 1 のクロック信号 C L K 1 乃至第 4 のクロック信号 C L K 4 は、順に 1 / 4 周期分遅延している。駆動回路部 104a は、第 1 のクロック信号 C L K 1 乃至第 4 のクロック信号 C L K 4 を利用して、パルス出力回路の制御等を行う。なお、駆動回路部に用いるクロック信号の数は 4 つに限定されない。

【0146】

図 5 (B) に、i 段目のパルス出力回路 184_i の構成例を示す。パルス出力回路 184_i は、制御回路 185_i と、出力回路 186_i とを有する。

【0147】

10

[制御回路 185]

制御回路 185_i は、端子 911 乃至端子 919 を有している。端子 911 は配線 901 と電気的に接続され、端子 912 は配線 902 と電気的に接続され、端子 913 は配線 903 と電気的に接続され、端子 914 は配線 904 と電気的に接続されている。

【0148】

制御回路 185_i の端子 915 には、配線 905 を介してスタート信号 S P が供給される。また、制御回路 185_i の端子 915 は、制御回路 185_i - 1 (i - 1 段目の制御回路 185)。この場合、i は 2 以上 n 以下の整数。) の端子 916 と電気的に接続されている。また、制御回路 185_i の端子 916 は、制御回路 185_i + 1 (この場合、i は 1 以上 n 未満の整数。) の端子 915 と電気的に接続されている。

20

【0149】

制御回路 185 は、端子 911 乃至端子 915 に入力された信号に応じて、出力回路 186 の動作を制御する機能を有する。

【0150】

[出力回路 186]

出力回路 186_i は、トランジスタ 114、トランジスタ 134、トランジスタ 136、トランジスタ 126、および容量素子 128 を有する。トランジスタ 114 のソースまたはドレインの一方は端子 917 と電気的に接続され、他方はノード 127 と電気的に接続される。トランジスタ 114 のゲートはノード 129 と電気的に接続される。トランジスタ 114 のソースまたはドレインの一方は V DD (H 電位) が供給され、他方はノード 129 と電気的に接続される。トランジスタ 134 のゲートは端子 918 と電気的に接続される。トランジスタ 136 のソースまたはドレインの一方はノード 129 と電気的に接続され、他方は V SS (L 電位) が供給される。トランジスタ 136 のゲートは端子 919 と電気的に接続される。トランジスタ 126 のソースまたはドレインの一方はノード 127 と電気的に接続され、他方は V SS が供給される。トランジスタ 126 のゲートは端子 919 と電気的に接続される。容量素子 128 の一方の電極はノード 129 と電気的に接続され、他方の電極はノード 127 と電気的に接続される。ノード 127 は配線 162_i と電気的に接続される。

30

【0151】

[駆動回路に用いるトランジスタ]

40

トランジスタ 114 は、配線 162 に接続するすべての画素 110 に選択信号を供給する機能を有する。また、表示部の大型化や高精細化は、配線 162 の配線抵抗の増大や寄生容量の増大などを生じやすい。配線抵抗の増大や寄生容量の増大などは、配線終端への信号伝達の遅れ、信号波形のなまりなどを引き起こし、表示品位の低下の一因となる。このため、トランジスタ 114 のオン電流を多くする必要がある。

【0152】

オン電流を多くするためトランジスタ 114 のチャネル幅を大きくすると、トランジスタ 114 の占有面積が増加する。また、トランジスタ 114 のチャネル幅を大きくするとゲート容量も増加するため、容量素子 128 の容量値も多くする必要がある。すなわち、容量素子 128 の占有面積も多くする必要がある。

50

【0153】

トランジスタ114にOSトランジスタを用いて、かつ、蓄熱層として機能する絶縁層161とトランジスタ114の半導体層を重ねて設けることで、トランジスタ114の占有面積を増やすことなく、電界効果移動度の増加（オン電流の増加）を実現することができる。

【0154】

絶縁層161は、酸化シリコンや窒化シリコンなどの無機材料よりも、熱伝導率が小さい材料を用いて形成する。具体的には、絶縁層161として20¹⁰での熱伝導率（単位：W/（m・K）が0.05以上1未満、好ましくは0.05以上0.5未満の材料を用いる。例えば、絶縁層161として、アクリル樹脂、エポキシ樹脂、フェノール樹脂、シリコーン樹脂、ポリイミド、ポリカーボネイト、またはポリスチレンなどの樹脂材料などを用いることができる。なお、絶縁層161として用いる材料は、樹脂材料に限定されるものではない。例えば、多孔質化などの手法により、熱伝導率を小さくした無機材料を絶縁層161として用いてもよい。

【0155】

また、単極性回路では、確実にH電位を出力するために「ブートストラップ動作」が行なわれる。出力回路186_iでブートストラップ動作を実現するためには、ノード129をフローティング状態にする必要がある。このため、ノード129に電位（電荷）を供給するトランジスタ134およびトランジスタ136のオフ電流は少ないことが好ましい。よって、トランジスタ134およびトランジスタ136として、OSトランジスタを用いることが好ましい。²⁰

【0156】

また、出力回路186_iに含まれるトランジスタは、原理的にVgがマイナスにならない。よって、トランジスタ134およびトランジスタ136では、Vgが0Vの時のドレイン電流（「Icut」ともいう。）が少ないことが重要である。なお、出力回路186_iの動作について、後ほど説明する。

【0157】

また、図4(A)に示すように、Icutは、トランジスタの温度上昇とともに増加する傾向がある。よって、トランジスタ134およびトランジスタ136には蓄熱層を設けないことが好ましい。³⁰

【0158】

求められるトランジスタの電気特性に応じて、蓄熱層として機能する絶縁層161の有無を決定することで、周辺駆動回路の性能を維持または向上しつつ、表示装置の狭額縫化を実現できる。

【0159】

また、トランジスタは静電気などにより破壊されやすいため、駆動回路保護用の保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

【0160】

〔出力回路186の動作〕

出力回路186_iの動作について、図6乃至図8を用いて説明しておく。図6は、出力回路186_iの動作を説明するタイミングチャートである。図6は、端子917乃至端子919、ノード129、および配線162_iの電位変化を示している。なお、端子917にはクロック信号CLKが供給される。例えば、第1のクロック信号CLK1が供給される。⁴⁰

【0161】

〔期間950(図7(A)参照。)〕

期間950において、端子917および端子918にはL電位が供給され、端子919にはH電位が供給される。よって、トランジスタ114およびトランジスタ134はオフ状態であり、トランジスタ126およびトランジスタ136はオン状態である。ノード129にはトランジスタ136を介してL電位が供給される。ノード127にはトランジスタ

10

20

30

40

50

126を介してL電位が供給される。よって、配線162_iにL電位が供給される。

【0162】

[期間951(図7(B)参照。)]

期間951において、端子918にH電位が供給され、端子919にL電位が供給される。すると、トランジスタ134がオン状態となり、トランジスタ126およびトランジスタ136がオフ状態となる。

【0163】

ノード129にはトランジスタ134を介してH電位が供給される。ここで、トランジスタ134はnチャネル型のトランジスタであるため、ノード129の電位はH電位からV_{th}分低い電位となる。また、トランジスタ114がオン状態となり、端子917の電位がノード127に供給される。ただし、端子917の電位はL電位であるため、ノード127の電位はL電位のままである。

10

【0164】

[期間952(図8(A)参照。)]

期間952において、端子918にL電位が供給される。すると、トランジスタ134がオフ状態となる。ここで、トランジスタ136はオフ状態であるため、ノード129がフローティング状態となる。

【0165】

[期間953(図8(B)参照。)]

期間952において、端子917にH電位が供給される。ノード127にはトランジスタ134を介してH電位が供給される。この時、容量素子128を設けていない場合は、ノード127の電位はH電位からV_{th}分低い電位となり、配線162_iへの電位供給が不足する。このような現象を「しきい値落ち現象」という。

20

【0166】

ノード127とノード129の間に容量素子128を設けることで、ノード127の電位上昇と連動して、フローティング状態であるノード129の電位を上昇させることができる。よって、トランジスタ114のV_gを、H電位+V_{th}以上とすることができる。このような動作を「ブートストラップ動作」ともいう。また、容量素子128を「ブートストラップ容量」ともいう。

【0167】

30

ブートストラップ動作によって、ノード129の電位は2×H電位-V_{th}まで上昇する。单極性回路では、しきい値落ち現象による出力電圧の減衰が生じやすい。しかしながら、ブートストラップ動作によって、しきい値落ち現象を防ぎ、配線162_iへH電位を確実に供給することができる。

【0168】

[表示装置の変形例]

統いて、図2および図3に示した液晶表示装置の変形例について説明する。説明の繰り返しを低減するため、主に、図2および図3に示した液晶表示装置と異なる点について説明する。

【0169】

40

[変形例1]

図9は、図2に示した液晶表示装置の変形例を説明する図である。図9に示すように、表示部102において、トランジスタ112および容量素子113と、基板101との間に、蓄熱層として機能する絶縁層161を設けてもよい。

【0170】

トランジスタ112にOSトランジスタを用いて、かつ、絶縁層161とトランジスタ112の半導体層を重ねて設けることで、トランジスタ112の占有面積を増やすことなく、電界効果移動度の増加(オン電流の増加)を実現することができる。

【0171】

なお、トランジスタ112をオフ状態にする場合は、トランジスタ112のゲートに負の

50

電圧が印加されるため、 I_{cut} の増加は問題にならない。

【0172】

トランジスタ 112 の電界効果移動度を高めることで、各画素へのビデオ信号の書き込み速度を高めることができる。よって、表示装置の大型化、および / または高精細化を容易とすることができる。

【0173】

[変形例 2]

また、表示装置 100 が透過型の液晶表示装置である場合は、絶縁層 161 による透過光の吸収および着色などを防ぐまたは軽減するため、表示部 102 に占める絶縁層 161 の面積が少ない方が好ましい。例えば、図 10 に示す液晶表示装置のように、表示部 102 において、トランジスタ 112 の半導体層と重なる領域およびその近傍のみに絶縁層 161 を設けてもよい。

【0174】

[変形例 3]

図 11 は、図 3 に示した発光表示装置の変形例を説明する図である。図 11 に示すように、表示部 102 において、トランジスタ 112、トランジスタ 172、および容量素子 113 と、基板 101 との間に蓄熱層として機能する絶縁層 161 を設けてもよい。

【0175】

トランジスタ 112 に OS トランジスタを用いて、かつ、絶縁層 161 とトランジスタ 112 の半導体層を重ねて設けることで、トランジスタ 112 の占有面積を増やすことなく、電界効果移動度の増加（オン電流の増加）を実現することができる。

【0176】

同様に、トランジスタ 172 に OS トランジスタを用いて、かつ、絶縁層 161 とトランジスタ 172 の半導体層を重ねて設けることで、トランジスタ 172 の占有面積を増やすことなく、電界効果移動度の増加（オン電流の増加）を実現することができる。

【0177】

トランジスタ 112 の電界効果移動度を高めることで、各画素へのビデオ信号の書き込み速度を高めることができる。よって、表示装置の大型化、および / または高精細化を容易とすることができる。

【0178】

また、トランジスタ 172 の電界効果移動度を高めることで、表示素子の駆動力を高めることができる。

【0179】

[変形例 4]

また、表示装置 100 がボトムエミッション型の発光表示装置である場合は、絶縁層 161 による透過光の吸収および着色などを防ぐまたは軽減するため、表示部 102 に占める絶縁層 161 の面積が少ない方が好ましい。例えば、図 12 に示す発光表示装置のように、表示部 102 において、トランジスタ 172 の半導体層と重なる領域およびその近傍のみに絶縁層 161 を設けてもよい。

【0180】

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することができる。

【0181】

(実施の形態 2)

本実施の形態では、画素 110 の構成例について図面を用いて説明する。

【0182】

図 13 (A)、図 13 (B)、図 13 (C)、および図 13 (D) は、画素 532 に用いることができる回路構成例を示している。画素 110 は、画素回路 534 および表示素子 462 を有する。

【0183】

10

20

30

40

50

【表示素子】

表示素子 462 には、様々な表示素子を用いることが出来る。表示素子の一例としては、E L (エレクトロルミネッセンス) 素子 (有機 E L 素子、無機 E L 素子、または、有機物および無機物を含む E L 素子) 、L E D (白色 L E D、赤色 L E D、緑色 L E D、青色 L E D など) 、トランジスタ (電流に応じて発光するトランジスタ) 、電子放出素子、液晶素子、電子インク、電気泳動素子、G L V (グレーティングライトバルブ) 、M E M S (マイクロ・エレクトロ・メカニカル・システム) を用いた表示素子、D M D (デジタルマイクロミラーデバイス) 、D M S (デジタル・マイクロ・シャッター) 、M I R A S O L (登録商標) 、I M O D (インターフェロメトリック・モジュレーション) 素子、シャッター方式のM E M S 表示素子、光干渉方式のM E M S 表示素子、エレクトロウェッティング素子、圧電セラミックディスプレイ、カーボンナノチューブを用いた表示素子、など、電気的または磁気的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有するものがある。また、表示素子として量子ドットを用いてもよい。 10

【0184】

なお、表示素子 462 として E L 素子を用いた表示装置の一例としては、E L ディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、F E D (フィールドエミッショニディスプレイ) 又は S E D 方式平面型ディスプレイ (S E D : S u r f a c e - c o n d u c t i o n E l e c t r o n - e m i t t e r D i s p l a y) などがある。量子ドットを用いた表示装置の一例としては、量子ドットディスプレイなどがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ (透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ) などがある。電子インク、電子粉流体 (登録商標) 、又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。また、表示装置は P D P (プラズマディスプレイパネル) であってもよい。また、表示装置は網膜走査型の投影装置であってもよい。また、マイクロ L E D を用いた表示装置であってもよい。 20

【0185】

なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、S R A M などの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。 30

【0186】

なお、L E D を用いる場合、L E D の電極や窒化物半導体の下に、グラフェンやグラファイトを配置してもよい。グラフェンやグラファイトは、複数の層を重ねて、多層膜としてもよい。このように、グラフェンやグラファイトを設けることにより、その上に、窒化物半導体、例えば、結晶を有するn型G a N 半導体層などを容易に成膜することができる。さらに、その上に、結晶を有するp型G a N 半導体層などを設けて、L E D を構成することができる。なお、グラフェンやグラファイトと、結晶を有するn型G a N 半導体層との間に、A 1 N 層を設けてもよい。なお、L E D が有するG a N 半導体層は、M O C V D で成膜してもよい。ただし、グラフェンを設けることにより、L E D が有するG a N 半導体層は、スパッタ法で成膜することも可能である。 40

【0187】

[画素回路]

[発光表示装置用画素回路の一例]

図13 (A) に示す画素回路 534 は、トランジスタ 112 と、容量素子 113 と、トランジスタ 172 と、トランジスタ 464 と、を有する。また、図13 (B) に示す画素回路 534 は、表示素子 462 として機能できる発光素子と電気的に接続されている。

【0188】

トランジスタ 112 、トランジスタ 172 、およびトランジスタ 464 として用いるトランジスタに特段の制限はない。例えば、チャネルが形成される半導体層に非晶質シリコン 50

を用いたトランジスタを用いてもよいし、OSトランジスタを用いてもよい。

【0189】

トランジスタ112のソースおよびドレインの一方は、配線163_jに電気的に接続される。さらに、トランジスタ112のゲートは、配線162_iに電気的に接続される。配線163_jからはビデオ信号が供給される。

【0190】

トランジスタ112は、ビデオ信号のノード465への書き込みを制御する機能を有する。

【0191】

容量素子113の一対の電極の一方は、ノード465に電気的に接続され、他方は、ノード467に電気的に接続される。また、トランジスタ112のソースおよびドレインの他方は、ノード465に電気的に接続される。

【0192】

容量素子113は、ノード465に書き込まれたデータを保持する保持容量としての機能を有する。

【0193】

トランジスタ172のソースおよびドレインの一方は、電位供給線VL_aに電気的に接続され、他方はノード467に電気的に接続される。さらに、トランジスタ172のゲートは、ノード465に電気的に接続される。

【0194】

トランジスタ464のソースおよびドレインの一方は、電位供給線V0に電気的に接続され、他方はノード467に電気的に接続される。さらに、トランジスタ464のゲートは、配線162_iに電気的に接続される。

【0195】

表示素子462としては、例えば有機エレクトロルミネセンス素子（有機EL素子ともいう）などを用いることができる。ただし、表示素子462としては、これに限定されず、例えば無機材料からなる無機EL素子を用いても良い。

【0196】

表示素子462として有機EL素子または無機EL素子などの発光素子を用いる場合、表示素子462のアノードまたはカソードの一方は、電位供給線VL_bに電気的に接続され、他方は、ノード467に電気的に接続される。

【0197】

例えば、電位供給線VL_aまたは電位供給線VL_bの一方には、高電源電位VDDが与えられ、他方には、低電源電位VSSが与えられる。

【0198】

図13(A)の画素110を有する表示装置では、駆動回路部104aおよび/または駆動回路部104bにより各行の画素110を順次選択し、トランジスタ112、およびトランジスタ464をオン状態にしてビデオ信号をノード465に書き込む。

【0199】

ノード465にデータが書き込まれた画素110は、トランジスタ112、およびトランジスタ464がオフ状態になることで保持状態になる。さらに、ノード465に書き込まれたデータの電位に応じてトランジスタ172のソース電極とドレイン電極の間に流れる電流が制御され、表示素子462（発光素子）は、流れる電流に応じた輝度で発光する。これを行毎に順次行うことにより、画像を表示できる。

【0200】

また、図13(C)に示すように、トランジスタ112、トランジスタ464、およびトランジスタ172として、バックゲートを有するトランジスタを用いてもよい。図13(C)に示すトランジスタ112、およびトランジスタ464は、ゲートがバックゲートと電気的に接続されている。よって、ゲートとバックゲートが常に同じ電位となる。また、トランジスタ172はバックゲートがノード467と電気的に接続されている。よって、

10

20

30

40

50

バックゲートがノード467と常に同じ電位となる。

【0201】

[液晶表示装置用画素回路の一例]

図13(B)に示す画素回路534は、トランジスタ112と、容量素子113と、を有する。また、図13(B)に示す画素回路534は、表示素子462として機能できる液晶素子が電気的に接続されている。

【0202】

表示素子462の一対の電極の一方の電位は、画素回路534の仕様に応じて適宜設定される。例えば、表示素子462の一対の電極の一方に、共通の電位(コモン電位)を与えるてもよいし、後述する容量線CLと同電位としてもよい。また、表示素子462の一対の電極の一方に、画素532毎に異なる電位を与えるてもよい。表示素子462の一対の電極の他方はノード466に電気的に接続されている。表示素子462は、ノード466に書き込まれるデータにより配向状態が設定される。

【0203】

表示素子462を備える表示装置の駆動方法としては、例えば、TN(Twisted Nematic)モード、STN(Super Twisted Nematic)モード、VA(Vertical Alignment)モード、ASM(Axially Symmetric Aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モード、MVAモード、PVA(Patterned Vertical Alignment)モード、IPS(In-Plane-Switching)モード、FFSモード、VA-IPSモード、またはTBA(Transverse Bend Alignment)モードなどを用いてもよい。また、表示装置の駆動方法としては、上述した駆動方法の他、ECB(Electrically Controlled Birefringence)モード、PDLC(Polymer Dispersed Liquid Crystal)モード、PNLC(Polymer Network Liquid Crystal)モード、ゲストホストモードなどがある。ただし、これに限定されず、液晶素子およびその駆動方式として様々なものを用いることができる。

【0204】

液晶素子は、液晶の光学的変調作用によって光の透過または非透過を制御する素子である。液晶の光学的変調作用は、液晶にかかる電界(横方向の電界、縦方向の電界または斜め方向の電界を含む)によって制御される。表示素子462として、液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スマートチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0205】

液晶材料としては、ポジ型の液晶、またはネガ型の液晶のいずれを用いてもよく、適用するモードや設計に応じて最適な液晶材料を用いればよい。

【0206】

液晶の配向を制御するため、配向膜を設けることができる。なお、横電界方式を採用する場合、配向膜を用いないブルー相(Blue Phase)を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性である。また、ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、配向処理が不要であり、かつ、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を

10

20

30

40

50

防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることができるとなる。

【0207】

なお、液晶素子にゲスト-ホストモードで動作する液晶材料を用いることにより、光拡散層や偏光板などの機能性部材を省略することができる。よって、表示装置の生産性を高めることができる。また、偏光板などの機能性部材を設けないことにより、表示部102の素子180の反射輝度や透過光量などを高めることができる。よって、表示装置の視認性を高めることができる。

【0208】

また、円偏光板を用いる反射型の液晶表示装置のオン状態とオフ状態の切り替え（明状態と暗状態の切り替え）は、液晶分子の長軸を基板と略垂直な方向にそろえるか、基板と略水平な方向にそろえるか、によって行なわれる。一般に、IPSモードなどの横電界方式で動作する液晶素子は、オン状態およびオフ状態ともに液晶分子の長軸が基板と略水平な方向にそろうため、反射型の液晶表示装置に用いることが難しい。

10

【0209】

VA-IPSモードで動作する液晶素子は、横電界方式で動作し、かつ、オン状態とオフ状態の切り替えを、液晶分子の長軸を基板と略垂直な方向にそろえるか、基板と略水平な方向にそろえるか、によって行なわれる。このため、反射型の液晶表示装置に横電界方式で動作する液晶素子を用いる場合は、VA-IPSモードで動作する液晶素子を用いることが好ましい。

20

【0210】

また、画素110をいくつかの領域に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。

【0211】

また、液晶材料の固有抵抗は、 $1 \times 10^9 \text{ } \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \text{ } \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \text{ } \cdot \text{cm}$ 以上である。なお、本明細書における固有抵抗の値は、20で測定した値とする。

【0212】

i 行 j 列目の画素回路534において、トランジスタ112のソースおよびドレインの一方は、配線163_jに電気的に接続され、他方はノード466に電気的に接続される。トランジスタ112のゲートは、配線162_iに電気的に接続される。配線163_jからはビデオ信号が供給される。トランジスタ112は、ノード466へのビデオ信号の書き込みを制御する機能を有する。

30

【0213】

容量素子113の一対の電極の一方は、特定の電位が供給される配線（以下、容量線CL）に電気的に接続され、他方は、ノード466に電気的に接続される。なお、容量線CLの電位の値は、画素回路534の仕様に応じて適宜設定される。容量素子113は、ノード466に書き込まれたデータを保持する保持容量としての機能を有する。

【0214】

40

例えば、図13(B)の画素回路534を有する表示装置100では、駆動回路部104aおよび/または駆動回路部104bにより各行の画素回路534を順次選択し、トランジスタ112をオン状態にしてノード466にビデオ信号を書き込む。

【0215】

ノード466にビデオ信号が書き込まれた画素回路534は、トランジスタ112がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、表示部102に画像を表示できる。

【0216】

また、図13(D)に示すように、トランジスタ112にバックゲートを有するトランジスタを用いてもよい。図13(D)に示すトランジスタ112は、ゲートがバックゲート

50

と電気的に接続されている。よって、ゲートとバックゲートが常に同じ電位となる。

【0217】

また、赤色光を制御する画素110、緑色光を制御する画素110、および青色光を制御する画素110をまとめて1つの画素120として機能させ、それぞれの画素110の発光量（発光輝度）を制御することで、フルカラー表示を実現することができる。よって、当該3つの画素110はそれぞれが副画素として機能する。すなわち、3つの副画素は、それぞれが赤色光、緑色光、または青色光の、発光量などを制御する（図14（A）参照。）。なお、3つの副画素それぞれが制御する光の色は、赤（R）、緑（G）、青（B）の組み合わせに限らず、シアン（C）、マゼンタ（M）、黄（Y）であってもよい（図14（B）参照。）。

10

【0218】

また、4つの副画素をまとめて1つの画素として機能させてもよい。例えば、赤色光、緑色光、青色光をそれぞれ制御する3つの副画素に、白色光を制御する副画素を加えてもよい（図14（C）参照。）。白色光を制御する副画素を加えることで、表示領域の輝度を高めることができる。また、赤色光、緑色光、青色光をそれぞれ制御する3つの副画素に、黄色光を制御する副画素を加えてもよい（図14（D）参照。）。また、シアン色光、マゼンタ色光、黄色光をそれぞれ制御する3つの副画素に、白色光を制御する副画素を加えてもよい（図14（E）参照。）。

【0219】

1つの画素として機能させる副画素の数を増やし、赤、緑、青、シアン、マゼンタ、および黄などの光を制御する副画素を適宜組み合わせて用いることにより、中間調の再現性を高めることができる。よって、表示品位を高めることができる。

20

【0220】

また、本発明の一態様の表示装置は、さまざまな規格の色域を再現することができる。例えば、テレビ放送で使われるPAL（Phase Alternating Line）規格およびNTSC（National Television System Committee）規格、パーソナルコンピュータ、デジタルカメラ、プリンタなどの電子機器に用いる表示装置で広く使われているsRGB（standard RGB）規格およびAdobe RGB規格、HDTV（High Definition Television、ハイビジョンともいう）で使われるITU-R BT.709（International Telecommunication Union Radiocommunication Sector Broadcasting Service（Television）709）規格、デジタルシネマ映写で使われるDCI-P3（Digital Cinema Initiatives P3）規格、UHDTV（Ultra High Definition Television、スーパーハイビジョンともいう）で使われるITU-R BT.2020（REC.2020（Recommendation 2020））規格などの色域を再現することができる。

30

【0221】

また、画素120を 1920×1080 のマトリクス状に配置すると、いわゆるフルハイビジョン（「2K解像度」、「2K1K」、または「2K」などとも言われる。）の解像度でフルカラー表示可能な表示装置100を実現することができる。また、例えば、画素120を 3840×2160 のマトリクス状に配置すると、いわゆるウルトラハイビジョン（「4K解像度」、「4K2K」、または「4K」などとも言われる。）の解像度でフルカラー表示可能な表示装置100を実現することができる。また、例えば、画素120を 7680×4320 のマトリクス状に配置すると、いわゆるスーパーハイビジョン（「8K解像度」、「8K4K」、または「8K」などとも言われる。）の解像度でフルカラー表示可能な表示装置100を実現することができる。画素120を増やすことで、16Kや32Kの解像度でフルカラー表示可能な表示装置100を実現することも可能である。

40

【0222】

50

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することが可能である。

【0223】

(実施の形態3)

本実施の形態では、トランジスタの半導体層に用いることができる金属酸化物について説明する。

【0224】

<金属酸化物の構成>

本項では、本発明の一態様で開示されるトランジスタなどの半導体装置に用いることができる金属酸化物の一態様である、CAC-OS (Cloud-Aligned Composite-Oxide Semiconductor)、またはCAC (Cloud-Aligned Composite) - metal oxideの構成について説明する。

10

【0225】

なお、本明細書等において、CAC、及びCAAC (c-axis aligned crystal)と記載する場合がある。この場合、CACは機能、または材料の構成の一例を表し、CAACは構造の一例を表す。

【0226】

CAC-OSまたはCAC-metal oxideとは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、CAC-OSまたはCAC-metal oxideを、トランジスタの活性層に用いる場合、導電性の機能は、キャリアとなる電子（またはホール）を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能（On / Offさせる機能）をCAC-OSまたはCAC-metal oxideに付与することができる。CAC-OSまたはCAC-metal oxideにおいて、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

20

【0227】

従って、CAC-OSまたはCAC-metal oxideは、導電性領域、及び絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

30

【0228】

なお、CAC-OSまたはCAC-metal oxideにおいて、導電性領域と、絶縁性領域とは、それぞれ0.5 nm以上10 nm以下、好ましくは0.5 nm以上3 nm以下のサイズで材料中に分散している場合がある。

【0229】

また、CAC-OSまたはCAC-metal oxideは、異なるバンドギャップを有する成分により構成される。例えば、CAC-OSまたはCAC-metal oxideは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に運動してワイドギャップを有する成分にもキャリアが流れる。このため、上記CAC-OSまたはCAC-metal oxideをトランジスタのチャネル領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、及び高い電界効果移動度を得ることができる。

40

【0230】

50

すなわち、CAC-O_SまたはCAC-metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

【0231】

<金属酸化物の構造>

本項では、本発明の一態様で開示されるトランジスタなどの半導体装置に用いることができる金属酸化物の構造について説明する。

【0232】

金属酸化物は、単結晶材料からなる金属酸化物と、非単結晶材料からなる金属酸化物と、に分けられる。単結晶材料は、単結晶構造を有する。また、非単結晶材料は、非晶質構造、微結晶構造、または多結晶構造のいずれか一つまたは複数を有する。

10

【0233】

また、非単結晶材料と1つとして、半結晶性材料(Semi-crystalline material)と呼称される材料が挙げられる。半結晶性材料とは、単結晶構造と非晶質構造との中間構造を有する。

【0234】

金属酸化物の単結晶は、中心に金属原子が存在する酸素の多面体が特定の規則性をもって連結する構造である。具体的には、InGaZnO₄の単結晶は、中心にIn原子が存在する酸素の八面体と、中心にGaまたはZnが存在する酸素の三方両錐体とが特定の規則性を持って連結することで、層状の結晶構造を有する。

20

【0235】

一方、半結晶性材料は、中心に金属原子が存在する酸素の多面体を複数有し、該多面体が特定の規則性を持たずに、互いに連結する構造を有する。半結晶性材料が有する多面体は、単結晶構造が有する多面体が著しく壊れた、単結晶では観察されない多面体である。なお、半結晶性材料は、単結晶構造が有する多面体や、単結晶構造が有する多面体が規則性を持って連結する領域などの単結晶構造の一部を有する場合もある。

【0236】

半結晶性材料は、多面体が特定の規則性を持たずに、互いに連結することで、いわゆる非晶質材料と比較して、構造が安定である。

【0237】

30

例えば、金属酸化物が、酸化物半導体である場合、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、CAAC-O_S(c-axis aligned crystalline oxide semiconductor)、多結晶酸化物半導体、nc-O_S(nanocrystalline oxide semiconductor)、擬似非晶質酸化物半導体(a-like OS: amorphous-like oxide semiconductor)、および非晶質酸化物半導体などがある。

【0238】

また、例えば、半結晶性酸化物半導体としては、CAAC構造を有し、かつCAC構成(以下、CAAC/CACともいう)である酸化物半導体がある。

40

【0239】

CAAC-O_Sは、c軸配向性を有し、かつa-b面方向において複数のナノ結晶が連結し、歪みを有したCAAC構造である酸化物半導体である。なお、歪みとは、複数のナノ結晶が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域との間で格子配列の向きが変化している箇所を指す。

【0240】

ナノ結晶は、六角形を基本とするが、正六角形状とは限らず、非正六角形状である場合がある。また、歪みにおいて、五角形、および七角形などの格子配列を有する場合がある。なお、CAAC-O_Sにおいて、歪み近傍においても、明確な結晶粒界(グレインバウンダリーともいう)を確認することはできない。即ち、格子配列の歪みによって、結晶粒界

50

の形成が抑制されていることがわかる。これは、C A A C - O Sが、a - b面方向において酸素原子の配列が稠密でないことや、金属元素が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

【0241】

また、C A A C - O Sは、インジウム、および酸素を有する層（以下、I n層）と、元素M、亜鉛、および酸素を有する層（以下、（M，Z n）層）とが積層した、層状の結晶構造（層状構造ともいう）を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能であり、（M，Z n）層の元素Mの一部がインジウムと置換した場合、（I n，M，Z n）層と表すこともできる。また、I n層のインジウムの一部が元素Mと置換した場合、（I n，M）層と表すこともできる。

10

【0242】

C A A C - O Sは結晶性の高い酸化物半導体である。一方、C A A C - O Sは、明確な結晶粒界を確認することはできないため、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、C A A C - O Sは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。従って、C A A C - O Sは、物理的性質が安定する。そのため、C A A C - O Sは熱に強く、信頼性が高い。

【0243】

n c - O Sは、微小な領域（例えば、1 nm以上10 nm以下の領域、特に1 nm以上3 nm以下の領域）において原子配列に周期性を有した構造である酸化物半導体である。また、n c - O Sは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、n c - O Sは、分析方法によっては、a - l i k e O Sや非晶質酸化物半導体と区別が付かない場合がある。

20

【0244】

a - l i k e O Sは、n c - O Sと非晶質酸化物半導体との間の構造である酸化物半導体である。a - l i k e O Sは、鬆または低密度領域を有する。即ち、a - l i k e O Sは、n c - O SおよびC A A C - O Sと比べて、結晶性が低い。

【0245】

酸化物半導体は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一態様の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、a - l i k e O S、n c - O S、C A A C - O Sのうち、二種以上を有していてもよい。

30

【0246】

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することができる。

【0247】

（実施の形態4）

本実施の形態では、上記実施の形態に示した表示装置などに用いることができるトランジスタの一例について、図面を用いて説明する。

【0248】

<トランジスタの構造例1>

40

本発明の一態様の表示装置などは、ボトムゲート型のトランジスタや、トップゲート型トランジスタなどの様々な形態のトランジスタを用いて作製することができる。例えば、ブレーナ型のトランジスタを用いてもよいし、スタガ型のトランジスタを用いてもよい。よって、既存の製造ラインに合わせて、使用する半導体層の材料やトランジスタ構造を容易に置き換えることができる。

【0249】

〔ボトムゲート型トランジスタ〕

図15（A1）は、ボトムゲート型のトランジスタの一種であるチャネル保護型のトランジスタ310の断面図である。図15（A1）において、トランジスタ310は基板371上に形成されている。また、トランジスタ310は、基板371上に絶縁層372を介

50

して電極 322 を有する。また、電極 322 上に絶縁層 326 を介して半導体層 324 を有する。電極 322 はゲート電極として機能できる。絶縁層 326 はゲート絶縁層として機能できる。

【0250】

また、半導体層 324 のチャネル形成領域上に絶縁層 327 を有する。また、半導体層 324 の一部と接して、絶縁層 326 上に電極 344a および電極 344b を有する。電極 344a は、ソース電極またはドレイン電極の一方として機能できる。電極 344b は、ソース電極またはドレイン電極の他方として機能できる。電極 344a の一部、および電極 344b の一部は、絶縁層 327 上に形成される。

【0251】

絶縁層 327 は、チャネル保護層として機能できる。チャネル形成領域上に絶縁層 327 を設けることで、電極 344a および電極 344b の形成時に生じる半導体層 324 の露出を防ぐことができる。よって、電極 344a および電極 344b の形成時に、半導体層 324 のチャネル形成領域がエッチングされることを防ぐことができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現することができる。

【0252】

また、トランジスタ 310 は、電極 344a、電極 344b および絶縁層 327 上に絶縁層 328 を有し、絶縁層 328 の上に絶縁層 329 を有する。

【0253】

半導体層 324 にシリコンなどの半導体を用いる場合は、半導体層 324 と電極 344a の間、および半導体層 324 と電極 344b の間に、n 型半導体または p 型半導体として機能する層を設けることが好ましい。n 型半導体または p 型半導体として機能する層は、トランジスタのソース領域またはドレイン領域として機能することができる。

【0254】

絶縁層 329 は、外部からのトランジスタへの不純物の拡散を防ぐ、または低減する機能を有する材料を用いて形成することができる。なお、必要に応じて絶縁層 329 を省略することもできる。

【0255】

図 15 (A2) に示すトランジスタ 311 は、絶縁層 329 上にバックゲート電極として機能できる電極 323 を有する点が、トランジスタ 310 と異なる。電極 323 は、電極 322 と同様の材料および方法で形成することができる。

【0256】

一般に、バックゲート電極は導電層で形成され、ゲート電極とバックゲート電極で半導体層のチャネル形成領域を挟むように配置される。よって、バックゲート電極は、ゲート電極と同様に機能させることができる。バックゲート電極の電位は、ゲート電極と同電位としてもよいし、接地電位 (GND 電位) や、任意の電位としてもよい。また、バックゲート電極の電位をゲート電極と連動させず独立して変化させることで、トランジスタのしきい値電圧を変化させることができる。

【0257】

電極 322 および電極 323 は、どちらもゲート電極として機能することができる。よって、絶縁層 326、絶縁層 329、絶縁層 328、および絶縁層 329 は、それぞれがゲート絶縁層として機能することができる。なお、電極 323 は、絶縁層 328 と絶縁層 329 の間に設けてもよい。

【0258】

なお、電極 322 または電極 323 の一方を、「ゲート電極」という場合、他方を「バックゲート電極」という。例えば、トランジスタ 311 において、電極 323 を「ゲート電極」と言う場合、電極 322 を「バックゲート電極」と言う。また、電極 323 を「ゲート電極」として用いる場合は、トランジスタ 311 をトップゲート型のトランジスタの一種と考えることができる。また、電極 322 および電極 323 のどちらか一方を、「第 1 のゲート電極」といい、他方を「第 2 のゲート電極」という場合がある。

10

20

30

40

50

【0259】

半導体層324を挟んで電極322および電極323を設けることで、更には、電極322および電極323を同電位とすることで、半導体層324においてキャリアの流れる領域が膜厚方向においてより大きくなるため、キャリアの移動量が増加する。この結果、トランジスタ311のオン電流が大きくなると共に、電界効果移動度が高くなる。

【0260】

したがって、トランジスタ311は、占有面積に対して大きいオン電流を有するトランジスタである。すなわち、求められるオン電流に対して、トランジスタ311の占有面積を小さくすることができる。本発明の一態様によれば、トランジスタの占有面積を小さくすることができる。よって、本発明の一態様によれば、集積度の高い半導体装置を実現することができる。10

【0261】

また、ゲート電極とバックゲート電極は導電層で形成されるため、トランジスタの外部で生じる電界が、チャネルが形成される半導体層に作用しないようにする機能（特に静電気などに対する電界遮蔽機能）を有する。なお、バックゲート電極を半導体層よりも大きく形成し、バックゲート電極で半導体層を覆うことで、電界遮蔽機能を高めることができる。。

【0262】

ゲート電極とバックゲート電極は、それぞれが外部からの電界を遮蔽する機能を有するため、トランジスタの上方および下方に生じる荷電粒子等の電荷が半導体層のチャネル形成領域に影響しない。この結果、ストレス試験（例えば、ゲートに負の電圧を印加するNGBT（Negative Gate Bias - Temperature）ストレス試験（「NBT」または「NBTs」ともいう。）の劣化が抑制される。また、ゲート電極とバックゲート電極は、ドレイン電極から生じる電界が半導体層に作用しないように遮断することができる。よって、ドレイン電圧の変動に起因する、オン電流の立ち上がり電圧の変動を抑制することができる。なお、この効果は、ゲート電極およびバックゲート電極に電位が供給されている場合において顕著に生じる。20

【0263】

また、バックゲート電極を有するトランジスタは、ゲートに正の電圧を印加するPGBT（Positive Gate Bias - Temperature）ストレス試験（「PBT」または「PBTs」ともいう。）前後におけるしきい値電圧の変動も、バックゲート電極を有さないトランジスタより小さい。30

【0264】

なお、NGBTおよびPGBTなどのBTストレス試験は加速試験の一種であり、長期間の使用によって起こるトランジスタの特性変化（経年変化）を短時間で評価することができる。特に、BTストレス試験前後におけるトランジスタのしきい値電圧の変動量は、信頼性を調べるための重要な指標となる。BTストレス試験前後において、しきい値電圧の変動量が少ないほど、信頼性が高いトランジスタであるといえる。

【0265】

また、ゲート電極およびバックゲート電極を有し、且つ両者を同電位とすることで、しきい値電圧の変動量が低減される。このため、複数のトランジスタ間における電気特性のばらつきも同時に低減される。40

【0266】

また、バックゲート電極側から光が入射する場合に、バックゲート電極を、遮光性を有する導電膜で形成することで、バックゲート電極側から半導体層に光が入射することを防ぐことができる。よって、半導体層の光劣化を防ぎ、トランジスタのしきい値電圧がシフトするなどの電気特性の劣化を防ぐことができる。

【0267】

本発明の一態様によれば、信頼性の良好なトランジスタを実現することができる。また、信頼性の良好な半導体装置を実現することができる。50

【0268】

図15(B1)に、ボトムゲート型のトランジスタの1つであるチャネル保護型のトランジスタ320の断面図を示す。トランジスタ320は、トランジスタ310とほぼ同様の構造を有しているが、絶縁層327が半導体層324を覆っている点が異なる。また、半導体層324と重なる絶縁層327の一部を選択的に除去して形成した開口部において、半導体層324と電極344aが電気的に接続している。また、半導体層324と重なる絶縁層327の一部を選択的に除去して形成した他の開口部において、半導体層324と電極344bが電気的に接続している。絶縁層327の、チャネル形成領域と重なる領域は、チャネル保護層として機能できる。

【0269】

10

図15(B2)に示すトランジスタ321は、絶縁層329上にバックゲート電極として機能できる電極323を有する点が、トランジスタ320と異なる。

【0270】

絶縁層327を設けることで、電極344aおよび電極344bの形成時に生じる半導体層324の露出を防ぐことができる。よって、電極344aおよび電極344bの形成時に半導体層324の薄膜化を防ぐことができる。

【0271】

また、トランジスタ320およびトランジスタ321は、トランジスタ310およびトランジスタ311よりも、電極344aと電極322の間の距離と、電極344bと電極322の間の距離が長くなる。よって、電極344aと電極322の間に生じる寄生容量を小さくすることができる。また、電極344bと電極322の間に生じる寄生容量を小さくすることができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現できる。

20

【0272】

図15(C1)に示すトランジスタ325は、ボトムゲート型のトランジスタの1つであるチャネルエッチング型のトランジスタである。トランジスタ325は、絶縁層327を用いずに電極344aおよび電極344bを形成する。このため、電極344aおよび電極344bの形成時に露出する半導体層324の一部がエッチングされる場合がある。一方、絶縁層327を設けないため、トランジスタの生産性を高めることができる。

【0273】

30

図15(C2)に示すトランジスタ325は、絶縁層329上にバックゲート電極として機能できる電極323を有する点が、トランジスタ320と異なる。

【0274】

〔トップゲート型トランジスタ〕

図16(A1)に、トップゲート型のトランジスタの一種であるトランジスタ330の断面図を示す。トランジスタ330は、絶縁層372の上に半導体層324を有し、半導体層324および絶縁層372上に、半導体層324の一部に接する電極344a、および半導体層324の一部に接する電極344bを有し、半導体層324、電極344a、および電極344b上に絶縁層326を有し、絶縁層326上に電極322を有する。

【0275】

40

トランジスタ330は、電極322および電極344a、並びに、電極322および電極344bが重ならないため、電極322および電極344aの間に生じる寄生容量、並びに、電極322および電極344bの間に生じる寄生容量を小さくすることができる。また、電極322を形成した後に、電極322をマスクとして用いて不純物255を半導体層324に導入することで、半導体層324中に自己整合(セルフアライメント)的に不純物領域を形成することができる(図16(A3)参照)。本発明の一態様によれば、電気特性の良好なトランジスタを実現することができる。

【0276】

なお、不純物255の導入は、イオン注入装置、イオンドーピング装置またはプラズマ処理装置を用いて行うことができる。

50

【0277】

不純物255としては、例えば、第13族元素または第15族元素のうち、少なくとも一種類の元素を用いることができる。また、半導体層324に酸化物半導体を用いる場合は、不純物255として、希ガス、水素、および窒素のうち、少なくとも一種類の元素を用いることも可能である。

【0278】

図16(A2)に示すトランジスタ331は、電極323および絶縁層227を有する点がトランジスタ330と異なる。トランジスタ331は、絶縁層372の上に形成された電極323を有し、電極323上に形成された絶縁層227を有する。電極323は、バックゲート電極として機能することができる。よって、絶縁層227は、ゲート絶縁層として機能することができる。絶縁層227は、絶縁層326と同様の材料および方法により形成することができる。

10

【0279】

トランジスタ311と同様に、トランジスタ331は、占有面積に対して大きいオン電流を有するトランジスタである。すなわち、求められるオン電流に対して、トランジスタ331の占有面積を小さくすることができる。本発明の一態様によれば、トランジスタの占有面積を小さくすることができる。よって、本発明の一態様によれば、集積度の高い半導体装置を実現することができる。

【0280】

図16(B1)に例示するトランジスタ340は、トップゲート型のトランジスタの1つである。トランジスタ340は、電極344aおよび電極344bを形成した後に半導体層324を形成する点が、トランジスタ330と異なる。また、図16(B2)に例示するトランジスタ341は、電極323および絶縁層227を有する点が、トランジスタ340と異なる。トランジスタ340およびトランジスタ341において、半導体層324の一部は電極344a上に形成され、半導体層324の他の一部は電極344b上に形成される。

20

【0281】

トランジスタ311と同様に、トランジスタ341は、占有面積に対して大きいオン電流を有するトランジスタである。すなわち、求められるオン電流に対して、トランジスタ341の占有面積を小さくすることができる。本発明の一態様によれば、トランジスタの占有面積を小さくすることができる。よって、本発明の一態様によれば、集積度の高い半導体装置を実現することができる。

30

【0282】

図17(A1)に例示するトランジスタ342は、トップゲート型のトランジスタの1つである。トランジスタ342は、絶縁層329を形成した後に電極344aおよび電極344bを形成する点がトランジスタ330やトランジスタ340と異なる。電極344aおよび電極344bは、絶縁層328および絶縁層329に形成した開口部において半導体層324と電気的に接続する。

【0283】

また、電極322と重ならない絶縁層326の一部を除去し、電極322と残りの絶縁層326をマスクとして用いて不純物255を半導体層324に導入することで、半導体層324中に自己整合(セルファライメント)的に不純物領域を形成することができる(図17(A3)参照)。トランジスタ342は、絶縁層326が電極322の端部を越えて延伸する領域を有する。不純物255を半導体層324に導入する際に、半導体層324の絶縁層326を介して不純物255が導入された領域の不純物濃度は、絶縁層326を介さずに不純物255が導入された領域よりも小さくなる。よって半導体層324は、電極322と重ならない領域にLDD(Lightly Doped Drain)領域が形成される。

40

【0284】

図17(A2)に示すトランジスタ343は、電極323を有する点がトランジスタ34

50

2と異なる。トランジスタ343は、基板371の上に形成された電極323を有し、絶縁層372を介して半導体層324と重なる。電極323は、バックゲート電極として機能することができる。

【0285】

また、図17(B1)に示すトランジスタ344および図17(B2)に示すトランジスタ345のように、電極322と重ならない領域の絶縁層326を全て除去してもよい。また、図17(C1)に示すトランジスタ346および図17(C2)に示すトランジスタ347のように、絶縁層326を残してもよい。

【0286】

トランジスタ342乃至トランジスタ347も、電極322を形成した後に、電極322をマスクとして用いて不純物255を半導体層324に導入することで、半導体層324中に自己整合的に不純物領域を形成することができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現することができる。また、本発明の一態様によれば、集積度の高い半導体装置を実現することができる。

10

【0287】

次に、OSトランジスタに用いることが好ましいトランジスタ構造の一例について説明する。

【0288】

<トランジスタの構成例2>

【構成例1】

20

まず、トランジスタの構造の一例として、トランジスタ500aについて、図18(A)、(B)、(C)を用いて説明する。図18(A)はトランジスタ500aの上面図である。図18(B)は、図18(A)に示す一点鎖線X1-X2における切断面の断面図に相当し、図18(C)は、図18(A)に示す一点鎖線Y1-Y2における切断面の断面図に相当する。なお、図面をわかり易くするため、図18(A)ではトランジスタ500aの構成要素の一部(ゲート絶縁層としての機能を有する絶縁層等)を省略して図示している。なお、以下において、一点鎖線X1-X2方向をチャネル長方向、一点鎖線Y1-Y2方向をチャネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図18(A)と同様に、構成要素の一部を省略して図示する場合がある。

30

【0289】

トランジスタ500aは、絶縁層524上の導電層521と、絶縁層524上および導電層521上の絶縁層511と、絶縁層511上の半導体層531と、半導体層531上および絶縁層511上の導電層522aと、半導体層531上および絶縁層511上の導電層522bと、半導体層531上、導電層522a上、および導電層522b上の絶縁層512と、絶縁層512上の導電層523と、を有する。

【0290】

なお、絶縁層524は、基板であってもよい。絶縁層524を基板とする場合、当該基板は上記実施の形態1に示した基板371と同様の材料を含む基板とすることができます。

【0291】

40

また、導電層521および導電層523として、例えば上記実施の形態に示した電極322と同様の材料を含むことができる。絶縁層511として、例えば上記実施の形態に示した絶縁層326と同様の材料を含むことができる。導電層522aおよび導電層522bとして、例えば上記実施の形態に示した電極344aおよび電極344bと同様の材料を含むことができる。絶縁層512として、上記実施の形態に示した絶縁層328と同様の材料を含むことができる。

【0292】

また、半導体層531として、例えば上記実施の形態に示した半導体層324と同様の材料を含むことができる。本実施の形態では、半導体層531が金属酸化物を含む半導体層であるとして説明を行う。

50

【0293】

絶縁層511および絶縁層512は、開口部535を有する。導電層523は、開口部535を介して、導電層521と電気的に接続される。

【0294】

ここで、絶縁層511は、トランジスタ500aの第1のゲート絶縁層としての機能を有し、絶縁層512は、トランジスタ500aの第2のゲート絶縁層としての機能を有する。また、トランジスタ500aにおいて、導電層521は、第1のゲートとしての機能を有し、導電層522aは、ソースまたはドレインの一方としての機能を有し、導電層522bは、ソースまたはドレインの他方としての機能を有する。また、トランジスタ500aにおいて、導電層523は、第2のゲートとしての機能を有する。

10

【0295】

なお、トランジスタ500aは、いわゆるチャネルエッチ型のトランジスタであり、デュアルゲート構造である。

【0296】

また、トランジスタ500aは、導電層523を設けない構成にすることもできる。この場合、トランジスタ500aは、いわゆるチャネルエッチ型のトランジスタであり、ボトムゲート構造である。

【0297】

図18(B)、(C)に示すように、半導体層531は、導電層521、および導電層523と対向するように位置し、2つのゲートの機能を有する導電層に挟まれている。導電層523のチャネル長方向の長さ、および導電層523のチャネル幅方向の長さは、半導体層531のチャネル長方向の長さ、および半導体層531のチャネル幅方向の長さよりもそれぞれ長く、半導体層531の全体は、絶縁層512を介して導電層523に覆われている。

20

【0298】

別言すると、導電層521および導電層523は、絶縁層511および絶縁層512に設けられる開口部535において接続され、かつ半導体層531の側端部よりも外側に位置する領域を有する。

【0299】

このような構成を有することで、トランジスタ500aに含まれる半導体層531を、導電層521および導電層523の電界によって電気的に囲むことができる。トランジスタ500aのように、第1のゲートおよび第2のゲートの電界によって、チャネル形成領域が形成される半導体層を、電気的に囲むトランジスタのデバイス構造をsurrounded channel(s-channel)構造と呼ぶことができる。

30

【0300】

トランジスタ500aは、s-channel構造を有するため、第1のゲートの機能を有する導電層521によってチャネルを誘起させるための電界を効果的に半導体層531に印加することができるため、トランジスタ500aの電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ500aを微細化することが可能となる。

40

【0301】

また、トランジスタ500aは、第1のゲートの機能を有する導電層521および第2のゲートの機能を有する導電層523によって、半導体層531が囲まれた構造を有するため、トランジスタ500aの機械的強度を高めることができる。

【0302】

s-channel構造であるトランジスタ500aは電界効果移動度が高く、かつ駆動能力が高いので、トランジスタ500aを駆動回路、代表的には走査線駆動回路に用いることで、額縁幅の狭い(狭額縁ともいう)表示装置を提供することができる。

【0303】

[構成例2]

50

次に、トランジスタの構造の一例として、トランジスタ 500b について、図 19 (A)、(B)、(C) を用いて説明する。図 19 (A) はトランジスタ 500b の上面図である。図 19 (B) は、図 19 (A) に示す一点鎖線 X1 - X2 における切断面の断面図に相当し、図 19 (C) は、図 19 (A) に示す一点鎖線 Y1 - Y2 における切断面の断面図に相当する。

【0304】

トランジスタ 500b は、半導体層 531、導電層 522a、導電層 522b、および絶縁層 512 が積層構造である点において、トランジスタ 500a と異なる。

【0305】

絶縁層 512 は、半導体層 531 上、導電層 522a 上、および導電層 522b 上の絶縁層 512a と、絶縁層 512a の上の絶縁層 512b を有する。絶縁層 512 は、半導体層 531 に酸素を供給する機能を有する。すなわち、絶縁層 512 は、酸素を有する。また、絶縁層 512a は、酸素を透過することができる絶縁層である。なお、絶縁層 512a は、後に形成する絶縁層 512b を形成する際の、半導体層 531 へのダメージ緩和膜としても機能する。

【0306】

絶縁層 512a としては、厚さが 5 nm 以上 150 nm 以下、好ましくは 5 nm 以上 50 nm 以下の酸化シリコン、酸化窒化シリコン等を用いることができる。

【0307】

また、絶縁層 512a は、欠陥量が少ないことが好ましく、代表的には、E S R 測定により、シリコンのダンギングボンドに由来する $g = 2.001$ に現れる信号のスピノ密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下であることが好ましい。これは、絶縁層 512a に含まれる欠陥密度が多いと、該欠陥に酸素が結合してしまい、絶縁層 512a における酸素の透過性が減少してしまうためである。

【0308】

なお、絶縁層 512a においては、外部から絶縁層 512a に入った酸素が全て絶縁層 512a の外部に移動せず、絶縁層 512a にとどまる酸素もある。また、絶縁層 512a に酸素が入ると共に、絶縁層 512a に含まれる酸素が絶縁層 512a の外部へ移動することで、絶縁層 512a において酸素の移動が生じる場合もある。絶縁層 512a として酸素を透過することができる酸化物絶縁層を形成すると、絶縁層 512a 上に設けられる、絶縁層 512b から脱離する酸素を、絶縁層 512a を介して半導体層 531 に移動させることができる。

【0309】

また、絶縁層 512a は、窒素酸化物に起因する準位密度が低い酸化物絶縁層を用いて形成することができる。なお、当該窒素酸化物に起因する準位密度は、金属酸化物の価電子帯の上端のエネルギーと金属酸化物の伝導帯の下端のエネルギーの間に形成され得る場合がある。上記酸化物絶縁層として、窒素酸化物の放出量が少ない酸化窒化シリコン膜、または窒素酸化物の放出量が少ない酸化窒化アルミニウム膜等を用いることができる。

【0310】

なお、窒素酸化物の放出量の少ない酸化窒化シリコン膜は、昇温脱離ガス分析法 (TDS : Thermal Desorption Spectroscopy) において、窒素酸化物の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が $1 \times 10^{18} / \text{cm}^3$ 以上 $5 \times 10^{19} / \text{cm}^3$ 以下である。なお、アンモニアの放出量は、膜の表面温度が 50 以上 650 以下、好ましくは 50 以上 550 以下の加熱処理による放出量とする。

【0311】

窒素酸化物 (NO_x 、 x は 0 よりも大きく 2 以下、好ましくは 1 以上 2 以下)、代表的には NO_2 または NO は、絶縁層 512a 等に準位を形成する。当該準位は、半導体層 531 のエネルギーギャップ内に位置する。そのため、窒素酸化物が、絶縁層 512a および半導体層 531 の界面に拡散すると、当該準位が絶縁層 512a 側において電子をトラップ

10

20

30

30

40

50

する場合がある。この結果、トラップされた電子が、絶縁層 512a および半導体層 531 界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。

【0312】

また、窒素酸化物は、加熱処理においてアンモニアおよび酸素と反応する。絶縁層 512a に含まれる窒素酸化物は、加熱処理において、絶縁層 512b に含まれるアンモニアと反応するため、絶縁層 512a に含まれる窒素酸化物が低減される。このため、絶縁層 512a および半導体層 531 の界面において、電子がトラップされにくい。

【0313】

絶縁層 512a として、上記酸化物絶縁層を用いることで、トランジスタのしきい値電圧のシフトを低減することが可能であり、トランジスタの電気特性の変動を低減することができる。

【0314】

また、上記酸化物絶縁層は、SIMS で測定される窒素濃度が 6×10^{20} atoms/cm³ 以下である。

【0315】

基板温度が 220 以上 350 以下であり、シランおよび一酸化二窒素を用いたPECVD 法を用いて、上記酸化物絶縁層を形成することで、緻密であり、かつ硬度の高い膜を形成することができる。

【0316】

絶縁層 512b は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁層である。上記の酸化物絶縁層は、加熱により酸素の一部が脱離する。なお、TDS において、上記の酸化物絶縁層は、酸素の放出量が 1.0×10^{19} atoms/cm³ 以上、好ましくは 3.0×10^{20} atoms/cm³ 以上の領域を有する。また、上記の酸素の放出量は、TDS における加熱処理の温度が 50 以上 650 以下、または 50 以上 550 以下の範囲での総量である。また、上記の酸素の放出量は、TDS における酸素原子に換算しての総量である。

【0317】

絶縁層 512b としては、厚さが 30 nm 以上 500 nm 以下、好ましくは 50 nm 以上 400 nm 以下の、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0318】

また、絶縁層 512b は、欠陥量が少ないことが好ましく、代表的には、ESR 測定により、シリコンのダンギングボンドに由来する $g = 2.001$ に現れる信号のスピニ密度が 1.5×10^{18} spins/cm³ 未満、さらには 1×10^{18} spins/cm³ 以下であることが好ましい。なお、絶縁層 512b は、絶縁層 512a と比較して半導体層 531 から離れているため、絶縁層 512a より、欠陥密度が多くともよい。

【0319】

また、絶縁層 512 は、同種の材料の絶縁層を用いることができるため、絶縁層 512a と絶縁層 512b の界面が明確に確認できない場合がある。したがって、本実施の形態においては、絶縁層 512a と絶縁層 512b の界面は、破線で図示している。なお、本実施の形態においては、絶縁層 512a と絶縁層 512b の 2 層構造について説明したが、これに限定されず、例えば、絶縁層 512a の単層構造、あるいは 3 層以上の積層構造としてもよい。

【0320】

トランジスタ 500b において、半導体層 531 は、絶縁層 511 上の半導体層 531_1 と、半導体層 531_1 上の半導体層 531_2 と、を有する。なお、半導体層 531_1 および半導体層 531_2 は、それぞれ同じ元素を有する。例えば、半導体層 531_1 および半導体層 531_2 は、上述の半導体層 531 が有する元素を、それぞれ独立に有することが好ましい。

【0321】

10

20

30

40

50

また、半導体層 531_1 および半導体層 531_2 は、それぞれ独立に、In の原子数比がMの原子数比より多い領域を有すると好ましい。一例としては、半導体層 531_1 および半導体層 531_2 のIn、M、およびZn の原子数の比を、In : M : Zn = 4 : 2 : 3 近傍とすると好ましい。ここで、近傍とは、In が4の場合、M が1.5以上2.5以下であり、かつZn が2以上4以下を含む。または、半導体層 531_1 および半導体層 531_2 のIn、M、およびZn の原子数の比を、In : M : Zn = 5 : 1 : 6 近傍とすると好ましい。このように、半導体層 531_1 および半導体層 531_2 を概略同じ組成とすることで、同じスパッタリングターゲットを用いて形成できるため、製造コストを抑制することが可能である。また、同じスパッタリングターゲットを用いる場合、同一チャンバーにて真空中で連続して半導体層 531_1 および半導体層 531_2 を成膜することができるため、半導体層 531_1 と半導体層 531_2 との界面に不純物が取り込まれるのを抑制することができる。 10

【0322】

ここで、半導体層 531_1 は、半導体層 531_2 よりも結晶性が低い領域を有してもよい。なお、半導体層 531_1 および半導体層 531_2 の結晶性としては、例えば、X線回折 (XRD : X-Ray Diffraction) を用いて分析する、あるいは、透過型電子顕微鏡 (TEM : Transmission Electron Microscope) を用いて分析することで解析できる。

【0323】

半導体層 531_1 の結晶性が低い領域が過剰酸素の拡散経路となり、半導体層 531_1 よりも結晶性の高い半導体層 531_2 にも過剰酸素を拡散させることができる。このように、結晶構造が異なる半導体層の積層構造とし、結晶性の低い領域を過剰酸素の拡散経路とすることで、信頼性の高いトランジスタを提供することができる。 20

【0324】

また、半導体層 531_2 が、半導体層 531_1 より結晶性が高い領域を有することにより、半導体層 531 に混入しうる不純物を抑制することができる。特に、半導体層 531_2 の結晶性を高めることで、導電層 522a および導電層 522b を加工する際のダメージを抑制することができる。半導体層 531 の表面、すなわち半導体層 531_2 の表面は、導電層 522a および導電層 522b の加工の際のエッチャントまたはエッティングガスに曝される。しかしながら、半導体層 531_2 は、結晶性が高い領域を有する場合、結晶性が低い半導体層 531_1 と比較してエッティング耐性に優れる。したがって、半導体層 531_2 は、エッティングストッパーとしての機能を有する。 30

【0325】

また、半導体層 531_1 は、半導体層 531_2 よりも結晶性が低い領域を有することで、キャリア密度が高くなる場合がある。

【0326】

また、半導体層 531_1 のキャリア密度が高くなると、半導体層 531_1 の伝導帯に対してフェルミ準位が相対的に高くなる場合がある。これにより、半導体層 531_1 の伝導帯の下端が低くなり、半導体層 531_1 の伝導帯下端と、ゲート絶縁層 (ここでは、絶縁層 511) 中に形成されうるトラップ準位とのエネルギー差が大きくなる場合がある。該エネルギー差が大きくなることにより、ゲート絶縁層中にトラップされる電荷が少なくなり、トランジスタのしきい値電圧の変動を小さくできる場合がある。また、半導体層 531_1 のキャリア密度が高くなると、半導体層 531 の電界効果移動度を高めることができる。 40

【0327】

なお、トランジスタ 500bにおいては、半導体層 531 を 2 層の積層構造にする例を示したが、これに限定されず、3 層以上積層する構成にしてもよい。

【0328】

トランジスタ 500b が有する導電層 522a は、導電層 522a_1 と、導電層 522a_1 上の導電層 522a_2 と、導電層 522a_2 上の導電層 522a_3 と、を有 50

する。また、トランジスタ 500b が有する導電層 522b は、導電層 522b_1 と、導電層 522b_1 上の導電層 522b_2 と、導電層 522b_2 上の導電層 522b_3 と、を有する。

【0329】

例えば、導電層 522a_1、導電層 522b_1、導電層 522a_3、および導電層 522b_3 としては、チタン、タンゲステン、タンタル、モリブデン、インジウム、ガリウム、錫、および亜鉛の中から選ばれるいずれか一つまたは複数を有することが好ましい。また、導電層 522a_2 および導電層 522b_2 としては、銅、アルミニウム、および銀の中から選ばれるいずれか一つまたは複数を有することが好ましい。

【0330】

より具体的には、導電層 522a_1、導電層 522b_1、導電層 522a_3、および導電層 522b_3 に In-Sn 酸化物または In-Zn 酸化物を用い、導電層 522a_2 および導電層 522b_2 に銅を用いることができる。

【0331】

また、導電層 522a_1 の端部は、導電層 522a_2 の端部よりも外側に位置する領域を有し、導電層 522a_3 は、導電層 522a_2 の上面および側面を覆い、かつ導電層 522a_1 と接する領域を有する。また、導電層 522b_1 の端部は、導電層 522b_2 の端部よりも外側に位置する領域を有し、導電層 522b_3 は、導電層 522b_2 の上面および側面を覆い、かつ導電層 522b_1 と接する領域を有する。

【0332】

上記構成とすることで、導電層 522a および導電層 522b の配線抵抗を低くし、かつ半導体層 531 への銅の拡散を抑制できるため好ましい。

【0333】

〔構成例 3〕

次に、トランジスタの構造の一例として、トランジスタ 500c について、図 20 (A)、(B)、(C) を用いて説明する。図 20 (A) はトランジスタ 500c の上面図である。図 20 (B) は、図 20 (A) に示す一点鎖線 X1-X2 における切断面の断面図に相当し、図 20 (C) は、図 20 (A) に示す一点鎖線 Y1-Y2 における切断面の断面図に相当する。

【0334】

トランジスタ 500c は、絶縁層 524 上の導電層 521 と、導電層 521 上および絶縁層 524 上の絶縁層 511 と、絶縁層 511 上の半導体層 531 と、半導体層 531 上および絶縁層 511 上の絶縁層 516 と、半導体層 531 上および絶縁層 516 上の導電層 522a と、半導体層 531 上および絶縁層 516 上の導電層 522b と、絶縁層 516、導電層 522a、および導電層 522b 上の絶縁層 512 と、絶縁層 512 上の導電層 523 と、を有する。

【0335】

絶縁層 511、絶縁層 516、および絶縁層 512 は、開口部 535 を有する。トランジスタ 500c の第 1 のゲートとしての機能を有する導電層 521 は、開口部 535 を介して、トランジスタ 500c の第 2 のゲートとしての機能を有する導電層 523 と電気的に接続される。また、絶縁層 516 は、開口部 538a および開口部 538b を有する。トランジスタ 500c のソースまたはドレインの一方としての機能を有する導電層 522a は、開口部 538a を介して、半導体層 531 と電気的に接続される。トランジスタ 500c のソースまたはドレインの他方としての機能を有する導電層 522b は、開口部 538b を介して、半導体層 531 と電気的に接続される。

【0336】

絶縁層 516 は、トランジスタ 500c のチャネル保護層としての機能を有する。絶縁層 516 を有しない場合、エッティング法等により導電層 522a および導電層 522b を形成する際に、半導体層 531 のチャネル形成領域にダメージが与えられる場合がある。これにより、トランジスタの電気特性が不安定となる場合がある。絶縁層 516 を形成し、

10

20

30

40

50

開口部 5 3 8 a および開口部 5 3 8 b を設けた後に導電層を成膜し、当該導電層をエッティング法等により加工して導電層 5 2 2 a および導電層 5 2 2 b を形成することにより、半導体層 5 3 1 のチャネル形成領域へのダメージを抑制することができる。これにより、トランジスタの電気特性を安定化させ、信頼性の高いトランジスタを実現できる。

【 0 3 3 7 】

絶縁層 5 1 6 は、例えば絶縁層 5 1 2 と同様の材料を含むことができる。

【 0 3 3 8 】

絶縁層 5 1 6 は、過剰酸素領域を有することが好ましい、絶縁層 5 1 6 が過剰酸素領域を有することで、半導体層 5 3 1 のチャネル形成領域に酸素を供給することができる。よって、当該チャネル形成領域に形成される酸素欠損を過剰酸素により補填することができるため、信頼性の高い表示装置を提供することができる。

10

【 0 3 3 9 】

また、開口部 5 3 8 a および開口部 5 3 8 b の形成後、半導体層 5 3 1 に不純物元素を添加することが好ましい。具体的には、酸素欠損を形成する元素、または酸素欠損と結合する元素を添加すると好ましい。これにより、詳細は後述するが、半導体層 5 3 1 の、導電層 5 2 2 a と重なる領域（ソース領域またはドレイン領域の一方）、および導電層 5 2 2 b と重なる領域（ソース領域またはドレイン領域の他方）の導電性を高くすることができる。これにより、トランジスタ 5 0 0 c の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。

【 0 3 4 0 】

20

なお、トランジスタ 5 0 0 c は、いわゆるチャネル保護型のトランジスタであり、デュアルゲート構造である。

【 0 3 4 1 】

トランジスタ 5 0 0 c は、トランジスタ 5 0 0 a およびトランジスタ 5 0 0 b と同様に s - c h a n n e l 構造をとる。このような構成を有することで、トランジスタ 5 0 0 c に含まれる半導体層 5 3 1 を、導電層 5 2 1 および導電層 5 2 3 の電界によって電気的に取り囲むことができる。

【 0 3 4 2 】

トランジスタ 5 0 0 c は、s - c h a n n e l 構造を有するため、導電層 5 2 1 または導電層 5 2 3 によってチャネルを誘起させるための電界を効果的に半導体層 5 3 1 に印加することができる。これにより、トランジスタ 5 0 0 f の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ 5 0 0 c を微細化することが可能となる。また、トランジスタ 5 0 0 c は、導電層 5 2 1 、および導電層 5 2 3 によって、半導体層 5 3 1 が取り囲まれた構造を有するため、トランジスタ 5 0 0 f の機械的強度を高めることができる。

30

【 0 3 4 3 】

なお、トランジスタ 5 0 0 c は、導電層 5 2 3 を設けない構成にすることもできる。この場合、トランジスタ 5 0 0 c は、いわゆるチャネル保護型のトランジスタであり、ボトムゲート構造である。

【 0 3 4 4 】

40

〔構成例 4 〕

次に、トランジスタの構造の一例について、図 2 1 (A) 、 (B) 、 (C) 、 (D) を用いて説明する。

【 0 3 4 5 】

図 2 1 (A) 、 (B) はトランジスタ 5 0 0 d の断面図であり、図 2 1 (C) 、 (D) はトランジスタ 5 0 0 e の断面図である。なお、トランジスタ 5 0 0 d は、先に示すトランジスタ 5 0 0 b の変形例であり、トランジスタ 5 0 0 e は、先に示すトランジスタ 5 0 0 c の変形例である。したがって、図 2 1 (A) 、 (B) 、 (C) 、 (D) において、トランジスタ 5 0 0 b およびトランジスタ 5 0 0 c と同様の機能を有する部分については、同様の符号を付し、詳細な説明を省略する。

50

【0346】

なお、図21(A)はトランジスタ500dのチャネル長方向の断面図であり、図21(B)はトランジスタ500dのチャネル幅方向の断面図である。また、図21(C)はトランジスタ500eのチャネル長方向の断面図であり、図21(D)はトランジスタ500eのチャネル幅方向の断面図である。

【0347】

図21(A)、(B)に示すトランジスタ500dは、トランジスタ500bと比較し、導電層523、および開口部535が設けられない。また、トランジスタ500dは、トランジスタ500bと比較し、絶縁層512、導電層522a、および導電層522bの構成が異なる。

10

【0348】

トランジスタ500dにおいて、絶縁層512は、絶縁層512cと、絶縁層512c上の絶縁層512dとを有する。絶縁層512cとしては、半導体層531に酸素を供給する機能と、不純物(代表的には、水、水素等)の入り込みを抑制する機能と、を有する。絶縁層512cとしては、酸化アルミニウム膜、酸化窒化アルミニウム膜、または窒化酸化アルミニウム膜を用いることができる。特に、絶縁層512cとしては、反応性スパッタリング法によって形成される酸化アルミニウム膜であることが好ましい。なお、反応性スパッタリング法で酸化アルミニウム膜を形成する方法の一例としては、以下に示す方法が挙げられる。

【0349】

20

まず、スパッタリングチャンバー内に、不活性ガス(代表的にはArガス)と、酸素ガスと、を混合したガスを導入する。続けて、スパッタリングチャンバーに配置されたアルミニウムターゲットに電圧を印加することで、酸化アルミニウム膜を成膜することができる。なお、アルミニウムターゲットに電圧を印加する電源としては、DC電源、AC電源、またはRF電源が挙げられる。特に、DC電源を用いると生産性が向上するため好ましい。

【0350】

絶縁層512dは、不純物(代表的には水、水素等)の入り込みを抑制する機能を有する。絶縁層512dとしては、窒化シリコン膜、窒化酸化シリコン膜、酸化窒化シリコン膜を用いることができる。特に、絶縁層512dとしては、PECVD法によって形成される窒化シリコン膜が好ましい。PECVD法によって形成される窒化シリコン膜は、高い膜密度を得られやすいため好ましい。なお、PECVD法によって形成される窒化シリコン膜は、膜中の水素濃度が高い場合がある。

30

【0351】

トランジスタ500dにおいては、絶縁層512dの下層には絶縁層512cが配置されているため、絶縁層512dに含まれる水素は、半導体層531側に拡散しない、または拡散し難い。

【0352】

なお、トランジスタ500dは、トランジスタ500bとは異なり、シングルゲートのトランジスタである。シングルゲートのトランジスタとすることで、マスク枚数を低減できるため、生産性を高めることができる。

40

【0353】

図21(C)、(D)に示すトランジスタ500eは、トランジスタ500cと比較し、絶縁層516、および絶縁層512の構成が異なる。具体的には、トランジスタ500eは、絶縁層516の代わりに絶縁層516aを有し、絶縁層512の代わりに絶縁層512dを有する。

【0354】

絶縁層516aは、絶縁層512cと同様の機能を有する。

【0355】

トランジスタ500d、およびトランジスタ500eの構造とすることで、大きな設備投

50

資を行わずに、既存の生産ラインを用いて製造することができる。例えば、水素化アモルファスシリコンの製造工場を、酸化物半導体の製造工場に簡易的に置き換えることが可能となる。

【0356】

【構成例5】

次に、トランジスタの構造の一例として、トランジスタ500fについて、図22(A)、(B)、(C)を用いて説明する。図22(A)はトランジスタ500fの上面図である。図22(B)は、図22(A)に示す一点鎖線X1-X2における切断面の断面図に相当し、図22(C)は、図22(A)に示す一点鎖線Y1-Y2における切断面の断面図に相当する。

10

【0357】

図22(A)、(B)、(C)に示すトランジスタ500fは、絶縁層524上の導電層521と、導電層521上および絶縁層524上の絶縁層511と、絶縁層511上の半導体層531と、半導体層531上の絶縁層512と、絶縁層512上の導電層523と、絶縁層511上、半導体層531上、および導電層523上の絶縁層515を有する。なお、半導体層531は、導電層523と重なるチャネル形成領域531iと、絶縁層515と接するソース領域531sと、絶縁層515と接するドレイン領域531dと、を有する。

【0358】

また、絶縁層515は、窒素または水素を有する。絶縁層515と、ソース領域531sおよびドレイン領域531dと、が接することで、絶縁層515中の窒素または水素がソース領域531sおよびドレイン領域531d中に添加される。ソース領域531sおよびドレイン領域531dは、窒素または水素が添加されることで、キャリア密度が高くなる。

20

【0359】

また、トランジスタ500fは、絶縁層515に設けられた開口部536aを介してソース領域531sに電気的に接続される導電層522aを有してもよい。また、トランジスタ500fは、絶縁層515に設けられた開口部536bを介してドレイン領域531dに電気的に接続される導電層522bを有してもよい。

【0360】

30

絶縁層511は、第1のゲート絶縁層としての機能を有し、絶縁層512は、第2のゲート絶縁層としての機能を有する。また、絶縁層515は保護絶縁層としての機能を有する。

【0361】

また、絶縁層512は、過剰酸素領域を有する。絶縁層512が過剰酸素領域を有することで、半導体層531が有するチャネル形成領域531i中に過剰酸素を供給することができる。よって、チャネル形成領域531iに形成されうる酸素欠損を過剰酸素により補填することができるため、信頼性の高い表示装置を提供することができる。

【0362】

なお、半導体層531中に過剰酸素を供給させるためには、半導体層531の下方に形成される絶縁層511に過剰酸素を供給してもよい。この場合、絶縁層511中に含まれる過剰酸素は、半導体層531が有するソース領域531s、およびドレイン領域531dにも供給されうる。ソース領域531s、およびドレイン領域531d中に過剰酸素が供給されると、ソース領域531s、およびドレイン領域531dの抵抗が高くなる場合がある。

40

【0363】

一方で、半導体層531の上方に形成される絶縁層512に過剰酸素を有する構成とすることで、チャネル形成領域531iにのみ選択的に過剰酸素を供給させることができるとなる。あるいは、チャネル形成領域531i、ソース領域531s、およびドレイン領域531dに過剰酸素を供給させたのち、ソース領域531sおよびドレイン領域531dの

50

キャリア密度を選択的に高めることで、ソース領域 531s、およびドレイン領域 531d の抵抗が高くなることを抑制することができる。

【0364】

また、半導体層 531 が有するソース領域 531s およびドレイン領域 531d は、それぞれ、酸素欠損を形成する元素、または酸素欠損と結合する元素を有すると好ましい。当該酸素欠損を形成する元素、または酸素欠損と結合する元素としては、代表的には水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、チタン、希ガス等が挙げられる。また、希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、およびキセノン等がある。上記酸素欠損を形成する元素が、絶縁層 515 中に 1つまたは複数含まれる場合、絶縁層 515 からソース領域 531s、およびドレイン領域 531d に拡散する、および／または不純物添加処理によりソース領域 531s、およびドレイン領域 531d 中に添加される。

10

【0365】

不純物元素が金属酸化物に添加されると、金属酸化物中の金属元素と酸素の結合が切断され、酸素欠損が形成される。または、不純物元素が金属酸化物に添加されると、金属酸化物中の金属元素と結合していた酸素が不純物元素と結合し、金属元素から酸素が脱離され、酸素欠損が形成される。これらの結果、金属酸化物においてキャリア密度が増加し、導電性が高くなる。

【0366】

また、導電層 521 は、第 1 のゲートとしての機能を有し、導電層 523 は、第 2 のゲートとしての機能を有し、導電層 522a は、ソースとしての機能を有し、導電層 522b は、ドレインとしての機能を有する。

20

【0367】

また、図 22 (C) に示すように、絶縁層 511 および絶縁層 512 には開口部 537 が設けられる。また、導電層 521 は、開口部 537 を介して、導電層 523 と電気的に接続される。よって、導電層 521 と導電層 523 には、同じ電位が与えられる。なお、開口部 537 を設けずに、導電層 521 と、導電層 523 と、に異なる電位を与えてもよい。または、開口部 537 を設けずに、導電層 521 を遮光膜として用いてもよい。例えば、導電層 521 を遮光性の材料により形成することで、チャネル形成領域 531i に照射される下方からの光を抑制することができる。

30

【0368】

また、図 22 (B)、図 22 (C) に示すように、半導体層 531 は、第 1 のゲートとしての機能を有する導電層 521 と、第 2 のゲートとしての機能を有する導電層 523 のそれぞれと対向するように位置し、2 つのゲートとしての機能を有する導電層に挟まれている。

【0369】

また、トランジスタ 500f もトランジスタ 500a、トランジスタ 500b、およびトランジスタ 500c と同様に s - channel 構造をとる。このような構成を有することで、トランジスタ 500f に含まれる半導体層 531 を、第 1 のゲートとしての機能を有する導電層 521 および第 2 のゲートとしての機能を有する導電層 523 の電界によって電気的に取り囲むことができる。

40

【0370】

トランジスタ 500f は、s - channel 構造を有するため、導電層 521 または導電層 523 によってチャネルを誘起させるための電界を効果的に半導体層 531 に印加することができる。これにより、トランジスタ 500f の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ 500f を微細化することが可能となる。また、トランジスタ 500f は、導電層 521、および導電層 523 によって、半導体層 531 が取り囲まれた構造を有するため、トランジスタ 500f の機械的強度を高めることができる。

【0371】

50

なお、トランジスタ 500f を、導電層 523 の半導体層 531 に対する位置、または導電層 523 の形成方法から、T G S A (T o p G a t e S e l f A l i g n) 型の F E T と呼称してもよい。

【 0 3 7 2 】

なお、トランジスタ 500f においても、トランジスタ 500b と同様に半導体層 531 を 2 層以上積層する構成にしてもよい。

【 0 3 7 3 】

また、トランジスタ 500f において、絶縁層 512 が導電層 523 と重なる部分にのみ設けられているが、これに限られることなく、絶縁層 512 が半導体層 531 を覆う構成にすることもできる。また、導電層 521 を設けない構成にすることもできる。

10

【 0 3 7 4 】

また、絶縁層 512 と導電層 523 の間に酸化アルミニウム層を設けてもよい。酸化アルミニウム層を設けることにより、絶縁層 512 に含まれる過剰酸素が導電層 523 側に拡散しにくくすることができる。

【 0 3 7 5 】

また、導電層 523 は、少なくとも絶縁層 512 と接する領域が、酸素が拡散しにくい材料で構成されていることが好ましい。このような材料としては、アルミニウムやモリブデンなどがある。例えば、導電層 523 を、絶縁層 512 側にアルミニウムを設け、その上にチタンを設けた 2 層の積層構造としてもよい。また、導電層 523 を、絶縁層 512 側にモリブデンを設け、その上にアルミニウムとチタンを設けた 3 層の積層構造としてもよい。

20

【 0 3 7 6 】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

【 0 3 7 7 】

(実施の形態 5)

本実施の形態では、本発明の一態様の表示システムを適用可能な電子機器について、図 2 3 乃至図 2 4 を用いて説明する。

【 0 3 7 8 】

図 2 3 および図 2 4 を用いて電子機器の一例について説明する。本発明の一態様によれば、大型化および／または高精細化された表示装置であっても、良好な表示品位、高い視認性を実現できる。そのため、テレビジョン装置、デジタルサイネージ、携帯型の電子機器、装着型の電子機器（ウェアラブル機器）、および電子書籍端末、などに好適に用いることができる。また、VR（Virtual Reality）機器や AR（Augmented Reality）機器などにも用いることができる。

30

【 0 3 7 9 】

本発明の一態様の表示システムを用いた電子機器は、二次電池を有していてもよく、非接触電力伝送を用いて、二次電池を充電することができると好ましい。

【 0 3 8 0 】

二次電池としては、例えば、ゲル状電解質を用いるリチウムポリマー電池（リチウムイオンポリマー電池）等のリチウムイオン二次電池、ニッケル水素電池、ニカド電池、有機ラジカル電池、鉛蓄電池、空気二次電池、ニッケル亜鉛電池、銀亜鉛電池などが挙げられる。

40

【 0 3 8 1 】

本発明の一態様の表示システムを用いた電子機器は、アンテナを有していてもよい。アンテナで信号を受信することで、表示部で映像や情報等の表示を行うことができる。また、電子機器がアンテナ及び二次電池を有する場合、アンテナを、非接触電力伝送に用いてもよい。

【 0 3 8 2 】

本発明の一態様の表示システムを用いた電子機器は、センサ（力、変位、位置、速度、加

50

速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、においてまたは赤外線を測定する機能を含むもの)を有していてもよい。

【0383】

本発明の一態様の表示システムを用いた電子機器は、様々な機能を有することができる。例えば、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア(プログラム)を実行する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

【0384】

本発明の一態様の表示システムを用いることにより、電子機器の表示品位などを高めることができる。

【0385】

さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能等を有することができる。さらに、受像部を有する電子機器においては、静止画または動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体(外部または電子機器に内蔵)に保存する機能、撮影した画像を表示部に表示する機能等を有することができる。なお、本発明の一態様の電子機器が有する機能はこれらに限定されず、様々な機能を有することができる。

【0386】

図23(A)に、本発明の一態様の表示システムを用いたテレビジョン装置1810を示す。テレビジョン装置1810は、表示部1811、筐体1812、スピーカ1813等を有する。さらに、LEDランプ、操作キー(電源スイッチ、または操作スイッチを含む)、接続端子、各種センサ、マイクロフォン等を有することができる。

【0387】

またテレビジョン装置1810は、リモコン操作機1814により、操作することができる。

【0388】

テレビジョン装置1810が受信できる放送電波としては、地上波、または衛星から送信される電波などが挙げられる。また放送電波として、アナログ放送、デジタル放送などがあり、また映像および音声、または音声のみの放送などがある。例えばUHF帯(約300MHz~3GHz)またはVHF帯(30MHz~300MHz)のうちの特定の周波数帯域で送信される放送電波を受信することができる。また例えば、複数の周波数帯域で受信した複数のデータを用いることで、転送レートを高くすることができ、より多くの情報を得ることができる。これによりフルハイビジョンを超える解像度を有する映像を、表示部1831に表示させることができる。例えば、4K、8K、16K、またはそれ以上の解像度を有する映像を表示させることができる。

【0389】

また、インターネットやLAN(Local Area Network)、Wi-Fi(登録商標)などのコンピュータネットワークを介したデータ伝送技術により送信された放送のデータを用いて、表示部1831に表示する画像を生成する構成としてもよい。このとき、テレビジョン装置1810にチューナを有さなくてもよい。

【0390】

図23(B)は、本発明の一態様の表示システムを用いたデジタルサイネージ1820を示している。デジタルサイネージ1820は円柱状の柱1822に取り付けられている。デジタルサイネージ1820は、表示部1821を有する。

【0391】

表示部1821が広いほど、一度に提供できる情報量を増やすことができる。また、表示

10

20

30

40

50

部 1 8 2 1 が広いほど、人の目につきやすく、例えば、広告の宣伝効果を高めることができる。

【 0 3 9 2 】

表示部 1 8 2 1 にタッチパネルを用いることで、表示部 1 8 2 1 に画像または動画を表示するだけでなく、使用者が直感的に操作することができるため好ましい。また、路線情報もしくは交通情報などの情報を提供するための用途に用いる場合には、直感的な操作によりユーザビリティを高めることができる。

【 0 3 9 3 】

図 2 3 (C) は本発明の一態様の表示システムを用いたノート型のパーソナルコンピュータ 1 8 3 0 を示している。パーソナルコンピュータ 1 8 3 0 は、表示部 1 8 3 1 、筐体 1 8 3 2 、タッチパッド 1 8 3 3 、接続ポート 1 8 3 4 等を有する。

10

【 0 3 9 4 】

タッチパッド 1 8 3 3 は、ポインティングデバイスや、ペンタブレット等の入力手段として機能し、指やスタイラス等で操作することができる。

【 0 3 9 5 】

また、タッチパッド 1 8 3 3 には表示素子が組み込まれている。図 2 3 (C) に示すように、タッチパッド 1 8 3 3 の表面に入力キー 1 8 3 5 を表示することで、タッチパッド 1 8 3 3 をキーボードとして使用することができる。このとき、入力キー 1 8 3 5 に触れた際に、振動により触感を実現するため、振動モジュールがタッチパッド 1 8 3 3 に組み込まれていてもよい。

20

【 0 3 9 6 】

図 2 3 (D) に本発明の一態様の表示システムを用いた携帯情報端末の一例を示す。図 2 3 (D) に示す携帯情報端末 1 8 4 0 は、筐体 1 8 4 1 、表示部 1 8 4 2 、操作ボタン 1 8 4 3 、外部接続ポート 1 8 4 4 、スピーカ 1 8 4 5 、マイク 1 8 4 6 、カメラ 1 8 4 7 等を有する。

【 0 3 9 7 】

携帯情報端末 1 8 4 0 は、表示部 1 8 4 2 にタッチセンサを備える。電話を掛ける、或いは文字を入力するなどのあらゆる操作は、指やスタイラスなどで表示部 1 8 4 2 に触ることで行うことができる。

【 0 3 9 8 】

30

また、操作ボタン 1 8 4 3 の操作により、電源の ON 、 OFF 動作や、表示部 1 8 4 2 に表示される画像の種類を切り替えることができる。例えば、メール作成画面から、メインメニュー画面に切り替えることができる。

【 0 3 9 9 】

また、携帯情報端末 1 8 4 0 の内部に、ジャイロセンサまたは加速度センサ等の検出装置を設けることで、携帯情報端末 1 8 4 0 の向き（縦か横か）を判断して、表示部 1 8 4 2 の画面表示の向きを自動的に切り替えるようにすることができる。また、画面表示の向きの切り替えは、表示部 1 8 4 2 を触ること、操作ボタン 1 8 4 3 の操作、またはマイク 1 8 4 6 を用いた音声入力等により行うこともできる。

【 0 4 0 0 】

40

携帯情報端末 1 8 4 0 は、例えば、電話機、手帳または情報閲覧装置等から選ばれた一つまたは複数の機能を有する。具体的には、スマートフォンとして用いることができる。携帯情報端末 1 8 4 0 は、例えば、移動電話、電子メール、文章閲覧および作成、音楽再生、動画再生、インターネット通信、ゲームなどの種々のアプリケーションを実行することができる。

【 0 4 0 1 】

図 2 3 (E) 、 (F) に、本発明の一態様の表示システムを用いた携帯情報端末 1 8 5 0 の一例を示す。携帯情報端末 1 8 5 0 は、筐体 1 8 5 1 、筐体 1 8 5 2 、表示部 1 8 5 3 、表示部 1 8 5 4 、およびヒンジ部 1 8 5 5 等を有する。

【 0 4 0 2 】

50

筐体 1851 と筐体 1852 は、ヒンジ部 1855 で連結されている。携帯情報端末 1850 は、図 23 (E) に示すように折り畳んだ状態から、図 23 (F) に示すように筐体 1851 と筐体 1852 を開くことができる。

【0403】

例えば表示部 1853 および表示部 1854 に、文書情報を表示することが可能であり、電子書籍端末としても用いることができる。また、表示部 1853 および表示部 1854 に静止画像や動画像を表示することもできる。

【0404】

このように、携帯情報端末 1850 は、持ち運ぶ際には折り畳んだ状態にできるため、汎用性に優れる。

10

【0405】

なお、筐体 1851 および筐体 1852 には、電源ボタン、操作ボタン、外部接続ポート、スピーカ、マイク等を有していてもよい。

【0406】

図 24 (A) に、ファインダー 1861 を取り付けた状態の、本発明の一態様の表示システムを用いたカメラ 1860 の外観を示す。

【0407】

カメラ 1860 は、筐体 1869、表示部 1862、操作ボタン 1863、シャッターボタン 1864 等を有する。またカメラ 1860 には、着脱可能なレンズ 1865 が取り付けられている。

20

【0408】

ここではカメラ 1860 として、レンズ 1865 を筐体 1869 から取り外して交換することが可能な構成としたが、レンズ 1865 と筐体が一体となっていてもよい。

【0409】

カメラ 1860 は、シャッターボタン 1864 を押すことにより、撮像することができる。また、表示部 1862 はタッチパネルとしての機能を有し、表示部 1862 をタッチすることにより撮像することも可能である。

【0410】

カメラ 1860 の筐体 1869 は、電極を有するマウントを有し、ファインダー 1861 のほか、ストロボ装置等を接続することができる。

30

【0411】

ファインダー 1861 は、筐体 1866、表示部 852、ボタン 1868 等を有する。ファインダー 1861 に本発明の一態様の表示システムを用いてもよい。

【0412】

筐体 1866 は、カメラ 1860 のマウントと係合するマウントを有しており、ファインダー 1861 をカメラ 1860 に取り付けることができる。また当該マウントには電極を有し、当該電極を介してカメラ 1860 から受信した映像等を表示部 852 に表示させることができる。

【0413】

ボタン 1868 は、電源ボタンとしての機能を有する。ボタン 1868 により、表示部 852 の表示のオン・オフを切り替えることができる。

40

【0414】

カメラ 1860 の表示部 1862、及びファインダー 1861 の表示部 852 に、本発明の一態様の表示装置を適用することができる。

【0415】

なお、図 24 (A) では、カメラ 1860 とファインダー 1861 とを別の電子機器とし、これらを脱着可能な構成としたが、カメラ 1860 の筐体 1869 に、本発明の一態様の表示装置を備えるファインダーが内蔵されていてもよい。

【0416】

図 24 (B) には、本発明の一態様の表示システムを用いたヘッドマウントディスプレイ

50

1870の外観を示している。

【0417】

ヘッドマウントディスプレイ1870は、装着部1871、レンズ1872、本体1873、表示部1874、ケーブル1875等を有している。また装着部1871には、バッテリ1876が内蔵されている。

【0418】

ケーブル1875は、バッテリ1876から本体1873に電力を供給する。本体1873は無線受信機等を備え、受信した画像データ等の映像情報を表示部1874に表示させることができる。また、本体1873に設けられたカメラで使用者の眼球やまぶたの動きを捉え、その情報をもとに使用者の視点の座標を算出することにより、使用者の視点を入力手段として用いることができる。

10

【0419】

また、装着部1871には、使用者に触れる位置に複数の電極が設けられていてよい。本体1873は使用者の眼球の動きに伴って電極に流れる電流を検知することにより、使用者の視点を認識する機能を有していてもよい。また、当該電極に流れる電流を検知することにより、使用者の脈拍をモニタする機能を有していてもよい。また、装着部1871には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部1874に表示する機能を有していてもよい。また、使用者の頭部の動きなどを検出し、表示部1874に表示する映像をその動きに合わせて変化させてよい。

20

【0420】

図24(C)、(D)には、本発明の一態様の表示システムを用いたヘッドマウントディスプレイ1880の外観を示している。

【0421】

ヘッドマウントディスプレイ1880は、筐体1881、2つの表示部1882、操作ボタン1883、及びバンド状の固定具1884を有する。

【0422】

ヘッドマウントディスプレイ1880は、上記ヘッドマウントディスプレイ1880が有する機能に加え、2つの表示部を備える。

【0423】

30

2つの表示部1882を有することで、使用者は片方の目につき1つの表示部を見ることができる。これにより、視差を用いた3次元表示等を行う際であっても、高い解像度の映像を表示することができる。また、表示部1882は使用者の目を概略中心とした円弧状に湾曲している。これにより、使用者の目から表示部の表示面までの距離が一定となるため、使用者はより自然な映像を見ることができる。また、表示部からの光の輝度や色度が見る角度によって変化してしまうような場合であっても、表示部の表示面の法線方向に使用者の目が位置するため、実質的にその影響を無視することができるため、より現実感のある映像を表示することができる。

【0424】

操作ボタン1883は、電源ボタンなどの機能を有する。また操作ボタン1883の他にボタンを有していてもよい。

40

【0425】

また、図24(E)に示すように、表示部1882と使用者の目の位置との間に、レンズ1885を有していてもよい。レンズ1885により、使用者は表示部1882を拡大してみることができるため、より臨場感が高まる。このとき、図24(E)に示すように、視度調節のためにレンズの位置を変化させるダイヤル1886を有していてもよい。

【0426】

表示部1882に、本発明の一態様の表示装置を適用することができる。本発明の一態様の表示装置は、極めて精細度が高いため、図24(E)のようにレンズ1885を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示す

50

ることができる。

【0427】

図24(F)に、本発明の一態様の表示システムを用いたテレビジョン装置の一例を示す。テレビジョン装置1890は、筐体1891に表示部1892が組み込まれている。ここでは、スタンド1893により筐体1891を支持した構成を示している。

【0428】

図24(F)に示すテレビジョン装置1890の操作は、筐体1891が備える操作スイッチや、別体のリモコン操作機1894により行うことができる。または、表示部1892にタッチセンサを備えているてもよく、指等で表示部1892に触れることで操作してもよい。リモコン操作機1894は、当該リモコン操作機1894から出力する情報を表示する表示部を有していてもよい。リモコン操作機1894が備える操作キーまたはタッチパネルにより、チャンネル及び音量の操作を行うことができ、表示部1892に表示される映像を操作することができる。

【0429】

なお、テレビジョン装置1890は、受信機及びモデムなどを備えた構成とする。受信機により一般的なテレビ放送の受信を行うことができる。また、モデムを介して有線または無線による通信ネットワークに接続することにより、一方向(送信者から受信者)または双方向(送信者と受信者間、あるいは受信者間同士など)の情報通信を行うことも可能である。

【0430】

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することが可能である。

【実施例】

【0431】

Silvac社製デバイスシミュレーションソフトAtlas2D(atlas 5.20.2.R)を用いて、蓄熱層の厚さと電界効果移動度の関係を計算した。

【0432】

〔計算に用いた構造〕

計算に用いたトランジスタ800およびその周囲の構造を、図25(A)、図25(B)、および図25(C)に示す。

【0433】

図25(A)は計算に用いたトランジスタ800の上面図である。図25(B)は、図25(A)に一点鎖線で示した部位X1-X2の断面図に相当し、図25(C)は、図25(A)に一点鎖線で示した部位Y1-Y2の断面図に相当する。トランジスタ800は、バックゲート電極付きのトップゲート構造を有する。

【0434】

また、トランジスタ800は、蓄熱層として機能する絶縁層820と、絶縁層820上の絶縁層802と、を介して基板801上に設けられている。また、トランジスタ800は、バックゲート電極として機能する導電層803と、半導体層805(半導体層805s、半導体層805i、および半導体層805d)と、ゲート電極として機能する導電層807と、ソース電極として機能する導電層809sと、ドレイン電極として機能する導電層809dとを有する。

【0435】

また、導電層803と半導体層805の間に、絶縁層804(絶縁層804aおよび絶縁層804b)を有し、半導体層805と導電層807の間に絶縁層806を有する。絶縁層804は、バックゲート電極側のゲート絶縁層として機能する。絶縁層806は、ゲート電極側のゲート絶縁層として機能する。

【0436】

また、導電層807および半導体層805を覆う絶縁層808(絶縁層808aおよび絶縁層808b)を有する。また、導電層809sおよび導電層809dを絶縁層808上

10

20

30

40

50

に有する。導電層 809s は、絶縁層 808 に設けられた開口 811s において、半導体層 805s と接する。導電層 809d は、絶縁層 808 に設けられた開口 811d において、半導体層 805d と接する。

【0437】

半導体層 805s は半導体層 805 のソース領域として機能し、半導体層 805d は半導体層 805 のドレイン域として機能する。半導体層 805 のうち、導電層 807 と重なる領域が半導体層 805i であり、半導体層 805i はチャネル形成領域として機能する。なお、導電層 803 は、半導体層 805i と重なる領域と、半導体層 805s と重なる領域と、半導体層 805d と重なる領域と、を有する。

【0438】

また、トランジスタ 800 の上方に平坦化層として機能する絶縁層 810 を設定した。

【0439】

〔各種設定パラメータ〕

次に、計算に用いた各種の設定パラメータについて説明する。トランジスタ 800 のチャネル長 L を $6 \mu\text{m}$ 、チャネル幅 W を $50 \mu\text{m}$ とした（図 25 (B) および図 25 (C) 参照。）。X1 - X2 断面において、導電層 809s と半導体層 805s が接する長さ、ならびに、導電層 809d と半導体層 805d が接する長さをそれぞれ $2 \mu\text{m}$ とした。また、X1 - X2 断面において、導電層 803 と半導体層 805s (ソース領域) が重なる領域の長さ (導電層 807 の一端から導電層 803 の一端までの最短距離) と、導電層 803 と半導体層 805d (ドレイン領域) が重なる領域の長さ (導電層 807 の他端から導電層 803 の他端までの最短距離) を、それぞれ $1.5 \mu\text{m}$ とした。また、X1 - X2 断面において、導電層 807 の一端から開口 811s の端までの最短距離と、導電層 807 の他端から開口 811d の端までの最短距離をそれぞれ $3 \mu\text{m}$ とした。

【0440】

その他の設定パラメータについて、表 1 に示す。

【0441】

10

20

【表1】

	想定材料	パラメータ	値	単位
絶縁層810 (平坦化層)	アクリル樹脂	熱伝導率 厚さ	0.19 2600	W/(m·K) nm
導電層809s、導電層809d (ソース、ドレイン電極)	銅	熱伝導率 仕事関数 膜厚	398 4.4 150	W/(m·K) eV nm
絶縁層808b	酸化シリコン (SiO_2)	熱伝導率 厚さ	1.4 300	W/(m·K) nm
絶縁層808a	窒化シリコン (SiN)	熱伝導率 厚さ	18.5 100	W/(m·K) nm
導電層807 (ゲート電極)	導電性酸化物	熱伝導率 仕事関数 厚さ	1.4 4.4 160	W/(m·K) eV nm
絶縁膜806 (ゲート絶縁層)	酸化シリコン (SiO_2)	熱伝導率 比誘電率 厚さ	1.4 4.1 150	W/(m·K) cm ² /Vs nm
半導体層805 (In:Ga:Zn=4:3:2)	IGZO (In:Ga:Zn=4:3:2)	熱伝導率 膜厚	1.4 40	W/(m·K) nm
		電子親和力 エネルギー・バンドギャップ	4.4 3	eV eV
		比誘電率	15	cm ² /Vs
		電子移動度	0.01	cm ² /Vs
		正孔移動度	15	cm ³ /Vs
		Nc	5E+18	cm ⁻³
		Nv	5E+18	cm ⁻³
		ドナー密度(チャネル形成領域)	1.00E+12	cm ⁻³
		ドナー密度(ソースドレイン領域)	5.00E+18	cm ⁻³
		ドナー密度(ソースドレイン電極下)	1.00E+19	cm ⁻³
		浅いドナー密度(sDOS)	3.00E+19 0.03	cm ⁻³ /eV eV
絶縁層804b (バックゲート側 ゲート絶縁層)	酸化シリコン (SiO_2)	熱伝導率 比誘電率 厚さ	1.4 4.1 50	W/(m·K) cm ² /Vs nm
絶縁層804a (バックゲート側 ゲート絶縁層)	窒化シリコン (SiN)	熱伝導率 比誘電率 厚さ	18.5 7.5 400	W/(m·K) cm ² /Vs nm
導電層803 (バックゲート電極)	タンゲステン	熱伝導率 仕事関数 厚さ	178 5.0 110	W/(m·K) eV nm
絶縁層802	酸化シリコン (SiO_2)	熱伝導率 比誘電率 厚さ	1.4 4.1 150	W/(m·K) cm ² /Vs nm
絶縁層820	ポリイミド	熱伝導率 厚さ	0.18 条件振り	W/(m·K) nm
基板	酸化シリコン (SiO_2)	熱伝導率 厚さ	1.4 400	W/(m·K) nm

【0442】

〔電界効果移動度の計算〕

蓄熱層として機能する絶縁層820の厚さを、0 μm、0.001 μm、0.01 μm、0.025 μm、0.05 μm、0.075 μm、0.1 μm、0.25 μm、0.5 μm、0.75 μm、1.0 μm、1.5 μm、2.0 μm、3.0 μm、4.0 μm、および5.0 μmの16水準想定し、水準毎にトランジスタ800の電界効果移動度を計算した。

【0443】

電界効果移動度の計算は、トランジスタ800のバックゲート電圧およびソース電圧を0

10

20

30

40

50

V、ドレン電圧を20Vとして、ゲート電圧を-5Vから20Vまで0.25V刻みに変化させて行なった。なお、本実施例で算出した電界効果移動度は、飽和移動度である。

【0444】

図26(A)、図26(B)、図27(A)、図27(B)、および図27(C)に計算結果を示す。

【0445】

図26(A)は、蓄熱層(絶縁層820)の厚さを変化させた時の、電界効果移動度(μ_{FE})の最大値の計算結果である。また、図26(B)は、図26(A)の計算結果を示すグラフである。図26(B)の横軸は蓄熱層の厚さであり、縦軸は電界効果移動度の最大値である。

10

【0446】

図27(A)は、蓄熱層(絶縁層820)の厚さを変化させた時の、トランジスタ800の温度の計算結果である。また、図27(B)は、図27(A)の計算結果を示すグラフである。図27(B)の横軸は蓄熱層の厚さであり、縦軸は温度である。

【0447】

図27(C)は、図26(A)および図27(A)に示した計算結果を用いたトランジスタ800の温度と電界効果移動度の関係を示すグラフである。図27(C)の横軸はトランジスタ800の温度であり、縦軸はトランジスタ800の電界効果移動度である。

【0448】

図27(C)より、トランジスタ800の温度と電界効果移動度には、強い正の相関があることがわかる。また、図26(A)、図26(B)、図27(A)、および図27(B)より、トランジスタ800の温度と電界効果移動度は、蓄熱層の厚さが0.01μm以上で上昇し始め、蓄熱層の厚さが2.0μmを超えると緩やかな上昇に変化している。よって、蓄熱層の厚さは、0.01μm以上5.0μm以下、好ましくは0.01μm以上2.0μm以下とすればよい。

20

【符号の説明】

【0449】

100 表示装置

101 基板

102 表示部

30

103 駆動回路部

105 シール材

106 基板

110 画素

111 絶縁層

112 トランジスタ

113 容量素子

114 トランジスタ

115 絶縁層

116 絶縁層

40

117 電極層

118 電極層

119 絶縁層

120 画素

121 液晶素子

122 絶縁層

123 絶縁層

124 液晶層

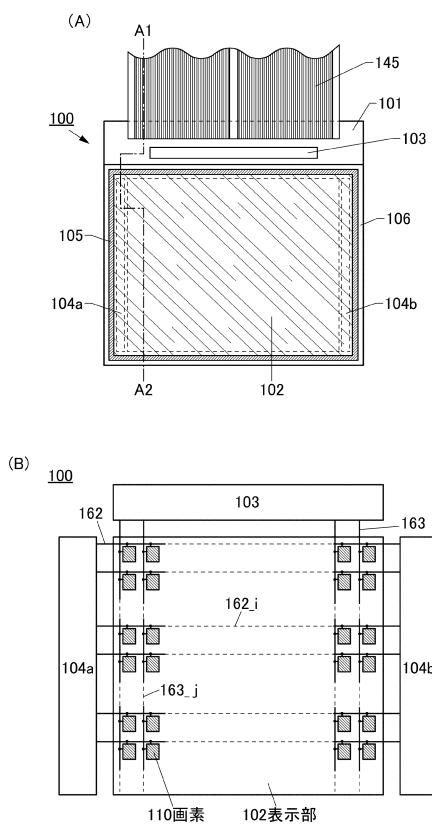
125 スペーサ

126 トランジスタ

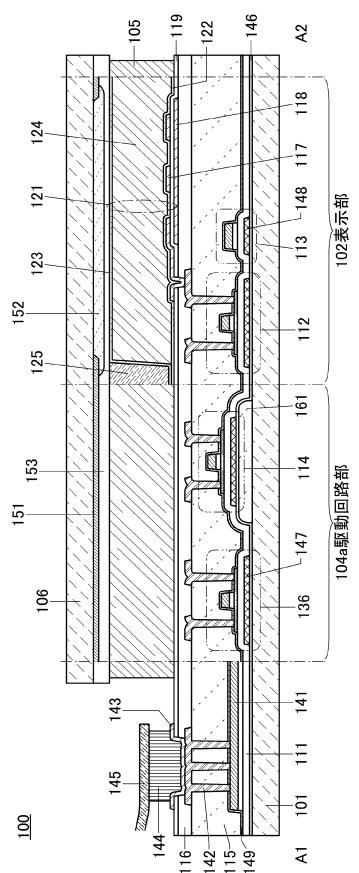
50

1 2 7	ノード	
1 2 8	容量素子	
1 2 9	ノード	
1 3 1	発光素子	
1 3 2	隔壁	
1 3 3	発光層	
1 3 4	トランジスタ	
1 3 5	充填材	
1 3 6	トランジスタ	
1 4 1	配線	10
1 4 2	電極	
1 4 3	電極	
1 4 4	異方性導電層	
1 4 5	F P C	
1 4 6	絶縁層	
1 4 7	電極	
1 4 8	電極	
1 4 9	絶縁層	
1 5 1	遮光層	
1 5 2	着色層	20
1 5 3	絶縁層	
1 6 1	絶縁層	
1 6 2	配線	
1 6 3	配線	
1 7 2	トランジスタ	
1 8 0	素子	
1 8 4	パルス出力回路	
1 8 5	制御回路	
1 8 6	出力回路	

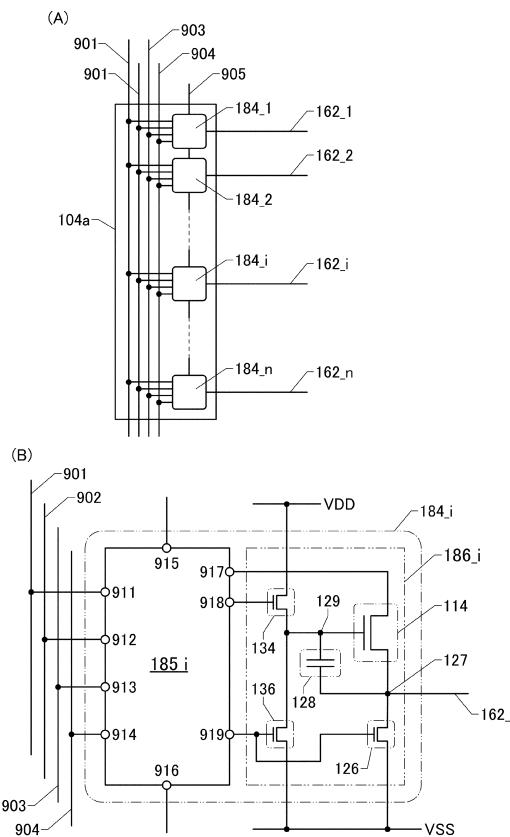
【図1】



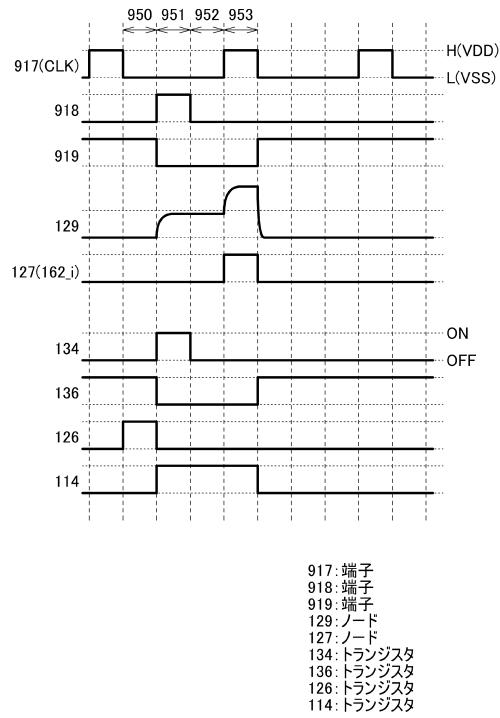
【図2】



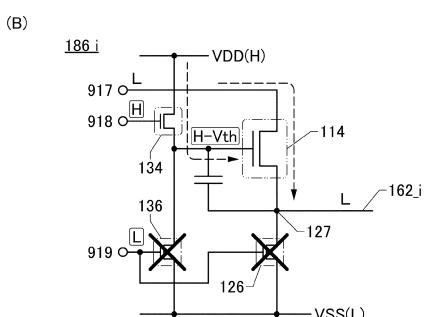
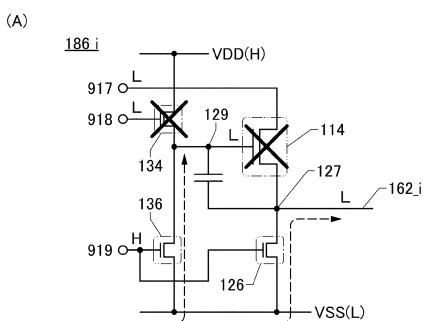
【図5】



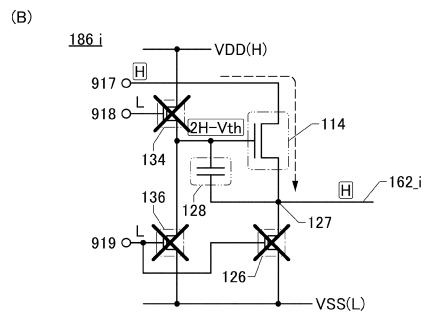
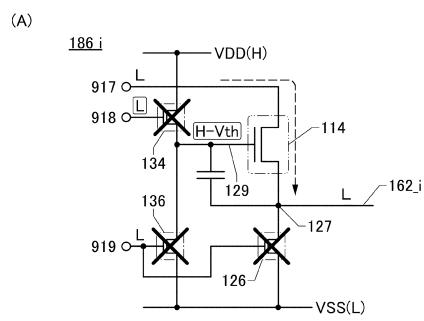
【図6】



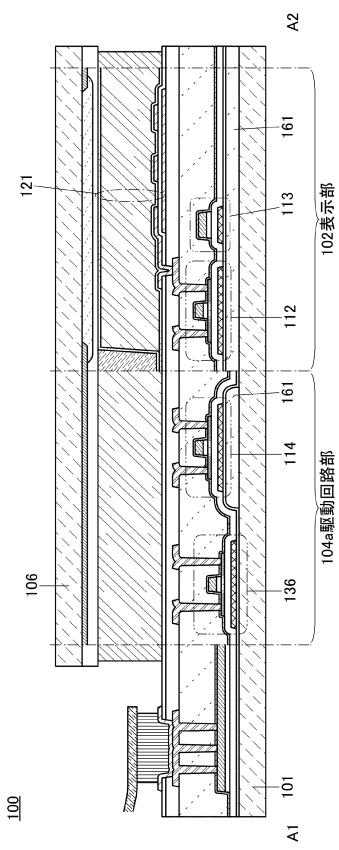
【図7】



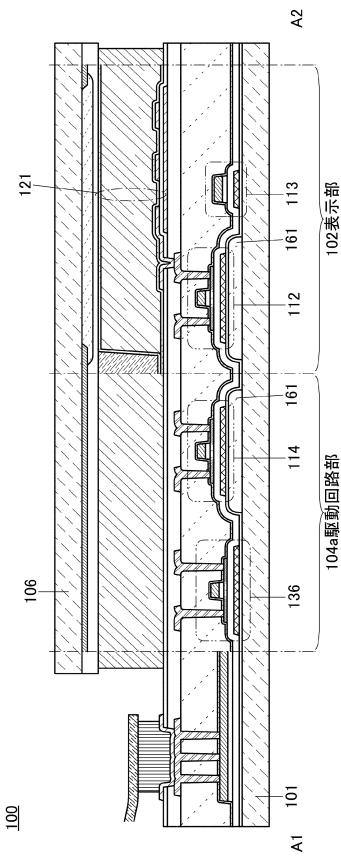
【図8】



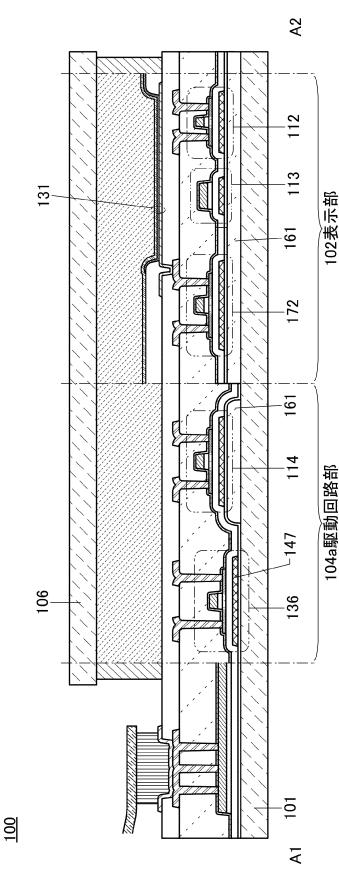
【図9】



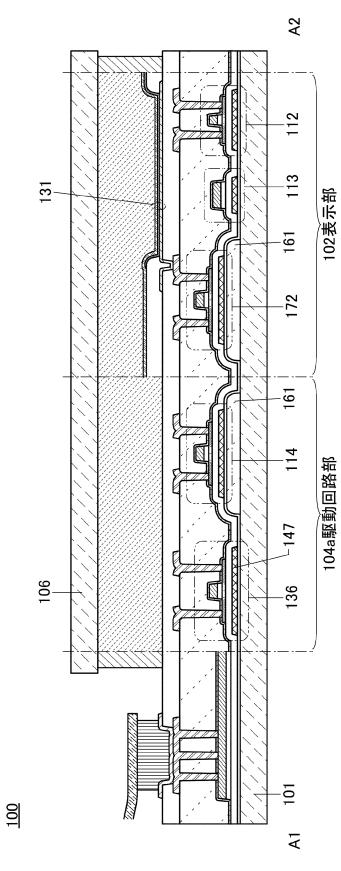
【図10】



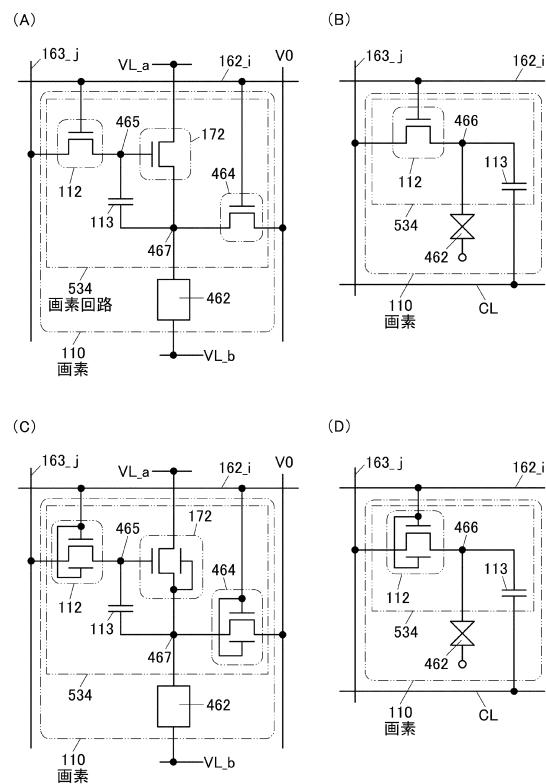
【 図 1 1 】



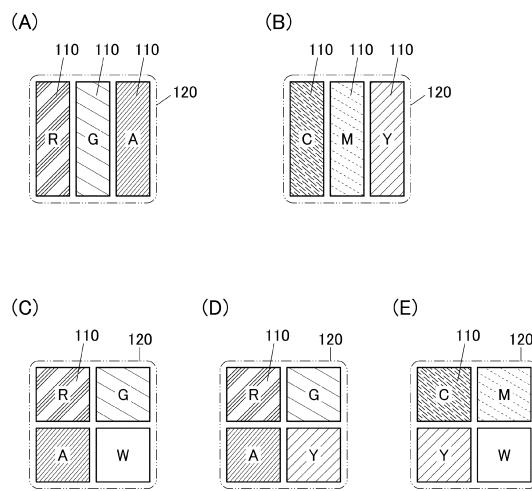
【図12】



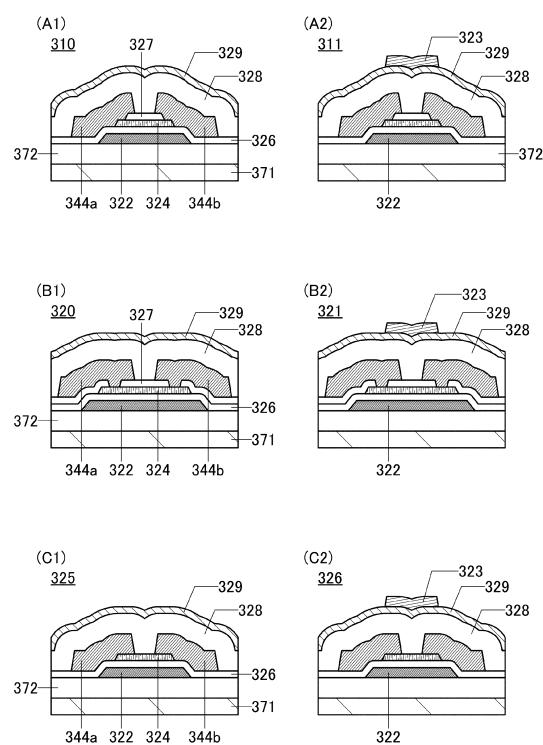
【図13】



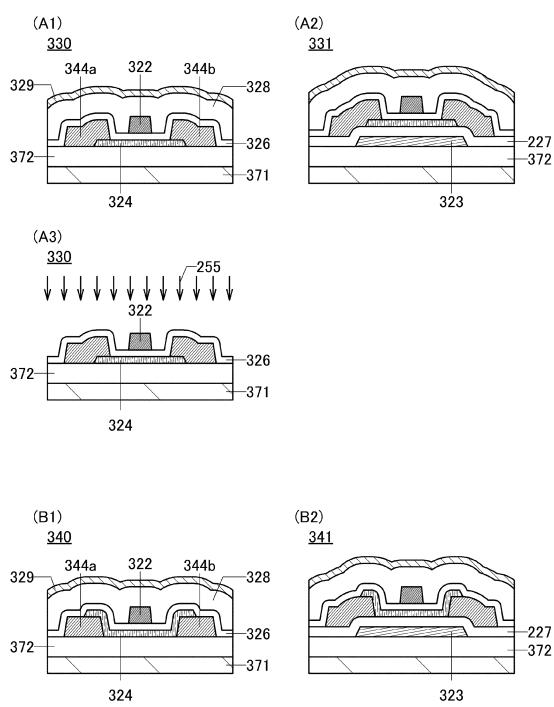
【図14】



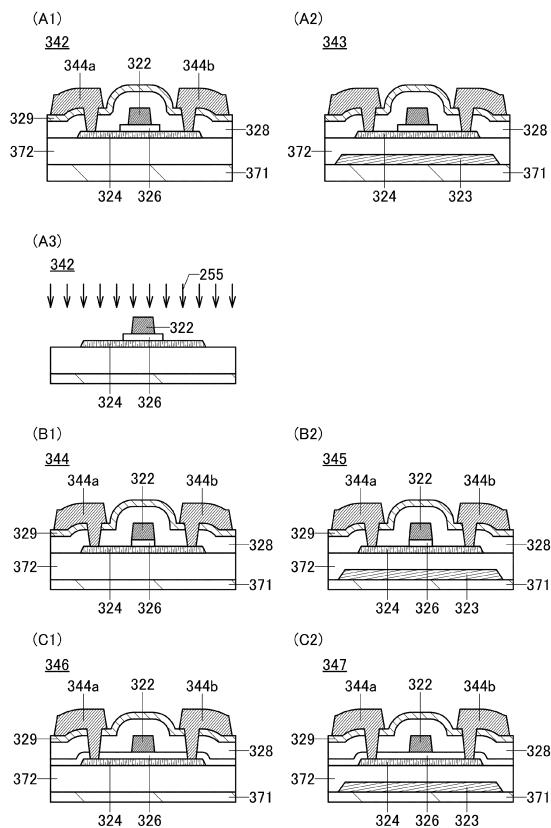
【図15】



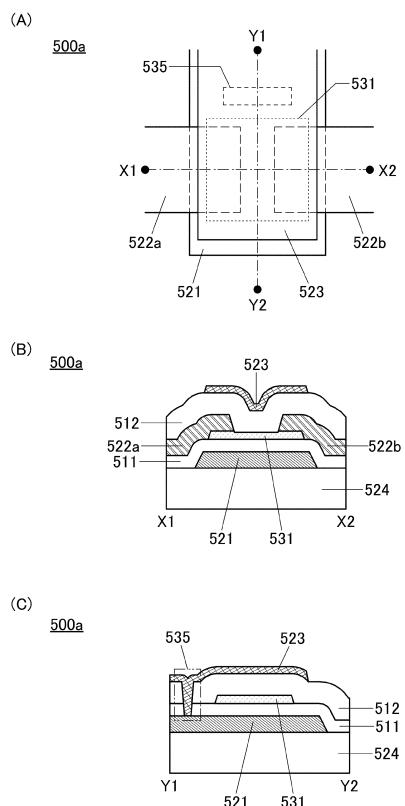
【図16】



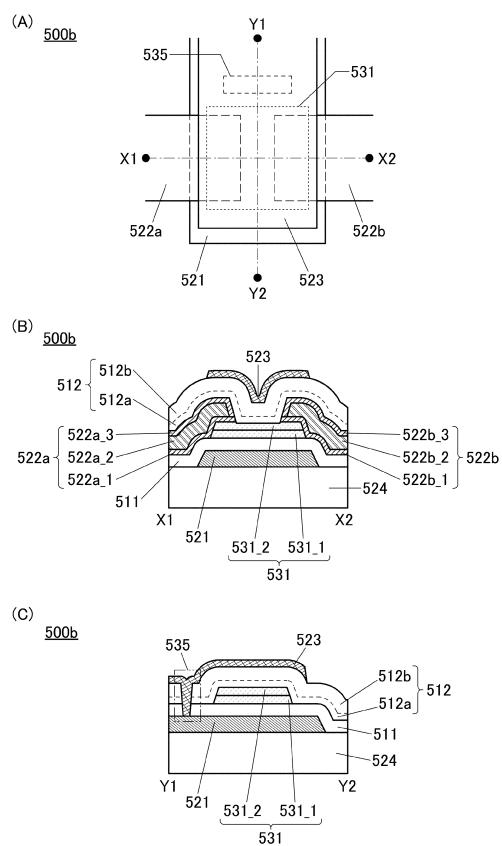
【図17】



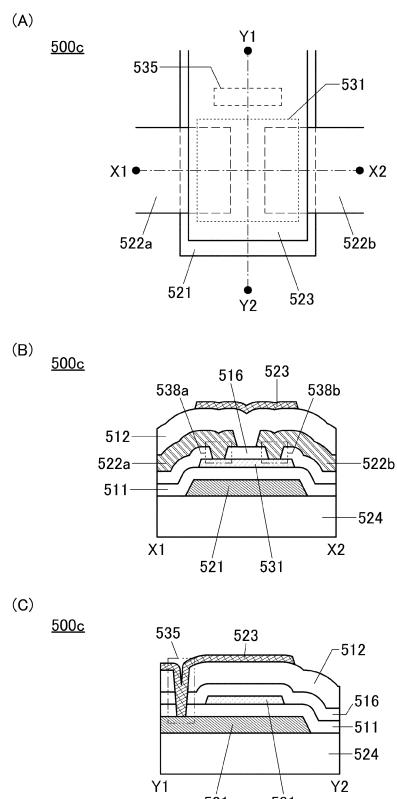
【図18】



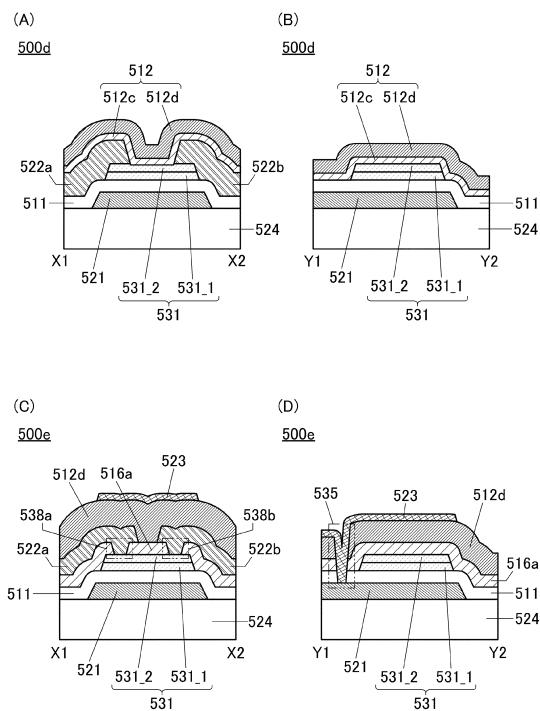
【図19】



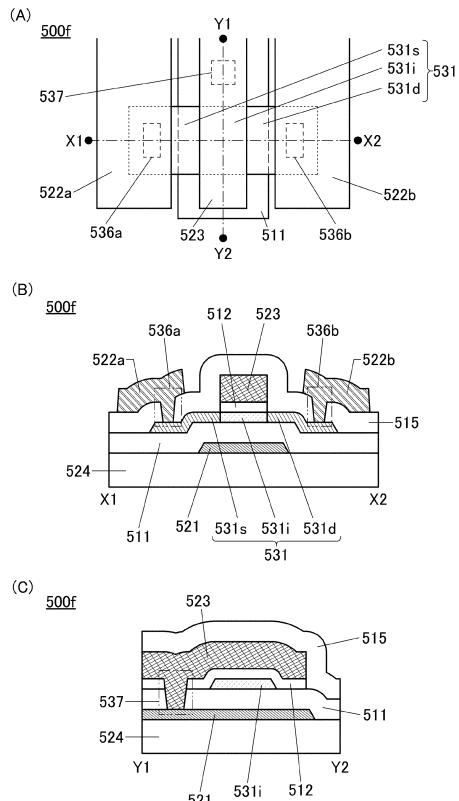
【図20】



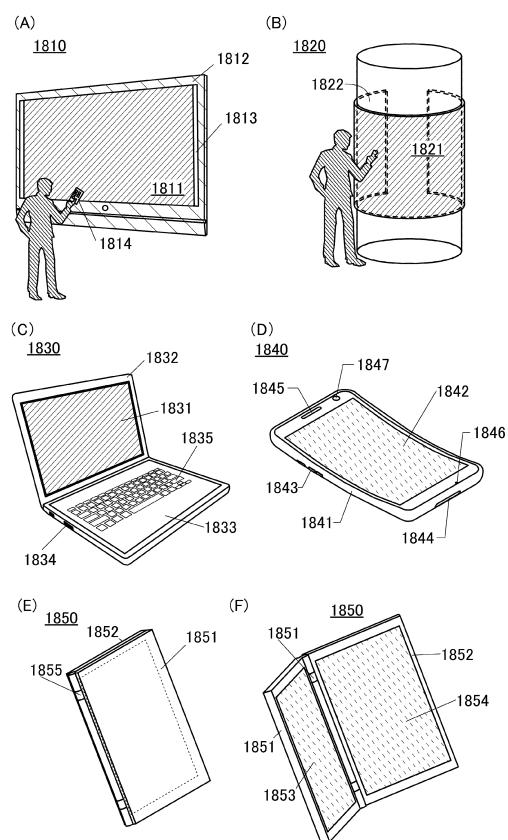
【図21】



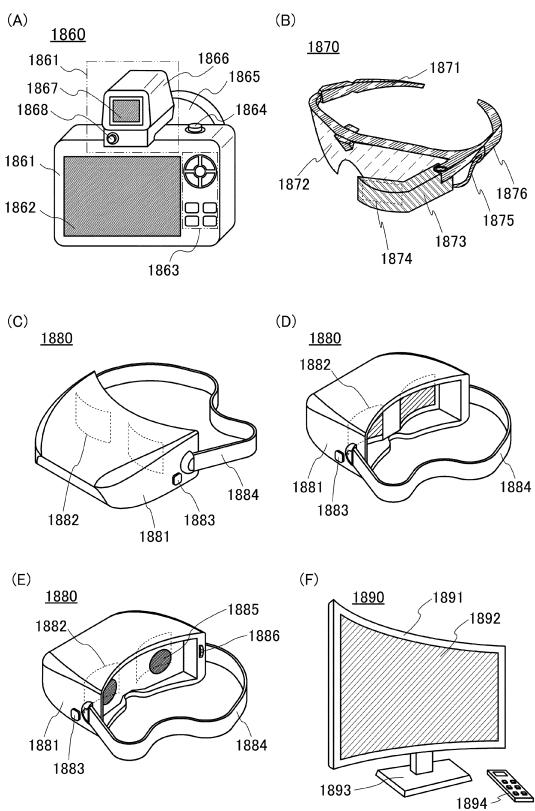
【図22】



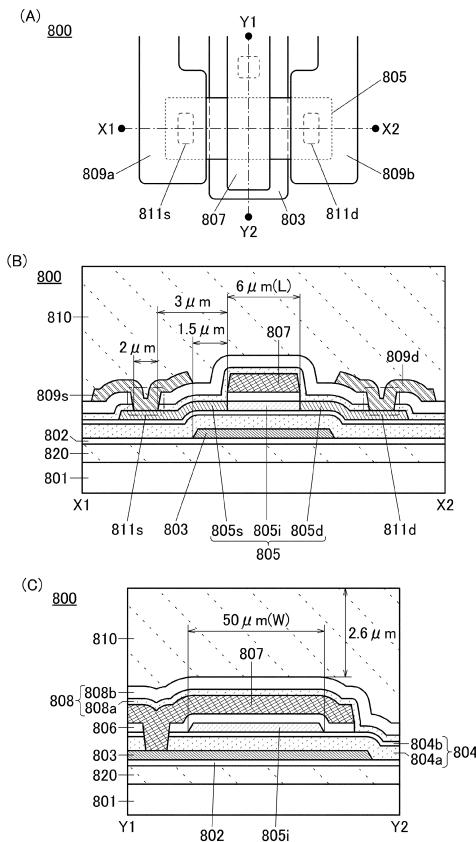
【図23】



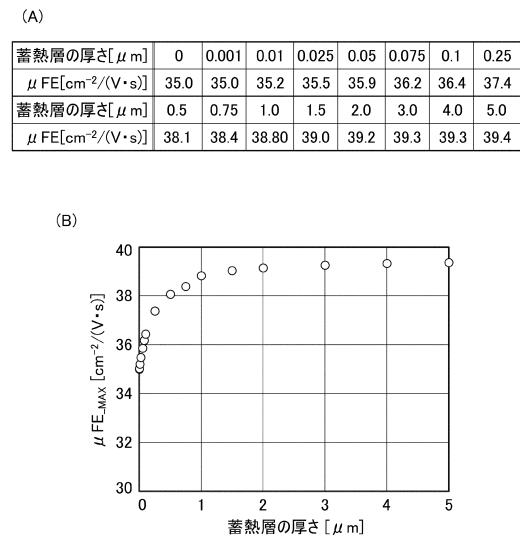
【図24】



【図25】



【図26】

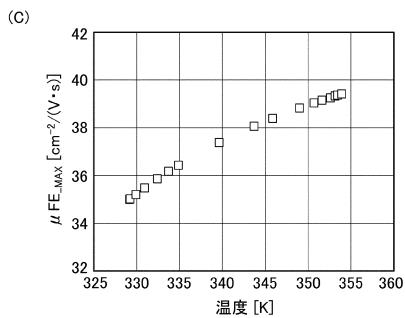
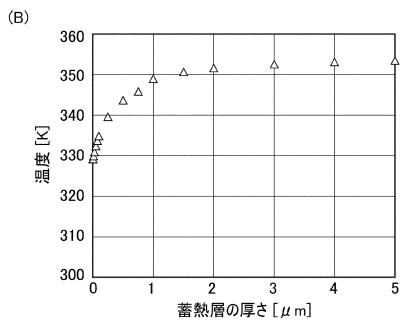


【図27】

(A)

蓄熱層の厚さ[μm]	0	0.001	0.01	0.025	0.05	0.075	0.1	0.25
温度[K]	329.2	329.2	329.9	330.9	332.4	333.7	334.8	339.6

蓄熱層の厚さ[μm]	0.5	0.75	1.0	1.5	2.0	3.0	4.0	5.0
温度[K]	343.7	345.8	349.0	350.7	351.6	352.6	353.1	353.4



フロントページの続き

(51)Int.Cl. F I
H 05 B 33/02 (2006.01) H 01 L 27/32
H 05 B 33/02

(56)参考文献 国際公開第 2013 / 157285 (WO, A1)
特開2008 - 233627 (JP, A)
特開2011 - 209518 (JP, A)
特開2013 - 041283 (JP, A)
特開2015 - 187701 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 09 F 9 / 00 - 46
G 02 F 1 / 13 - 1 / 141
H 01 L 27 / 32
51 / 50
H 05 B 33 / 00 - 33 / 28