

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和4年5月31日(2022.5.31)

【国際公開番号】WO2021/161526

【出願番号】特願2022-500192(P2022-500192)

【国際特許分類】

H 0 1 L 2 5 / 0 7 ( 2 0 0 6 . 0 1 )

【 F I 】

H 0 1 L 2 5 / 0 4

C

10

【手続補正書】

【提出日】令和4年3月2日(2022.3.2)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

20

第1電極及び第2電極が設けられた一表面と、前記一表面の反対側に位置する他表面とを有する第1半導体素子と、

前記第1半導体素子の前記一表面と対向する第1表面を有し、前記第1表面において前記第1半導体素子の前記第1電極に電氣的に接続された第1導体板と、

前記第1導体板の前記第1表面上に設けられ、前記第1表面の一部を覆っている第1絶縁層と、

前記第1絶縁層上に設けられた導体回路パターンと、を備え、

前記導体回路パターンは、前記第1半導体素子に電氣的に接続された少なくとも一つの第1導体ラインを有し、

前記少なくとも一つの第1導体ラインは、前記第2電極に電氣的に接続された導体ラインを含み、

30

前記第1半導体素子の前記他表面と対向する第2表面を有する第2導体板をさらに備え、

前記第1半導体素子は、前記他表面に設けられているとともに、前記第2導体板の前記第2表面に電氣的に接続された第3電極をさらに有し、

前記第2導体板の前記第2表面上に設けられ、前記第2表面の一部を覆っている第2絶縁層をさらに備え、

前記第1導体ラインに電氣的に接続された第1接続端子をさらに備え、

前記第1接続端子の一端部は、前記第1導体ラインと前記第2絶縁層との間に位置するとともに、前記第1導体ラインに接合されており、

前記第1接続端子の前記一端部と前記第2絶縁層との間には、前記第1接続端子と一体又は別体で設けられたスペーサが配置されている、半導体装置。

40

【請求項2】

前記導体回路パターンの厚みは、前記第1導体板の厚みよりも小さい、請求項1に記載の半導体装置。

【請求項3】

前記第1導体ラインは、前記第1半導体素子に電氣的に接続された一端部と、前記第1接続端子に電氣的に接続された他端部とを有し、

前記第1導体ラインの前記他端部における幅寸法は、前記第1導体ラインの前記一端部における幅寸法よりも大きい、請求項1又は2に記載の半導体装置。

【請求項4】

50

前記少なくとも一つの第1導体ラインは、互いに並走する二つの導体ラインを含み、前記並走する二つの導体ラインの各々は、一端部において前記第1半導体素子に電氣的に接続されており、前記並走する二つの導体ラインの他端部における中心間距離は、前記並走する二つの導体ラインの前記一端部における中心間距離よりも大きい、請求項1から3のいずれか一項に記載の半導体装置。

【請求項5】

前記第1絶縁層は、前記第1導体板の前記第1表面を露出する開口を有し、前記第1半導体素子の前記第1電極は、前記第1絶縁層の開口を通じて、前記第1導体板の前記第1表面に接合されている、請求項1から4のいずれか一項に記載の半導体装置。

10

【請求項6】

前記第1電極は前記第1半導体素子のパワー電極であり、前記第2電極は前記第1半導体素子の信号電極である、請求項1から5のいずれか一項に記載の半導体装置。

【請求項7】

前記第1導体ラインを部分的に覆う絶縁カバーをさらに備える、請求項1から6のいずれか一項に記載の半導体装置。

【請求項8】

前記第1導体板の前記第1絶縁層には、前記第1半導体素子の周縁と対応する位置に、前記第1半導体素子を位置決めするためのマークが設けられている、請求項1から7のいずれか一項に記載の半導体装置。

20

【請求項9】

前記第1絶縁層上に位置する電気部品をさらに備え、前記導体回路パターンは、前記電気部品に接続された少なくとも一つの導体ラインをさらに有する、請求項1から8のいずれか一項に記載の半導体装置。

【請求項10】

前記電気部品は、サーミスタを含む、請求項9に記載の半導体装置。

【請求項11】

前記第1導体板が設けられた絶縁体基板をさらに備える、請求項1から10のいずれか一項に記載の半導体装置。

【請求項12】

30

前記第2絶縁層上に設けられた導体膜をさらに備え、前記スペーサは、接合層を介して、前記導体膜に接合されている、請求項1から11のいずれか一項に記載の半導体装置。

【請求項13】

第4電極及び第5電極が設けられた一表面と、前記一表面の反対側に位置する他表面とを有する第2半導体素子をさらに備え、

前記第1導体板の前記第1表面は、前記第2半導体素子の前記一表面に対向しているとともに、前記第2半導体素子の第4電極に電氣的に接続されており、

前記導体回路パターンは、前記第2半導体素子に電氣的に接続された少なくとも一つの第2導体ラインをさらに有し、

前記少なくとも一つの第2導体ラインは、前記第5電極に電氣的に接続された導体ラインを含む、請求項1から12のいずれか一項に記載の半導体装置。

40

【請求項14】

前記第2導体ラインの少なくとも一部は、前記第1導体ラインの少なくとも一部と共通している、請求項13に記載の半導体装置。

【請求項15】

第4電極及び第5電極が設けられた一表面と、前記一表面の反対側に位置するとともに第6電極が設けられた他表面とを有する第2半導体素子と、

前記第2半導体素子の前記一表面と対向する第3表面を有し、前記第3表面において前記第2半導体素子の前記第4電極に電氣的に接続された第3導体板と、

前記第2半導体素子の前記他表面と対向する第4表面を有し、前記第4表面において前記

50

第 2 半導体素子の前記第 6 電極に電氣的に接続された第 4 導体板と、  
前記第 1 導体板と前記第 4 導体板との間に位置しており、前記第 1 導体板と前記第 4 導体板とを電氣的に接続する継手部材と、  
前記第 3 導体板の前記第 3 表面上に設けられ、前記第 3 表面の一部を覆っている第 3 絶縁層と、  
前記第 3 絶縁層上に設けられた第 2 導体回路パターンと、をさらに備え、  
前記第 2 導体回路パターンは、前記第 2 半導体素子に電氣的に接続された少なくとも一つの第 2 導体ラインを有し、  
前記少なくとも一つの第 2 導体ラインは、前記第 5 電極に電氣的に接続された導体ラインを含む、請求項 1 から 1 4 のいずれか一項に記載の半導体装置。

10

【請求項 1 6】

前記第 1 導体板及び前記第 3 導体板が設けられた絶縁体基板をさらに備える、請求項 1 5 に記載の半導体装置。

20

30

40

50