(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0049543
(43) 공개일자 2015년05월08일

(51) 국제특허분류(Int. Cl.)
H01G 4/018 (2006.01)
(21) 출원번호 10-2013-0130236
(22) 출원일자 2013년10월30일
심사청구일자 2013년10월30일

(71) 출원인
인하대학교 산학협력단
인천광역시 남구 인하로 100, 인하대학교 (용현동)
삼영전자공업(주)
경기도 성남시 중원구 사기막골로 47 (상대원동)
(72) 발명자
탁용석
서울 서초구 잠원로12길 5, 336동 906호 (잠원동, 신반포한신아파트)
이병구
서울 양천구 지양로7길 28-2, 206호 (신월동, 대영연립)
(뒷면에 계속)
(74) 대리인
특허법인태백

전체 청구항 수 : 총 5 항

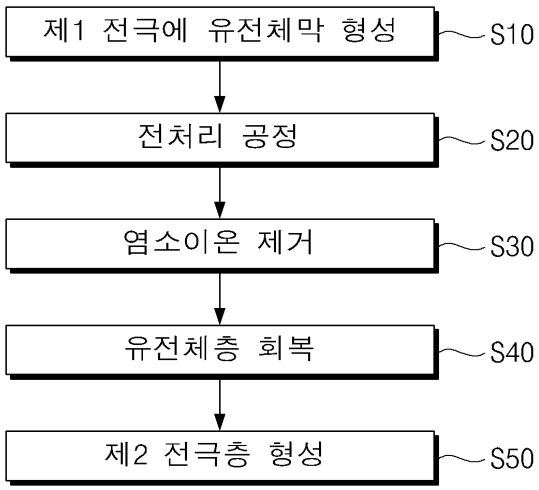
(54) 발명의 명칭 **커패시터 제조방법**

(57) 요 약

본 발명은, 제1전극에 유전체막을 형성하는 단계, 유전체막이 형성된 제1전극에 염소이온(Cl^-)을 포함하는 전처리 용액을 이용하여 전처리하는 단계, 제1전극에 전류를 공급하여 유전체막에 잔류하는 염소이온을 방출시켜 제거하는 단계, 제2양극산화공정을 통하여 염소이온에 의하여 손상된 유전체막을 회복시키는 단계 및 회복된 유전체막 상에 제2전극층을 형성하는 단계를 포함하는 커패시터 제조방법을 제공한다.

따라서 염소이온에 대한 후처리를 실시하여, 파괴된 유전체막의 내전압을 회복시킬 수 있으며, 커패시터 용량의 상실을 방지할 수 있다.

대 표 도 - 도4



(72) 발명자

김성수

경기 안양시 동안구 귀인로 210, 205동 1701호 (평촌동, 귀인마을현대홈타운)

최형선

경기 평택시 포승읍 포승원정길 21-35, 굿모닝 204호

이 발명을 지원한 국가연구개발사업

과제고유번호 1415122015

부처명 지식경제부

연구관리전문기관 한국산업기술평가관리원

연구사업명 부품소재산업경쟁력향상(소재부품기술개발)

연구과제명 Nano Pore 구조를 이용한 정전 용량 3㎌(±3%)급, 50㎜×50㎜×5㎜ 크기의 박막 적층 캐패시터 개발

기 여 율 1/1

주관기관 (주)삼영에스앤씨

연구기간 2012.11.01 ~ 2013.10.31

명 세 서

청구범위

청구항 1

제1양극산화공정을 통하여 제1전극에 유전체막을 형성하는 단계;

상기 유전체막이 형성된 제1전극에 염소이온(Cl^-)을 포함하는 전처리 용액을 이용하여 전처리하는 단계;

상기 제1전극에 전류를 공급하여 상기 유전체막에 잔류하는 상기 염소이온을 제거하는 단계;

제2양극산화공정을 통하여 상기 염소이온에 의하여 손상된 상기 유전체막을 회복시키는 단계; 및

회복된 상기 유전체막 상에 제2전극층을 형성하는 단계를 포함하는 커패시터 제조방법.

청구항 2

청구항 1에 있어서,

상기 제2양극산화공정은,

상기 제1양극산화공정과 동일 또는 유사한 전압조건으로 실시하는 커패시터 제조방법.

청구항 3

청구항 1에 있어서,

상기 제2전극층은,

구리 무전해도금 공정을 통하여 형성하는 커패시터 제조방법.

청구항 4

청구항 1에 있어서,

상기 염소이온을 방출시켜 제거하는 단계에서,

공급하는 상기 전류는 30㎂/㎠ 내지 45㎂/㎠범위의 크기로 공급하는 커패시터 제조방법.

청구항 5

청구항 1 내지 청구항 4중 어느 한 항에 있어서,

상기 제1전극은 알루미늄이고,

상기 유전체막은 상기 제1전극에 형성되는 산화알루미늄층인 커패시터 제조방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 커패시터 제조방법에 관한 것으로서, 보다 상세하게는 제1전극-유전체-제2전극을 직접 결합시킨 금속 커패시터 제조방법에 관한 것이다.

배 경 기 술

[0002] 일반적으로 알루미늄 전해 커패시터는 도 1에서와 같이 전극(10)과 전극(30) 사이에 전해액(40)이 존재하는 형태로 이루어져 있다. 하지만, 이러한 알루미늄 커패시터는 외부의 충격으로 인하여 전해액이 외부로 유출되는 등 인체 및 환경에 악영향을 유발할 수 있다. 여기서, 미설명부호 20은 유전체층을 나타낸다. 한편, 상기한 커패시터의 제조방법에 대한 기술의 예로 대한민국등록특허 제10-0380925호에 전극 금속재료, 이것을 이용한 캐패시터 및 이들의 제조방법이 개시된 바 있다.

[0003] 이에, 상기한 문제점을 해결하기 위한 방안으로, 커패시터 전해액을 제거하는 형태인 제1전극-유전체-제2전극을 직접 결합시킨 금속 커패시터가 개발되고 있다.

[0004] 한편, 상기한 바와 같이 제2전극을 직접 결합시키는 금속 커패시터 제조방법은, 제2전극을 무전해 도금을 이용하여 직접 결합시키고, 이때 상기 무전해 도금을 위하여 전처리 공정을 거치게 된다.

[0005] 그런데, 상기한 종래의 커패시터제조방법은, 도 2 및 도 3에 나타난 바와 같이 도금 전처리 과정에서 전처리용액 속의 염소이온(Cl^-)이 유전체막을 파괴하기 때문에, 내전압이 저하되어 커패시터의 용량 및 기능을 저하시키는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0006] 본 발명은, 염소이온에 대한 후처리를 통하여 커패시터의 내전압파괴 및 용량의 상실을 방지할 수 있는 커패시터 제조방법을 제공하는데 목적이 있다.

과제의 해결 수단

[0007] 본 발명은, 제1전극에 유전체막을 형성하는 단계; 상기 유전체막이 형성된 제1전극에 염소이온(Cl^-)을 포함하는 전처리 용액을 이용하여 전처리하는 단계; 상기 제1전극에 전류를 공급하여 상기 유전체막에 잔류하는 염소이온을 방출시켜 제거하는 단계; 제2양극산화공정을 통하여 상기 염소이온에 의하여 손상된 상기 유전체막을 회복시키는 단계; 및 회복된 상기 유전체막 상에 제2전극층을 형성하는 단계를 포함하는 커패시터 제조방법을 제공한다.

[0008] 여기서, 상기 제2양극산화공정은, 상기 제1양극산화공정과 동일 또는 유사한 전압조건으로 실시하는 것이 바람직하다.

[0009] 또한, 상기 제2전극층은, 구리 무전해도금 공정을 통하여 형성하는 것이 바람직하다.

[0010] 한편, 상기 염소이온을 방출시켜 제거하는 단계에서, 공급하는 상기 전류는 30㎂/㎠ 내지 45㎂/㎠범위의 크기로 공급하는 것이 바람직하다.

[0011] 또한, 상기 제1전극은 알루미늄이고, 상기 유전체막은 상기 제1전극에 형성되는 산화알루미늄층인 것이 바람직하다.

발명의 효과

[0012] 본 발명에 따른 커패시터 제조방법은 다음과 같은 효과를 제공한다.

[0013] 첫째, 염소이온에 대한 후처리를 실시하여, 파괴된 유전체막의 내전압을 회복시킬 수 있다.

[0014] 둘째, 내전압을 회복시킴으로써 커패시터 용량의 상실을 방지할 수 있다.

[0015] 셋째, 이후 수행되는 무전해 도금의 원활한 진행을 도모할 수 있다.

도면의 간단한 설명

[0016] 도 1은 종래의 커패시터구조를 개략적으로나타낸 단면도이다.

도 2는 도 1의 커패시터에서 파괴된 유전체막을 나타내는 SEM사진이다.

도 3은 도 2의 파괴된 유전체막 표면의 조성을 분석한 그래프이다.

도 4는 본 발명의 실시예에 따른 커패시터 제조방법을 나타내는 절차도이다.

도 5는 도 4의 커패시터 제조방법을 통하여 제조된 커패시터의 구조를 개략적으로 나타낸 단면도이다.

도 6은 도 5의 염소이온 제거 공정을 개략적으로 나타낸 단면도이다.

도 7은 도 4의 염소이온 제거 공정 후 커패시터 표면의 조성을 분석한 그래프이다.

도 8은 도 4의 염소이온 제거 공정 후 커패시터의 내전압을 비교한 그래프이다.

도 9 및 도 10은 도 4의 염소이온 제거 공정 후 무전해 도금에 미치는 영향을 살펴보기 위한 커패시터의 표면사진과 성분을 나타내는 사진 및 그래프이다.

도 11 내지 도 14는 도 4의 염소이온 제거 공정 시 공급하는 전류세기에 따른 커패시터 잔류성분을 나타내는 그래프이다.

도 15는 도 4의 염소이온 제거 공정 시 공급하는 전류세기에 따른 커패시터의 내전압을 비교한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0017] 이하 첨부된 도면을 참조하면서 본 발명에 따른 바람직한 실시예를 상세히 설명하기로 한다.

[0018] 먼저, 도 4 및 도 5를 참조하면, 본 발명의 실시예에 따른 커패시터 제조방법은, 제1전극(100)에 유전체막(200)을 형성하는 단계(S10)와, 전처리하는 단계(S20)와, 염소이온을 제거하는 단계(S30)와, 유전체막(200)을 회복시키는 단계(S40)와, 제2전극층(300)을 형성(S50)하는 단계를 포함한다.

[0019] 상기 제1전극(100)에 유전체막(200)을 형성하는 단계(S10)는, 상기 제1전극(100)에 유전체막(200)을 형성하는 통상의 공정으로서, 본 실시예에서 상기 제1전극(100)은 알루미늄으로 하고, 상기 유전체막(200)은 상기 제1전극(100)에 형성되는 산화알루미늄(Al_2O_3)층으로 하여, 상기 제1전극(100)인 알루미늄에 제1양극산화(Anodization)를 통하여 산화알루미늄층인 유전체막(200)을 형성하는 공정이다. 여기서, 상기 알루미늄에 산화알루미늄층을 형성하기 위한 제1양극산화공정에 대한 상세한 설명은 공지의 알루미늄 양극산화와 대응되므로 생략하기로 한다.

[0020] 상기 전처리하는 단계(S20)는, 상기 유전체막(200)이 형성된 제1전극(100)에 염소이온(Cl^-)을 포함하는 전처리용액을 이용하여 전처리하는 단계로서, 이후의 공정인 제2전극층(300)을 형성하기 위한 무전해도금을 위한 공정단계이다.

[0021] 이에 대하여 살펴보면, 상기 전처리 단계(S20)는 상기 염화주석($SnCl_2$)과 염화팔라듐(CL_2Pd)를 이용한 전처리(Sensitization and Activation)공정으로서, 이러한 단계는 모두 그 전처리용액에 염소이온을 함유하고 있다. 그런데, 이러한 염소이온은 후술되는바와 같이 상기 유전체막(200)을 파괴시키는 요인이 되어 커패시터의 용량에 상실을 초래하는 문제점을 안고 있다.

[0022] 이에, 상기 제2전극층(300)을 형성하기에 앞서 상기 유전체막(200)을 파괴하는 염소이온을 제거하는 공정(S30)을 거친다.

[0023] 이에 대하여 도 6을 참조하여 살펴보면, 상기 염소이온을 제거하는 단계(S30)는, 환원전류법(Cathodic current)을 이용하여 염소이온을 제거하며, 상기 제1전극(100)에 전류를 공급하여 상기 유전체막(200)에 잔류하는 염소이온(a ;도 6참조)을 방출시켜 제거한다.

[0024] 다시 말해, 상기 염소이온을 제거하는 단계(S30)는, 유전체와 접합되어 있는 제1전극(100)에 전류를 공급하여 전자를 주입함으로써 정전기적 반발력을 유발하고, 이를 통해 상기 유전체 속의 염소이온이 방출되도록 하는 원

리를 이용한다.

[0025] 한편, 상기 염소이온을 제거하는 단계(S30)에서 공급하는 상기 전류는 30㎂/㎠ 내지 45㎂/㎠범위의 크기로 공급하는 것이 바람직하다. 이는 공급하는 전류를 30㎂/㎠ 미만으로 할 경우 염소이온의 방출효과가 미미하기 때문이고, 45㎂/㎠ 초과일 경우에는 높은 전류공급으로 인하여 표면에서 수소 환원 반응이 진행되면서 오히려 유전체막(200)의 손상을 가져오기 때문이다. 여기서, 상기한 공급전류에 따른 성분조성 변화에 대한 실험예는 후술하기로 한다.

[0026] 상기 유전체막(200)을 회복시키는 단계(S40)는, 상기한 공정에 의하여 염소이온을 제거한 후 염소이온에 의하여 파괴된 유전체막(200)을 회복시키는 공정으로서, 상기 유전체막(200)을 형성하는 공정과 대응되는 제2양극산화공정을 통하여 실시하며, 이때의 상기 제2양극산화공정은 상기 제1양극산화공정과 동일 또는 유사한 전압조건으로 실시한다.

[0027] 한편, 양극산화공정에서 사용되는 전압은, 양극산화로 인하여 형성되는 유전체층의 두께를 결정짓는 요인으로서, 상기 제1양극산화공정에서와 동일한 전압조건으로 실시할 경우 상기 제1양극산화공정에서 형성된 유전체층과 동일한 두께를 갖게 된다.

[0028] 즉, 상기 유전체층은, 상기 제2양극산화공정을 실시한다고 해도 두께의 증가가 이루어지지 않고 상기 제1양극산화공정으로 형성된 상기 유전체층 두께 내에 형성되어, 결과적으로 상기 제2양극산화공정은 상기 염소이온으로 인하여 파괴된 유전체층에 대하여 파괴된 부분만을 회복(메워주는)시키는 역할을 하게 된다.

[0029] 상기 제2전극층(300)을 형성하는 단계(S50)는, 회복된 상기 유전체막(200) 상에 제2전극층(300)을 형성하는 단계로서, 구리 무전해도금(Cu plating) 공정을 통하여 상기 제2전극층(300)을 형성하는 것이 바람직하다.

[0030] 한편, 본 실시예에서, 상기 제1전극(100)은 알루미늄으로, 상기 유전체막(200)은 산화알루미늄으로 하고, 양극산화공정을 하며, 상기 제2전극층(300)은 각각 구리 무전해도금을 통하여 형성하는 것을 실시예로 나타내었으나, 이는 바람직한 실시예로 다양한 실시예가 가능함은 물론이다.

[0031] 상기한 바와 같이, 상기 커패시터 제조방법은, 도금을 위한 전처리공정에서 염소이온에 의하여 파괴된 유전체막(200)에 대하여, 염소이온 제거공정을 거쳐 유전체막(200)의 더 이상의 손상을 방지함은 물론 제2양극산화공정을 통하여 유전체막(200)을 회복시키는 공정을 실시하여, 최종 제조되는 커패시터의 용량 감소를 효과적으로 방지할 수 있다.

[0032] 이하에서는, 상기한 커패시터 제조방법에 대한 실험예들을 살펴보기로 한다.

[0033] 우선, 도 7을 참조하면, 도 7은 상기한 염소이온 제거공정을 거친 후의 표면 조성 분석을 나타낸 그래프로서 이를 참조하면, 염소이온 제거공정을 거친 뒤에서 유전체막(200)의 표면에 염소이온이 존재하지 않음을 확인할 수 있다.

[0034] 또한, 상기한 염소이온 제거공정을 거친 유전체막(200)의 내전압을 도 8을 참조하여 비교하면, 상기한 염소이온 제거공정을 거친 유전체막(200)의 경우에는 염소이온으로 인하여 손상을 입기 전의 내전압과 거의 동일한 수준으로까지 회복되었음을 확인할 수 있다.

[0035] 여기서, 도 8의 (a)및 (b)는 전처리 전 제1양극산화공정을 거친 유전체를 나타내고(300V anodized Al_2O_3), (c)는 전처리 후의 염소이온으로 인하여 손상을 입은 유전체의 경우(Chloride ion treatment after 300V anodized Al_2O_3)이고, (d)는 상기한 염소이온 제거공정을 거친 유전체의 경우(Cathodic current treatment)를 나타내고 있다.

[0036] 즉, (a),(b)의 경우 이론값과 같은 내전압을 갖고 있는 것을 확인할 수 있는 반면, 전처리를 통하여 염소이온에 노출된 경우인 (c)의 경우에는 내전압은 0V로 감소된 것을 알 수 있으며, 염소이온제거공정을 거친 경우에는 상기 (a),(b)와 거의 같은 내전압으로 회복되었음을 확인할 수 있다.

[0037] 다음으로, 상기한 염소이온 제거 공정을 거친 제1전극(100)-유전체막(200)이 이후의 무전해 도금에 미치는 영향에 대하여 도 9 및 도 10을 참조하여 살펴보기로 한다.

[0038] 우선, 염소이온 제거공정을 거친 제1전극(100)-유전체막(200)이 금속 커패시터로 구성되기 위해서는 도금이 원활하게 진행되어야 하는데, 도면에서와 같이 유전체막(200) 표면에 도금층이 완벽하게 덮여져 있는 것을 확인할

수 있으며, 이를 통하여 상기한 염소이온 제거공정은 내전압의 회복에만 관여할 뿐 이후 실시되는 무전해 도금의 진행에는 방해요소로 작용하지 않는 다는 것을 확인 할 수 있다.

[0039] 이하에서는, 염소이온제거공정 시 공급하는 전류(Cathodic current)의 세기에 따른 영향성을 살펴보기로 한다.

[0040] 우선, 도 11은 5분간 22.22㎂/㎠의 전류를 공급한 후의 유전체의 조성을 나타낸 그래프이고, 도 12는 5분간 33.33㎂/㎠의 전류를 공급한 후의 유전체의 조성을 나타낸 그래프이며, 도 13은 5분간 44.44㎂/㎠의 전류를 공급한 후의 유전체의 조성을 나타낸 그래프이고, 도 14는 5분간 55.55㎂/㎠의 전류를 공급한 후의 유전체의 조성을 나타낸 그래프이다.

[0041] 상기한 바에 따르면, 22.22㎂/㎠에서 55.55㎂/㎠ 범위의 전류를 각각 공급하여 그 표면 조성을 살펴본 결과, 33.33㎂/㎠ 내지 44.44㎂/㎠의 범위로 전류를 공급하는 경우 염소이온이 효과적으로 제거되는 것을 확인 할 수 있다.

[0042] 도 15는 각 상태에 따른 내전압을 비교측정한 결과를 나타낸 그래프이다. 도면에서, a, b의 경우에는 300V양극산화만 한 경우이고, c, d는 300V양극산화 후 무전해 도금 전처리를 실시하여 염소이온에 노출시킨 경우이고, e는 염소이온에 노출시킨 후 11.11㎂/㎠의 환원전류를 인가한 후 제2양극산화를 하지 않은 경우이고, f는 c에서와 같이 염소이온에 노출시킨 후 11.11㎂/㎠의 환원전류를 인가하고 제2양극산화공정을 거친 경우이다. 또한, g와 h는 염소이온에 노출시킨 후 33.33㎂/㎠의 환원전류를 인가한 후 제2양극산화를 거치지 않은 경우와, 제2양극산화공정을 거친 경우이고, I와 j는 염소이온에 노출시킨 후 44.44㎂/㎠의 환원전류를 인가한 후 제2양극산화를 거치지 않은 경우와, 제2양극산화공정을 거친 경우를 나타낸다.

[0043] 이를 살펴보면, 환원전류를 30㎂/㎠ 내지 45㎂/㎠로 인가한 후 제2양극산화(Re-anodization)공정을 거친 시료만이 내전압이 회복됨을 확인할 수 있다.

[0044] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

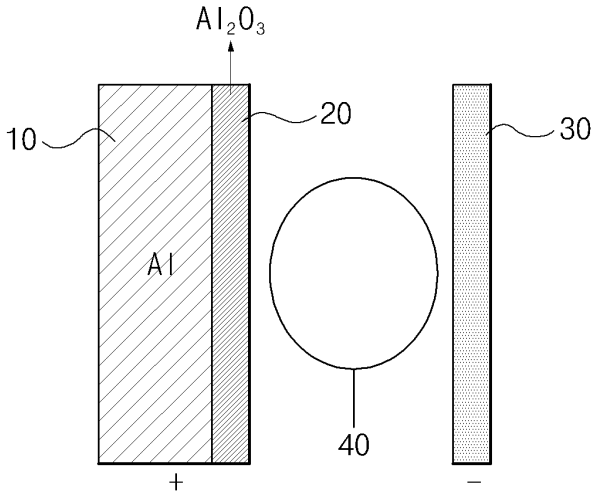
부호의 설명

[0045] 100... 제1전극 200... 유전체막

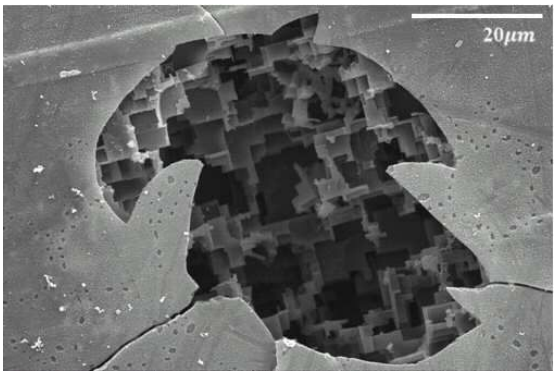
300... 제2전극층

도면

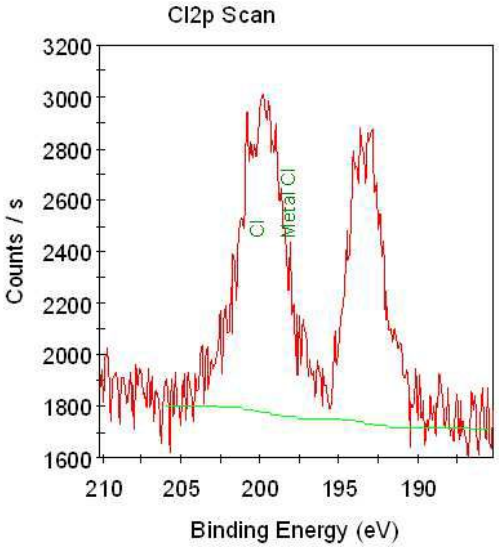
도면1



도면2

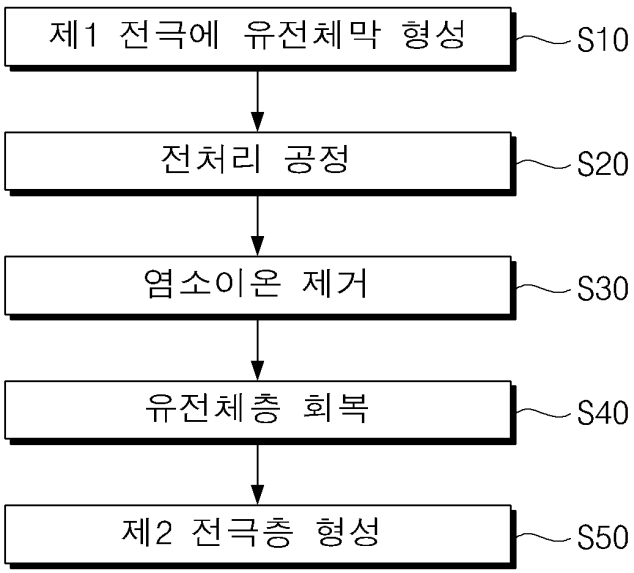


도면3

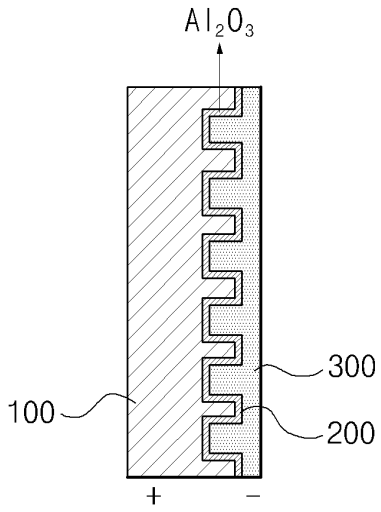


	At %
O 1s	49.7
Pd 3d	1.39
Sn 3d	1.36
Al 2p	21.02
Cl 2p	4.1

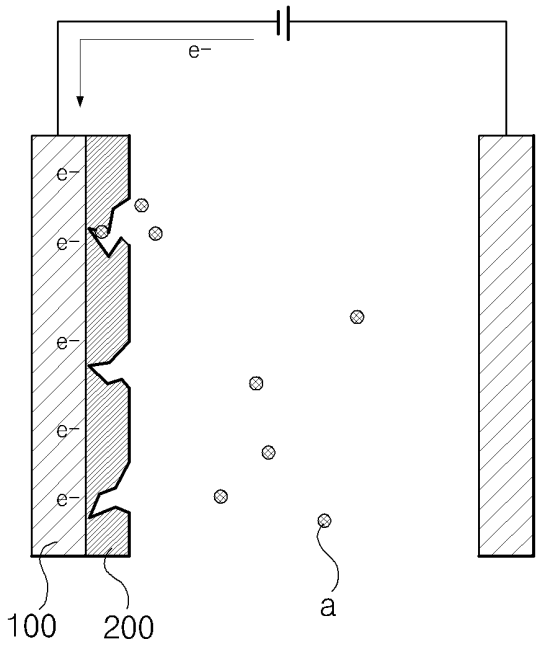
도면4



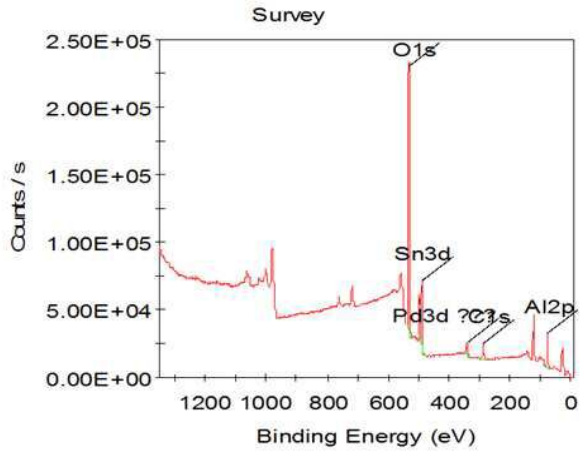
도면5



도면6

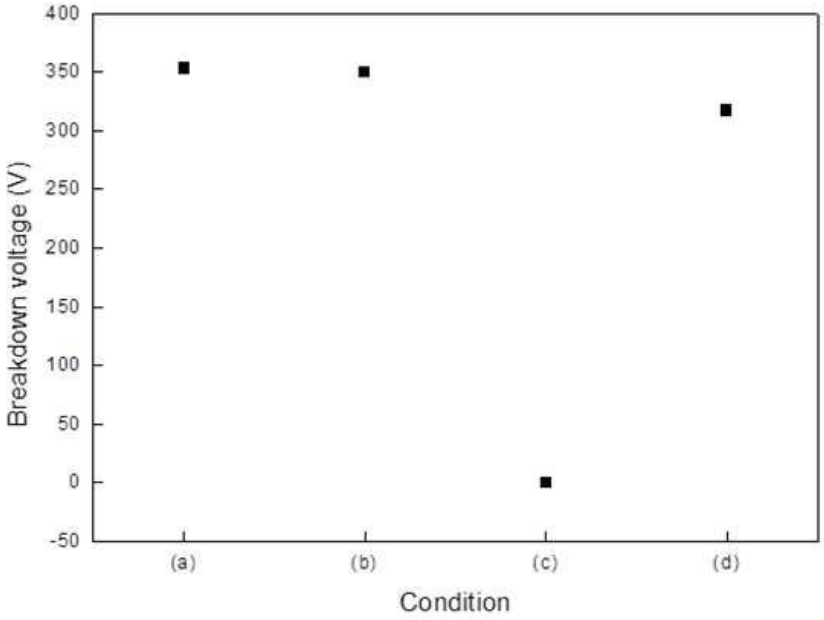


도면7

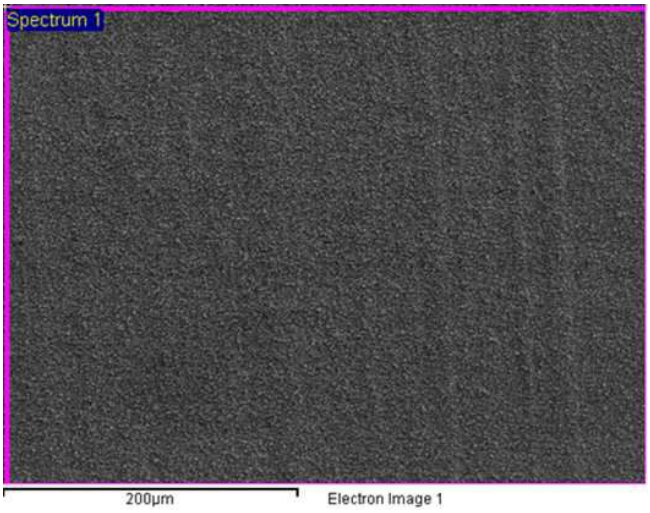


Name	At. %
O1s	58.28
Al2p	27.51
Sn3d	2.61
Pd3d	0.97
Cl2p	·

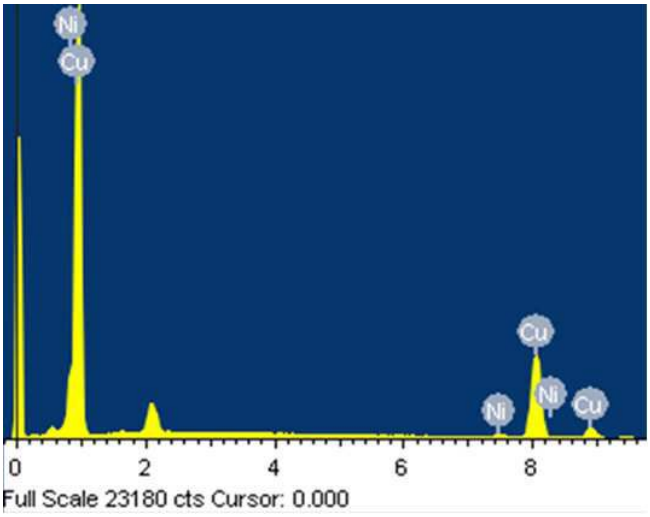
도면8



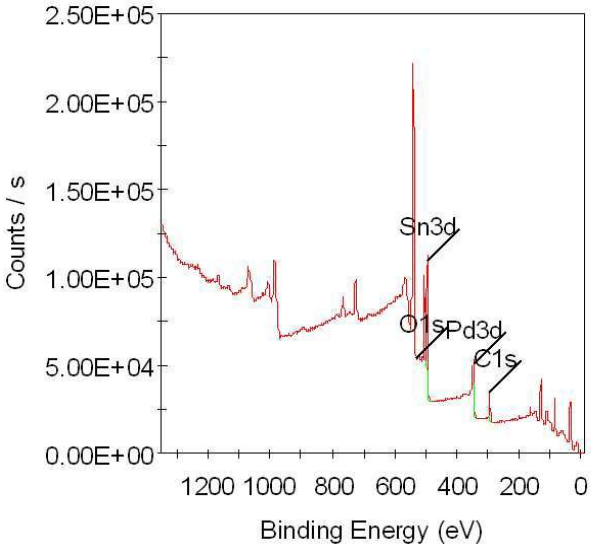
도면9


Spectrum 1
200µm
Electron Image 1

도면10

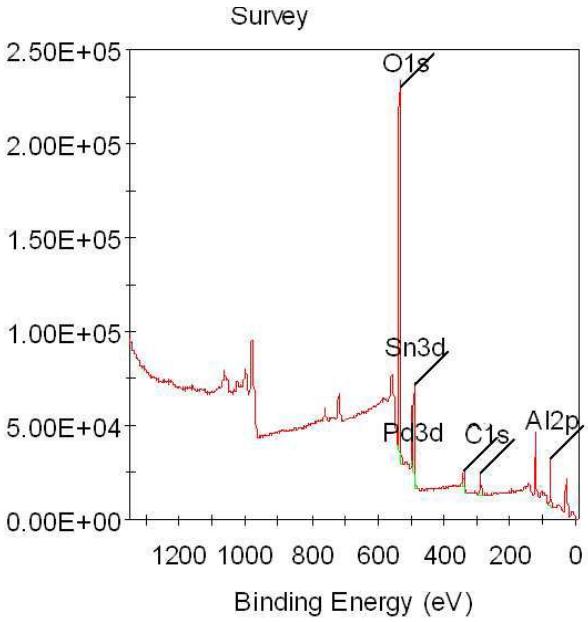

Ni
Cu
Cu
Ni
Ni
Cu
0
2
4
6
8
Full Scale 23180 cts Cursor: 0.000

도면11



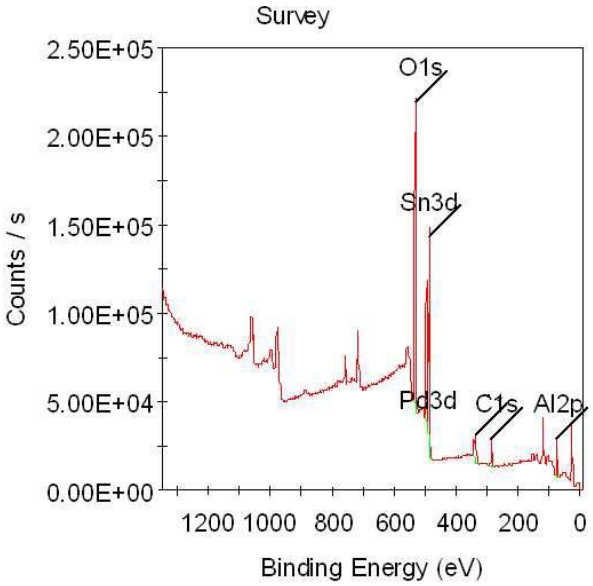
	At %
O 1s	51.12
Pd 3d	2.16
Sn 3d	3.77
Al 2p	22.14
Cl 2p	0.7

도면12



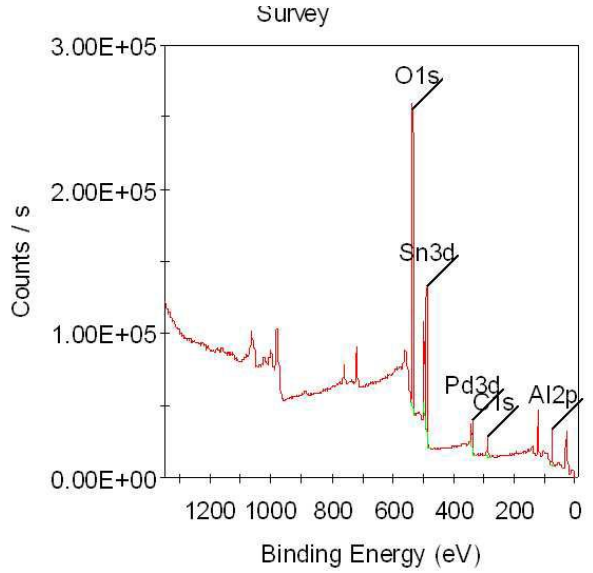
	At %
O 1s	58.28
Pd 3d	0.97
Sn 3d	2.61
Al 2p	27.51
Cl 2p	.

도면13



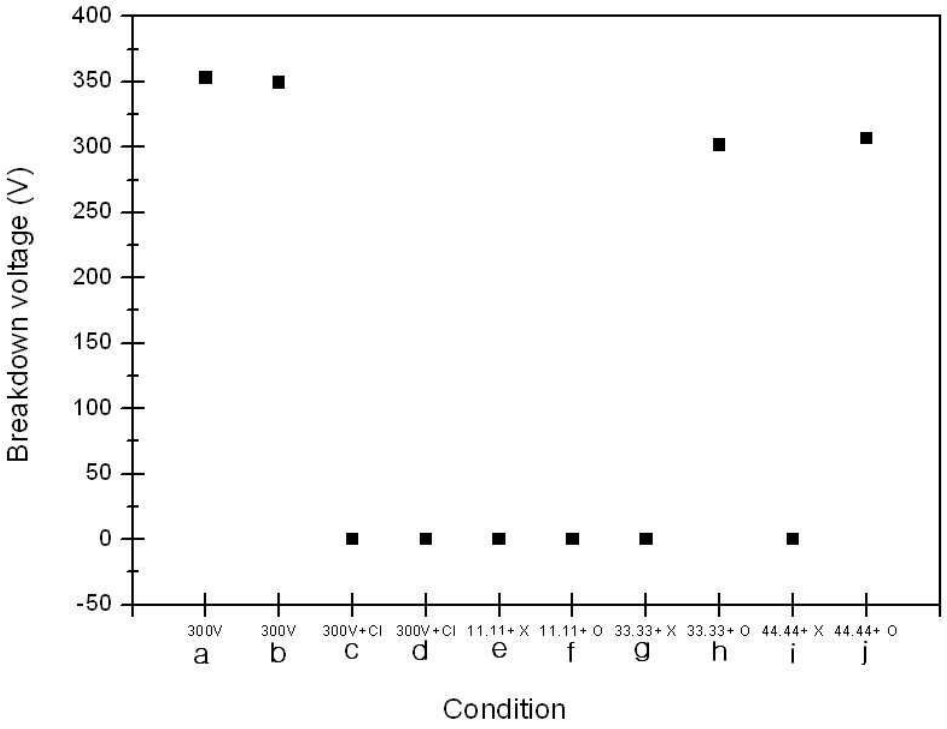
	At %
O 1s	54.94
Pd 3d	1.34
Sn 3d	6.08
Al 2p	25.2
Cl 2p	.

도면14



	At %
O 1s	56.8
Pd 3d	1.61
Sn 3d	4.94
Al 2p	23.68
Cl 2p	1.46

도면15


400
350
300
250
200
150
100
50
0
-50
Breakdown voltage (V)
300V
a
300V
b
300V+CI
c
300V+CI
d
11.11+ X
e
11.11+ O
f
33.33+ X
g
33.33+ O
h
44.44+ X
i
44.44+ O
j
Condition