



(21)申請案號：105105148

(22)申請日：中華民國 105 (2016) 年 02 月 22 日

(51)Int. Cl. : *H04L27/34 (2006.01)*

(30)優先權：2015/02/25	美國	62/120,711
2015/03/17	美國	62/134,389
2015/07/22	美國	14/806,492

(71)申請人：線性科技股份有限公司 (美國) LINEAR TECHNOLOGY CORPORATION (US)
美國

(72)發明人：麥爾斯約翰沛瑞 MYERS, JOHN PERRY (US)

(74)代理人：李世章

申請實體審查：無 申請專利範圍項數：20 項 圖式數：16 共 54 頁

(54)名稱

失真補償電路

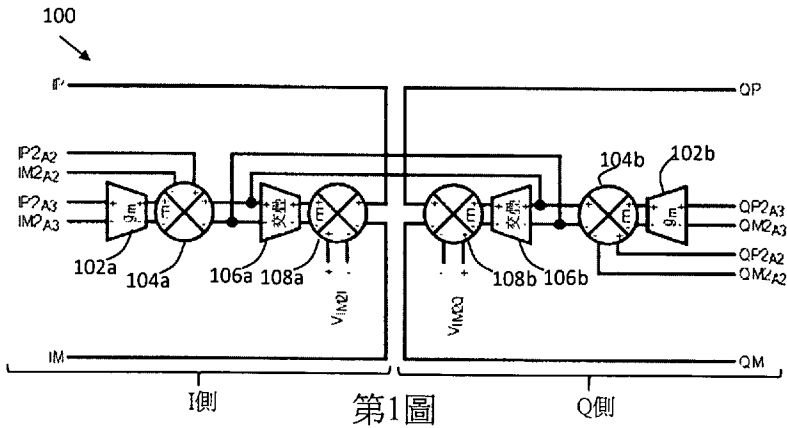
DISTORTION COMPENSATION CIRCUIT

(57)摘要

揭示用於補償基頻同相(I)信號以及對應的基頻正交(Q)信號中的失真之方法與系統。該電路包括同相 I 衰減器與同相 Q 衰減器，同相 I 衰減器係配置來衰減基頻同相 I 信號，且同相 Q 衰減器係配置來衰減基頻 Q 信號。一或更多個電路係配置來接收衰減的同相 I 信號與衰減的基頻 Q 信號。每一電路基於預定的方程式來執行不同的計算，預定的方程式係配置來決定 $IM2$ 、 $HD2@0^0$ 、 $HD2@90^0$ 、 $IM3@0^0$ 、 $IM3@90^0$ 、 $HD3@0^0$ 、與 $HD3@90^0$ 。失真補償電路係配置來使用計算電路的至少一者的結果，以產生 I 與 Q 失真補償信號。

A method and system of compensating for distortion in a baseband in-phase (I) and a corresponding baseband quadrature (Q) signal. The circuit includes an in-phase I attenuator configured to attenuate the baseband in-phase I signal and an in-phase Q attenuator configured to attenuate the baseband Q signal. There are one or more circuits that are configured to receive the attenuated in-phase I signal and the attenuated baseband Q signal. Each circuit performs a different calculation based on predetermined equations configured to determine the $IM2$, $HD2@0^0$, $HD2@90^0$, $IM3@0^0$, $IM3@90^0$, $HD3@0^0$, and $HD3@90^0$. The distortion compensation circuit is configured to use the result of at least one of the calculation circuits to generate I and Q distortion compensation signals.

指定代表圖：



符號簡單說明：

- 100 . . . 電路
- 102a、102b . . . 跨導模塊
- 104a、104b . . . 乘法器
- 106a、106b . . . 交疊電路
- 108a、108b . . . 輸出乘法器

201635766 【發明摘要】**【中文發明名稱】**失真補償電路**【英文發明名稱】**DISTORTION COMPENSATION CIRCUIT**【中文】**

揭示用於補償基頻同相（I）信號以及對應的基頻正交（Q）信號中的失真之方法與系統。該電路包括同相I衰減器與同相Q衰減器，同相I衰減器係配置來衰減基頻同相I信號，且同相Q衰減器係配置來衰減基頻Q信號。一或更多個電路係配置來接收衰減的同相I信號與衰減的基頻Q信號。每一電路基於預定的方程式來執行不同的計算，預定的方程式係配置來決定 $IM2$ 、 $HD2@0^0$ 、 $HD2@90^0$ 、 $IM3@0^0$ 、 $IM3@90^0$ 、 $HD3@0^0$ 、與 $HD3@90^0$ 。失真補償電路係配置來使用計算電路的至少一者的結果，以產生I與Q失真補償信號。

【英文】

A method and system of compensating for distortion in a baseband in-phase (I) and a corresponding baseband quadrature (Q) signal. The circuit includes an in-phase I attenuator configured to attenuate the baseband in-phase I signal and an in-phase Q attenuator configured to attenuate the baseband Q signal. There are one or more circuits that are configured to receive the attenuated in-phase I signal and the attenuated baseband Q signal. Each circuit performs a different calculation based on predetermined equations configured to determine the $IM2$, $HD2@0^0$, $HD2@90^0$, $IM3@0^0$, $IM3@90^0$, $HD3@0^0$, and $HD3@90^0$. The distortion

compensation circuit is configured to use the result of at least one of the calculation circuits to generate I and Q distortion compensation signals.

【指定代表圖】第（ 1 ）圖。

【代表圖之符號簡單說明】

1 0 0 電 路

1 0 2 a 、 1 0 2 b 跨 導 模 塊

1 0 4 a 、 1 0 4 b 乘 法 器

1 0 6 a 、 1 0 6 b 交 疊 電 路

1 0 8 a 、 1 0 8 b 輸 出 乘 法 器

【特徵化學式】

無

【發明說明書】

【中文發明名稱】失真補償電路

【英文發明名稱】DISTORTION COMPENSATION CIRCUIT

【相關申請案之交互參照】

【0001】 本申請案在專利法之下主張2015年2月25日申請、標題為「失真補償電路（Distortion Compensation Circuit）」的美國先行專利申請案序號第62,120,711號的優先權利益，以及2015年3月17日申請、標題為「失真補償電路（Distortion Compensation Circuit）」的美國先行專利申請案序號第62,134,389號的優先權利益，本文以引用之方式針對所有目的將其全部併入。

【技術領域】

【0002】 本揭示案一般係關於失真補償，且更具體地，係關於用於修正同相與正交分量信號的失真之電路與方法。

【先前技術】

【0003】 通訊系統包括各種電路，例如接收器解調器與基頻放大器，這些電路具有非線性，可能導致「非所欲的信號」。此種電路的非線性特性會引致互調乘積，互調乘積會與系統雜訊一起增加信號失真的量，因此降低了系統的性能。發生在輸入頻率的倍數處的非所欲信號稱為諧波失真（HD, harmonic distortion）。發生在輸入頻率的線性組合的頻率處的非所欲信號稱為互

調失真 (IM, intermodulation distortion)。非線性的失真乘積包括第二階互調項 (IM2, 2nd Order Intermodulation Term)、第二階諧波失真項 (HD2, 2nd Order Harmonic Distortion Term)、第三階互調項 (IM3)、與第三階諧波失真項 (HD3)。

【0004】已經嘗試藉由使用同相I或正交Q基頻信號來直接計算失真乘積，然後從相同的同相或正交基頻信號移除失真乘積，以移除或補償失真。例如，美國專利第8,848,824號使用了複雜的系統，僅可修正奇數階的非線性，例如IM3。該系統使用明顯驅動至它們的非線性區中的非線性失真產生器。補償失真信號獨立地產生自同相或正交路徑。

【0005】在美國專利第8,050,649號中，RF IM2產生器係配置成僅修正混波器IM2失真。'649專利無法容易地應用至基頻信號路徑，且無法容易地用於修正混波器基頻失真與基頻放大器失真兩者。'649專利的方法使用RF信號與非線性失真產生器來產生IM2信號，以加總至基頻中。因為此種加總，基頻路徑中產生的失真可能無法消除。

【0006】在美國專利第8,483,646號中，共模 (common-mode) 至差模 (differential-mode) 反饋係配置來僅修正IM2。'646專利的方法仰賴已經存在於混波器輸出中的共模IM2失真乘積，來產生差動IM2補償信號。若混波器已經具有小的共模IM2失真乘

積，則可能沒有足夠的IM2輸入信號來產生所需的輸出差動IM2補償信號。

【0007】 美國專利第7,876,867號呈現使用DSP方法的方法來計算失真分量（亦即，不使用類比的解決方案）。'867專利的方法使用數位IM2產生器來計算I與Q信號的平方大小，並且基於此數位IM2來產生IM3信號。因為'867專利使用數位方法，它不具有在類比域中計算IM2失真所能提供的可能準確性。'824、'649、與'646專利的方法無法允許所有的失真分量（亦即，IM2、HD2、IM3、HD3）的獨立控制。有許多較舊的方法包括前饋或預失真，並且使用延遲線與耦合器，這些無法容易地整合在晶片上。有鑑於這些考量與其他考量，因此寫作本揭示案。

【發明內容】

【0008】 本文揭示的各種方法與電路係關於修正同相與正交分量信號（I與Q）之間的相位誤差。相位誤差補償電路係配置來產生相位已修正的正交Q輸出信號與對應的相位已修正的同相I輸出信號，相位誤差補償電路包括第一跨導電路，第一跨導電路係配置來轉換與I輸入電壓信號相關的電壓信號成為I電流信號。第二跨導電路係配置來轉換與Q輸入信號相關的電壓信號成為Q電流信號。第一乘法器電路係配置來將Q電流信號乘以Q縮放常數。第二乘法器電路係配置來將I電流信號乘以I縮放常

數。I 加法器加總 I 電流信號與已縮放的 Q 信號。Q 加法器加總 Q 電流信號與已縮放的 I 信號。

【0009】 在一實施例中，失真補償電路係配置成使用複數個計算電路的結果，以產生 I 失真補償信號於第一輸出處並且產生 Q 失真補償信號於第二輸出處。失真補償電路也可使用所有的計算電路的結果，以產生 I 失真補償信號於第一輸出處並且產生 Q 失真補償信號於第二輸出處。

【0010】 在一實施例中，縮放電路耦接至該等至少一計算電路的每一者的輸出，其中該等至少一計算電路的每一者的修正信號由縮放電路獨立地縮放。

【0011】 在一實施例中，配置來計算第二階互調修正信號 IM_2 的第二階互調電路包括 I 側，I 側具有：第一跨導電路與第一交疊電路，第一跨導電路耦接於第一乘法器的輸入，且第一交疊電路耦接於第一乘法器的輸出與第二乘法器的輸入之間。 IM_2 信號的 I_2 分量提供於第一乘法器的輸出處。Q 側具有：第三跨導電路與第二交疊電路，第三跨導電路耦接於第三乘法器，且第二交疊電路耦接於第三乘法器與第四乘法器之間。 IM_2 信號的 Q_2 分量提供於第三乘法器的輸出處。第一交疊電路係配置來相加第一乘法器的輸出處的 I_2 分量與第三乘法器的輸出處的 Q_2 分量，以提供 IM_2 信號的 $I_2 + Q_2$ 分量給 I 側。第二交疊電路係配置來相加第一乘法器的輸出處的 I_2 分

量與第三乘法器的輸出處的 Q^2 分量，以提供 IM^2 信號的 $I^2 + Q^2$ 分量給 Q 側。

【0012】 本發明的各種目的、特徵、態樣、以及優點將從以下本發明的較佳實施例的詳細敘述以及所附圖式而變得更明顯，其中類似的元件符號表示類似的元件。

【圖式簡單說明】

【0013】 圖式為例示性的實施例。它們並未例示所有的實施例。其他實施例可額外或替代地使用。顯而易見或不必要的細節可省略，以節省空間或為了更有效的例示。一些實施例可利用額外的元件或步驟及/或沒有例示的所有元件或步驟來實施。當相同的元件符號出現在不同的圖式中時，它指的是相同或相似的元件或步驟。

【0014】 第1圖與範例性實施例一致，為可提供 IM^2 補償信號的範例性電路的模塊圖， IM^2 補償信號可用於失真補償電路中。

【0015】 第2圖與範例性實施例一致，為可提供 0° 的 HD^2 補償信號的範例性電路的模塊圖， HD^2 補償信號可用於失真補償電路中。

【0016】 第3圖與範例性實施例一致，為可提供 90° 的 HD^2 補償信號的範例性電路的模塊圖， HD^2 補償信號可用於失真補償電路中。

【0017】 第4圖與範例性實施例一致，為可提供 0° 的 IM^3 補償信號的範例性電路的模塊圖， IM^3 補償信號可用於失真補償電路中。

【0018】 第5圖與範例性實施例一致，為可提供 90° 的IM3補償信號的範例性電路的模塊圖，IM3補償信號可用於失真補償電路中。

【0019】 第6圖與範例性實施例一致，為可提供 0° 的HD3補償信號的範例性電路的模塊圖，HD3補償信號可用於失真補償電路中。

【0020】 第7圖與範例性實施例一致，為可提供 90° 的HD3補償信號的範例性電路的模塊圖，HD3補償信號可用於失真補償電路中。

【0021】 第8a圖為電流交疊模塊的符號表示。

【0022】 第8b圖為範例性電流交疊模塊的示意圖，可使用作為第1圖至第7圖所示的電流交疊模塊。

【0023】 第9a圖為跨導放大器的符號表示。

【0024】 第9b圖與範例性實施例一致，為範例性電晶體差動對的示意圖，可使用作為失真補償電路的跨導放大器。

【0025】 第10a圖為乘法器的符號表示。

【0026】 第10b圖與範例性實施例一致，為範例性乘法器的示意圖，可使用作為失真補償電路的乘法器。

【0027】 第11圖為範例性輸入衰減器與電壓緩衝器的示意圖，可使用作為第13圖所示的每一輸入衰減器與電壓緩衝器。

【0028】 第12圖為可用於轉換控制電流成為控制電壓的範例性電路的示意圖。

【0029】 第13圖為範例性失真補償電路的模塊圖。

【0030】 第14圖為模塊圖，例示使用失真補償電路來線性化解調電路。

【0031】 第15圖為模塊圖，例示使用失真補償電路來線性化放大器。

【0032】 第16圖為典型的失真相對於差動控制電流 I_{CD} 的曲線圖。

【實施方式】

【0033】 在下面的詳細敘述中，藉由範例的方式提出許多具體的細節，以提供相關教示的徹底理解。但是，應該清楚知道，沒有此種細節也可實施本教示。在其他實例中，熟知的方法、程序、元件、及/或電路係以較高階的方式敘述，沒有詳細細節，以避免不必要地模糊本教示的態樣。一些實施例可利用額外的元件或步驟及/或沒有所述的所有元件或步驟來實施。

【0034】 本文揭示的各種方法與電路一般係關於用於修正同相與正交分量信號的失真之電路與方法。在一態樣中，失真補償電路補償基頻正交Q信號與對應的基頻同相I信號的失真。失真補償電路包括同相I衰減器，同相I衰減器衰減基頻同相I信號。還有同相Q衰減器，用於衰減基頻正交Q信號。一或更多個計算電路係配置來接收衰減的同相I信號與衰減的基頻Q信號。基於這些信號，一或更多個計算電路計算參數，例如下述至少一參數： $IM2$ 、 $HD2 @ 0^0$ 、 $HD2 @ 90^0$ 、 $IM3 @ 0^0$ 、

IM3 @ 90°、HD3 @ 0°、與 HD3 @ 90°。在一態樣中，失真補償電路係配置成使用至少一計算電路的結果，來產生 I 與 Q 失真補償輸出信號。

【0035】 在各種實施例中，失真補償電路可藉由實質上使用單一計算電路、複數個計算電路、或所有的計算電路的結果，來產生 I 與 Q 失真補償信號，取決於應用。

【0036】 在一態樣中，本文所述的電路與方法可利用實質上獨立控制每一失真分量，來修正或補償 IQ 通訊信號路徑中的失真。為此目的，電路可使用類比運算方法，以獨立地從 I 與 Q 信號直接計算失真乘積。有利的是，在一態樣中，本文所述的電路與方法為低電流，且使它們本身可單片整合。

【0037】 利用前述的概述，可有助於提供本文所討論的概念的數學解釋。在此方面，考慮下面的方程式 A 1 與 A 2 中提供的 I 與 Q 基頻 2 調信號：

$$I = \cos(\omega_1 t) + \cos(\omega_2 t) \quad \text{方程式 A 1}$$

$$Q = \sin(\omega_1 t) + \sin(\omega_2 t) \quad \text{方程式 A 2}$$

【0038】 若這些基頻信號通過包括高達第 3 階項次的非線性，則可寫成下述：

$$I_{DIST} = a_1 I + a_2 I^2 + a_3 I^3 \quad \text{方程式 B 1}$$

【0039】 方程式 B 1 可展開為下面的方程式 B 2 中所提供的：

$$I_{DIST} = (a_1 + 9a_3/4)\cos(\omega_1 t) + (a_1 + 9a_3/4)\cos(\omega_2 t) + a_2 + a_2 \cos(\omega_2 t - \omega_1 t) +$$

$$\begin{aligned}
 & a_2 \cos(\omega_2 t + \omega_1 t) + a_2 \cos(2\omega_1 t)/2 + a_2 \cos(2\omega_2 t)/2 + \quad \text{方程式 B 2} \\
 & 3a_3 \cos(2\omega_1 t - \omega_2 t)/4 + 3a_3 \cos(2\omega_2 t - \omega_1 t)/4 + \\
 & 3a_3 \cos(2\omega_2 t + \omega_1 t)/4 + 3a_3 \cos(2\omega_1 t + \omega_2 t)/4 + a_3 \cos(3\omega_1 t)/4 + a_3 \cos(3\omega_2 t)/4
 \end{aligned}$$

【0040】 線性與非線性項可識別如下：

I_{DIST} = 線性項與直流偏移 +

第二階互調項 IM2 +

第二階諧波失真項 HD2 + 方程式 B 3

第三階互調項 IM3 +

第三階諧波失真項 HD3

【0041】 類似的展開可針對正交失真分量 Q_{DIST} 執行。

【0042】 然後，下面的每一失真分量可直接計算為下面的方程式 1 至 7 中所提供的：

$$IM2 = I^2 + Q^2 = 2 \cos(\omega_2 t - \omega_1 t) + 2 \quad \text{方程式 1}$$

$$HD2@0^\circ = I^2 - Q^2 = 2 \cos(\omega_2 t + \omega_1 t) + \cos(2\omega_1 t) + \cos(2\omega_2 t) \quad \text{方程式 2}$$

$$HD2@90^\circ = 2IQ = 2 \sin(\omega_2 t + \omega_1 t) + \sin(2\omega_1 t) + \sin(2\omega_2 t) \quad \text{方程式 3}$$

$$IM3@0^\circ = I^3 + Q^2 I = \cos(2\omega_2 t - \omega_1 t) + \cos(2\omega_1 t - \omega_2 t) + 3 \cos(\omega_2 t) + 3 \cos(\omega_1 t) \quad \text{方程式 4}$$

$$IM3@90^\circ = I^2 Q + Q^3 = \sin(2\omega_2 t - \omega_1 t) + \sin(\omega_1 t - \omega_2 t) + 3 \sin(\omega_2 t) + 3 \sin(\omega_1 t) \quad \text{方程式 5}$$

$$HD3@0^\circ = I^3 - 3Q^2 I = 3 \cos(2\omega_2 t + \omega_1 t) + 3 \cos(2\omega_1 t + \omega_2 t) + \cos(3\omega_2 t) + \cos(3\omega_1 t) \quad \text{方程式 6}$$

$$HD3@90^\circ = 3I^2 Q - Q^3 = 3 \sin(2\omega_2 t + \omega_1 t) + 3 \sin(2\omega_1 t + \omega_2 t) + \sin(3\omega_2 t) + \sin(3\omega_1 t) \quad \text{方程式 7}$$

【0043】 方程式 1 至 7 中的每一失真計算使用類比域中的雙調 I 與 Q 元素，來代表失真分量。上述的方程式 1 至 7 具有的形式相同於展開的 I_{DIST} 與 Q_{DIST} 表達式中的非線

性項。在每一方程式 1 至 7 中具有分離的失真分量的優點在於：針對特定的應用，分量的失真位準可能不同，且這些方程式顯示出失真分量可獨立地控制。方程式顯示出失真分量可藉由同相與正交信號的代數運算而直接產生，而先前技術的失真補償信號使用利用衰退差動對所實施的非線性失真產生器、或 DSP 方法，本質上會遭受到高電流消耗、具有有限的頻寬、與其他的缺點。

【0044】 這些方程式的每一者可在混波器或放大器的輸出處實現為乘法器與電流相加或相減元件的組合。輸入信號位準（例如，電壓或電流）可利用衰減器來縮放，以提供適當的縮放因數來用於整體的失真位準。整體的失真位準針對特定的應用（例如，積體電路）可具有一些變化，其中製程參數變化與裝置匹配可為構成因數。在此情況下，用於衰減器的適當縮放因數可選擇成提供足夠大的信號來補償預期的最壞情況的失真位準。在一實施例中，來自每一失真補償電路的輸出電流受到縮放，以獨立控制每一失真分量。藉由獨立地縮放輸出電流，因為製程參數變化與裝置匹配誤差所導致的失真位準變化可針對每一裝置受到較佳的補償。

【0045】 現在參見第 1 圖至第 7 圖，第 1 圖至第 7 圖分別例示實施方程式 1 至 7 的功能之電路的範例實施例。第 1 圖至第 7 圖的每一者包括「I 側」與「Q 側」，在一些情況中，「I 側」與「Q 側」可為實質上類似的。有鑑於此，

每一電路的態樣可在「I側」的背景中討論，且爲了簡短起見，不針對「Q側」重複。

【0046】第1圖爲可提供IM2補償信號的範例性電路的模塊圖，IM2補償信號可用於失真補償電路中。第1圖爲第二階互調電路，配置來基於上面的方程式1（亦即， $IM2 = I^2 + Q^2$ ）而計算第二階互調修正信號IM2。

【0047】電路100包括同相輸入I（亦即， $IP2_{A2}/IM2_{A2}$ 與 $IP2_{A3}/IM2_{A3}$ ）與正交輸入Q（亦即， $QP2_{A3}/QM2_{A3}$ 與 $QP2_{A2}/QM2_{A2}$ ），其中I輸入（ $IP2_{A2}/IM2_{A2}$ 與 $IP2_{A3}/IM2_{A3}$ ）與Q輸入（ $QP2_{A3}/QM2_{A3}$ 與 $QP2_{A2}/QM2_{A2}$ ）可分別爲I與Q輸入的衰減版本（例如，藉由使用電壓衰減器）。電路100的I側包括跨導模塊102a、乘法器104a、交疊電路（fold circuit）106a、與輸出乘法器108a。乘法器104a相乘兩個輸入I信號，在其輸出處提供方程式1中的 I^2 項。乘法器104b相乘兩個Q信號，提供方程式1的 Q^2 。

【0048】 I^2 項與 Q^2 由交疊電路108a相加，以用於I側，並且由交疊電路108b相加，以用於Q側，藉此提供方程式1的第二階互調修正信號。在一實施例中，I側與Q側的輸出信號可分別基於輸入 V_{IM2I} 與 V_{IM2Q} 由乘法器108a與108b獨立地縮放。 V_{IM2I} 與 V_{IM2Q} 爲差動DC控制電壓，可藉由傳送差動控制電流通過二極體而產生，如同第12圖所示。 V_{IM2I} 與 V_{IM2Q} 分量可獨立地調整，以獲得IM2失真的最佳量與極性，來抵消原始的I

或 Q 信號路徑中存在的 IM2 失真。在一實施例中，失真的最佳量的決定由針對 IQ 信號路徑的校準步驟來執行，其中由方程式 A1 與 A2 中所示的 2 調測試信號的形式所產生的 IM2 分量係使用測量接收器在類比或數位域中測量，測量接收器可以頻率選擇地測量存在於 IM2 失真頻率處的 IM2 調功率。藉由計算每次迭代的已更新控制電流值，最佳化演算法可應用來迭代地測量且減少 IM2 位準。

【0049】 第2圖為可提供 0° 的 HD2 補償信號的範例性電路的模塊圖，HD2 補償信號可用於失真補償電路中。電路 200 為第二階諧波失真電路，配置來基於上面的方程式 2（亦即， $HD2@0^\circ = I^2 - Q^2$ ）而計算第二階諧波修正信號 $HD2@0^\circ$ 。電路 200 的輸入與元件實質上類似於電路 100 的輸入與元件，且為了簡短起見，因此將不在此重複。

【0050】 乘法器 204a 相乘兩個輸入 I 信號，提供方程式 2 的 I^2 項。乘法器 204b 相乘兩個輸入 Q 信號，提供方程式 2 的 Q^2 。因為 I^2 項與 Q^2 耦接至交疊電路 206a 與 206b 的相反極性，每一交疊電路 108a/108b 分別從 I^2 與 Q^2 信號減去彼此，以用於 I 側與 Q 側。在一實施例中，I 側與 Q 側的輸出信號可分別基於輸入 V_{HD2IX} 與 V_{HD2QX} 由乘法器 208a 與 208b 獨立地縮放。

【0051】 第3圖為可提供 90° 的 HD2 補償信號的範例性電路的模塊圖，HD2 補償信號可用於失真補償電路

中。電路300為第二階諧波失真電路，配置來基於上面的方程式3（亦即， $HD2@90^\circ = 2IQ$ ）而計算第二階諧波修正信號 $HD2@90^\circ$ 。電路300的輸入與元件實質上類似於電路100與200的輸入與元件，且為了簡短起見，因此將不在此重複。

【0052】乘法器304a相乘輸入I信號與輸入Q信號，提供IQ項。類似地，乘法器304b相乘輸入Q信號與輸入I信號，提供另一IQ項。兩個IQ項分別都由交疊電路306a與306b加總，藉此提供方程式3的 $2IQ$ 項。在一實施例中，I側與Q側的輸出信號可分別基於輸入 V_{HD2IY} 與 V_{HD2QY} 由乘法器308a與308b獨立地縮放。

【0053】第4圖為可提供 0° 的IM3補償信號的範例性電路的模塊圖，IM3補償信號可用於失真補償電路中。電路400為第三階互調電路，配置來基於上面的方程式4（亦即， $IM3@0^\circ = I^3 + Q^2I$ ）而計算第三階互調修正信號 $IM3@0^\circ$ 。因為方程式4涉及更廣，所以將理解到，電路400會更複雜一些。

【0054】電路400包括同相輸入I（亦即， $IP2_{A2}/IM2_{A2}$ 、 $IP2_{A3}/IM2_{A3}$ 、與 $IP2_{A1}/IM2_{A1}$ ）與正交輸入Q（亦即， $QP2_{A3}/QM2_{A3}$ 與 $QP2_{A2}/QM2_{A2}$ ）。電路400的I側包括跨導模塊402a、第一乘法器404a、第二乘法器406a、交疊電路408a、與輸出乘法器410a。第一乘法器404a提供 I^2 輸出， I^2

輸出由第二乘法器 406a 乘以另一 I，藉此提供方程式 4 的 I^3 分量。

【0055】在 Q 側上，第一乘法器 404b 的輸出提供 Q^2 分量。Q 側上的第二乘法器 406b 相乘 Q^2 分量與 I，藉此提供方程式 4 的 $Q^2 I$ 分量。 I^3 與 $Q^2 I$ 分量分別由交疊電路 408a 與 408b 加總在一起，藉此提供方程式 4 的第三階互調修正信號。在一實施例中，I 側與 Q 側的輸出信號可分別基於輸入 V_{IM3IX} 與 V_{IM3QX} 由乘法器 410a 與 410b 獨立地縮放。

【0056】第 5 圖為可提供 90° 的 IM3 補償信號的範例性電路的模塊圖，IM3 補償信號可用於失真補償電路中。電路 500 為第三階互調電路，配置來基於上面的方程式 5（亦即， $IM3@90^\circ = I^2 Q + Q^3$ ）而計算第三階互調修正信號 $IM3@90^\circ$ 。電路 500 包括同相輸入 I（亦即， $IP2_{A2}/IM2_{A2}$ 、與 $IP2_{A3}/IM2_{A3}$ ）與正交輸入 Q（亦即， $QP2_{A3}/QM2_{A3}$ 、 $QP2_{A2}/QM2_{A2}$ 、與 $QP2_{A1}/QM2_{A1}$ ）。電路 500 的元件實質上類似於電路 400 的元件，且為了簡短起見，因此將不在此重複。

【0057】在 Q 側上，第一乘法器 504b 提供 Q^2 輸出， Q^2 輸出由第二乘法器 506b 乘以另一 Q，藉此提供方程式 5 的 Q^3 分量。

【0058】在 I 側上，第一乘法器 504a 的輸出提供 I^2 分量。I 側上的第二乘法器 506a 相乘 I^2 分量與 Q，藉此提供方程式 5 的 $I^2 Q$ 分量。 O^3 與 $I^2 Q$ 分量分別由交疊電路

508a 與 508b 加總在一起，藉此提供方程式 5 的第三階互調修正信號。在一實施例中，I 側與 Q 側的輸出信號可分別基於輸入 V_{IM3IY} 與 V_{IM3QY} 由乘法器 510a 與 510b 獨立地縮放。

【0059】 第 6 圖為可提供 0° 的 HD3 補償信號的範例性電路的模塊圖，HD3 補償信號可用於失真補償電路中。電路 600 為第三階諧波失真電路，配置來基於上面的方程式 6（亦即， $HD3@0^\circ = I^3 - 3Q^2I$ ）而計算第三階諧波修正信號 $HD3@0^\circ$ 。

【0060】 電路 600 包括同相輸入 I（亦即， $IP2_{A2}/IM2_{A2}$ 、 $IP2_{A3}/IM2_{A3}$ 、與 $IP1_{A1}/IM1_{A1}$ ）與正交輸入 Q（亦即， $QP1_{A3}/QM1_{A3}$ 與 $QP1_{A2}/QM1_{A2}$ ）。電路 600 的元件實質上類似於電路 400 與 500 的元件，且為了簡短起見，因此將不在此重複。

【0061】 在 I 側上，第一乘法器 604a 提供 I^2 輸出， I^2 輸出由第二乘法器 606a 乘以另一 I，藉此提供方程式 6 的 I^3 分量。

【0062】 在 Q 側上，信號由 Q 側衰減器提供，Q 側衰減器提供的信號大於 I 側信號達 $3^{1/3}$ 的因數。因此，Q 側上的第一乘法器 604b 計算 $3^{1/3} Q * 3^{1/3} Q = 3^{2/3} Q^2$ 。Q 側上的第二乘法器 606b 計算 $3^{1/3} I * 3^{2/3} Q^2 = 3 I Q^2$ ，藉此提供方程式 6 的剩餘分量。因為 I^3 項與 $3 I Q^2$ 耦接至交疊電路 608a 與

608b 的相反極性，每一交疊電路 608a/608b 分別從 I^3 與 $3IQ^2$ 信號減去彼此，以用於 I 側與 Q 側。

【0063】 在一實施例中，I 側與 Q 側的輸出信號可分別基於輸入 V_{HD3IX} 與 V_{HD3QX} 由乘法器 610a 與 610b 獨立地縮放。注意到，衰減器連接（例如 M1 或 P1）在大小上大於 M2 或 P2 信號 $3^{(1/3)}$ ，使得像是 $IM1A1$ 的信號大於 $IM2A1$ 達 $3^{(1/3)}$ 倍。

【0064】 第 7 圖為可提供 90° 的 HD3 補償信號的範例性電路的模塊圖，HD3 補償信號可用於失真補償電路中。電路 700 為第三階諧波失真電路，配置來基於上面的方程式 7（亦即， $HD3@90^\circ = 3I^2Q - Q^3$ ）而計算第三階諧波修正信號 $HD3@90^\circ$ 。

【0065】 電路 700 包括同相輸入 I（亦即， $IP1A2/IM1A2$ 與 $IP1A3/IM1A3$ ）與正交輸入 Q（亦即， $QP2A3/QM2A3$ 、 $QP2A2/QM2A2$ 、 $QP2A1/QM2A1$ 、與 $QP1A1/QM1A1$ ）。電路 700 的元件實質上類似於電路 600 的元件，且為了簡短起見，因此將不在此重複。

【0066】 在 Q 側上，第一乘法器 704b 提供 Q^2 輸出， Q^2 輸出由第二乘法器 706b 乘以另一 I，藉此提供方程式 7 的 Q^3 分量。在一實施例中，正交 Q 衰減器衰減基頻正交 Q 信號，使得基頻正交 Q 信號大於已衰減的基頻正交 Q 信號達 $3^{(1/3)}$ 的因數。

【0067】 在 I 側上，信號由 I 側衰減器提供，I 側衰減器提供的信號大於 Q 側信號達 $3^{(1/3)}$ 的因數。因此，Q

側上的第一乘法器 704 a 計算 $3^{(1/3)}I * 3^{(1/3)}I = 3^{(2/3)}I^2$ 。I 側上的第二乘法器 706 a 計算 $3^{(1/3)}Q * 3^{(2/3)}I^2 = 3QI^2$ ，藉此提供方程式 7 的剩餘分量。因為 Q^3 項與 $3QI^2$ 耦接至交疊電路 708 a 與 708 b 的相反極性，每一交疊電路 708 a / 708 b 分別從 I^3 與 $3QI^2$ 信號減去彼此，以用於 I 側與 Q 側。

【0068】 在一實施例中，I 側與 Q 側的輸出信號可分別基於輸入 V_{HD3IY} 與 V_{HD3QY} 由乘法器 710 a 與 710 b 獨立地縮放。基本上，電路 700 實質上類似於電路 600，不同之處在於電路已經在 I 側與 Q 側之間翻轉。

【0069】 因此，已經顯示，第 1 圖至第 7 圖分別繪示方程式 1 至 7 的每一者的範例性實施的模塊級示意圖。在每一圖式中，命名為「 g_m 」的模塊可各自為跨導放大器，例如稍後在第 9 b 圖的上下文中所討論的那個。標記為 X 的模塊可各自為乘法器，例如稍後在第 10 b 圖的上下文中更詳細討論的那個。命名為「FOLD」的模塊可各自為電流交疊器，例如在第 8 b 圖的上下文中更詳細討論的那個。

【0070】 第 8 a 圖為電流交疊模塊的符號，且第 8 b 圖為第 8 a 圖的符號的範例示意圖。電路 800 藉由範例的方式例示可用作為第 1 圖至第 7 圖中例示的電流交疊模塊之電路。電路 800 包括左側與右側，左側與右側為互相相似的。兩個半部可視為已經匹配在一起來形成差動配置的單端電路。因此，電阻器 R1 (804 a)、電晶體 Q1

(806a)、與電流源 I_1 (808a) 可分別匹配於 R_2 (804b)、 Q_2 (806b)、與 I_2 (808b)。出現在節點 I_{INP} 與 I_{INM} 上的差動電流可交疊，並且透過節點 I_{OUTP} 與 I_{OUTM} 而輸出。例如，輸出節點 I_{OUTP} 處所提供的電流實質上類似於電晶體 Q_1 (806a) 的射極處的電流。在電路 800 的右側也是相同的情況。

【0071】 偏壓點 V_{BFOLD} 可設定為使得輸入節點（亦即， I_{INP} 與 I_{INM} ）的共模電壓不會導致前面的電晶體（亦即，分別為 Q_1 與 Q_2 ）飽和。例如，電阻器 R_1/R_2 可配置來提供從正供電軌 810（正供電軌 810 可為雙極體的 V_{CC} 、FET 的 V_{DD} 、或任何其他合適的電壓）大約 500 mV 的壓降。因此，在共模節點 V_{BFOLD} 處的電壓可低於正供電軌 810 大約 1.2 V，因為分別來自電晶體 Q_1 與 Q_2 的二極體壓降。

【0072】 第 9a 圖為跨導放大器的符號，且第 9b 圖為範例性電晶體差動對的示意圖，可使用作為第 1 圖至第 7 圖中例示的跨導放大器。在電路 900 的範例中，兩電晶體 904a 與 904b 分別在各自的射極處共享共同的節點，該節點耦接至電流源 906。在一實施例中，跨導 g_m 可等於 $I_1 / (2V_T)$ ，其中 V_T 為電晶體熱電壓。

【0073】 第 10a 圖為乘法器的符號，且第 10b 圖為範例性乘法器的示意圖，可使用作為第 1 圖至第 7 圖中例示的乘法器。電路 1000 包括第一對電晶體 1004 與 1006，第一對電晶體 1004 與 1006 在其集極處共享共同的節

點。第二對電晶體 1008 與 1010 在其射極處共享共同的節點。電晶體 1004 的集極耦接至電晶體 1010 的集極，提供 I_{OUTP} 節點。電晶體 1006 的集極耦接至電晶體 1008 的集極，提供 I_{OUTM} 節點。 V_{INP} 、 V_{INM} 處的差動電壓可變換 I_{INP} 、 I_{INM} 處的差動電流至輸出 I_{OUTP} 、 I_{OUTM} 。在一實施例中，輸出電流可由方程式 8 來提供：

$$I_{OUTP} - I_{OUTM} = (I_{INP} - I_{INM}) \tanh[(V_{INP} - V_{INM}) / (2V_T)] \quad \text{方程式 8}$$

【0074】 第 11 圖為範例性輸入衰減器與電壓緩衝器電路的示意圖，有時在本文稱為「衰減器」。電路 1100 可使用來例如衰減失真補償電路的基頻同相 I 信號。電路 1100 也可用於衰減基頻正交信號。範例性的應用將稍後例示在第 13 圖的上下文中。

【0075】 電路 1100 包括串聯連接的電阻器 R1 (1102)、R2 (1104)、R3 (1106)、R4 (1108)、與 R5 (1110)。電路 1100 也包括電晶體 Q1 (1120)、Q2 (1122)、Q3 (1124)、Q4 (1126)、Q5 (1128)、Q6 (1130)、Q7 (1132)、與 Q8 (1134)，這些電晶體各自配置作為射極跟隨器 (emitter follower)，具有各自的射極耦接至對應的電流源 (亦即，分別為 I1 (1140) 至 I8 (1154))。

【0076】 在一實施例中，電阻對 R1/R5 與 R2/R4 匹配。電阻值可調整，使得 P1、M1 節點處的電壓信號大於 P2、M2 節點處的電壓信號達 $^3\sqrt{3}$ 倍。可選擇衰減器因數 $^3\sqrt{3}$ ，以實施方程式 6 與 7 中的因數 3，因為三個信

號相乘在一起。在一實施例中，電阻 R_2 與 R_4 設定成 R_3 的值的 0.2211 倍，以獲得此 $\sqrt[3]{3}$ 因數。

【0077】 針對失真補償子模塊將產生的所欲失真範圍，可設定電阻 R_1 與 R_5 來控制信號的衰減量。匹配電晶體 Q_1 至 Q_8 以及它們的相關電流源可為電壓緩衝器，用於位移來自衰減器的電壓信號的位準至合適的偏壓點，以用於補償電路的操作。

【0078】 第12圖為可用於轉換控制電流成為控制電壓的範例性電路的示意圖。電路1200包括相互相似的左半部與右半部。兩半部可視為已經配合在一起形成電流至電壓電路的差動配置之單端電路。

【0079】 每一半部包括二極體連接式電晶體（分別為1202a與1202b）係耦接至電流源（分別為1204a與1204b）。因此，電路1200為二極體預失真電路，可用於轉換控制電流，以控制補償電路的每一輸出乘法器處的電壓。若 $I_{CP} = I_0 + I_{CD}/2$ ，且代入 $I_{CM} = I_0 - I_{CD}/2$ ，其中 $I_0 = (I_{CP} + I_{CM})/2$ ，控制電壓輸出可用控制電流輸入來寫成，如同下面的方程式9所提供的：

$$V_{CP} - V_{CM} = 2V_T \operatorname{arctanh}[I_{CD}/(2I_0)] \quad \text{方程式 9}$$

【0080】 當電路1200與第10圖的乘法器一起使用時，方程式8可修改成為：

$$I_{OUTP} - I_{OUTM} = (I_{INP} - I_{INM}) I_{CD} / (2I_0) \quad \text{方程式 10}$$

【0081】 第13圖為範例性失真補償電路的模塊圖。失真補償電路1300包括同相I衰減器1302，同相I衰減器

1302 配置來衰減基頻同相 I 信號。同相 Q 衰減器 1304 配置來衰減基頻 Q 信號。在失真補償電路 1300 的範例中，I 信號包括差動信號 IP 與 IM，且 Q 信號包括差動信號 QP 與 QM。衰減器藉由範例的方式敘述在第 11 圖的討論的上下文中。

【0082】 在各種實施例中，電路 1300 可包括由模塊 1310 至 1322 表示的一或更多個電路，模塊 1310 至 1322 係配置來接收已衰減的同相 I 信號與已衰減的基頻 Q 信號。電路 1310 至 1322 的每一者係配置來分別實施上面的方程式 1 至 7 的功能。

【0083】 例如，電路 1310 為第二階互調電路，配置來基於 $IM2 = I^2 + Q^2$ 而計算第二階互調修正信號 IM2。

【0084】 電路 1312 為第二階諧波失真電路，配置來基於 $HD2@0^\circ = I^2 - Q^2$ 而計算第二階諧波修正信號 HD2@0°。

【0085】 電路 1314 為第二階諧波失真電路，配置來基於 $HD2@90^\circ = 2IQ$ 而計算第二階諧波修正信號 HD2@90°。

【0086】 電路 1316 為第三階互調電路，配置來基於 $IM3@0^\circ = I^3 + Q^2I$ 而計算第三階互調修正信號 IM3@0°。

【0087】 電路 1318 為第三階互調電路，配置來基於 $IM3@90^\circ = I^2Q + Q^3$ 而計算第三階互調修正信號 IM3@90°。

【0088】 電路 1320 為第三階諧波失真電路，配置來基於 $HD3@0^\circ = I^3 - 3Q^2I$ 而計算第三階諧波修正信號 HD3@0°。

【0089】 電路1322為第三階諧波失真電路，配置來基於 $HD3@90^\circ = 3I^2Q - Q^3$ 而計算第三階諧波修正信號 $HD3@90^\circ$ 。

【0090】 失真補償電路1300係配置成使用計算電路1310至1322的至少一者的結果，來產生I失真補償信號（由差動信號IP/IM表示）於第一輸出處，並且產生Q失真補償信號（由差動信號QP/QM表示）於第二輸出處。

【0091】 利用失真補償電路1300的以上說明，可用於提供本文所討論的失真補償電路與技術的許多實際實施的一些。為此目的，第14圖為模塊圖，例示使用失真補償電路1402來線性化解調電路1400。在一實施例中，失真補償模塊1402為第13圖中所示的電路。每一 R_{LOAD} （亦即，1410a/b與1412a/b）可為負載電阻。每一圈圍的「X」可為乘法器電路（例如，1420a與1420b），例如第10b圖中例示的那個。每一跨導單元（例如，1430a與1430b）可為類似於第9b圖的跨導電路。

【0092】 第15圖為模塊圖，例示使用失真補償電路1502來線性化放大器1500。在一實施例中，失真補償模塊1502為第13圖中例示的電路。放大器1500包括放大器1530a與1530b，放大器1530a與1530b可各自為差動線性放大器。每一 R_{LOAD} （亦即，1510a/b與1512a/b）可為負載電阻。

【0093】 第16圖為典型的失真 v_s 差動控制電流 I_{CD} 的曲線圖。控制電流 I_{CD} 可檢視第12圖得到較佳的理解，其中 I_{CD} 代表 V_{CP} 與 V_{CM} 之間的差動電流。藉由範例的方式，第16圖例示一個失真分量（例如， $IM2$ 、 $HD2$ 、 $IM3$ 、與 $HD3$ ）相對於對應的差動控制電流 I_{CD} （如同第12圖中）之典型響應。因此，第16圖例示在已計算出的 I_{CD} ，有失真最有效地減少的點。

【0094】 已經討論的元件、步驟、特徵、目的、益處與優點僅為例示性的。它們以及關於它們的討論並不打算以任何方式限制保護的範圍。許多其他的實施例也可設想到。這些包括具有較少的、額外的、及/或不同的元件、步驟、特徵、目的、益處及/或優點之實施例。這些也包括其中元件及/或步驟有不同的配置及/或順序之實施例。

【0095】 例如，本文所討論的任何信號可縮放、緩衝、縮放且緩衝、轉換為另一種模式（例如，電壓、電流、電荷、時間等），或者轉換為另一種狀態（例如，從 $HIGH$ 至 LOW 以及從 LOW 至 $HIGH$ ），而不實質上改變根本的控制方法。另外，較高階的失真乘積可藉由此相同的方法來補償。使用較多個乘法器及/或不同的衰減因數可用來計算較高階的失真（例如， $IM5$ 、 $HD4$ 、 $HD5$ 等）的較複雜方程式的結果。

【0096】 在一範例中，第9圖至第12圖的 NPN 電晶體可由 $NMOS$ 電晶體取代，且第8圖的 PNP 電晶體可用

P M O S 電 晶 體 取 代 。 在 其 他 實 施 例 中 ， 電 路 可 重 新 配 置 成 使 用 P N P 電 晶 體 來 取 代 N P N 電 晶 體 （ 以 及 使 用 P M O S 電 晶 體 來 取 代 N M O S ） ， 同 時 仍 符 合 本 文 所 揭 示 的 技 術 內 容 的 原 理 。

【 0 0 9 7 】 更 進 一 步 地 ， 第 8 圖 至 第 1 0 圖 所 示 的 電 路 可 使 其 基 本 功 能 以 多 種 方 式 實 施 或 改 良 。 例 如 ， 第 9 圖 的 跨 導 可 藉 由 使 用 射 極 衰 退 電 阻 而 變 得 更 線 性 。 若 輸 入 信 號 較 大 ， 這 會 是 所 欲 的 ， 因 為 選 擇 較 小 的 衰 減 。 預 失 真 電 路 （ 例 如 ， 第 1 2 圖 所 示 的 ） 可 使 用 在 來 自 衰 減 器 的 乘 法 器 輸 入 處 ， 以 獲 得 放 大 輸 入 信 號 的 較 線 性 響 應 。

【 0 0 9 8 】 雖 然 本 文 所 討 論 的 「 負 載 」 係 例 示 為 電 阻 器 ， 包 括 電 阻 的 其 他 類 型 的 裝 置 （ 包 括 雙 極 體 與 M O S 裝 置 ） 也 可 設 想 到 。 另 外 ， 本 文 的 電 路 可 重 新 配 置 成 使 用 電 流 汲 取 （ c u r r e n t s i n k ） 來 取 代 電 流 源 。 因 此 ， 所 打 算 的 是 ， 本 發 明 僅 由 所 附 申 請 專 利 範 圍 來 限 制 。

【 0 0 9 9 】 除 非 另 有 說 明 ， 否 則 本 說 明 書 中 提 出 的 所 有 測 量 、 值 、 比 率 、 位 置 、 大 小 、 尺 寸 、 與 其 他 規 格 都 為 近 似 的 ， 而 非 精 確 的 。 它 們 的 目 的 為 具 有 合 理 的 範 圍 ， 以 與 它 們 相 關 的 功 能 一 致 ， 並 且 與 它 們 所 屬 的 領 域 的 習 慣 一 致 。

【 0 1 0 0 】 除 了 上 面 剛 剛 陳 述 的 ， 並 未 陳 述 或 例 示 的 東 西 係 打 算 或 應 該 解 釋 為 奉 獻 任 何 元 件 、 步 驟 、 特 徵 、 目 的 、 益 處 、 優 點 、 或 均 等 物 給 大 眾 ， 無 論 是 否 在 申 請 專 利 範 圍 中 有 記 載 。

【0101】 在此揭示案中有引用的所有文章、專利、專利申請案、與其他出版物都以引用之方式併入本文。

【0102】 將理解到，本文所使用的用語與措詞具有通常的含義，如同此種用語與措詞相關於其對應的調查與研究的個別區域之含義一致，除非特定的含義在本文有另外提出。關係用語（例如，「第一」與「第二」與類似者）可單獨使用，以區分一實體或動作於另一實體或動作，而不必然要求或暗示它們之間的任何實際的關係或順序。用語「包括」與其任何其他變型在說明書或申請專利範圍書中相關於一列表的元件使用時係打算表示該列表並非排他性的，且可包括其他的元件。類似地，有「一」在前的元件在沒有進一步的限制之下並不排除相同類型的額外元件的存在。

【0103】 本揭示案的摘要係提供來允許讀者快速地確定技術揭示內容的本質。摘要的提交有理解到，摘要將不會用來解釋或限制申請專利範圍的範圍或含義。另外，在前面的詳細說明中，可看出，為了合理化本揭示案的目的，在各種實施例中將各種特徵群組在一起。這種揭示方法不應解釋為反映出此意圖：所主張的實施例需要多於每一申請專利範圍中明確記載的特徵。而是，如同以下的申請專利範圍所反映的，發明的技術內容在於少於單一揭示實施例的所有特徵。因此，下面的申請專利範圍據此併入詳細說明中，其中每一申請專利範圍本身作為單獨主張的技術內容。

【符號說明】

【 0 1 0 4 】

1 0 0 電 路

1 0 2 a 跨 導 模 塊

1 0 4 a 、 1 0 4 b 乘 法 器

1 0 6 a 交 疊 電 路

1 0 8 a 、 1 0 8 b 輸 出 乘 法 器

2 0 0 電 路

2 0 4 a 、 2 0 4 b 乘 法 器

2 0 6 a 、 2 0 6 b 交 疊 電 路

2 0 8 a 、 2 0 8 b 乘 法 器

3 0 0 電 路

3 0 4 a 、 3 0 4 b 乘 法 器

3 0 6 a 、 3 0 6 b 交 疊 電 路

3 0 8 a 、 3 0 8 b 乘 法 器

4 0 0 電 路

4 0 2 a 跨 導 模 塊

4 0 4 a 、 4 0 4 b 第 一 乘 法 器

4 0 6 a 、 4 0 6 b 第 二 乘 法 器

4 0 8 a 、 4 0 8 b 交 疊 電 路

4 1 0 a 、 4 1 0 b 輸 出 乘 法 器

5 0 0 電 路

5 0 4 a 、 5 0 4 b 第 一 乘 法 器

5 0 6 a 、 5 0 6 b 第 二 乘 法 器

5 0 8 a 、 5 0 8 b 交 疊 電 路

5 1 0 a 、 5 1 0 b 乘 法 器

6 0 0 電 路

6 0 4 a 第 一 乘 法 器

6 0 6 a 第 二 乘 法 器

6 0 8 a 、 6 0 8 b 交 疊 電 路

6 1 0 a 、 6 1 0 b 乘 法 器

7 0 0 電 路

7 0 4 a 、 7 0 4 b 第 一 乘 法 器

7 0 6 a 、 7 0 6 b 第 二 乘 法 器

7 0 8 a 、 7 0 8 b 交 疊 電 路

7 1 0 a 、 7 1 0 b 乘 法 器

8 0 0 電 路

8 0 4 電 阻 器 R 1

8 0 4 b R 2

8 0 6 a 電 晶 體 Q 1

8 0 6 b Q 2

8 0 8 a 電 流 源 I 1

8 0 8 b I 2

8 1 0 正 供 電 軌

9 0 0 電 路

9 0 4 a 、 9 0 4 b 電 晶 體

9 0 6 電 流 源

1 0 0 0 電 路

1 0 0 4 、 1 0 0 6 第一對電晶體

1 0 0 8 、 1 0 1 0 第二對電晶體

1 1 0 0 電路

1 1 0 2 電阻器 R 1

1 1 0 4 R 2

1 1 0 6 R 3

1 1 0 8 R 4

1 1 1 0 R 5

1 1 2 0 電晶體 Q 1

1 1 2 2 Q 2

1 1 2 4 Q 3

1 1 2 6 Q 4

1 1 2 8 Q 5

1 1 3 0 Q 6

1 1 3 2 Q 7

1 1 3 4 Q 8

1 1 4 0 電流源 I 1

1 1 5 4 電流源 I 8

1 2 0 0 電路

1 2 0 2 a 、 1 2 0 2 b 電晶體

1 2 0 4 a 、 1 2 0 4 b 電流源

1 3 0 0 失真補償電路

1 3 0 2 同相 I 衰減器

1 3 0 4 同相 Q 衰減器

1 3 1 0 ~ 1 3 2 2 電 路

1 4 0 0 解 調 電 路

1 4 0 2 失 真 補 償 電 路

1 4 1 0 a / b 、 1 4 1 2 a / b 負 載 電 阻 ($R_{L O A D}$)

1 4 2 0 a 、 1 4 2 0 b 乘 法 器 電 路

1 4 3 0 a 、 1 4 3 0 b 跨 導 單 元

1 5 0 0 放 大 器

1 5 0 2 失 真 補 償 電 路

1 5 1 0 a / b 、 1 5 1 2 a / b 負 載 電 阻 ($R_{L O A D}$)

1 5 3 0 a 、 1 5 3 0 b 放 大 器

【生物材料寄存】

【 0 1 0 5 】 國內寄存資訊(請依寄存機構、日期、號碼順序註記)

無

【 0 1 0 6 】 國外寄存資訊(請依寄存國家、機構、日期、號碼順序註記)

無

【序列表】(請換頁單獨記載)

無

【發明申請專利範圍】

【第 1 項】 一種類比失真補償電路，該類比失真補償電路係配置來補償一基頻同相（I）信號中的一失真以及一對應的基頻正交（Q）信號中的一失真，該類比失真補償電路包括：

一同相 I 衰減器，該同相 I 衰減器係配置來衰減該基頻同相 I 信號；

一正交 Q 衰減器，該正交 Q 衰減器係配置來衰減該基頻 Q 信號；及

下述計算電路的至少一者，該等下述計算電路的至少一者係配置來接收該衰減的同相 I 信號與該衰減的基頻 Q 信號並且基於所接收的衰減 I 與 Q 信號來執行計算：

（i） 一第二階互調電路，該第二階互調電路係配置來基於 $IM2 = I^2 + Q^2$ 而計算一第二階互調修正信號 IM2；

（ii） 一第二階諧波失真電路，該第二階諧波失真電路係配置來基於 $HD2@0^\circ = I^2 - Q^2$ 而計算一第二階諧波修正信號 HD2@0⁰；

（iii） 一第二階諧波失真電路，該第二階諧波失真電路係配置來基於 $HD2@90^\circ = 2IQ$ 而計算一第二階諧波修正信號 HD2@90⁰；

- (iv) 一第三階互調電路，該第三階互調電路係配置來基於 $IM3@0^\circ = I^3 + Q^2I$ 而計算一第三階互調修正信號 $IM3@0^\circ$ ；
- (v) 一第三階互調電路，該第三階互調電路係配置來基於 $IM3@90^\circ = I^2Q + Q^3$ 而計算一第三階互調修正信號 $IM3@90^\circ$ ；
- (vi) 一第三階諧波失真電路，該第三階諧波失真電路係配置來基於 $HD3@0^\circ = I^3 - 3Q^2I$ 而計算一第三階諧波修正信號 $HD3@0^\circ$ ；及
- (vii) 一第三階諧波失真電路，該第三階諧波失真電路係配置來基於 $HD3@90^\circ = 3I^2Q - Q^3$ 而計算一第三階諧波修正信號 $HD3@90^\circ$ ；

其中該類比失真補償電路係配置成使用該等計算電路的至少一者的一結果，來產生一 I 失真補償信號於一第一輸出處並且產生一 Q 失真補償信號於一第二輸出處。

【第2項】 如請求項 1 所述之類比失真補償電路，其中該失真補償電路係配置成使用複數個計算電路的一結果，來產生該 I 失真補償信號於該第一輸出處並且產生該 Q 失真補償信號於該第二輸出處。

【第3項】 如請求項 1 所述之類比失真補償電路，其中該失真補償電路係配置成實質上使用所有的計算電

路的一結果，來產生該 I 失真補償信號於該第一輸出處並且產生該 Q 失真補償信號於該第二輸出處。

【第4項】 如請求項 1 所述之類比失真補償電路，進一步包括一縮放電路，該縮放電路耦接於該等至少一計算電路的每一者的一輸出，其中該等至少一計算電路的每一者的該修正信號由該縮放電路獨立地縮放。

【第5項】 如請求項 1 所述之類比失真補償電路，其中該失真補償電路係配置來處理差動 I 與 Q 信號。

【第6項】 如請求項 1 所述之類比失真補償電路，其中配置來計算該第二階互調修正信號 $IM2$ 的該第二階互調電路包括：

一 I 側，該 I 側包括：

一第一跨導電路，該第一跨導電路耦接於一第一乘法器的一輸入；及

一第一交疊電路，該第一交疊電路耦接於該第一乘法器的一輸出與一第二乘法器的一輸入之間，

其中該 $IM2$ 信號的一 I^2 分量提供於該第一乘法器的該輸出處；及

一 Q 側，該 Q 側包括：

一第三跨導電路，該第三跨導電路耦接於一第三乘法器；及

一第二交疊電路，該第二交疊電路耦接於該第三

乘法器與一第四乘法器之間；

其中該 IM2 信號的一 Q^2 分量提供於該第三乘法器的該輸出處，

其中該第一交疊電路係配置來相加該第一乘法器的該輸出處的該 I^2 分量與該第三乘法器的該輸出處的該 Q^2 分量，以提供該 IM2 信號的一 $I^2 + Q^2$ 分量給該 I 側，及

其中該第二交疊電路係配置來相加該第一乘法器的該輸出處的該 I^2 分量與該第三乘法器的該輸出處的該 Q^2 分量，以提供該 IM2 信號的一 $I^2 + Q^2$ 分量給該 Q 側。

【第 7 項】 如請求項 1 所述之類比失真補償電路，其中配置來計算一第二階諧波修正信號 $HD2 @ 0^0$ 的該第二階諧波失真電路包括：

一 I 側，該 I 側包括：

一第一跨導電路，該第一跨導電路耦接於一第一乘法器的一輸入；及

一第一交疊電路，該第一交疊電路耦接於該第一乘法器的一輸出與一第二乘法器的一輸入之間，

其中該 $HD2 @ 0^0$ 信號的一 I^2 分量提供於該第一乘法器的該輸出處；及

一 Q 側，該 Q 側包括：

一第二跨導電路，該第二跨導電路耦接於一第三乘法器；及

一第二交疊電路，該第二交疊電路耦接於該第三乘法器與一第四乘法器之間；

其中該 $HD2 @ 0^0$ 信號的一 Q^2 分量提供於該第三乘法器的一輸出處，

其中該第一交疊電路係配置來從該第一乘法器的該輸出處的該 I^2 分量減去該第三乘法器的該輸出處的該 Q^2 分量，以提供該 $HD2 @ 0^0$ 信號的一 $I^2 - Q^2$ 分量給該 I 側，及

其中該第二交疊電路係配置來從該第一乘法器的該輸出處的該 I^2 分量減去該第三乘法器的該輸出處的該 Q^2 分量，以提供該 $HD2 @ 0^0$ 信號的一 $I^2 - Q^2$ 分量給該 Q 側。

【第8項】 如請求項 1 所述之類比失真補償電路，其中配置來計算該第二階諧波修正信號 $HD2 @ 90^0$ 的該第二階諧波失真電路包括：

一 I 側，該 I 側包括：

一第一跨導電路，該第一跨導電路耦接於一第一乘法器的一輸入；及

一第一交疊電路，該第一交疊電路耦接於該第一乘法器的一輸出與一第二乘法器的一輸入之間，

其中該 $HD2 @ 90^0$ 信號的一第一 IQ 分量提供於該第一乘法器的該輸出處；及

一 Q 側，該 Q 側包括：

一第二跨導電路，該第二跨導電路耦接於一第三乘法器的一輸入；及

一第二交疊電路，該第二交疊電路耦接於該第三乘法器的一輸出與一第四乘法器的一輸入之間；

其中該 $HD2 @ 90^0$ 信號的一第二 IQ 分量提供於該第三乘法器的該輸出處；及

其中該第一交疊電路係配置來相加該第一乘法器的該輸出處的該第一 IQ 分量與該第三乘法器的該輸出處的該第二 IQ 分量，以提供該 $HD2 @ 90^0$ 信號的一 2IQ 分量給該 I 側，及

其中該第二交疊電路係配置來相加該第一乘法器的該輸出處的該第一 IQ 分量與該第三乘法器的該輸出處的該第二 IQ 分量，以提供該 $HD2 @ 90^0$ 信號的一 2IQ 分量於該 Q 側處。

【第9項】如請求項 1 所述之類比失真補償電路，其中配置來計算該第三階互調修正信號 $IM3 @ 0^0$ 的該第三階互調電路包括：

一 I 側，該 I 側包括：

一第一跨導電路，該第一跨導電路耦接於一第一

乘法器的一輸入；

一第二乘法器，該第二乘法器耦接於該第一乘法器的一輸出；

一第一交疊電路，該第一交疊電路耦接於該第二乘法器的一輸出與一第三乘法器的一輸入之間，

其中該 $IM3 @ 0^0$ 信號的一 I^3 分量提供於該第二乘法器的該輸出處；及

一 Q 側，該 Q 側包括：

一第二跨導電路，該第二跨導電路耦接於一第四乘法器；

一第五乘法器，該第五乘法器耦接於該第四乘法器的一輸出；

一第二交疊電路，該第二交疊電路耦接於該第五乘法器的一輸出與一第六乘法器的一輸入之間；

其中該 $IM3 @ 0^0$ 信號的一 $Q^2 I$ 分量提供於該第五乘法器的該輸出處；及

其中該第一交疊電路係配置來相加該第二乘法器的該輸出處的該 I^3 分量與該第五乘法器的該輸出處的該 $Q^2 I$ 分量，以提供該 $IM3 @ 0^0$ 信號的一 $I^3 + Q^2 I$ 分量給該 I 側，及

其中該第二交疊電路係配置來相加該第二乘法器的該輸出處的該 I^3 分量與該第五乘法器的該輸出處

的該 $Q^2 I$ 分量，以提供該 $IM3 @ 0^0$ 信號的一 $I^3 + Q^2 I$ 分量給該 Q 側。

【第 10 項】 如請求項 1 所述之類比失真補償電路，其中配置來計算一第三階互調修正信號 $IM3 @ 90^0$ 的該第三階互調電路包括：

一 I 側，該 I 側包括：

一第一跨導電路，該第一跨導電路耦接於一第一乘法器的一輸入；

一第二乘法器，該第二乘法器耦接於該第一乘法器的一輸出；

一第一交疊電路，該第一交疊電路耦接於該第二乘法器的一輸出與一第三乘法器的一輸入之間，

其中該 $IM3 @ 90^0$ 信號的一 $I^2 Q$ 分量提供於該第二乘法器的該輸出處；及

一 Q 側，該 Q 側包括：

一第二跨導電路，該第二跨導電路耦接於一第四乘法器；及

一第五乘法器，該第五乘法器耦接於該第四乘法器的一輸出；

一第二交疊電路，該第二交疊電路耦接於該第五乘法器的一輸出與該第六乘法器的一輸入之間；

其中該 $IM3 @ 90^0$ 信號的一 Q^3 分量提供於該第

五乘法器的該輸出處；及

其中該第一交疊電路係配置來相加該第二乘法器的該輸出處的該 I^2Q 分量與該第五乘法器的該輸出處的該 Q^3 分量，以提供該 $IM3 @ 90^0$ 信號的一 $I^2Q + Q^3$ 分量給該 I 側，及

其中該第二交疊電路係配置來相加該第二乘法器的該輸出處的該 Q^3 分量與該第五乘法器的該輸出處的該 I^2Q 分量，以提供該 $IM3 @ 90^0$ 信號的一 $I^2Q + Q^3$ 分量給該 Q 側。

【第 11 項】 如請求項 1 所述之類比失真補償電路，其中配置來計算一第三階諧波修正信號 $HD3 @ 0^0$ 的該第三階諧波失真電路包括：

一 I 側，該 I 側包括：

一第一跨導電路，該第一跨導電路耦接於一第一乘法器的一輸入；

一第二乘法器，該第二乘法器耦接於該第一乘法器的一輸出；

一第一交疊電路，該第一交疊電路耦接於該第二乘法器的一輸出與一第三乘法器的一輸入之間，

其中該 $HD3 @ 0^0$ 信號的一 I^3 分量提供於該第二乘法器的該輸出處；及

一 Q 側，該 Q 側包括：

一第二跨導電路，該第二跨導電路耦接於一第四乘法器的一輸入；

一第五乘法器，該第五乘法器耦接於該第四乘法器的一輸出；

一第二交疊電路，該第二交疊電路耦接於該第五乘法器的一輸出與該第六乘法器的一輸入之間；

其中該 $HD3 @ 0^0$ 信號的一 $3Q^2I$ 分量提供於該第五乘法器的該輸出處，及

其中該第一交疊電路係配置來從該第二乘法器的該輸出處的該 I^3 分量減去該第五乘法器的該輸出處的該 $3Q^2I$ 分量，以提供該 $HD3 @ 0^0$ 信號的一 $I^3 - 3Q^2I$ 分量給該 I 側，及

其中該第二交疊電路係配置來從該第二乘法器的該輸出處的該 I^3 分量減去該第五乘法器的該輸出處的該 $3Q^2I$ 分量，以提供該 $HD3 @ 0^0$ 信號的一 $I^3 - 3Q^2I$ 分量給該 Q 側。

【第12項】 如請求項 11 所述之類比失真補償電路，其中該第四乘法器係配置來提供一 $3^{(2/3)}Q^2$ 分量於其輸出處，該 $3^{(2/3)}Q^2$ 分量由該第四乘法器使用，以提供該 $HD3 @ 0^0$ 信號的該 $3Q^2I$ 分量給該 Q 側。

【第13項】 如請求項 11 所述之類比失真補償電路，

其中該同相 I 衰減器衰減該基頻同相 I 信號，使得該基頻同相 I 信號大於該已衰減的基頻同相 I 信號達 $3^{1/3}$ 的因數。

【第 14 項】 如請求項 11 所述之類比失真補償電路，其中該正交 Q 衰減器衰減該基頻正交 Q 信號，使得該基頻正交 Q 信號大於該已衰減的基頻同相 I 信號達 $3^{1/3}$ 的因數。

【第 15 項】 如請求項 1 所述之類比失真補償電路，其中配置來計算一第三階諧波修正信號 $HD3 @ 90^\circ$ 的該第三階諧波失真電路包括：

一 I 側，該 I 側包括：

一第一跨導電路，該第一跨導電路耦接於一第一乘法器的一輸入；

一第二乘法器，該第二乘法器耦接於該第一乘法器的一輸出；

一第一交疊電路，該第一交疊電路耦接於該第二乘法器的一輸出與一第三乘法器的一輸入之間，

其中該 $HD3 @ 90^\circ$ 信號的一 $3I^2Q$ 分量提供於該第二乘法器的該輸出處；及

一 Q 側，該 Q 側包括：

一第二跨導電路，該第二跨導電路耦接於一第四乘法器的一輸入；

一第五乘法器，該第五乘法器耦接於該第四乘法器的該輸出；

一第二交疊電路，該第二交疊電路耦接於該第五乘法器的一輸出與該第六乘法器的一輸入之間；

其中該 $HD3 @ 90^0$ 信號的一 Q^3 分量提供於該第五乘法器的該輸出處，及

其中該第一交疊電路係配置來從該第二乘法器的該輸出處的該 $3I^2Q$ 分量減去該第五乘法器的該輸出處的該 Q^3 分量，以提供該 $HD3 @ 90^0$ 信號的一 $3I^2Q - Q^3$ 分量給該 I 側，及

其中該第二交疊電路係配置來從該第二乘法器的該輸出處的該 $3I^2Q$ 分量減去該第五乘法器的該輸出處的該 Q^3 分量，以提供該 $HD3 @ 90^0$ 信號的一 $3I^2Q - Q^3$ 分量給該 Q 側。

【第 16 項】 如請求項 15 所述之類比失真補償電路，其中該同相 I 衰減器衰減該基頻同相 I 信號，使得該基頻同相 I 信號大於該已衰減的基頻正交 Q 信號達 $3^{1/3}$ 的因數。

【第 17 項】 如請求項 15 所述之類比失真補償電路，其中該正交 Q 衰減器衰減該基頻正交 Q 信號，使得該基頻正交 Q 信號大於該已衰減的基頻正交 Q 信號達 $3^{1/3}$ 的因數。

【第 18 項】 一種方法，用於補償一類比失真補償電路中的一基頻同相（I）信號中的一失真以及一對應的基頻正交（Q）信號中的一失真，該方法包括下述步驟：

衰減該基頻同相 I 信號；

衰減該基頻 Q 信號；

基於該等衰減的 I 與 Q 信號來執行下述計算的至少一者：

（i） 基於 $IM2 = I^2 + Q^2$ 而計算一第二階互調修正信號 IM 2；

（ii） 基於 $HD2@0^\circ = I^2 - Q^2$ 而計算一第二階諧波修正信號 HD 2 @ 0⁰；

（iii） 基於 $HD2@90^\circ = 2IQ$ 而計算一第二階諧波修正信號 HD 2 @ 90⁰；

（iv） 基於 $IM3@0^\circ = I^3 + Q^2I$ 而計算一第三階互調修正信號 IM 3 @ 0⁰；

（v） 基於 $IM3@90^\circ = I^2Q + Q^3$ 而計算一第三階互調修正信號 IM 3 @ 90⁰；

（vi） 基於 $HD3@0^\circ = I^3 - 3Q^2I$ 而計算一第三階諧波修正信號 HD 3 @ 0⁰；及

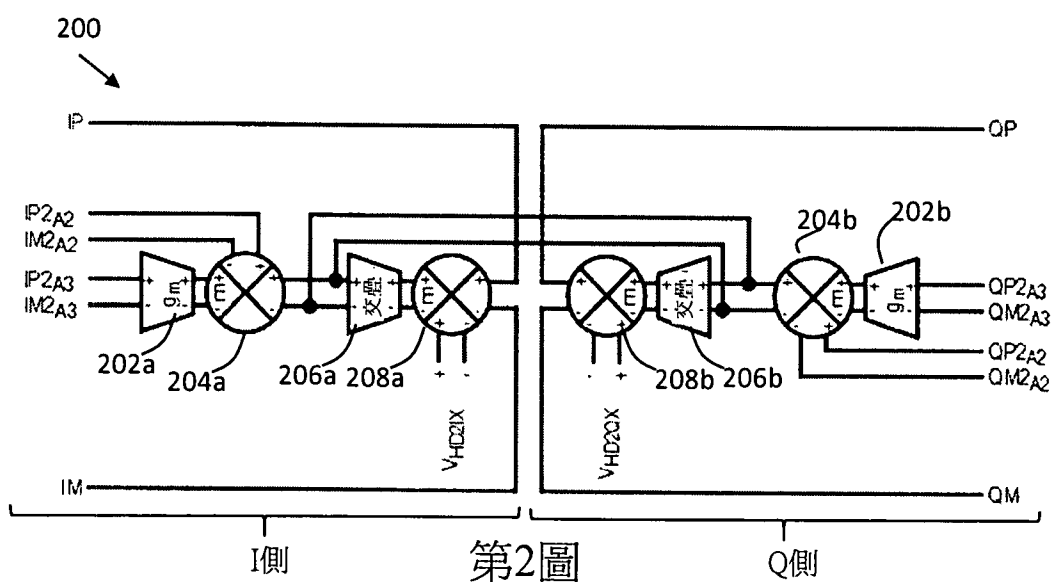
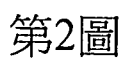
（vii） 基於 $HD3@90^\circ = 3I^2Q - Q^3$ 而計算一第三階諧波修正信號 HD 3 @ 90⁰；及

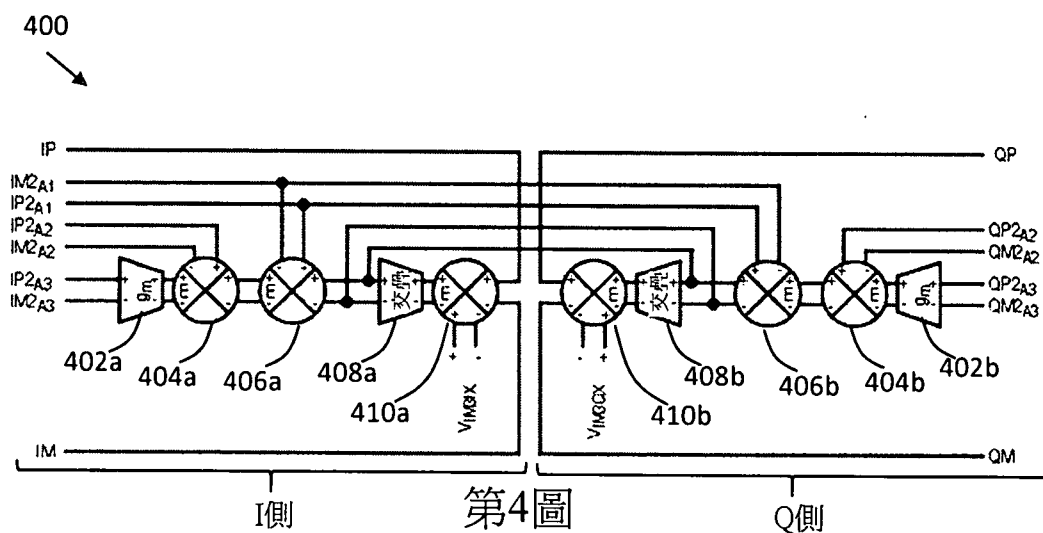
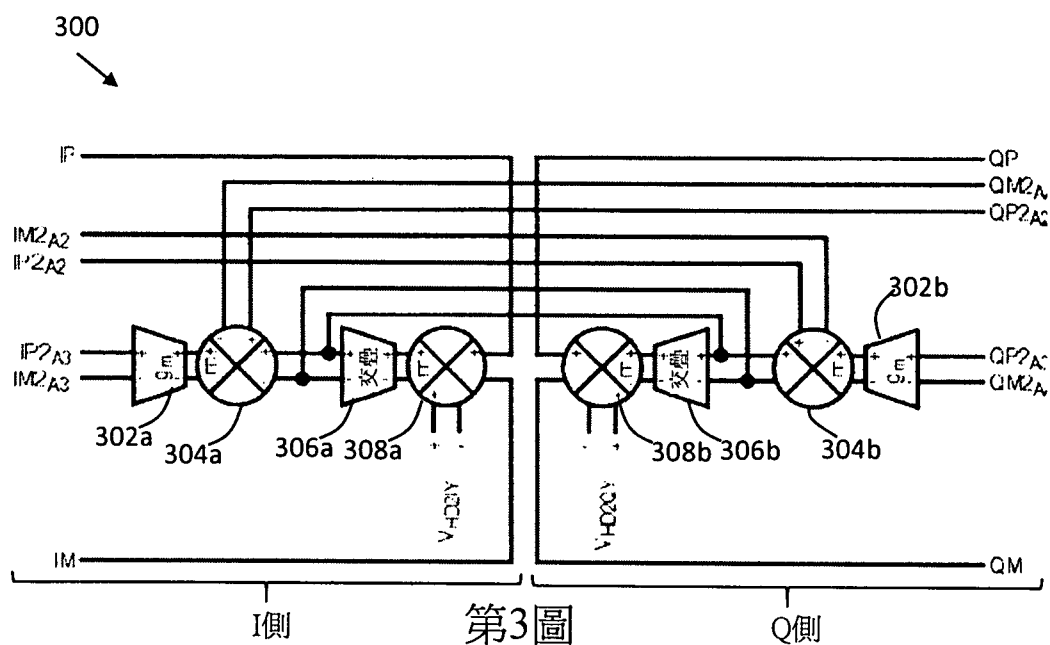
使用該等至少一計算的至少一者的該結果，來產生一類比 I 失真補償信號於該信號失真補償電路的一第一輸出處並且產生一類比 Q 失真補償信號於該信號失真補償電路的一第二輸出處。

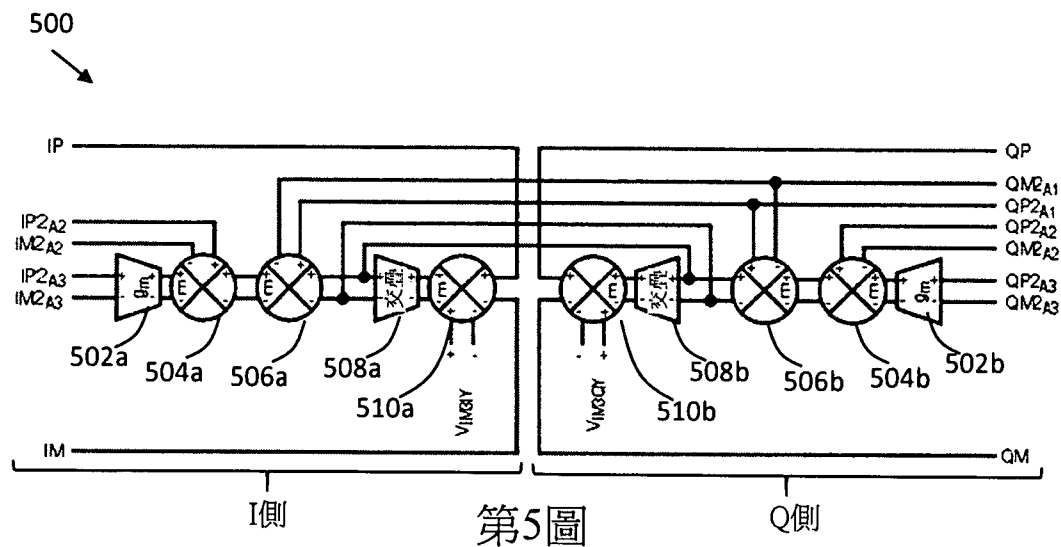
【第 19 項】 如請求項 18 所述之方法，進一步包括下述步驟：使用複數個計算的該結果，來產生該 I 失真補償信號於該信號失真補償電路的該第一輸出處並且產生該 Q 失真補償信號於該信號失真補償電路的該第二輸出處。

【第 20 項】 如請求項 18 所述之方法，進一步包括下述步驟：使用所有的計算的該結果，來產生該 I 失真補償信號於該信號失真補償電路的該第一輸出處並且產生該 Q 失真補償信號於該信號失真補償電路的該第二輸出處。

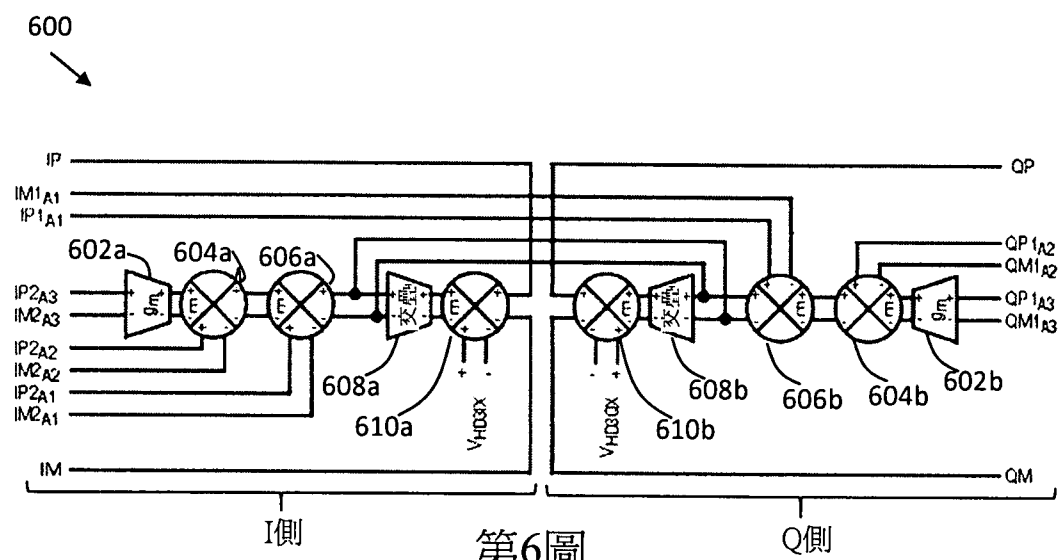
第1圖



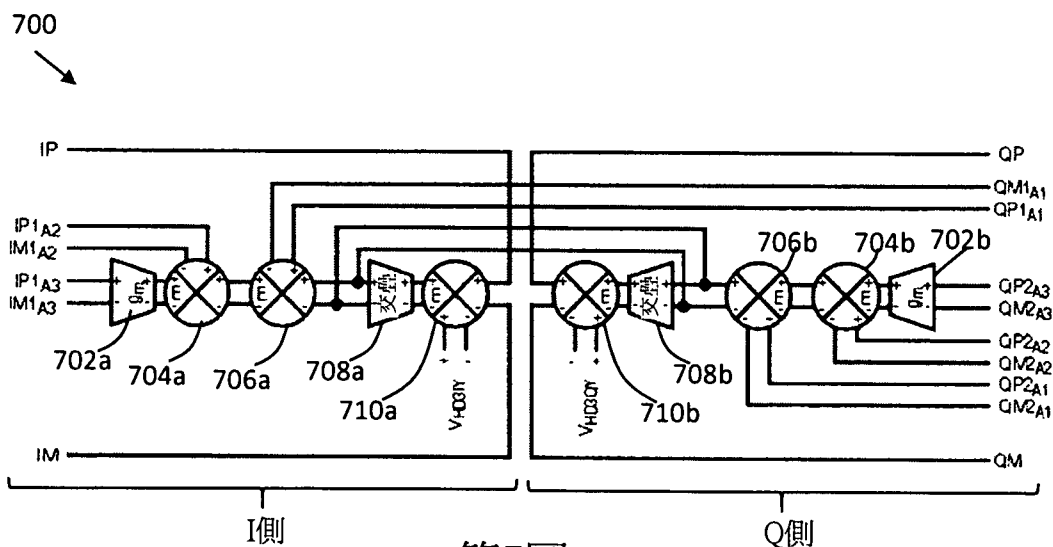




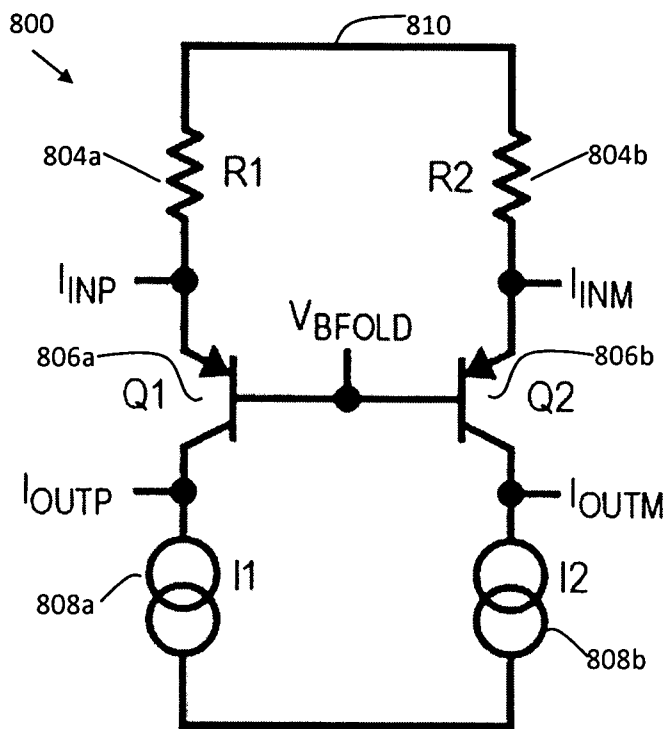
第5圖



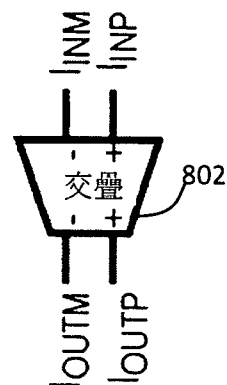
第6圖



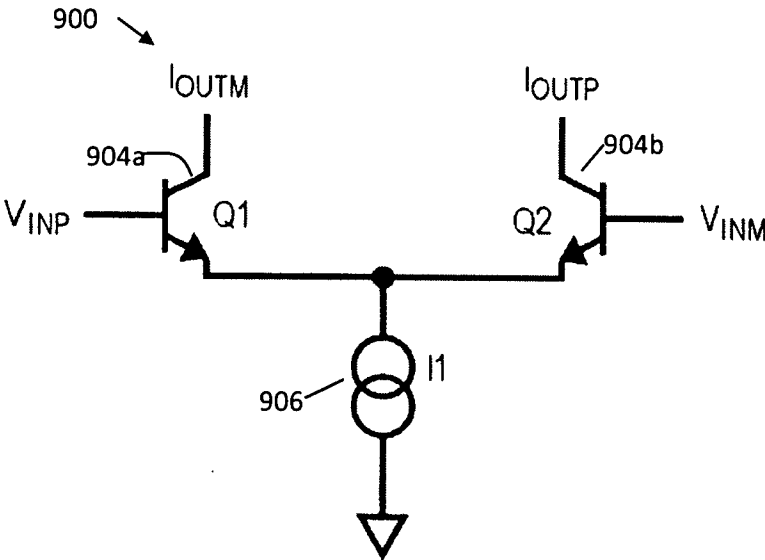
第7圖



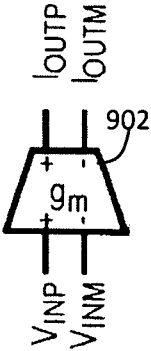
第8b圖



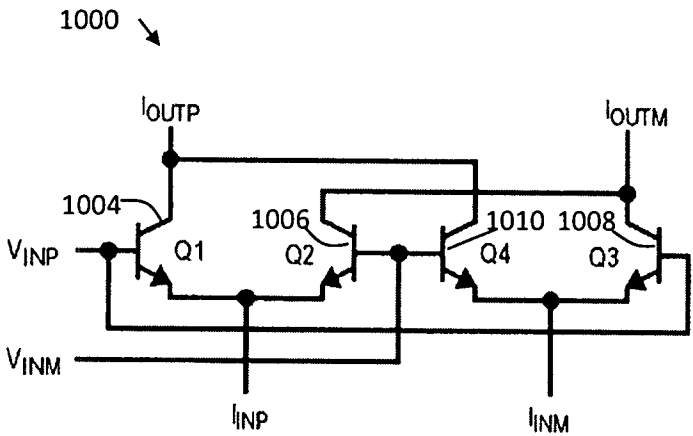
第8a圖



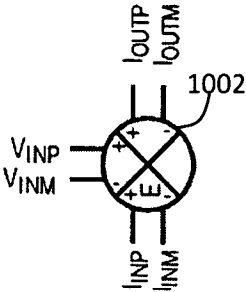
第9b圖



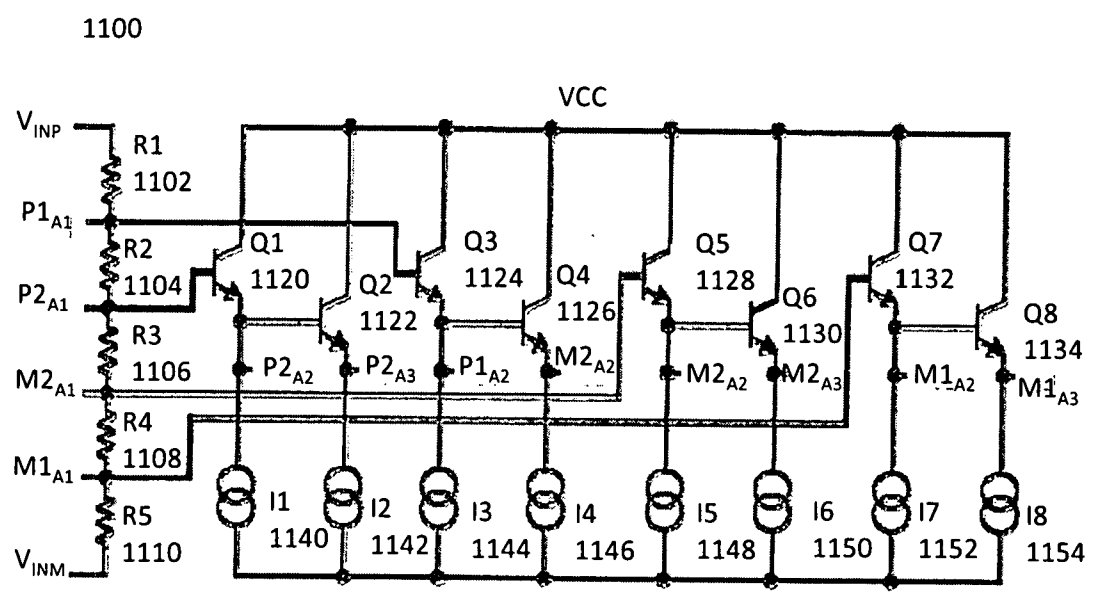
第9a圖



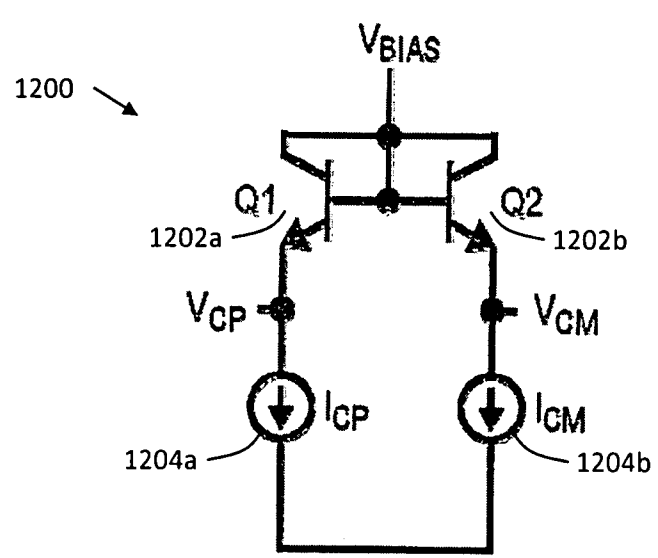
第10b圖



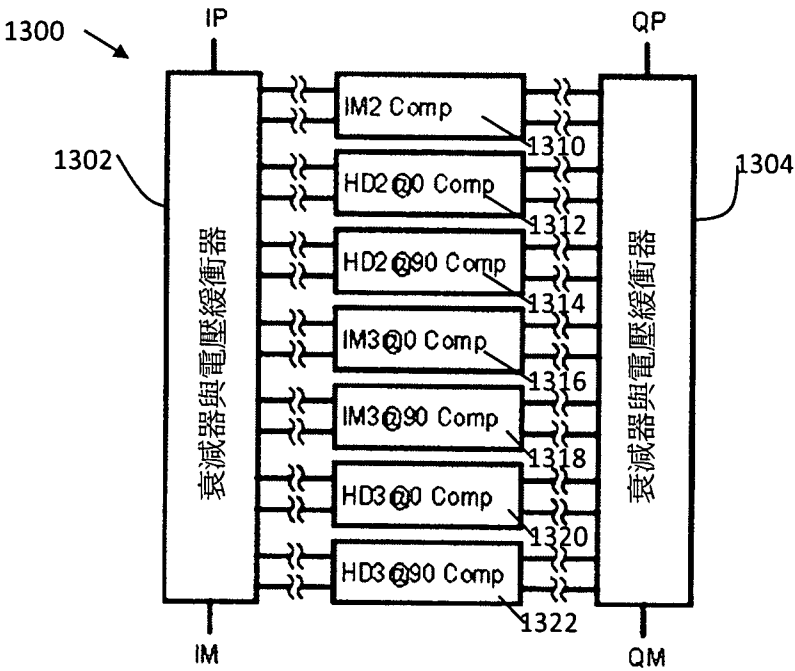
第10a圖



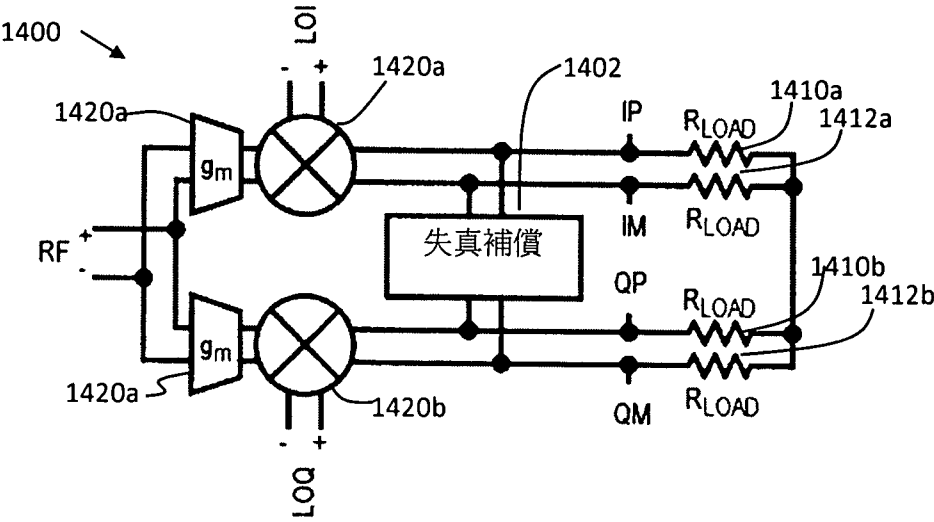
第11圖



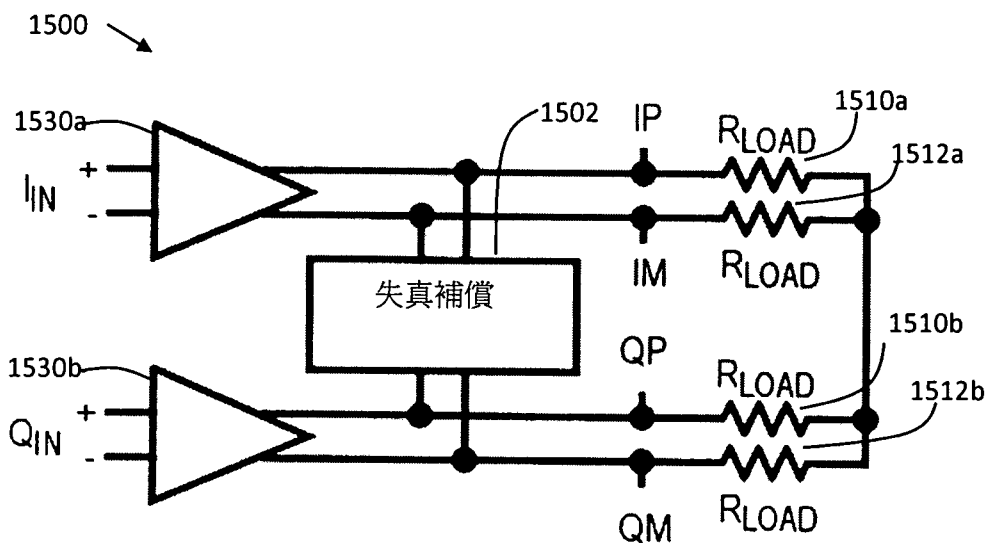
第12圖



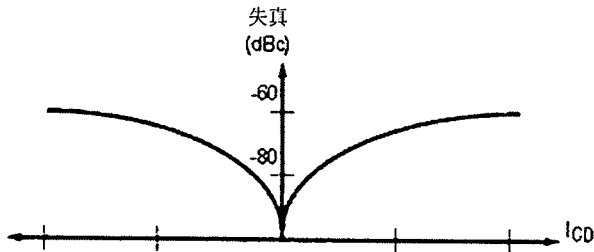
第13圖



第14圖



第15圖



第16圖