



(12)发明专利

(10)授权公告号 CN 106030801 B

(45)授权公告日 2020.09.15

(21)申请号 201480076291.0

(22)申请日 2014.03.25

(65)同一申请的已公布的文献号  
申请公布号 CN 106030801 A

(43)申请公布日 2016.10.12

(85)PCT国际申请进入国家阶段日  
2016.08.24

(86)PCT国际申请的申请数据  
PCT/US2014/031735 2014.03.25

(87)PCT国际申请的公布数据  
W02015/147801 EN 2015.10.01

(73)专利权人 英特尔公司  
地址 美国加利福尼亚

(72)发明人 P·马吉 E·V·卡尔波夫

U·沙阿 N·慕克吉 C·C·郭  
R·皮拉里塞泰 B·S·多伊尔  
R·S·周

(74)专利代理机构 永新专利商标代理有限公司  
72002

代理人 陈松涛 王英

(51)Int.Cl.  
H01L 27/24(2006.01)  
H01L 45/00(2006.01)

(56)对比文件  
CN 103594473 A,2014.02.19  
CN 101005113 A,2007.07.25  
CN 102034763 A,2011.04.27

审查员 王宝林

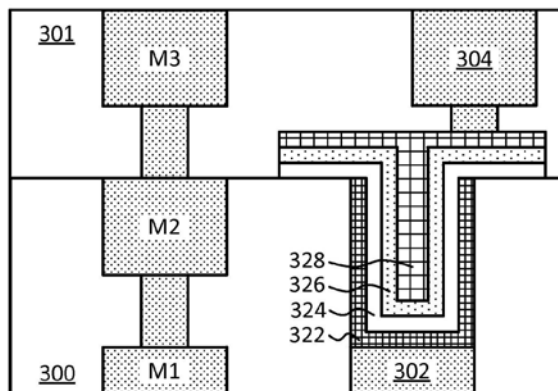
权利要求书2页 说明书10页 附图11页

(54)发明名称

用于形成非平面电阻式存储器单元的技术

(57)摘要

公开了用于形成非平面电阻式存储器单元(例如,非平面电阻式随机存取存储器(ReRAM或RRAM)单元)的技术。对于给定的存储器单元空间,技术可以用于相对于平面电阻式存储器单元减小所涉及的形成电压要求和/或电阻(例如,在低电阻状态期间的电阻)。非平面电阻式存储器单元包括第一电极、第二电极、以及设置在第一电极与第二电极之间的开关层。在形成非平面电阻式存储器单元之后,第二电极可以实质上位于开关层的相对部分之间,并且第一电极可以实质上与开关层的至少两侧相邻。在一些情况下,氧交换层(OEL)可以设置在开关层与第一电极和第二电极中的一个电极之间,以用于例如增加将材料并入单元中的灵活性。



1. 一种非平面电阻式存储器单元,包括:  
在相对沟槽壁上的第一电极;  
第二电极;以及  
在所述第一电极与所述第二电极之间的开关层;  
在所述开关层与所述第一电极和所述第二电极中的一个电极之间的氧交换层(OEL),  
其中,所述氧交换层包括在所述开关层与所述第一电极和所述第二电极中的所述一个电极之间的杯状结构中;  
其中,所述第二电极实质上位于所述开关层的相对部分之间,所述第二电极在所述非平面电阻式存储器单元上方和之外延伸,所述第一电极是在形成所述开关层的材料之前经过平面化过程得到的,并且在所述平面化过程期间通过牺牲氧化物层保护所述第一电极。
2. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述第一电极实质上与所述开关层的至少两侧相邻。
3. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述第一电极实质上与所述开关层的三侧相邻。
4. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述第一电极电连接到电压源,并且所述第二电极电接地。
5. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述第一电极电接地,并且所述第二电极连接到电压源。
6. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述第一电极和所述第二电极包括二氮化物( $S_2N_2$ )、氮化钛(TiN)、氮化钽(TaN)、铜(Cu)、钨(W)、钛(Ti)、和/或一种或多种贵金属的至少其中之一。
7. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述第一电极和所述第二电极均具有5-100nm的范围内的厚度。
8. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述开关层包括金属氧化物和/或金属合金氧化物的至少其中之一。
9. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述开关层具有2-10nm的范围内的厚度。
10. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述OEL包括铪(Hf)、钛(Ti)、和/或钽(Ta)的至少其中之一。
11. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述OEL具有2-10nm的范围内的厚度。
12. 根据权利要求1所述的非平面电阻式存储器单元,其中,与占据相同空间的平面电阻式存储器单元比较,所述单元的有效面积增加。
13. 根据权利要求1所述的非平面电阻式存储器单元,所述单元具有高度和宽度尺寸,其中,所述单元高度是所述单元宽度的至少五倍。
14. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述第一电极和所述第二电极中的一个电极在一个晶体管-一个电阻器(1T1R)架构中电连接到晶体管。
15. 根据权利要求1所述的非平面电阻式存储器单元,其中,所述第一电极和所述第二电极中的一个电极在一个二极管-一个电阻器(1D1R)架构中电连接到二极管。

16. 一种电阻式随机存取存储器 (ReRAM), 所述电阻式随机存取存储器 (ReRAM) 包括根据权利要求1-15中的任一项所述的非平面电阻式存储器单元。

17. 一种形成集成电路的方法, 所述方法包括:

蚀刻衬底中的区域以形成第一结构;

在所述第一结构之上沉积第一电极层以形成第二结构;

在所述第二结构之上沉积牺牲氧化物层以形成第三结构;

将所述第三结构平面化;

去除所述牺牲氧化物层以形成第四结构;

在所述第四结构之上沉积开关层材料以形成第五结构;

在所述第五结构之上沉积第二电极层以形成第六结构; 以及

蚀刻所述第六结构以形成第七结构,

其中, 所述第七结构包括非平面电阻式存储器单元, 并且所形成的第二电极在所述非平面电阻式存储器单元上方和之外延伸,

其中, 所述方法还包括: 在沉积所述第二电极层之前在所述第五结构之上沉积氧交换层(OEL), 其中, 所述氧交换层包括在所述第五结构与所述第二电极层之间的杯状结构中; 或者,

所述方法还包括: 在沉积所述开关层材料之前在所述第四结构之上沉积氧交换层(OEL), 并且其中, 所述氧交换层包括在所述第四结构与所述开关层之间的杯状结构中。

18. 一种形成集成电路的方法, 所述方法包括:

蚀刻衬底中的区域以形成第一结构;

在所述第一结构之上沉积第一电极层以形成第二结构;

蚀刻所述第二结构以形成第三结构, 其中, 所述第三结构包括位于所述衬底中的经蚀刻的区域的侧壁上的第一电极间隔体;

在所述第三结构之上沉积开关层材料以形成第四结构;

蚀刻所述第四结构以形成第五结构, 其中, 所述第五结构包括实质上与所述第一电极间隔体相邻的开关层材料;

在所述第五结构之上沉积第二电极层以形成第六结构; 以及

将所述第六结构平面化以形成第七结构,

其中, 所述第一结构在其下的互连件之外延伸,

其中, 所述方法还包括: 在沉积所述开关层材料层之前在所述第三结构之上沉积氧交换层(OEL)以形成第一中间结构; 以及在沉积所述开关层材料层之前蚀刻所述第一中间结构以形成第二中间结构, 其中, 所述第二中间结构包括位于所述第一电极间隔体上的OEL, 并且其中, 所述氧交换层包括在杯状结构或夹层结构中, 或者

所述方法还包括: 在沉积所述第二电极层之前在所述第五结构之上沉积氧交换层(OEL)以形成第一中间结构; 以及在沉积所述第二电极层之前蚀刻所述第一中间结构以形成第二中间结构, 其中, 所述第二中间结构包括位于所述开关层材料上的OEL, 并且其中, 所述氧交换层包括在杯状结构或夹层结构中;

其中, 采用两个互连件以分别与所述第一电极间隔体的两侧接触。

19. 根据权利要求18所述的方法, 其中, 所述第七结构包括非平面电阻式存储器单元。

## 用于形成非平面电阻式存储器单元的技术

### 背景技术

[0001] 电阻式存储器(例如,电阻式随机存取存储器(ReRAM或RRAM))通常包括双端子器件,其中比较绝缘的开关层或介质位于两个导电电极之间。ReRAM器件典型地由一个晶体管(1T)或一个二极管(1D)连同—个电阻器(1R)构成,从而产生1T1R或1D1R的构造。ReRAM可以在两种不同的状态之间变化:高电阻状态(HRS),其可以代表关断或0状态;以及低电阻状态(LRS),其可以代表接通或1状态。典型地,重置过程用于使用重置电压将ReRAM器件切换到HRS,并且置位过程用于使用置位电压将ReRAM器件切换到LRS。丝状ReRAM需要初始形成过程,借此将高电压应力(被称为形成电压)施加到器件。界面ReRAM不需要这样的初始形成过程。

### 附图说明

- [0002] 图1示出了平面电阻式存储器单元,例如平面电阻式随机存取存储器(ReRAM)单元。
- [0003] 图2示出了根据本公开内容的一个或多个实施例的形成集成电路的方法。
- [0004] 图3A-J示出了根据各种实施例的在执行图2的方法时所形成的示例性结构。
- [0005] 图4示出了根据本公开内容的一个或多个实施例的形成集成电路的方法。
- [0006] 图5A-H示出了根据各种实施例的在执行图4的方法时所形成的示例性结构。
- [0007] 图6示出了根据示例性实施例的借助于使用本文中所公开的技术所形成的集成电路结构或器件而实现的计算系统。

### 具体实施方式

[0008] 公开了用于形成非平面电阻式存储器单元(例如,非平面电阻式随机存取存储器(ReRAM或RRAM)单元)的技术。对于给定的存储器单元空间,技术可以用于相对于平面电阻式存储器单元减小所涉及的形成电压要求和/或电阻(例如,在低电阻状态期间的电阻)。非平面电阻式存储器单元包括第一电极、第二电极、以及设置在第一电极与第二电极之间的开关层。在形成非平面电阻式存储器单元之后,第二电极可以实质上位于开关层的相对部分之间,并且第一电极可以实质上与开关层的至少两侧相邻。在一些情况下,氧交换层(OEL)可以设置在开关层与第一电极和第二电极中的一个电极之间,以用于例如增加将材料并入单元中的灵活性。非平面电阻式存储器单元可以与各种构造(例如,1T1R、1D1R、以及交叉点构造)一起使用。鉴于本公开内容,许多构造和变形将是显而易见的。

#### [0009] 一般概述

[0010] 如先前所解释的,电阻式随机存取存储器(ReRAM或RRAM)通常是双端子器件,其中比较绝缘的开关层或介质位于两个导电电极之间。图1示出了具有宽度X的平面电阻式存储器单元,例如平面ReRAM单元。如图所示,平面ReRAM单元包括接地底部电极、连接到电压源V的顶部电极、以及位于电极之间的开关层(例如,金属氧化物层)。电压源可以例如由1T1R构造中的晶体管或1D1R构造中的二极管供应。按比例缩放平面ReRAM单元的尺寸引起显著的

问题。一些问题会出现,因为被提供到平面ReRAM单元的宽度随着ReRAM器件缩放的增加(即,当器件变得更小时)而减小。例如,在例如丝状ReRAM的情况下,减小常规平面ReRAM单元的尺寸导致形成电压(V)的不期望的增加。另外,在例如界面ReRAM的情况下,减小常规平面ReRAM单元的尺寸导致在低电阻状态(LRS)期间电阻的不期望的增加。

[0011] 因此,并且根据本公开内容的一个或多个实施例,公开了用于形成非平面电阻式存储器单元(例如,非平面ReRAM单元)的技术。如先前所述的,当ReRAM器件的缩放减小时,被提供到ReRAM的宽度减小。因此,可以从非平面电阻式存储器单元构造得到有效单元面积的增加。有效单元面积的增加可以提供形成电压(例如,对于丝状ReRAM)的至少减小和/或所涉及的电阻的减小(例如在LRS(例如对于界面ReRAM)期间电阻的减小)的益处。如鉴于本公开内容将显而易见的,如本文中各处所描述的,非平面电阻式存储器单元可以与很多构造(例如1T1R、1D1R、交叉点、和/或任何其它适当的构造)一起使用。

[0012] 在一些实施例中,非平面存储器单元可以包括第一电极、第二电极、以及设置在第一电极与第二电极之间的开关层。在一些这样的实施例中,第二电极可以实质上位于开关层的相对部分之间,并且第一电极可以实质上与开关层的至少两侧相邻。如本文中在两层的背景下所使用的术语“实质上相邻”意指位于彼此的至少两层内,以使得一个非相似层可以设置在实质上彼此相邻的两层内。例如,在一些实施例中,氧交换层(OEL)可以设置在开关层与第一和第二电极中的一个电极之间(例如,以增加将材料并入单元中的灵活性)。

[0013] 在一些实施例中,第一电极和开关层可以形成两层的杯状形状,其中杯状物填充有第二电极。换句话说,杯状物可以具有底侧、左侧、以及右侧,以使得第一电极杯状物填充有开关层杯状物,并且开关层杯状物填充有第二电极。在一些这样的实施例中,形成了三个第一电极/开关层/第二电极界面,从而导致电阻式存储器单元的有效单元面积的增加。此外,在一些这样的实施例中,根据存储器单元的构造,OEL可以包括在杯状结构中,例如位于第一电极杯状物与开关层杯状物之间的或位于开关层杯状物与第二电极之间的另一杯状物中。

[0014] 在一些实施例中,开关层的内侧可以设置在第二电极的相对侧上,并且第一电极可以设置在开关层的外侧上。换句话说,如鉴于本公开内容将显而易见的,单元可以具有第一电极/开关层/第二电极/开关层/第一电极夹层结构。在一些这样的实施例中,形成了两个第一电极/开关层/第二电极界面,从而导致电阻式存储器单元的有效单元面积的增加。此外,在一些这样的实施例中,根据存储器单元的构造,OEL可以包括在夹层结构中,例如位于第一电极层与开关层之间或位于开关层与第二电极之间。

[0015] 当分析(例如,使用扫描/透射电子显微术(SEM/TEM)和/或复合映射)时,根据一个或多个实施例来配置的结构将有效地示出如本文中各处所描述的非平面电阻式存储器单元。另外,这样的非平面电阻式存储器单元的形成电压要求(例如,对于丝状ReRAM)可以与占据相同空间的平面电阻式存储器单元进行比较,以测量通过使用如本文中各处所描述的非平面电阻式存储器单元而实现的电压要求的益处。此外,电阻与单元有关,例如LRS,这样的非平面电阻式存储器单元(例如,对于界面ReRAM)可以与占据相同空间的平面电阻式存储器单元进行比较,以测量通过使用如本本文中各处所描述的非平面电阻式存储器单元而实现的电阻的益处。鉴于本公开内容,很多构造和变形将是显而易见的。

[0016] 架构和方法

[0017] 图2示出了根据本公开内容的一个或多个实施例的形成集成电路的方法200。图3A-J示出了根据各种实施例的在执行图2的方法200时所形成的示例性结构。尽管主要在电阻式存储器(例如,电阻式随机存取存储器(ReRAM或RRAM))的背景下示出和描述了本文中公开的技术,但本文中各处所描述的类似的原理和技术也可以用于其它集成电路结构。非平面电阻式存储器单元可以与各种构造(例如,1T1R、1D1R、交叉点、和/或任何其它适当的构造)一起使用。换句话说,如鉴于本公开内容将显而易见的,可以在将受益于非平面电阻式存储器单元的使用的任何适当的结构或器件中使用本文中所述的技术。

[0018] 如图2中可以看出,方法200包括蚀刻202(或以其它方式去除)衬底中的一个或多个区域以用于形成非平面电阻式存储器单元。图3A示出了在执行蚀刻202以产生衬底中的开口区310之后的示例性产生结构。在所示的示例性结构中,衬底包括都被电介质层300包围的两级的互连件M1和M2以及互连件302。可以使用任何适当的技术(例如,任何适当的金属化过程)由任何适当的导电材料(或材料的组合)来形成互连件M1、M2、和302,并且对于给定的目标应用或最终使用可以按照需要定制互连件M1、M2和302的尺寸。例如,在一些情况下,互连件M1、M2、和302可以包括:铜(Cu)、钴(Co)、钼(Mo)、铑(Rh)、铍(Be)、铬(Cr)、锰(Mn)、铝(Al)、银(Ag)、金(Au)、钛(Ti)、铟(In)、钌(Ru)、钨(W)、和/或镍(Ni)。可以使用任何适当的技术由任何适当的电介质或绝缘体材料(或这样的材料的组合)来形成电介质300。例如,在一些情况下,介质300可以包括绝缘氧化物(例如,二氧化硅(SiO<sub>2</sub>)或碳掺杂氧化物(CDO))、氮化硅、有机聚合物(例如,全氟环丁烷或聚四氟乙烯、氟硅酸盐玻璃(FSG)和/或诸如硅倍半氧烷、硅氧烷或有机硅酸盐玻璃的有机硅酸盐)。

[0019] 进一步参考图3A,如鉴于本公开内容将显而易见的,尽管在这个示例性实施例中只示出了一个开口区310,但可以产生很多开口区以允许很多电阻式存储器单元(例如,数百、数千、数百万、数十亿等)。可以使用任何适当的蚀刻技术来执行蚀刻202并且蚀刻202可以包括任何数量的适当图案化过程。例如,蚀刻202可以包括被执行以产生深开口区310的干法蚀刻,干法蚀刻允许如下更详细讨论的非平面电阻式存储器单元的形成。注意,开口区310完全位于互连件302之上;然而,不一定是这样的情况。

[0020] 根据实施例,方法200继续沉积204第一介质层322,以形成图3B中所示的示例性产生结构。可以使用任何适当的技术(例如:物理气相沉积(PVD)过程,例如溅射沉积;化学气相沉积(CVD)过程;原子层沉积(ALD)过程;等离子体增强ALD(PEALD);和/或分子束外延(MBE)过程)来执行沉积204。在这个示例性实施例中,沉积204是用于实现位于非均匀/非平面结构之上的第一电极层322的足够一致的厚度(例如,如图3B中的情况)的共形沉积过程(例如,共形CVD或ALD过程)。然而,本公开内容不需要被如此限制。在一些情况下,例如,沉积204可以是低温沉积过程,例如具有500的最大温度的过程。在一些这样的情况下,处理热预算约束可以取决于所使用的互连件材料,以防止对互连件(例如,互连件302)的损坏。

[0021] 根据实施例,方法200继续沉积206牺牲氧化层323,以形成图3C中所示的示例性产生结构。可以使用先前所讨论的示例性技术(例如,PVD、CVD、ALD、PEALD、MBE等)或使用任何其它适当的技术来执行沉积206。根据实施例,方法200继续将图3C的结构平面化208,以形成图3D中所示的示例性产生结构。例如,可以使用任何适当的技术(例如,化学-机械平面化(CMP))来执行平面化208。在这个示例性实施例中,牺牲氧化物323可以用于在平面化过程208期间保护第一电极层322。例如,牺牲氧化物层323可以包括如鉴于本公开内容将显而易

见的任何适当的材料,例如氧化硅( $\text{SiO}_x$ )。

[0022] 根据实施例,方法200继续去除210牺牲氧化物323,以形成图3E中所示的示例性产生结构。可以使用任何适当的技术(例如,任何适当的蚀刻和任何适当的图案化过程)来去除210牺牲氧化物323。根据实施例,方法200继续沉积212开关层材料324,以形成图3F中所示的示例性产生结构。可以使用先前所讨论的示例性技术(例如,PVD、CVD、ALD、PEALD、MBE等)或使用任何其它适当的技术来执行沉积212。在这个示例性实施例中,沉积212是用于实现位于非均匀/非平面结构之上的开关层材料324的足够一致的厚度(例如,图3F中的情况)的共形沉积过程(例如,共形CVD或ALD过程)。然而,本公开内容不需要被如此限制。

[0023] 根据实施例,方法200继续可选地沉积214氧交换层(OEL) 326,以形成图3G中所示的示例性产生结构。在一些情况下,如鉴于本公开内容将显而易见的,OEL 326可以增加将其它材料并入存储器单元中的灵活性。根据实施例,方法200继续沉积216第二电极层328,以形成图3H中所示的示例性产生结构。可以使用先前所讨论的示例性技术(例如,PVD、CVD、ALD、PEALD、MBE等)或使用任何其它适当的技术来执行沉积214、216。在这个示例性实施例中,沉积214是用于实现位于非均匀/非平面结构之上的OEL 326的足够一致的厚度(例如,图3G中的情况)的共形沉积过程(例如,共形CVD或ALD过程)。在一些示例性情况下,沉积216可以跟随平面化过程(例如,使用CMP过程)以形成图3H中所示的平面结构。

[0024] 根据实施例,方法200继续蚀刻218存储器单元叠置体,以形成图3I中所示的示例性产生结构。可以使用任何适当的蚀刻技术来执行蚀刻218并且蚀刻218可以包括任何数量的适当图案化过程。在这个示例性实施例中,图3I中所示的存储器单元叠置体是非平面电阻式存储器单元叠置体,并且包括第一电极322、开关层324、可选的氧交换层(OEL) 326、以及第二电极328。

[0025] 在这个示例性实施例中,非平面电阻式存储器单元具有矩形形状,该矩形形状具有如图3I中所指示的宽度W和高度H。此外,非平面单元具有如图3I中所指示的宽度W和高度H。以这种方式,与例如占据相同单元宽度W的平面电阻式存储器单元(图1描绘了平面电阻式存储器单元的示例)比较,非平面单元增加了有效单元面积。在一些实施例中,如鉴于本公开内容将显而易见的,非平面电阻式存储器单元可以具有至少1、2、5、10、20、或至少一些其它适当比例的量的高度H与宽度W比例(H:W)。因此,如鉴于本公开内容将显而易见的,相对于占据相同空间的平面单元,非平面单元的有效单元面积增加可以是至少1.5x、2x、5x、10x、20x、或一些其它适当的量。注意,在这个示例性实施例中,如以下将更详细讨论的,开关层324、可选的OEL 326、以及第二电极328在存储器单元上方和之外延伸,以有助于互连件304与第二电极328之间的接触。还要注意,在非平面单元中,第二电极328被开关层324的相对部分包围或实质上位于开关层324的相对部分之间。进一步注意,在这个示例性实施例中,第一电极322实质上与开关层324的三侧(例如,底侧和左侧和右侧)相邻(并且在这个示例性情况下,物理地接触)。回想起OEL 326是可选的,并且在缺少OEL 326的实施例中,开关层324可以与第一电极322和第二电极328两者直接接触。出于说明性目的提供了图3I中所示的示例性结构并且并不是要限制本公开内容。

[0026] 在一些实施例中,第一电极322和第二电极328均可以包括以下项中的至少其中之一:二氮化物( $\text{S}_2\text{N}_2$ );氮化钛(TiN);氮化钽(TaN);铜(Cu);钨(W);钛(Ti);一种或多种贵金属,例如钌(Ru)、铑(Rh)、钯(Pd)、银(Ag)、钌(Os)、铱(Ir)、铂(Pt)、和金(Au);和/或任何其

它适当的材料或材料的组合。在一些实施例中,第一电极322和第二电极328均可以具有在5-100nm范围内的厚度或任何其它适当的厚度或厚度范围。在一些实施例中,开关层324可以包括以下项中的至少其中之一:金属氧化物,例如:氧化铪( $\text{HfO}_x$ )、氧化钛( $\text{TiO}_x$ )、氧化镍( $\text{NiO}_x$ )、氧化钨( $\text{WO}_x$ )、氧化钽( $\text{TaO}_x$ )、氧化锆( $\text{ZrO}_x$ )、氧化钒( $\text{VO}_x$ )、氧化铜( $\text{CuO}_x$ )、氧化铝( $\text{AlO}_x$ );金属氧化物合金;和/或任何其它适当的材料或材料的组合。在一些实施例中,开关层324可以具有在2-10nm的范围内的厚度或任何其它适当的厚度或厚度范围。在一些实施例中,可选的氧交换层(OEL) 326在存在时可以包括以下项中的至少其中之一:铪(Hf);钛(Ti);钽(Ta);和/或任何其它适当的材料或材料的组合。在一些实施例中,可选的OEL 326在存在时可以具有在2-10nm的范围内的厚度或任何其它适当的厚度或厚度范围。

[0027] 根据实施例,方法200继续可选地完成存储器器件的形成220,以形成图3J中所示的示例性产生结构。在这个示例性实施例中,形成了另一互连级M3,包括如图所示的互连件304(与第二电极328接触)和电介质层301。任何适当的过程(例如,金属化过程(其可以包括对准))可以用于形成如图所示的结构。关于互连件302和电介质300的先前讨论分别适用于互连件304和电介质301。注意,如先前所描述的,在这个示例性实施例中,开关层324、可选的OEL 326、以及第二电极328在存储器单元上方和之外延伸,以有助于互连件304与第二电极328之间的接触。例如,可以延伸324、326、和328以用于为互连件304与第二电极层328之间的接触提供较大的区域。

[0028] 在一些实施例中,第一电极322可以是电接地(例如,经由互连件302)的底部电极,并且第二电极328可以是电连接到电压源(例如,经由互连件304)的顶部电极。在一些这样的实施例中,第二/顶部电极328可以电连接到晶体管(例如,在1T1R架构/构造中)或二极管(例如,在1D1R架构/构造中)。在其它实施例中,第一电极322可以是顶部电极/电连接到电压源,并且第二电极328可以是底部电极/电接地。在一些这样的实施例中,开关层324、可选的OEL 326(当存在时)的位置可以互换(例如,以产生322/326/324/328单元)。鉴于本公开内容,很多变形和构造将是显而易见的。

[0029] 图4示出了根据本公开内容的一个或多个实施例的形成集成电路的方法400。图5A-H示出了根据各种实施例的在执行图4的方法400时所形成的示例性结构。如将认识到的,以上关于图2和3A-J的先前讨论在此处同样适用。类似的编号用于识别如图3A-J中所使用的图5A-H中的特征,除了图5A-H包括500多的编号以外,而图3A-J包括300多的编号(例如,互连件502类似于互连件302,开关层524类似于开关层324,等等)。因此,将主要只讨论关于图2和3A-J的图4和5A-H中的实施例之间的差异。

[0030] 如图4中可以看出,方法400包括蚀刻402(或以其它方式去除)衬底中的一个或多个区域以用于形成非平面电阻存储器单元。关于这样的蚀刻的先前讨论在此处同样适用。图5A示出了在执行蚀刻402以产生衬底中的开口区310之后的示例性产生结构。在所示的示例性结构中,衬底包括都被电介质层500包围的两级的互连件M1和M2以及互连件502。关于互连件和电介质的先前讨论在此处同样适用。注意,在图5A中所示的示例性实施例中,开口区510在互连件502之外延伸(例如,与图3A比较,其中开口区310完全位于互连件302之上)。进一步注意,如以下将更详细讨论的,开口区510在互连502之外延伸的空间可以用于确保只有一个电极与互连件502接触。

[0031] 根据实施例,方法400继续沉积404第一电极层522,以形成图5B中所示的示例性产

生结构。关于第一电极层及其沉积的先前讨论在此处同样适用。根据实施例，方法400继续蚀刻406第一电极层522，以形成图5C中所示的示例性产生结构。可以使用任何适当的蚀刻技术来执行蚀刻406，并且蚀刻406可以包括任何数量的适当图案化过程。在这个示例性实施例中，如图5C中看出的，蚀刻406是被执行以在开口区510的侧壁上留下第一电极522间隔体的覆盖式蚀刻。

[0032] 根据实施例，方法400继续可选地沉积和蚀刻408氧交换层(OEL) 526，以形成图5D中所示的示例性产生结构。关于OEL及其沉积的先前讨论在此处同样适用。可以使用任何适当的蚀刻技术来执行蚀刻408并且蚀刻408可以包括任何数量的适当图案化过程。在这个示例性实施例中，如图5D中看出，蚀刻408是被执行以在第一电极522间隔体的顶部上留下OEL 526间隔体的覆盖式蚀刻。根据实施例，方法400继续沉积和蚀刻410开关层524，以形成图5E中所示的示例性产生结构。关于开关层及其沉积的先前讨论在此处同样适用。可以使用任何适当的蚀刻技术来执行蚀刻410并且蚀刻410可以包括任何数量的适当图案化过程。在这个示例性实施例中，如图5E中看出，蚀刻410是被执行以在OEL 526间隔体的顶部上留下开关层524间隔体的覆盖式蚀刻。

[0033] 根据实施例，方法400继续蚀刻412第二电极层528，以形成图5F中所示的示例性产生结构。关于第二电极层及其沉积的先前讨论在此处同样适用。根据实施例，方法400继续将图5F的结构平面化414，以形成图5G中所示的示例性产生结构。例如，可以使用任何适当的蚀刻技术(例如化学-机械平面化(CMP))来执行平面化414。在这个示例性实施例中，图5G中所示的存储器单元叠置体是非平面电阻式存储器单元叠置体并且包括第一电极522、可选的氧交换层(OEL) 526、开关层524、以及第二电极528。关于非平面电阻式存储器单元叠置体的先前讨论在此处同样适用。例如，注意，在非平面单元中，第二电极528被开关层524的相对部分包围或实质上位于开关层524的相对部分之间。进一步注意，在这个示例性实施例中，第一电极522实质上与开关层524的两侧(例如，左侧和右侧)相邻。回想起OEL 526是可选的，并且在缺少OEL 526的实施例中，开关层524可以与第一电极522和第二电极528两者直接接触。出于说明性目的提供了图5G中所示的示例性结构并且并不是要限制本公开内容。

[0034] 根据实施例，方法400继续可选地完成存储器器件的形成416，以形成图5H中所示的示例性产生结构。在这个示例性实施例中，形成了另一互连级M3，包括如图所示的互连件504(与第一电极522接触)和电介质层501。任何适当的过程(例如，金属化过程(其可以包括对准))可以用于形成如图所示的结构。关于互连件502和电介质500的先前讨论分别适用于互连件504和电介质501。注意，在这个示例性实施例中示出了两个互连件504以与第一电极522的两侧接触。

[0035] 在一些实施例中，第一电极522可以是电连接到电压源(例如，经由互连件504)的顶部电极，并且第二电极528可以是电接地(例如，经由互连件502)的底部电极。在一些这样的实施例中，第一/顶部电极522可以电连接到晶体管(例如，在1T1R架构/构造中)或二极管(例如，在1D1R架构/构造中)。在其它实施例中，第二电极528可以是顶部电极/电连接到电压源，并且第一电极522可以是底部电极/电接地。在一些这样的实施例中，开关层524、可选的OEL 526(当存在时)的位置可以互换(例如，以产生522/526/524/528单元)。鉴于本公开内容，很多变形和构造将是显而易见的。

### [0036] 示例性系统

[0037] 图6示出了根据示例性实施例的借助于使用本文中所公开的技术所形成的集成电路结构或器件而实现的计算系统1000。如可以看出,计算系统1000容纳母板1002。母板1002可以包括多个部件,包括但不限于处理器1004和至少一个通信芯片1006,其中每一个可以物理地和电气地耦合到母板1002或以其它方式集成在其中。如将认识到的,母板1002可以是例如任何印刷电路板,不管是主板、安装在主板上的子板,还是仅仅系统1000的板,等等。

[0038] 根据其应用,计算系统1000可以包括可以或不物理地和电气地耦合到母板1002的一个或多个其它部件。这些其它部件可以包括但不限于易失性存储器(例如,DRAM)、非易失性存储器(例如,ROM、ReRAM等)、图形处理器、数字信号处理器、密码处理器、芯片组、天线、显示器、触摸屏显示器、触摸屏控制器、电池、音频编码解码器、视频编码解码器、功率放大器、全球定位系统(GPS)设备、罗盘、加速度计、陀螺仪、扬声器、照相机、以及大容量存储设备(例如,硬盘驱动器、光盘(CD)、数字通用盘(DVD)等)。包括在计算系统1000的部件中的任何部件可以包括根据示例性实施例的使用所公开的技术而形成的一个或多个集成电路结构或器件(例如,一个或多个非平面电阻式存储器单元)。在一些实施例中,多种功能可以集成到一个或多个芯片中(例如,注意,通信芯片1006可以是处理器1004的部分或以其它方式集成到处理器1004中)。

[0039] 通信芯片1006实现了用于往返于计算设备1000进行数据传输的无线通信。术语“无线”及其派生词可以用于描述可以通过使用经调制电磁辐射来经由非固体介质传递数据的电路、设备、系统、方法、技术、通信通道等。该术语并不暗示相关联的设备不包含任何导线,虽然在一些实施例中它们可以不包含导线。通信芯片1006可以实现多种无线标准或协议中的任一种,包括但不限于Wi-Fi(IEEE 802.11族)、WiMAX(IEEE 802.16族)、IEEE 802.20、长期演进(LTE)、Ev-DO、HSPA+、HSDPA+、HSUPA+、EDGE、GSM、GPRS、CDMA、TDMA、DECT、蓝牙、其派生物、以及被指定为3G、4G、5G和更高代的任何其它无线协议。计算系统1000可以包括多个通信芯片1006。例如,第一通信芯片1006可以专用于较短距离的无线通信,例如Wi-Fi和蓝牙;并且第二通信芯片1006可以专用于较长距离的无线通信,例如GPS、EDGE、GPRS、CDMA、WiMAX、LTE、Ev-DO等。

[0040] 计算系统1000的处理器1004包括封装在处理器1004内的集成电路管芯。在一些实施例中,如本文中各处所描述的,处理器的集成电路管芯包括利用一个或多个集成电路结构或器件(例如,一个或多个非平面电阻式存储器单元)实现的板上电路,集成电路结构或器件是使用所公开的技术而形成的。术语“处理器”可以指代处理例如来自寄存器和/或存储器的电子数据以将该电子数据转换成可以存储在寄存器和/或存储器中的其它电子数据的任何器件或器件的部分。

[0041] 通信芯片1006还可以包括封装在通信芯片1006内的集成电路。根据一些这样的示例性实施例,通信芯片的集成电路管芯包括使用如本文中各处所描述的公开的技术而形成的一个或多个集成电路结构或器件(例如,一个或多个非平面电阻式存储器单元)。如鉴于本公开内容将认识到的,注意,多标准无线能力可以直接集成到处理器1004中(例如,其中,将任何芯片1006的功能集成到处理器1004中,而不是具有单独的通信芯片)。进一步注意,处理器1004可以是具有这样的无线能力的芯片组。简而言之,可以使用任何数量的处理器1004和/或通信芯片1006。同样,任何一个芯片或芯片组可以具有集成在其中的多个功能。

[0042] 在各种实施方式中,计算设备1000可以是膝上型计算机、上网本、笔记本、智能电话、平板计算机、个人数字助理(PDA)、超移动PC、移动电话、桌上型计算机、服务器、打印机、扫描仪、监视器、机顶盒、娱乐控制单元、数字照相机、便携式音乐播放器、数字视频记录器、或处理数据或采用使用如本文中各处所描述的公开的技术而形成的一个或多个集成电路结构或器件(例如一个或多个非平面电阻式存储器单元)的任何其它电子设备。

[0043] 其它的示例性实施例

[0044] 以下的示例属于其它的实施例,根据这些实施例,很多排列和构造将是显而易见的。

[0045] 示例1是一种非平面电阻式存储器单元,其包括:设置在相对沟道壁上的第一电极;第二电极;以及设置在第一电极与第二电极之间的开关层;其中,第二电极实质上位于开关层的相对部分之间。

[0046] 示例2包括权利要求1的主题,其中,第一电极实质上与开关层的至少两侧相邻。

[0047] 示例3包括权利要求1-2中的任一项的主题,其中,第一电极实质上与开关层的三侧相邻。

[0048] 示例4包括权利要求1-3中的任一项的主题,其中,第一电极电连接到电压源,并且第二电极电接地。

[0049] 示例5包括权利要求1-4中的任一项的主题,其中,第一电极电接地,并且第二电极电连接到电压源。

[0050] 示例6包括权利要求1-5中的任一项的主题,其中,第一和第二电极包括二氮化物( $S_2N_2$ )、氮化钛(TiN)、氮化钽(TaN)、铜(Cu)、钨(W)、钛(Ti)、和/或一种或多种贵金属的至少其中之一。

[0051] 示例7包括权利要求1-6中的任一项的主题,其中,第一和第二电极均具有5-100nm的范围内的厚度。

[0052] 示例8包括权利要求1-7中的任一项的主题,其中,开关层包括金属氧化物和/或金属合金氧化物的至少其中之一。

[0053] 示例9包括权利要求1-8中的任一项的主题,其中,开关层具有2-10nm的范围内的厚度。

[0054] 示例10包括权利要求1-9中的任一项的主题,还包括设置在开关层与第一和第二电极中的一个电极之间的氧交换层(OEL)。

[0055] 示例11包括权利要求10的主题,其中,OEL包括铪(Hf)、钛(Ti)、和/或钽(Ta)的至少其中之一。

[0056] 示例12包括权利要求10-11中的任一项的主题,其中,OEL具有2-10nm的范围内的厚度。

[0057] 示例13包括权利要求1-12中的任一项的主题,其中,与占据相同空间的平面电阻式存储器单元比较,单元的有效面积增加。

[0058] 示例14包括权利要求1-13中的任一项的主题,单元具有高度和宽度尺寸,其中,单元高度是单元宽度的至少五倍。

[0059] 示例15包括权利要求1-14中的任一项的主题,其中,第一和第二电极中的一个电极在一个晶体管-一个电阻器(1T1R)架构中电连接到晶体管。

[0060] 示例16包括权利要求1-14中的任一项的主题,其中,第一和第二电极中的一个电极在一个二极管-一个电阻器(1D1R)架构中电连接到二极管。

[0061] 示例17是电阻式随机存取存储器(ReRAM),其包括权利要求1-16中的任一项的主题。

[0062] 示例18是一种形成集成电路的方法,该方法包括:蚀刻衬底中的区域以形成第一结构;在第一结构之上沉积第一电极层以形成第二结构;在第二结构之上沉积牺牲氧化物层以形成第三结构;将第三结构平面化;去除牺牲氧化物层以形成第四结构;在第四结构之上沉积开关层材料以形成第五结构;在第五结构之上沉积第二电极层以形成第六结构;以及蚀刻第六结构以形成第七结构。

[0063] 示例19包括权利要求18的主题,其中,第七结构包括非平面电阻式存储器单元。

[0064] 示例20包括权利要求18-19中的任一项的主题,其中,第七结构包括非平面电阻式随机存取存储器(ReRAM)单元。

[0065] 示例21包括权利要求18-20中的任一项的主题,其中,一个或多个沉积包括共形沉积过程。

[0066] 示例22包括权利要求18-21中的任一项的主题,还包括在沉积第二电极层之前在第五结构之上沉积氧交换层(OEL)。

[0067] 示例23包括权利要求18-22中的任一项的主题,还包括使第一电极电接地以及将第二电极电连接到电压源。

[0068] 示例24包括权利要求18-21中的任一项的主题,还包括在沉积开关层材料之前在第四结构之上沉积氧交换层(OEL)。

[0069] 示例25包括权利要求18-21或24中的任一项的主题,还包括使第二电极电接地以及将第一电极电连接到电压源。

[0070] 示例26包括权利要求18-25中的任一项的主题,还包括将第一和第二电极中的一个电极电连接到晶体管以形成一个晶体管-一个电阻器(1T1R)的架构。

[0071] 示例27包括权利要求18-25中的任一项的主题,还包括将第一和第二电极中的一个电极电连接到二极管以形成一个二极管-一个电阻器(1D1R)的架构。

[0072] 示例28是一种形成集成电路的方法,该方法包括:蚀刻衬底中的区域以形成第一结构;在第一结构之上沉积第一电极层以形成第二结构;蚀刻第二结构以形成第三结构,其中,第三结构包括位于衬底中的经蚀刻的区域的侧壁上的第一电极间隔体;在第三结构之上沉积开关层材料以形成第四结构;蚀刻第四结构以形成第五结构,其中,第五结构包括实质上与第一电极间隔体相邻的开关层材料;在第五结构之上沉积第二电极层以形成第六结构;以及将第六结构平面化以形成第七结构。

[0073] 示例29包括权利要求28的主题,其中,第七结构包括非平面电阻式存储器单元。

[0074] 示例30包括权利要求28-29中的任一项的主题,其中,第七结构包括非平面电阻式随机存取存储器(ReRAM)单元。

[0075] 示例31包括权利要求28-29中的任一项的主题,还包括:在沉积开关层材料层之前在第三结构之上沉积氧交换层(OEL)以形成第一中间结构;以及在沉积开关层材料之前蚀刻第一中间结构以形成第二中间结构,其中,第二中间结构包括位于第一电极间隔体上的OEL。

[0076] 示例32包括权利要求28-31中的任一项的主题,还包括使第一电极电接地以及将第二电极电连接到电压源。

[0077] 示例33包括权利要求28-30中的任一项的主题,还包括:在沉积第二电极层之前在第五结构之上沉积氧交换层(OEL)以形成第一中间结构;以及在沉积第二电极层之前蚀刻第一中间结构以形成第二中间结构,其中,第二中间结构包括位于开关层材料上的OEL。

[0078] 示例34包括权利要求28-30或33中的任一项的主题,还包括使第二电极电接地以及将第一电极电连接到电压源。

[0079] 示例35包括权利要求28-34中的任一项的主题,其中,一个或多个沉积包括共形沉积过程。

[0080] 示例36包括权利要求28-35中的任一项的主题,其中,一个或多个蚀刻包括覆盖式蚀刻过程。

[0081] 示例37包括权利要求28-36中的任一项的主题,还包括将第一和第二电极中的一个电极电连接到晶体管以形成一个晶体管-一个电阻器(1T1R)架构。

[0082] 示例38包括权利要求28-36中的任一项的主题,还包括将第一和第二电极中的一个电极电连接到二极管以形成一个二极管-一个电阻器(1D1R)架构。

[0083] 出于说明和描述的目的呈现了示例性实施例的先前描述。其不旨在是耗尽性的或将本公开内容限制为所公开的精确形式。鉴于本公开内容,很多修改和变化是可能的。其旨在本公开内容的范围不受具体实施方式的限制,而是受其所附的权利要求书的限制。要求保护该申请的优先权的未来提交的申请可以用不同的方式来要求保护所公开的主题,并且可以通常包括如本文中各处所公开的或以其它方式展示的一个或多个限制的任何集合。

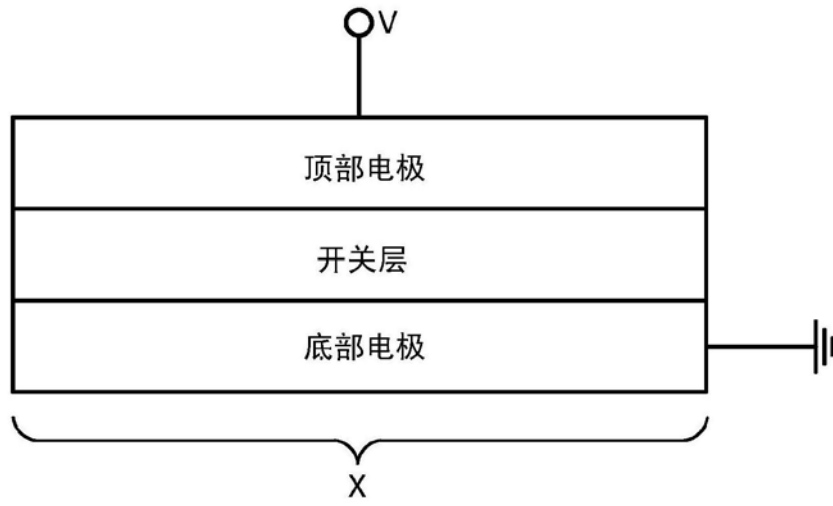


图1



图2

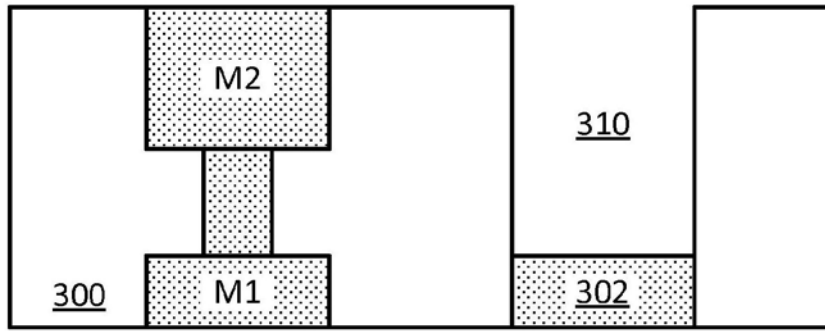


图3A

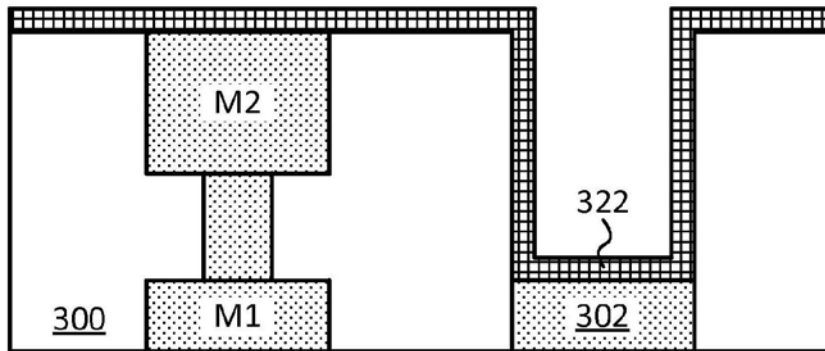


图3B

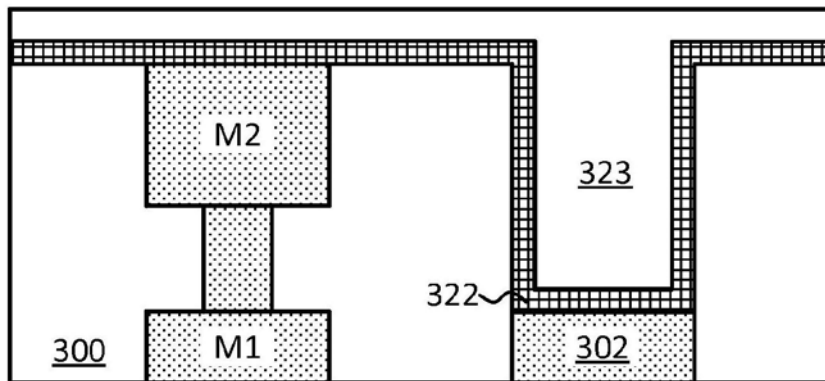


图3C

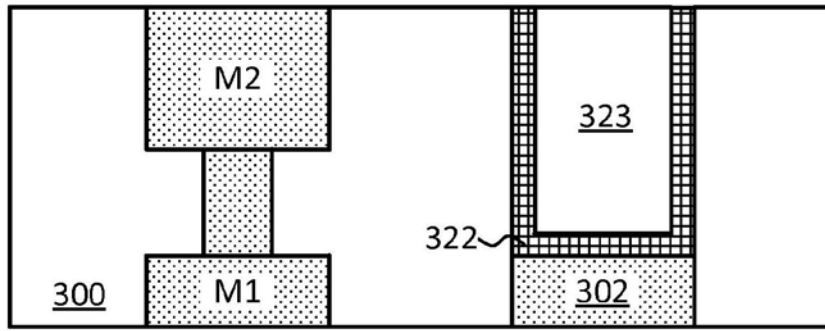


图3D

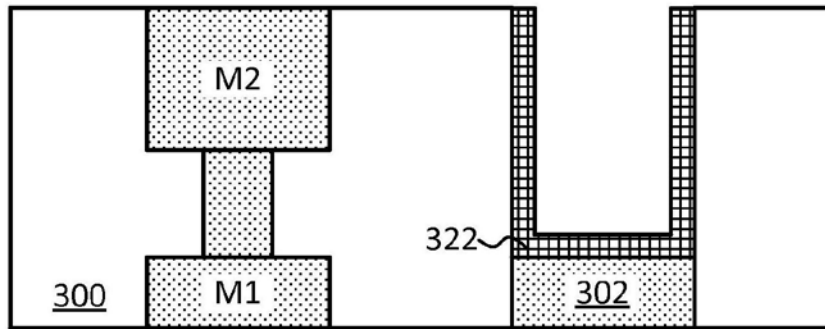


图3E

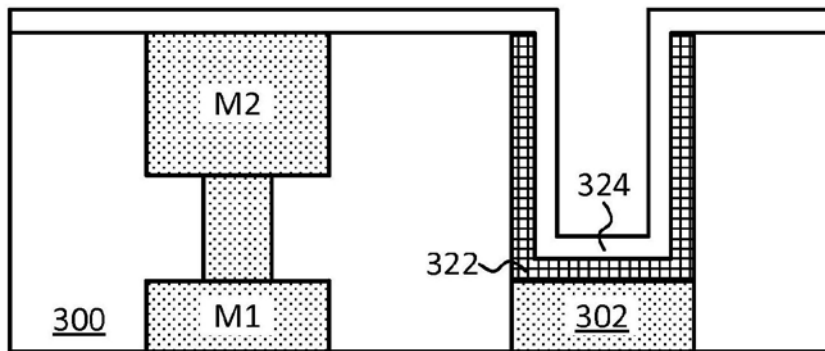


图3F

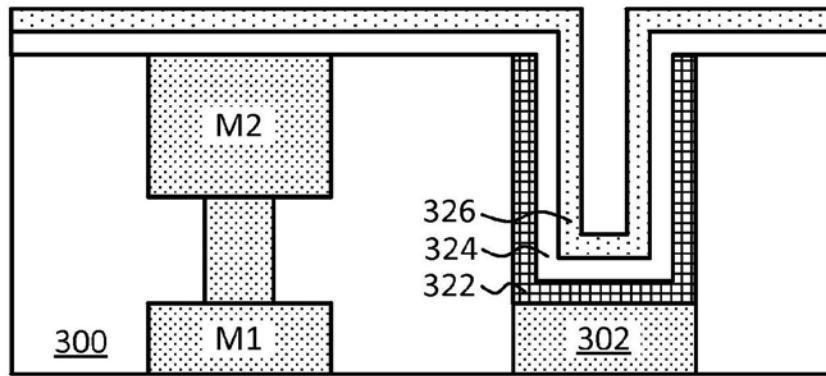


图3G

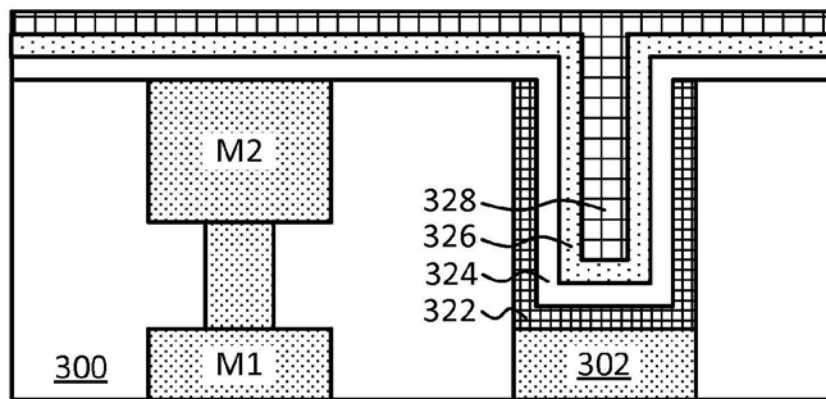


图3H

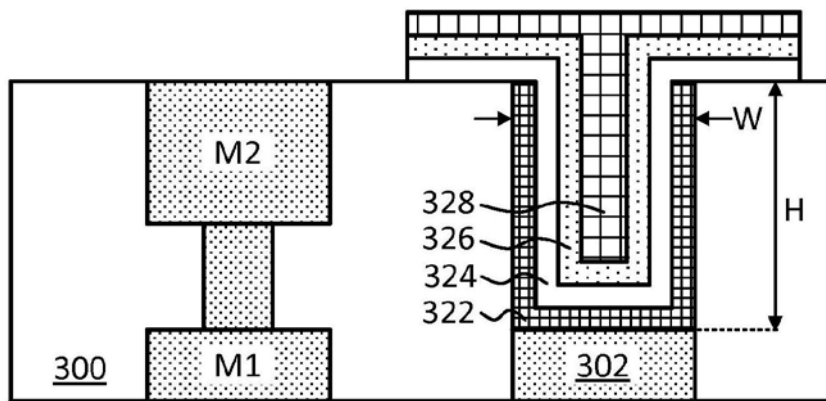


图3I

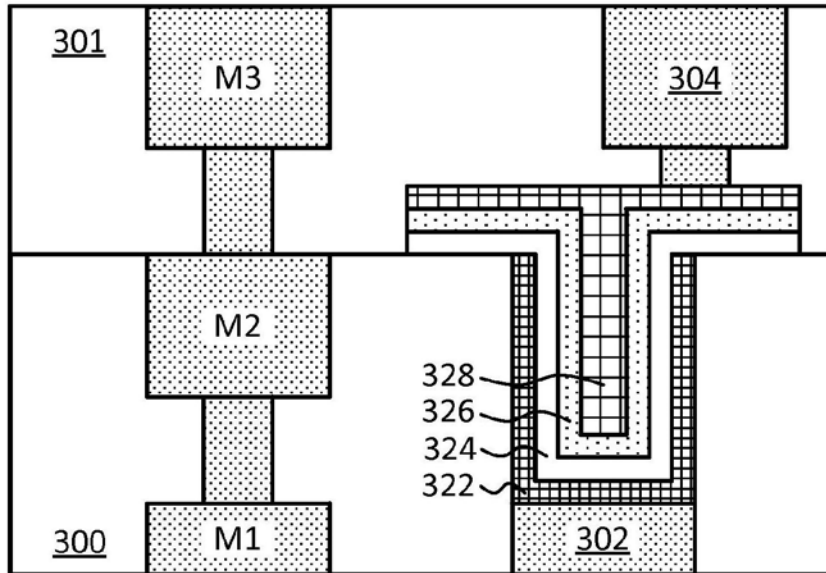


图3J

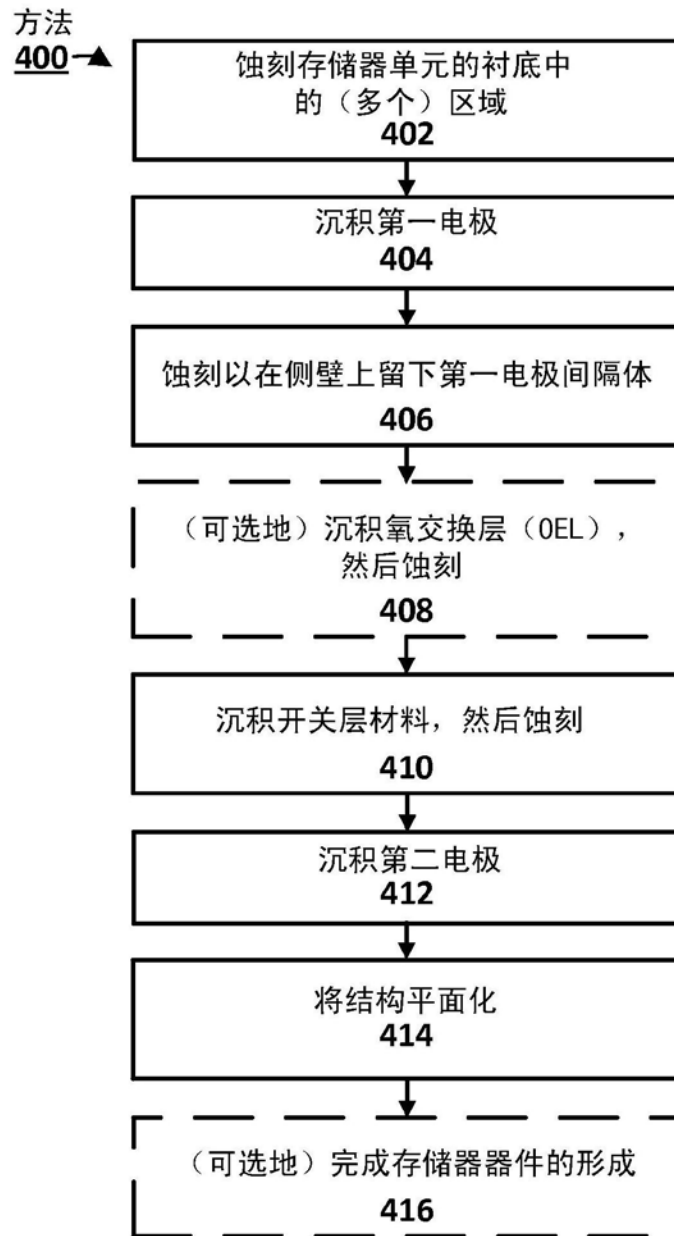


图4

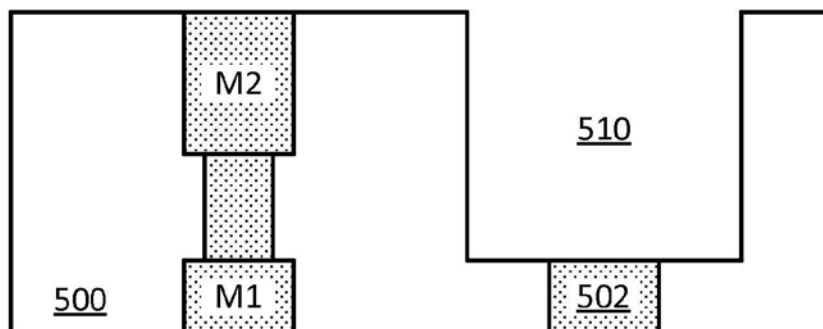


图5A

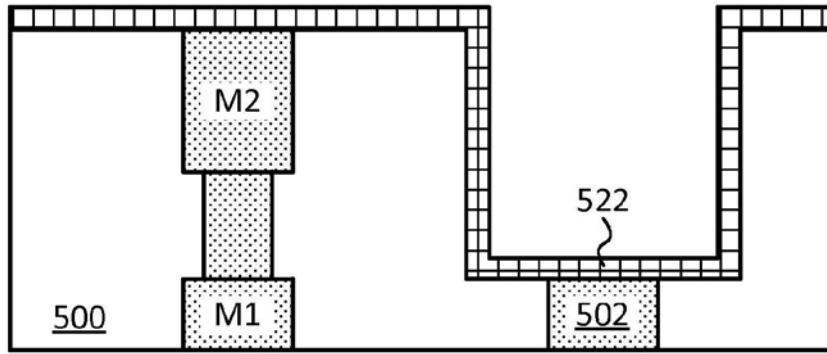


图5B

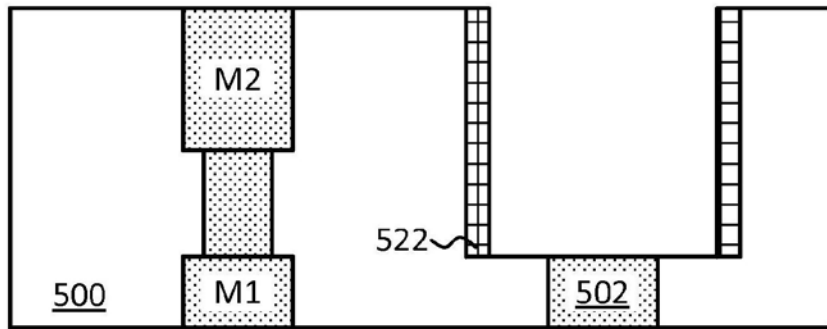


图5C

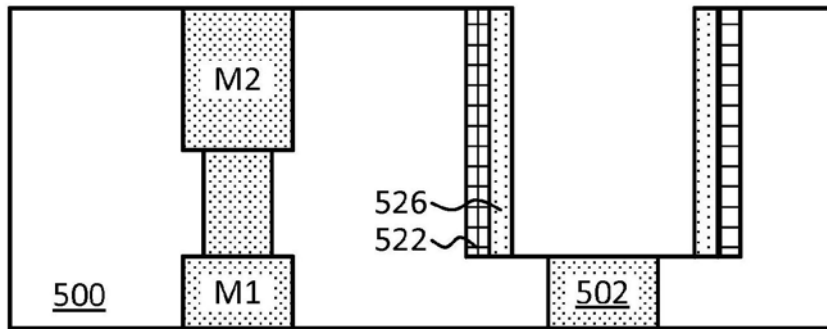


图5D

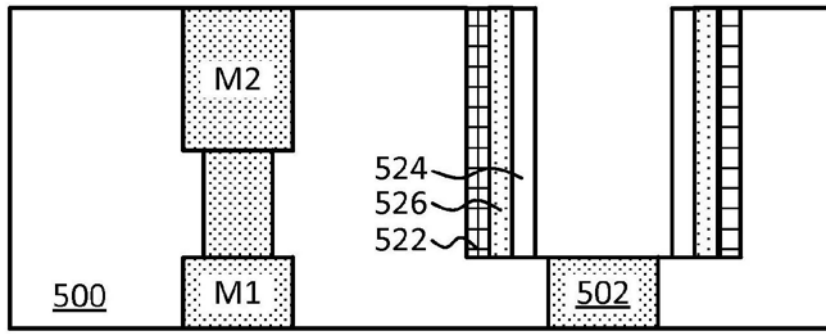


图5E

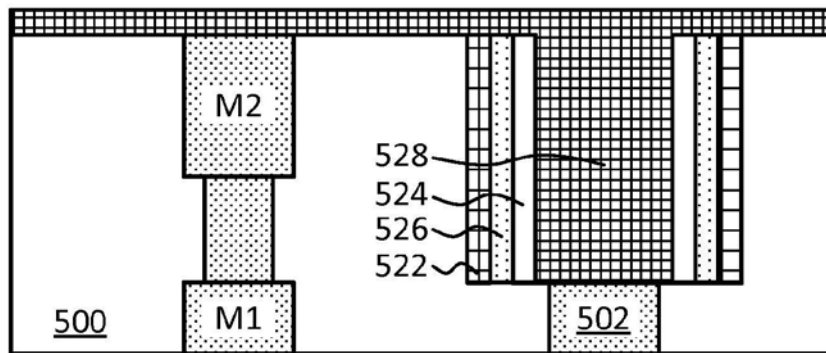


图5F

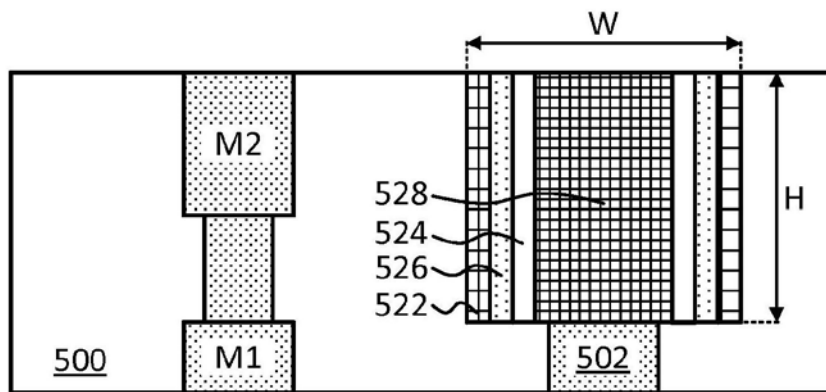


图5G

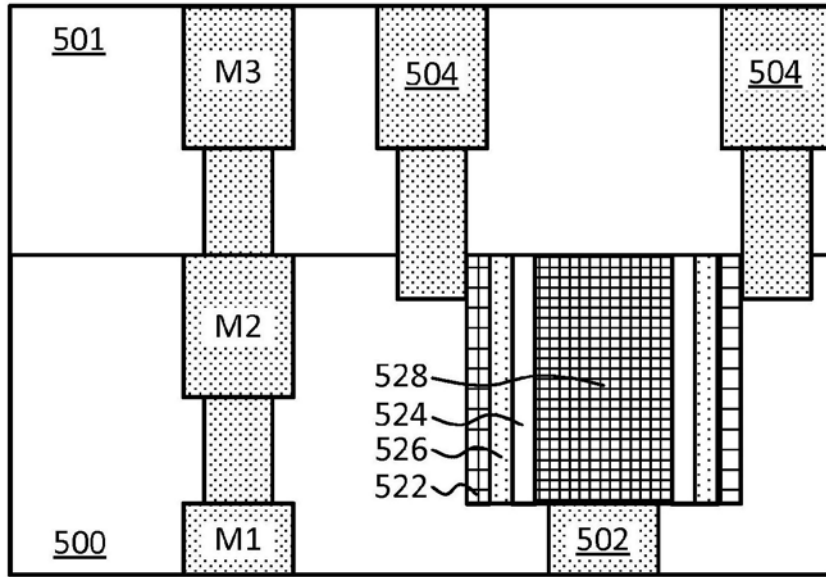


图5H

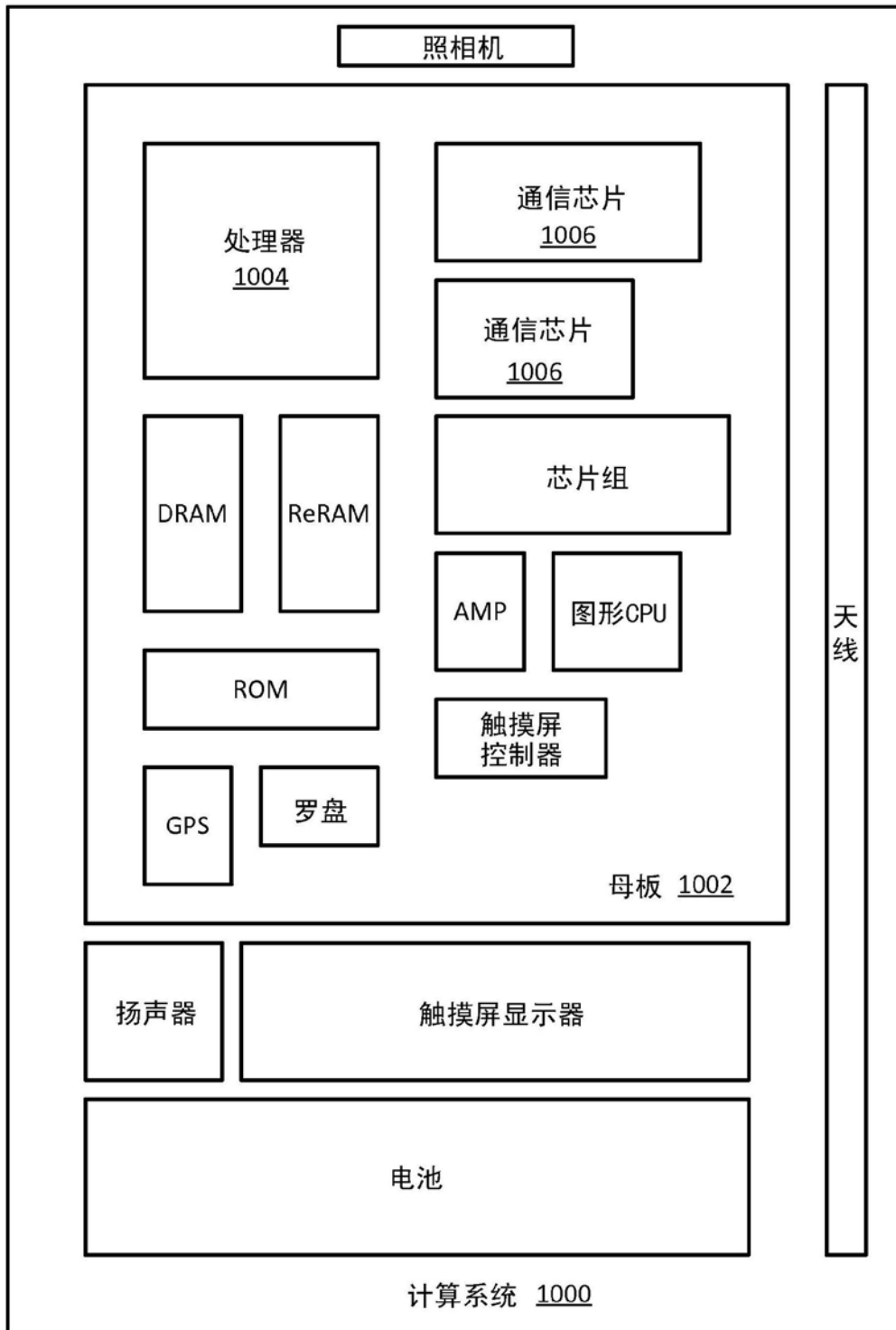


图6