



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 102 45 249 B4 2008.05.08**

(12)

Patentschrift

(21) Aktenzeichen: **102 45 249.0**
 (22) Anmeldetag: **27.09.2002**
 (43) Offenlegungstag: **15.04.2004**
 (45) Veröffentlichungstag
 der Patenterteilung: **08.05.2008**

(51) Int Cl.⁸: **H01L 21/336 (2006.01)**
H01L 29/78 (2006.01)

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(73) Patentinhaber:
Infineon Technologies AG, 81669 München, DE

(74) Vertreter:
Müller - Hoffmann & Partner Patentanwälte, 81667 München

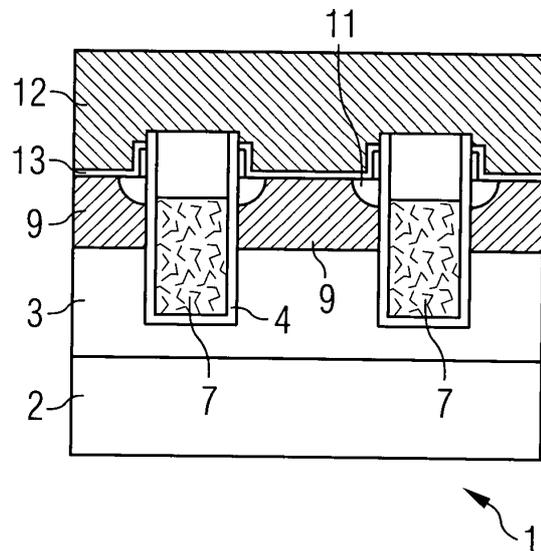
(72) Erfinder:
Henninger, Ralf, Dr., 81373 München, DE; Hirler, Franz, Dr., 84424 Isen, DE

(56) Für die Beurteilung der Patentfähigkeit in Betracht
 gezogene Druckschriften:
DE 41 11 046 A1
US 58 01 417 A
US 53 42 797 A
US 52 83 201 A
EP 09 62 987 A2

(54) Bezeichnung: **Verfahren zum Herstellen eines Trenchtransistors**

(57) Hauptanspruch: Verfahren zum Herstellen eines Trenchtransistors mit:

- einem Halbleiterkörper (1) des einen Leitungstyps,
- einem in einem Oberflächenbereich des Halbleiterkörpers (1) vorgesehenen Halbleitergebiet (9) des anderen, zum einen Leitungstyp entgegengesetzten Leitungstyps,
- einem von der freiliegenden Oberfläche des Halbleitergebiets (9) durch das Halbleitergebiet (9) bis zum Halbleiterkörper (1) von oben nach unten ragenden Trench (5),
- einer die Wand des Trenches (5) wenigstens teilweise auskleidenden Isolierschicht (4),
- einer leitenden Trenchfüllung (7) im unteren Bereich des Trenches (5),
- einer isolierenden Trenchfüllung (8) im oberen Bereich des Trenchs (5) und
- einer in dem Halbleitergebiet (9) längs der Isolierschicht (4) vorgesehenen Halbleiterzone (11) des einen Leitungstyps, wobei:
 - das obere Ende der Isolierschicht (4) und die Oberfläche der isolierenden Trenchfüllung (8) die Oberfläche des Halbleitergebiets (9) wenigstens teilweise überragen,
 - der untere Rand der Halbleiterzone (11) tiefer als die an die...



Beschreibung

[0001] Die vorliegende Erfindung betrifft ein Verfahren zum Herstellen eines Trenchtransistors mit einem Halbleiterkörper des einen Leitungstyps, einem in einem Oberflächenbereich des Halbleiterkörpers vorgesehenen Halbleitergebiet des anderen, zum einen Leitungstyp entgegengesetzten Leitungstyps, einem von der freiliegenden Oberfläche des Halbleitergebiets durch das Halbleitergebiet bis zum Halbleiterkörper von oben nach unten ragenden Trench (Graben), einer die Wand des Trenches wenigstens teilweise auskleidenden Isolierschicht, einer leitenden Trenchfüllung im unteren Bereich des Trenchs, einer isolierenden Trenchfüllung im oberen Bereich des Trenchs und einer in dem Halbleitergebiet längs der Isolierschicht vorgesehenen Halbleiterzone des einen Leitungstyps, wobei das obere Ende der Isolierschicht und die Oberfläche der isolierenden Trenchfüllung die Oberfläche des Halbleitergebiets wenigstens teilweise überragen, der untere Rand der Halbleiterzone tiefer als die an die isolierende Trenchfüllung angrenzende Oberseite der leitenden Trenchfüllung liegt und eine Kanalzone in dem Halbleitergebiet längs der Isolierschicht verläuft.

[0002] Ein Trenchtransistor der eingangs genannten Art, bei dem allerdings der untere Rand der Halbleiterzone des einen Leitungstyps (Sourcezone) deutlich unterhalb der Oberseite der leitenden Trenchfüllung liegt, ist beispielsweise in der US 5 801 417 bzw. 5 283 201 (vgl. dort jeweils **Fig. 12**) beschrieben. Bei diesem bekannten Trenchtransistor dient eine an die Sourcezone angrenzende und oberhalb von dieser längs der Seitenwand des Trenches vorgesehene Spacerschicht zur elektrischen Isolation zwischen der leitenden Trenchfüllung und einer Vorderseitenmetallisierung für die Sourcezone und das Halbleitergebiet des entgegengesetzten Leitungstyps (Bodyzone). Die Sourcezone selbst ist durch Rückätzen eines stark dotierten Halbleiterbereiches des einen Leitungstyps zwischen zwei benachbarten Trenches erzeugt.

[0003] In der Leistungselektronik wird für Transistoren generell eine Verkleinerung von deren flächenspezifischem Einschaltwiderstand angestrebt. Dabei sollen selbstverständlich Eigenschaften wie Avalanchehaftigkeit und geringe Kapazitäten für schnelles Schalten beibehalten und gegebenenfalls sogar noch weiter verbessert sein. Mit einer Verkleinerung der Strukturgrößen kann nun allgemein das Ziel eines kleineren Einschaltwiderstandes über eine Vergrößerung der flächenspezifischen Kanalweite eines Leistungstransistors erreicht werden. Um eine hohe Avalanchehaftigkeit zu gewährleisten, müssen aber Strukturen für Leistungstransistoren vorgesehen werden, welche den Durchbruch bei diesen örtlich begrenzen bzw. das Einschalten parasitärer Bipolartransistoren verhindern. Die Verkleinerung der Struk-

turgrößen erreicht ihre Grenze bei der minimalen Strukturgröße, die im Wesentlichen durch die Genauigkeit bei der Strukturierung durch die Fototechnik festgelegt wird.

[0004] Die zu erzielende Genauigkeit bei der Strukturierung einzelner Halbleiterzonen durch Maskenschritte wird durch die Dejustage der jeweiligen Fotoebenen zur Bildung dieser Halbleiterzonen relativ zu bereits im Halbleiterkörper ausgebildeten Strukturen, Lackeigenschaften des bei der Belichtung verwendeten Fotolacks sowie Abbildungsfehler begrenzt. Mit Hilfe der neuesten Belichtungstechnik kann zwar die Genauigkeit, mit der kleinste Strukturen relativ zueinander erzeugt werden können, weiter verbessert werden. Der Aufwand hierfür ist aber äußerst groß und kostenintensiv.

[0005] Im einzelnen sind noch in der US 5 801 417 und der US 5 283 201 jeweils Trenchtransistoren beschrieben, bei denen die laterale Ausdehnung von Sourcezonen durch einen Spacer und mittels anisotroper Ätzung festgelegt wird. Dabei ist die Dicke dieses Spacers im Vergleich zur Gateoxidstärke größer. Aus dem Spacer folgt keine Ausdiffusion.

[0006] Weiterhin ist aus der DE 41 11 046 A1 eine MOS-Einrichtung und insbesondere ein Trenchtransistor mit einer als Kanal arbeitenden Anreicherungsschicht bekannt, wobei eine laterale Strukturierung einer zunächst flächig zwischen benachbarten Zellen ausgebildeten Sourceschicht durch Spacer-Ätzung erfolgt. Eine zunächst flächig zwischen benachbarten Trenches ausgebildete Sourceschicht kann beispielsweise durch Diffusion von Verunreinigungen aus einem phosphorisierten Glas gebildet werden, so dass die Dotierstoffkonzentration der Sourcezone dann in lateraler Richtung konstant ist.

[0007] Aus der US 5,342,797 ist ein vertikaler Leistungs-MOSFET entnehmbar, dessen Sourcezone durch Ausdiffusion eines dotierten Oxidspacers hergestellt ist.

[0008] Schließlich ist noch aus der EP 962 987 A2 ein vertikaler Trenchtransistor mit verschiedenartigen Ausgestaltungen des Source/Bodybereiches bekannt. Die Dotierung eines Bodygebietes vom p-Leitungstyp erreicht dabei nicht die Oberfläche einer epitaktischen Schicht. Ein Anschluss für das Bodygebiet an eine Metallschicht erfolgt daher beispielsweise mit Hilfe einer tiefen p⁺-Diffusion. Diese tiefe p⁺-Diffusion wird jedoch vor der Herstellung einer Sourcezone **308** vorgenommen.

[0009] Die Implantation der Sourcezone erfolgt somit nicht in den Bereichen, die einem Anschluss des Bodygebietes mit Hilfe des in die Tiefe dotierten Gebietes an die Metallschicht dienen.

[0010] Es ist Aufgabe der vorliegenden Erfindung, ein einfach durchführbares Verfahren zum Herstellen eines sich durch kleinste Strukturbreiten auszeichnenden Trenchtransistor anzugeben.

[0011] Diese Aufgabe wird bei einem Verfahren der eingangs genannten Art erfindungsgemäß durch die im kennzeichnenden Teil des Patentanspruches 1 angegebenen Merkmale gelöst. Zweckmäßige Weiterbildungen des Anmeldungsgegenstandes sind in den Patentansprüchen 2 und 3 angegeben.

[0012] Bei dem Trenchtransistor ist die Zone des einen Leitungstyps, also die Sourcezone, mittels Ausdiffusion aus einem Spacer gebildet, so dass diese Zone eine geringste laterale Ausdehnung hat. Der Spacer selbst kann aus einer isolierenden Spacerschicht, die das Gatedielektrikum des Trenchtransistors verstärkt, und einer leitfähigen Spacerschicht bestehen. Geeignete Materialien für den Spacer bzw. die leitfähige Spacerschicht sind dotiertes polykristallines Silizium oder amorphes Silizium oder ein mit Dotierstoff versehenes Metall oder Borphosphorsilikatglas (BPSG) oder Phosphorsilikatglas (PSG). Der Dotierstoff des Spacers wird so gewählt, dass er in der Halbleiterzone den einen Leitungstyp ergibt. In jedem Fall wirkt der Spacer bzw. die leitfähige Spacerschicht bei einem Spacer aus einer isolierenden Spacerschicht und der leitfähigen Spacerschicht als Dotierstoffquelle für die Zone des einen Leitungstyps, also die Sourcezone. Durch die damit erzielte geringe laterale Ausdehnung der Sourcezone kann eine deutliche Minimierung der Verstärkung des parasitären Bipolartransistors bei dem Trenchtransistor erreicht werden.

[0013] Eine Bodykontaktzone des anderen Leitungstyps kann zwischen zwei Halbleiterzonen (Sourcezonen) des einen Leitungstyp von zwei benachbarten Zellen vorgesehen und durch Umdotierung von Bereichen dieser Halbleiterzonen erzeugt sein.

[0014] Durch die Verwendung von selbstjustierten Prozessschritten zur Ausbildung speziell der für einen Avalanchedurchbruch kritischen Halbleiterzonen und insbesondere der lateralen Ausbildung dieser Halbleiterzonen, das heißt Sourcezonen, kann die Strukturbreite bei dem Trenchtransistor deutlich reduziert werden. Nachteilhafte Effekte einer Seitenwandimplantation infolge der tiefer liegenden Oberfläche im Bereich des Trenches können zuverlässig vermieden werden.

[0015] Das erfindungsgemäße Verfahren zeichnet sich dadurch aus, dass bei einem hohen Ausmaß an Selbstjustierung kostenintensive Fotoebenen eingespart werden können.

[0016] Bei dem Trenchtransistor kann es sich um ei-

nen MOS-Transistor, einen IGBT usw. handeln. Als Halbleitermaterial sind beispielsweise Silizium oder auch Siliziumcarbid geeignet.

[0017] Zweckmäßigerweise wird bei dem Trenchtransistor zwischen zwei Zellen in die Oberfläche des Halbleitergebietes des anderen Leitungstyps ein Graben eingebracht. Dies kann beispielsweise durch Grabenätzung geschehen. Ein solcher Graben verbessert die Robustheit des Halbleiterbauelementes, da dann ein Durchbruch im Bereich des Grabens und nicht im Bereich der Trench-Seitenwand auftritt.

[0018] Treten nämlich in einem Halbleiterkörper aus beispielsweise Silizium hohe Feldstärken auf, so führt dies zu einer Ladungsvervielfachung. Dabei liegen Elektroden und Löcher in gleicher Weise vor. Bei beispielsweise einem n-Kanal-Vertikal-Transistor fließen Elektronen zur Rückseite, während Löcher zur Vorderseite abgeführt werden. Diese Löcher können dann einen parasitären npn-Bipolartransistor aufmachen, was eine Stromfilamentierung und Zerstörung des Bauelements zur Folge hat. Bei einem Graben können die Löcher aber nicht entlang der Sourcezone fließen, was das Anschalten des parasitären npn-Bipolartransistors verhindert. Außerdem trennt der Graben Sourcezonen benachbarter Zellen des Trenchtransistors.

[0019] Nachfolgend wird die Erfindung anhand der Zeichnungen näher erläutert. Es zeigen:

[0020] [Fig. 1A–Fig. 1H](#) Schnittdarstellungen zur Erläuterung verschiedener Prozessschritte bei der Herstellung eines Trenchtransistors mit selbstjustierter Sourcezone nach einem ersten Ausführungsbeispiel der Erfindung,

[0021] [Fig. 2A–Fig. 2H](#) Schnittdarstellungen zur Erläuterung der Prozessschritte bei der Herstellung eines Trenchtransistors mit selbstjustierter Sourcezone und einem Grabenkontakt nach einem zweiten Ausführungsbeispiel der Erfindung,

[0022] [Fig. 3A–Fig. 3E](#) Schnittdarstellungen zur Erläuterung verschiedener Prozessschritte bei der Herstellung eines Trenchtransistors mit selbstjustiertem Bodykontakt in einer niedrig dotierten Sourcezone, und

[0023] [Fig. 3E'](#) eine Variante der obigen Beispiele mit einem Feldplattentrench.

[0024] In den Figuren werden einander entsprechende Bauteile jeweils mit den gleichen Bezugszeichen versehen.

[0025] Als Halbleitermaterial kann in bevorzugter Weise Silizium verwendet werden. Es können aber auch andere Halbleitermaterialien in Betracht kom-

men, wie beispielsweise Siliziumcarbid oder Verbindungshalbleiter ($A_{III}B_V$). Auch können die angegebenen Leitungstypen jeweils vertauscht werden.

[0026] [Fig. 1A](#) zeigt einen Halbleiterkörper **1** aus einer n^+ -leitenden Schicht **2** und einer darauf vorgesehenen n -leitenden Driftzone **3**. Die Schicht **2** und die Driftzone **3** können beispielsweise durch Epitaxie erzeugt sein. Im Folgenden wird davon ausgegangen, dass zumindest die Driftzone **3** bzw. die diese bildende Schicht epitaktisch erzeugt wurde.

[0027] In die Driftzone **3** sind mit Hilfe beispielsweise einer üblichen Fotolack- und Ätztechnik sowie einer Hartmaske aus beispielsweise einer Siliziumdioxidschicht **18** Trenches **5** eingebracht. Die Breite eines Trenches kann beispielsweise im Bereich von 1 μm liegen. Sie kann aber auch kleiner oder ggf. auch größer sein. Der Abstand zwischen den Trenches **5** beträgt etwa 1 bis 2 μm und kann auch kleiner sein. Anstelle der Siliziumdioxidschicht **18** kann auch eine andere geeignete Maskierschicht zur Bildung der Trenches **5** verwendet werden.

[0028] Nach Entfernen der Siliziumdioxidschicht **18** wird durch Abscheidung auf den Innenwänden **6** der Trenches **5** ein Gate-Dielektrikum **4** aus beispielsweise ebenfalls Siliziumdioxid abgeschieden. Sodann wird durch Abscheidung im Innern der Trenches **5** bzw. innerhalb des Gate-Dielektrikums **4** eine Gateelektrode **7** aus dotiertem polykristallinem Silizium aufgebracht und rückgeätzt, so dass die in [Fig. 1B](#) gezeigte Struktur entsteht.

[0029] Anschließend wird im oberen Bereich des Trenches **5** ein isolierender Stöpsel **8** als Zwischenoxid aus beispielsweise Siliziumdioxid ausgebildet. Damit liegt die in [Fig. 1C](#) gezeigte Struktur vor.

[0030] Es schließt sich sodann ein Zurückätzen des Mesagebietes an, so dass die isolierenden Stöpsel **8** mit dem sie umgebenden Gate-Dielektrikum **4** teilweise die Oberfläche der verbleibenden Driftzone **3** überragen. Dabei erfolgt das Zurückätzen des Mesagebietes bis etwa knapp vor die Gateelektrode **7**. Auf diese Weise wird die in [Fig. 1D](#) dargestellte Struktur erhalten.

[0031] Sodann wird, wie in [Fig. 1E](#) gezeigt ist, ein p -leitendes Bodygebiet **9** mittels wenigstens einer Implantation und eines anschließenden Austreibens bzw. einer Temperaturbehandlung in dem Oberflächenbereich der Driftzone **3** eingebracht.

[0032] Anschließend werden leitfähige Spacer auf den die Oberfläche des Bodygebietes **9** überragenden Seitenwänden des Gate-Dielektrikums **4** aufgebracht, wie dies in der linken Hälfte von [Fig. 1F](#) gezeigt ist. Die leitfähigen Spacer **10** können dabei aus beispielsweise n -dotiertem polykristallinem oder

amorphem Silizium oder aus einem mit Dotierstoff versehenen Metall oder aus Phosphorsilikatglas (PSG) oder aus Borphosphorsilikatglas (BPSG) oder aus Borsilikatglas (BSG) bestehen. Gegebenenfalls können die leitfähigen Spacer **10** noch durch eine optionale, isolierende Spacerschicht **10a** aus beispielsweise Siliziumdioxid unterlegt sein, wie dies im rechten Teil von [Fig. 1F](#) gezeigt ist. Diese Spacer **10** bzw. **10a** wirken jeweils als Dotierstoffquellen bei einer späteren Temperaturbehandlung.

[0033] Aus dem Spacer **10**, der als Dotierstoffquelle dient, wird sodann der Dotierstoff durch eine Temperaturbehandlung ausgetrieben, so dass in dem Bodygebiet **9** durch Diffusion n -leitende Sourcezonen **11** nach einer Austreibung des Dotierstoffes aus den Spacern **10** entstehen. Der untere Rand der Sourcezone **11** liegt dabei tiefer, als die an den isolierenden Stöpsel **8** angrenzende Oberseite der Gateelektrode **7**. Damit liegt die in [Fig. 1G](#) dargestellte Struktur vor. Es ist auch möglich, die Dotierung für das Bodygebiet **9** erst nach der Diffusion der Sourcezone **11** vorzunehmen.

[0034] Schließlich wird mit Hilfe einer Metallisierung **12** aus beispielsweise Aluminium auf der Hauptoberfläche des Transistors ein ohmscher Kontakt für die Sourcezone **11** bzw. das Bodygebiet **9** erzeugt. Diese Metallisierung **12** kann noch durch eine Schicht **13** unterlegt werden, die aus einem Silizid und einem implantierten Bodykontakt besteht. Diese Schicht **13** soll den elektrischen Kontakt zwischen der Metallisierung **12** und der Sourcezone **11** sowie dem Bodygebiet **9** verbessern. [Fig. 1H](#) zeigt die auf diese Weise erhaltene Struktur für den Trenchtransistor, in welchem die Kanalzone längs des Gate-Dielektrikums **4** in dem Bodygebiet **9** verläuft.

[0035] Bei einer Vertikalanordnung wird auf die Rückseite des Halbleiterkörpers **1** noch ein Drainkontakt (in den Figuren nicht gezeigt) aufgebracht. Eine Lateralanordnung sieht dagegen eine von der Metallisierung **12** getrennte, zusätzliche Metallisierung als Drainkontakt vor, welcher über eine n^+ -leitende Sinkzone durch das Bodygebiet **9** hindurch mit der Schicht **2** und der Driftzone **3** verbunden ist.

[0036] Gegebenenfalls kann auch in das Bodygebiet **9** noch ein Bodykontaktbereich durch Implantation eingebracht werden, wobei hier der Spacer **10** als Maskierung dient. Auf dieses Bodykontaktgebiet wird sodann die Schicht **13** aufgebracht. Als Metallisierung wird beispielsweise AlSiCu oder ein Stöpsel aus polykristallinem Silizium (Polyplug) mit AlSiCu verwendet.

[0037] Die [Fig. 2A](#) bis [Fig. 2H](#) zeigen Schnitte zur Erläuterung eines weiteren Ausführungsbeispiels der vorliegenden Erfindung. Dabei entsprechen die anhand der [Fig. 1A](#) bis [Fig. 1F](#) erläuterten Verfahrens-

schritte den Verfahrensschritten zur Bildung einer Struktur von [Fig. 2F](#), wobei im vorliegenden Ausführungsbeispiel der Spacer **10** vorzugsweise nicht bis zum oberen Rand der Siliziumdioxidschicht **4** reicht. Nachdem auf diese Weise die in [Fig. 2F](#) gezeigte Struktur erhalten ist, wird auf den leitfähigen Spacer **10** noch eine isolierende Spacerschicht **10b** aufgetragen. Sodann wird eine Grabenätzung vorgenommen, um im Bodygebiet **9** einen Graben **14** auszubilden. Bei dieser Grabenätzung dient die isolierende Spacerschicht **10b** als Maske. Die isolierende Spacerschicht **10b** kann wie für die isolierende Spacerschicht **10a** beim ersten Ausführungsbeispiel Siliziumdioxid oder Siliziumnitrid verwendet werden. Der Graben **14** ragt in das Bodygebiet **9** und kann dieses auch bis zur Driftzone **3** durchsetzen und in diese eindringen.

[0038] Es ist auch möglich, die isolierende Spacerschicht **10a** (vgl. [Fig. 1F](#)) zusätzlich beim vorliegenden zweiten Ausführungsbeispiel unterhalb des leitfähigen Spacers **10** vorzusehen und diese isolierende Spacerschicht **10a** bereits unmittelbar vor oder nach der Implantation des Bodygebietes **9** auf den Seitenrand der Siliziumdioxidschicht **4** aufzutragen, also vor oder nach den Verfahrensschritten der [Fig. 1E](#) bzw. [Fig. 2E](#). Durch diese isolierende Spacerschicht **10a** wird das Gatedielektrikum, das durch die Siliziumdioxidschicht **4** gebildet wird, verstärkt. Damit kann eine Schädigung des Gate-Dielektrikums bei einer zu tiefen Mesa-Rückätzung (vgl. [Fig. 1D](#) und [Fig. 2D](#)) ausgeglichen werden.

[0039] Beim vorliegenden zweiten Ausführungsbeispiel wird die isolierende Spacerschicht **10b** entfernt bzw. rückgeätzt, so dass die Sourcezone **11** gut an die Metallisierung **12** angeschlossen werden kann. Dieser Anschluss erfolgt in gleicher oder ähnlicher Weise wie beim ersten Ausführungsbeispiel, also vorzugsweise über die in der oben erläuterten Weise gebildete Schicht **13**.

[0040] Anhand der [Fig. 3A](#) bis [Fig. 3E](#) wird im Folgenden Herstellungsverfahren für einen Trenchtransistor erläutert. Die [Fig. 3A](#) entspricht dabei der [Fig. 1E](#) bzw. [Fig. 2E](#), so dass bis zur Erzeugung der in [Fig. 3A](#) dargestellten Struktur die Prozessschritte die gleichen sind wie beim ersten bzw. zweiten Ausführungsbeispiel.

[0041] In die in [Fig. 3A](#) im Schnitt gezeigte Struktur wird in das Bodygebiet **9** eine niedrig dotierte n-leitende Sourcezone **15** vorzugsweise durch Implantation eingebracht, was speziell bei der Herstellung von p-Kanal-Transistoren zweckmäßig ist. Im Gebiet der Sourcezone **15** erfolgt also eine Umdotierung des Bodygebietes **9**. Damit liegt die in [Fig. 3B](#) gezeigte Struktur vor.

[0042] Anschließend wird eine isolierende Spacer-

schicht **10c** am Rand der Siliziumdioxidschicht **4** aufgetragen, um über diese isolierende Spacerschicht **10c** eine p⁺-leitende Bodykontaktzone **16** zu implantieren. Die isolierende Spacerschicht **10c** kann entfernt oder auch nur zurückgeätzt werden, so dass sie als Spacerschicht **10c'** (vgl. rechte Hälfte von [Fig. 3C](#)) zur Verstärkung der das Gate-Dielektrikum **4** bildenden Siliziumdioxidschicht (GOX) dient. Es liegt damit die in [Fig. 3C](#) dargestellte Struktur vor.

[0043] Schließlich wird noch eine Metallisierung **12** in gleicher Weise wie beim ersten bzw. zweiten Ausführungsbeispiel aufgebracht.

[0044] Bei allen Ausführungsbeispielen kann vor der Abscheidung der Metallisierung **12** mit einem CMP-Schritt (CMP = chemisch-mechanisches Polieren) die Oberflächentopografie abgeflacht werden, um bessere Verfülleigenschaften für das Metall der Metallisierung **12** zu erzielen. Eine entsprechend gestaltete Struktur ist in [Fig. 3E](#) dargestellt. Der CMP-Schritt lässt Höhenunterschiede vermeiden.

[0045] Im Trench **5** können zusätzlich zu der Gateelektrode **7** noch weitere Elektroden und gegebenenfalls auch eine Feldplatte ausgebildet werden. Dies geschieht vorzugsweise bereits nach der Trenchätzung, also nach den Schritten entsprechend den [Fig. 1A](#) bzw. [Fig. 2A](#). Eine solche zusätzliche Elektrode **7a** ist in der linken Hälfte von [Fig. 3E](#) unterhalb einer weiteren Isolierschicht **4a** gezeigt, während in der sonst der rechten Hälfte von [Fig. 3E](#) entsprechenden [Fig. 3E'](#) eine Feldplatte **17** innerhalb eines Feldplattentrenchs mit einer dicken Isolierschicht **19** aus Siliziumdioxid im unteren Bereich des vorzugsweise bis zur Schicht **2** reichenden Trenchs **5** dargestellt ist.

Bezugszeichenliste

1	Halbleiterkörper
2	n ⁺ -leitende Schicht
3	n ⁻ -leitende Schicht
4	Gate-Dielektrikum
4a	Isolierschicht
5	Trench
6	Trench-Seitenwand
7	Gateelektrode
7a	weitere Elektrode
8	isolierender Stöpsel
9	Bodygebiet
10	Spacer
10a, 10b, 10c	isolierende Spacerschicht
11	Sourcezone
12	Metallisierung
13	Silizidschicht

13a	Bodykontaktzone
14	Graben
15	Sourcezone
16	Bodykontaktzone
17	Feldplatte
18	Siliziumdioxidschicht bzw. Trenchmaske
19	Isolierschicht

eine weitere Spacerschicht (**10b**) aufgebracht wird, dass der Graben (**14**) eingebracht wird und dass die weitere Spacerschicht (**10b**) entfernt oder zumindest rückgeätzt wird.

Es folgen 6 Blatt Zeichnungen

Patentansprüche

1. Verfahren zum Herstellen eines Trenchtransistors mit:

- einem Halbleiterkörper (**1**) des einen Leitungstyps,
- einem in einem Oberflächenbereich des Halbleiterkörpers (**1**) vorgesehenen Halbleitergebiet (**9**) des anderen, zum einen Leitungstyp entgegengesetzten Leitungstyps,
- einem von der freiliegenden Oberfläche des Halbleitergebiets (**9**) durch das Halbleitergebiet (**9**) bis zum Halbleiterkörper (**1**) von oben nach unten ragenden Trench (**5**),
- einer die Wand des Trenches (**5**) wenigstens teilweise auskleidenden Isolierschicht (**4**),
- einer leitenden Trenchfüllung (**7**) im unteren Bereich des Trenchs (**5**),
- einer isolierenden Trenchfüllung (**8**) im oberen Bereich des Trenchs (**5**) und
- einer in dem Halbleitergebiet (**9**) längs der Isolierschicht (**4**) vorgesehenen Halbleiterzone (**11**) des einen Leitungstyps, wobei:
- das obere Ende der Isolierschicht (**4**) und die Oberfläche der isolierenden Trenchfüllung (**8**) die Oberfläche des Halbleitergebiets (**9**) wenigstens teilweise überragen,
- der untere Rand der Halbleiterzone (**11**) tiefer als die an die isolierende Trenchfüllung (**8**) angrenzende Oberseite der leitenden Trenchfüllung (**7**) liegt, und
- eine Kanalzone in dem Halbleitergebiet (**9**) längs der Isolierschicht (**4**) verläuft,

dadurch gekennzeichnet,
dass nach Trenchätzung, Auftragen der Isolierschicht (**4**), Bildung der Trenchfüllungen (**7**, **8**) und Abtragen des Halbleiterkörpers (**1**) zwischen zwei Trenchs (**5**) von benachbarten Zellen längs einer die Oberfläche der Halbleiterschicht überragenden Seitenwand der Isolierschicht (**4**) ein Spacer (**10**) aus leitfähigem Material angebracht wird und dass dann Dotierstoff aus dem Spacer (**10**) in den Halbleiterkörper (**1**) zur Bildung der Halbleiterzone (**11**) des einen Leitungstyps eingebracht wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass das Halbleitergebiet (**9**) des anderen Leitungstyps vor oder nach Erzeugung der Halbleiterzone (**11**) gebildet wird.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass nach Bildung der Halbleiterzone (**11**) des einen Leitungstyps über den Spacer (**10**)

Anhängende Zeichnungen

FIG 1A

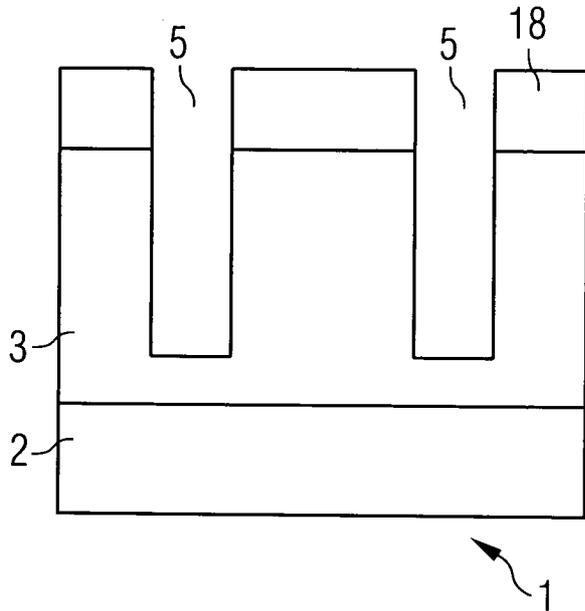


FIG 1C

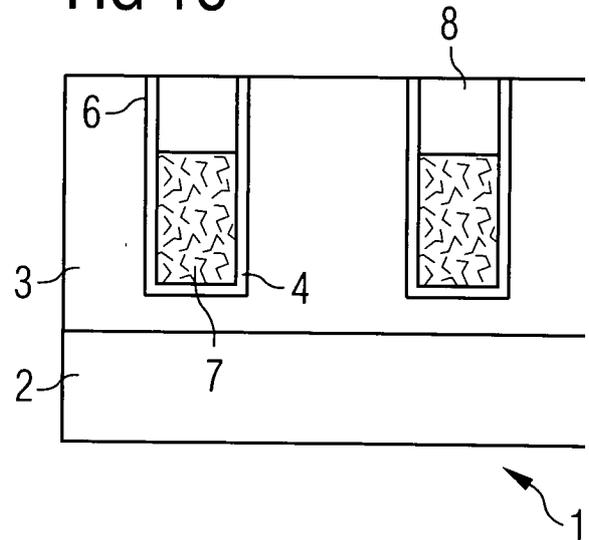


FIG 1B

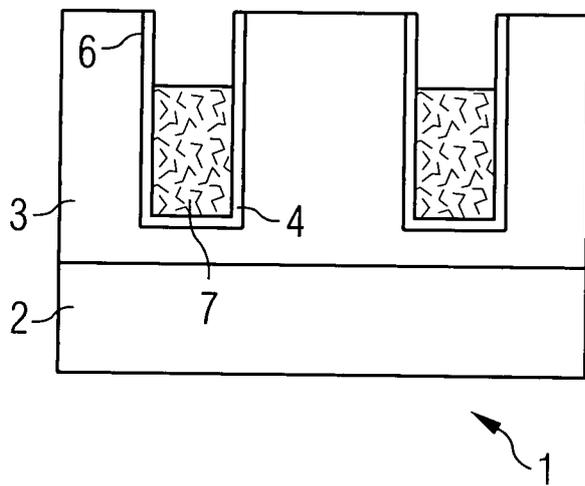


FIG 1D

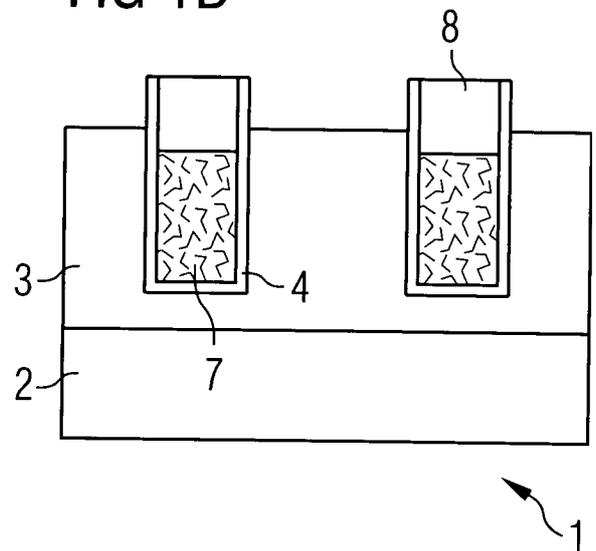


FIG 1E

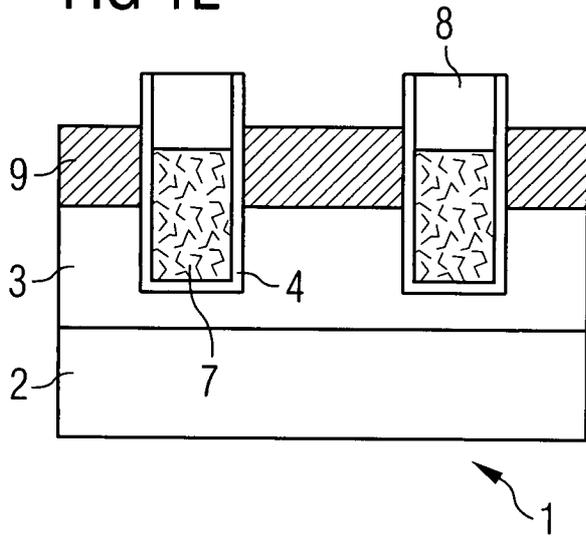


FIG 1G

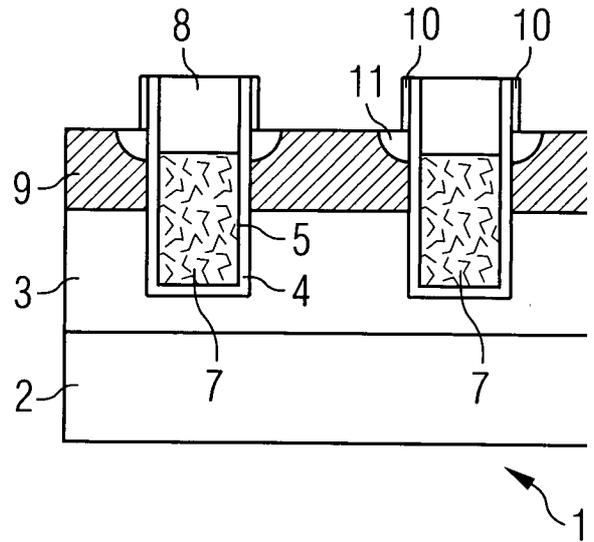


FIG 1F

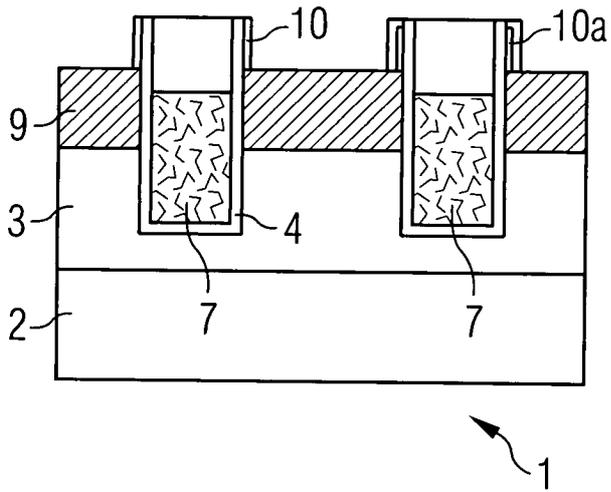


FIG 1H

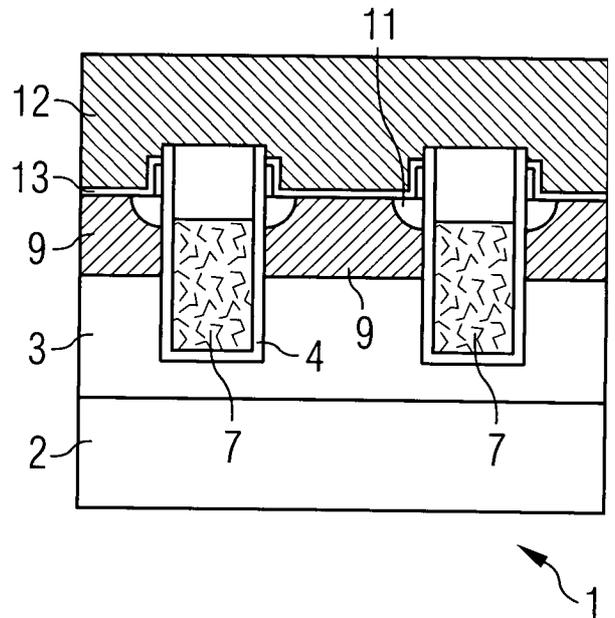


FIG 2A

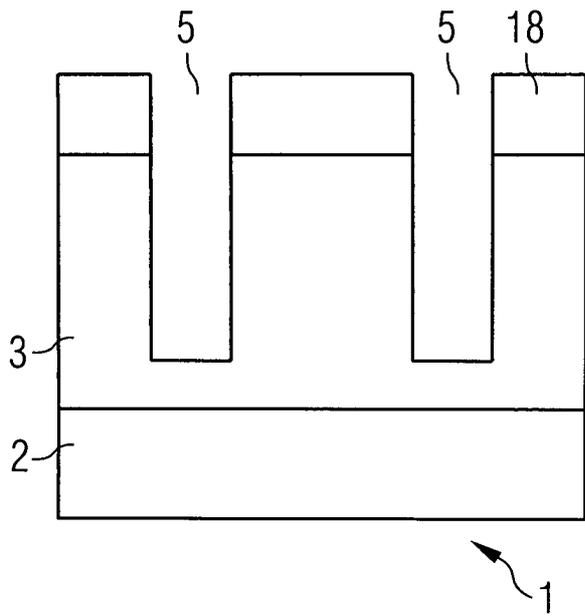


FIG 2C

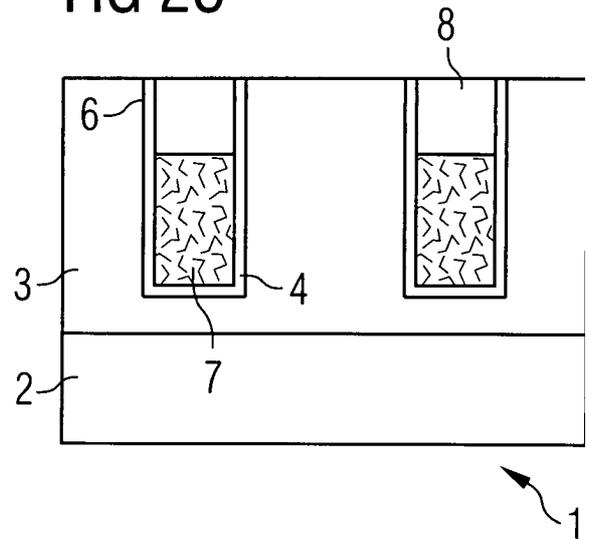


FIG 2B

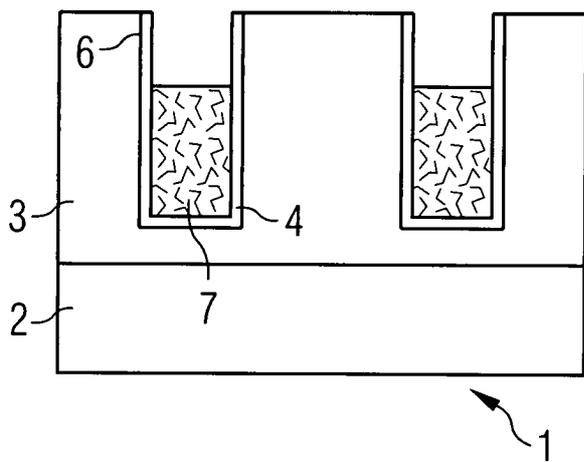


FIG 2D

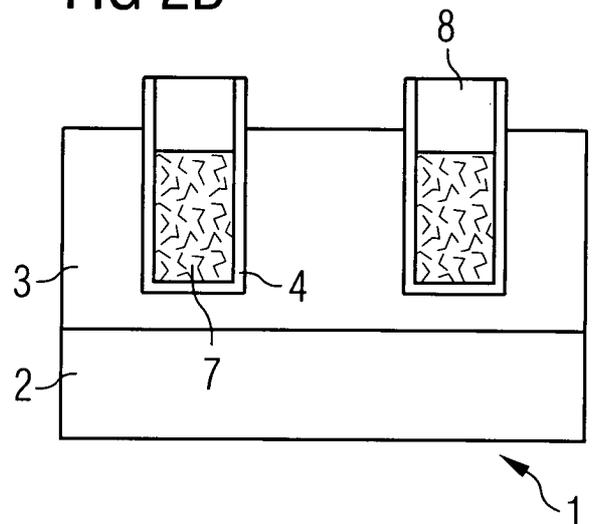


FIG 2E

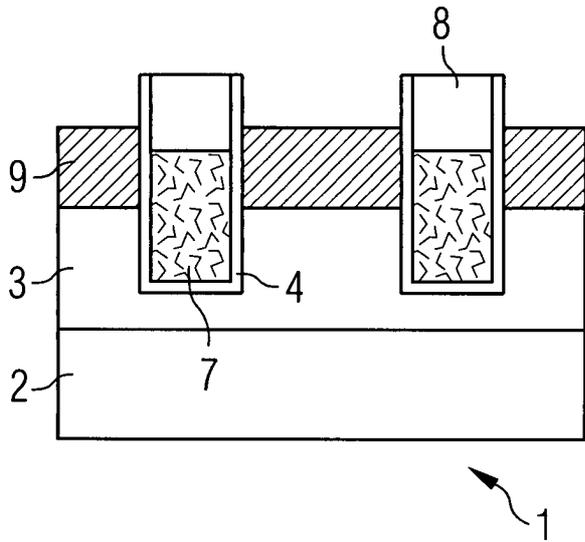


FIG 2G

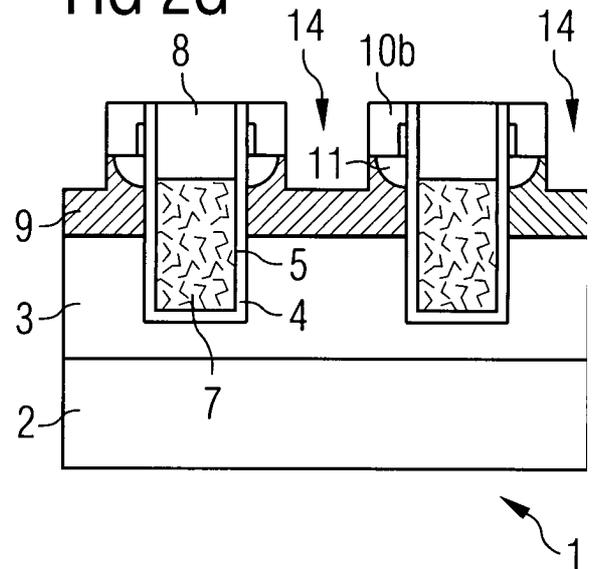


FIG 2F

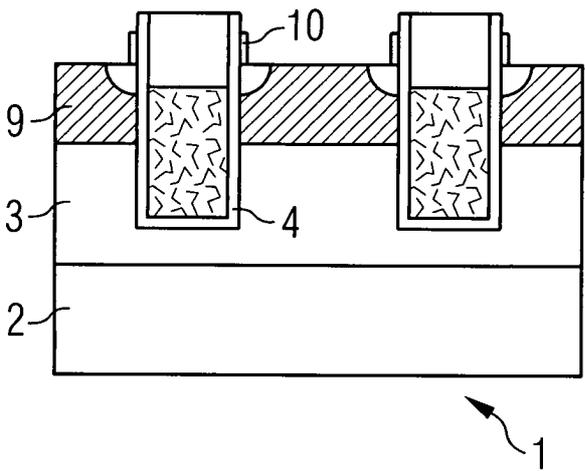


FIG 2H

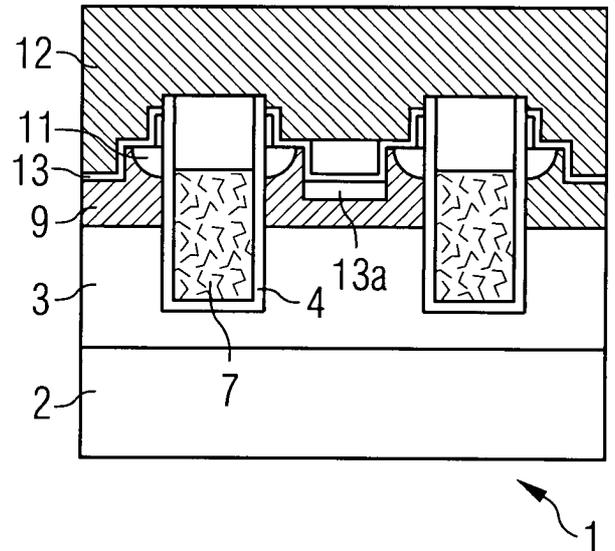


FIG 3A

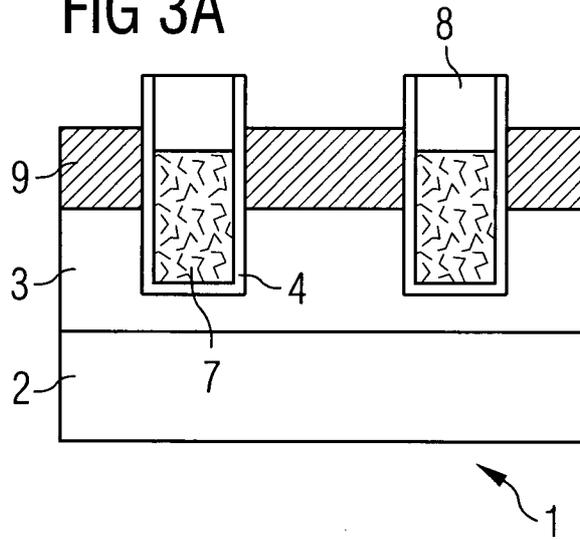


FIG 3B

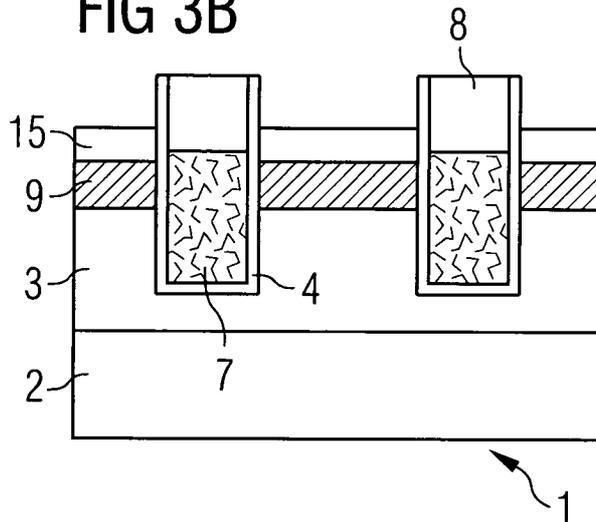


FIG 3C

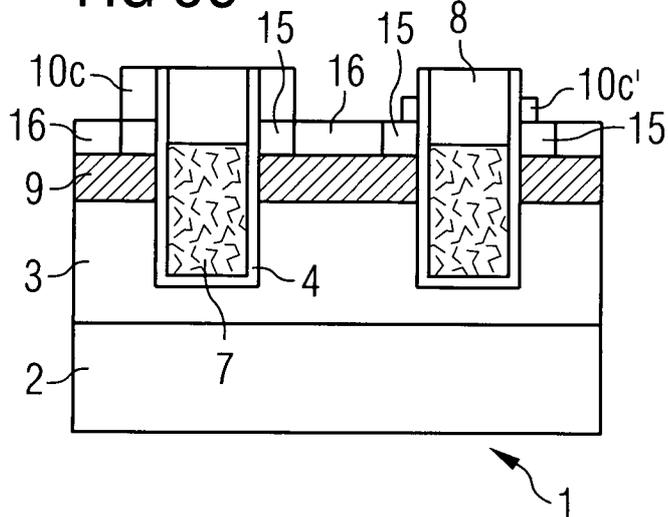


FIG 3D

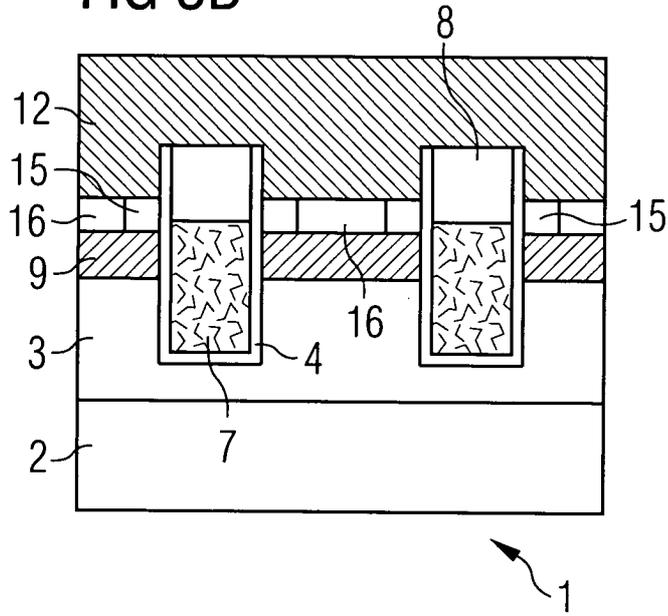


FIG 3E

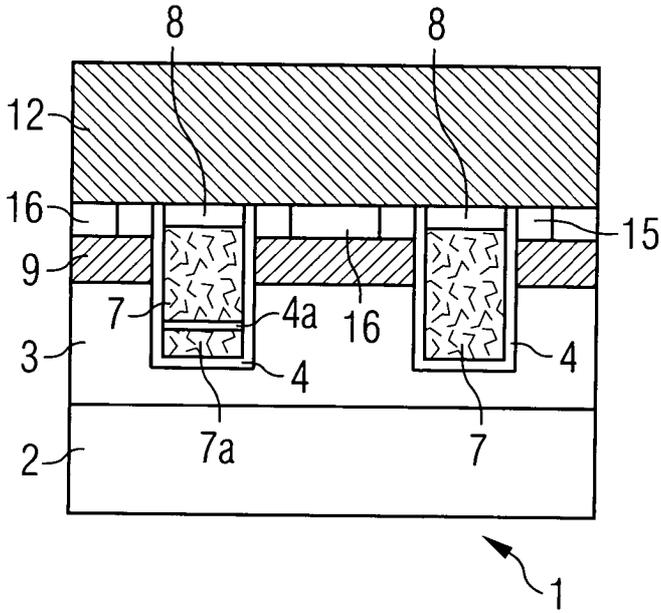


FIG 3E'

