

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 17 年 6 月 16 日 (2005.6.16)

【公開番号】特開 2002-208856 (P2002-208856A)
 【公開日】平成 14 年 7 月 26 日 (2002.7.26)
 【出願番号】特願 2001-83973 (P2001-83973)
 【国際特許分類第 7 版】

H 0 3 L 7/093
 H 0 3 L 7/10
 H 0 4 B 1/40
 H 0 4 L 27/152

【F I】

H 0 3 L 7/08 E
 H 0 4 B 1/40
 H 0 3 L 7/10 D
 H 0 4 L 27/14 E

【手続補正書】

【提出日】平成 16 年 9 月 10 日 (2004.9.10)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

少なくとも電流出力型位相比較器と、低域通過フィルタと、VCO とを含む PLL 回路であって、

前記 PLL 回路の収束周波数が設定周波数よりも低い場合には、前記収束周波数に対応する収束電位よりも低い入力電位から前記収束電位まで PLL フィードバックループにより収束させ、

前記収束周波数が前記設定周波数よりも高い場合には、収束電位よりも高い入力電位から前記収束電位まで前記 PLL フィードバックループにより収束させることを特徴とする PLL 回路。

【請求項 2】

少なくとも電流出力型位相比較器と、低域通過フィルタと、VCO とを含む PLL 回路であって、

前記 PLL 回路の収束周波数が設定周波数よりも高い場合には、前記収束周波数に対応する収束電位よりも高い入力電位から前記収束電位まで PLL フィードバックループにより収束させ、

前記収束周波数が前記設定周波数よりも低い場合には、収束電位よりも低い入力電位から前記収束電位まで前記 PLL フィードバックループにより収束させることを特徴とする PLL 回路。

【請求項 3】

第 1 の周波数変調された入力信号と第 2 の入力信号の位相差に比例した信号を出力する電流出力型位相比較器と、前記電流出力型位相比較器の出力端に接続された低域通過フィルタと、前記低域通過フィルタの出力端に接続された VCO と、前記 VCO の出力端に接続され前記 VCO の出力周波数を周波数変換し第 2 の信号を出力するミキサと、前記電流出力型位相比較器の出力端に接続された第 1、第 2、第 3 の定電流源と、前記電流出力型

位相比較器と基準電位との間に接続されたスイッチとを有し、前記第 1、第 2、第 3 の定電流源のオンオフと前記スイッチの短絡、開放の制御手段を有することを特徴とする PLL 回路。

【請求項 4】

請求項 3 記載の PLL 回路において、前記基準電位は 0 V であり、前記第 1 と第 3 の定電流源は前記電流出力型位相比較器の出力端に定電流を出力し、前記第 2 の定電流源は前記電流出力型位相比較器の出力端から定電流を吸収することを特徴とする PLL 回路。

【請求項 5】

請求項 3 記載の PLL 回路において、前記基準電位は電源電位であり、前記第 1 と第 3 の定電流源は前記電流出力型位相比較器の出力端から定電流を吸収し、前記第 2 の定電流源は前記電流出力型位相比較器の出力端に定電流を出力することを特徴とする PLL 回路。

【請求項 6】

請求項 4 記載の PLL 回路において、非動作状態では、前記第 1、第 2、第 3 の定電流源がオフで前記スイッチは短絡されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 PLL 回路の収束周波数が、前記スイッチの短絡時の前記 VCO の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる PLL 回路であって、前記第 1 の手段においては、前記スイッチの開放と前記第 1 の定電流源のオンが行われ、前記第 2 の手段においては、まず前記スイッチの開放と前記第 3 の定電流源のオンが行われ、その一定期間の後、前記第 3 の定電流源のオフと前記第 2 の定電流源のオンが行われることを特徴とする PLL 回路。

【請求項 7】

請求項 5 記載の PLL 回路において、非動作状態では、前記第 1、第 2、第 3 の定電流源がオフで前記スイッチは短絡されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 PLL 回路の収束周波数が、前記スイッチの短絡時の前記 VCO の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる PLL 回路であって、前記第 1 の手段においては、前記スイッチの開放と前記第 1 の定電流源のオンが行われ、前記第 2 の手段においては、まず前記スイッチの開放と前記第 3 の定電流源のオンが行われ、その一定期間の後、前記第 3 の定電流源のオフと前記第 2 の定電流源のオンが行われることを特徴とする PLL 回路。

【請求項 8】

請求項 6 記載の PLL 回路において、前記第 1、第 2 の定電流源の出力電流値は等しく、前記第 3 の定電流源の出力電流値は前記第 1、第 2 の定電流源の出力電流値の少なくとも 2 倍以上であることを特徴とする PLL 回路。

【請求項 9】

請求項 7 記載の PLL 回路において、前記第 1、第 2 の定電流源の出力電流値は等しく、前記第 3 の定電流源の出力電流値は前記第 1、第 2 の定電流源の出力電流値の少なくとも 2 倍以上であることを特徴とする PLL 回路。

【請求項 10】

第 1 の周波数変調された入力信号と第 2 の入力信号の位相差に比例した信号を出力する電流出力型位相比較器と、前記電流出力型位相比較器の出力端に接続された低域通過フィルタと、前記低域通過フィルタの出力端に接続された VCO と、前記 VCO の出力端に接続され前記 VCO の出力周波数を周波数変換し第 2 の信号を出力するミキサと、前記電流出力型位相比較器の出力端に接続された第 1、第 2 の定電流源と、前記電流出力型位相比較器と第 1 の基準電位との間に接続された第 1 のスイッチと、前記電流出力型位相比較器の出力端と第 2 の基準電位との間に接続された第 2 のスイッチとを有し、前記第 1、第 2 の定電流源のオンオフと前記第 1 と第 2 のスイッチの短絡、開放を制御する手段を有することを特徴とする PLL 回路。

【請求項 1 1】

請求項 1 0 記載の P L L 回路において、前記第 1 の基準電位は 0 V であり、前記第 2 の基準電位は電源電位であり、前記第 1 の定電流源は前記電流出力型位相比較器の出力端に定電流を出力し、前記第 2 の定電流源は前記電流出力型位相比較器の出力端から定電流を吸収することを特徴とする P L L 回路。

【請求項 1 2】

請求項 1 0 記載の P L L 回路において、前記第 1 の基準電位は電源電圧であり、前記第 2 の基準電位は 0 V であり、前記第 1 の定電流源は前記電流出力型位相比較器の出力端から定電流を吸収し、前記第 2 の定電流源は前記電流出力型位相比較器の出力端に定電流を出力することを特徴とする P L L 回路。

【請求項 1 3】

請求項 1 1 記載の P L L 回路において、非動作状態では、前記第 1、第 2 の定電流源がオフで前記第 1 のスイッチは短絡され、前記第 2 のスイッチは開放されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 P L L 回路の収束周波数が、前記第 1 のスイッチの短絡時の前記 V C O の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる P L L 回路であって、前記第 1 の手段においては、前記第 1 のスイッチの開放と前記第 1 の定電流源のオンが行われ、前記第 2 の手段においては、まず前記第 1 のスイッチの開放と前記第 2 のスイッチの短絡が行われ、その一定期間の後、前記第 2 のスイッチの開放と前記第 2 の定電流源のオンが行われることを特徴とする P L L 回路。

【請求項 1 4】

請求項 1 2 記載の P L L 回路において、非動作状態では、前記第 1、第 2 の定電流源がオフで前記第 1 のスイッチは短絡され、前記第 2 のスイッチは開放されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 P L L 回路の収束周波数が、前記第 1 のスイッチの短絡時の前記 V C O の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる P L L 回路であって、前記第 1 の手段においては、前記第 1 のスイッチの開放と前記第 1 の定電流源のオンが行われ、前記第 2 の手段においては、まず前記第 1 のスイッチの開放と前記第 2 のスイッチの短絡が行われ、その一定期間の後、前記第 2 のスイッチの開放と前記第 2 の定電流源のオンが行われることを特徴とする P L L 回路。

【請求項 1 5】

請求項 1 3 記載の P L L 回路において、前記第 1、第 2 の定電流源の出力電流値が等しいことを特徴とする P L L 回路。

【請求項 1 6】

請求項 1 4 記載の P L L 回路において、前記第 1、第 2 の定電流源の出力電流値が等しいことを特徴とする P L L 回路。

【請求項 1 7】

第 1 の周波数変調された入力信号と第 2 の入力信号の位相差に比例した信号を出力する電流出力型位相比較器と、前記電流出力型位相比較器の出力端に接続された低域通過フィルタと、前記低域通過フィルタの出力端に接続された V C O と、前記 V C O の出力端に接続され前記 V C O の出力周波数を周波数変換し第 2 の信号を出力するミキサと、前記電流出力型位相比較器の出力端に接続された可変電流源と定電流源と、前記電流出力型位相比較器と基準電位との間に接続されたスイッチとを有し、前記可変電流源のオンオフ及び出力電流値と前記定電流源のオンオフと前記スイッチの短絡、開放を制御する手段を有することを特徴とする P L L 回路。

【請求項 1 8】

請求項 1 7 記載の P L L 回路において、前記基準電位は 0 V であり、前記可変電流源は前記電流出力型位相比較器の出力端に電流を出力し、前記定電流源は前記電流出力型位相

比較器の出力端から定電流を吸収することを特徴とする PLL 回路。

【請求項 19】

請求項 17 記載の PLL 回路において、前記基準電位は電源電位であり、前記可変電流源は前記電流出力型位相比較器の出力端から電流を吸収し、前記定電流源は前記電流出力型位相比較器の出力端に定電流を出力することを特徴とする PLL 回路。

【請求項 20】

請求項 18 記載の PLL 回路において、非動作状態では、前記可変電流源と前記定電流源がオフで前記スイッチは短絡されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 PLL 回路の収束周波数が、前記第 1 のスイッチの短絡時の前記 VCO の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる PLL 回路であって、前記第 1 の手段においては、前記スイッチの開放と前記可変電流源のオンが行われ、前記可変電流源は第 1 の定電流値を出力し、前記第 2 の手段においては、まず前記スイッチの開放と前記可変電流源のオンが行われ、前記可変電流源は第 2 の定電流値を出力し、その一定期間の後、前記可変電流源のオフと前記定電流源のオンが行われることを特徴とする PLL 回路。

【請求項 21】

請求項 19 記載の PLL 回路において、非動作状態では、前記可変電流源と前記定電流源がオフで前記スイッチは短絡されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 PLL 回路の収束周波数が、前記第 1 のスイッチの短絡時の前記 VCO の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる PLL 回路であって、前記第 1 の手段においては、前記スイッチの開放と前記可変電流源のオンが行われ、前記可変電流源は第 1 の定電流値を出力し、前記第 2 の手段においては、まず前記スイッチの開放と前記可変電流源のオンが行われ、前記可変電流源は第 2 の定電流値を出力し、その一定期間の後、前記可変電流源のオフと前記定電流源のオンが行われることを特徴とする PLL 回路。

【請求項 22】

請求項 20 記載の PLL 回路において、前記第 1 の定電流値と前記定電流の出力電流値は等しく、前記第 2 の定電流値は前記第 1 の定電流値と前記定電流の出力電流値の少なくとも 2 倍以上であることを特徴とする PLL 回路。

【請求項 23】

請求項 21 記載の PLL 回路において、前記第 1 の定電流値と前記定電流の出力電流値は等しく、前記第 2 の定電流値は前記第 1 の定電流値と前記定電流の出力電流値の少なくとも 2 倍以上であることを特徴とする PLL 回路。

【請求項 24】

ベースバンド回路と、前記ベースバンド回路から第 1 のベースバンド信号が入力される変調器と、前記変調器の出力に接続された PLL 回路と、前記 PLL 回路の出力に接続された電力増幅器と、前記ベースバンド回路に第 2 のベースバンド信号を出力する受信回路と、アンテナと、前記アンテナと前記受信回路の入力と前記電力増幅器の出力とが接続されるセクタとを有する無線通信端末機器であって、

前記ベースバンド回路は前記無線通信端末機器の動作の制御信号を出力し、

前記 PLL 回路が、第 1 の周波数変調された入力信号と第 2 の入力信号の位相差に比例した信号を出力する電流出力型位相比較器と、前記電流出力型位相比較器の出力端に接続された低域通過フィルタと、前記低域通過フィルタの出力端に接続された VCO と、前記 VCO の出力端に接続され前記 VCO の出力周波数を周波数変換し第 2 の信号を出力するミキサと、前記電流出力型位相比較器の出力端に接続された第 1、第 2 の定電流源と、前記電流出力型位相比較器と第 1 の基準電位との間に接続された第 1 のスイッチと、前記電流出力型位相比較器の出力端と第 2 の基準電位との間に接続された第 2 のスイッチとを有し、前記第 1、第 2 の定電流源のオンオフと前記第 1 と第 2 のスイッチの短絡、開放を制

御する手段を有するPLL回路からなることを特徴とする無線通信端末機器。

【請求項25】

ベースバンド回路と、前記ベースバンド回路から第1のベースバンド信号が入力される変調器と、前記変調器の出力に接続されたPLL回路と、前記PLL回路の出力に接続された電力増幅器と、前記ベースバンド回路に第2のベースバンド信号を出力する受信回路と、アンテナと、前記アンテナと前記受信回路の入力と前記電力増幅器の出力とが接続されるセレクタとを有する無線通信端末機器であって、

前記ベースバンド回路は前記無線通信端末機器の動作の制御信号を出力し、

前記PLL回路が、少なくとも電流出力型位相比較器と、低域通過フィルタと、VCOとを含むPLL回路であって、

前記PLL回路の収束周波数が設定周波数よりも低い場合には、前記収束周波数に対応する収束電位よりも低い入力電位から前記収束電位までPLLフィードバックループにより収束させ、

前記収束周波数が前記設定周波数よりも高い場合には、収束電位よりも高い入力電位から前記収束電位まで前記PLLフィードバックループにより収束させることを特徴とするPLL回路からなることを特徴とする無線通信端末機器。

【請求項26】

第1の周波数変調された入力信号と第2の入力信号の位相差に比例した信号を出力する電流出力型位相比較器と、前記電流出力型位相比較器の出力端に接続された低域通過フィルタと、前記低域通過フィルタの出力端に接続されたVCOと、前記VCOの出力端に接続され前記VCOの出力周波数を周波数変換し前記電流出力型位相比較器の第2の入力信号を出力するミキサと、前記電流出力型位相比較器の出力端に接続された第1、第2の定電流源と、前記電流出力型位相比較器と第1の基準電位との間に接続された第1のスイッチと、前記電流出力型位相比較器の出力端と第2の基準電位との間に接続された第2のスイッチとを有し、前記第1、第2の定電流源のオンオフと前記第1と第2のスイッチの短絡、開放を制御するコントローラを有することを特徴とするPLL回路。

【請求項27】

請求項26記載のPLL回路において、前記第1の基準電位は0Vであり、前記第2の基準電位は電源電位であり、前記第1の定電流源は前記電流出力型位相比較器の出力端に定電流を出力し、前記第2の定電流源は前記電流出力型位相比較器の出力端から定電流を吸収することを特徴とするPLL回路。

【請求項28】

請求項27記載のPLL回路において、非動作状態では、前記第1、第2の定電流源がオフで前記第1のスイッチは短絡され、前記第2のスイッチは開放されており、前記非動作状態から動作状態への移行には第1と第2の手段が存在し、前記PLL回路の収束周波数が、前記第1のスイッチの短絡時の前記VCOの出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第1の手段が用いられ、前記条件を満たさない場合には前記第2の手段が用いられるPLL回路であって、前記第1の手段においては、前記第1のスイッチの開放と前記第1の定電流源のオンが行われ、前記第2の手段においては、まず前記第1のスイッチの開放と前記第2のスイッチの短絡が行われ、その一定期間の後、前記第2のスイッチの開放と前記第2の定電流源のオンが行われることを特徴とするPLL回路。

【請求項29】

請求項28記載のPLL回路において、前記第1、第2の定電流源の出力電流値が等しいことを特徴とするPLL回路。

【請求項30】

請求項26記載のPLL回路において、前記第1の基準電位は電源電圧であり、前記第2の基準電位は0Vであり、前記第1の定電流源は前記電流出力型位相比較器の出力端から定電流を吸収し、前記第2の定電流源は前記電流出力型位相比較器の出力端に定電流を出力することを特徴とするPLL回路。

【請求項 3 1】

請求項 3 0 記載の P L L 回路において、非動作状態では、前記第 1、第 2 の定電流源がオフで前記第 1 のスイッチは短絡され、前記第 2 のスイッチは開放されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 P L L 回路の収束周波数が、前記第 1 のスイッチの短絡時の前記 V C O の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる P L L 回路であって、前記第 1 の手段においては、前記第 1 のスイッチの開放と前記第 1 の定電流源のオンが行われ、前記第 2 の手段においては、まず前記第 1 のスイッチの開放と前記第 2 のスイッチの短絡が行われ、その一定期間の後、前記第 2 のスイッチの開放と前記第 2 の定電流源のオンが行われることを特徴とする P L L 回路。

【請求項 3 2】

請求項 2 9 記載の P L L 回路において、前記第 1、第 2 の定電流源の出力電流値が等しいことを特徴とする P L L 回路。

【請求項 3 3】

請求項 2 6 記載の P L L 回路において、前記第 1 のスイッチは、前記 V C O の入力電位に依存しない信号によって制御され、前記第 2 のスイッチは、前記 V C O の入力電位に依存しない信号によって制御されることを特徴とする P L L 回路。

【請求項 3 4】

第 1 の周波数変調された入力信号と第 2 の入力信号の位相差に比例した信号を出力する電流出力型位相比較器と、前記電流出力型位相比較器の出力端に接続された低域通過フィルタと、前記低域通過フィルタの出力端に接続された V C O と、前記 V C O の出力端に接続され前記 V C O の出力周波数を周波数変換し前記電流出力型位相比較器の第 2 の入力信号を出力するミキサと、前記電流出力型位相比較器の出力端に接続された可変電流源と定電流源と、前記電流出力型位相比較器と基準電位との間に接続されたスイッチとを有し、前記可変電流源のオンオフ及び出力電流値と前記定電流源のオンオフと前記スイッチの短絡、開放を制御するコントローラを有することを特徴とする P L L 回路。

【請求項 3 5】

請求項 3 4 記載の P L L 回路において、前記基準電位は 0 V であり、前記可変電流源は前記電流出力型位相比較器の出力端に電流を出力し、前記定電流源は前記電流出力型位相比較器の出力端から定電流を吸収することを特徴とする P L L 回路。

【請求項 3 6】

請求項 3 5 記載の P L L 回路において、非動作状態では、前記可変電流源と前記定電流源がオフで前記スイッチは短絡されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 P L L 回路の収束周波数が、前記第 1 のスイッチの短絡時の前記 V C O の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる P L L 回路であって、前記第 1 の手段においては、前記スイッチの開放と前記可変電流源のオンが行われ、前記可変電流源は第 1 の定電流値を出力し、前記第 2 の手段においては、まず前記スイッチの開放と前記可変電流源のオンが行われ、前記可変電流源は第 2 の定電流値を出力し、その一定期間の後、前記可変電流源のオフと前記定電流源のオンが行われることを特徴とする P L L 回路。

【請求項 3 7】

請求項 3 6 記載の P L L 回路において、前記第 1 の定電流値と前記定電流の出力電流値は等しく、前記第 2 の定電流値は前記第 1 の定電流値と前記定電流の出力電流値の少なくとも 2 倍以上であることを特徴とする P L L 回路。

【請求項 3 8】

請求項 3 4 記載の P L L 回路において、前記基準電位は電源電位であり、前記可変電流源は前記電流出力型位相比較器の出力端から電流を吸収し、前記定電流源は前記電流出力型位相比較器の出力端に定電流を出力することを特徴とする P L L 回路。

【請求項 39】

請求項 38 記載の PLL 回路において、非動作状態では、前記可変電流源と前記定電流源がオフで前記スイッチは短絡されており、前記非動作状態から動作状態への移行には第 1 と第 2 の手段が存在し、前記 PLL 回路の収束周波数が、前記第 1 のスイッチの短絡時の前記 VCO の出力周波数と設定周波数との間の周波数であるという条件を満たす場合には前記第 1 の手段が用いられ、前記条件を満たさない場合には前記第 2 の手段が用いられる PLL 回路であって、前記第 1 の手段においては、前記スイッチの開放と前記可変電流源のオンが行われ、前記可変電流源は第 1 の定電流値を出力し、前記第 2 の手段においては、まず前記スイッチの開放と前記可変電流源のオンが行われ、前記可変電流源は第 2 の定電流値を出力し、その一定期間の後、前記可変電流源のオフと前記定電流源のオンが行われることを特徴とする PLL 回路。

【請求項 40】

請求項 39 記載の PLL 回路において、前記第 1 の定電流値と前記定電流の出力電流値は等しく、前記第 2 の定電流値は前記第 1 の定電流値と前記定電流の出力電流値の少なくとも 2 倍以上であることを特徴とする PLL 回路。

【請求項 41】

請求項 34 記載の PLL 回路において、前記スイッチは前記 VCO の入力電位に依存しない信号によって制御されることを特徴とする PLL 回路。

【請求項 42】

ベースバンド回路と、前記ベースバンド回路から第 1 のベースバンド信号が入力される変調器と、前記変調器の出力に接続された PLL 回路と、前記 PLL 回路の出力に接続された電力増幅器と、前記ベースバンド回路に第 2 のベースバンド信号を出力する受信回路と、アンテナと、前記アンテナと前記受信回路の入力と前記電力増幅器の出力とが接続されるセクタとを有する無線通信端末機器であって、

前記ベースバンド回路は前記無線通信端末機器の動作の制御信号を出力し、

前記 PLL 回路が、第 1 の周波数変調された入力信号と第 2 の入力信号の位相差に比例した信号を出力する電流出力型位相比較器と、前記電流出力型位相比較器の出力端に接続された低域通過フィルタと、前記低域通過フィルタの出力端に接続された VCO と、前記 VCO の出力端に接続され前記 VCO の出力周波数を周波数変換し前記電流出力型位相比較器の前記第 2 の入力信号を出力するミキサと、前記電流出力型位相比較器の出力端に接続された第 1、第 2 の定電流源と、前記電流出力型位相比較器と第 1 の基準電位との間に接続された第 1 のスイッチと、前記電流出力型位相比較器の出力端と第 2 の基準電位との間に接続された第 2 のスイッチとを有し、前記第 1、第 2 の定電流源のオンオフと前記第 1 と第 2 のスイッチの短絡、開放を制御するコントローラを有する PLL 回路からなることを特徴とする無線通信端末機器。

【請求項 43】

請求項 42 記載の無線通信端末機器において、前記第 1 のスイッチは、前記 VCO の入力電位に依存しない信号によって制御され、前記第 2 のスイッチは、前記 VCO の入力電位に依存しない信号によって制御されることを特徴とする無線通信端末機器。