

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

embedded layer (13) has a semi-insulating layer (8) and a p-type semiconductor layer (7b) that is in contact with both lateral surfaces of the p-type clad layer (6) and the active layer (5) of the ridge structure (16); and the p-type semiconductor layer (7b) is not in contact with the n-type clad layer (4) of the ridge structure (16).

(57) 要約 : 半導体レーザ (100) は、n型半導体基板 (1) に形成されたリッジ構造 (16)、リッジ構造 (16) の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層 (13) を備えている。リッジ構造 (16) は、n型半導体基板 (1) 側から順次形成されたn型クラッド層 (4)、活性層 (5)、p型クラッド層 (6) を有している。埋込層 (13) は、リッジ構造 (16) のp型クラッド層 (6) 及び活性層 (5) の両側面に接するp型半導体層 (7b) と、半絶縁層 (8) とを有しており、p型半導体層 (7b) は、リッジ構造 (16) のn型クラッド層 (4) に接していない。

明 細 書

発明の名称：半導体レーザ及び半導体レーザ製造方法

技術分野

[0001] 本願は、半導体レーザ及び半導体レーザ製造方法に関するものである。

背景技術

[0002] 特許文献1には、順に積層されたn型InPクラッド層s3、活性層s4、p型InPクラッド層s5を有するメサストライプ構造s2と、メサストライプ構造s2の両側に埋め込まれた埋込層s7とを備え、活性層s4は、井戸層と、炭素が添加されたバリア層とを有する多重量子井戸構造であり、埋込層s7は、順に積層されたp型InP層s10と、FeドープInP層s11と、n型InP層s12とを有している光半導体装置が開示されている。メサストライプ構造s2におけるn型InPクラッド層s3及びp型InPクラッド層s5の側面はp型InP層s10で覆われており、メサストライプ構造s2における活性層s4の側面は、p型InP層s10に接しておらず、FeドープInP層s11が接している。なお、特許文献1で使用されている符号に「s」を付けて、本願明細書の符号と区別している。

[0003] 特許文献1の光半導体装置は、活性層s4のバリア層に炭素が添加された変調ドープ構造であり、p型InP層s10から活性層s4へp型ドーパントである亜鉛（Zn）が拡散することで変調ドープ構造が崩れないようにするために、活性層s4の側面がp型InP層s10に接しておらず、鉄（Fe）ドープInP層s11が接しているようにしていた。

[0004] 一般的には、活性層s4の側面はp型InP層s10に接する構造が採用されている。この構造は特許文献1の図8に開示されている。特許文献1の図8に開示された光半導体装置（比較例の光半導体装置）は、p型InP層s10がp型InPクラッド層s5の側面に接しているので、p型InPクラッド層s5から活性層s4へ正孔電流を流し、n型InPクラッド層s3から活性層s4へ電子電流を流してレーザ光を発生させる際に、p型InP

クラッド層 s 5 から活性層 s 4 に正孔が注入される前に側面の p 型 I n P 層 s 1 0 へ一部の正孔が漏れるため、活性層 s 4 を通過しない無効電流が発生する問題がある。

先行技術文献

特許文献

[0005] 特許文献1：特開2016-31970号公報（図1）

発明の概要

発明が解決しようとする課題

[0006] 特許文献1の光半導体装置は、活性層 s 4 の側面に p 型 I n P 層 s 1 0 が接しない構造を採用することで、活性層 s 4 の側面が p 型 I n P 層 s 1 0 に接する場合に変調ドーピング構造が崩れることで、活性層 s 4 におけるキャリア吸収、価電子帯間吸収による光損失が生じ、この光損失により光半導体装置の特性が悪化することを避けていた。

[0007] 一方で、p 型 I n P 層 s 1 0 は、活性層 s 4 に注入された電子電流が熱の影響によりオーバーフローし、活性層 s 4 側面から外側に電子電流が漏れることを防ぐ役割、すなわち電子に対するエネルギー障壁の役割を持つ。特許文献1の光半導体装置では、活性層 s 4 の側面に p 型 I n P 層 s 1 0 が接しない構造であるため、電子電流に対するエネルギー障壁が不十分であり、特に高温動作時において電子オーバーフローが生じ、光出力特性の低下、高速動作特性の低下が懸念される。特に活性層 s 4 の側面に接する F e ドープ I n P 層 s 1 1 に、その周囲の p 型 I n P 層 s 1 0 のドーパントである亜鉛（Zn）が拡散する場合があります、F e ドープ I n P 層 s 1 1 が高抵抗半導体層或いは半絶縁半導体層として機能しなくなる場合に、性能低下が顕著になる。

[0008] 本願明細書に開示される技術は、活性層を通過しない無効電流を低減でき、光出力特性、高速動作性能を向上できる半導体レーザを実現することを目的とする。

課題を解決するための手段

[0009] 本願明細書に開示される一例の半導体レーザは、n型半導体基板に形成されたリッジ構造、リッジ構造の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層を備えた半導体レーザである。リッジ構造は、n型半導体基板側から順次形成されたn型クラッド層、活性層、p型クラッド層を有している。埋込層は、リッジ構造のp型クラッド層及び活性層の両側面に接するp型半導体層と、半絶縁層とを有しており、p型半導体層は、リッジ構造のn型クラッド層に接していない。

発明の効果

[0010] 本願明細書に開示される一例の半導体レーザは、リッジ構造のp型クラッド層及び活性層の両側面に接するp型半導体層がリッジ構造のn型クラッド層に接していないので、活性層を通過しない無効電流を低減でき、光出力特性、高速動作性能を向上できる。

図面の簡単な説明

- [0011] [図1]実施の形態1に係る半導体レーザの断面構造を示す図である。
[図2]図1の活性層周辺の拡大図である。
[図3]図1の活性層を示す図である。
[図4]比較例の活性層周辺の拡大図である。
[図5]実施の形態2に係る半導体レーザの断面構造を示す図である。
[図6]図5の活性層周辺の拡大図である。
[図7]実施の形態3に係る半導体レーザの断面構造を示す図である。
[図8]図7の半導体レーザの製造方法を示す図である。
[図9]図7の半導体レーザの製造方法を示す図である。
[図10]図7の半導体レーザの製造方法を示す図である。
[図11]図7の半導体レーザの製造方法を示す図である。
[図12]図7の半導体レーザの製造方法を示す図である。
[図13]図7の半導体レーザの製造方法を示す図である。
[図14]実施の形態4に係る第一の半導体レーザの断面構造を示す図である。

- [図15]図14の半導体レーザの製造方法を示す図である。
- [図16]図14の半導体レーザの製造方法を示す図である。
- [図17]図14の半導体レーザの製造方法を示す図である。
- [図18]実施の形態4に係る第二の半導体レーザの断面構造を示す図である。
- [図19]実施の形態4に係る第三の半導体レーザの断面構造を示す図である。
- [図20]実施の形態5に係る半導体レーザの断面構造を示す図である。
- [図21]図20の活性層周辺の拡大図である。
- [図22]図21の延伸部土台層及びp型半導体層のエネルギーバンドを示す図である。
- [図23]実施の形態6に係る半導体レーザの断面構造を示す図である。
- [図24]図23の活性層周辺の拡大図である。
- [図25]図23の半導体レーザの製造方法を示す図である。
- [図26]図23の半導体レーザの製造方法を示す図である。
- [図27]実施の形態7に係る半導体レーザの断面構造を示す図である。
- [図28]図27の活性層周辺の拡大図である。
- [図29]図27の半導体レーザの製造方法を示す図である。
- [図30]図27の半導体レーザの製造方法を示す図である。
- [図31]図27の半導体レーザの製造方法を示す図である。
- [図32]図27の半導体レーザの製造方法を示す図である。
- [図33]図27の半導体レーザの製造方法を示す図である。
- [図34]図27の半導体レーザの製造方法を示す図である。
- [図35]実施の形態8に係る半導体レーザの製造方法を示す図である。
- [図36]実施の形態9に係る半導体レーザの断面構造を示す図である。
- [図37]図36の活性層周辺の拡大図である。
- [図38]図36の半導体レーザの製造方法を示す図である。
- [図39]図36の半導体レーザの製造方法を示す図である。
- [図40]図36の半導体レーザの製造方法を示す図である。
- [図41]図36の半導体レーザの製造方法を示す図である。

[図42]実施の形態10に係る半導体レーザの製造方法を示す図である。

発明を実施するための形態

[0012] 実施の形態1.

図1は実施の形態1に係る半導体レーザの断面構造を示す図であり、図2は図1の活性層周辺の拡大図である。図3は図1の活性層を示す図であり、図4は比較例の活性層周辺の拡大図である。実施の形態1の半導体レーザ100は、n型のInP基板であるn型半導体基板1の表面に形成されたn型InPの第一n型クラッド層2と、第一n型クラッド層2の一部、回折格子層3、n型InPの第二n型クラッド層4、活性層5、p型InPの第一p型クラッド層6を有するリッジ構造16と、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側面に形成されたp型InPのp型半導体層7a、7bと、第二n型クラッド層4の一部の両側面及びp型半導体層7a、7bを覆う半絶縁層8と、半絶縁層8の表面に形成されたn型InPのブロック層9と、ブロック層9の表面及び第一p型クラッド層6の表面に形成されたp型InPの第二p型クラッド層10と、第二p型クラッド層10の表面に形成されたp型InGaAsのコンタクト層11と、コンタクト層11の表面に形成されたアノード電極51と、n型半導体基板1の表面と反対側である裏面に形成されたカソード電極52と、を備えている。p型半導体層7a、7b、半絶縁層8、ブロック層9からなる半導体層は、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13である。図1に示した半導体レーザ100は、DFB-LD (Distributed feedback laser diode) の例である。n型半導体基板1に垂直な方向をz方向とし、リッジ構造16のz方向に垂直な延伸方向をy方向とし、z方向及びy方向に垂直な方向をx方向とする。リッジ構造16を構成する、第一n型クラッド層2、回折格子層3、第二n型クラッド層4、活性層5、第一p型クラッド層6は、z方向正側に順次形成されている。リッジ構造16のx方向の両側面、リッジ構造16のx方向の側面は、適宜、リッジ構造16の両側面、リッジ

構造 16 の側面と記載する。

[0013] p型半導体層 7 a は、第一 n 型クラッド層 2 の z 方向正側の表面及びリッジ構造 16 の n 型半導体基板 1 側の側面に形成されている。p 型半導体層 7 b は、p 型半導体層 7 a と分離された分離部 17 を挟んでリッジ構造 16 の両側面における z 方向正側に形成されている。破線 54 a と破線 54 b との間がリッジ構造 16 の x 方向の領域 53 であり、破線 55 a と破線 55 b との間が分離部 17 である。分離部 17 では、半絶縁層 8 が第二 n 型クラッド層 4 の両側面すなわち x 方向の両側面に接している。

[0014] 回折格子層 3 の材料は、InGaAsP などの InP より屈折率の大きい材料である。なお、半導体レーザ 100 が DFB-LD でない場合は、回折格子層 3 は形成されていない。活性層 5 は一般に、量子井戸 (Quantum well) 構造と SCH (Separate Confinement Heterostructure) 構造で構成される。図 3 では、井戸層 32 と障壁層 33 が交互に積層された量子井戸構造 35 と、量子井戸構造 35 の第二 n 型クラッド層 4 側に形成された光閉込層 31 と、第一 p 型クラッド層 6 側に形成された光閉込層 34 を備えた活性層 5 を示した。図 3 に示した活性層 5 の量子井戸構造 35 は、4 つの井戸層 32 と井戸層 32 の間に形成された 3 つの障壁層 33 を備えている。SCH 構造は、図 3 に示したように電子及び正孔を量子井戸構造 35 に閉じ込める層である光閉込層 31、34 を備えた構造である。井戸層 32、障壁層 33、光閉込層 31、34 の各材料は、例えば、AlGaInAs である。

[0015] p 型半導体層 7 b の n 型半導体基板 1 側の端は、活性層 5 の量子井戸構造 35 の開始界面すなわち第二 n 型クラッド層 4 側の光閉込層 31 とその表面に形成された井戸層 32 との界面よりも下側にあることが望ましい。分離部 17 を用いて表現すれば、分離部 17 の p 型半導体層 7 b 側の端は、活性層 5 の量子井戸構造 35 における n 型半導体基板 1 側の開始界面よりも下側すなわち n 型半導体基板 1 側にあることが望ましい。分離部 17 の z 方向の長さである分離長 L は、正孔電流を遮断するのに十分な長さであればよい。例

えば、分離長Lは0.2 μm 程度である。

[0016] リッジ構造16を形成する方法は、実施の形態3の半導体レーザ100を製造する製造方法で説明する。分離部17で分離されたp型半導体層7a、7bは、例えば以下のように形成する。アルミニウム(AI)を含む化合物半導体を用いた活性層5の場合、活性層5の側面に酸化層ができることにより、活性層5の側面にp型半導体層7a、7bが成長しない。このため、図4に示した比較例の半導体レーザを製造する製造工程では、結晶成長炉内に塩化水素(HCl)を添加して、活性層5の側面の酸化層を除去してからp型半導体層7を成長させる。しかし、実施の形態1では、この塩化水素添加による酸化層除去を行わずにp型半導体層7a、7bを成長させる。これにより、p型半導体層7a、7bは活性層5の側面に接触しない構造にすることができる。p型半導体層7a、7bがリッジ構造16の両側面に形成された後に、塩化水素を添加して活性層5の側面に酸化層を除去し、その後、半絶縁層8を成長させて、埋込層13におけるp型半導体層7a、7b、半絶縁層8を形成する。この後の製造工程は、実施の形態3の製造工程と同様である。

[0017] 半導体レーザ100を動作させてレーザ光を発生させるために、アノード電極51を介して正孔電流が半導体材料の半導体層すなわちコンタクト層11、第二p型クラッド層10、リッジ構造16における第一p型クラッド層6、活性層5に注入され、カソード電極52を介して電子電流がn型半導体基板1及びリッジ構造16の半導体層すなわち第一n型クラッド層2、回折格子層3、第二n型クラッド層4、活性層5に注入される。実施の形態1の半導体レーザ100は、活性層5において正孔14と電子15が再結合することで、レーザ光を発生させる。

[0018] コンタクト層11、第二p型クラッド層10の多数キャリアである正孔14が活性層5側に移動し、正孔電流 I_h が流れる。正孔電流 I_h は、第一p型クラッド層6から活性層5に流れる主電流 I_1 と、第一p型クラッド層6からp型半導体層7bを経由して活性層5に流れる迂回電流 I_2 と、からな

っている。迂回電流 I_2 は、第一p型クラッド層6からp型半導体層7bに漏れる正孔電流成分である。しかし、この迂回電流 I_2 は、半絶縁層8が存在する分離部17を流れることができず、p型半導体層7bの価電子帯より低いエネルギーレベルにある活性層5の価電子帯方向へ流れるため、迂回電流 I_2 は活性層5へ注入される。

[0019] n型半導体基板1、第一n型クラッド層2の多数キャリアである電子15が活性層5側に移動し、電子電流 I_e が流れる。電子電流 I_e は、回折格子層3、第二n型クラッド層4を通過して活性層5に流れる。電子電流 I_e は、活性層5の側面すなわちx方向側面がp型半導体層7bに接しており、p型半導体層7bの導電帯のエネルギーレベルが活性層5の導電帯のエネルギーレベルより高いため、p型半導体層7bが電子電流 I_e に対するエネルギー障壁を形成しており、活性層5から半絶縁層8の方向すなわちx方向に電子電流 I_e がオーバーフローすることがない。よって、実施の形態1の半導体レーザ100は、特許文献1の光半導体装置と異なり、特に高温環境下においても半導体レーザの特性すなわち光出力特性、高速動作特性が悪化することがない。

[0020] また、分離部17では、第二n型クラッド層4と半絶縁層8とが接している。このとき、両者の接合によって形成されるエネルギー障壁により、半絶縁層8への電子電流 I_e のオーバーフローは生じない。さらに、半絶縁層8が特に電子に対して高抵抗となるように、例えば鉄(Fe)ドーピングの半絶縁層であれば、第二n型クラッド層4から半絶縁層8への電子電流 I_e のオーバーフローの抑制性能がさらに向上する。

[0021] 図4に示した比較例の半導体レーザにおける活性層周辺では、p型半導体層7がリッジ構造の側面に分離部17が介在せずに形成されている。比較例の半導体レーザを駆動するための正孔電流 I_h は、第一p型クラッド層6から活性層5に流れる主電流 I_1 と、第一p型クラッド層6からp型半導体層7を経由して第二n型クラッド層4及び第一n型クラッド層2に流れる迂回電流 I_3 と、からなっている。比較例の半導体レーザを駆動するための電子

電流 I_e は、回折格子層 3、第二 n 型クラッド層 4 を通過して活性層 5 に流れる。比較例の半導体レーザは、実施の形態 1 の半導体レーザ 100 と同様に、活性層 5 において正孔 14 と電子 15 が再結合することで、レーザ光を発生させる。

[0022] 比較例の半導体レーザは、正孔電流 I_h の一部である迂回電流 I_3 が第一 p 型クラッド層 6 の x 方向側面から p 型半導体層 7 に漏れる。迂回電流 I_3 は活性層 5 に流れることなく、第二 n 型クラッド層 4 及び第一 n 型クラッド層 2 に流れるので、迂回電流 I_3 は活性層 5 を通過しない無効電流である。したがって、比較例の半導体レーザは、活性層 5 を通過しない無効電流があるので、実施の形態 1 の半導体レーザ 100 と異なり、半導体レーザの特性すなわち光出力特性、高速動作特性が悪化し、高出力で高速な半導体レーザが実現できない。

[0023] 実施の形態 1 の半導体レーザ 100 は、比較例の半導体レーザと異なり、分離部 17 よりも n 型半導体基板 1 から離れて配置された p 型半導体層 7b が活性層 5 における量子井戸構造 35 の x 方向側面を覆っているため、第一 p 型クラッド層 6 から p 型半導体層 7b を経由した正孔電流 I_h の一部である迂回電流 I_2 を活性層 5 に注入することができ、かつ電子電流 I_e が活性層 5 からオーバーフローすることがない。このため、実施の形態 1 の半導体レーザ 100 は、活性層 5 を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0024] 比較例の半導体レーザは、第一 p 型クラッド層 6 の x 方向側面と p 型半導体層 7 との接続している部分である p 型層接続部の面積が製造過程でばらつく。p 型層接続部の面積がばらつくと、p 型半導体層 7 へ漏れる正孔電流の量すなわち迂回電流 I_3 の量がばらつき、無効電流量がばらつく。このため、比較例の半導体レーザは、レーザ特性のばらつきも大きくなる。

[0025] 実施の形態 1 の半導体レーザ 100 においても、第一 p 型クラッド層 6 の x 方向側面と p 型半導体層 7b との接続している部分である p 型層接続部が存在する。この p 型層接続部は製造ばらつきの影響を受け、p 型層接続部の

面積がばらつく。しかし、実施の形態1の半導体レーザ100では、p型半導体層7bへ漏れた正孔電流 I_h すなわち迂回電流 I_2 は活性層5へ注入されレーザ動作に寄与することから、p型半導体層7bへ漏れた迂回電流 I_2 の多寡によって特性の変動は生じない。よって、実施の形態1の半導体レーザ100は、第一p型クラッド層6のx方向側面とp型半導体層7との接続している部分であるp型層接続部の製造ばらつきに対して特性変動を小さくすることができる。

[0026] 以上のように、実施の形態1の半導体レーザ100は、n型半導体基板1に形成されたリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザである。リッジ構造16は、n型半導体基板1側から順次形成されたn型クラッド層（第二n型クラッド層4）、活性層5、p型クラッド層（第一p型クラッド層6）を有している。埋込層13は、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7bと、半絶縁層8とを有しており、p型半導体層7bは、リッジ構造16のn型クラッド層（第二n型クラッド層4）に接していない。実施の形態1の半導体レーザ100は、この構成により、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7bがリッジ構造16のn型クラッド層（第二n型クラッド層4）に接していないので、活性層5を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0027] 実施の形態1の半導体レーザ100は、埋込層13が、リッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面におけるn型半導体基板1側に他のp型半導体層7aを有していてもよい。この場合、リッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面における活性層5側に、p型半導体層7bと他のp型半導体層7aとが分離された分離部17が形成されており、分離部17に半絶縁層8が埋め込まれている。実施の形態1の半導体レーザ100は、この構成により、リッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面における活性層5側に、p型半導体層7bと他のp型半導体層7aとが分離された分離部17が形成されており、分離部17に半絶縁層8が埋め込まれている。

ド層（第二n型クラッド層4）の両側面におけるn型半導体基板1側に他のp型半導体層7aがあっても、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7bがリッジ構造16のn型クラッド層（第二n型クラッド層4）に接していないので、活性層5を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0028] 実施の形態2.

図5は実施の形態2に係る半導体レーザの断面構造を示す図であり、図6は図5の活性層周辺の拡大図である。実施の形態2の半導体レーザ100は、リッジ構造16の両側面においてp型半導体層7が第一p型クラッド層6及び活性層5に接しており、リッジ構造16の活性層5からn型半導体基板1側の各層の両側面にp型半導体層7が接していない点で、実施の形態1の半導体レーザ100と異なる。図5、図6では、リッジ構造16の両側面において、第一p型クラッド層6及び活性層5の特定位置までの両側面を、p型半導体層7が覆っている例を示した。図5、図6における特定位置は、活性層5におけるn型半導体基板1側の近方端よりもn型半導体基板1側から遠方で活性層5の量子井戸構造35におけるn型半導体基板1側である近方端すなわち量子井戸構造35の開始界面に至らない位置であり、量子井戸構造35におけるn型半導体基板1側である近方端を含む端すなわち活性層5のn型半導体基板1側の光閉込層31の途中の位置である。p型半導体層7は、活性層5の量子井戸構造35の両側面を覆っている。なお、活性層5の特定位置は、活性層5のn型半導体基板1側である近方端の位置でもよい。実施の形態1の半導体レーザ100と異なる部分を主に説明する。

[0029] 実施の形態2の半導体レーザ100は、リッジ構造16におけるn型半導体基板1側の第一n型クラッド層2、回折格子層3、第二n型クラッド層4の両側面に半絶縁層8が接している。実施の形態2の半導体レーザ100は、実施の形態1の半導体レーザ100と同様に、半導体レーザを駆動する際にコンタクト層11、第二p型クラッド層10の多数キャリアである正孔1

4が活性層5側に移動し、正孔電流 I_h が流れる。正孔電流 I_h は、第一p型クラッド層6から活性層5に流れる主電流 I_1 と、第一p型クラッド層6からp型半導体層7を経由して活性層5に流れる迂回電流 I_2 と、からなっている。迂回電流 I_2 は、第一p型クラッド層6からp型半導体層7に漏れる正孔電流成分である。しかし、この迂回電流 I_2 は、半絶縁層8が存在する第二n型クラッド層4の側面を流れることができず、p型半導体層7の価電子帯より低いエネルギーレベルにある活性層5の価電子帯方向へ流れるため、迂回電流 I_2 は活性層5へ注入される。

[0030] 実施の形態2の半導体レーザ100は、リッジ構造16の活性層5からn型半導体基板1側の各層の両側面にp型半導体層7が接していない以外は実施の形態1の半導体レーザ100と同様なので、実施の形態1の半導体レーザ100と同様の効果を奏する。

[0031] 以上のように、実施の形態2の半導体レーザ100は、n型半導体基板1に形成されたリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザである。リッジ構造16は、n型半導体基板1側から順次形成されたn型クラッド層（第二n型クラッド層4）、活性層5、p型クラッド層（第一p型クラッド層6）を有している。埋込層13は、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7と、半絶縁層8とを有している。p型半導体層7はリッジ構造16のn型クラッド層（第二n型クラッド層4）に接しておらず、半絶縁層8がリッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面に接している。実施の形態2の半導体レーザ100は、この構成により、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7がリッジ構造16のn型クラッド層（第二n型クラッド層4）に接していないので、活性層5を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0032] 実施の形態3.

図7は、実施の形態3に係る半導体レーザの断面構造を示す図である。図8～図13は、図7の半導体レーザの製造方法を示す図である。実施の形態3の半導体レーザ100は、リッジ構造16がリッジ本体部63とリッジ本体部63の両側面からx方向に延伸したリッジ延伸部64とを有し、分離部17がリッジ延伸部64のn型半導体基板1側に形成されている点で、実施の形態1の半導体レーザ100と異なる。実施の形態1の半導体レーザ100と異なる部分を主に説明する。

[0033] 実施の形態3では、リッジ延伸部64が形成されるリッジ中間層39が活性層5である例を説明する。実施の形態1では、リッジ構造16の両側面に分離部17を介在させて互いに分離されたp型半導体層7a、p型半導体層7bを形成する方法例として、活性層5がAlを含む化合物半導体の場合を説明した。実施の形態3では、活性層5がAlを含まない場合でも容易に分離部17を介在させて互いに分離されたp型半導体層7a、p型半導体層7bを形成する方法を説明する。

[0034] 図8～図10は、n型半導体基板1に基本のリッジ構造16を形成するリッジ構造形成工程を説明する図である。図11は、基本のリッジ構造16の両側面におけるリッジ中間層39以外の層をエッチングし、リッジ中間層39においてリッジ構造16の両側面からx方向に延伸したリッジ延伸部64を形成する延伸部形成工程を説明する図である。図12は、リッジ構造16の両側面と、リッジ延伸部64のn型半導体基板1と反対側の表面とを覆うようにp型半導体層7a、7bを形成するp型半導体層形成工程を説明する図である。図13は、p型半導体層7a、7bの表面及びリッジ延伸部64のn型半導体基板1側の露出面を覆うように、半絶縁層8を形成する半絶縁層形成工程と、ブロック層9を形成する工程を説明する図である。

[0035] n型半導体基板1の表面に、有機金属気相化学成長(MOCVD: Metal Organic Chemical Vapor Deposition)法を用いて、第一n型クラッド層2、回折格子層3、その上部すなわちz方向正側の表面に第二n型クラッド層4、活性層5、第一p型クラッド

層6を順次エピタキシャル成長させる、すなわちリッジ構造16の半導体層であるリッジ半導体層の各層を順次形成する（リッジ半導体層形成工程）。その上部すなわちz方向正側の表面にSiO₂等の絶縁膜18を成膜する。図7に示した半導体レーザ100は、DFB-LDの例である。半導体レーザ100がDFB-LDでない場合は、回折格子層3は形成されない。

[0036] 図9に示すように、絶縁膜18をエッチングにより加工して、基本のリッジ構造16を形成する部分を残す。絶縁膜18の加工は、一般的な半導体フォトリソグラフィ工程を用いて加工する。図10に示すように、絶縁膜18をマスクにして、第一n型クラッド層2、回折格子層3、第二n型クラッド層4、活性層5、第一p型クラッド層6の各層をエッチングにより加工し、x方向の両側面が露出された基本のリッジ構造16を形成する。図10に示した基本のリッジ構造16のx方向の幅は、最終形状のリッジ構造16におけるリッジ本体部63及びリッジ本体部63のx方向の両側から延伸したリッジ延伸部64を有するリッジ中間層39のx方向の幅である。図10に示した基本のリッジ構造16を形成するリッジ構造形成工程は、最終形状のリッジ構造16のx方向の最大幅を全ての両側面において有しているリッジ構造すなわち形成途中のリッジ構造16を形成する工程である。

[0037] 次に、リッジ延伸部64を形成する延伸部形成工程を実行する。リッジ構造形成工程で形成された基本のリッジ構造16に対して、活性層5がエッチングされないエッチング液、ガス等を使用し、活性層5が活性層本体部65及び活性層本体部65のx方向の両側から延伸した活性層延伸部66を有するように、すなわち活性層5においてリッジ本体部63の両側面からx方向に延伸した活性層延伸部66が形成されるように、活性層5以外の各層をエッチングする。破線54aと破線56aとの間及び破線56bと破線54bとの間がリッジ延伸部64である。破線56aと破線56bとの間がリッジ本体部63である。実施の形態3では、リッジ中間層39が活性層5のみなので、リッジ本体部63は活性層本体部65であり、リッジ延伸部64は活性層延伸部66でもある。延伸部形成工程において、基本のリッジ構造16

のx方向の両側面におけるリッジ中間層39以外の層がエッチングされる。活性層延伸部66におけるz方向のn型半導体基板1側の表面は、リッジ本体部63以外の第一n型クラッド層2のn型半導体基板1と反対側の表面に対向しており、活性層延伸部66は言わばひさしになっている。

[0038] 活性層5の材料がInGaAsP又はAlGaInAsの場合は、例えばInPの層をエッチングする濃硫酸を使用することによって、活性層5を活性層本体部65及び活性層延伸部66を有する形状にすることができる。活性層5の材料がAlGaInAsの場合においては、MOCVD法で成膜する装置内において、塩化水素ガスを使用してInPの各層をエッチングすることによって、活性層5を活性層本体部65及び活性層延伸部66を有する形状にすることができる。なお、活性層5の活性層延伸部66におけるx方向の長さは、p型半導体層7を形成する際に、シャドウ効果が得られる長さとする。ここで、シャドウ効果とは、リッジ本体部63から延伸したリッジ延伸部64のn型半導体基板1側の面すなわちz方向負側の面に結晶成長に必要な材料ガスが十分供給されないため、リッジ延伸部64のz方向負側の面において結晶が成長しない効果のことである。

[0039] 次に、図12に示すように、p型半導体層7を形成するp型半導体層形成工程を実行する。図11に示した最終形状のリッジ構造16に対して、MOCVD法によるエピタキシャル成長により、p型半導体層7a、7bを結晶成長する。このとき、活性層5の活性層延伸部66がリッジ本体部63よりもx方向に延伸しているため、リッジ延伸部64である活性層延伸部66のシャドウ効果を利用し、p型半導体層7a、7bをリッジ延伸部64になっている活性層延伸部66のn型半導体基板1側の面に成長しないようにすることができる。図11に示した最終形状のリッジ構造16に対して、p型半導体層形成工程を実行することで、リッジ構造16の両側面、リッジ延伸部64のn型半導体基板1と反対側の表面を覆うようにp型半導体層7a、7bを形成することでできる。つまり、p型半導体層7aとp型半導体層7bとは分離されているので、p型半導体層7a、7bが形成されないリッジ延

伸部 64 の n 型半導体基板 1 側に、 p 型半導体層 7 a と p 型半導体層 7 b とを分離する分離部 17 が形成できる。

[0040] p 型半導体層形成工程の後に、図 13 に示すように、半絶縁層 8 を形成する半絶縁層形成工程と、ブロック層 9 を形成する工程を実行する。図 12 に示した p 型半導体層形成工程後の中間製造体に対して、半絶縁層 8、ブロック層 9 をエピタキシャル成長する、すなわち半絶縁層 8、ブロック層 9 を形成する。半絶縁層形成工程において、 p 型半導体層 7 a、7 b の表面及びリッジ延伸部 64 の n 型半導体基板 1 側の露出面すなわちリッジ延伸部 64 の z 方向負側の面を覆うように、半絶縁層 8 を形成する。その後、ブロック層 9 を半絶縁層 8 の表面に形成する。なお、半絶縁層形成工程、ブロック層 9 を形成する工程は、 p 型半導体層形成工程に連続して実行する。すなわち p 型半導体層形成工程、半絶縁層形成工程、ブロック層 9 を形成する工程は、同一の装置で実行する。次に絶縁膜 18 をフッ酸、バッファードフッ酸等を用いて除去する。

[0041] 絶縁膜 18 を除去した後に、エピタキシャル成長により、第二 p 型クラッド層 10 とコンタクト層 11 とを結晶成長する。ブロック層 9 の表面及びリッジ構造 16 の表面に第二 p 型クラッド層 10 を形成し、第二 p 型クラッド層 10 の表面にコンタクト層 11 を形成する。この後、コンタクト層 11 に接するアノード電極 51 を形成し、 n 型半導体基板 1 の裏面すなわち z 方向負側の面に接するカソード電極 52 を形成する。

[0042] 実施の形態 3 では、リッジ構造 16 のリッジ中間層 39 におけるリッジ延伸部 64 の x 方向の長さ、すなわち活性層 5 の活性層延伸部 66 の x 方向の長さを適切に設定することで、複雑な工程を追加することなく、活性層延伸部 66 の z 方向負側に p 型半導体層 7 a と p 型半導体層 7 b とを分離する分離部 17 を容易に形成することができる。活性層延伸部 66 の x 方向の長さの適切な長さは、シャドウ効果が得られる長さである。実施の形態 3 の半導体レーザ 100 は、活性層 5 が Al を含まない場合でも、実施の形態 1 の半導体レーザ 100 と同様の構造、すなわちリッジ構造 16 の両側面に分離部

17を介在させて互いに分離されたp型半導体層7a、p型半導体層7bが形成された構造を製造することができる。

[0043] 以上のように、実施の形態3の半導体レーザ100は、n型半導体基板1に形成されたリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザである。リッジ構造16は、n型半導体基板1側から順次形成されたn型クラッド層（第二n型クラッド層4）、活性層5、p型クラッド層（第一p型クラッド層6）を有している。埋込層13は、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7bと、半絶縁層8とを有しており、p型半導体層7bは、リッジ構造16のn型クラッド層（第二n型クラッド層4）に接していない。埋込層13が、リッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面におけるn型半導体基板1側に他のp型半導体層7aを有しており、リッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面における活性層5側に、p型半導体層7bと他のp型半導体層7aとが分離された分離部17が形成されており、分離部17に半絶縁層8が埋め込まれている。リッジ構造16の各層の積層方向をz方向とし、リッジ構造が延伸している延伸方向をy方向とし、z方向及びy方向に垂直な方向をx方向とする。リッジ構造16は、リッジ本体部63と、リッジ本体部63の両側面からx方向に延伸したリッジ延伸部64とを有している。リッジ延伸部64は、活性層5がx方向に延伸した活性層延伸部66である。p型半導体層7bは、p型クラッド層（第一p型クラッド層6）及び活性層5のx方向の両側面と活性層延伸部66のn型半導体基板1と反対側の表面とに接しており、分離部17は活性層延伸部66のn型半導体基板1側に形成されている。実施の形態3の半導体レーザ100は、この構成により、リッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面におけるn型半導体基板1側に他のp型半導体層7aがあっても、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7bがリッジ

構造16のn型クラッド層（第二n型クラッド層4）に接していないので、活性層5を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0044] 実施の形態3の半導体レーザ100を製造する半導体レーザ製造方法は、n型半導体基板1に形成されたリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザ100を製造する半導体レーザ製造方法である。埋込層13は、p型半導体層7a、7b、半絶縁層8を有している。リッジ構造16の各層の積層方向をz方向とし、リッジ構造16が延伸している延伸方向をy方向とし、z方向及びy方向に垂直な方向をx方向とする。実施の形態3の半導体レーザ製造方法は、n型半導体基板1に、n型クラッド層（第二n型クラッド層4）、活性層5を含むリッジ中間層39、p型クラッド層（第一p型クラッド層6）を順次形成し、エッチングにより両側面が露出された、n型クラッド層（第二n型クラッド層4）、リッジ中間層39、p型クラッド層（第一p型クラッド層6）を有するリッジ構造16を形成するリッジ構造形成工程を含んでいる。更に実施の形態3の半導体レーザ製造方法は、リッジ構造形成工程を実行した後に、リッジ構造16の両側面におけるリッジ中間層39以外の層をエッチングし、リッジ中間層39においてリッジ構造16の両側面（加工後のリッジ本体部63の両側面）からx方向に延伸したリッジ延伸部64を形成する延伸部形成工程を含んでいる。更に実施の形態3の半導体レーザ製造方法は、延伸部形成工程を実行した後に、リッジ構造16の両側面（リッジ本体部63及びリッジ延伸部64の両側面）、リッジ延伸部64のn型半導体基板1と反対側の表面を覆うようにp型半導体層7a、7bを形成するp型半導体層形成工程と、p型半導体層7a、7bの表面及びリッジ延伸部64のn型半導体基板1側の露出面を覆うように、半絶縁層8を形成する半絶縁層形成工程と、を含んでいる。実施の形態3の半導体レーザ100を製造する半導体レーザ製造方法は、リッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面におけるn型半導

体基板 1 側に p 型半導体層 7 a があっても、リッジ構造 1 6 の p 型クラッド層（第一 p 型クラッド層 6）及び活性層 5 の両側面に接する p 型半導体層 7 b がリッジ構造 1 6 の n 型クラッド層（第二 n 型クラッド層 4）に接していない半導体レーザ 1 0 0 を製造することができる。したがって実施の形態 3 の半導体レーザ製造方法により製造された半導体レーザ 1 0 0 は、活性層 5 を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0045] 実施の形態 4.

図 1 4 は、実施の形態 4 に係る第一の半導体レーザの断面構造を示す図である。図 1 5 ~ 図 1 7 は、図 1 4 の半導体レーザの製造方法を示す図である。図 1 8 は実施の形態 4 に係る第二の半導体レーザの断面構造を示す図であり、図 1 9 は実施の形態 4 に係る第三の半導体レーザの断面構造を示す図である。実施の形態 4 の半導体レーザ 1 0 0 は、リッジ構造 1 6 におけるリッジ延伸部 6 4 のリッジ中間層 3 9 が延伸部土台層 2 1、活性層 5 を有している点で、実施の形態 3 の半導体レーザ 1 0 0 と異なる。実施の形態 3 の半導体レーザ 1 0 0 と異なる部分を主に説明する。

[0046] 実施の形態 4 の第一及び第三の半導体レーザ 1 0 0 は、リッジ延伸部 6 4 のリッジ中間層 3 9 が延伸部土台層 2 1、第三 n 型クラッド層 2 0、活性層 5 を有している例である。実施の形態 4 の第二の半導体レーザ 1 0 0 は、リッジ延伸部 6 4 のリッジ中間層 3 9 が延伸部土台層 2 1、活性層 5 を有している例である。実施の形態 4 の第一の半導体レーザ 1 0 0 におけるリッジ構造 1 6 は、第二 n 型クラッド層 4 と活性層 5 との間に n 型半導体基板 1 側から順次形成された AlGaInAs 又は InGaAsP の延伸部土台層 2 1、n 型 InP の第三 n 型クラッド層 2 0 を有している。実施の形態 3 と同様に、活性層 5 の材料が InGaAsP 又は AlGaInAs の場合は、延伸部土台層 2 1 が活性層 5 と同じ材料なので、 InP の層のエッチングレートよりも遅いエッチングレートとなる濃硫酸等のエッチング液を用いて、リッジ延伸部 6 4 を形成することができる。また、活性層 5 及び延伸部土台層 2

1の材料がAlGaInAsの場合は、塩化水素ガスを用いて、リッジ延伸部64を形成することができる。活性層5と延伸部土台層21とに挟まれる第三n型クラッド層20を薄膜とすることで、第三n型クラッド層20はエッチングされず、図15のように第三n型クラッド層20をリッジ延伸部64の一部として残すことができる。第三n型クラッド層20の厚さは、最小膜厚が結晶格子以上であり、例えば1nmである。第三n型クラッド層20がエッチングされない膜厚は、使用するエッチング材料、エッチング時の半導体層表面の状態等に依存する。第三n型クラッド層20はリッジ延伸部64のエッチングによる形成によっても残存する膜厚であればよいので、第三n型クラッド層20を最大膜厚にする必要はない。なお、第三n型クラッド層20がエッチングされない最大膜厚は、確認を要する場合には実験によりエッチング後も残存する膜厚を確認する。

[0047] 延伸部土台層21は、リッジ延伸部64を形成するためのエッチング液又はエッチングガスにエッチングされない材料であれば、AlGaInAs、InGaAsP以外の材料であってもよい。また、リッジ中間層39は活性層5と延伸部土台層21とが直接接していてもよく、リッジ中間層39における活性層5と延伸部土台層21とのx方向の長さが異なってもよい。図18に示した実施の形態4の第二の半導体レーザ100は、リッジ中間層39は活性層5と延伸部土台層21とが直接接している例である。図19に示した実施の形態4の第三の半導体レーザ100は、リッジ中間層39における活性層5と延伸部土台層21とのx方向の長さが異なっている例である。図19では、延伸部土台層21が活性層5よりも短くなっているため、第三n型クラッド層20は延伸部土台層21と同じx方向の長さになっている例を示した。実施の形態4の第一～第三の半導体レーザ100のいずれであっても、エッチングによってリッジ延伸部64を形成することができる。

[0048] リッジ中間層39が延伸部土台層21、第三n型クラッド層20、活性層5を有する場合は、リッジ半導体層形成工程において、第二n型クラッド層4の表面に延伸部土台層21、第三n型クラッド層20、活性層5、第一p

型クラッド層 6 を順次エピタキシャル成長させて、リッジ構造 1 6 の半導体層であるリッジ半導体層の各層を形成する。リッジ中間層 3 9 が延伸部土台層 2 1、活性層 5 を有する場合は、リッジ半導体層形成工程において、第二 n 型クラッド層 4 の表面に延伸部土台層 2 1、活性層 5、第一 p 型クラッド層 6 を順次エピタキシャル成長させて、リッジ半導体層の各層を形成する。

[0049] リッジ構造形成工程において、絶縁膜 1 8 をマスクにして基本のリッジ構造 1 6 を形成し、延伸部形成工程において、基本のリッジ構造 1 6 に対してリッジ中間層 3 9 以外の層を x 方向からエッチングし、リッジ本体部 6 3 及びリッジ延伸部 6 4 を有するリッジ構造 1 6 を形成する。図 1 5 に、延伸部形成工程が終了した実施の形態 4 の第一の半導体レーザ 1 0 0 の中間製造体を示した。

[0050] p 型半導体層形成工程において、図 1 5 に示した最終形状のリッジ構造 1 6 に対して、リッジ構造 1 6 の両側面、リッジ延伸部 6 4 の n 型半導体基板 1 と反対側の表面を覆うように p 型半導体層 7 a、7 b を形成する。図 1 6 に、p 型半導体層形成工程が終了した実施の形態 4 の第一の半導体レーザ 1 0 0 の中間製造体を示した。リッジ構造 1 6 はリッジ本体部 6 3 から延伸したリッジ延伸部 6 4 を有するので、シャドウ効果によりリッジ延伸部 6 4 の z 方向負側の面において p 型半導体層 7 a と p 型半導体層 7 b とを分離する分離部 1 7 を形成することができる。

[0051] 半絶縁層形成工程において、図 1 6 に示した半導体レーザ 1 0 0 の中間製造体に対して半絶縁層 8 を形成し、その後のブロック層 9 を形成する工程において、半絶縁層 8 の表面にブロック層 9 を形成する。図 1 7 に、半絶縁層形成工程及びブロック層 9 を形成する工程が終了し、絶縁膜 1 8 が除去された実施の形態 4 の第一の半導体レーザ 1 0 0 の中間製造体を示した。

[0052] その後、実施の形態 3 で説明したように、ブロック層 9 の表面及びリッジ構造 1 6 の z 方向の表面に、第二 p 型クラッド層 1 0、コンタクト層 1 1 を形成する。具体的には、ブロック層 9 の表面及びリッジ構造 1 6 の表面に第二 p 型クラッド層 1 0 を形成し、第二 p 型クラッド層 1 0 の表面にコンタク

ト層 11 を形成する。この後、コンタクト層 11 に接するアノード電極 51 を形成し、n 型半導体基板 1 の裏面すなわち z 方向負側の面に接するカソード電極 52 を形成する。

[0053] 実施の形態 4 の半導体レーザ 100 は、実施の形態 3 の半導体レーザ 100 と同様に、活性層 5 が Al を含まない場合でも、実施の形態 1 の半導体レーザ 100 と同様の構造、すなわちリッジ構造 16 の両側面に分離部 17 を介在させて互いに分離された p 型半導体層 7a、p 型半導体層 7b が形成された構造を製造することができる。したがって、実施の形態 4 の半導体レーザ 100 は、図 4 に示した比較例の半導体レーザに比べ活性層 5 を通過しない無効電流を低減でき、光出力特性、高速動作性能を向上できる。

[0054] 実施の形態 4 の第一の半導体レーザ 100 は、活性層 5 と延伸部土台層 21 との間に第三 n 型クラッド層 20 があるので、p 型半導体層 7 を流れる正孔 14 の迂回電流 I2 は活性層 5 と共に第三 n 型クラッド層 20、延伸部土台層 21 に注入される。第三 n 型クラッド層 20、延伸部土台層 21 において、正孔 14 と電子 15 とが再結合する。なお、延伸部土台層 21 の価電子帯のエネルギーレベルは、後述するように p 型半導体層 7b の価電子帯のエネルギーレベルよりも高い。このため、延伸部土台層 21 と p 型半導体層 7b とのエネルギー障壁により、p 型半導体層 7b から延伸部土台層 21 に移動する正孔 14 の数は、p 型半導体層 7b から第三 n 型クラッド層 20 に移動する正孔 14 の数よりも極めて小さい。よって、実施の形態 4 の第一の半導体レーザ 100 は、実施の形態 3 の半導体レーザ 100 に比べ無効電流が多少生じるが、比較例の半導体レーザに比べ、無効電流を低減できる。

[0055] 実施の形態 4 の第二の半導体レーザ 100 は、活性層 5 と延伸部土台層との間に第三 n 型クラッド層 20 がないので、実施の形態 4 の第一の半導体レーザ 100 よりも活性層 5 を通過しない無効電流を低減できる。

[0056] 実施の形態 5.

図 20 は、実施の形態 5 に係る半導体レーザの断面構造を示す図である。図 21 は図 20 の活性層周辺の拡大図であり、図 22 は図 21 の延伸部土台

層及びp型半導体層のエネルギーバンドを示す図である。実施の形態5の半導体レーザ100は、リッジ中間層39の延伸部土台層21aが実施の形態4の延伸部土台層21よりも、価電子帯のエネルギーレベルがp型半導体層7bの価電子帯のエネルギーレベルに対して高い点で、実施の形態4の半導体レーザ100と異なる。実施の形態4の半導体レーザ100と異なる部分を主に説明する。

[0057] 図22に示したエネルギーバンドは、図21に示した延伸部土台層21aの位置A1とp型半導体層7bの位置A2との間のエネルギーバンドである。図21において、延伸部土台層21aのパターンは省略した。図22の横軸は位置であり、縦軸はエネルギー [a. u. (任意単位)] である。実線で記載した導電帯エネルギー71と価電子帯エネルギー72と共に、実施の形態4の延伸部土台層21における導電帯エネルギー73、価電子帯エネルギー74を破線に示した。第三n型クラッド層20の導電帯エネルギー、価電子帯エネルギーは破線で示した導電帯エネルギー73、価電子帯エネルギー74よりも高いエネルギーになり、すなわち図22において上側 (y軸正側) になり、第三n型クラッド層20とp型半導体層7bとのエネルギー差であるエネルギー障壁は、延伸部土台層21、21aとp型半導体層7bとのエネルギー障壁よりも小さい。p型半導体層7bに漏れた正孔14の迂回電流I2は、p型半導体層7bの価電子帯側を流れる。このため、p型半導体層7bからリッジ中間層39に流れる正孔14の迂回電流I2は主に第三n型クラッド層20に流れる。

[0058] p型半導体層7bに漏れた正孔14の迂回電流I2が実施の形態4の延伸部土台層21に流れ込まないようにするためには、p型半導体層7bの価電子帯のエネルギーレベルに対して、延伸部土台層21の価電子帯のエネルギーレベルを高める必要がある。なお、図22のy軸正側が正孔14に対してエネルギーが小さい。これを実現するには、実施の形態4の延伸部土台層21をn型高ドーピングの材料にしたり、実施の形態4の延伸部土台層21をp型半導体層7bよりもバンドギャップの大きいn型AlInAs層に置き

換えればよい。延伸部土台層 21a は、n 型半導体層である n 型 AlGaInAs 層又は n 型 AlInAs 層とする。

[0059] 実施の形態 5 の半導体レーザ 100 は、リッジ中間層 39 の延伸部土台層 21a における価電子帯のエネルギーレベルが実施の形態 4 の延伸部土台層 21 よりも高いので、p 型半導体層 7b に対して実施の形態 4 の延伸部土台層 21 よりも高いエネルギー障壁が存在するため、正孔 14 が延伸部土台層 21a に移動が低減され、延伸部土台層 21a での電子 15 との再結合が減少する。このため、実施の形態 5 の半導体レーザ 100 は、実施の形態 4 の半導体レーザ 100 よりも、活性層 5 を通過しない無効電流を低減できる。

[0060] 実施の形態 6.

図 23 は実施の形態 6 に係る半導体レーザの断面構造を示す図であり、図 24 は図 23 の活性層周辺の拡大図である。図 25、図 26 は、図 23 の半導体レーザの製造方法を示す図である。実施の形態 6 の半導体レーザ 100 は、実施の形態 2 の半導体レーザ 100 の特徴構造、すなわちリッジ構造 16 の両側面において第一 p 型クラッド層 6 及び活性層 5 にのみ p 型半導体層 7 が接している構造を容易に実現できる半導体レーザである。実施の形態 6 の半導体レーザ 100 は、埋込層 13 が半絶縁層 8、p 型半導体層 7、半絶縁層 22、ブロック層 9 を有しており、p 型半導体層 7 が半絶縁層 8 の n 型半導体基板 1 と反対側の表面においてリッジ構造 16 から離れる方向に広がって形成されている点で、実施の形態 2 の半導体レーザ 100 と異なる。実施の形態 2 の半導体レーザ 100 と異なる部分を主に説明する。

[0061] 実施の形態 6 の半導体レーザ 100 は、実施の形態 2 の半導体レーザ 100 と同様に、半導体レーザを駆動する際にコンタクト層 11、第二 p 型クラッド層 10 の多数キャリアである正孔 14 が活性層 5 側に移動し、正孔電流 I_h が流れる。正孔電流 I_h は、第一 p 型クラッド層 6 から活性層 5 に流れる主電流 I_1 と、第一 p 型クラッド層 6 から p 型半導体層 7 を経由して活性層 5 に流れる迂回電流 I_2 と、からなっている。迂回電流 I_2 は、第一 p 型クラッド層 6 から p 型半導体層 7 に漏れる正孔電流成分である。p 型半導体

層 7 がリッジ構造 16 から離れる方向にすなわち x 方向に広がって部分において、p 型半導体層 7 が半絶縁層 8 及び半絶縁層 22 に挟まれており、半絶縁層 8 及び半絶縁層 22 には電子 15 が存在しないため正孔 14 と再結合することがない。したがって、この迂回電流 12 は、半絶縁層 8 が存在する第二 n 型クラッド層 4 の側面を流れることができず、p 型半導体層 7 の価電子帯より低いエネルギーレベルにある活性層 5 の価電子帯方向へ流れるため、迂回電流 12 は活性層 5 へ注入される。このため、実施の形態 6 の半導体レーザ 100 は、実施の形態 2 の半導体レーザ 100 と同様に、無効電流は生じない。

[0062] 実施の形態 6 の半導体レーザ 100 を製造する半導体レーザ製造方法を説明する。リッジ構造 16 を形成するリッジ構造形成工程までは、実施の形態 3 で説明したリッジ構造形成工程までと同じである。実施の形態 6 の半導体レーザ 100 は、リッジ延伸部 64 はないので、リッジ構造形成工程の後に、リッジ構造 16 の両側面における n 型半導体基板 1 側に半絶縁層 8 を形成する第一半絶縁層形成工程を実行する。第一半絶縁層形成工程において、リッジ構造 16 における n 型半導体基板 1 側から活性層 5 の特定位置までの両側面を覆うように、半絶縁層 8 をエピタキシャル成長させて形成する。ここで、活性層 5 の特定位置は、活性層 5 の n 型半導体基板 1 側である近方端の位置（第一特定位置）又は、活性層 5 の近方端よりも n 型半導体基板 1 側から遠方で活性層 5 の量子井戸構造 35 における n 型半導体基板 1 側である近方端に至らない位置（第二特定位置）である。図 25 に、第一半絶縁層形成工程後の半導体レーザ 100 の中間製造体を示した。半絶縁層 8 のエピタキシャル成長条件を適切に設定することで、第一 n 型クラッド層 2 における z 方向正側の表面及びリッジ構造 16 の x 方向の両側面、回折格子層 3 及び第二 n 型クラッド層 4 における x 方向の両側面を覆うように半絶縁層 8 を形成することができ、リッジ構造 16 における n 型半導体基板 1 側から活性層 5 の特定位置までの両側面を覆うように半絶縁層 8 を形成することができる。

[0063] 第一半絶縁層形成工程の後に、p 型半導体層 7 を形成する p 型半導体層形

成工程、半絶縁層 22 を形成する第二半絶縁層形成工程を実行する。p 型半導体層形成工程において、半絶縁層 8 の表面及びリッジ構造 16 の露出した活性層 5 の特定位置から n 型半導体基板 1 と反対側である遠方端までの両側面を覆うように、p 型半導体層 7 をエピタキシャル成長させて形成する。第二半絶縁層形成工程において、p 型半導体層 7 を覆うように半絶縁層 22 をエピタキシャル成長させて形成する。

[0064] 第二半絶縁層形成工程の後に、ブロック層 9 をエピタキシャル成長させて形成する。図 26 に、第二半絶縁層形成工程及びブロック層 9 の形成工程が終了した実施の形態 6 の半導体レーザ 100 の中間製造体を示した。

[0065] その後、実施の形態 3 で説明したように、絶縁膜 18 を除去し、ブロック層 9 の表面及びリッジ構造 16 の z 方向の表面に、第二 p 型クラッド層 10、コンタクト層 11 を形成する。具体的には、ブロック層 9 の表面及びリッジ構造 16 の表面に第二 p 型クラッド層 10 を形成し、第二 p 型クラッド層 10 の表面にコンタクト層 11 を形成する。この後、コンタクト層 11 に接するアノード電極 51 を形成し、n 型半導体基板 1 の裏面すなわち z 方向負側の面に接するカソード電極 52 を形成する。

[0066] 実施の形態 6 の半導体レーザ 100 は、p 型半導体層 7 が半絶縁層 8 の n 型半導体基板 1 と反対側の表面においてリッジ構造 16 から離れる方向に広がっており、p 型半導体層 7 が半絶縁層 8 と半絶縁層 22 とに挟まれている以外は、実施の形態 2 の半導体レーザ 100 と同じなので、実施の形態 2 の半導体レーザ 100 と同様の効果を奏する。

[0067] なお、図 5 に示した実施の形態 2 の半導体レーザ 100 の製造方法は、例えば、実施の形態 6 の半導体レーザ 100 の製造方法における p 型半導体層形成工程の後に、半絶縁層 8 の z 方向正側の表面の p 型半導体層 7 をエッチングする工程を追加し、その後第二半絶縁層形成工程以降の工程を実行する。p 型半導体層 7 のエッチングは、半導体フォトリソグラフィ工程を用いて加工する。半絶縁層 8 と半絶縁層 22 とは一体となるので、一体となった半絶縁層 8 ということもできる。実施の態 2 の半導体レーザ 100 の製造方法

は、実施の形態6の半導体レーザ100の製造方法よりも複雑になっている。したがって、実施の形態6の半導体レーザ100は、実施の形態2の半導体レーザ100の特徴構造、すなわちリッジ構造16の両側面において第一p型クラッド層6及び活性層5にのみp型半導体層7が接している構造を容易に実現できる。

[0068] 以上のように、実施の形態6の半導体レーザ100は、n型半導体基板1に形成されたリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザである。リッジ構造16は、n型半導体基板1側から順次形成されたn型クラッド層（第二n型クラッド層4）、活性層5、p型クラッド層（第一p型クラッド層6）を有している。埋込層13は、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7と、半絶縁層8と、半絶縁層22とを有している。p型半導体層7はリッジ構造16のn型クラッド層（第二n型クラッド層4）に接しておらず、半絶縁層8がリッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面に接している。かつ、p型半導体層7は、半絶縁層8のn型半導体基板1と反対側の表面においてリッジ構造16から離れる方向に広がって形成されている。p型半導体層7におけるn型半導体基板1と反対側の表面及びリッジ構造16側の面を半絶縁層22が覆っている。実施の形態6の半導体レーザ100は、この構成により、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層7がリッジ構造16のn型クラッド層（第二n型クラッド層4）に接していないので、活性層5を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0069] 実施の形態6の半導体レーザ100を製造する半導体レーザ製造方法は、n型半導体基板1に形成された活性層5を含むリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザ100を製造する半導体レーザ製

造方法である。埋込層 13 は、第一の半絶縁層（半絶縁層 8）、p 型半導体層 7、第二の半絶縁層（半絶縁層 22）を有している。活性層の特定位置を、活性層 5 の n 型半導体基板 1 側である近方端の位置又は、活性層 5 の近方端よりも n 型半導体基板 1 側から遠方で活性層 5 の量子井戸構造 35 における n 型半導体基板 1 側である近方端に至らない位置とする。実施の形態 6 の半導体レーザ製造方法は、n 型半導体基板 1 に、n 型クラッド層（第二 n 型クラッド層 4）、活性層 5、p 型クラッド層（第一 p 型クラッド層 6）を順次形成し、エッチングにより両側面が露出された、n 型クラッド層（第二 n 型クラッド層 4）、活性層 5、p 型クラッド層（第一 p 型クラッド層 6）を有するリッジ構造 16 を形成するリッジ構造形成工程を含んでいる。更に実施の形態 6 の半導体レーザ製造方法は、リッジ構造形成工程を実行した後に、リッジ構造 16 における n 型半導体基板 1 側から活性層 5 の特定位置までの両側面を覆うように、第一の半絶縁層（半絶縁層 8）を形成する第一半絶縁層形成工程と、第一の半絶縁層（半絶縁層 8）の表面及びリッジ構造 16 の露出した活性層 5 の特定位置から n 型半導体基板 1 と反対側である遠方端までの両側面を覆うように、p 型半導体層 7 を形成する p 型半導体層形成工程と、p 型半導体層 7 を覆うように、第二の半絶縁層（半絶縁層 22）を形成する第二半絶縁層形成工程と、を含んでいる。実施の形態 6 の半導体レーザ 100 を製造する半導体レーザ製造方法は、リッジ構造 16 の p 型クラッド層（第一 p 型クラッド層 6）及び活性層 5 の両側面に接する p 型半導体層 7 がリッジ構造 16 の n 型クラッド層（第二 n 型クラッド層 4）に接していない半導体レーザ 100 を製造することができる。したがって実施の形態 6 の半導体レーザ製造方法により製造された半導体レーザ 100 は、活性層 5 を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0070] 実施の形態 7.

図 27 は実施の形態 7 に係る半導体レーザの断面構造を示す図であり、図 28 は図 27 の活性層周辺の拡大図である。図 29～図 34 は、図 27 の半

導体レーザの製造方法を示す図である。実施の形態7の半導体レーザ100は、リッジ構造16の両側面においてp型半導体層40が第一p型クラッド層27及び活性層5に接しており、リッジ構造16の活性層5からn型半導体基板1側の各層の両側面にアンドープ半導体層23が接している半導体レーザの例である。実施の形態7の半導体レーザ100は、リッジ構造16の活性層5からn型半導体基板1側の各層の両側面にアンドープ半導体層23が接しており、リッジ構造16の活性層5のz方向正側に第一p型クラッド層27を有し、リッジ構造16の両側面側に亜鉛が拡散された半絶縁層42、亜鉛が拡散されたブロック層41を有する点で、実施の形態2の半導体レーザ100と異なる。図27、図28では、リッジ構造16の両側面において、第一p型クラッド層27及び活性層5の特定位置までの両側面を、p型半導体層40が覆っている例を示した。特定位置は実施の形態2で説明した通りである。実施の形態2の半導体レーザ100と異なる部分を主に説明する。

[0071] p型半導体層40はInPのアンドープ半導体層23に亜鉛原子が拡散されてp型化した半導体層である。第一p型クラッド層27は、p型InPの第一p型クラッド層6に亜鉛が拡散されたp型クラッド層である。リッジ構造16の両側を覆う埋込層13は、アンドープ半導体層23、p型半導体層40、半絶縁層8、42、ブロック層9を有している。

[0072] 実施の形態7の半導体レーザ100は、実施の形態2の半導体レーザ100と同様に、半導体レーザを駆動する際にコンタクト層11、第二p型クラッド層10の多数キャリアである正孔14が活性層5側に移動し、正孔電流 I_h が流れる。正孔電流 I_h は、第一p型クラッド層27から活性層5に流れる主電流 I_1 と、第一p型クラッド層27からp型半導体層40を経由して活性層5に流れる迂回電流 I_2 と、からなっている。迂回電流 I_2 は、第一p型クラッド層27からp型半導体層40に漏れる正孔電流成分である。第一n型クラッド層2、回折格子層3、第二n型クラッド層4に接するアンドープ半導体層23が高抵抗であるため、迂回電流 I_2 は、アンドープ半導

体層 23 を通過して第一 n 型クラッド層 2、第二 n 型クラッド層 4 まで流れることができない。よって、実施の形態 7 の半導体レーザ 100 は、p 型半導体層 40 に漏れた正孔電流が活性層 5 へ注入され、実施の形態 2 の半導体レーザ 100 と同様に、無効電流とならない。また、活性層 5 の側面に亜鉛の拡散により p 型化した p 型半導体層 40 を接するようにすることで、活性層 5 から埋込層 13 への電子電流のオーバーフローを抑制することができる。

[0073] 実施の形態 7 の半導体レーザ 100 を製造する半導体レーザ製造方法を説明する。リッジ構造 16 を形成するリッジ構造形成工程までは、実施の形態 3 で説明したリッジ構造形成工程までと同じである。リッジ構造形成工程の後に、リッジ構造 16 の両側面を覆うようにアンドープ半導体層 23 をエピタキシャル成長させて形成する（アンドープ半導体層形成工程）。アンドープ半導体層形成工程の後に、アンドープ半導体層 23 の表面を覆うように、半絶縁層 8 をエピタキシャル成長させて形成する（半絶縁層形成工程）。半絶縁層形成工程の後に、ブロック層 9 をエピタキシャル成長させて形成する。図 29 に、半絶縁層形成工程及びブロック層 9 の形成工程まで終了した実施の形態 7 の半導体レーザ 100 の中間製造体を示した。その後、図 30 に示すように、絶縁膜 18 を除去する。

[0074] 次に、アンドープ半導体層 23 における n 型半導体基板 1 と反対側である遠方端から活性層 5 の特定位置までの領域に亜鉛を拡散させる亜鉛拡散工程を説明する。まず、ブロック層 9 の表面及びリッジ構造 16 の z 方向の表面に、 SiO_2 等の拡散防止膜 24 を成膜し、拡散防止膜 24 に活性層 5 と活性層 5 に接するアンドープ半導体層 23 を含む x 方向の幅を有する開口 25 を形成する。開口 25 は、半導体フォトリソグラフィ工程を用いて加工する。図 31 に、リッジ構造 16 の n 型半導体基板 1 と反対側の表面及び埋込層 13 の n 型半導体基板 1 と反対側の表面におけるアンドープ半導体層 23 を包含する領域を露出させる開口 25 を有する拡散防止膜 24 が、埋込層 13 に配置された実施の形態 7 の半導体レーザ 100 の中間製造体を示した。

[0075] 次に、図32に示すように、拡散防止膜24と開口25により露出されたリッジ構造16のz方向正側の表面及び埋込層13の表面に酸化亜鉛膜（ZnO膜）26を成膜する。

[0076] 次に、図32に示した実施の形態7の半導体レーザ100の中間製造体を加熱処理する。開口25の領域で酸化亜鉛膜26に接する半導体層では、酸化亜鉛膜26中の亜鉛（Zn）原子が半導体層に拡散される。リッジ構造16におけるz方向正側のn型半導体基板1から最も離れた遠方端から活性層5の特定位置までの両側面に接するアンドープ半導体層23と第一p型クラッド層6とに亜鉛原子が拡散しp型化する。すなわち、第一p型クラッド層6及び活性層5のz方向正側端から特定位置までのリッジ構造16の両側面に接するアンドープ半導体層23に亜鉛原子が拡散しp型化する。設定する熱処理条件は、開口25の領域におけるリッジ構造16に接する半導体層において、z方向負側に向かって活性層5の特定位置まで亜鉛原子が拡散し、かつ、第一n型クラッド層2、回折格子層3、第二n型クラッド層4に接するアンドープ半導体層23に亜鉛原子が拡散しない熱処理条件である。更に設定する熱処理条件は、開口25の領域におけるリッジ構造16において、第一p型クラッド層6に亜鉛原子が拡散し、活性層5に亜鉛原子が拡散しない熱処理条件である。第一p型クラッド層6は、亜鉛原子が拡散されて第一p型クラッド層27になる。また、開口25の領域の半導体層すなわちリッジ構造16側のブロック層9及び半絶縁層8においても亜鉛原子が拡散しp型化する。この亜鉛が拡散されたブロック層9、半絶縁層8が半絶縁層42、ブロック層41である。

[0077] 亜鉛拡散工程の加熱処理において、拡散防止膜24が覆っている部分については、酸化亜鉛膜26からの亜鉛原子は拡散防止膜24を拡散できないため、拡散防止膜24直下の半導体層に亜鉛原子は拡散しない。図34に、亜鉛拡散工程の加熱処理が終了した実施の形態7の半導体レーザ100の中間製造体を示した。

[0078] 亜鉛拡散工程の後に、酸化亜鉛膜26、拡散防止膜24を除去し、ブロッ

ク層 9 の表面及びリッジ構造 16 の z 方向の表面に、第二 p 型クラッド層 10、コンタクト層 11 を形成する。具体的には、ブロック層 9 の表面及びリッジ構造 16 の表面に第二 p 型クラッド層 10 を形成し、第二 p 型クラッド層 10 の表面にコンタクト層 11 を形成する。この後、コンタクト層 11 に接するアノード電極 51 を形成し、n 型半導体基板 1 の裏面すなわち z 方向負側の面に接するカソード電極 52 を形成する。

[0079] なお、亜鉛拡散によって、活性層 5 に接するアンドープ半導体層 23 が p 型化し、かつ p 型化した p 型半導体層 40 の x 方向の半絶縁層 8 が p 型化しないように、図 31 の拡散防止膜 24 の開口 25 の幅は適宜調整される。

[0080] 実施の形態 7 の半導体レーザ 100 は、前述した違い以外は、実施の形態 2 の半導体レーザ 100 と同じなので、実施の形態 2 の半導体レーザ 100 と同様の効果を奏する。

[0081] 以上のように実施の形態 7 の半導体レーザ 100 は、n 型半導体基板 1 に形成されたリッジ構造 16、リッジ構造 16 の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層 13 を備えた半導体レーザである。リッジ構造 16 は、n 型半導体基板 1 側から順次形成された n 型クラッド層（第二 n 型クラッド層 4）、活性層 5、p 型クラッド層（第一 p 型クラッド層 27）を有している。埋込層 13 は、リッジ構造 16 の p 型クラッド層（第一 p 型クラッド層 27）及び活性層 5 の両側面に接する p 型半導体層 40 と、アンドープ半導体層 23 と、半絶縁層 8 とを有しており、p 型半導体層 40 は、リッジ構造 16 の n 型クラッド層（第二 n 型クラッド層 4）に接していない。アンドープ半導体層 23 はリッジ構造 16 の n 型クラッド層（第二 n 型クラッド層 4）の両側面に接しており、p 型半導体層 40 及び p 型クラッド層（第一 p 型クラッド層 27）は亜鉛を含んでいる。実施の形態 7 の半導体レーザ 100 は、この構成により、リッジ構造 16 の p 型クラッド層（第一 p 型クラッド層 27）及び活性層 5 の両側面に接する p 型半導体層 40 がリッジ構造 16 の n 型クラッド層（第二 n 型クラッド層 4）に接していないので、活性層 5 を通過しない無効電流を防止でき、光出

力特性、高速動作性能を向上できる。

[0082] 実施の形態7の半導体レーザ100を製造する半導体レーザ製造方法は、n型半導体基板1に形成された活性層5を含むリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザ100を製造する半導体レーザ製造方法である。埋込層13は、アンドープ半導体層23、p型半導体層40、半絶縁層8を有している。活性層の特定位置を、活性層5のn型半導体基板1側である近方端の位置又は、活性層5の近方端よりもn型半導体基板1側から遠方で活性層5の量子井戸構造35におけるn型半導体基板1側である近方端に至らない位置とする。実施の形態7の半導体レーザ製造方法は、n型半導体基板1に、n型クラッド層（第二n型クラッド層4）、活性層5、p型クラッド層（第一p型クラッド層6）を順次形成し、エッチングにより両側面が露出された、n型クラッド層（第二n型クラッド層4）、活性層5、p型クラッド層（第一p型クラッド層6）を有するリッジ構造16を形成するリッジ構造形成工程を含んでいる。更に実施の形態7の半導体レーザ製造方法は、リッジ構造形成工程を実行した後に、リッジ構造16の両側面を覆うようにアンドープ半導体層23を形成するアンドープ半導体層形成工程と、アンドープ半導体層23の表面を覆うように、半絶縁層8を形成する半絶縁層形成工程と、アンドープ半導体層23におけるn型半導体基板1と反対側である遠方端から活性層5の特定位置までの領域に亜鉛を拡散させ、p型クラッド層（第一p型クラッド層6）に亜鉛を拡散させる亜鉛拡散工程と、を含んでいる。実施の形態7の半導体レーザ100を製造する半導体レーザ製造方法は、リッジ構造16の亜鉛が拡散されたp型クラッド層（第一p型クラッド層27）及び活性層5の両側面に接するp型半導体層40がリッジ構造16のn型クラッド層（第二n型クラッド層4）に接していない半導体レーザ100を製造することができる。したがって実施の形態7の半導体レーザ製造方法により製造された半導体レーザ100は、活性層5を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0083] 実施の形態 8.

図 35 は、実施の形態 8 に係る半導体レーザの製造方法を示す図である。実施の形態 8 の半導体レーザ 100 は、実施の形態 7 の半導体レーザ 100 と同じである。実施の形態 8 の半導体レーザ 100 を製造する半導体レーザ製造方法は、亜鉛拡散工程において MOCVD 法を用いた気相拡散により亜鉛を半導体層に拡散させる点で、実施の形態 7 の半導体レーザ製造方法と異なる。実施の形態 7 の半導体レーザ製造方法と異なる部分を主に説明する。

[0084] 亜鉛を拡散させる際の実施の形態 8 の半導体レーザ 100 の中間製造体は、図 31 に示した実施の形態 7 の半導体レーザ 100 の中間製造体と同じである。亜鉛を拡散させる際に、リッジ構造 16 の n 型半導体基板 1 と反対側の表面及び埋込層 13 の n 型半導体基板 1 と反対側の表面におけるアンドープ半導体層 23 を包含する領域を露出させる開口 25 を有する拡散防止膜 24 が、埋込層 13 に配置されている。この中間製造体を、MOCVD 法で成膜する装置内に入れ、ジメチル亜鉛 28 を装置内に導入する。装置内の圧力、温度を予め定められた条件に設定することにより、ジメチル亜鉛 28 を分解させ、開口 25 から亜鉛を半導体層中に気相拡散させる、すなわち開口 25 の領域における半導体層中に亜鉛を拡散させる。予め定められた圧力、温度の条件すなわち亜鉛拡散条件は、開口 25 の領域におけるリッジ構造 16 に接する半導体層が、z 方向負側に向かって活性層 5 の特定位置まで亜鉛が拡散し、かつ、第一 n 型クラッド層 2、回折格子層 3、第二 n 型クラッド層 4 に接するアンドープ半導体層 23 に亜鉛が拡散しない条件である。更に亜鉛拡散条件は、開口 25 の領域におけるリッジ構造 16 において、第一 p 型クラッド層 6 に亜鉛原子が拡散し、活性層 5 に亜鉛原子が拡散しない条件である。

[0085] 亜鉛拡散工程の後の工程は、実施の形態 7 の半導体レーザ製造方法と同じである。実施の形態 8 の半導体レーザ 100 は、実施の形態 7 の半導体レーザ 100 と同じなので、実施の形態 7 の半導体レーザ 100 と同じ効果を奏する。

[0086] 実施の形態 9.

図36は実施の形態9に係る半導体レーザの断面構造を示す図であり、図37は図36の活性層周辺の拡大図である。図38～図41は、図36の半導体レーザの製造方法を示す図である。実施の形態9の半導体レーザ100は、活性層5のz方向正側に第一p型クラッド層6が形成されている点で、実施の形態7の半導体レーザ100と異なる。図36、図37では、リッジ構造16の両側面において、第一p型クラッド層6及び活性層5の特定位置までの両側面を、p型半導体層40が覆っている例を示した。特定位置は実施の形態2で説明した通りである。実施の形態7の半導体レーザ100と異なる部分を主に説明する。

[0087] p型半導体層40はInPのアンドープ半導体層23に亜鉛原子が拡散されてp型化した半導体層である。リッジ構造16の両側を覆う埋込層13は、アンドープ半導体層23、p型半導体層40、半絶縁層8、42、ブロック層9を有している。

[0088] 実施の形態9の半導体レーザ100は、実施の形態2及び実施の形態7の半導体レーザ100と同様に、半導体レーザを駆動する際にコンタクト層11、第二p型クラッド層10の多数キャリアである正孔14が活性層5側に移動し、正孔電流 I_h が流れる。正孔電流 I_h は、第一p型クラッド層6から活性層5に流れる主電流 I_1 と、第一p型クラッド層6からp型半導体層40を經由して活性層5に流れる迂回電流 I_2 と、からなっている。迂回電流 I_2 は、第一p型クラッド層6からp型半導体層40に漏れる正孔電流成分である。第一n型クラッド層2、回折格子層3、第二n型クラッド層4に接するアンドープ半導体層23が高抵抗であるため、迂回電流 I_2 は、アンドープ半導体層23を通過して第一n型クラッド層2、第二n型クラッド層4まで流れることができない。よって、実施の形態9の半導体レーザ100は、p型半導体層40に漏れた正孔電流は活性層5へ注入され、実施の形態2及び実施の形態7の半導体レーザ100と同様に、無効電流とならない。また、活性層5の側面に亜鉛の拡散によりp型化したp型半導体層40を接するようにすることで、活性層5から埋込層13への電子電流のオーバーフ

ローを抑制することができる。

- [0089] 実施の形態9の半導体レーザ100は、実施の形態7の半導体レーザ100に比べ、亜鉛が拡散する領域がアンドープ半導体層23を包含する部分に限定されているため、第一p型クラッド層6に亜鉛が拡散されず、亜鉛によるレーザ光の光吸収損失が抑制される。そのため、実施の形態9の半導体レーザ100は、実施の形態7の半導体レーザ100に比べ、高い光出力のレーザ光を出力できる。
- [0090] 実施の形態9の半導体レーザ100を製造する半導体レーザ製造方法を説明する。リッジ構造16を形成するリッジ構造形成工程、その後のアンドープ半導体層23を形成するアンドープ半導体層形成工程、半絶縁層8を形成する半絶縁層形成工程、ブロック層9を形成する工程は、実施の形態7の半導体レーザ製造方法と同じである。その後、図30に示すように絶縁膜18を除去した後に、亜鉛を半導体層に拡散させる亜鉛拡散工程を実行する。
- [0091] 図38に示すように、ブロック層9の表面及びリッジ構造16のz方向の表面に、 SiO_2 等の拡散防止膜24を成膜し、拡散防止膜24に活性層5に接するアンドープ半導体層23を含むx方向の幅を有する2つの開口29を形成する。開口29は、半導体フォトリソグラフィ工程を用いて加工する。図38に、埋込層13のn型半導体基板1と反対側の表面におけるアンドープ半導体層23を包含する領域を露出させる開口29を有する拡散防止膜24が埋込層13に配置された実施の形態9の半導体レーザ100の中間製造体を示した。
- [0092] 次に、図39に示すように、拡散防止膜24と開口29により露出された埋込層13の表面に酸化亜鉛膜26を成膜する。
- [0093] 次に、図39に示した実施の形態9の半導体レーザ100の中間製造体を加熱処理する。開口29の領域で酸化亜鉛膜26に接する半導体層では、酸化亜鉛膜26中の亜鉛原子が半導体層に拡散される。リッジ構造16におけるz方向正側のn型半導体基板1から最も離れた遠方端から活性層5の特定位置までの両側面に接するアンドープ半導体層23に亜鉛原子が拡散しp型

化する。すなわち、活性層 5 の z 方向正側端から特定位置までのリッジ構造 16 の両側面に接するアンドープ半導体層 23 に亜鉛原子が拡散し p 型化する。設定する熱処理条件は、開口 29 の領域における半導体層が、z 方向負側に向かって活性層 5 の特定位置まで亜鉛原子が拡散し、かつ、第一 n 型クラッド層 2、回折格子層 3、第二 n 型クラッド層 4 に接するアンドープ半導体層 23 に亜鉛原子が拡散しない熱処理条件である。また、開口 29 の領域の半導体層すなわちリッジ構造 16 側のブロック層 9 及び半絶縁層 8 においても Z 亜鉛原子が拡散し p 型化する。この亜鉛が拡散されたブロック層 9、半絶縁層 8 が半絶縁層 42、ブロック層 41 である。

[0094] 亜鉛拡散工程の加熱処理において、拡散防止膜 24 が覆っている部分については、酸化亜鉛膜 26 からの亜鉛原子は拡散防止膜 24 を拡散できないため、拡散防止膜 24 直下の半導体層に亜鉛原子は拡散しない。図 40 に、亜鉛拡散工程の加熱処理が終了した実施の形態 9 の半導体レーザ 100 の中間製造体を示した。

[0095] 亜鉛拡散工程の後に、酸化亜鉛膜 26、拡散防止膜 24 を除去し、ブロック層 9 の表面及びリッジ構造 16 の z 方向の表面に、第二 p 型クラッド層 10、コンタクト層 11 を形成する。具体的には、ブロック層 9 の表面及びリッジ構造 16 の表面に第二 p 型クラッド層 10 を形成し、第二 p 型クラッド層 10 の表面にコンタクト層 11 を形成する。この後、コンタクト層 11 に接するアノード電極 51 を形成し、n 型半導体基板 1 の裏面すなわち z 方向負側の面に接するカソード電極 52 を形成する。

[0096] なお、亜鉛拡散によって、活性層 5 に接するアンドープ半導体層 23 が p 型化し、かつ p 型化した p 型半導体層 40 の x 方向の半絶縁層 8 が p 型化しないように、図 38 の拡散防止膜 24 の開口 29 の幅は適宜調整される。

[0097] 実施の形態 9 の半導体レーザ 100 は、前述した違い以外は、実施の形態 7 の半導体レーザ 100 と同じなので、実施の形態 7 の半導体レーザ 100 と同様の効果を奏する。更に、前述したように、実施の形態 9 の半導体レーザ 100 は、第一 p 型クラッド層 6 に亜鉛が拡散されず、亜鉛によるレーザ

光の光吸収損失が抑制されるので、実施の形態7の半導体レーザ100に比べ、高い光出力のレーザ光を出力できる。

[0098] 以上のように実施の形態9の半導体レーザ100は、n型半導体基板1に形成されたリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザである。リッジ構造16は、n型半導体基板1側から順次形成されたn型クラッド層（第二n型クラッド層4）、活性層5、p型クラッド層（第一p型クラッド層6）を有している。埋込層13は、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層40と、アンドープ半導体層23と、半絶縁層8とを有しており、p型半導体層40は、リッジ構造16のn型クラッド層（第二n型クラッド層4）に接していない。アンドープ半導体層23はリッジ構造16のn型クラッド層（第二n型クラッド層4）の両側面に接しており、p型半導体層40は亜鉛を含んでいる。実施の形態9の半導体レーザ100は、この構成により、リッジ構造16のp型クラッド層（第一p型クラッド層6）及び活性層5の両側面に接するp型半導体層40がリッジ構造16のn型クラッド層（第二n型クラッド層4）に接していないので、活性層5を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0099] 実施の形態9の半導体レーザ100を製造する半導体レーザ製造方法は、n型半導体基板1に形成された活性層5を含むリッジ構造16、リッジ構造16の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層13を備えた半導体レーザ100を製造する半導体レーザ製造方法である。埋込層13は、アンドープ半導体層23、p型半導体層40、半絶縁層8を有している。活性層の特定位置を、活性層5のn型半導体基板1側である近方端の位置又は、活性層5の近方端よりもn型半導体基板1側から遠方で活性層5の量子井戸構造35におけるn型半導体基板1側である近方端に至らない位置とする。実施の形態9の半導体レーザ製造方法は、n型半導体基板1に、n型クラッド層（第二n型クラッド層4）、活性層5

、p型クラッド層（第一p型クラッド層6）を順次形成し、エッチングにより両側面が露出された、n型クラッド層（第二n型クラッド層4）、活性層5、p型クラッド層（第一p型クラッド層6）を有するリッジ構造16を形成するリッジ構造形成工程を含んでいる。更に実施の形態9の半導体レーザ製造方法は、リッジ構造形成工程を実行した後に、リッジ構造16の両側面を覆うようにアンドープ半導体層23を形成するアンドープ半導体層形成工程と、アンドープ半導体層23の表面を覆うように、半絶縁層8を形成する半絶縁層形成工程と、アンドープ半導体層23におけるn型半導体基板1と反対側である遠方端から活性層5の特定位置までの領域に亜鉛を拡散させる亜鉛拡散工程と、を含んでいる。実施の形態9の半導体レーザ100を製造する半導体レーザ製造方法は、リッジ構造16のp型クラッド層（第一p型クラッド層27）及び活性層5の両側面に接するp型半導体層40がリッジ構造16のn型クラッド層（第二n型クラッド層4）に接していない半導体レーザ100を製造することができる。したがって実施の形態9の半導体レーザ製造方法により製造された半導体レーザ100は、活性層5を通過しない無効電流を防止でき、光出力特性、高速動作性能を向上できる。

[0100] 実施の形態10.

図42は、実施の形態10に係る半導体レーザの製造方法を示す図である。実施の形態10の半導体レーザ100は、実施の形態9の半導体レーザ100と同じである。実施の形態10の半導体レーザ100を製造する半導体レーザ製造方法は、亜鉛拡散工程においてMOCVD法を用いた気相拡散により亜鉛を半導体層に拡散させる点で、実施の形態9の半導体レーザ製造方法と異なる。実施の形態9の半導体レーザ製造方法と異なる部分を主に説明する。

[0101] 亜鉛を拡散させる際の実施の形態10の半導体レーザ100の中間製造体は、図38に示した実施の形態9の半導体レーザ100の中間製造体と同じである。亜鉛を拡散させる際に、埋込層13のn型半導体基板1と反対側の表面におけるアンドープ半導体層23を包含する領域を露出させる開口29

を有する拡散防止膜 24 が、埋込層 13 に配置されている。この中間製造体を、MOCVD法で成膜する装置内に入れ、ジメチル亜鉛 28 を装置内に導入する。装置内の圧力、温度を予め定められた条件に設定することにより、ジメチル亜鉛 28 を分解させ、開口 29 から亜鉛を半導体層中に気相拡散させる、すなわち開口 29 の領域における半導体層中に亜鉛を拡散させる。予め定められた圧力、温度の条件すなわち亜鉛拡散条件は、開口 29 の領域におけるリッジ構造 16 に接する半導体層が、z 方向負側に向かって活性層 5 の特定位置まで亜鉛が拡散し、かつ、第一 n 型クラッド層 2、回折格子層 3、第二 n 型クラッド層 4 に接するアンドープ半導体層 23 に亜鉛が拡散しない条件である。

[0102] 亜鉛拡散工程の後の工程は、実施の形態 9 の半導体レーザ製造方法と同じである。実施の形態 10 の半導体レーザ 100 は、実施の形態 9 の半導体レーザ 100 と同じなので、実施の形態 9 の半導体レーザ 100 と同じ効果を奏する。

[0103] なお、実施の形態 1～10 の半導体レーザ 100 として DFB-LD の例を説明したが、実施の形態 1 及び 3 で説明したように、半導体レーザ 100 が DFB-LD でない場合は、回折格子層 3 は形成されていない。

[0104] なお、本願は、様々な例示的な実施の形態及び実施例が記載されているが、1つ、または複数の実施の形態に記載された様々な特徴、態様、及び機能は特定の実施の形態の適用に限られるのではなく、単独で、または様々な組み合わせで実施の形態に適用可能である。従って、例示されていない無数の変形例が、本願明細書に開示される技術の範囲内において想定される。例えば、少なくとも 1 つの構成要素を変形する場合、追加する場合または省略する場合、さらには、少なくとも 1 つの構成要素を抽出し、他の実施の形態の構成要素と組み合わせる場合が含まれるものとする。

符号の説明

[0105] 1…n 型半導体基板、2…第一 n 型クラッド層、3…回折格子層、4…第二 n 型クラッド層、5…活性層、6…第一 p 型クラッド層、7、7a、7b

… p 型半導体層、 8 … 半絶縁層、 1 3 … 埋込層、 1 6 … リッジ構造、 1 7 … 分離部、 2 0 … 第三 n 型クラッド層、 2 1、 2 1 a … 延伸部土台層、 2 2 … 半絶縁層、 2 3 … アンドープ半導体層、 2 4 … 拡散防止膜、 2 5 … 開口、 2 6 … 酸化亜鉛膜、 2 9 … 開口、 3 5 … 量子井戸構造、 3 9 … リッジ中間層、 4 0 … p 型半導体層、 6 3 … リッジ本体部、 6 4 … リッジ延伸部、 6 6 … 活性層延伸部、 7 2 … 価電子帯エネルギー、 7 4 … 価電子帯エネルギー、 1 0 0 … 半導体レーザ

請求の範囲

- [請求項1] n型半導体基板に形成されたリッジ構造、前記リッジ構造の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層を備えた半導体レーザであって、
前記リッジ構造は、前記n型半導体基板側から順次形成されたn型クラッド層、活性層、p型クラッド層を有し、
前記埋込層は、
前記リッジ構造の前記p型クラッド層及び前記活性層の両側面に接するp型半導体層と、半絶縁層とを有し、
前記p型半導体層は、前記リッジ構造の前記n型クラッド層に接していない、
半導体レーザ。
- [請求項2] 前記埋込層は、前記リッジ構造の前記n型クラッド層の両側面における前記n型半導体基板側に他のp型半導体層を有しており、
前記リッジ構造の前記n型クラッド層の両側面における前記活性層側に、前記p型半導体層と前記他のp型半導体層とが分離された分離部が形成されており、
前記分離部に前記半絶縁層が埋め込まれている、
請求項1記載の半導体レーザ。
- [請求項3] 前記リッジ構造の前記n型クラッド層の両側面に前記半絶縁層が接している、請求項1記載の半導体レーザ。
- [請求項4] 前記リッジ構造の各層の積層方向をz方向とし、前記リッジ構造が延伸している延伸方向をy方向とし、前記z方向及びy方向に垂直な方向をx方向とし、
前記リッジ構造は、リッジ本体部と、リッジ本体部の両側面から前記x方向に延伸したリッジ延伸部とを有し、
前記リッジ延伸部は、前記活性層が前x方向に延伸した活性層延伸部であり、

前記 p 型半導体層は、前記 p 型クラッド層及び前記活性層の前記 x 方向の両側面と前記活性層延伸部の前記 n 型半導体基板と反対側の表面とに接しており、

前記分離部は、前記活性層延伸部の前記 n 型半導体基板側に形成されている、

請求項 2 記載の半導体レーザ。

[請求項 5] 前記リッジ構造の各層の積層方向を z 方向とし、前記リッジ構造が延伸している延伸方向を y 方向とし、前記 z 方向及び y 方向に垂直な方向を x 方向とし、

前記リッジ構造は、

前記 n 型クラッド層と前記活性層との間に前記 n 型半導体基板側から順次形成された延伸部土台層、他の n 型クラッド層を有し、

かつ、リッジ本体部と、リッジ本体部の両側面から前記 x 方向に延伸したリッジ延伸部とを有し、

前記リッジ延伸部は、前記延伸部土台層、前記他の n 型クラッド層、及び前記活性層が前 x 方向に延伸しており、

前記 p 型半導体層は、前記 p 型クラッド層、前記延伸部土台層、前記他の n 型クラッド層、及び前記活性層の前記 x 方向の両側面と、前記リッジ延伸部の前記 n 型半導体基板と反対側の表面とに接しており、前記分離部は、前記リッジ延伸部の前記 n 型半導体基板側に形成されている、

請求項 2 記載の半導体レーザ。

[請求項 6] 前記リッジ構造の各層の積層方向を z 方向とし、前記リッジ構造が延伸している延伸方向を y 方向とし、前記 z 方向及び y 方向に垂直な方向を x 方向とし、

前記リッジ構造は、

前記 n 型クラッド層と前記活性層との間に形成された延伸部土台層を有し、

かつ、リッジ本体部と、リッジ本体部の両側面から前記 x 方向に延伸したリッジ延伸部とを有し、

前記リッジ延伸部は、前記延伸部土台層及び前記活性層が前 x 方向に延伸しており、

前記 p 型半導体層は、前記 p 型クラッド層、前記延伸部土台層、及び前記活性層の前記 x 方向の両側面と、前記リッジ延伸部の前記 n 型半導体基板と反対側の表面とに接しており、

前記分離部は、前記リッジ延伸部の前記 n 型半導体基板側に形成されている、

請求項 2 記載の半導体レーザ。

[請求項7] 前記延伸部土台層は、価電子帯のエネルギーレベルが前記 p 型半導体層の価電子帯のエネルギーレベルよりも高い、請求項 5 または 6 に記載の半導体レーザ。

[請求項8] 前記延伸部土台層は、n 型半導体層である、請求項 7 記載の半導体レーザ。

[請求項9] 前記延伸部土台層は、n 型 AlGaInAs 層又は n 型 AlInAs 層である、請求項 8 記載の半導体レーザ。

[請求項10] 前記埋込層は、前記 n 型半導体基板側に形成された前記半絶縁層と共に、他の半絶縁層を有し、

前記半絶縁層の前記 n 型半導体基板と反対側の表面において前記 p 型半導体層が前記リッジ構造から離れる方向に広がって形成されており、

前記 p 型半導体層における前記 n 型半導体基板と反対側の表面及びリッジ構造側の面を前記他の半絶縁層が覆っている、

請求項 3 記載の半導体レーザ。

[請求項11] 前記埋込層は、アンドープ半導体層を有し、前記アンドープ半導体層は前記リッジ構造の前記 n 型クラッド層の両側面に接しており、

前記 p 型半導体層は、亜鉛を含んでいる、
請求項 1 記載の半導体レーザ。

[請求項12] 前記リッジ構造は、前記 n 型クラッド層の前記 n 型半導体基板側に
回折格子層を介して形成された他の n 型クラッド層を有している、
請求項 1 から 11 のいずれか 1 項に記載の半導体レーザ。

[請求項13] n 型半導体基板に形成されたリッジ構造、前記リッジ構造の延伸方
向に垂直な方向において互いに対向する両側を覆うように埋め込まれ
た埋込層を備えた半導体レーザを製造する半導体レーザ製造方法であ
って、
前記埋込層は、p 型半導体層、半絶縁層を有し、
前記リッジ構造の各層の積層方向を z 方向とし、前記リッジ構造が延
伸している延伸方向を y 方向とし、前記 z 方向及び y 方向に垂直な方
向を x 方向とし、
前記 n 型半導体基板に、n 型クラッド層、活性層を含むリッジ中間層
、p 型クラッド層を順次形成し、エッチングにより両側面が露出され
た、前記 n 型クラッド層、前記リッジ中間層、前記 p 型クラッド層を
有する前記リッジ構造を形成するリッジ構造形成工程と、
前記リッジ構造の両側面における前記リッジ中間層以外の層をエッチ
ングし、前記リッジ中間層において前記リッジ構造の両側面から前記
x 方向に延伸したリッジ延伸部を形成する延伸部形成工程と、
前記リッジ構造の両側面、前記リッジ延伸部の前記 n 型半導体基板と
反対側の表面を覆うように前記 p 型半導体層を形成する p 型半導体層
形成工程と、
前記 p 型半導体層の表面及び前記リッジ延伸部の前記 n 型半導体基板
側の露出面を覆うように、前記半絶縁層を形成する半絶縁層形成工程
と、
を含む、半導体レーザ製造方法。

[請求項14] 前記リッジ中間層は、前記活性層のみからなっている、請求項 13

記載の半導体レーザ製造方法。

[請求項15] 前記リッジ中間層は、前記活性層の前記n型クラッド層側に延伸部土台層を含んでいる、請求項13記載の半導体レーザ製造方法。

[請求項16] 前記延伸部土台層と前記活性層との間にn型クラッド層を含んでいる、請求項15記載の半導体レーザ製造方法。

[請求項17] n型半導体基板に形成された活性層を含むリッジ構造、前記リッジ構造の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層を備えた半導体レーザを製造する半導体レーザ製造方法であって、

前記埋込層は、第一の半絶縁層、p型半導体層、第二の半絶縁層を有し、

前記活性層の特定位置を、

前記活性層の前記n型半導体基板側である近方端の位置又は、

前記活性層の近方端よりも前記n型半導体基板側から遠方で前記活性層の量子井戸構造における前記n型半導体基板側である近方端に至らない位置とし、

前記n型半導体基板に、n型クラッド層、前記活性層、p型クラッド層を順次形成し、エッチングにより両側面が露出された、前記n型クラッド層、前記活性層、前記p型クラッド層を有する前記リッジ構造を形成するリッジ構造形成工程と、

前記リッジ構造における前記n型半導体基板側から前記活性層の前記特定位置までの両側面を覆うように、前記第一の半絶縁層を形成する第一半絶縁層形成工程と、

前記第一の半絶縁層の表面及び前記リッジ構造の露出した前記活性層の前記特定位置から前記n型半導体基板と反対側である遠方端までの両側面を覆うように、前記p型半導体層を形成するp型半導体層形成工程と、

前記p型半導体層を覆うように、前記第二の半絶縁層を形成する第二

半絶縁層形成工程と、
を含む、半導体レーザ製造方法。

[請求項18] n型半導体基板に形成された活性層を含むリッジ構造、前記リッジ構造の延伸方向に垂直な方向において互いに対向する両側を覆うように埋め込まれた埋込層を備えた半導体レーザを製造する半導体レーザ製造方法であって、
前記埋込層は、アンドープ半導体層、p型半導体層、半絶縁層を有し、
前記活性層の特定位置を、
前記活性層の前記n型半導体基板側である近方端の位置又は、
前記活性層の近方端よりも前記n型半導体基板側から遠方で前記活性層の量子井戸構造における前記n型半導体基板側である近方端に至らない位置とし、
前記n型半導体基板に、n型クラッド層、前記活性層、p型クラッド層を順次形成し、エッチングにより両側面が露出された、前記n型クラッド層、前記活性層、前記p型クラッド層を有する前記リッジ構造を形成するリッジ構造形成工程と、
前記リッジ構造の両側面を覆うように前記アンドープ半導体層を形成するアンドープ半導体層形成工程と、
前記アンドープ半導体層の表面を覆うように、前記半絶縁層を形成する半絶縁層形成工程と、
前記アンドープ半導体層における前記n型半導体基板と反対側である遠方端から前記活性層の前記特定位置までの領域に亜鉛を拡散させる亜鉛拡散工程と、
を含む、半導体レーザ製造方法。

[請求項19] 前記亜鉛拡散工程において、
前記リッジ構造の前記n型半導体基板と反対側の表面及び前記埋込層の前記n型半導体基板と反対側の表面における前記アンドープ半導体

層を包含する領域を露出させる開口を有する拡散防止膜が前記埋込層に配置されており、

前記開口を覆うように配置された酸化亜鉛膜から前記亜鉛を前記アンドープ半導体層及び前記p型クラッド層に拡散させる、請求項18記載の半導体レーザ製造方法。

[請求項20]

前記亜鉛拡散工程において、

前記リッジ構造の前記n型半導体基板と反対側の表面及び前記埋込層の前記n型半導体基板と反対側の表面における前記アンドープ半導体層を包含する領域を露出させる開口を有する拡散防止膜が前記埋込層に配置されており、

前記開口から前記アンドープ半導体層及び前記p型クラッド層に前記亜鉛を気相拡散させる、請求項18記載の半導体レーザ製造方法。

[請求項21]

前記亜鉛拡散工程において、

前記埋込層の前記n型半導体基板と反対側の表面における前記アンドープ半導体層を包含する領域を露出させる開口を有する拡散防止膜が前記埋込層及び前記リッジ構造の前記n型半導体基板と反対側の表面に配置されており、

前記開口を覆うように配置された酸化亜鉛膜から前記亜鉛を前記アンドープ半導体層に拡散させる、請求項18記載の半導体レーザ製造方法。

[請求項22]

前記亜鉛拡散工程において、

前記埋込層の前記n型半導体基板と反対側の表面における前記アンドープ半導体層を包含する領域を露出させる開口を有する拡散防止膜が前記埋込層及び前記リッジ構造の前記n型半導体基板と反対側の表面に配置されており、

前記開口から前記アンドープ半導体層に前記亜鉛を気相拡散させる、請求項18記載の半導体レーザ製造方法。

[請求項23]

前記リッジ構造形成工程は、

前記 n 型半導体基板の表面に他の n 型クラッド層、回折格子層を順次形成し、その後前記 n 型クラッド層、前記活性層を含む前記リッジ中間層、前記 p 型クラッド層を順次形成し、

エッチングにより両側面が露出された、前記他の n 型クラッド層、前記回折格子層、前記 n 型クラッド層、前記リッジ中間層、前記 p 型クラッド層を有する前記リッジ構造を形成する、

請求項 13 から 16 のいずれか 1 項に記載の半導体レーザ製造方法。

[請求項24]

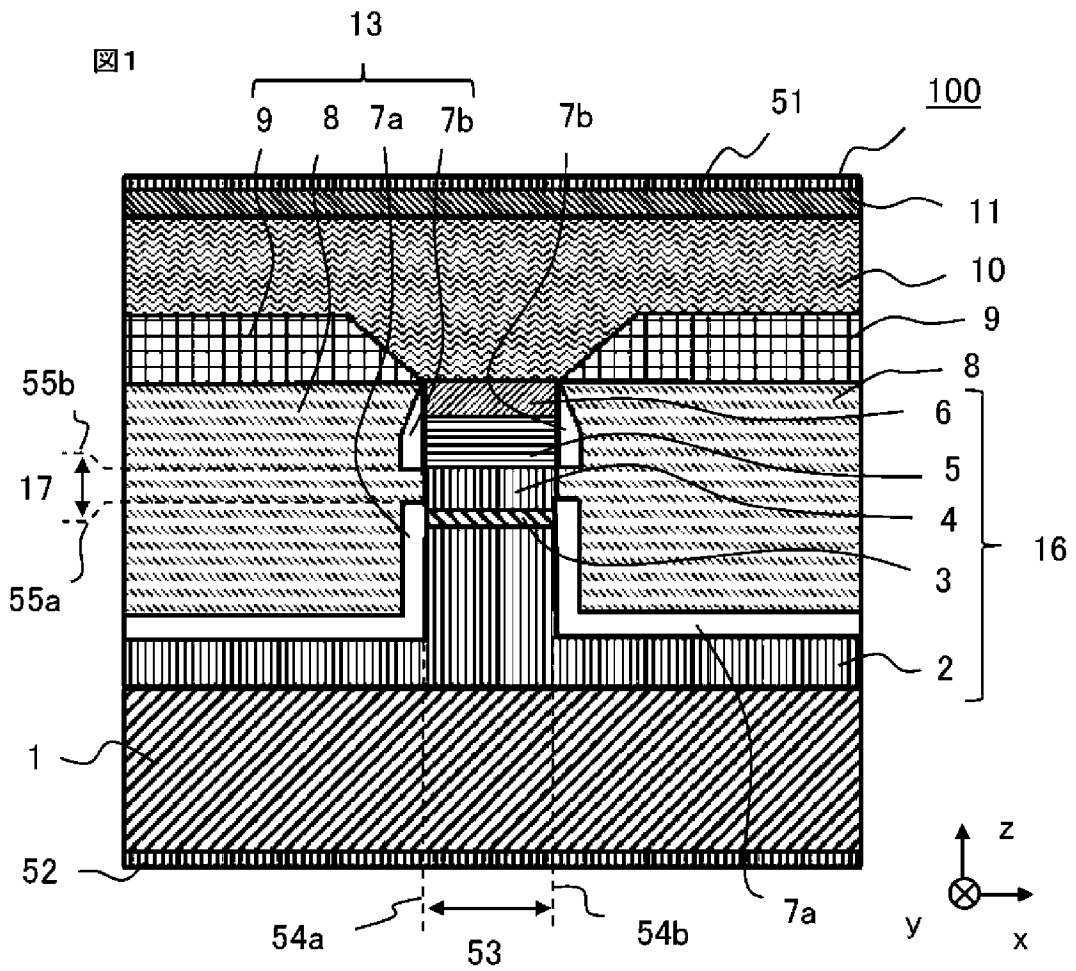
前記リッジ構造形成工程は、

前記 n 型半導体基板の表面に他の n 型クラッド層、回折格子層を順次形成し、その後前記 n 型クラッド層、前記活性層、前記 p 型クラッド層を順次形成し、

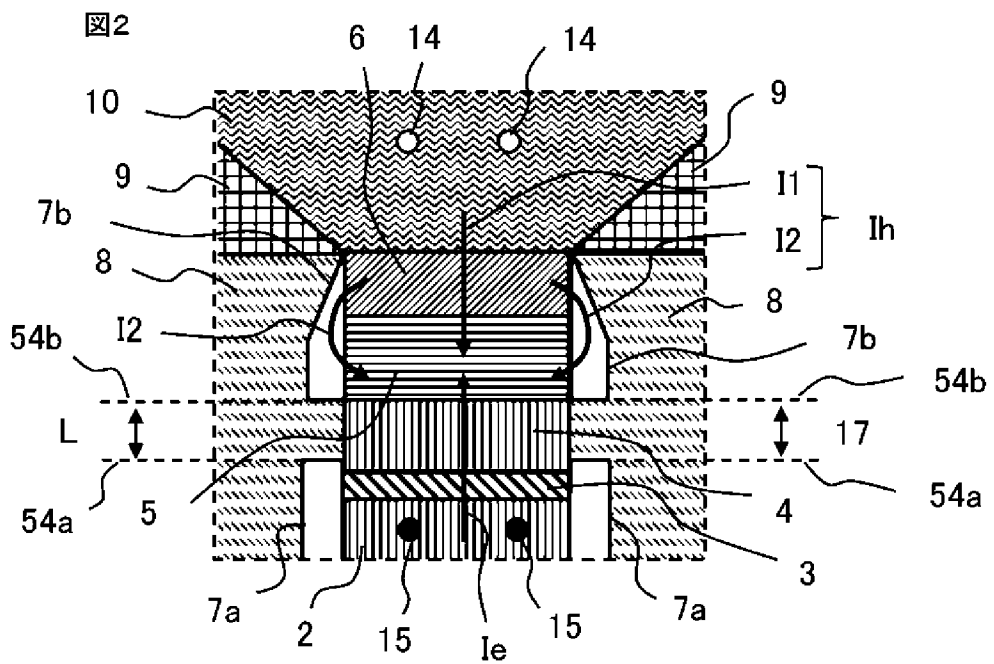
エッチングにより両側面が露出された、前記他の n 型クラッド層、前記回折格子層、前記 n 型クラッド層、前記活性層、前記 p 型クラッド層を有する前記リッジ構造を形成する、

請求項 17 から 22 のいずれか 1 項に記載の半導体レーザ製造方法。

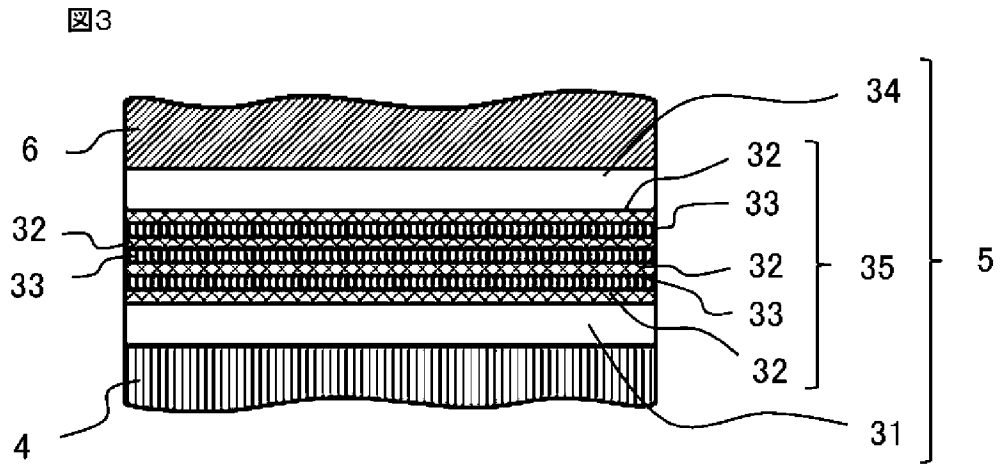
[図1]



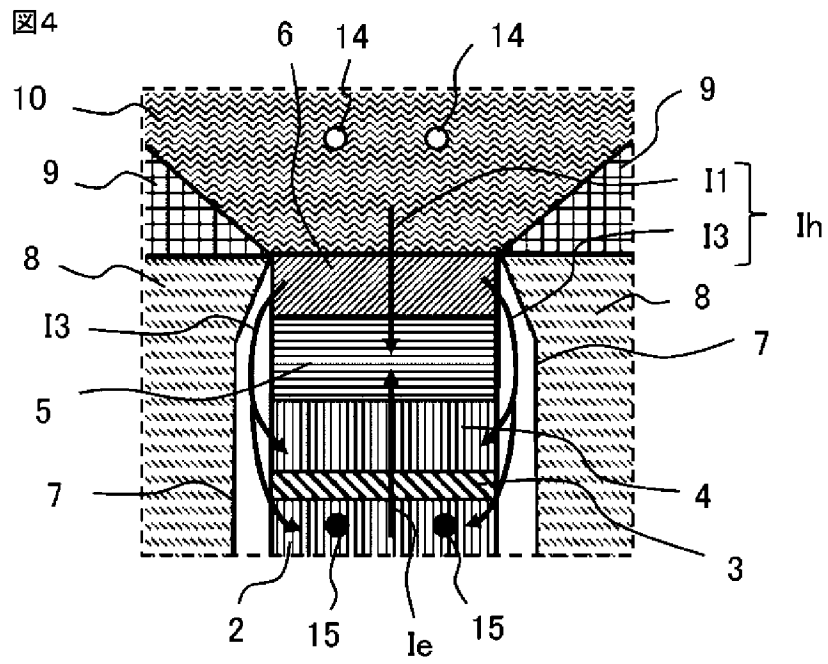
[図2]



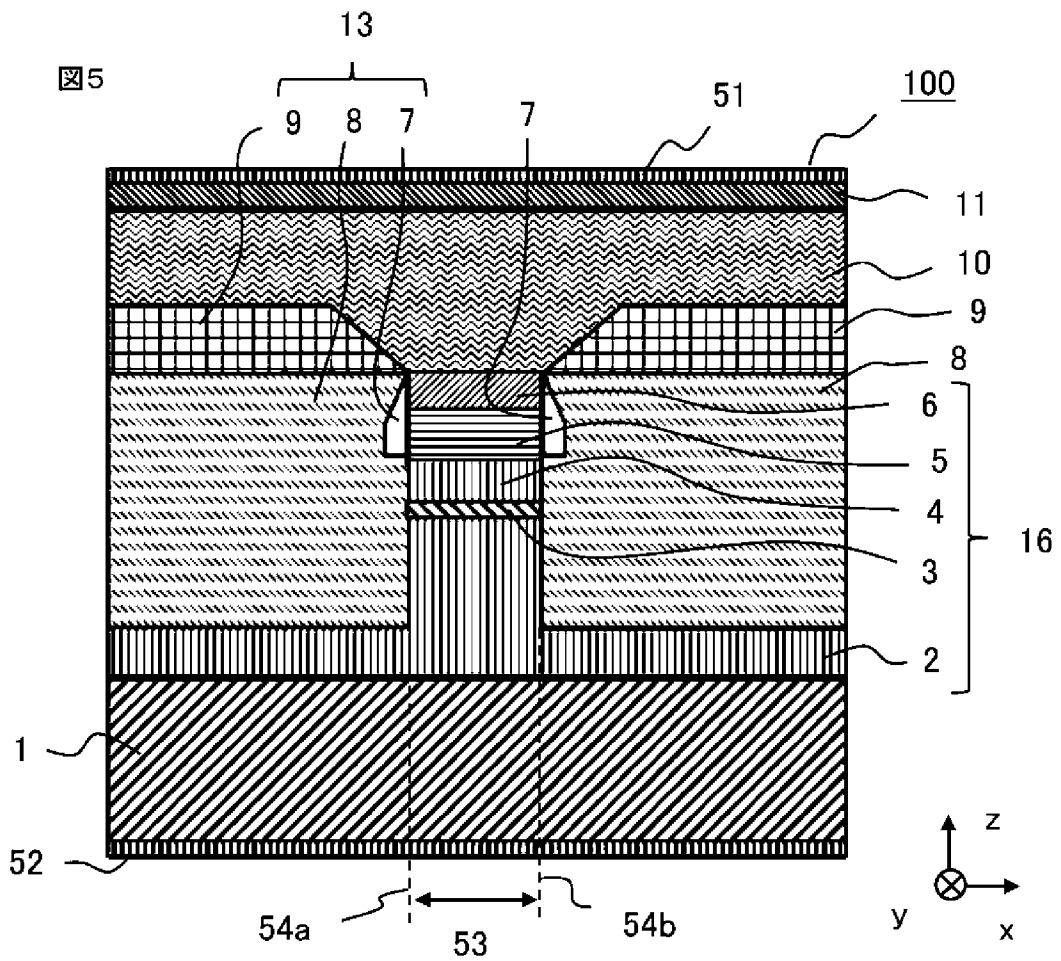
[図3]



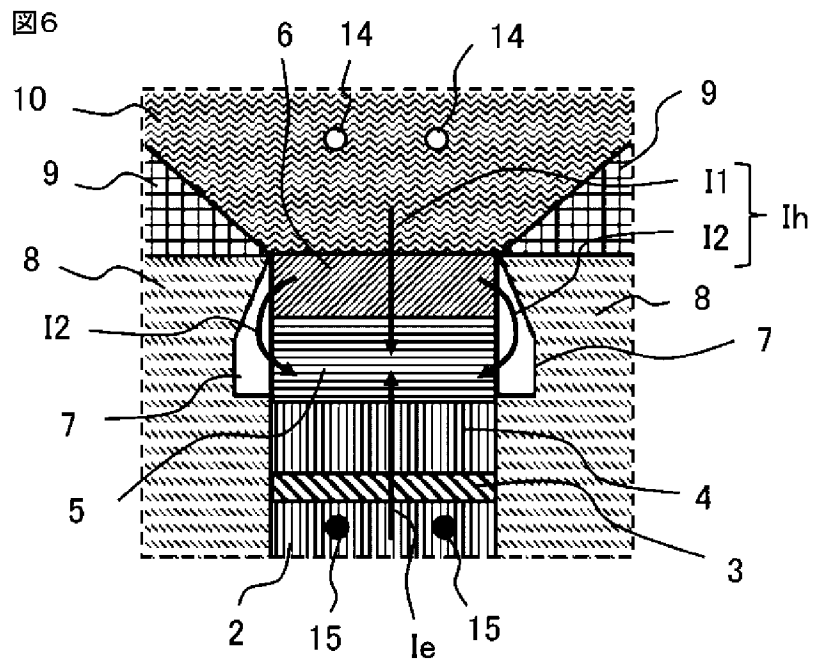
[図4]



[図5]

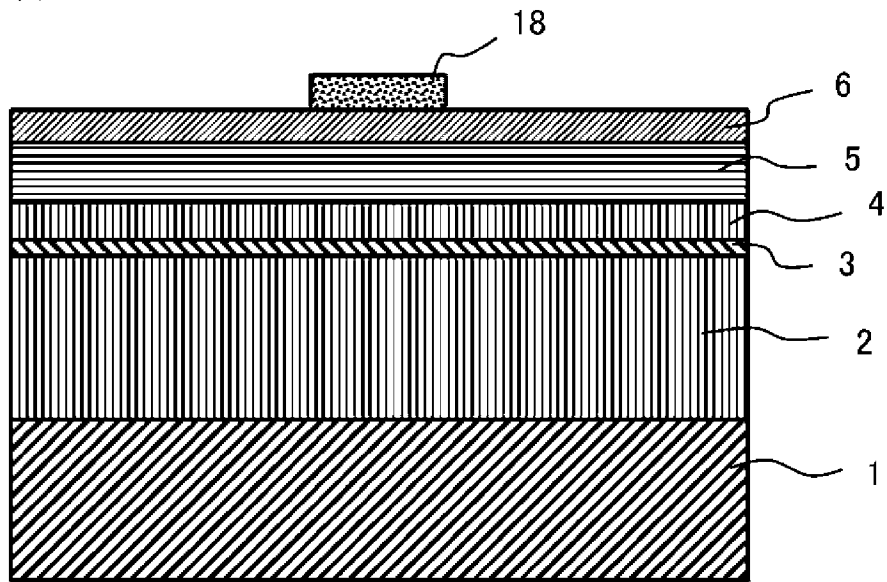


[図6]



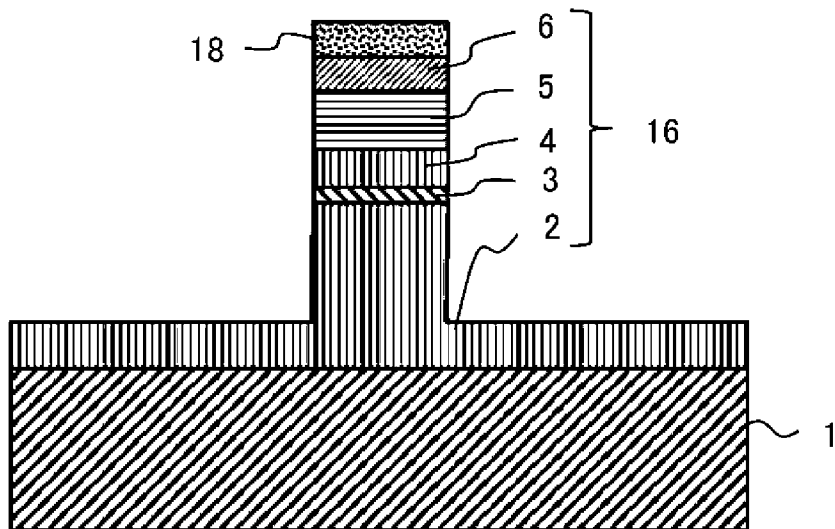
[図9]

図9

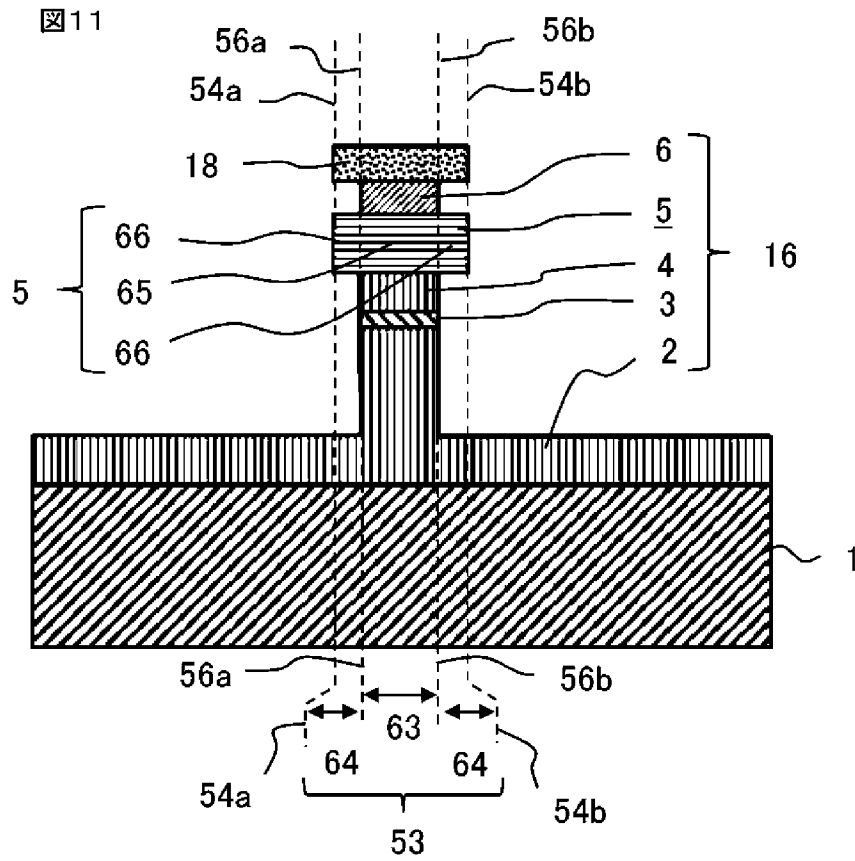


[図10]

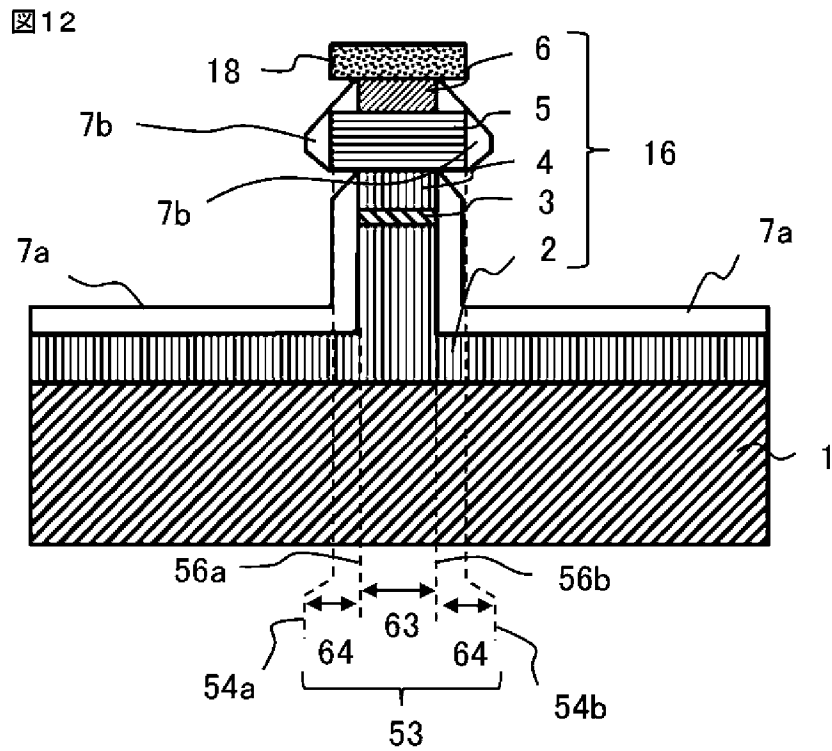
図10



[図11]

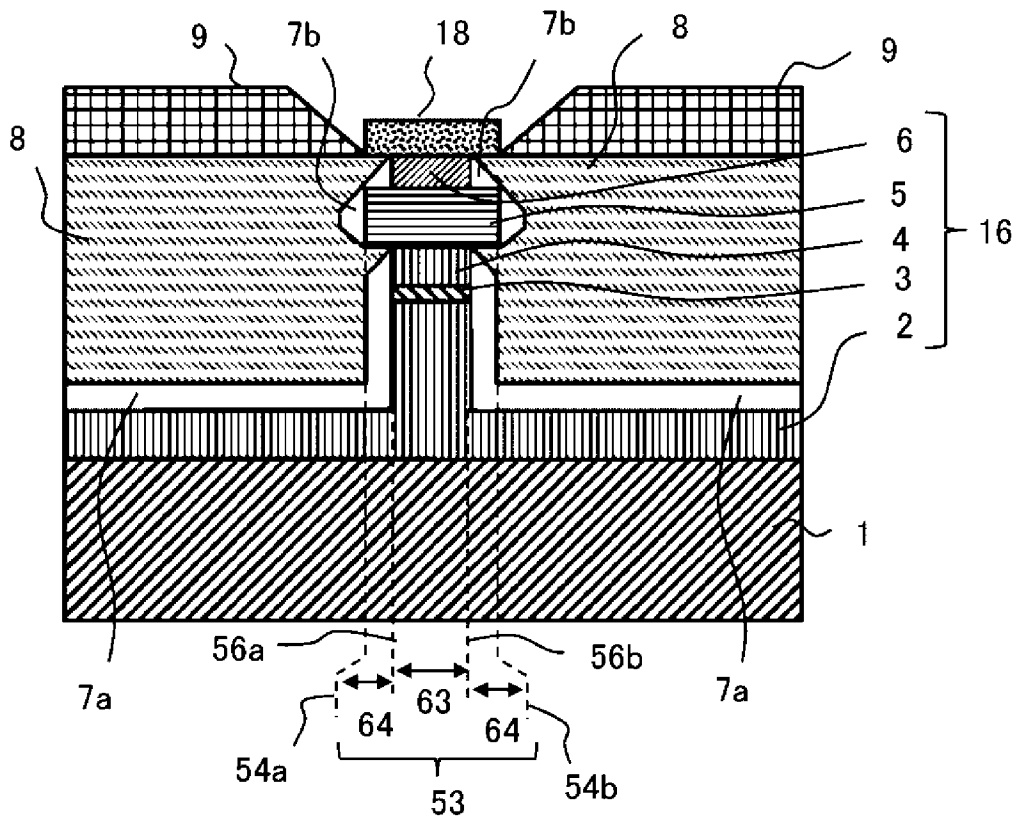


[図12]

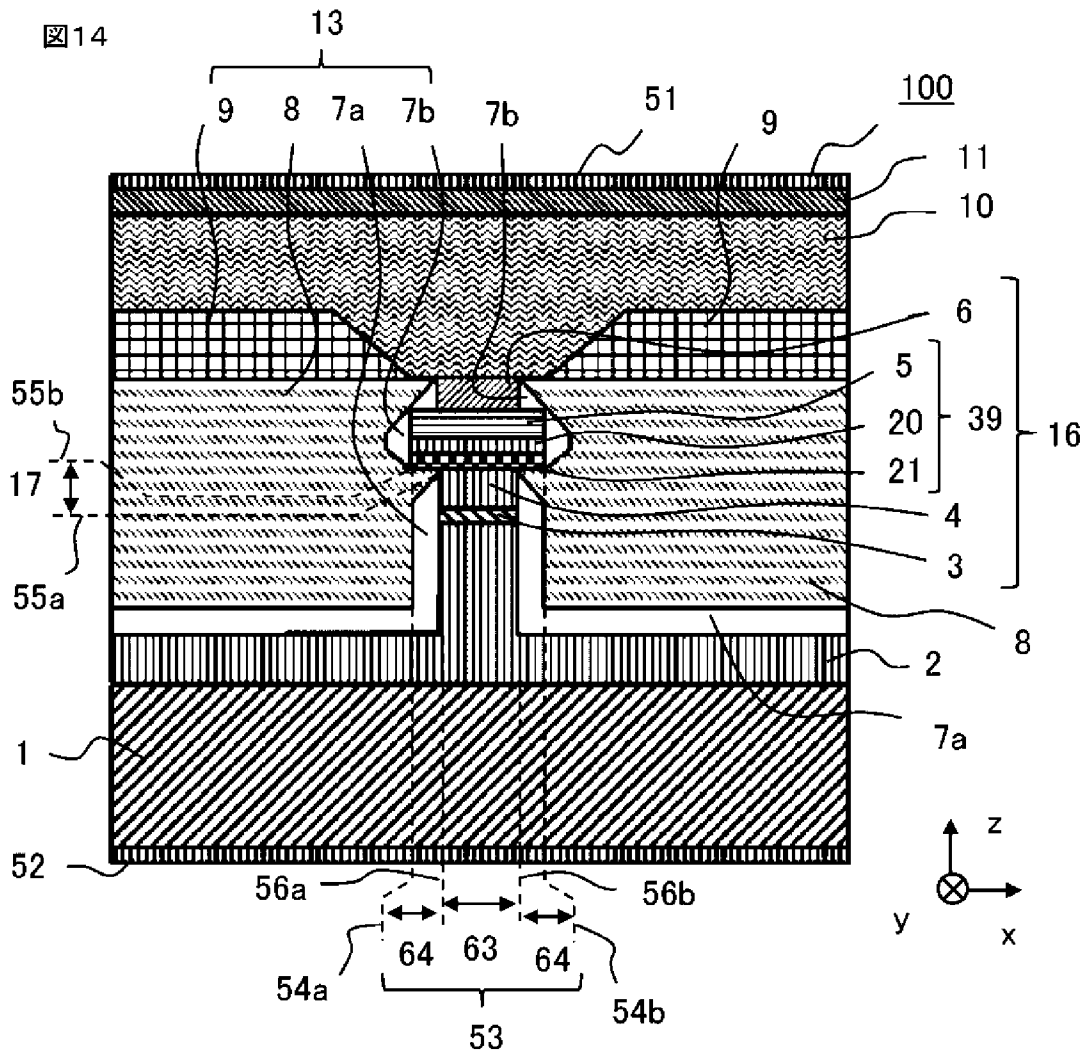


[図13]

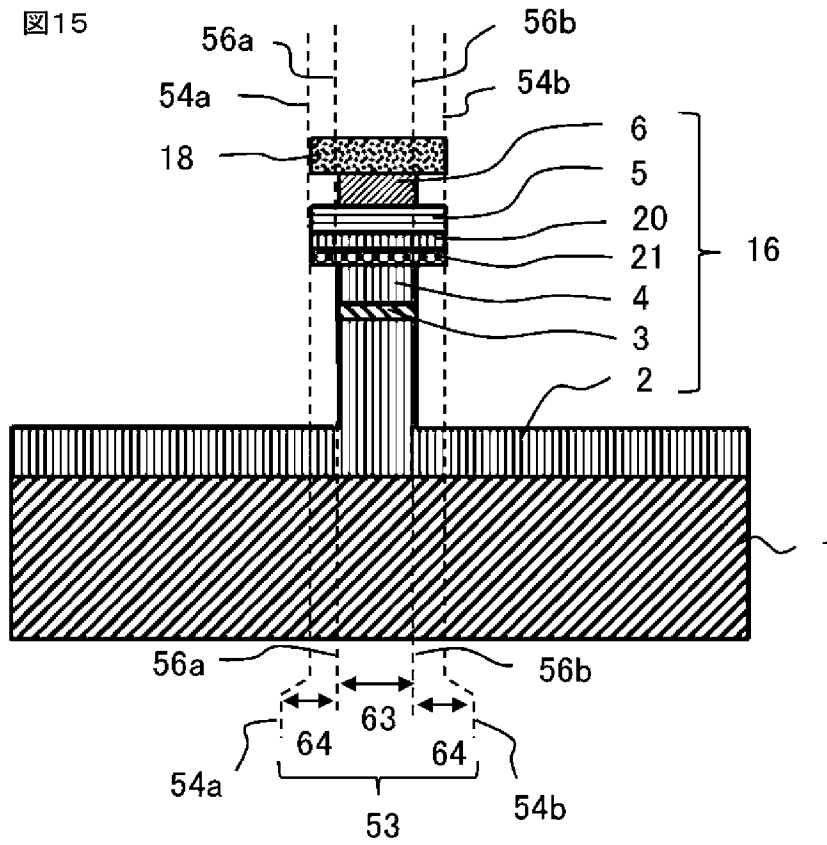
図13



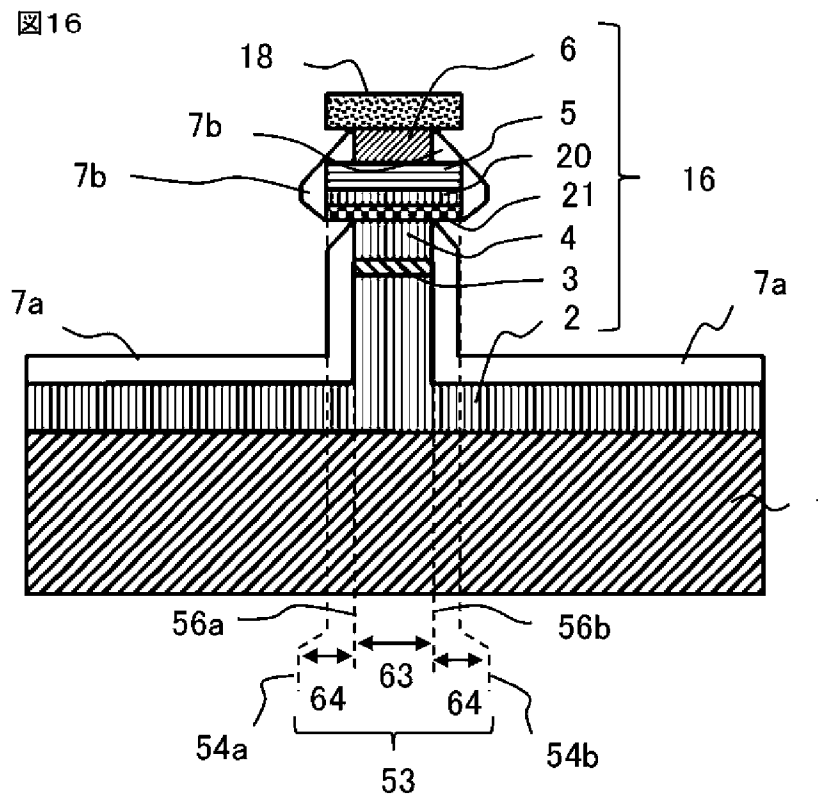
[図14]



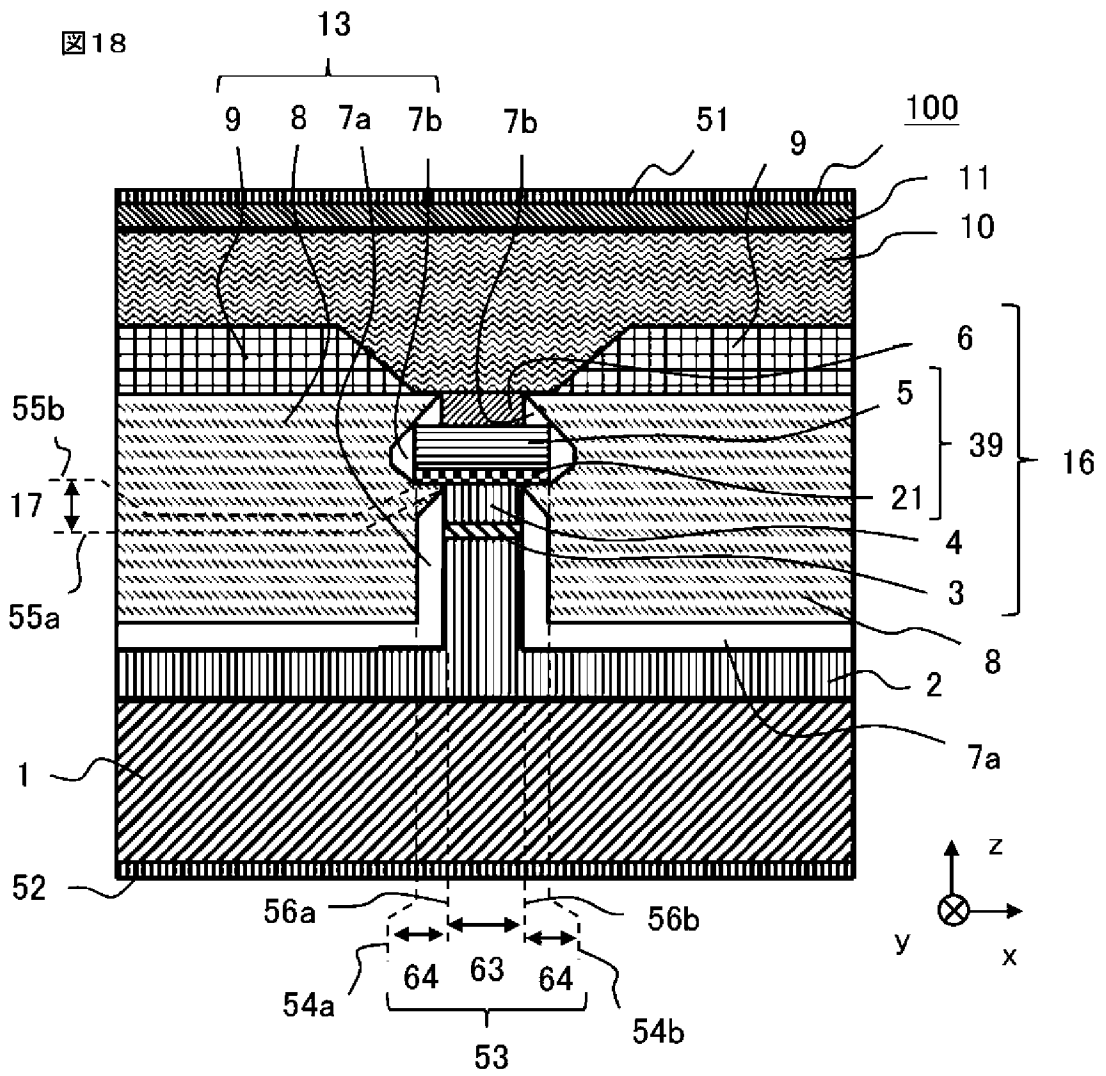
[図15]



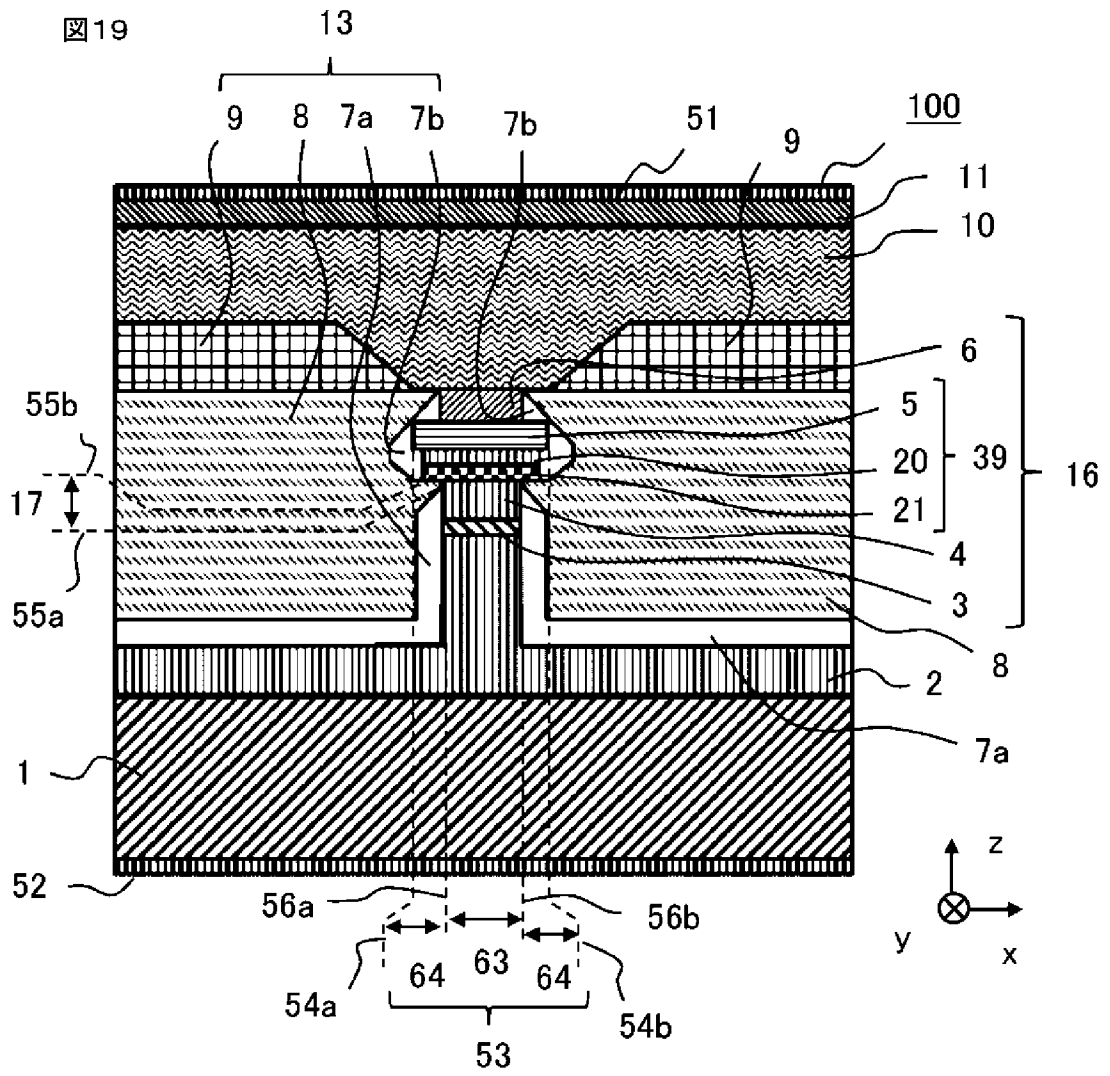
[図16]



[図18]

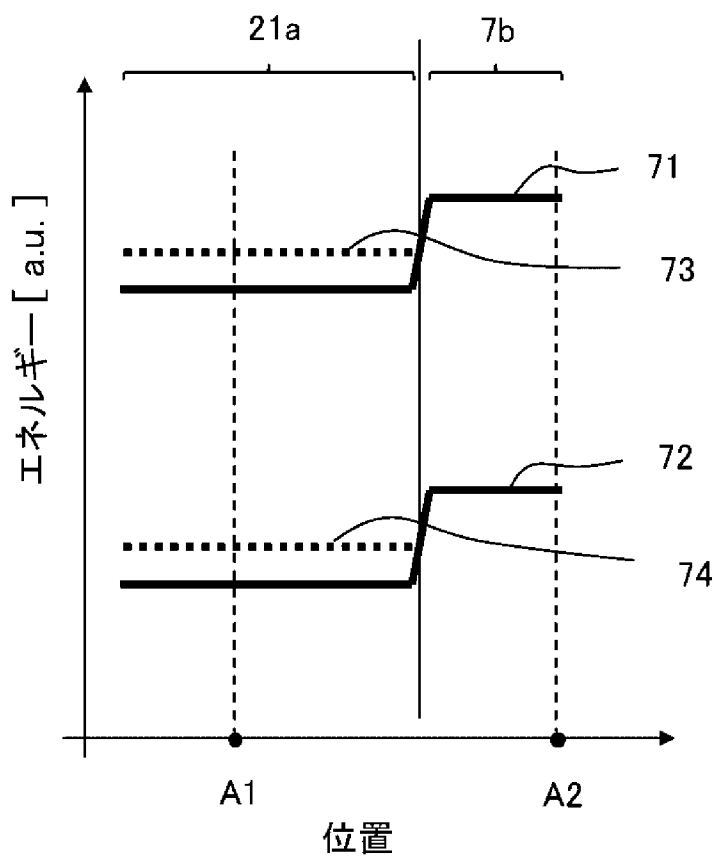


[図19]



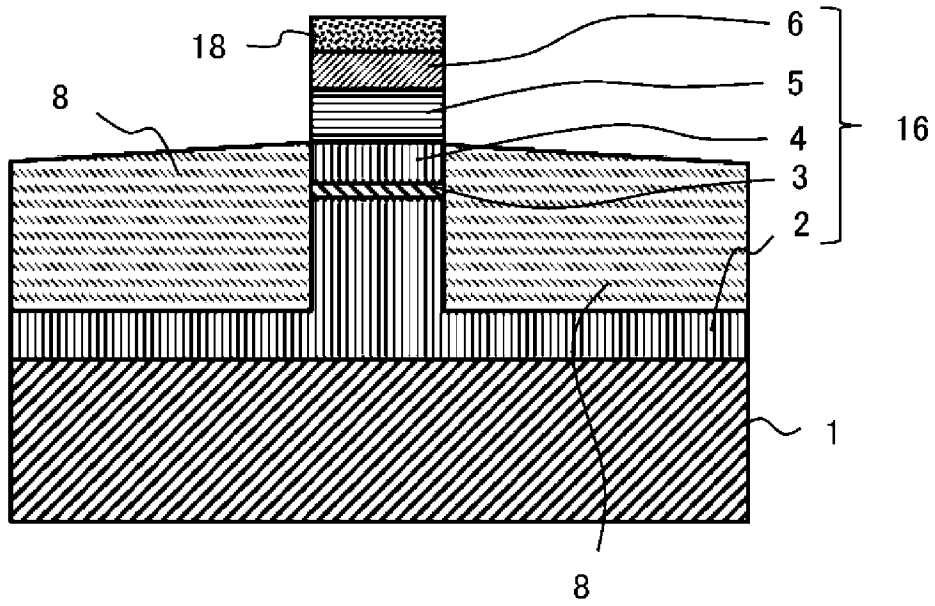
[図22]

図22



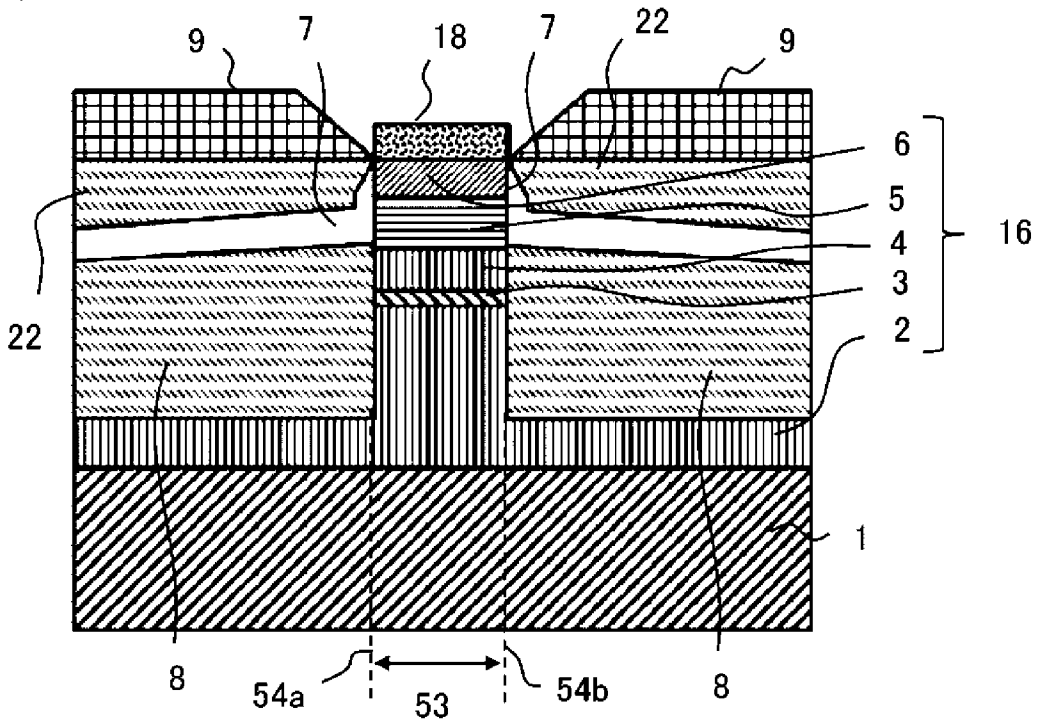
[図25]

図25

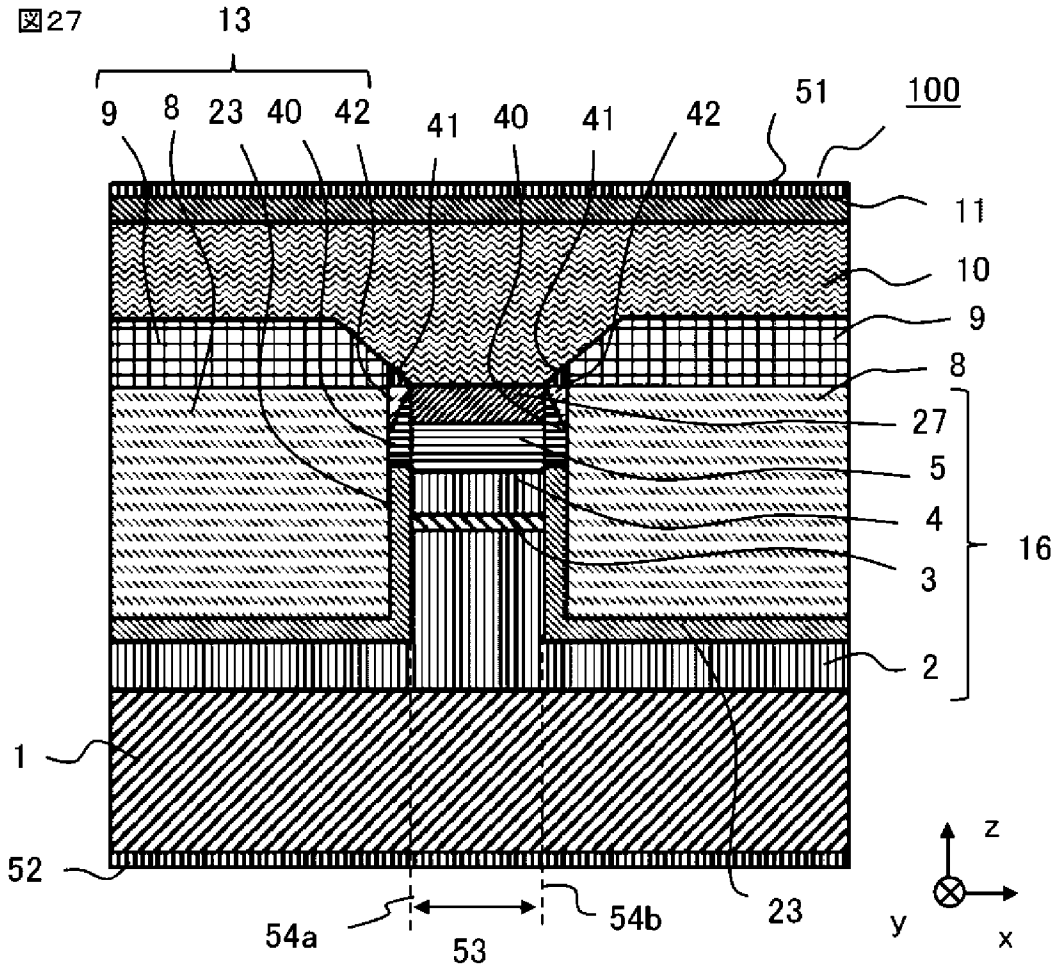


[図26]

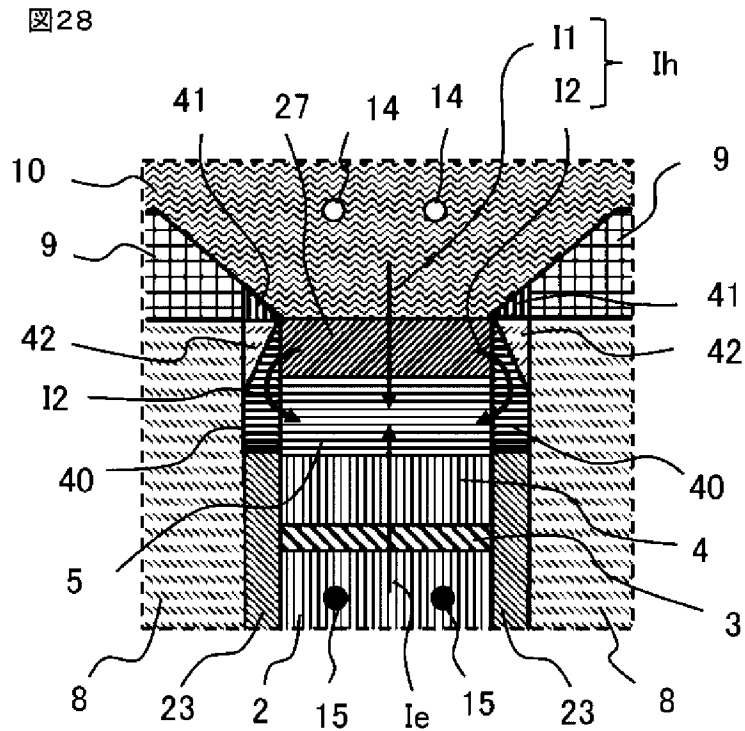
図26



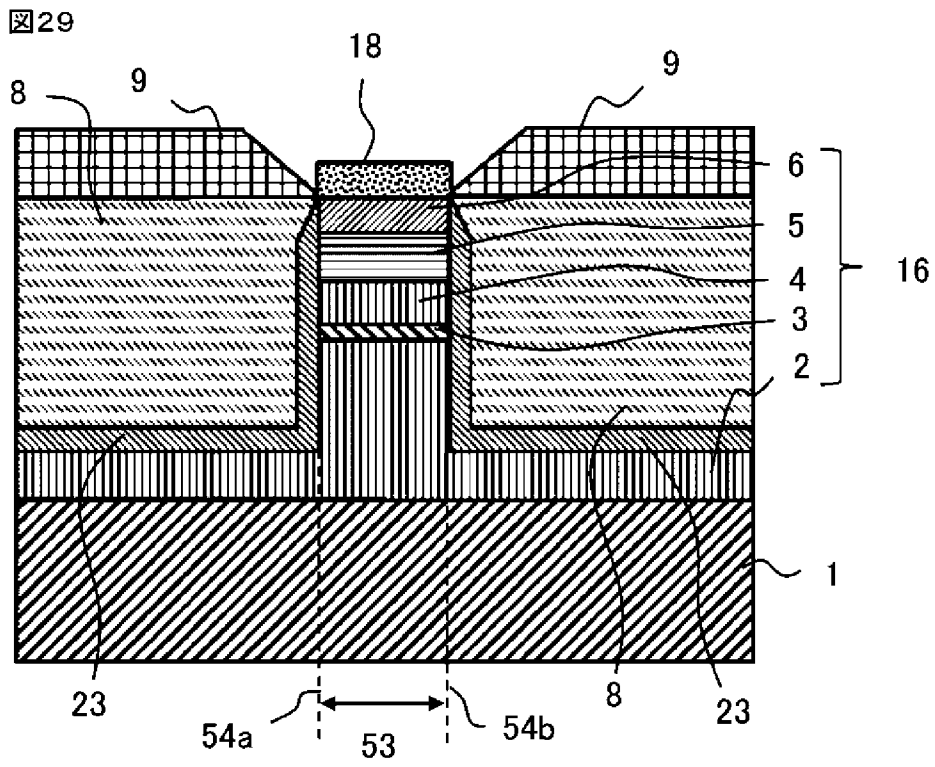
[図27]



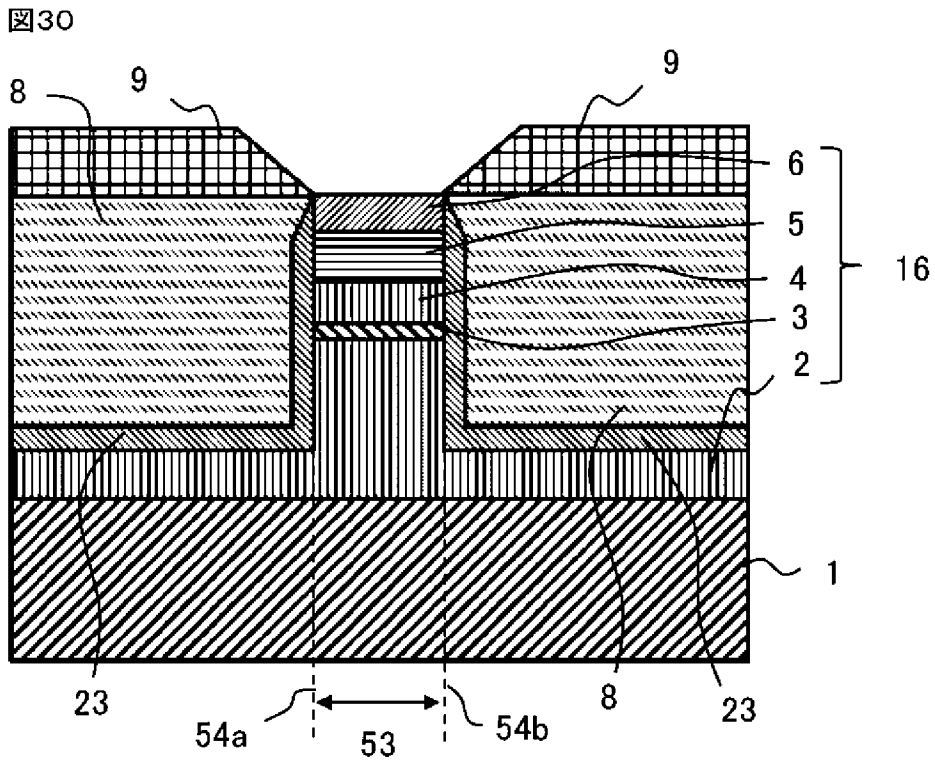
[図28]



[図29]

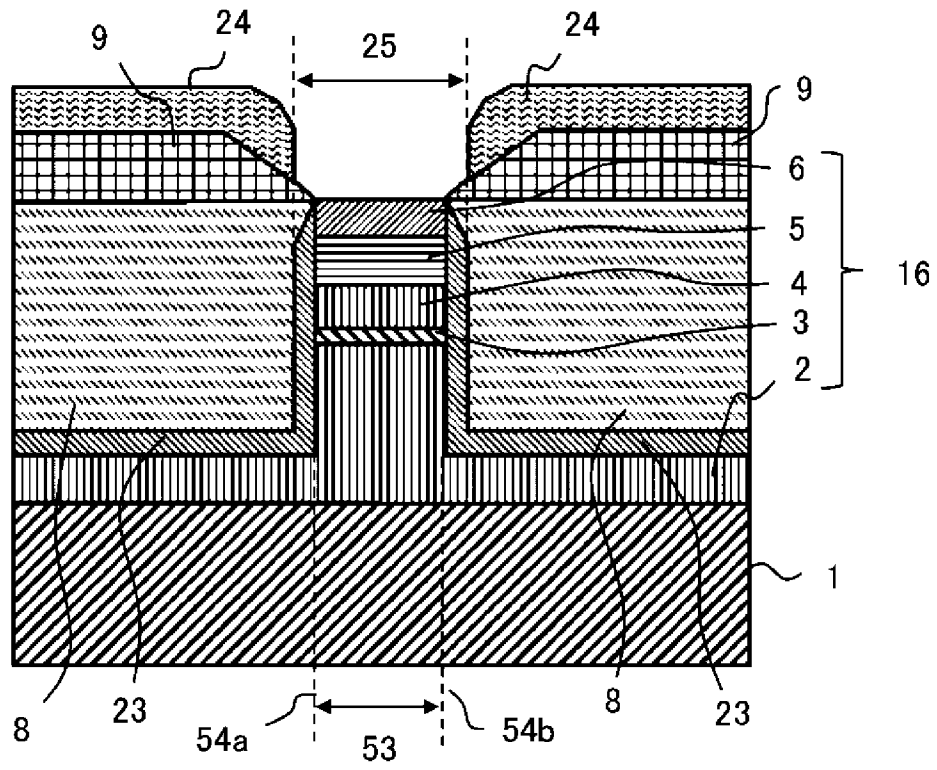


[図30]



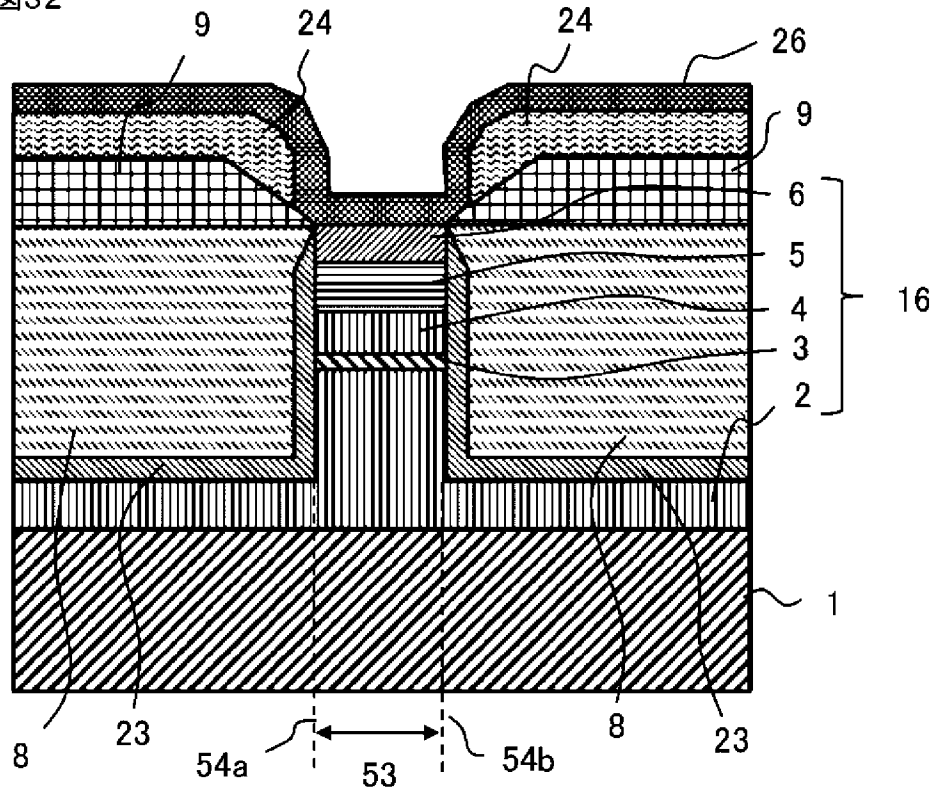
[図31]

図31

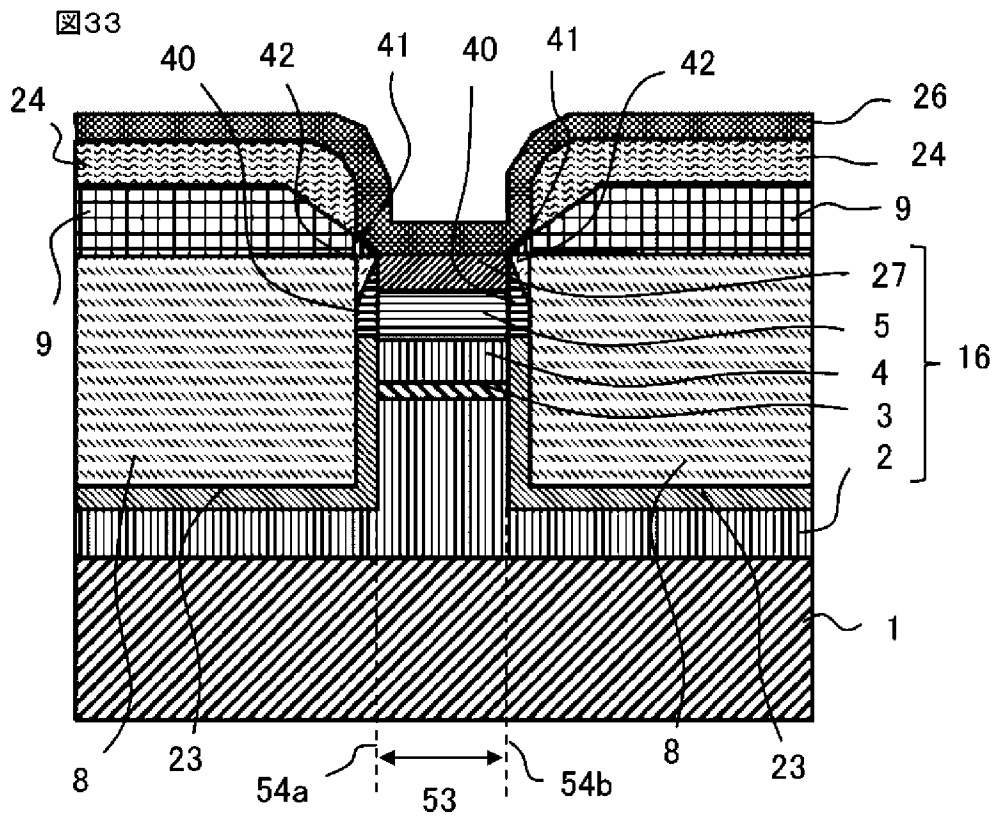


[図32]

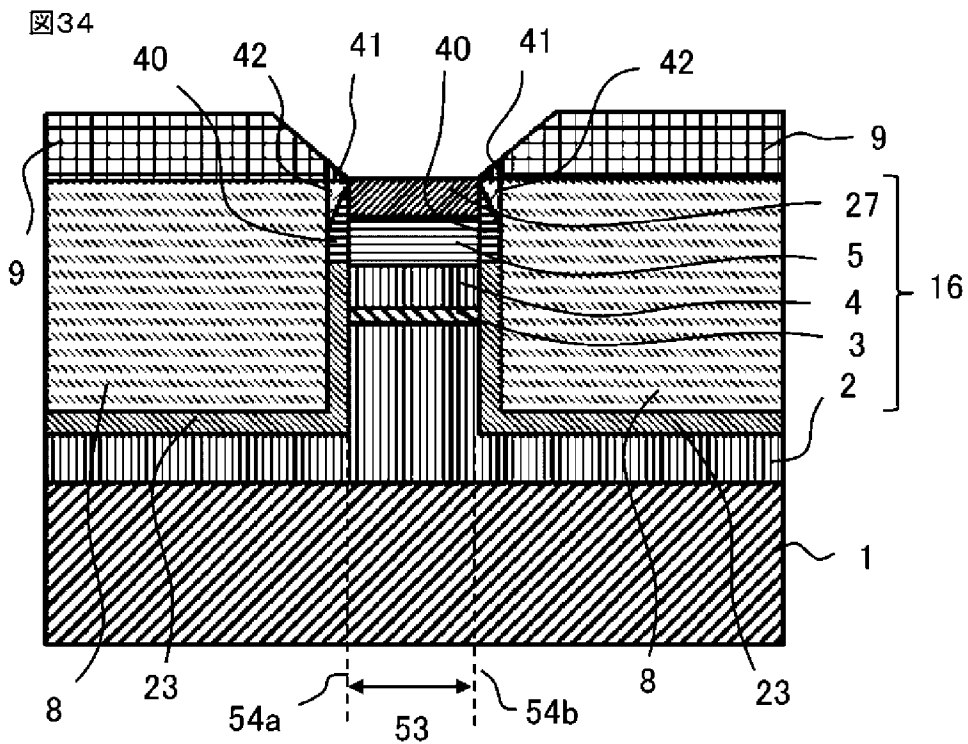
図32



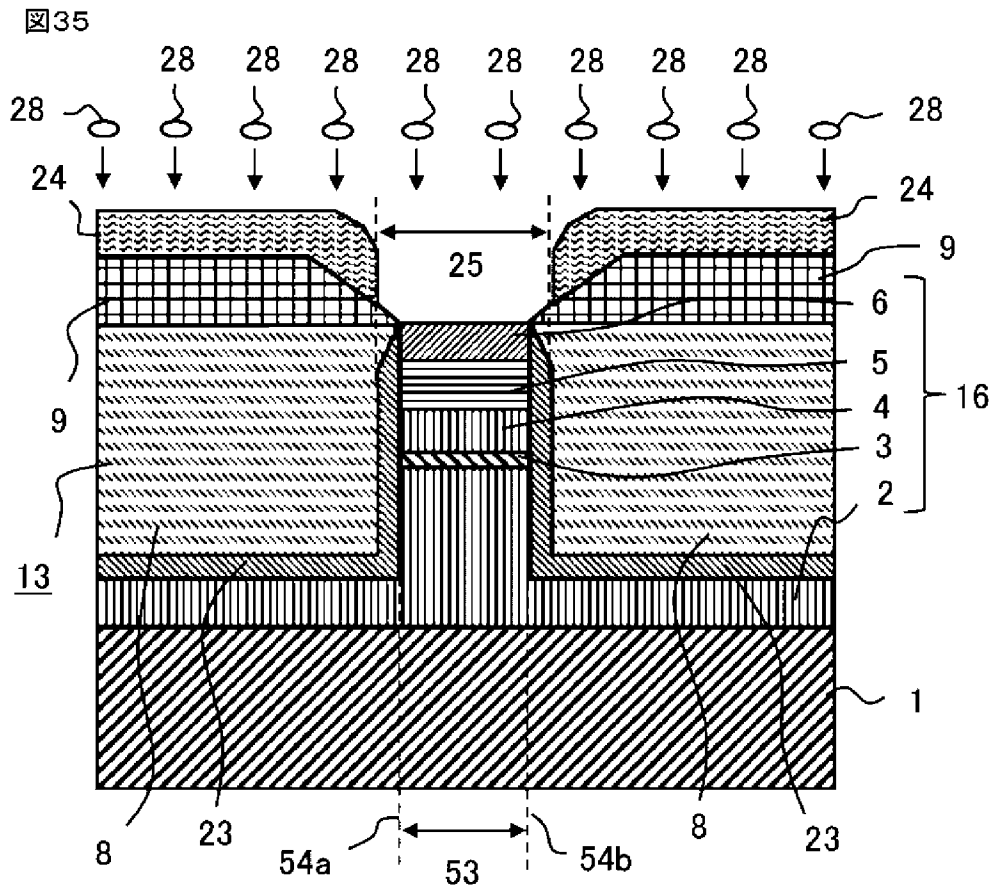
[図33]



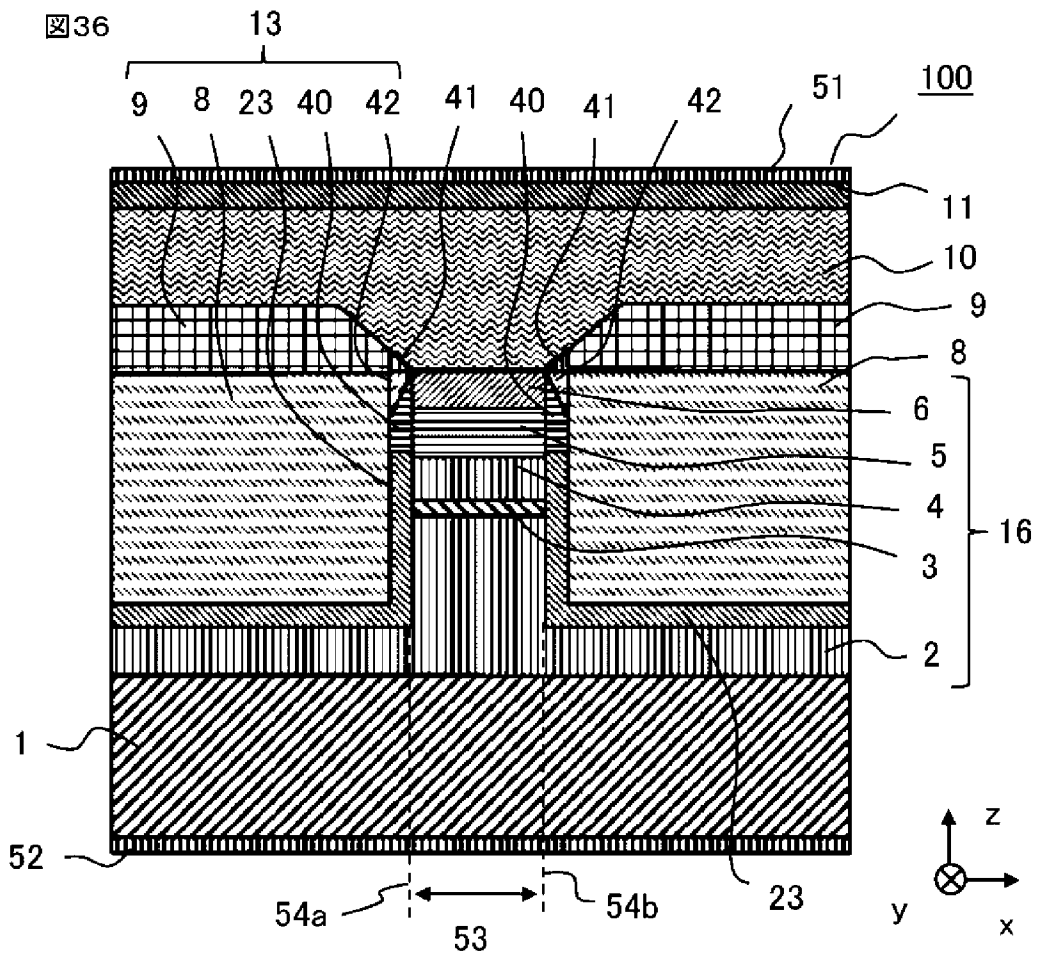
[図34]



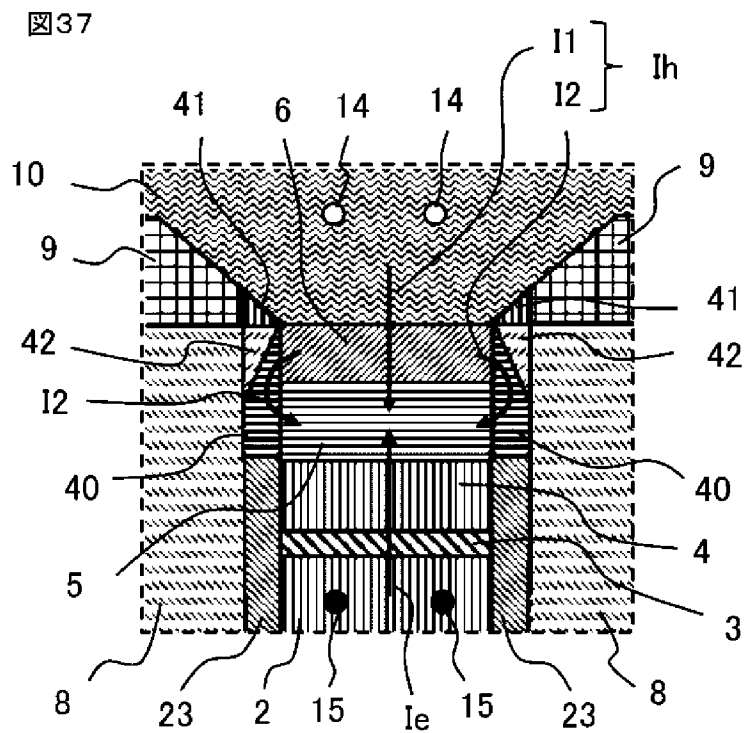
[図35]



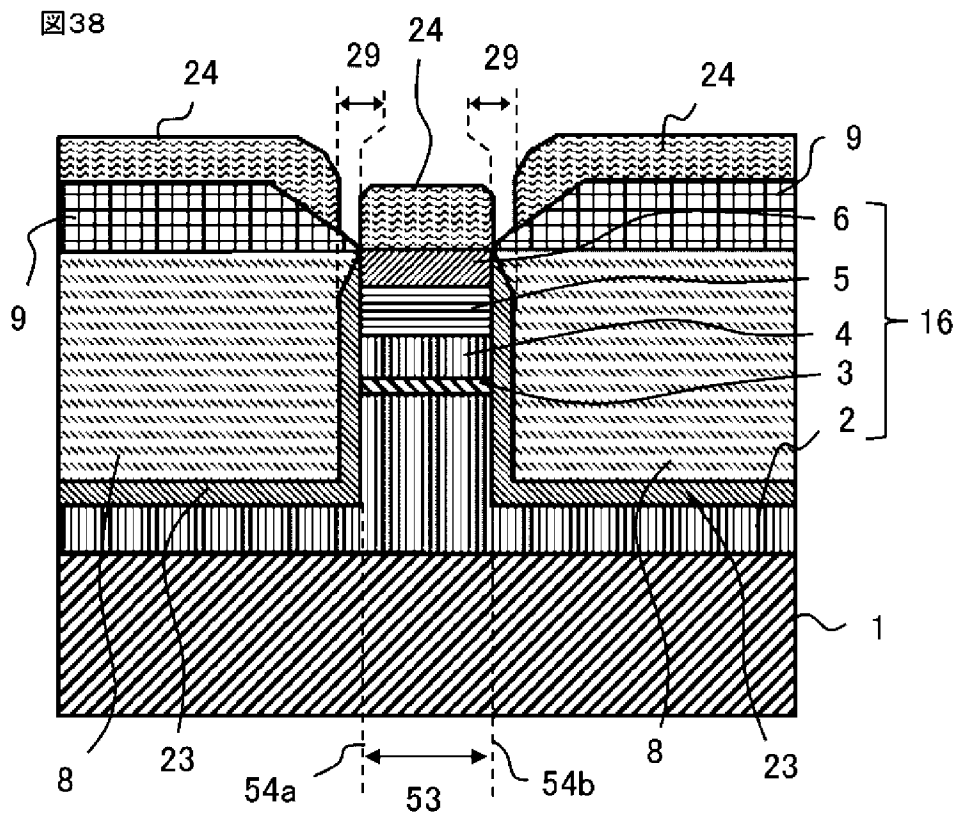
[図36]



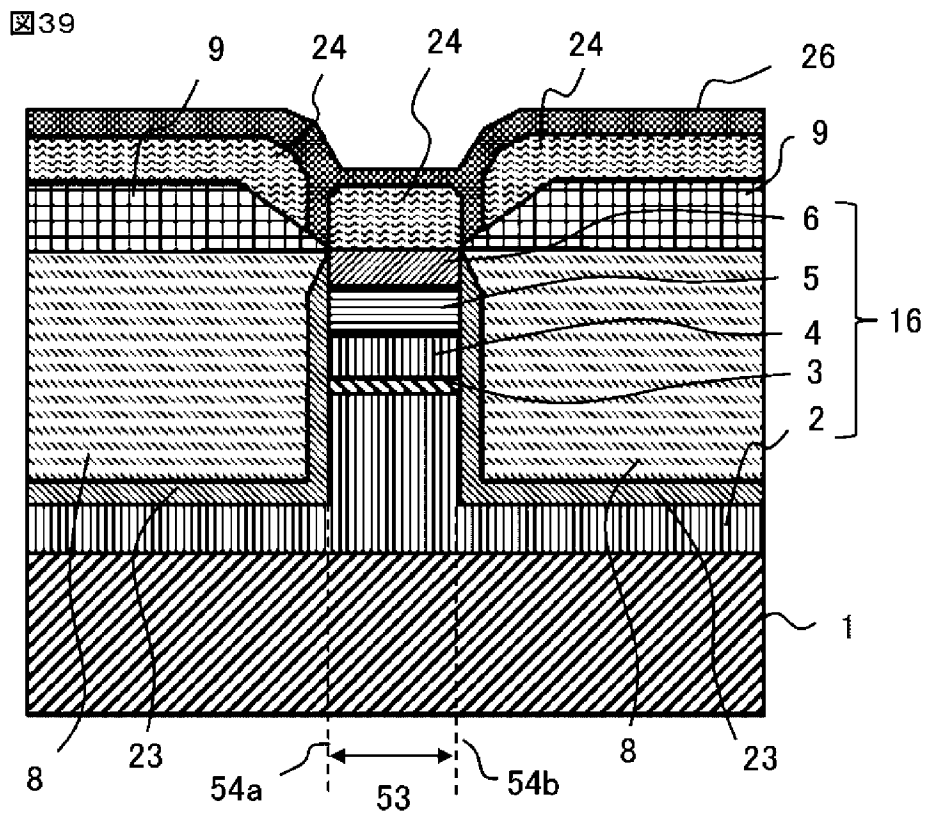
[図37]



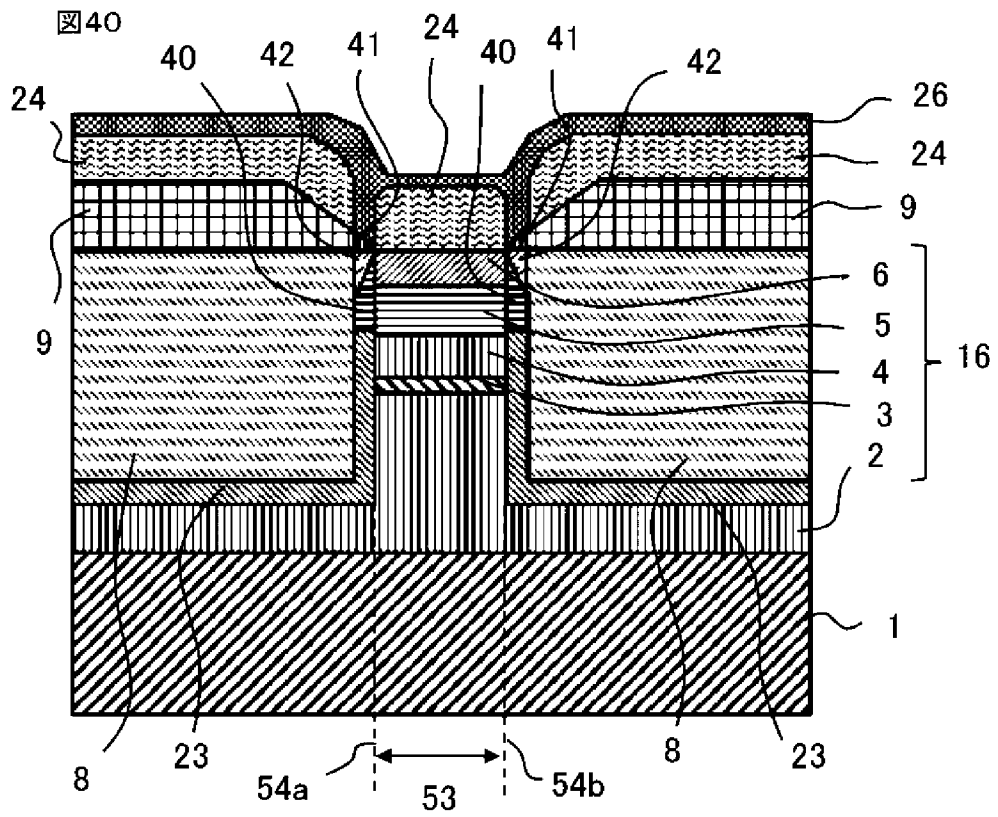
[図38]



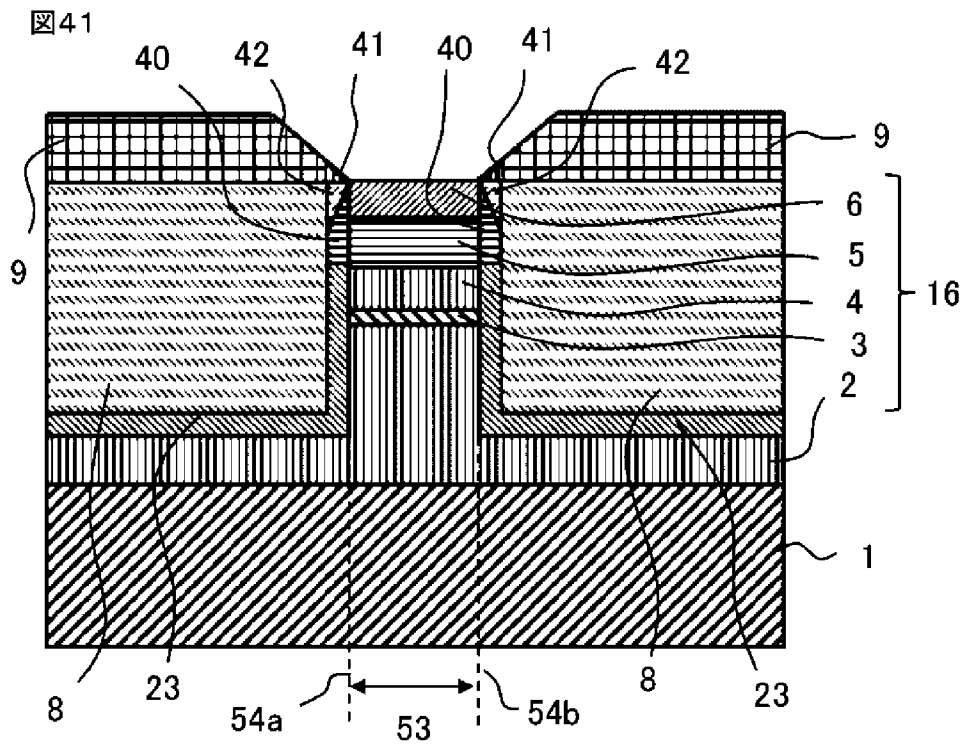
[図39]



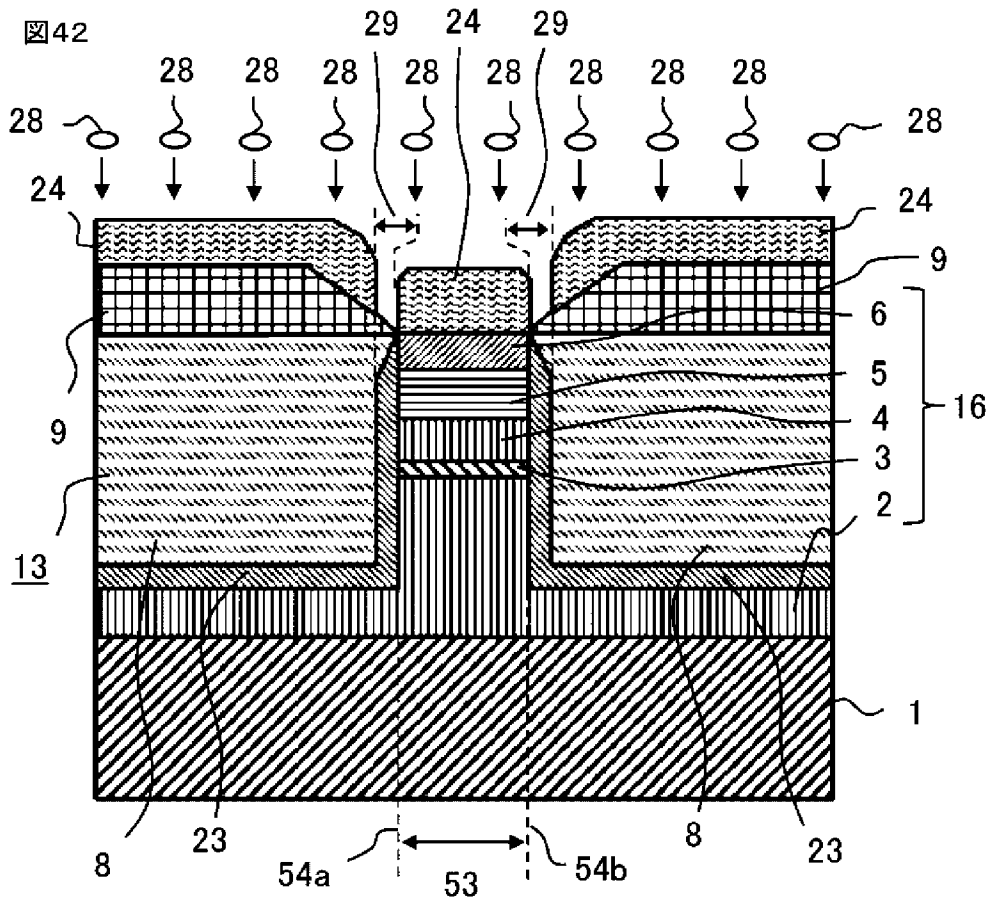
[図40]



[図41]



[図42]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/043737

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01S 5/12</i> (2021.01)i; <i>H01S 5/227</i> (2006.01)i FI: H01S5/227; H01S5/12		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01S5/12; H01S5/227		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2021 Registered utility model specifications of Japan 1996-2021 Published registered utility model applications of Japan 1994-2021		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2016-31970 A (MITSUBISHI ELECTRIC CORP.) 07 March 2016 (2016-03-07) entire text, all drawings	1-24
A	JP 2016-184611 A (NTT ELECTRONICS CORP.) 20 October 2016 (2016-10-20) entire text, all drawings	1-24
A	JP 2009-266891 A (SUMITOMO ELECTRIC IND., LTD.) 12 November 2009 (2009-11-12) entire text, all drawings	1-24
A	JP 2000-349399 A (NEC CORP.) 15 December 2000 (2000-12-15) entire text, all drawings	1-24
A	JP 2018-101752 A (SUMITOMO ELECTRIC IND., LTD.) 28 June 2018 (2018-06-28) entire text, all drawings	1-24
A	JP 2021-28971 A (LUMENTUM JAPAN, INC.) 25 February 2021 (2021-02-25) entire text, all drawings	1-24
A	WO 2007/072807 A1 (NEC CORP.) 28 June 2007 (2007-06-28) entire text, all drawings	1-24
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 24 December 2021		Date of mailing of the international search report 11 January 2022
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/043737**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-45083 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 13 March 2014 (2014-03-13) entire text, all drawings	1-24
A	WO 2020/240644 A1 (MITSUBISHI ELECTRIC CORP.) 03 December 2020 (2020-12-03) entire text, all drawings	1-24
A	US 2004/0013143 A1 (SPRINGTHORPE ANTHONY J.) 22 January 2004 (2004-01-22) entire text, all drawings	1-24

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/043737

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2016-31970	A	07 March 2016	US 2016/0028213 A1 entire text, all drawings CN 105305230 A	
JP	2016-184611	A	20 October 2016	(Family: none)	
JP	2009-266891	A	12 November 2009	(Family: none)	
JP	2000-349399	A	15 December 2000	(Family: none)	
JP	2018-101752	A	28 June 2018	(Family: none)	
JP	2021-28971	A	25 February 2021	US 2021/0044083 A1 entire text, all drawings CN 112436376 A	
WO	2007/072807	A1	28 June 2007	US 2009/0267195 A1 entire text, all drawings	
JP	2014-45083	A	13 March 2014	(Family: none)	
WO	2020/240644	A1	03 December 2020	(Family: none)	
US	2004/0013143	A1	22 January 2004	CA 2328641 A1 entire text, all drawings	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01S 5/12(2021.01)i; H01S 5/227(2006.01)i FI: H01S5/227; H01S5/12		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01S5/12; H01S5/227 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2016-31970 A（三菱電機株式会社）07.03.2016（2016-03-07） 全文全図	1-24
A	JP 2016-184611 A（NTTエレクトロニクス株式会社）20.10.2016（2016-10-20） 全文全図	1-24
A	JP 2009-266891 A（住友電気工業株式会社）12.11.2009（2009-11-12） 全文全図	1-24
A	JP 2000-349399 A（日本電気株式会社）15.12.2000（2000-12-15） 全文全図	1-24
A	JP 2018-101752 A（住友電気工業株式会社）28.06.2018（2018-06-28） 全文全図	1-24
A	JP 2021-28971 A（日本ルメンタム株式会社）25.02.2021（2021-02-25） 全文全図	1-24
A	WO 2007/072807 A1（日本電気株式会社）28.06.2007（2007-06-28） 全文全図	1-24
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの		
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）		
“O” 口頭による開示、使用、展示等に言及する文献		
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献		
国際調査を完了した日	国際調査報告の発送日	
24.12.2021	11.01.2022	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 小澤 尚由 2K 5065 電話番号 03-3581-1101 内線 3255	

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-45083 A (日本電信電話株式会社) 13.03.2014 (2014 - 03 - 13) 全文全図	1-24
A	WO 2020/240644 A1 (三菱電機株式会社) 03.12.2020 (2020 - 12 - 03) 全文全図	1-24
A	US 2004/0013143 A1 (SPRINGTHORPE ANTHONY J.) 22.01.2004 (2004 - 01 - 22) 全文全図	1-24

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/043737

引用文献			公表日	パテントファミリー文献			公表日
JP	2016-31970	A	07.03.2016	US	2016/0028213	A1	
				全文全図			
				CN	105305230	A	
JP	2016-184611	A	20.10.2016	(ファミリーなし)			
JP	2009-266891	A	12.11.2009	(ファミリーなし)			
JP	2000-349399	A	15.12.2000	(ファミリーなし)			
JP	2018-101752	A	28.06.2018	(ファミリーなし)			
JP	2021-28971	A	25.02.2021	US	2021/0044083	A1	
				全文全図			
				CN	112436376	A	
WO	2007/072807	A1	28.06.2007	US	2009/0267195	A1	
				全文全図			
JP	2014-45083	A	13.03.2014	(ファミリーなし)			
WO	2020/240644	A1	03.12.2020	(ファミリーなし)			
US	2004/0013143	A1	22.01.2004	CA	2328641	A1	
				全文全図			