

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5290164号
(P5290164)

(45) 発行日 平成25年9月18日(2013.9.18)

(24) 登録日 平成25年6月14日(2013.6.14)

(51) Int.Cl.

G02F 1/025 (2006.01)

F 1

G02F 1/025

請求項の数 10 (全 10 頁)

(21) 出願番号	特願2009-515440 (P2009-515440)
(86) (22) 出願日	平成19年6月11日 (2007.6.11)
(65) 公表番号	特表2009-540385 (P2009-540385A)
(43) 公表日	平成21年11月19日 (2009.11.19)
(86) 國際出願番号	PCT/US2007/013692
(87) 國際公開番号	W02007/146233
(87) 國際公開日	平成19年12月21日 (2007.12.21)
審査請求日	平成22年5月13日 (2010.5.13)
(31) 優先権主張番号	60/813,913
(32) 優先日	平成18年6月15日 (2006.6.15)
(33) 優先権主張国	米国(US)
(31) 優先権主張番号	60/928,386
(32) 優先日	平成19年5月9日 (2007.5.9)
(33) 優先権主張国	米国(US)

(73) 特許権者	505377120 ライトワイヤー、エルエルシー アメリカ合衆国 デラウェア州 1980 8, ウィルミントン, センタービルロード 2711, スイート 400
(74) 代理人	100096024 弁理士 柏原 三枝子
(74) 代理人	100125520 弁理士 高橋 剛一
(74) 代理人	100155310 弁理士 柴田 雅仁
(72) 発明者	モンゴメリー, ロバート, キース アメリカ合衆国 ペンシルヴァニア州 1 8040, イーストン, ハウストリート 810

最終頁に続く

(54) 【発明の名称】シリコン変調器のオフセット調整配置

(57) 【特許請求の範囲】

【請求項 1】

シリコンベースの光変調デバイスであって、

入射光波信号の伝播を支持するためのシリコン光導波管と、

当該光導波管に沿って配置されて、電気 A C 変調信号を前記光導波管内に伝えて、伝播する前記入射光波信号の特性を変調する変調素子と、

前記変調素子から離れた位置で前記光導波管に沿って配置され、印加 D C 電圧に応答して温度変化の関数として前記光導波管の屈折率を変調するように前記シリコン光導波管に伝達される熱を生成するシリコンベースの熱光学素子と、

を具えることを特徴とするシリコンベースの光変調デバイス。

10

【請求項 2】

請求項 1 に記載のシリコンベースの光変調デバイスにおいて、前記シリコンベースの熱光学素子が、抵抗型のシリコンベースの熱光学素子を具えることを特徴とするシリコンベースの光変調デバイス。

【請求項 3】

請求項 2 に記載のシリコンベースの光変調デバイスにおいて、前記抵抗型のシリコンベースの熱光学素子が、関連する D C 電圧源と接続するための互いに離れた 1 対の接触領域を含む少なくとも 1 のドープシリコンの抵抗を具えることを特徴とするシリコンベースの光変調デバイス。

【請求項 4】

20

請求項 2 に記載のシリコンベースの光変調デバイスにおいて、前記抵抗型のシリコンベースの熱光学素子が、関連する DC 電圧源と接続するための互いに離れた 1 対の接触領域を含むケイ化物の抵抗をえることを特徴とするシリコンベースの光変調デバイス。

【請求項 5】

請求項 1 に記載のシリコンベースの光変調デバイスにおいて、当該シリコンベースの光変調デバイスが集積型導波アームと空乏型導波アームとを含む干渉計をえるとともに、集積型変調素子と集積型のシリコンベースの熱光学素子が前記集積型導波アームと接続され、空乏型変調素子と空乏型のシリコンベースの熱光学素子が前記空乏型導波アームと接続されることを特徴とするシリコンベースの光変調デバイス。

【請求項 6】

請求項 5 に記載のシリコンベースの光変調デバイスにおいて、前記集積型変調素子に与えられる前記電気 A C 変調信号が、前記空乏型変調素子に与えられる前記電気 A C 変調信号と独立していることを特徴とするシリコンベースの光変調デバイス。

【請求項 7】

請求項 5 に記載のシリコンベースの光変調デバイスにおいて、前記集積型のシリコンベースの熱光学素子に与えられる前記 DC 電圧が、前記空乏型のシリコンベースの熱光学素子に与えられる前記 DC 電圧と独立していることを特徴とするシリコンベースの光変調デバイス。

【請求項 8】

請求項 1 に記載のシリコンベースの光変調デバイスにおいて、当該シリコンベースの光変調デバイスがシリコン - 絶縁体 - シリコン容量性の S I S C A P の光電子変調デバイスをえることを特徴とするシリコンベースの光変調デバイス。

【請求項 9】

請求項 1 に記載のシリコンベースの光変調デバイスにおいて、当該シリコンベースの光変調デバイスが P N ベースの光電子変調デバイスをえることを特徴とするシリコンベースの光変調デバイス。

【請求項 10】

請求項 1 に記載のシリコンベースの光変調デバイスにおいて、当該シリコンベースの光変調デバイスがリング型共振器の変調デバイスをえることを特徴とするシリコンベースの光変調デバイス。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

関連出願の相互参照

本出願は 2006 年 6 月 15 日出願の米国仮特許出願第 60 / 813,913 号及び 2007 年 5 月 9 日出願の米国仮特許出願第 60 / 928,384 号の利益を主張する。

【0 0 0 2】

本発明は熱光学調整技術を利用する SOI ベースの光変調器の変調特性（位相及び振幅）及びオフセット（バイアス）の別個の制御を提供する配置に関する。

【背景技術】

【0 0 0 3】

数年の間、外部光変調器はニオブ酸リチウムのような電気光学的材料の外に生成されてきた。光導波管は電気光学的物質内に形成されて、金属接触領域は各導波管アームの表面に配置される。金属接触への電圧の印加は、接触下で導波管領域の屈折率を変更し、導波管に沿った伝播速度を変化させる。2つのアーム間の 位相の移動を生成する電圧を印加するために、非線形（デジタル）マッハツエンダ変調器が形成される。特に、光信号は導波管内へ発射され、電気信号は接触に適用される（上述のように、適切な電圧レベルを用いて）。光信号はアームに沿って伝播して、出力光信号を生成するように変調される位相となる。同様の結果は線形（アナログ）光学出力信号で可能となる。

【0 0 0 4】

10

20

30

40

50

この型の外部変調器は非常に有用であったが、シリコンベースのプラットフォーム上に光学素子、サブシステム及びシステムを形成するのに増大した要求がある。このようなシステム（例えば、電気光学的変調器用の入力電気データの駆動回路）と関連する様々な電気素子を、同一のシリコン基板上の光学素子と統合することが更に所望される。明らかに、このような状況でのニオブ酸リチウムベースの光デバイスは、オプションではない。様々な他の従来の電気光学的デバイスは同様に、シリコンプラットフォームと直接互換性のない物質（III-V化合物のような）からなる。

【発明の概要】

【発明が解決しようとする課題】

【0005】

シリコンベースのプラットフォーム内に光学変調を提供することが可能な、有意な進歩が、2005年1月18日にR.K.Montgomeryらに発行された、本発明の代理人に帰属する米国特許第6,845,198号で開示されているようになされた。図1は（例えば）Montgomeryらの特許に開示されたような、シリコンベースの変調器デバイスの例示的な配置を示す。本ケースにおいては、SOIベースの光変調器1が、ミクロン以下の薄いシリコン表層4の逆極性にドープした部分にオーバラップした配置で処理される、ドープシリコン層2（一般的には、ポリシリコン）を具えている。SOI層4は従来のSOI構造5の表層として示され、更にシリコン基板6と埋込酸化層7とを更に含んでいる。重要なことには、比較的薄い誘電層8（例えば、二酸化ケイ素、窒化ケイ素等のような）はSOI層4とドープされたシリコン層2との間のオーバラップ領域に沿って配置される。シリコン層2と、誘電層8と、SOI層4とによって規定されたオーバラップ領域は、光変調器1の「活性領域」を規定している。自由キャリアはSOI層4（ V_{REF4} ）及び／又はドープシリコン層2（ V_{REF2} ）に印加される電圧の関数として誘電体8の各側に集積及び空乏する。自由キャリア濃度の変調は、活性領域での屈折率を変化させ、このようにして活性領域によって規定された導波管に沿って伝播される光信号（文書の垂直方向にY軸に沿って伝播する光信号）の位相変調を誘発する。

【0006】

Montgomeryらによって開発された型の光変調器についての問題の残りの領域は、プロセス変化、周囲環境の変化（例えば温度）、デバイスの寿命等を調整／補正するために変調器を変更／調整する能力と関連している。

【課題を解決するための手段】

【0007】

従来技術に残ったままのニーズは本発明によって取り扱われ、温度調整をデバイスの光学特性に与えることによって、SOIベースの光変調器中の変調特性（位相及び振幅）及びオフセット（バイアス）の別個の制御を与える配置に関する。

【0008】

本発明によると、自由キャリアの動作を用いて、従来技術に似た方法で、SOIベースの光変調器の位相及び吸収補償要求を実現化する。更に、熱光学効果を用いて、逆符号位相シフト効果を実現化する。光導波管領域内の局在化加温が利用され、本発明においては、変調する領域の応答を調整する。

【0009】

局在化加温が相対的にコンパクトなデバイス形状と同様に製造の相対的な容易性を規定する方法で、事前利用されたSISCAP変調器構造（あるいは、その他の好適なシリコンベースの光電子変調器デバイス）と統合できることが、本発明の態様である。加温は例えば、シリコンベースの抵抗、ケイ化物抵抗、順バイアスピナ接合等によって提供でき、これらの構造のいずれもが、Montgomeryらによって教示されたようなSISCAP光変調器に容易に取り込むことができる。DC電圧のこれらの構造のいずれかへの印加は、導波領域の局所温度を増加させる。ここでフレーズ「DC電圧」は、実質的に天然のDCである信号を含むこととして規定される。加温は单一の連続領域にそって適用でき、代替的には導波領域の別個のセグメントに沿って適用できる。

10

20

30

40

50

【0010】

本発明の一実施例においては、自由キャリアの変調及び温度調整は導波管の物理的に異なる部分に沿って集積され、A C変調信号とD C加温信号との間の電気的相互作用の電位を低減する。代替的な実施例としては、必要となる物理的な導波管の長さの節約は隣接する温度及び変調素子間に電気絶縁物質を取り込むことによって取得される。

【0011】

本発明の別の及び更なる実施例及び態様は、以下の考察の過程中に、及び添付図によつて明らかとなるであろう。

【図面の簡単な説明】**【0012】**

10

図によると、

【図1】図1は、オーバラップした構造活性領域を具える例示的な従来技術のSOIベースの光変調器の側面図である。

【図2】図2は、SOIベースの干渉計の従来技術の図である。

【図3】図3は、本発明により形成される例示的なSOIベースの光変調器の単純化した図であり、変調器の各導波アームに沿った変調セクションと温度調整セクションの双方を含んでいる。

【図4】図4は、図3の配置に用いた1の例示的な抵抗ベースのサーマル素子の破断等尺図である。

【図5】図5は、図3の配置に用いた1の例示的なPN接合ベースのサーマル素子の破断等尺図である。

20

【図6】図6は、温度調整セクションが変調セクションと同一の導波管領域に沿って配置される本発明の代替的な変調器構成の単純化した図である。

【図7】図7は、図6の配置に用いた例示的な温度調整セクションと関連する変調セクションの破断図である。

【図8】図8は、図6の配置に用いた代替的な温度調整セクションと関連する変調セクションの破断図である。

【発明を実施するための形態】**【0013】**

30

SOIベースの光変調器用の、自由キャリア変調及び温度オフセット制御の利用について述べる前に、より詳細に従来技術の変調器動作の理解を提供することは有益と考える。図2は集積型アーム15と空乏型アーム17として表示した、個々の設計のアームを示す、例示的な従来技術のマッハツエンダ干渉計10の単純化したブロック図であり、干渉計10は図1との関連において上述した従来技術の構造を基礎にしている。干渉計10の各アームは自由キャリアベースの位相変調デバイスを含み、上述の方法でSOI層4とドープシリコン層2に印加されたA C変調信号によって制御される。各アームに印加される信号は別個に動作し、集積型アーム15を制御するように用いられる信号 V_{REF2a} 及び V_{REF4a} 、及び、空乏型アーム15を制御するように用いられる信号 V_{REF2d} 及び V_{REF4d} として示されている。一実施例においては、SOI層4はp型ドーナントを含むように製造でき、その時ドープシリコン層2は必然的にn型ドーパントを含んでいる。好ましくは、ドープ特性は活性領域内のドーパント濃度を V_{REF} 領域との接触領域内より少なくするように制御され、 V_{REF} 接触領域はケイ化物領域を具えることができる。

40

【0014】

動作において、光信号 I_{in} は入力導波管12（好ましくは、SOI層4内に形成された）に沿って伝わるように示され、光スプリッタ14（好ましくは、SOI層4内に形成された）へ入力する。光スプリッタ14は平衡50/50分割のパワーが、変調器10の各アーム15、17に提供されるように、信号内に存在する光パワーを半分に簡単に分割できる（しかしながら、その他の所望のパワースプリットは用いることができる）。 I_{in_A} と表示される光スプリッタ14からの第1の出力はその後、変調器10の集積型ア-

50

△15への光入力信号として印加される。同様に、 I_{inD} と表示される光スプリッタ14からの第2の出力は、変調器10の集積型アーム15への光出力信号として印加される。各アームの活性領域11及び13をそれぞれ制御する V_{REF2a} 、 V_{REF4a} 及び V_{REF2d} 、 V_{REF4d} の値により変調された後で、変調された出力信号は光結合器16で結合されて、変調された光出力信号(I_{out})を形成する。

【0015】

上述したように、このようなSOIベースの電気光学的変調器の性能に影響を与えることができる構成や環境因子が存在する。標準的なシリコン集積回路製造技術における変化を処理するために、干渉器の各アーム中の変化を補償するニーズが存在する。これらの変化は、物質の欠損や屈折率の変化とともに、導波管の幅、厚さ、及び隣接する導波管間の間隔のような、数多くの異なる原因による。更に、エッチングの特徴がモード伝播特性を変えることが可能であり、最適なパワースプリットでの偏差を生じる。振幅変化は照射損失の散乱及び変化の結果として生じる。実際に、導波管側壁の粗さ／厚さの変化の結果として位相移動及び各アーム内の吸収特性の差異となりうる。変調器の動作は周囲温度、湿度、デバイスの寿命等のような環境因子によっても影響を受けうる。本発明の配置を提倡して、別個の自由キャリア変調及び温度調整制御を提供して、存在しうる変化に打ち勝つことによってこれらの問題を取り扱う(デバイスの寿命にわたる変調器の動作を調整する進行中の手段を提供するのと同様に)。

【0016】

図3は例示的なSOIベースの電気光学的な変調器20の単純化した図を含み、本発明によって別個の温度調整を提供して、本発明によって所望されない振幅及び位相オフセットを補償している。図3に示した特定の実施例においては、サーマル素子22及び24は集積型アーム15と空乏型アーム17に沿ってそれぞれ配置され、変調器の光学特性について別個の温度調整／チューニングを提供する。シリコンの熱光学効果が温度の関数としての屈折率の増加($d n / d T = 1.86 \times 10^{-4} / ^\circ K$)によって実現化されるのと同様に、変調器の1又は双方のアームに沿った、誘発される温度変化を用いて、変調器のバイアス点を制御することによって所望されない変化をオフセットできる。図3に示したような特定の実施例においては、サーマル素子22及び24は変調器領域から物理的に分離されるように、導波管アームに沿って配置される(活性領域11及び13によって表示された)。サーマル素子22及び24が單一ユニットとして示されるが、セグメント化された加温は導波領域に沿って別個のサーマル素子によって適用されうる。

【0017】

上述のように、サーマル素子22及び24は2つの異なる型の熱生成器：抵抗素子(例えば、シリコンベースの抵抗あるいはケイ化物ベースの抵抗のような)、又は、PN接合素子(順バイアスのPN接合のような)を具えている。どのケースにおいても、素子はDC電圧の印加によって制御されて、構造を通じて伝播し、デバイスの導波領域に入力する加温を生成し、印加電圧の大きさが物質によって見られる温度の増加に正比例している(ここで用いられる用語「DC」は、「実質的なDC」信号を含むと規定され、極端な低周波信号を含んでいる)。サーマル素子22、24に印加されるDC電圧の値は、互いに独立して制御されており、集積型アームのサーマル素子22に印加される電圧 V_{DCa} 、及び空乏型アームのサーマル素子24に印加される電圧 V_{DCd} と、図3で呼ばれている。導波領域内の温度変化は有效地に屈折率を変え、結果として、そこを通過する光信号によって見られる位相移動を調整している。サーマル素子22及び24に印加される別個の電圧 V_{DCa} 及び V_{DCd} を任意に変更して、変調デバイスの動作状態の変化を調整できると理解すべきである。更に、図示していないが、変調器20からの出力信号(その他の好適な出力信号)は、素子22及び/又は素子24に印加される電圧の大きさを調整するのに用いられるフィードバックループ内でモニタできる。

【0018】

図4は例示的なサーマル素子22の破断等尺図であり、この特定の実施例においては、SISCAPサーマル素子の形態を介して加温を提供するのに利用される配置を示してい

10

20

30

40

50

る。図4に示すような配置は1対のSISCAPサーマル素子を具え、上に規定したように、SOI層4内に統合された第1のSISCAPサーマル素子26を含んでいる。この構造の導波部分内の所望されない自由キャリア相互作用を最小化するために(図4に点線によって示されたように)、ポリシリコン層2及びSOI層4は好ましくは中央領域で非ドープ(あるいは軽くドープ)にされる。従って図4に示したような構造は、ポリシリコン層2とSOI層4との双方の導波部分を「非ドープ」であるとして分類し、この定義は軽くドープされることを含むように意図される。

【0019】

更に図4によると、第1のSISCAPサーマル素子26はSOI層4(導波部分から除去された)のドープセクション27を含むように示される。ドープセクション27は更に1対の接触領域28及び30を含み、領域28と30との間のDC電圧(V_{DCa2})の印加は、セクション27に沿った電流の流れを生じさせ、SOI層4の温度変化を誘発する。ドープセクション27から導波領域への温度伝達の方向は、図4の二重線の矢印によって示されている。

【0020】

別個のサーマル素子32はポリシリコン層4の相隔たるドープセクション33内に同様に形成でき、サーマル素子32は図4に更に示されている。サーマル素子32はドープセクション33に沿って示されるように配列された1対の接触34及び36を含んでいる。更に、接触34と36との間のDC電圧(V_{DCa1})の印加は電流の流れとデバイスの局在化加温とを生じさせ、導波領域からの熱伝達は図4の二重線の矢印によって示されている。本発明の教示によると、単一のサーマル素子(本ケースでは、素子26か素子32のいずれか)か、1対のサーマル素子(素子26及び28の双方)かのいずれかを用いて、図3に示したように、サーマル素子22の定義の内部に「温度の加温」を提供できる。更に、別個のサーマル素子26、32へ印加されるDC電圧は異なっており、別個に制御して所望の加温量を提供できる。すなわち、印加電圧 V_{DCa1} は印加電圧 V_{DCa2} と異なる(調整可能な)値を有することができ、 V_{DCa2} の値は別個に調整して所望する度合の加温を提供できる。

【0021】

図4に示したようなデバイス構造は接触領域28、30(及び/又は接触34、36)と、その下のシリコン物質との間で局在化される。このような「ケイ化物抵抗」の使用は印加電圧の関数として広い温度範囲用に提供すると見なされる。抵抗ベースの熱生成素子としてのシリコン又はケイ化物の使用は、設計選択であると見なされる。更に、温度抵抗型の温度加温素子は、既知の、及び開発されたSOIベースの電気光学的変調器構造で用いられ、限定はされないがSISCAP構造、ラテラルPN接合構造、リブ型導波管構造等、あるいは、限定はされないがリング型共振変調器、電子吸収変調器を含む他の変調器構造を含んでいる。実際に、本発明で都合良く使用されて、様々な型の温度変更をSOIベースの変調器設計に提供するのは、シリコン物質や公知のCMOS処理技術の本来の特性である。

【0022】

図5は代替の例示的なサーマル素子22の断面図であり、本ケースでは、順バイアスPN接合温度デバイス40は導波アームの第1の側に沿って配置される(このケースでは、集積型アーム又は空乏型アームのいずれか)。デバイス40はSOI層4の一部分内に形成され、第1の領域42はN型ドープされ、第2の隣接領域44はP型ドープされる。サーマル素子22内の導波は、デバイス構造の中央の本質的に非ドープ部分46に沿って得られ、本ケースでは、ゲート誘電体8によって(この特定の実施例において)SOI層4から分離されるリブ型導波管48を具えている。上述のように、ゲート誘電体8は比較的薄い層であり(100Å程度又はそれ以下)、二酸化ケイ素又は窒化ケイ素のような物質を具えている。リブ型導波管48は例えば、ポリシリコン又はドープしたポリシリコン物質を具えることができる。

【0023】

10

20

30

40

50

本発明によると、領域42、44によって生成されるPN接合は、所望されない自由キャリアの動きが伝播する光信号に影響を与えるのを防ぐために、この中央の、非ドープ領域46から所定の距離に配置される。熱生成を提供するために、DC電圧 V_{DCa_2} はP型接触45とN型接触43との間に印加され、順バイアスPN接合を形成する。生成された熱は図5に二重線の矢印で示されるように、中央導波部分46の方へ伝えられる。

【0024】

図4に関連した上述の抵抗配置と同様に、第2のPN接合サーマル素子50は図5の配置の中央部分46の逆側に形成できる。PN接合サーマル素子50はP型ドープ領域52と隣接するN型ドープ領域54を含んでいる(更に、領域52及び54は中央部分46から所定の距離離れて配置される)。DC電圧 V_{DCa_1} はP型接触53とN型接触55との間に印加され、中央部分46方向に伝えられる温度エネルギーを生成する。
10

【0025】

図3に示されたような本発明の実施例においては、サーマル素子22及び24はアーム15及び17に沿った配置について実際の変調部分と直列に配置され、その間の十分な間隔によってサーマル部分の動作が変調の影響を受けるのを防ぎ、変調器の各態様の分離、独立した制御を可能にしている。明らかに、このような配置は変調器のために延在された導波管長の使用を要求する。特定の場合、特に高速配置型においては、導波管長を自由キャリアの動きを通じて変調を生成するのに必要な最小限に維持することが好ましい。

【0026】

この問題を取り扱う本発明の代替的な実施例は、図6の単純化したブロック図形態に示され、活性領域11及び13にそれぞれ隣接して配置された1対のサーマル素子62及び67を利用する例示的な電気光学的変調器60の図である。結果として、本発明の本実施例は変調器デバイスの全長で有意な減少を供する一方で、自由キャリア変調に温度調整を提供している(図3を図6と比較する)。DC電圧 V_{DCa} 及び V_{DCd} の素子62及び67への印加が活性領域11及び13に適用されるAC信号によって提供された自由キャリア変調と干渉するのを防ぐために、更なる物理的又は電気的絶縁(酸化/誘電/非ドープ領域による)が、以下に述べるように変調器アーム15と17内に含まれている。
20

【0027】

上述の様々な熱生成配置と同様に、サーマル素子62、67は抵抗ベースの熱生成素子(例えば、シリコン抵抗、ケイ化物抵抗)、あるいはPN接合ベースの熱生成素子を具えることができる。更に、熱生成は導波管アーム(図6に示されるように)の両側、又は変調器構造の各アームの片側に沿ってのみ(あるいは一方のアームにのみ)に適用できる。
30

【0028】

図7は集積型アーム15に適用される(例えば)ような図6に略述した構造内に変調と温度調整を提供するための例示的な配置を示している。本ケースにおいては、サーマル素子62はポリシリコン層2に沿って V_{REF2a} に対する電気的接続外に配置された第1の部分61を具えている。第2の部分64はSOI層4に沿って V_{REF2a} に対する電気的接続外に配置されている。バイアス電圧 V_{DCa_1} 及び V_{DCa_2} の部分61及び64への印加はそれぞれ、図7に二重線矢印によって示されたように導波管領域の方向へ加温を生成する。同様の構造を用いて、空乏型アーム13に沿って配置されたサーマル素子67を形成できる(図6参照)。上に詳述したように要素62及び67は抵抗サーマル素子又はPN接合にバイアスされたサーマル素子にできることに留意すべきである。温度加温用に用いられるDC電圧と、信号変調用に用いられるAC電圧との間に電気的絶縁を提供するために、1対の本質的な非ドープ領域は、各電圧源用の接觸領域間のSOI層4及びポリシリコン層2に形成される。更に図7によると、サーマル素子62と関連する絶縁は、サーマル部分61と変調信号用の V_{REF2a} への接觸との間のポリシリコン層2内に形成された第1の非ドープ領域63を含むように示されている。同様に、第2の非ドープ領域65はサーマル部分64と V_{REF4a} への接觸との間のSOI層4内に形成される。
40

【0029】

10

20

30

40

50

サーマル部分 61、64 の V_{REF2a} 及び V_{REF4a} からの物理的な分離と、非ドープ領域 63、65 の含有は、温度調整の変調器との相互作用を最小化するのに有用であるが、このような物理的な分離に対するニーズは、各導波管アームに隣接した、より大きな表面領域の使用を要求する。従って、導波管アームの実際の長さは図 3 の実施例に関しては短くなるが、デバイスそのものの各アーム用に要求される「幅」の増加は、他の問題を引き起こしうる。

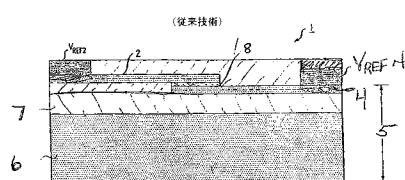
【0030】

図 8 は図 7 の配置の代替的な実施例を示し、この特定の実施例においては、 V_{REF2a} 、 V_{REF4a} と、 V_{DCa1} 、 V_{DCa2} との間の電気的絶縁を用いて、サーマル/D C 接触を可能にし、密に物理的に近接した中央導波管部分に形成される。示されたように、第 1 のサーマル部分 61 はゲート誘電体 8 と浅いトレンチ絶縁 70 のセクションの使用を通じて、 V_{REF2a} から電気的に絶縁される。浅いトレンチ絶縁 70 は、活性デバイス領域の終端から、 V_{REF2a} 接触が上から覆われたポリシリコン層 2 内に形成される領域へ、SOI 層に沿って形成される。第 2 のサーマル部分 64 はゲート誘電体 8 及び SOI 層 4 の非ドープ（軽くドープされた）部分の分離されたセクションを通じて V_{REF4a} から電気的に絶縁される。ゲート誘電体 8 が極端に薄い（100 A 未満）という事実によって、サーマル部分 61、64 によって生成された熱は効果的に伝達でき、更に所望の度合の電気的絶縁を提供できる。

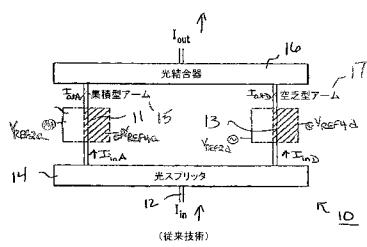
【0031】

様々な他の変更が上述の実施例のいずれかでなされ、なお、本発明の精神及び範囲内にあることは理解すべきである。実際に上述したような様々な温度調整配置が、様々な他の能動及び受動的な光学デバイスで用いられて、温度の関数としてデバイスの光学特性の変更を提供している。従って、本発明はここに添付した請求項によってのみ限定されると見なされる。

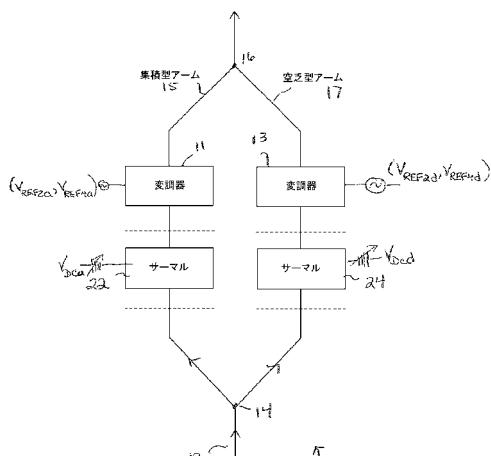
【図 1】



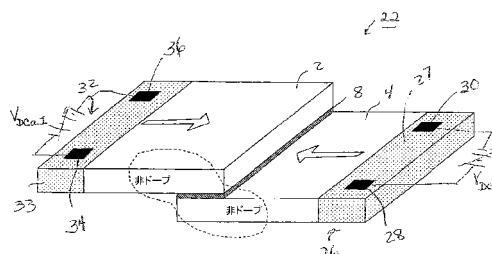
【図 2】



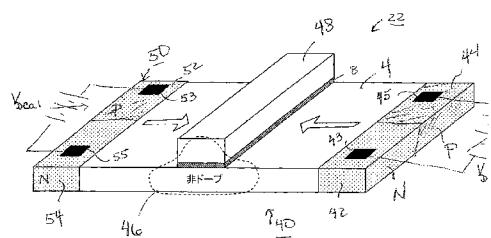
【図 3】



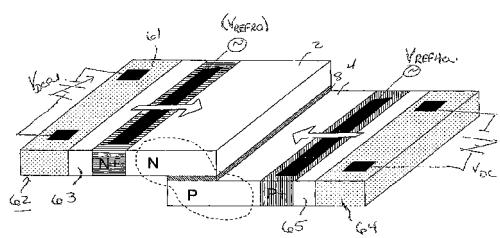
【図 4】



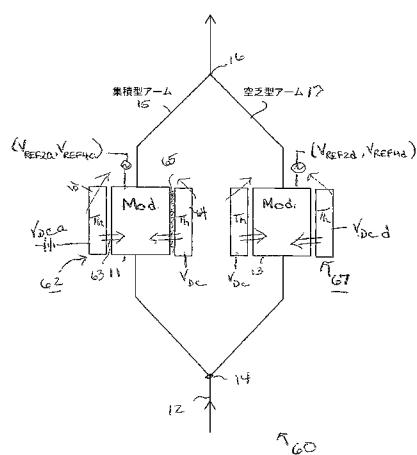
【図5】



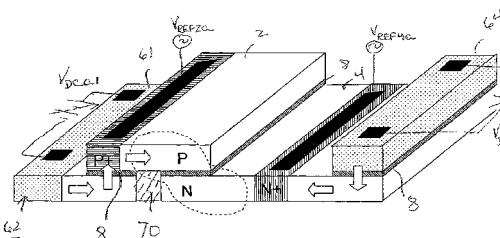
【図7】



【図6】



【図8】



フロントページの続き

(31)優先権主張番号 11/810,591

(32)優先日 平成19年6月6日(2007.6.6)

(33)優先権主張国 米国(US)

(72)発明者 ギロン, マーガレット

アメリカ合衆国 ペンシルヴァニア州 18103, アレンタウン, シャーウッドロード 187
5

(72)発明者 ゴートスカー, プラカシュ

アメリカ合衆国 ペンシルヴァニア州 18104, アレンタウン, ウィンダミアコート 674
9

(72)発明者 モシンスキス, パウリウス, ミンダウガス

アメリカ合衆国 ペンシルヴァニア州 18955, リッチランドタウン, グルベルスピルロード
1545

(72)発明者 パテル, ヴィブルクマー

アメリカ合衆国 ペンシルヴァニア州 18031, ブライニグスヴィル, グレーディードライブ
8916

(72)発明者 シャスリ, カルペンドウ

アメリカ合衆国 ペンシルヴァニア州 18069, オルフィールド, ウィロウウェイ 5529

(72)発明者 ウェブスター, マーク

アメリカ合衆国 ペンシルヴァニア州 18018, ベスレヘム, セカンドフロー, ダブリュ.マ
ーケットストリート 101

審査官 林 祥恵

(56)参考文献 特表2006-515082(JP, A)

特表2002-541516(JP, A)

特表2002-520676(JP, A)

特表2004-530928(JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/00 - 1/125

G02F 1/29

G02B 6/12 - 6/14