

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成17年2月24日(2005.2.24)

【公開番号】特開2002-269972(P2002-269972A)

【公開日】平成14年9月20日(2002.9.20)

【出願番号】特願2001-393649(P2001-393649)

【国際特許分類第7版】

G 1 1 C 11/22

H 0 1 L 27/105

【F I】

G 1 1 C 11/22 5 0 1 P

G 1 1 C 11/22 5 0 1 D

H 0 1 L 27/10 4 4 4 Z

【手続補正書】

【提出日】平成16年3月24日(2004.3.24)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1信号電極と、強誘電体層と、第2信号電極とを含む、強誘電体メモリ装置であって、前記第2信号電極は、前記第1信号電極と交差する方向に沿って形成され、

前記第1信号電極と前記第2信号電極との交差する領域において、少なくとも該第1信号電極と該第2信号電極と前記強誘電体層とを含む強誘電体キャパシタからなるメモリセルが形成され、

選択された前記メモリセルに対する情報の書き込みは、該メモリセルにおける第1信号電極と第2信号電極との間に、書き込み電圧を印加することにより行われ、

前記書き込み電圧の絶対値は、前記強誘電体キャパシタの残留分極が飽和する飽和電圧の絶対値未満である、強誘電体メモリ装置。

【請求項2】

請求項1において、

選択された前記メモリセルに対する情報の読み出しは、該メモリセルにおける第1信号電極と第2信号電極との間に、読み出し電圧を印加することにより行われ、

前記読み出し電圧の絶対値は、飽和電圧の絶対値未満である、強誘電体メモリ装置。

【請求項3】

請求項2において、

前記書き込み電圧の絶対値と、前記読み出し電圧の絶対値とは、同一である、強誘電体メモリ装置。

【請求項4】

請求項2または3において、

選択された前記メモリセルに対する情報の読み出しが行われると同時に、該メモリセルに対して情報の一部の書き込みが行われる、強誘電体メモリ装置。

【請求項5】

請求項1～4のいずれかにおいて、

選択された前記メモリセルに対する情報の書き込みにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極

状態が反転しないようにするための第1電圧が印加され、
前記第1電圧の絶対値の最大値は、前記書き込み電圧の絶対値の1/2である、強誘電体メモリ装置。

【請求項6】

請求項1～5のいずれかにおいて、

選択された前記メモリセルに対する情報の読み出しにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間ににおいて、非選択のメモリセルの分極状態が反転しないようにするための第2電圧が印加され、

前記第2電圧の絶対値の最大値は、前記読み出し電圧の絶対値の1/2である、強誘電体メモリ装置。

【請求項7】

第1信号電極と、強誘電体層と、第2信号電極とを含む、強誘電体メモリ装置であって、前記第2信号電極は、前記第1信号電極と交差する方向に沿って形成され、

前記第1信号電極と前記第2信号電極との交差する領域において、少なくとも該第1信号電極と該第2信号電極と前記強誘電体層とを含む強誘電体キャパシタからなるメモリセルが形成され、

選択された前記メモリセルに対する情報の書き込みは、該メモリセルにおける第1信号電極と第2信号電極との間に、書き込み電圧を印加することにより行われ、

選択された前記メモリセルに対する情報の読み出しが、該メモリセルにおける第1信号電極と第2信号電極との間に、読み出し電圧を印加することにより行われ、

前記書き込み電圧を±Vsとし、前記読み出し電圧を+Vsまたは-Vsとした場合、

前記|Vs|は、前記強誘電体キャパシタの残留分極が飽和する飽和電圧の絶対値未満である、強誘電体メモリ装置。

【請求項8】

請求項7において、

選択された前記メモリセルに対する情報の書き込みにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間ににおいて、非選択のメモリセルの分極状態が反転しないようにするための第1電圧が印加され、

前記第1電圧の絶対値の最大値は、(1/2)|Vs|である、強誘電体メモリ装置。

【請求項9】

請求項7または8において、

選択された前記メモリセルに対する情報の読み出しにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間ににおいて、非選択のメモリセルの分極状態が反転しないようにするための第2電圧が印加され、

前記第2電圧の絶対値の最大値は、(1/2)|Vs|である、強誘電体メモリ装置。

【請求項10】

請求項1～9のいずれかにおいて、

前記強誘電体層は、ペロブスカイト型酸化物強誘電体である、強誘電体メモリ装置。

【請求項11】

請求項1～10のいずれかにおいて、

前記強誘電体層の厚さに対する、前記書き込み電圧の絶対値の比は、17V/μm以下である、強誘電体メモリ装置。

【請求項12】

請求項1～10のいずれかにおいて、

前記強誘電体層の厚さに対する、前記書き込み電圧の絶対値の比は、15V/μm以下である、強誘電体メモリ装置。

【請求項13】

請求項1～12のいずれかにおいて、

前記強誘電体層は、バイアス電圧が印加されていない状態における比誘電率が400以下である材質からなる、強誘電体メモリ装置。

【請求項 1 4】

請求項 1 ~ 1 2 のいずれかにおいて、

前記強誘電体層は、バイアス電圧が印加されていない状態における比誘電率が 3 0 0 以下である材質からなる、強誘電体メモリ装置。

【請求項 1 5】

強誘電体キャパシタからなるメモリセルに対する動作方法であって、

前記メモリセルは、第 1 信号電極と、強誘電体層と、第 2 信号電極とを含み、

前記第 2 信号電極は、前記第 1 信号電極と交差する方向に沿って形成され、

前記第 1 信号電極と前記第 2 信号電極との交差する領域において、少なくとも該第 1 信号電極と該第 2 信号電極と前記強誘電体層とを含み、

選択された前記メモリセルにおいて第 1 信号電極と第 2 信号電極との間ににおいて書き込み電圧を印加することにより、メモリセルに対して情報の書き込みを行うステップを含み、前記書き込み電圧の絶対値は、前記強誘電体キャパシタの残留分極が飽和する飽和電圧の絶対値未満である、強誘電体キャパシタからなるメモリセルに対する動作方法。

【請求項 1 6】

請求項 1 5 において、

さらに、選択された前記メモリセルにおいて第 1 信号電極と第 2 信号電極との間ににおいて読み出し電圧を印加することにより、メモリセルに対して情報の読み出しを行うステップを含み、

前記読み出し電圧の絶対値は、前記強誘電体キャパシタの残留分極が飽和する飽和電圧の絶対値未満である、強誘電体メモリセルからなるメモリセルに対する動作方法。

【請求項 1 7】

請求項 1 6 において、

前記書き込み電圧の絶対値と、前記読み出し電圧の絶対値とは、同一である、

強誘電体メモリセルからなるメモリセルに対する動作方法。

【請求項 1 8】

請求項 1 6 または 1 7 において、

選択された前記メモリセルに対する情報の読み出しが行われると同時に、該メモリセルに対して情報の一部の書き込みが行われる、強誘電体メモリセルからなるメモリセルに対する動作方法。

【請求項 1 9】

請求項 1 5 ~ 1 8 のいずれかにおいて、

選択された前記メモリセルに対する情報の書き込みにおいて、非選択の前記メモリセルにおける前記第 1 信号電極と前記第 2 信号電極との間ににおいて、非選択のメモリセルの分極状態が反転しないようにするための第 1 電圧が印加され、

前記第 1 電圧の絶対値の最大値は、前記書き込み電圧の絶対値の 1 / 2 である、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項 2 0】

請求項 1 5 ~ 1 9 のいずれかにおいて、

選択された前記メモリセルに対する情報の読み出しにおいて、非選択の前記メモリセルにおける前記第 1 信号電極と前記第 2 信号電極との間ににおいて、非選択のメモリセルの分極状態が反転しないようにするための第 2 電圧が印加され、

前記第 2 電圧の絶対値の最大値は、前記読み出し電圧の絶対値の 1 / 2 である、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項 2 1】

強誘電体キャパシタからなるメモリセルに対する動作方法であって、

前記メモリセルは、第 1 信号電極と、強誘電体層と、第 2 信号電極とを含み、

前記第 2 信号電極は、前記第 1 信号電極と交差する方向に沿って形成され、

前記第 1 信号電極と前記第 2 信号電極との交差する領域において、少なくとも該第 1 信号電極と該第 2 信号電極と前記強誘電体層とを含み、

選択された前記メモリセルにおいて第1信号電極と第2信号電極との間において書き込み電圧を印加することにより、メモリセルに対して情報の書き込みを行うステップおよび、選択された前記メモリセルにおいて第1信号電極と第2信号電極との間において読み出し電圧を印加することにより、メモリセルに対して情報の書き込みを行うステップを含み、前記書き込み電圧を $\pm V_s$ とし、前記読み出し電圧を $+V_s$ または $-V_s$ とした場合、前記 $|V_s|$ は、前記強誘電体キャパシタの残留分極が飽和する飽和電圧の絶対値未満である、強誘電体キャパシタからなるメモリセルに対する動作方法。

【請求項22】

請求項21において、

選択された前記メモリセルに対する情報の書き込みにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第1電圧が印加され、

前記第1電圧の絶対値の最大値は、 $(1/2)|V_s|$ である、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項23】

請求項21または22において、

選択された前記メモリセルに対する情報の読み出しにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第2電圧が印加され、

前記第2電圧の絶対値の最大値は、 $(1/2)|V_s|$ である、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項24】

請求項15～23のいずれかにおいて、

前記強誘電体層は、ペロブスカイト型酸化物強誘電体である、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項25】

請求項15～24のいずれかにおいて、

前記強誘電体層の厚さに対する、前記書き込み電圧の絶対値の比は、 $17V/\mu m$ 以下である、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項26】

請求項15～24のいずれかにおいて、

前記強誘電体層の厚さに対する、前記書き込み電圧の絶対値の比は、 $15V/\mu m$ 以下である、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項27】

請求項15～26のいずれかにおいて、

前記強誘電体層は、バイアス電圧が印加されていない状態における比誘電率が400以下である材質からなる、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項28】

請求項15～26のいずれかにおいて、

前記強誘電体層は、バイアス電圧が印加されていない状態における比誘電率が300以下である材質からなる、強誘電体キャパシタからなるメモリセルからなる動作方法。

【請求項29】

請求項1～4のいずれかにおいて、

選択された前記メモリセルに対する情報の書き込みにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第1電圧が印加され、

前記第1電圧の絶対値の最大値は、前記書き込み電圧の絶対値の $1/3$ である強誘電体メモリ装置。

【請求項30】

請求項1～5において、

選択された前記メモリセルに対する情報の読み出しにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第2電圧が印加され、

前記第2電圧の絶対値の最大値は、前記読み出し電圧の絶対値の1/3である強誘電体メモリ装置。

【請求項31】

請求項7において、

選択された前記メモリセルに対する情報の書き込みにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第1電圧が印加され、

前記第1電圧の絶対値の最大値は、(1/3)|Vs|である強誘電体メモリ装置。

【請求項32】

請求項7において、

選択された前記メモリセルに対する情報の読み出しにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第2電圧が印加され、

前記第2電圧の絶対値の最大値は、(1/3)|Vs|である強誘電体メモリ装置。

【請求項33】

請求項15～18のいずれかにおいて、

選択された前記メモリセルに対する情報の書き込みにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第1電圧が印加され、

前記第1電圧の絶対値の最大値は、前記書き込み電圧の絶対値の1/3である、強誘電体キャパシタからなるメモリセルに対する動作方法。

【請求項34】

請求項15～18のいずれかにおいて、

選択された前記メモリセルに対する情報の読み出しにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第2電圧が印加され、

前記第2電圧の絶対値の最大値は、前記読み出し電圧の絶対値の1/3である、強誘電体キャパシタからなるメモリセルに対する動作方法。

【請求項35】

請求項21において、

選択された前記メモリセルに対する情報の書き込みにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第1電圧が印加され、

前記第1電圧の絶対値の最大値は、(1/3)|Vs|である、強誘電体キャパシタからなるメモリセルに対する動作方法。

【請求項36】

請求項21において、

選択された前記メモリセルに対する情報の読み出しにおいて、非選択の前記メモリセルにおける前記第1信号電極と前記第2信号電極との間において、非選択のメモリセルの分極状態が反転しないようにするための第2電圧が印加され、

前記第2電圧の絶対値の最大値は、(1/3)|Vs|である、強誘電体キャパシタからなるメモリセルに対する動作方法。