

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 17 年 11 月 24 日 (2005.11.24)

【公開番号】特開 2003-186441 (P2003-186441A)

【公開日】平成 15 年 7 月 4 日 (2003.7.4)

【出願番号】特願 2002-300153 (P2002-300153)

【国際特許分類第 7 版】

G 0 9 G 3/30

G 0 9 G 3/20

H 0 5 B 33/14

【F I】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 1 2 E

G 0 9 G 3/20 6 2 3 F

G 0 9 G 3/20 6 2 3 G

G 0 9 G 3/20 6 2 3 H

G 0 9 G 3/20 6 2 3 L

G 0 9 G 3/20 6 4 2 A

H 0 5 B 33/14 A

【手続補正書】

【提出日】平成 17 年 10 月 11 日 (2005.10.11)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

切り換え回路と、

m (m は自然数) 個の電流源と、

シフトレジスタと、

前記シフトレジスタから出力されるサンプリングパルスに同期して信号が入力される第 1 のラッチ回路と、

前記第 1 のラッチ回路へ入力された信号が転送される第 2 のラッチ回路と、を有し、

前記切り換え回路は前記 m 個の電流源から一つを選択する n (n は m 以下の自然数) 個のスイッチを有することを特徴とする信号線駆動回路。

【請求項 2】

切り換え回路と、

m (m は自然数) 個の電流源と、

前記切り換え回路に接続される信号線と、

シフトレジスタと、

前記シフトレジスタから出力されるサンプリングパルスに同期して信号が入力される第 1 のラッチ回路と、

前記第 1 のラッチ回路へ入力された信号が転送される第 2 のラッチ回路と、

前記切り換え回路及び前記第 2 のラッチ回路からの信号が入力される D / A 変換部と、を有し、

前記切り換え回路は前記 m 個の電流源から一つを選択する n (n は m 以下の自然数) 個のスイッチを有し、前記 D/A 変換部は、前記スイッチにより選択される複数のトランジスタを有し、

前記選択されたトランジスタは前記信号線と接続されることを特徴とする信号線駆動回路。

【請求項 3】

請求項 1 又は 2 において、前記 m (m は自然数) 個の電流源は複数の組に分割されていることを特徴とする信号線駆動回路。

【請求項 4】

請求項 1 乃至 3 のいずれか一において、前記スイッチは複数の組に分割されていることを特徴とする信号線駆動回路。

【請求項 5】

請求項 1 乃至 4 のいずれか一において、前記スイッチは p チャネル型薄膜トランジスタ及び n チャネル型薄膜トランジスタを有するアナログスイッチでなることを特徴とする信号線駆動回路。

【請求項 6】

請求項 1 乃至 5 のいずれか一において、前記 m 個の電流源はそれぞれ薄膜トランジスタを有することを特徴とする信号線駆動回路。

【請求項 7】

走査線と、前記走査線と交差するように設けられた信号線と、前記走査線と前記信号線との交差部に設けられた発光素子とを有する画素部と、

前記信号線に入力される信号を制御する信号線駆動回路と、を有する表示装置において、

前記信号線駆動回路は切り換え回路と、 m (m は自然数) 個の電流源と、シフトレジスタと、前記シフトレジスタから出力されるサンプリングパルスに同期して信号が入力される第 1 のラッチ回路と、前記第 1 のラッチ回路へ入力された信号が転送される第 2 のラッチ回路と、を有し、

前記切り換え回路は前記 m 個の電流源から一つを選択する n (n は m 以下の自然数) 個のスイッチを有することを特徴とする表示装置。

【請求項 8】

走査線と、前記走査線と交差するように設けられた信号線と、前記走査線と前記信号線との交差部に設けられた発光素子とを有する画素部と、

前記信号線に入力される信号を制御する信号線駆動回路と、を有する表示装置において、

前記信号線駆動回路部は切り換え回路と、 m (m は自然数) 個の電流源と、前記切り換え回路に接続される信号線と、シフトレジスタと、前記シフトレジスタから出力されるサンプリングパルスに同期して信号が入力される第 1 のラッチ回路と、前記第 1 のラッチ回路へ入力された信号が転送される第 2 のラッチ回路と、前記切り換え回路及び前記第 2 のラッチ回路からの信号が入力される D/A 変換部と、を有し、

前記切り換え回路は前記 m 個の電流源から一つを選択する n (n は m 以下の自然数) 個のスイッチを有し、前記 D/A 変換部は、前記スイッチにより選択される複数のトランジスタを有し、

前記選択されたトランジスタは前記信号線と接続されることを特徴とする表示装置。

【請求項 9】

請求項 7 又は 8 において、前記 m (m は自然数) 個の電流源は複数の組に分割されたことを特徴とする表示装置。

【請求項 10】

請求項 7 乃至 9 のいずれか一において、前記スイッチは複数の組に分割されたことを特徴とする表示装置。

【請求項 11】

請求項 7 乃至 10 のいずれかーにおいて、前記 スイッチ は p チャンネル型薄膜トランジスタ及び n チャンネル型薄膜トランジスタを有する アナログスイッチでなることを特徴とする表示装置。

【請求項 12】

請求 7 乃至 11 のいずれかーにおいて、前記 電流源 は薄膜トランジスタを有することを特徴とする表示装置。