



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2005 035 393 B4 2007.05.24**

(12)

Patentschrift

(21) Aktenzeichen: **10 2005 035 393.2**

(22) Anmeldetag: **28.07.2005**

(43) Offenlegungstag: **08.02.2007**

(45) Veröffentlichungstag
 der Patenterteilung: **24.05.2007**

(51) Int Cl.⁸: **H01L 21/60 (2006.01)**

H01L 25/065 (2006.01)

H01L 23/50 (2006.01)

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(73) Patentinhaber:
Infineon Technologies AG, 81669 München, DE

(74) Vertreter:
Wilhelm & Beck, 80639 München

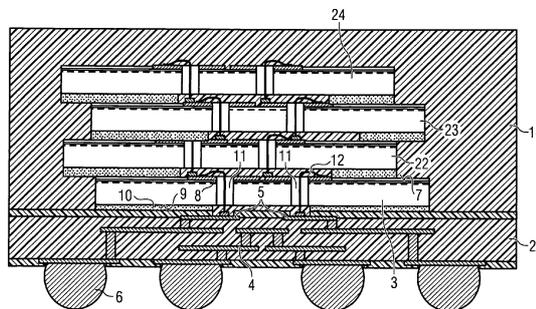
(72) Erfinder:
**Irsigler, Roland, 81667 München, DE; Hedler,
 Harry, 82110 Germering, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht
 gezogene Druckschriften:
DE 100 56 281 A1
US 60 13 948
**Linder, S. et al, "Fabrication Technology for
 Wafer Through-Hole Interconnections and Three-
 Dimensional Stacks of Chips and Wafers", IN:
 IEEE**
1994, pp. 349-354;

(54) Bezeichnung: **Verfahren zur Herstellung eines Bauelementes mit mehreren Chips sowie ein solches Bauelement**

(57) Hauptanspruch: Verfahren zum Aufbau einer Chip-Anordnung mit folgenden Schritten:

- Bereitstellen eines ersten Chips (3) mit einer elektrisch ansteuerbaren Struktur und mit einer ersten aktiven Oberfläche (7) und einer rückseitigen, der ersten Oberfläche (7) gegenüberliegenden zweiten Oberfläche (9);
- Einbringen einer oder mehrerer Durchgangsöffnungen (11) durch den ersten Chip (3); und
- Vorsehen eines oder mehrerer Bonddrähte (12) durch die Durchgangsöffnung (11) in dem ersten Chip (3), wobei ein Kontaktbereich (8) auf der ersten Oberfläche zum Kontaktieren der elektrisch ansteuerbaren Struktur im Bereich der Durchgangsöffnung (11) vorgesehen wird, wobei der Bonddraht mit dem Kontaktbereich (11) auf dem ersten Chip verbunden wird, wobei der erste Chip mit seiner zweiten Oberfläche auf einer Oberfläche eines zweiten Chips angeordnet wird, auf der sich ein weiterer Kontaktbereich befindet, wobei der weitere Kontaktbereich (5) über die Durchgangsöffnung (11) des ersten Chips zugänglich ist; wobei der Bonddraht (12) mit...



Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zum Aufbau einer Chipanordnung, insbesondere zum Kontaktieren eines Chips in einem Bauelement. Die Erfindung betrifft weiterhin ein Bauelement mit einem oder mehreren Chips.

[0002] Chips werden häufig in Gehäuse eingesetzt, durch die sie vor äußeren Einflüssen geschützt sind. Die Chips werden mit an dem Gehäuse befindlichen Kontaktelementen in geeigneter Weise verbunden, so dass die Chips von extern kontaktiert werden können. Das Verbinden der Chips mit den Kontaktelementen erfolgt üblicherweise mit Hilfe von Bonddrähten in einer konventionellen Wirebond-Technologie. Das Bonden erfolgt von Kontaktflächen auf dem Chip über dessen Ränder zu weiteren Kontaktflächen auf einem Substrat oder einer Umverdrahtungsschicht, die die weiteren Kontaktflächen mit den Kontaktelementen zur externen Kontaktierung in Verbindung bringt.

[0003] Mit zunehmenden Taktfrequenzen kann ein Chip in einem Bauelement nicht mehr mittels konventioneller Wirebond-Technologie über die Chipkanten kontaktiert werden, da die parasitären Kenngrößen (Widerstand R, Induktivität L, Kapazität C), die in erheblichem Maße von der Länge des Bonddrahtes abhängen, die für hohe Taktfrequenzen vorgegebenen Grenzwerte übersteigen.

[0004] Aus diesem Grund werden zunehmend Through-Silicon-Interconnect Technologien untersucht, bei denen der Leitungsweg abgekürzt wird, indem eine elektrische Verbindung durch den Chip selbst erzeugt wird. Zur Herstellung einer solchen Durchgangsverbindung stehen verschiedene Verfahren zur Verfügung, die im Allgemeinen eine sehr komplexe Prozessführung erfordern, wie z.B. Schichttechnologien, wie DRIE, Sputtern, PECVD, Galvanisieren usw. Zudem wird bei einem Multichip-Bauelement mit gestapelten Chips die elektrische Verbindung zwischen den Chips häufig bei hoher Temperatur und unter hohem Druck, wie beispielsweise beim Cu-to-Cu-Bonden, hergestellt. Bereits Temperaturen über 180°C führen jedoch oftmals zu erhöhten Ausfallraten der integrierten Schaltungen auf den Chips.

[0005] Insbesondere die bisher üblichen Prozessschritte für die Passivierung der Durchgangsöffnungen in dem Chip mit Hilfe von CVD bzw. PECVD, Spin On und anderen Prozessen, sowie das anschließende Metallisieren oder Füllen mit leitfähigem Material mittels CVD bzw. MOCVD-Prozessen wirken sich nachteilig auf die Funktionsfähigkeit der bereits zuvor auf dem Chip hergestellten integrierten Schaltungen aus, falls diese Prozesse bei erhöhter Temperatur (> 150°C) durchgeführt werden.

[0006] Aus der DE 100 56 281 A1 ist eine elektrische Verbindung zwischen der Vorderseite eines aktiven Chips und der Rückseite des gleichen Chips mit Hilfe von Bonddrähten, die durch eine Durchgangsöffnung des Chips geführt sind, dargestellt. Die Bonddrähte sich durch eine makroskopische Durchgangsöffnung zwischen Kontaktflächen auf einer ersten Oberfläche des Chips und Kontaktflächen auf einem Substrat geführt.

[0007] Darin ist weiterhin ein Multichip-Stapel mit mehreren übereinander angeordneten eingehäuteten elektrischen Bausteinen gezeigt, wobei die darin befindlichen Chips jeweils eine Durchgangsöffnung aufweisen, in der sich ein elektrisch isolierender Leitungsblock befindet, um Vorder- und Rückseite des sich in dem eingehäuteten Baustein befindlichen Chips miteinander elektrisch zu verbinden.

[0008] Es ist Aufgabe der vorliegenden Erfindung, ein Bauelement und ein Verfahren zur Herstellung eines solchen Bauelementes vorzusehen, bei dem die parasitären Kenngrößen der Verbindungen zwischen den integrierten Schaltungen und den externen Kontaktelementen möglichst gering gehalten werden können und wobei durch die Herstellung der Durchgangsverbindungen die Funktionsfähigkeit der bereits hergestellten integrierten Schaltungen möglichst wenig beeinträchtigt wird.

[0009] Diese Aufgabe wird durch das Verfahren nach Anspruch 1, und durch das Multi-Chip-Bauelement nach Anspruch 11 gelöst.

[0010] Weitere vorteilhafte Ausgestaltungen der Erfindung sind in den abhängigen Ansprüchen angegeben.

[0011] Gemäß einem ersten Aspekt der vorliegenden Erfindung ist ein Verfahren zum Aufbau einer Chip-Anordnung vorgesehen. Das Verfahren umfasst die Schritte des Bereitstellens eines ersten Chips mit einer elektrisch ansteuerbaren Struktur, der eine erste Oberfläche und eine zweite, der aktiven Oberfläche gegenüberliegende Oberfläche aufweist; des Einbringens einer Durchgangsöffnung durch den ersten Chip, die von der ersten Oberfläche zur zweiten Oberfläche reicht; und des Vorsehens eines Bonddrahts durch die Durchgangsöffnung in dem ersten Chip. Es wird ein Kontaktbereich auf der ersten Oberfläche zum Kontaktieren der elektrisch ansteuerbaren Struktur im Bereich der Durchgangsöffnung vorgesehen, wobei der Bonddraht mit dem Kontaktbereich auf den ersten Chip verbunden ist. Der erste Chip wird auf einer Oberfläche mit einem weiteren Kontaktbereich angeordnet, so dass der weitere Kontaktbereich über die Durchgangsöffnung des ersten Chips zugänglich ist, wobei der Bonddraht mit dem weiteren Kontaktbereich durch die Durchgangsöffnung in dem ersten Chip verbunden wird.

[0012] Der erste Chip ist mit seiner zweiten Oberfläche auf einer Oberfläche eines zweiten Chips angeordnet werden, auf dem sich der weitere Kontaktbereich befindet.

[0013] Die Erfindung hat einerseits den Vorteil, dass eine Kontaktierung durch eine Durchgangsöffnung in dem Chip durchgeführt werden kann, so dass die parasitären Kenngrößen der Kontaktierung gegenüber der herkömmlichen Bonddrahttechnologie, bei der die Chips über eine Chipaußenkante kontaktiert werden, aufgrund der verringerten Länge des Bonddrahtes reduziert sind. Andererseits wird zur Realisierung der Durchkontaktierung kein Prozess durchgeführt, der die Funktionsfähigkeit der bereits in dem Chip befindlichen integrierten Schaltungen in negativer Weise beeinträchtigt, da lediglich ein Bonding-Prozess durchgeführt wird. Ein weiterer Vorteil besteht darin, dass eine komplexe Prozessführung vermieden wird und deshalb Fertigungskosten minimiert werden können.

[0014] Beispielsweise kann ein aufwändiger Passivierungsprozess, wie beispielsweise ein PECVD-Prozess, Spin-On-Prozess und ähnliches vermieden werden. Auch auf das Füllen der Durchgangsöffnungen mit einem leitfähigen Material, z.B. mit Hilfe eines Sputter- und Galvanisierprozesses kann verzichtet werden. Auf diese Weise werden die integrierten Schaltungen auf dem Chip möglichst nicht durch die Passivierung und das Auffüllen der Durchgangsöffnungen betreffende Prozesse oder andere Prozesse beeinträchtigt oder zerstört. Alternativ schlägt die Erfindung vor, durch eine Durchgangsöffnung in dem Chip ein Bonden durchzuführen, so dass der Bonddraht durch die Durchgangsöffnung in dem Chip geführt wird. Auf diese Weise kann eine Kontaktierung der elektrisch ansteuerbaren Struktur des Chips mit einer möglichst kurzen Leiterverbindung durch einen Bonddraht, der durch eine Durchgangsöffnung in dem Chip geführt wird, durchgeführt werden, ohne dass aufwändige Prozesse zur Herstellung einer Durchkontaktierung durchgeführt werden müssen, die möglicherweise die Funktionsfähigkeit der elektrisch ansteuerbaren Strukturen beeinträchtigen.

[0015] Vorzugsweise wird die Durchgangsöffnung durch den Chip mit Hilfe mindestens einen der Prozesse Bohren, Pulverstrahlabtrag, Laserbohren und chemisches Nass- oder Trockenätzen eingebracht.

[0016] Die Lage der Durchgangsöffnungen durch den Chip kann auf einen bestimmten Bereich (z.Bsp. entlang einer Mittelachse des Chips) beschränkt sein. Es ist jedoch auch eine Verteilung der Durchgangslöcher über eine größere Fläche des Chips denkbar. Die Anzahl und Form der Durchgangsöffnungen kann dabei variieren.

[0017] Gemäß einer weiteren Ausführungsform der Erfindung, kann nach dem Vorsehen des Bonddrahtes ein Isolationsmittel zumindest in die Durchgangsöffnung eingebracht werden.

[0018] Vorzugsweise kann zwischen dem ersten Chip und der Oberfläche ein Verbindungselement, insbesondere eine Klebeschicht, angeordnet werden, die den Chip auf der Oberfläche, insbesondere gegen seitliches Verrutschen hält.

[0019] Gemäß einer bevorzugten Ausführungsform ist der zweite Chip mit einer elektrisch ansteuerbaren Struktur mit einer ersten Oberfläche und mit einer zweiten, der ersten Oberfläche gegenüberliegenden Oberfläche vorgesehen, wobei in dem zweiten Chip eine Durchgangsöffnung eingebracht wird, wobei der weitere Kontaktbereich auf der ersten Oberfläche des zweiten Chips im Bereich der Durchgangsöffnung des zweiten Chips vorgesehen wird. Der erste Chip wird auf der Oberfläche des zweiten Chips angeordnet, so dass die Durchgangsöffnung des ersten Chips über dem weiteren Kontaktbereich des zweiten Chips angeordnet ist, und wobei ein Bonddraht zu dem weiteren Kontaktbereich durch die Durchgangsöffnung in dem zweiten Chip vorgesehen wird. Dies stellt eine einfache Möglichkeit dar, ein Bauelement mit mehreren übereinander gestapelten Chips zur Verfügung zu stellen, die untereinander durch die Durchgangsöffnungen mit Hilfe von Bonddrähten elektrisch kontaktiert sind.

[0020] Gemäß einer bevorzugten Ausführungsform der Erfindung kann eine Kontaktstruktur auf der zweiten Oberfläche des ersten Chips mit Hilfe eines weiteren Kontaktelementes mit einer weiteren Kontaktstruktur auf der Oberfläche verbunden werden, um die elektrisch ansteuerbare Struktur anzusteuern.

[0021] Weiterhin kann ein dritter Chip vorgesehen werden, der mit seiner zweiten Oberfläche auf der ersten Oberfläche des ersten Chips aufgebracht wird, wobei auf der zweiten Oberfläche des dritten Chips ein dritter Kontaktbereich vorgesehen wird, der durch die Durchgangsöffnung des ersten Chips zugänglich ist, wobei der Bonddraht durch den ersten Chip mit dem dritten Kontaktbereich verbunden wird.

[0022] Gemäß einer weiteren Ausführungsform der Erfindung kann zwischen der ersten Oberfläche des ersten Chips und der zweiten Oberfläche des dritten Chips ein weiteres Kontaktelement vorgesehen werden, über das die elektrisch ansteuerbaren Strukturen des ersten und des dritten Chips miteinander verbunden werden.

[0023] Gemäß einem Beispiel ist ein Bauelement vorgesehen mit einem Chip mit einer elektrisch ansteuerbaren Struktur, wobei der Chip eine erste Oberfläche und eine zweite, der aktiven Oberfläche

gegenüberliegenden Oberfläche aufweist. In dem Chip ist eine Durchgangsöffnung vorgesehen, die von der ersten Oberfläche zur zweiten Oberfläche reicht. Ein Bonddraht ist durch die Durchgangsöffnung in dem Chip vorgesehen. Auf diese Weise wird ein Bauelement zur Verfügung gestellt, bei dem die Zuleitung zu dem Chip zur Kontaktierung der elektrisch ansteuerbaren Struktur in seiner Länge deutlich reduziert ist, und somit die parasitären Kenngrößen, wie Widerstand, Induktivität und Kapazität einer solchen Zuleitung reduziert sind.

[0024] Vorzugsweise ist in der Durchgangsöffnung ein Isolationsmittel vorgesehen, um den Bonddraht von dem Chip bzw. dessen Substrat elektrisch zu isolieren.

[0025] Gemäß einem weiteren Beispiel kann ein Kontaktbereich auf der ersten Oberfläche des Chips zum Kontaktieren der elektrisch ansteuerbaren Struktur im Bereich der Durchgangsöffnung vorgesehen sein, wobei der Bonddraht mit dem Kontaktbereich verbunden ist.

[0026] Gemäß einem weiteren Beispiel ist der Chip auf einer Oberfläche mit einem weiteren Kontaktbereich angeordnet, so dass der weitere Kontaktbereich über die Durchgangsöffnung zugänglich ist, wobei der weitere Kontaktbereich und der Kontaktbereich durch die Durchgangsöffnung in dem Chip mit dem Bonddraht vorgesehen sind.

[0027] Vorzugsweise ist zwischen dem Chip und der Oberfläche ein Verbindungselement, insbesondere eine Klebeschicht, angeordnet.

[0028] Vorzugsweise kann der Chip auf einer Oberfläche eines Trägersubstrats angeordnet sein, auf der sich der weitere Kontaktbereich befindet. Alternativ kann der Chip auf einer Oberfläche eines weiteren Chips angeordnet sein, auf der sich der weitere Kontaktbereich befindet.

[0029] Das Trägersubstrat kann im Bereich der Durchgangsöffnung des Chips einen Durchgangskanal aufweisen, durch den der Bonddraht ebenfalls geführt wird.

[0030] Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist ein Multi-Chip-Bauelement mit einem ersten Chip oder einem zweiten Chip vorgesehen, wobei der erste und der zweite Chip jeweils eine elektrisch ansteuerbare Struktur, eine erste Oberfläche und eine zweite, der ersten Oberfläche gegenüberliegende Oberfläche aufweisen. Der zweite Chip ist auf der ersten Oberfläche des ersten Chips angeordnet, wobei mindestens eine Durchgangsöffnung zumindest in einem des ersten und des zweiten Chips vorgesehen ist. In der Durchgangsöffnung ist ein Bonddraht vorgesehen. Mit Hilfe des Bonddrah-

tes lassen sich ein Kontaktbereich, der sich auf der ersten Oberfläche des entsprechenden Chips oder in dem an die erste Oberfläche angrenzenden Bereich befindet, und ein Kontaktbereich, der sich auf der ersten zweiten Oberfläche des entsprechenden Chips oder in dem an die zweite Oberfläche angrenzenden Bereich befindet, miteinander verbinden. Die Durchgangsöffnung ist in dem zweiten Chip vorgesehen und ein Kontaktbereich auf der ersten Oberfläche des ersten und des zweiten Chips kann vorgesehen sein, um die elektrisch ansteuerbare Struktur anzuschließen, wobei ein Bonddraht den Kontaktbereich des ersten Chips und den Kontaktbereich des zweiten Chips durch die Durchgangsöffnung in dem zweiten Chip miteinander verbindet.

[0031] Das Multi-Chip-Bauelement gemäß der vorliegenden Erfindung ermöglicht u.a. eine verbesserte Kontaktierung zwischen zwei übereinander angeordneten Chips mit Hilfe eines Bonddrahtes, der durch eine Durchgangsöffnung in zumindest einem der beiden Chips vorgesehen wird, so dass die Länge des Bonddrahts verringert wird, wodurch die parasitären Einflussgrößen wie Widerstand, Induktivität und Kapazität des Bonddrahts reduziert werden.

[0032] Vorzugsweise ist auch eine Durchgangsöffnung in dem ersten Chip vorgesehen, durch die ein weiterer Bonddraht geführt ist, der mit dem Kontaktbereich des ersten Chips verbunden ist. Auf diese Weise kann auch eine Durchkontaktierung durch den ersten und den zweiten Chip zu dem Kontaktbereich auf der aktiven Oberfläche des zweiten Chips vorgesehen werden.

[0033] Vorzugsweise ist der Kontaktbereich auf dem ersten Chip mit einer Fläche ausgeführt, die es ermöglicht, sowohl den Bonddraht als auch den weiteren Bonddraht anzuschließen.

[0034] Gemäß einer bevorzugten Ausführungsform der Erfindung kann die Durchgangsöffnung in dem ersten Chip vorgesehen sein, wobei ein dritter Kontaktbereich auf der zweiten Oberfläche des zweiten Chips angeordnet ist, der durch die Durchgangsöffnung zugänglich ist, wobei der Bonddraht mit dem dritten Kontaktbereich verbunden ist.

[0035] Vorzugsweise ist zwischen der ersten Oberfläche des ersten Chips und der zweiten Oberfläche des zweiten Chips ein Kontaktelement vorgesehen, um eine elektrische Kontaktierung der jeweiligen elektrisch ansteuerbaren Strukturen und/oder eine mechanische Halterung zu gewährleisten.

[0036] Gemäß einer bevorzugten Ausführungsform der Erfindung sind die übereinander angeordneten ersten und zweiten Chips auf einer ersten Oberfläche eines Trägersubstrats angeordnet, auf der ein zweiter Kontaktbereich angeordnet ist. Der zweite Kon-

taktbereich ist mit dem Bonddraht durch die Durchgangsöffnung des ersten Chips verbunden, wobei auf der zweiten, der ersten gegenüberliegenden Oberfläche des Trägersubstrats zur Kontaktierung der Chips ein weiteres Kontaktelement vorgesehen ist, das mit dem weiteren Kontaktbereich auf der ersten Oberfläche verbunden ist.

[0037] Bevorzugte Ausführungsformen der Erfindung werden nachfolgend anhand der beigefügten Zeichnungen näher erläutert. Es zeigen:

[0038] [Fig. 1](#) ein Bauelement mit einem Chip, gemäß einer ersten Ausführungsform der Erfindung;

[0039] [Fig. 2](#) ein Multi-Chip-Bauelement gemäß einer weiteren Ausführungsform der Erfindung;

[0040] [Fig. 3](#) eine Draufsicht auf die Kontaktbereiche, die mit Bonddrähten kontaktiert sind;

[0041] [Fig. 4](#) ein Multi-Chip-Bauelement gemäß einer weiteren Ausführungsform der Erfindung; und

[0042] [Fig. 5](#) ein Multi-Chip-Bauelement gemäß einer weiteren Ausführungsform der Erfindung.

[0043] In [Fig. 1](#) ist ein Bauelement **1** mit einem Substrat **2** und einem darauf aufgebrachteten Chip **3** dargestellt. Um das Bauelement vor äußeren Einflüssen möglichst zu schützen, ist der Chip **3** von einem Kapselmateriale **14** umgeben, so dass das Kapselmateriale **14** und das Substrat **2** den Chip **3** vollständig einschließen und ein Gehäuse bilden. Der Chip **3** kann eine beliebige Größe aufweisen und als Chip werden hierunter allgemein Halbleitersubstrate mit darin oder darauf aufgebrachteten integrierten Schaltungen verstanden. Unter Chips **3** wird auch ein Chipverbund angesehen, wie z.B. ein Wafer.

[0044] Das Substrat **2** umfasst Umverdrahtungsleiterbahnen **4**, die erste Kontaktbereiche **5** auf einer ersten Oberfläche des Substrats **2** mit Kontaktelementen **6** auf einer zweiten, der ersten gegenüberliegenden Oberfläche des Substrats **2** in geeigneter Weise elektrisch verbinden. Die Kontaktelemente **6** sind beispielsweise als Lotkugeln ausgebildet, mit denen das Bauelement z.B. auf eine Leiterplatte gelötet werden kann (Ball Grid Array). Der Chip **3** weist eine erste Oberfläche **7** auf, auf der sich elektrisch ansteuerbare Strukturen, wie beispielsweise eine integrierte Schaltung und/oder dgl. befinden, die über ebenfalls auf der ersten Oberfläche **7** angeordnete zweite Kontaktbereiche **8** angesteuert bzw. kontaktiert werden können.

[0045] Der ersten Oberfläche **7** des Chips **3** gegenüberliegend befindet sich eine rückseitige zweite Oberfläche **9**. Der Chip **3** ist mit der zweiten Oberfläche auf der ersten Oberfläche des Substrats **2** aufge-

setzt. Zum Befestigen des Chips **3** auf der ersten Oberfläche des Substrats **2** kann eine Verbindungsstruktur **10**, insbesondere eine Klebeschicht vorgesehen sein, um den Chip **3** auf der ersten Oberfläche des Substrats **2** zu befestigen. Auf diese Weise kann insbesondere ein seitliches Verrutschen des Chips **3** auf der ersten Oberfläche verhindert werden, durch das Bonddrähte u.U. abgesichert werden könnten. Das Verbindungselement **10** wird in Form einer Klebeschicht aufgetragen, wobei insbesondere die Bereiche, in denen sich die ersten Kontaktbereiche **5** befinden, möglichst nicht von der Klebeschicht bedeckt werden, um eine freie Kontaktierbarkeit der ersten Kontaktbereiche **5** zu ermöglichen.

[0046] Der Chip **3** weist eine Durchgangsöffnung **11** zwischen der ersten und zweiten Oberfläche **7**, **9** auf, die über einem der ersten Kontaktbereiche **5** auf der ersten Oberfläche des Substrats **2** angeordnet sind, so dass der erste Kontaktbereich **5** bei positioniertem Chip **3** durch die Durchgangsöffnung **11** zugänglich ist. Einer der zweiten Kontaktbereiche **8** ist über einen Bonddraht **12** mit dem ersten Kontaktbereich **5** verbunden, so dass der zweite Kontaktbereich **8** über ein mit dem ersten Kontaktbereich **5** über die entsprechende Umverdrahtungsleiterbahn **4** in Verbindung stehendes Kontaktelement **6** elektrisch angesteuert werden kann, so dass die integrierte Schaltung auf der ersten Oberfläche **7** des Chips **3** über das entsprechende Kontaktelement **6** kontaktiert werden kann. Unter einem Bonddraht soll hierin ein drahtförmiger Leiterabschnitt verstanden werden, der an zwei Kontaktstellen mit Hilfe eines Bondinggerätes befestigt ist, um diese miteinander zu verbinden.

[0047] Die Durchgangsöffnung **11** in dem Chip **3** kann vorzugsweise durch mindestens eines der Verfahren wie Bohren, Laserbohren, Ätzen und dgl. hergestellt sein, und insbesondere mit einem Verfahren, durch das bereits zuvor aufgebrachtete elektrisch ansteuerbare Strukturen, wie integrierte Schaltungen auf der ersten Oberfläche des Chips **3** nicht in ihrer Funktionsweise beeinträchtigt werden.

[0048] Die Durchgangsöffnung **11** weist üblicherweise einen Querschnitt auf, der es ermöglicht, dass ein Bondinggerät zum Durchführen des Bondens die Durchgangsöffnung **11** anfahren kann und einen Bonddraht durch die Durchgangsöffnung **11** hindurch auf dem ersten Kontaktbereich **5** befestigen kann. Anschließend wird der Bonddraht **12** an dem zweiten Kontaktbereich **8** befestigt, der vorzugsweise in unmittelbarer Nähe zu der entsprechenden Durchgangsöffnung **11** angeordnet ist, vorzugsweise unmittelbar benachbart hierzu.

[0049] Die Durchgangsöffnung **11** kann nach dem Bonden mit Hilfe eines Isolationsmittels gefüllt werden, so dass der Bonddraht **12** gegen ein späteres Verbiegen geschützt wird und keine Kurzschlüsse

zwischen Bonddraht **12** und dem Chipsubstrat auftreten können. Das Isolationsmittel kann vorzugsweise zunächst in flüssiger Form auf die Durchkontaktierung mit Hilfe einer Dispense-Kapillare aufgebracht werden, so dass sich das Isolationsmittel durch einen Kapillareffekt in die Durchgangsöffnungen **11** hineinzieht.

[0050] Die Größen der ersten und zweiten Kontaktbereiches **5**, **8** sind ist vorzugsweise so gewählt, dass das Bondinggerät die jeweiligen Kontaktbereiche in zuverlässiger Weise anfahren und den Bonddraht **12** daran zuverlässig anbringen kann. So ist es beispielsweise möglich, mit heutigen Bondinggeräten Durchgangsöffnungen mit einem Durchmesser von 40 bis 80 µm anzufahren und problemlos durch sie zu bonden, wenn die Dicke des Chips **3** möglichst gering gewählt wird. Die bevorzugte Dicke des Chips **3** beträgt zwischen 60 bis 150 µm, vorzugsweise 70 µm, jedoch ist auch eine geringere oder größere Dicke wählbar, je nach Leistungsfähigkeit des entsprechenden Bondinggerätes, die Bonddrähte durch die Durchgangsöffnungen **11** hindurch auf die dadurch zugänglichen ersten Kontaktbereiche **5** zu platzieren.

[0051] In [Fig. 2](#) ist ein Multi-Chip-Bauelement **20** gemäß einer weitere Ausführungsform der Erfindung dargestellt. Im Weiteren sind Elemente gleicher oder ähnlicher Funktion mit den gleichen Bezugszeichen versehen, wie sie bereits in [Fig. 1](#) verwendet wurden. Das Multi-Chip-Bauelement **20** weist neben dem ersten Chip **3** einen zweiten, dritten und vierten Chip **22**, **23**, **24** auf, die übereinander gestapelt angeordnet sein. Die ersten Oberflächen **7** des zweiten, dritten und vierten Chips **22**, **23**, **24** sind zu der ersten Oberfläche des ersten Chips **3** gleichgerichtet. So ist auf der aktiven Oberfläche **7** des ersten Chips **3** der zweite Chip **22** angeordnet, der ebenfalls Durchkontaktierungen **11** aufweist und auf seiner ersten Oberfläche **7** entsprechende zweite Kontaktbereiche **8** aufweist. Auf der ersten Oberfläche **7** des zweiten Chips **22** ist der dritte Chip **23** angeordnet und auf dessen erster Oberfläche **7** der vierte Chip **24**. Sowohl der dritte Chip **23** als auch der vierte Chip **24** weisen entsprechende Durchgangsöffnungen **11** und entsprechende zweite Kontaktbereiche **8** auf. Der zweite Chip **22** ist so auf dem ersten Chip **3** angeordnet, dass die Durchgangsöffnungen **11** des zweiten Chips **22** auf entsprechende weitere zweite Kontaktbereiche **8** auf der ersten Oberfläche **7** des ersten Chips **3** ausgerichtet sind, die entweder mit den integrierten Schaltungen des ersten Chips **3** und/oder mit den zweiten Kontaktbereichen **8** an die die Bonddrähte **12** angeschlossen sind, elektrisch verbunden sind. Die zweiten Kontaktbereiche **8** des ersten Chips **3** sind in entsprechender Weise mit den zweiten Kontaktbereichen **8** auf der ersten Oberfläche des zweiten Chips **22** mit Hilfe von Bonddrähten **12** durch die Durchgangsöffnungen **11** des zweiten Chips **22** verbunden.

[0052] Um den zweiten Chip **22** auf der aktiven Oberfläche des ersten Chips **3** zu fixieren, ist eine Klebeschicht **10** vorgesehen, die auf der ersten Oberfläche **7** des ersten Chips **3** aufgetragen wird, ohne die zweiten Kontaktbereiche **8** zu bedecken. Anschließend wird der zweite Chip **22** in justierter Weise aufgesetzt, so dass die entsprechenden Durchgangsöffnungen **11** auf die zweiten Kontaktbereiche **8** ausgerichtet sind, die zum Anschließen an den zweiten Chips **22** vorgesehen sind. Anschließend erfolgt das Bonden, wobei die zweiten Kontaktbereiche **8** des ersten Chips **3** mit den entsprechend zugeordneten zweiten Kontaktbereichen **8** des zweiten Chips **22** über Bonddrähte **12** verbunden werden.

[0053] In gleicher Weise wie der zweite Chip **22** werden nun der dritte und der vierte Chip auf die erste Oberfläche **7** des zweiten bzw. des dritten Chips **23**, **24** aufgebracht. Um einen der zweiten Kontaktbereiche **8** des zweiten, dritten oder vierten Chips **22**, **23**, **24** mit einem der ersten Kontaktbereiche **5** auf der ersten Oberfläche des Substrats **2** elektrisch zu verbinden, können die zweiten Kontaktbereiche **8** des zwischen dem jeweiligen Chips und der ersten Oberfläche des Substrats befindlichen Chip als gemeinsame Kontaktbereiche mit vergrößerter Fläche ausgebildet sein. Auf die gemeinsamen Kontaktbereiche werden dann sowohl der Bonddraht **12** durch die Durchgangsöffnung **11** des darunter angeordneten Chips und der Bonddraht durch die Durchgangsöffnung **11** der darüber angeordneten Chips gebondet. Der zweite Kontaktbereich wird dabei vorzugsweise so ausgebildet, dass er den Bereich der Durchgangsöffnung **11** der darunter angeordneten Chips als auch den Bereich der Durchgangsöffnung **11** der darüber angeordneten Chips umgibt, d.h. die Durchgangsöffnung kann sich im Bereich des zweiten Kontaktbereichs befinden. Ansonsten kann zum Bonden ein Kontaktbereich neben der Durchgangsöffnung **11** angeordnet sein. Dies ist beispielhaft in [Fig. 3](#) dargestellt, in der eine Draufsicht auf den zweiten Kontaktbereich dargestellt ist. Man erkennt den Bonddraht **12**, der sich in der Durchgangsöffnung **11** des darunter angeordneten Chips befindet, und der auf einen Abschnitt des gemeinsamen Kontaktbereiches **8** gebondet wird, der sich im Wesentlichen zwischen den Durchgangsöffnungen **11** der zwei betreffenden Chips befindet. Durch die Durchgangsöffnung **11** wird der zweite Kontaktbereich mit einem Bonddraht **12** kontaktiert, der wiederum mit einem der zweiten Kontaktbereiche auf der ersten Oberfläche des darüber liegenden Chips verbunden wird.

[0054] In [Fig. 4](#) ist eine weitere Ausführungsform eines Multi-Chip-Bauelementes **30** dargestellt. Auf dem Substrat **2** ist der erste Chip **3** aufgebracht, der die Durchgangsöffnungen **11** aufweist. Auf der ersten Oberfläche **7** des ersten Chips **3** befinden sich erste Kontaktstellen **31**, mit der eine in dem Chip **3** befindliche integrierte Schaltung angesteuert werden kann.

Auf der ersten Oberfläche **7** des ersten Chips **3** ist ein zweiter Chip **22** mit seiner zweiten Oberfläche **9** aufgebracht. Der zweite Chip **22** weist auf seiner zweiten Oberfläche **9** zweite Kontaktstellen **32** auf, die im Wesentlichen gegenüberliegend zu den ersten Kontaktstellen **31** auf der ersten Oberfläche des ersten Chips **3** angeordnet sind. Der erste und der zweite Chip **3**, **22** sind über Kontaktelemente **33**, die beispielsweise als Lotkugeln ausgebildet sein können und die jeweils zwischen den ersten und zweiten Kontaktstellen **31**, **32** gelötet sind, miteinander verbunden, so dass eine elektrische Verbindung zwischen den integrierten Schaltungen in den beiden Chips **3**, **22** vorgesehen und/oder zumindest eine mechanische Halterung des zweiten Chips **22** auf dem ersten Chip **3** gewährleistet ist.

[0055] Die zweite Oberfläche **9** des zweiten Chips **22** weist weiterhin ein oder mehrere dritte Kontaktelemente **34** auf, die im Wesentlichen den Durchgangsöffnungen **11** in dem ersten Chip **3** gegenüberliegen, so dass diese durch die Durchgangsöffnungen **11** für ein Bondinggerät zugänglich sind. Das Substrat **2** weist einen Durchgangskanal **35** auf, in den die Durchgangsöffnungen **11** des ersten Chips **3** münden.

[0056] Die zweite Oberfläche des Substrats **2** weist weiterhin vierte Kontaktbereiche **36** auf, die über eine Umverdrahtungslage **37** mit den Kontaktelementen **6** in Verbindung stehen. Das Bonden wird nun aus der Richtung der zweiten Oberfläche des Substrats **2** durchgeführt, indem ein Bonddraht **12** jeweils von einem der dritten Kontaktbereich **34** durch die Durchgangsöffnung **11** zu dem zugeordneten vierten Kontaktbereich **36** geführt wird. Mit dieser Ausführungsform ist es möglich, die Anschlussleitungen zur Kontaktierung des zweiten Chips **22** über die Kontaktelemente **6** mit einer möglichst geringen Länge durchzuführen.

[0057] Der zweite Chip **22** ist vorzugsweise als Flip-Chip-Bauelement ausgeführt, bei dem die integrierte Schaltung in der zweiten Oberfläche **9** integriert ist. Dadurch kann unter Anderem vermieden werden, Durchgangsverbindungen in dem zweiten Chip zu schaffen, so dass Chipfläche eingespart werden kann.

[0058] In einer weiteren Ausführungsform in [Fig. 5](#) ist ebenfalls ein Multi-Chip-Bauelement gemäß der Erfindung dargestellt. Bei dieser Ausführungsform befindet sich der erste Chip **3** auf einer ersten Oberfläche eines fünften Chips **41**, auf dessen oberster Oberfläche **42** sich erste Kontaktstellen **34** befinden und der mit seiner zweiten Oberfläche **44** mit Hilfe eines geeigneten Verbindungselementes **10** auf der ersten Oberfläche des Substrats **2** aufgebracht ist. Auf der ersten Oberfläche **42** des fünften Chips **41** befinden sich weiterhin erste Kontaktelemente **5**. Der

erste Chip **3** weist Durchkontaktierungen **11** auf, die so über den ersten Kontaktelementen **5** angeordnet sind, dass die ersten Kontaktelemente durch die Durchgangsöffnungen **11** zugänglich sind. Die zweite Oberfläche **9** des ersten Chips **3** weist weiterhin zweite Kontaktstellen **45** auf, die den ersten Kontaktstellen **43** gegenüberliegen und die mit diesen über Kontaktelemente **46**, die vorzugsweise als Lotkugeln ausgebildet sind, verbunden sind, insbesondere miteinander verlötet sind. Eine integrierte Schaltung ist in dieser Ausführungsform in der zweiten Oberfläche des ersten Chips **3** eingebracht.

[0059] Auf der ersten Oberfläche **7** des ersten Chips **3** befinden sich die zweiten Kontaktelemente **8**, die über einen Bonddraht jeweils mit den ersten Kontaktelementen **5** durch die entsprechende Durchgangsöffnung **11** verbunden sind. Die weiteren Kontaktbereiche **8** sind über eine weitere Umverdrahtungslage **47** mit einem fünften Kontaktbereich **48** verbunden, der über einen weiteren Bonddraht **49** mit einem sechsten Kontaktbereich **50** durch eine Bondverbindung in Verbindung steht. Der sechste Kontaktbereich **50** ist auf der ersten Oberfläche des Substrats **2** angebracht und über die Umverdrahtungsleiterbahnen **4** mit den Kontaktelementen **6** auf der zweiten Oberfläche des Substrats **2** verbunden.

Patentansprüche

1. Verfahren zum Aufbau einer Chip-Anordnung mit folgenden Schritten:

- Bereitstellen eines ersten Chips (**3**) mit einer elektrisch ansteuerbaren Struktur und mit einer ersten aktiven Oberfläche (**7**) und einer rückseitigen, der ersten Oberfläche (**7**) gegenüberliegenden zweiten Oberfläche (**9**);
- Einbringen einer oder mehrerer Durchgangsöffnungen (**11**) durch den ersten Chip (**3**); und
- Vorsehen eines oder mehrerer Bonddrähte (**12**) durch die Durchgangsöffnung (**11**) in dem ersten Chip (**3**), wobei ein Kontaktbereich (**8**) auf der ersten Oberfläche zum Kontaktieren der elektrisch ansteuerbaren Struktur im Bereich der Durchgangsöffnung (**11**) vorgesehen wird, wobei der Bonddraht mit dem Kontaktbereich (**11**) auf dem ersten Chip verbunden wird, wobei der erste Chip mit seiner zweiten Oberfläche auf einer Oberfläche eines zweiten Chips angeordnet wird, auf der sich ein weiterer Kontaktbereich befindet, wobei der weitere Kontaktbereich (**5**) über die Durchgangsöffnung (**11**) des ersten Chips zugänglich ist; wobei der Bonddraht (**12**) mit dem weiteren Kontaktbereich (**5**) durch die Durchgangsöffnung (**11**) in dem ersten Chip (**3**) verbunden wird.

2. Verfahren nach Anspruch 1, wobei die Durchgangsöffnung (**11**) durch mindestens einen der Pro-

zesse Bohren, Pulverstrahlabtrag, Laserbohren, chemisches Nass- oder Trockenätzen, photounterstütztes elektrochemisches Ätzen eingebracht wird.

3. Verfahren nach einem der Ansprüche 1 und 2, wobei nach dem Vorsehen des Bonddrahtes (12) zumindest in die Durchgangsöffnung ein Isolationsmittel eingebracht wird.

4. Verfahren nach einen der Ansprüche 1 bis 3, wobei die Durchgangsöffnung innerhalb des Kontaktbereichs angeordnet wird.

5. Verfahren nach einem der Ansprüche 1 bis 3, wobei die Durchgangsöffnung ganz oder teilweise außerhalb des Kontaktbereichs angeordnet wird.

6. Verfahren nach Anspruch 7, wobei zwischen dem ersten Chip und der Oberfläche des zweiten Chips ein Verbindungselement (10), insbesondere eine Klebeschicht, angeordnet wird.

7. Verfahren nach einem der Ansprüche 1 bis 6, wobei der zweite Chip mit einer elektrisch ansteuerbaren Struktur und mit einer ersten Oberfläche (7) und einer zweiten, der ersten Oberfläche gegenüberliegenden Oberfläche (9) bereitgestellt wird, wobei in den zweiten Chip eine Durchgangsöffnung (11) eingebracht wird; wobei der weitere Kontaktbereich (5) auf der ersten Oberfläche des zweiten Chips zum Kontaktieren der elektrisch ansteuerbaren Struktur im Bereich der Durchgangsöffnung (11) des zweiten Chips vorgesehen wird; wobei der erste Chip auf der ersten Oberfläche des zweiten Chips angeordnet wird, so dass die Durchgangsöffnung des ersten Chips über dem weiteren Kontaktbereich (8) des zweiten Chips angeordnet ist; wobei ein Bonddraht (12), der mit dem weiteren Kontaktbereich verbunden ist, durch die Durchgangsöffnung (11) in dem zweiten Chip vorgesehen wird.

8. Verfahren nach einem der Ansprüche 1 bis 7, wobei eine Kontaktstruktur auf der zweiten Oberfläche des ersten Chips mit Hilfe eines weiteren Kontaktelementes mit einer weiteren Kontaktstruktur auf der Oberfläche verbunden wird, um die elektrisch ansteuerbare Struktur anzusteuern.

9. Verfahren nach einem der Ansprüche 1 bis 8, wobei ein dritter Chip vorgesehen wird, der mit seiner zweiten Oberfläche auf der ersten Oberfläche (7) des ersten Chips (3) aufgebracht wird, wobei auf der zweiten Oberfläche (9) des dritten Chips ein dritter Kontaktbereich vorgesehen wird, der durch die Durchgangsöffnung (11) des ersten Chips (3) zugänglich ist, wobei der Bonddraht (12) durch den ersten Chip (3) mit dem dritten Kontaktbereich verbunden wird.

10. Verfahren nach Anspruch 9, wobei zwischen der ersten Oberfläche (7) des ersten Chips (3) und der zweiten Oberfläche (9) des dritten Chips ein weiteres Kontaktelement vorgesehen wird, über das die elektrisch ansteuerbaren Strukturen des ersten und des dritten Chips miteinander verbunden werden.

11. Multichip-Bauelement mit einem ersten Chip (3) und einem zweiten Chip (22), wobei der erste und der zweite Chip (3, 22) eine elektrisch ansteuerbaren Struktur jeweils eine erste Oberfläche (7) und eine zweite rückseitige, der ersten Oberfläche gegenüberliegende Oberfläche (9) aufweisen, wobei der zweite Chip (22) auf der ersten Oberfläche des (7) ersten Chips (3) angeordnet ist, wobei mindestens eine Durchgangsöffnung (11) zumindest in einem des ersten und zweiten Chips (22) vorgesehen ist; wobei mindestens ein Bonddraht in der mindestens einen Durchgangsöffnung vorgesehen ist, wobei die Durchgangsöffnung in dem zweiten Chip vorgesehen ist, wobei ein Kontaktbereich (8) jeweils auf der ersten Oberfläche des ersten und des zweiten Chips (3, 22) zum Kontaktieren der elektrisch ansteuerbaren Struktur vorgesehen ist; wobei ein Bonddraht (12) den Kontaktbereich des ersten Chips (3) und den Kontaktbereich des zweiten Chips (22) durch die Durchgangsöffnung (11) miteinander verbindet.

12. Multichip-Bauelement nach Anspruch 11, wobei eine Durchgangsöffnung (11) in dem ersten Chip (3) vorgesehen ist, durch die ein weiterer Bonddraht (12) geführt ist, der mit dem Kontaktbereich (8) des ersten Chips (3) verbunden ist.

13. Multichip-Bauelement nach Anspruch 12, wobei die Durchgangsöffnung in dem ersten Chip (3) vorgesehen ist, wobei ein dritter Kontaktbereich auf der zweiten Oberfläche des zweiten Chips (22) angeordnet ist, der durch die Durchgangsöffnung (11) zugänglich ist, wobei der Bonddraht (12) mit dem dritten Kontaktbereich verbunden ist.

14. Multichip-Bauelement nach einem der Ansprüche 11 bis 13, wobei zwischen der ersten Oberfläche (7) des ersten Chips (3) und der zweiten Oberfläche (9) des zweiten Chips (22) ein Kontaktelement vorgesehen ist, um eine elektrische Kontaktierung der jeweiligen elektrisch ansteuerbaren Strukturen und/oder eine mechanische Fixierung zu gewährleisten.

15. Multichip-Bauelement nach einem der Ansprüche 11 bis 14, wobei die übereinander angeordneten ersten und zweiten Chips (3, 22) auf einer ersten Oberfläche eines Trägersubstrats (2) angeordnet sind, auf der ein zweiter Kontaktbereich (5) angeordnet ist, der mit dem Bonddraht (12) durch die Durch-

gangsöffnung (11) des ersten Chips (3) verbunden ist, wobei auf der zweiten, der ersten gegenüberliegenden Oberfläche des Trägersubstrates (2) zur Kontaktierung der Chips (3, 22, 23, 24) ein weiteres Kontaktelement (6) vorgesehen ist, das mit dem weiteren Kontaktbereich (5) auf der ersten Oberfläche verbunden ist.

Es folgen 5 Blatt Zeichnungen

Anhängende Zeichnungen

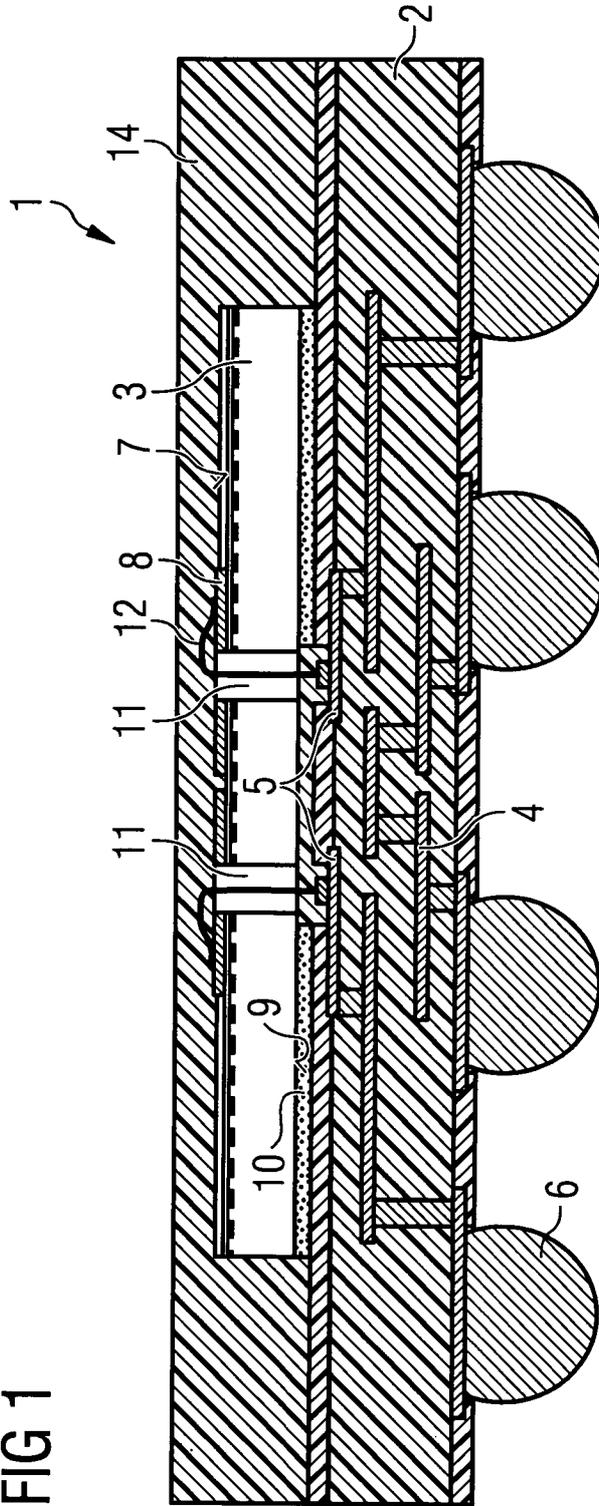


FIG 1

FIG 2

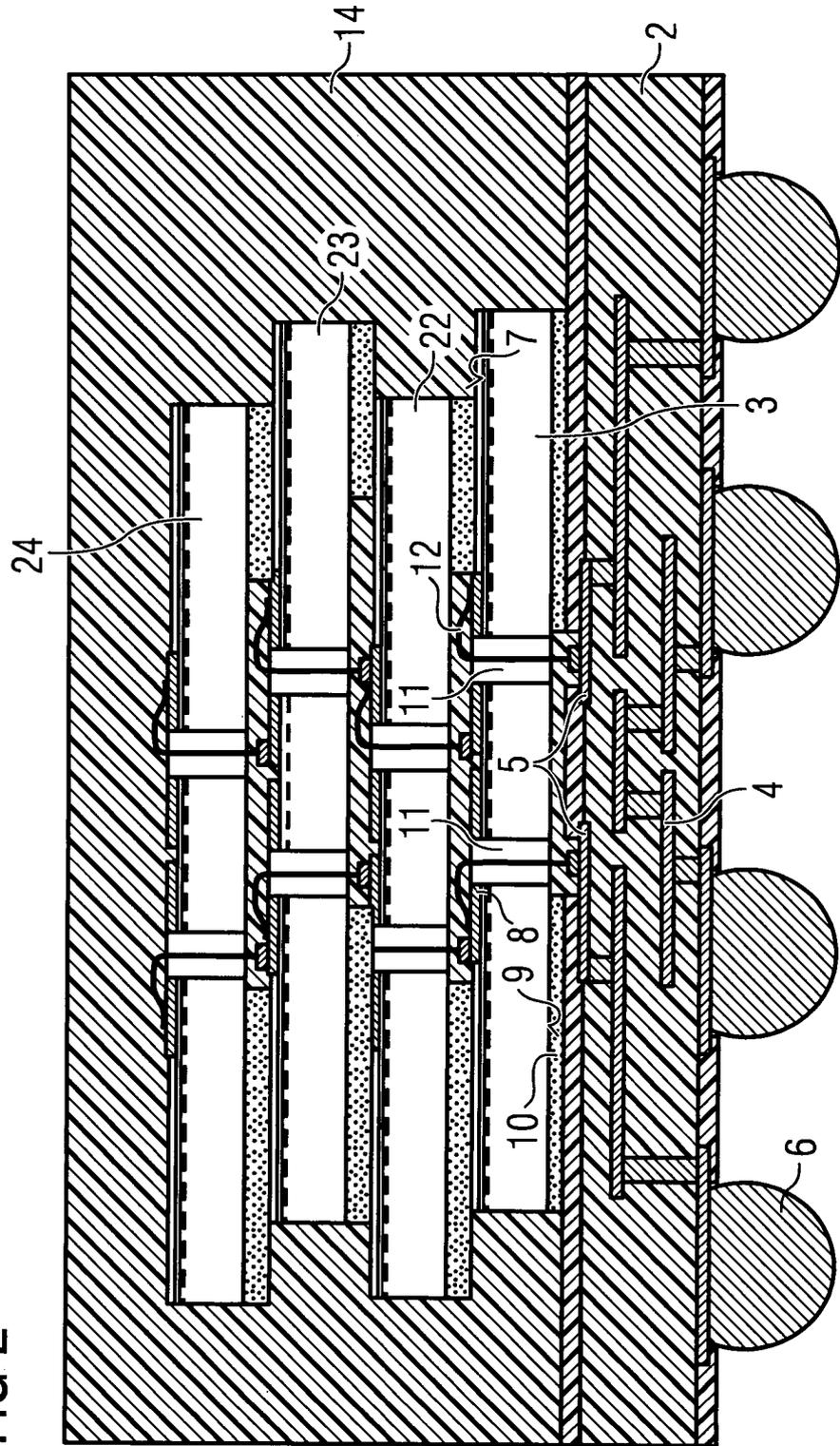
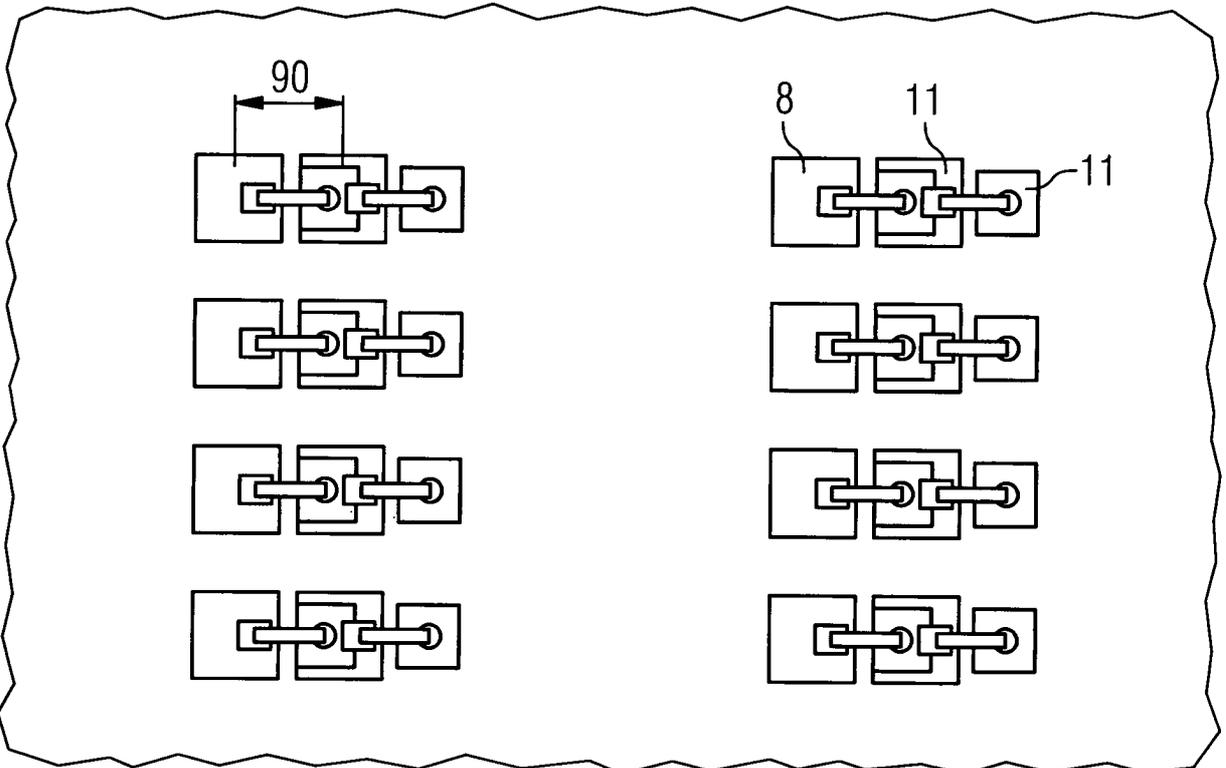
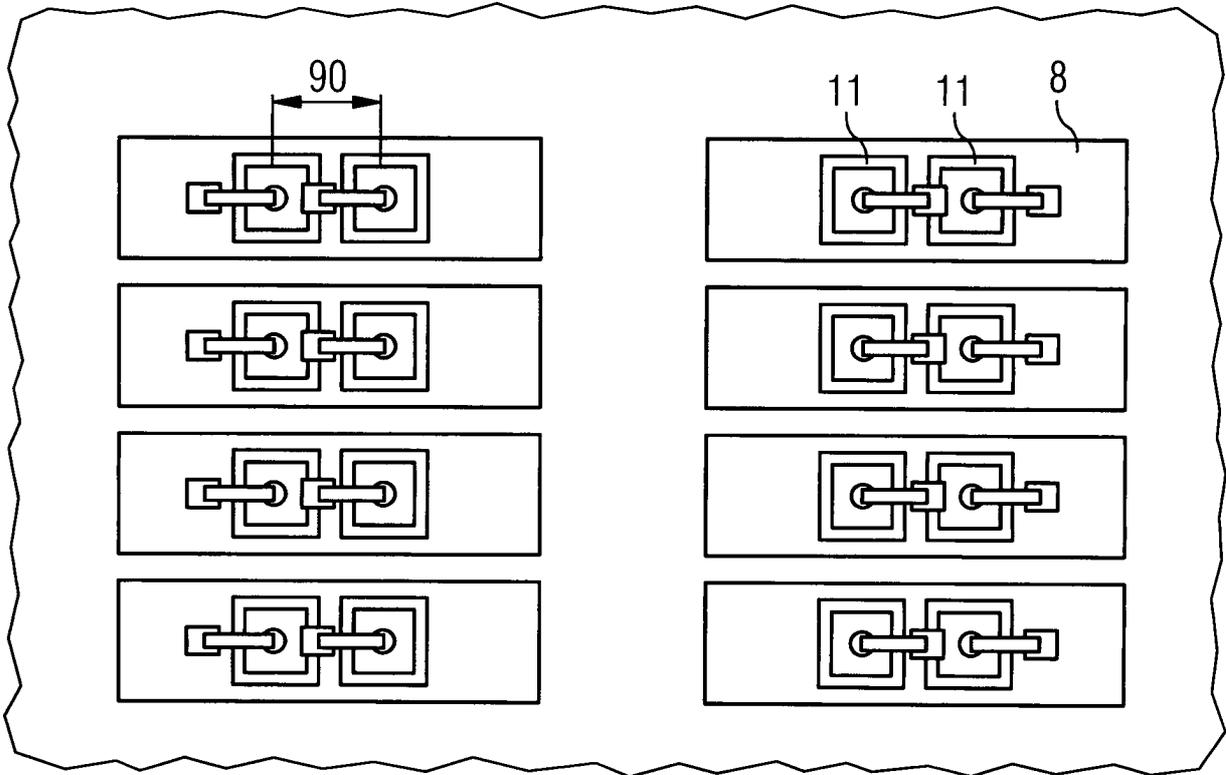


FIG 3



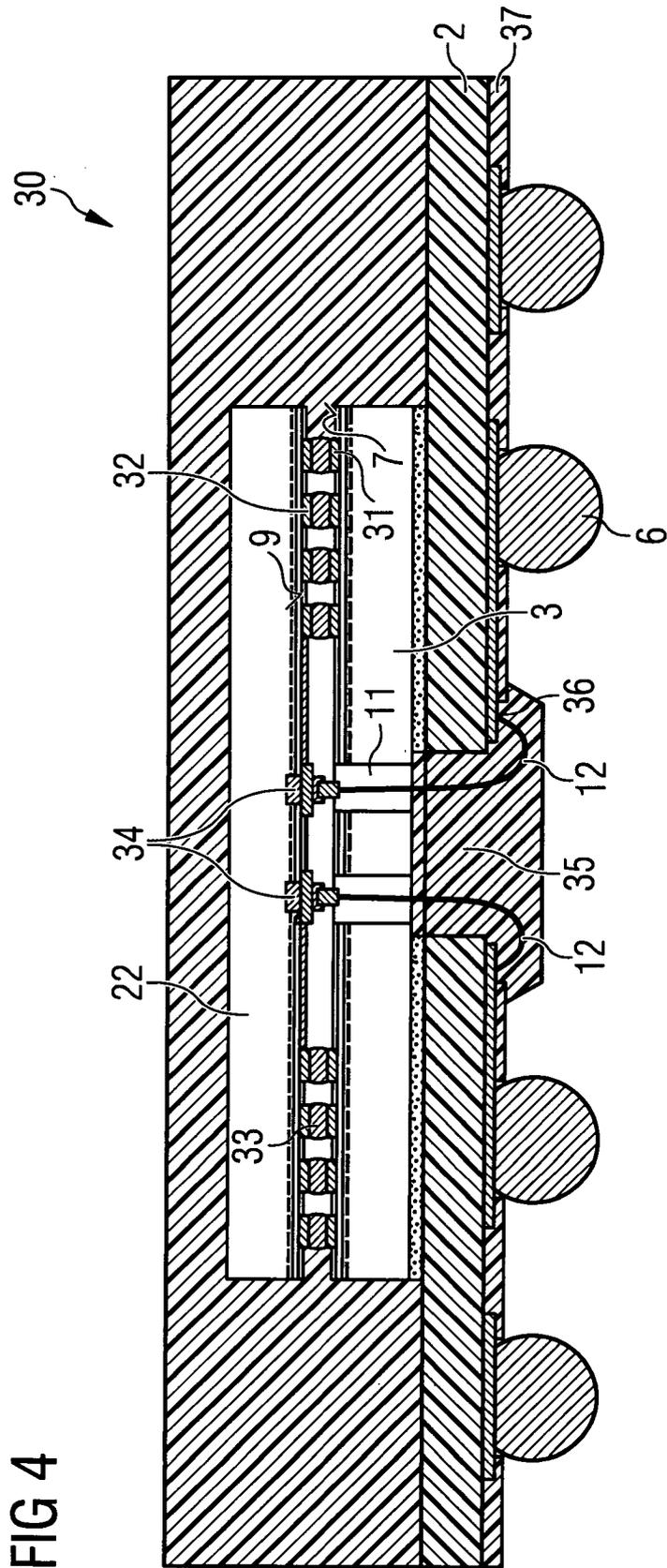


FIG 4

FIG 5

