

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】令和 1 年 6 月 20 日 (2019.6.20)

【公表番号】特表 2018-517987 (P2018-517987A)
 【公表日】平成 30 年 7 月 5 日 (2018.7.5)
 【年通号数】公開・登録公報 2018-025
 【出願番号】特願 2017-564614 (P2017-564614)
 【国際特許分類】

G 0 6 F 13/38 (2006.01)

G 0 6 F 13/36 (2006.01)

【 F I 】

G 0 6 F 13/38 3 5 0

G 0 6 F 13/38 3 4 0 D

G 0 6 F 13/36 5 2 0 B

【手続補正書】
 【提出日】令和 1 年 5 月 20 日 (2019.5.20)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

シリアルバスに結合されるデバイスの能力を検出するための方法であって、
 集積回路間 (I2C) プロトコルに従って前記シリアルバス上で送信すべきコマンドを生成するステップであって、前記コマンドが第 1 のスレーブデバイスに対応するアドレスを含む、ステップと、
 テスト信号を取得するために前記コマンドをパルスのシーケンスとマージするステップであって、前記パルスのシーケンスにおける各パルスが、50 ナノ秒未満の持続時間を有する、ステップと、
前記シリアルバス上で前記テスト信号を送信するステップと、
 前記第 1 のスレーブデバイスが前記コマンドに正しく応答するかどうかに基づいて前記第 1 のスレーブデバイスにおけるスパイクフィルタの有効性を判定するステップと
 を含み、
 前記スパイクフィルタは、50 ナノ秒未満の持続時間を有するパルスを抑制することが期待される、方法。

【請求項 2】

前記コマンドに応答して前記第 1 のスレーブデバイスから肯定応答を受信するステップであって、前記肯定応答が、前記第 1 のスレーブデバイスにおける前記スパイクフィルタが有効に動作していることを示す、ステップをさらに含む、請求項 1 に記載の方法。

【請求項 3】

前記スパイクフィルタの前記有効性を判定するステップは、
 第 1 の値を前記第 1 のスレーブデバイスのレジスタに書き込ませるステップと、
 前記第 1 のスレーブデバイスにおける前記レジスタから第 2 の値を読み取るステップと、
 前記第 1 の値が前記第 2 の値に等しいときに前記スパイクフィルタが有効であると判定するステップと
 を含む、請求項 1 に記載の方法。

【請求項 4】

前記コマンドを前記パルスのシーケンスなしで1つまたは複数のクロック周波数で送信することによって前記第1のスレーブデバイスが存在するかどうかを判定するステップであって、前記第1のスレーブデバイスが、前記第1のスレーブデバイスが前記シリアルバス上に存在し、かつ前記1つまたは複数のクロック周波数のうちの少なくとも1つを使用して通信するように適合されているときに、前記コマンドに肯定応答するように構成される、ステップをさらに含む、請求項1に記載の方法。

【請求項5】

前記テスト信号は、前記1つまたは複数のクロック周波数のうちの最低周波数に相当するクロック周波数で送信される、請求項4に記載の方法。

【請求項6】

前記コマンドを前記パルスのシーケンスとマージするステップは、
前記シリアルバス上で送信されるクロック信号がロー状態であるときに前記パルスのシーケンスを複数の間隔の各々にマージするステップを含む、請求項1に記載の方法。

【請求項7】

前記コマンドを前記パルスのシーケンスとマージするステップは、
前記シリアルバス上で送信されるクロック信号がハイ状態であるときに前記パルスのシーケンスを複数の間隔の各々にマージするステップを含む、請求項1に記載の方法。

【請求項8】

各パルスは、前記各パルスがハイ状態である40ナノ秒の期間を含む、請求項1に記載の方法。

【請求項9】

前記パルスのシーケンスは、前記シリアルバスのシリアルクロックライン(SCL)上で送信される、請求項1に記載の方法。

【請求項10】

前記パルスのシーケンスは、前記シリアルバスのシリアルデータライン(SDA)上で送信される、請求項1に記載の方法。

【請求項11】

シリアルバスに結合される装置であって、
集積回路間(I2C)プロトコルに従って前記シリアルバス上で送信すべきコマンドを生成するための手段であって、前記コマンドが第1のスレーブデバイスに対応するアドレスを含む、手段と、
テスト信号を取得するために前記コマンドをパルスのシーケンスとマージするための手段であって、前記パルスのシーケンスにおける各パルスが、50ナノ秒未満の持続時間を有する、手段と、
前記シリアルバス上で前記テスト信号を送信するための手段と、
前記第1のスレーブデバイスが前記コマンドに正しく応答するかどうかに基づいて前記第1のスレーブデバイスにおけるスパイクフィルタの有効性を判定するための手段と

を備え、

前記スパイクフィルタは、50ナノ秒未満の持続時間を有するパルスを抑制することが期待される、装置。

【請求項12】

前記コマンドを前記パルスのシーケンスなしで1つまたは複数のクロック周波数で送信することによって前記第1のスレーブデバイスが存在するかどうかを判定するための手段であって、前記第1のスレーブデバイスが、前記第1のスレーブデバイスが前記シリアルバス上に存在するとき、および前記第1のスレーブデバイスが前記1つまたは複数のクロック周波数のうちの少なくとも1つを使用して通信するように適合されているときに、前記コマンドに肯定応答するように構成される、請求項11に記載の装置。

【請求項13】

前記パルスのシーケンスは、前記シリアルバスのシリアルクロックライン(SCL)上で送信される、請求項11に記載の装置。

【請求項 14】

前記パルスのシーケンスは、前記シリアルバスのシリアルデータライン (SDA) 上で送信される、請求項11に記載の装置。

【請求項 15】

プロセッサによって実行されたとき、請求項1～10のいずれか一項に記載の方法を前記プロセッサに実施させるコードを備える、プロセッサ可読記憶媒体。