

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
H01L 21/02

(11) 공개번호 특2002 - 0005986
(43) 공개일자 2002년01월18일

(21) 출원번호 10 - 2001 - 0041066
(22) 출원일자 2001년07월10일

(30) 우선권주장 JP - P - 2000 - 0020 2000년07월10일 일본(JP)
8355

(71) 출원인 가부시끼가이샤 도시바
니시무로 타이쵸
일본국 도쿄도 미나토구 시바우라 1쵸메 1방 1고

(72) 발명자 가따따도미오
일본가나가와쥬요코하마시이소고꾸신스기따쵸8반지가부시끼가이샤도시바요코하마지교쇼
내
와다준이찌
일본가나가와쥬요코하마시이소고꾸신스기따쵸8반지가부시끼가이샤도시바요코하마지교쇼
내

(74) 대리인 안국찬
주성민

심사청구 : 있음

(54) 핫 플레이트 및 반도체 장치의 제조 방법

요약

반도체 장치의 제조 방법에 있어서, 반도체 제조 장치에 탑재된 정전 전극 척 핫 플레이트(10)에 웨이퍼(3)를 척할 때 웨이퍼 중앙부로부터 외주를 향하여 척력이 차례로 걸리도록 한다. 그 때문에 정전 척 전극(2)을 중앙부(4)로부터 외주 방향으로 적어도 2개로 분할하여 중앙의 내주부(4)에서 외주부(5)를 향하여 차례로 척 전력을 인가한다. 우선 웨이퍼 중앙으로부터 척력이 걸려 승온하고, 이 때 웨이퍼 외주부는, 척력이 약하므로 웨이퍼의 열팽창이 순조롭게 발생하며, 응력이 낮은 상태로 유지되어, 웨이퍼의 파손을 방지할 수 있다. 또, 웨이퍼의 이면 상태를 사전에 검지하여 미리 결정된 승압, 제진 매개 변수를 선택할 수 있다.

대표도
도 1

색인어

정전 척 전극, 웨이퍼, 중앙부, 핫 플레이트

명세서

도면의 간단한 설명

도1은 제1 실시예의 웨이퍼가 탑재된 정전 척형 핫 플레이트의 단면도 및 핫 플레이트의 표면에 형성된 정전 척 전극을 도시한 핫 플레이트의 평면도.

도2는 제1 실시예의 웨이퍼가 척 전압을 인가받고 나서 척될 때까지의 시간적 변화를 도시한 특성도 및 웨이퍼가 척될 때까지의 웨이퍼 온도의 시간적 변화를 도시한 특성도.

도3은 제1 실시예의 웨이퍼가 척 전압을 인가받고 나서 척될 때까지의 시간적 변화를 도시한 특성도.

도4는 제1 실시예의 웨이퍼가 척 전압을 인가받고 나서 척될 때까지의 시간적 변화를 도시한 특성도 및 웨이퍼가 척될 때까지의 웨이퍼 온도의 시간적 변화를 도시한 특성도.

도5는 제1 실시예의 핫 플레이트의 표면에 형성된 정전 척 전극의 다른 예를 도시한 핫 플레이트의 평면도.

도6은 제1 실시예의 핫 플레이트의 표면에 형성된 정전 척 전극의 또 다른 예를 도시한 핫 플레이트의 평면도.

도7은 제1 실시예의 핫 플레이트의 표면에 형성된 정전 척 전극의 또 다른 예를 도시한 핫 플레이트의 평면도.

도8은 제2 실시예의 정전 척형 핫 플레이트의 단면도.

도9는 제2 실시예의 정전 척형 핫 플레이트의 다른 예의 단면도.

도10은 제2 실시예의 정전 척형 핫 플레이트의 또 다른 예의 단면도.

도11은 제2 실시예의 정전 척형 핫 플레이트의 또 다른 예의 단면도.

도12는 제3 실시예의 핫 플레이트가 배치된 반도체 제조 장치(스퍼터 장치)의 개략 단면도.

도13은 본 발명의 척 해제시에 있어서의 척 해제 전압의 시간적 변화를 도시한 특성도.

도14는 본 발명의 핫 플레이트를 장착한 CVD 장치의 개략 단면도.

도15는 본 발명의 핫 플레이트를 장착한 RIE형 에칭 장치의 개략 단면도.

도16은 종래의 척시의 정전 척 핫 플레이트의 단면도.

도17은 종래의 척 해제시의 정전 척 핫 플레이트의 단면도.

< 도면의 주요 부분에 대한 부호의 설명 >

1, 21 : 히터 전극(발열 전극)

2 : 정전 척 전극

- 3, 23 : 웨이퍼
- 4 : 내주 전극부
- 5 : 외주 전극부
- 10, 20 : 플레이트 본체
- 24 : 리프터 핀
- 30 : 스퍼터실
- 31 : 타겟
- 32 : 캐소드
- 34 : 핫 플레이트
- 35 : 모니터 프로우브
- 36 : 컨트롤러
- 41, 51 : 제1 전극
- 42, 52 : 제2 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 제조 장치에 관한 것으로, 특히 정전 척에 의해 보유 지지된 반도체 기판을 가열하는 핫 플레이트 및 이 핫 플레이트를 이용한 반도체 장치의 제조 방법에 관한 것이다.

종래부터 반도체 장치를 제조하는 프로세스는 실리콘 등의 반도체 기판 상에 절연막이나 도전막을 스퍼터링이나 CVD (Chemical Vapour Deposition) 등에 의해 형성하고, 또 그들 성막을 에칭하여 패터닝하는 공정을 반복해서 반도체 회로를 형성한다. 막의 퇴적이나 에칭은 화학 반응을 이용하고 있고, 그 속도는 온도에 따라 영향을 받는다. 또, 퇴적한 막의 막질도 온도에 따라 변화한다. 따라서, 안정되고 재현성 좋게 처리하려면 처리중의 반도체 기판의 온도를 제어하는 것이 중요하다.

종래, 반도체 기판의 가열에는 반도체 기판의 표면 또는 이면으로부터 적외선 램프를 조사하는 형태가 많이 이용되고 있지만, 적외선 램프를 이용한 경우 반도체 기판 상의 막 종류에 따라 적외선의 흡수 효율이 다르기 때문에 정확한 온도 제어를 행하지 못하거나, 또는 냉각을 행할 수 없으므로 처리중에 온도가 상승해 버리는 등의 문제가 있었다.

그래서, 최근에는 저항 가열 히터를 내장한 핫 플레이트를 냉각 기구를 가진 스테이지에 고정하고, 이 핫 플레이트 상에 반도체 기판을 적재하여 열전도에 의해 반도체 기판을 가열하거나, 냉각하는 방식이 많이 이용되게 되었다. 이 경우, 핫

플레이트와 반도체 기판의 밀착에는 이면 배기를 이용하여 반도체 기판을 고정하는 방법, 정전 흡착력을 이용하여 반도체 기판을 전기적으로 고정하는 방법 또는 클램프 등을 이용하여 기계적 압박 등에 의한 고정하는 방법이 있다. 이 중에서, 이면 배기는 진공속에서는 이용할 수 없다. 또한, 기계적 압박을 이용하는 경우는 기계적 압박부를 반도체 기판에 기계적으로 접촉시켜 힘을 가하므로, 마찰이 일어나는 일 등에 의해 먼지의 발생원이 된다는 문제가 있다.

그로 인해, 최근에는 정전 흡착력을 이용한 정전 척 핫 플레이트 상에 반도체 기판을 흡착시켜 가열, 냉각을 행하고 있다.

그러나, 종래의 정전 척 핫 플레이트를 이용하여 실온의 반도체 기판을 고온의 핫 플레이트에 착한 경우, 자주 반도체 기판이 균열되고 반송 어긋남이 일어나는 등의 문제가 발생하고 있었다. 도16 및 도17은 각각 종래의 정전 척 핫 플레이트의 단면도이고, 도16이 착시의 상태, 그리고 도17이 척 해제시의 상태를 도시하고 있다. 정전 척 핫 플레이트는 플레이트 본체(100)를 갖고, 플레이트 본체(100)는 예를 들어 알루미늄을 재료로 하고 있다. 텅스텐선 등으로 이루어지는 히터 전극(발열 전극)(101)은 플레이트 본체의 두께 방향의 대략 중앙 영역에 배치되고, 정전 척 전극(102)은 웨이퍼(103)가 적재되는 표면에 가까운 영역에 배치되어 있다.

실온의 반도체 기판(103)을 고온의 핫 플레이트에 적재하고 착한 경우, 반도체 기판(103)은 온도 상승에 수반하여 열팽창을 일으키려고 하지만, 정전 척력에 의해 반도체 기판(103)은 플레이트 본체(100)에 전체면이 고착되어 있으므로, 도10에 도시한 바와 같이 충분하게 팽창하지 못하며, 압축 응력에 의해 결국은 웨이퍼가 균열되어 버린다. 특히, 핫 플레이트 온도가 높으면 열팽창도 커지므로 균열되기 쉽다. 이와 같이, 종래의 정전 척 핫 플레이트를 이용하여 실온의 반도체 기판을 고온의 핫 플레이트에 착한 경우, 압축 응력에 의한 웨이퍼의 파손이 발생한다. 또한, 마찰에 의한 먼지 발생, 웨이퍼 어긋남에 의한 반송 에러 등의 문제도 있다. 그리고, 반도체 기판의 이면에 형성된 막의 종류에 따라 정전 척력이 변화하므로, 이면막의 종류에 따라 균열 발생의 빈도가 다르다. 그리고, 척 해제시에도 막의 종류에 따라 제전의 용이 정도가 다르므로, 도17에 도시한 바와 같이 척력이 잔재하고 있어도 반송력이 계속되며, 그로 인해 반송 어긋남(돌출)을 일으킨다.

이들 대책으로서는 척 전압을 가하기 전에 반도체 기판을 핫 플레이트 상에서 보유 지지하여, 반도체 기판을 어느 정도까지 승온시켜 열팽창시킨 후 착하는 방법이나, 또는 척 해제 시간을 길게 설정하는 방법이 채택되고 있다. 그러나, 이들 방법에서는 생산 수율이 대폭 저하된다는 문제가 있다. 또, AI 리플로우 프로세스와 같이 반도체 기판의 승온 도중에서 성막을 개시해야 하는 경우에는 AI의 매립성이 열화하여 생산 수율이 저하된다.

발명이 이루고자 하는 기술적 과제

본 발명은 이러한 사정에 의해 이루어진 것이며, 반도체 제조 장치에 탑재된 정전 척 핫 플레이트에 반도체 기판을 착할 때의 반도체 기판의 파손을 방지한 반도체 장치를 제조하기 위한 핫 플레이트를 제공하고, 척력이나 제전 시간 등을 자동적으로 조정하여 웨이퍼의 파손이나 반송 어긋남을 방지한 반도체 장치의 제조 방법을 제공한다.

발명의 구성 및 작용

본 발명은, (1) 에칭 장치, CVD 장치, 스퍼터링 장치 등의 반도체 제조 장치에 탑재된 정전 척 핫 플레이트에 반도체 기판을 착할 때 반도체 기판 중앙부로부터 외주를 향해서 척력이 차례로 가해지도록 하는 것을 특징으로 하고 있다. 그로 인해서 정전 척 전극을 중앙부로부터 외주 방향을 적어도 2개로 분할하고, 중앙의 내주부로부터 외주부를 향해서 차례로 척 전력을 인가한다. 또는, 핫 플레이트의 플레이트 본체의 웨이퍼(반도체 기판)가 접촉하는 표면을 중심이 돌출한 볼록 형상의 면으로 하고, 척 전의 웨이퍼와 플레이트 본체 표면 사이의 거리를 플레이트 본체의 중심 부분으로부터 외주 방향을 향해서 길게 하며, 그에 의해 중앙부로부터 외주부를 향해서 척력이 가해지도록 한다. 또한, (2) 이 핫 플레

이트를 이용하여 웨이퍼 이면 상태를 모니터링하여 막의 종류, 막의 두께를 검지하여 척 전압을 조정하는 것을 특징으로 하고 있다.

본 발명에 따라, 웨이퍼 중앙으로부터 척력이 가해져서 승온한다. 이 때, 웨이퍼 외주부는 척력이 약하므로, 웨이퍼의 열팽창이 순조롭게 발생하고, 응력이 낮은 상태로 유지되어 웨이퍼의 파손을 방지할 수 있다. 또한, 웨이퍼의 이면 상태를 사전에 감지하여 미리 결정된 승압, 제전 매개 매개 변수를 선택하고, 척력, 제전 시간이 자동적으로 조정되어 웨이퍼의 파손이나 반송 어긋남을 방지한다.

즉, 본 발명의 핫 플레이트는,

청구항 1의 기재에 따르면, 반도체 기판을 적재하는 볼록 형상 면을 가진 플레이트 본체와,

상기 플레이트 본체 내에 형성된 발열 전극과,

상기 플레이트 본체 내에 형성된 정전 척 전극을 구비하고,

반도체 기판이 상기 플레이트 본체의 볼록 형상 면에 적재된 때, 반도체 기판과 볼록 형상 면 사이의 거리가 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 커지는 것을 특징으로 한다.

청구항 2의 기재에 따르면, 청구항 1에 있어서, 상기 정전 척 전극은 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성되어 있는 것을 특징으로 한다.

청구항 3의 기재에 따르면, 청구항 2에 있어서, 상기 발열 전극은 전극 플레이트 본체 내에 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 동일 높이에 형성되는 것을 특징으로 한다.

청구항 4의 기재에 따르면, 청구항 2에 있어서, 상기 발열 전극은 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성되어 있는 것을 특징으로 한다.

청구항 5의 기재에 따르면, 반도체 기판을 적재하는 평탄면을 가진 플레이트 본체와,

상기 플레이트 본체 내에 형성된 발열 전극과,

상기 플레이트 본체 내에 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성된 정전 척 전극을 구비하고,

반도체 기판이 상기 플레이트 본체의 평탄면에 적재된 때, 반도체 기판과 정전 척 전극 사이의 거리가 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 커지는 것을 특징으로 한다.

청구항 6의 기재에 따르면, 청구항 5에 있어서, 상기 발열 전극은 전극 플레이트 본체 내에 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 동일 높이에 형성되는 것을 특징으로 한다.

청구항 7의 기재에 따르면, 청구항 5에 있어서, 상기 발열 전극은 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성되어 있는 것을 특징으로 한다.

청구항 8의 기재에 따르면, 플레이트 본체와, 상기 플레이트 본체에 형성된 발열 전극과, 상기 플레이트 본체에 형성되어, 중심으로부터 외주 방향에 복수의 전극 척 전극 부분에 분할된 정전 척 전극을 구비한 핫 플레이트 상에 반도체 기판을 적재하는 공정과,

상기 발열 전극에 전압을 인가함으로써 상기 플레이트 본체에 탑재된 반도체 기판을 소정의 온도까지 가열하는 공정과,

상기 복수의 정전 척 전극 부분에, 상기 핫 플레이트 본체의 상기 중심 부분의 정전 척 전극 부분으로부터 외주 방향의 전극 척 전극 부분으로 향하여 차례로 척 전압을 인가하고, 상기 핫 플레이트 본체의 상기 중심 부분으로부터 외주 방향을 향하여 척력을 발생시켜, 이 척력에 의해 상기 반도체 기판을 상기 핫 플레이트에 유지시키는 공정과,

상기 반도체 기판을 상기 핫 플레이트 본체 상에 유지한 상태로 상기 반도체 기판을 처리하는 공정을 구비한 것을 특징으로 한다.

청구항 9의 기재에 따르면, 청구항 8에 있어서, 상기 중심 부분의 정전 척 전극 부분에 인가하는 상기 척 전압과 외주 방향의 정전 척 전극 부분에 인가하는 상기 척 전압을 같은 전압으로 하는 것을 특징으로 한다.

청구항 10의 기재에 따르면, 청구항 8에 있어서, 상기 중심 부분의 정전 척 전극 부분에 인가하는 상기 척 전압과 외주 방향의 정전 척 전극 부분에 인가하는 상기 척 전압을 다른 전압으로 하는 것을 특징으로 한다.

청구항 11의 기재에 따르면, 청구항 8에 있어서, 상기 정전 척 전극 부분의 적어도 하나에 인가하는 상기 척 전압으로서 소정치의 전압을 인가하는 것을 특징으로 한다.

청구항 12의 기재에 따르면, 청구항 8에 있어서, 상기 정전 척 전극 부분의 적어도 하나에 인가하는 상기 척 전압을 변화시키면서 인가하고 소정치까지 상승시키는 것을 특징으로 한다.

청구항 13의 기재에 따르면, 청구항 8에 있어서, 상기 반도체 기판을 상기 핫 플레이트 본체에 적재하기 전 또는 적재한 후에 이 반도체 기판의 이면 상태를 검지하는 공정과, 검지 정보에 의거하여, 상기 척 전압 및 척 시간의 적어도 하나를 제어하는 공정을 더 구비하는 것을 특징으로 한다.

청구항 14의 기재에 따르면, 청구항 8에 있어서, 상기 반도체 기판을 처리하는 공정 후에, 상기 척 전압은 역극성의 척 해제 전압을 상기 복수의 정전 척 해제 전극 부분에 인가하여 척 해제력을 발생시켜, 이 척력에 의해 상기 반도체 기판을 상기 핫 플레이트로부터 분리하는 공정을 더 구비하는 것을 특징으로 한다.

청구항 15의 기재에 따르면, 청구항 13에 있어서, 상기 반도체 기판을 상기 핫 플레이트 본체에 적재하기 전 또는 적재한 후에 이 반도체 기판의 이면 상태를 검지하는 공정과, 검지 정보에 의거하여, 상기 척 해제 전압 및 척 해제 시간의 적어도 하나를 제어하는 공정을 더 구비하는 것을 특징으로 한다.

청구항 16의 기재에 따르면, 청구항 8에 있어서, 상기 복수의 척 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분에 대해 병렬 나선형으로 배치된 한 쌍의 전극의 복수의 분할 부분으로 이루어져 있는 것을 특징으로 한다.

청구항 17의 기재에 따르면, 청구항 8에 있어서, 상기 복수의 척 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분을 다중으로 에워싸는 각각 분리하고 있는 원형 전극 부분으로 이루어져 있는 것을 특징으로 한다.

청구항 18의 기재에 따르면, 청구항 8에 있어서, 상기 복수의 척 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분을 다중으로 에워싸는 원형으로 각각 복수 배열된 전극 부분으로 이루어져 있는 것을 특징으로 한다.

청구항 19의 기재에 따르면, 청구항 8에 있어서, 상기 복수의 척 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분에 끼워넣어져 배치된 한 쌍의 빗살형 전극 부분과, 한 쌍의 빗살형 전극 부분을 다중으로 에워싸는 원형으로 각각 복수 배열된 복수 쌍의 빗살형 전극 부분으로 이루어져 있는 것을 특징으로 한다.

청구항 20의 기재에 따르면, 반도체 기판을 적재하는 플레이트 본체와, 상기 플레이트 본체에 형성된 발열 전극과, 상기 플레이트 본체에 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성된 정전 척 전극을 구비한 핫 플레이트 상에 반도체 기판을 적재하는 공정과,

상기 발열 전극에 전압을 인가함으로써 상기 플레이트 본체에 적재된 반도체 기판을 소정의 온도까지 가열하는 공정과,

상기 복수의 전극 칩 전극 부분에 칩 전압을 인가하고, 척력을 발생시켜, 이 척력에 의해 상기 반도체 기판을 상기 핫 플레이트에 유지시키는 공정과,

상기 반도체 기판을 상기 핫 플레이트 본체 상에 유지한 상태에서 상기 반도체 기판을 처리하는 공정과,

상기 반도체 기판을 상기 핫 플레이트 본체에 적재하기 전 또는 적재한 후에 이 반도체 기판의 이면 상태를 검지하는 공정과,

검지 정보에 의거하여, 상기 칩 전압 및 척시간의 적어도 하나를 제어하는 공정을 구비한 것을 특징으로 한다.

청구항 21의 기재에 따르면, 청구항 20에 있어서, 상기 반도체 기판을 처리하는 공정 후에, 상기 칩 전압은 역극성의 칩 해제 전압을 상기 복수의 정전 칩 해제 전극 부분에 인가하여 칩 해제력을 발생시켜, 이 척력에 의해 상기 반도체 기판을 상기 핫 플레이트로부터 분리하는 공정을 더 구비하는 것을 특징으로 한다.

청구항 22의 기재에 따르면, 청구항 21에 있어서, 상기 반도체 기판을 상기 핫 플레이트 본체에 적재하기 전 또는 적재한 후에 이 반도체 기판의 이면 상태를 검지하는 공정과, 검지 정보에 의거하여, 상기 칩 해제 전압 및 칩 해제 시간의 적어도 하나를 제어하는 공정을 더 구비하는 것을 특징으로 한다.

이하, 도면을 참조하여 발명의 실시 형태를 설명한다.

우선, 도1 내지 도4를 참조하여 제1 실시예를 설명한다.

도1은 웨이퍼가 탑재된 정전 척형 핫 플레이트의 단면도 및 이 핫 플레이트의 표면에 형성된 정전 칩 전극을 모식적으로 도시한 개략 평면도, 도2 및 도4는 웨이퍼가 칩 전압을 인가받고 나서 척될 때까지의 시간적 변화를 도시한 특성도 및 웨이퍼가 척될 때까지의 웨이퍼 온도의 시간적 변화를 도시한 특성도, 도3은 웨이퍼가 칩 전압을 인가받고 나서 척될 때까지의 시간적 변화를 도시한 특성도이다. 이 제1 실시예의 정전 척형 핫 플레이트는 처리 장치 내에 배치되어 있고, 플레이트 본체(10)를 갖고 있다. 플레이트 본체(10)는 예를 들어 알루미늄(Al_2O_3) 등의 세라믹스를 재료로 하고 있다. 히터 전극(발열 전극)(1)은 플레이트 본체(10)의 두께 방향의 대략 중앙에 배치되고, 텅스텐선 등을 전극 재료로 하고 있다. 정전 칩 전극(2)은 웨이퍼(3)가 적재되는 표면에 가까운 영역에 배치되어 있다. 이 실시예에서는 정전 칩 전극(2)은 내주 전극부(4)와 외주 전극부(5)의 2개로 분할되어 있다. 내주 전극부(4)는 척시에 플러스 전압을 인가하는 제1 전극(41) 및 마이너스 전압을 인가하는 제2 전극(42)을 갖고, 외주 전극부(5)는 척시에 플러스 전압을 인가하는 제1 전극(51) 및 마이너스 전압을 인가하는 제2 전극(52)을 가지고 있다. 이들 전극은 전원(도시 생략)에 접속되어 있다.

다음에, 정전 척형 핫 플레이트를 이용하여 반도체 기판(웨이퍼)을 가열하는 방법을 설명한다. 우선, 핫 플레이트를 구성하는 플레이트 본체(10)는 웨이퍼(3)의 처리[스퍼터링, CVD 등에 의한 성막 처리, RIE(Reactive Ion Etching) 등에 의한 에칭 처리 등]를 행하기 위해서 필요한 온도(T)까지 히터 전극(1)에 의해 가열되어 있다. 실리콘 등의 웨이퍼(3)는 이 가열된 플레이트 본체(10)의 표면 상으로 반송되어, 이 위에 적재된다. 우선, 시각(t_1)에서 내측 내주 전극부(4)의 제1 전극(41) 및 제2 전극(42)에 소정의 플러스와 마이너스 전압(V)이 인가된다. 이에 의해, 웨이퍼(3)의 가열이 시작되고, 웨이퍼(3)의 열팽창이 일어난다. 이 때, 웨이퍼(3)의 외주부는 척되어 있지 않으므로, 웨이퍼(3)는 외주 방향을 팽창할 수 있다. 따라서, 압축 응력이 발생하지는 않는다. 다음에, t 시간 후의 시각(t_2)에서 외주부에 있는 외주 전극부(51)의 제1 전극(51) 및 제2 전극(52)에 소정의 플러스와 마이너스 전압이 각각 인가된다. 그리고, 웨이퍼(3)의 외주부도 척되며, 웨이퍼(3)의 전체면이 핫 플레이트에 척되어 웨이퍼 온도가 균일하게 핫 플레이트의 온도(T)와 같아진다. 칩 전압의 시간적 변화 및 웨이퍼 온도의 시간적 변화는 도2에 도시된다. 도2의 (a)의 종축은 칩 전압($\pm v$)을 나타내고, 횡축은 칩에 전압을 인가하는 시간(초)을 나타내고 있다.

또, 도2의 (b)의 종축은 웨이퍼 온도($^{\circ}C$)를 나타내고, 횡축은 칩에 전압을 인가하는 시간(초)을 나타내고 있다. 이 실

시예에서는 시각(t1)에 내측 전극에, t2에 외측 전극에 모두 전압(V)을 인가하고 있지만, 시각(t2)의 외주부 인가 전압을 시각(t1)의 내주부 인가 전압으로 바꾸어 전압(V+) 또는 전압(V-)을 인가해도 된다. 척 전압은 소정의 전압까지 서서히 높일 수도 있다. 도3의 종축은 척 전압($\pm v$)을 나타내고, 횡축은 척에 전압을 인가하는 시간(초)을 나타내고 있다. 이 도면에서는 시각(t1)에 인가되는 내주 전극부에 대한 인가 전압은 소정의 전압(V)까지 서서히 승압되고 있다. 시각(t2)에 인가되는 외주 전극부에 대한 인가 전압은 소정의 전압(V)을 한꺼번에 인가하고 있다. 그러나, 시각(t2)의 외주부 인가 전압도 서서히 가하도록 해도 된다. 이와 같이, 서서히 승압함으로써 웨이퍼의 급격한 온도 상승에 따른 열팽창을 원인으로 하는 압축 응력을 보다 감소시킬 수 있다.

이와 같이, 웨이퍼 중앙부로부터 척됨으로써, 웨이퍼와 핫 플레이트가 강하게 마찰되어 미립자를 발생하거나 또는 웨이퍼에 압축 응력이 발생하여 파손되는 일 등을 방지할 수 있으며, 반도체 제조 장치의 신뢰성이 향상된다.

이 실시예에서는 정전 척 전극은 2분할되어 있지만, 본 발명에서는 3분할 또는 그 이상으로 분할되어 있어도 된다. 도4는 정전 척 전극을 3분할한 경우의 척 전압의 시간적 변화 및 웨이퍼 온도의 시간적 변화를 도시하고 있다. 도4의 (a)의 종축은 척 전압($\pm v$)을 나타내고, 횡축은 척 전극에 전압을 인가하는 시간(초)을 나타내고 있다. 또, 도4의 (b)의 종축은 웨이퍼 온도($^{\circ}\text{C}$)를 나타내고, 횡축은 척 전극에 전압을 인가하는 시간(초)을 나타내고 있다. 이 경우에도 웨이퍼 중앙부로부터 척됨으로써, 웨이퍼와 핫 플레이트가 강하게 마찰되어 미립자를 발생하거나 또는 웨이퍼에 압축 응력이 발생하여 파손되는 일 등을 방지할 수 있으며, 2분할의 경우 보다 한층 더 웨이퍼 파손을 적게 할 수 있다.

또, 이 실시예에서는 정전 척 전극의 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분에 대하여 병렬로 나선형으로 배치된 한 쌍의 전극의 복수의 분할 부분으로 이루어져 있지만, 도5에 도시되어 있는 바와 같이 상기 핫 플레이트 본체의 상기 중심 부분을 다중으로 에워싸서 각각 분리하고 있는 원형 전극 부분(사선부)으로 이루어지는 것으로 해도 된다. 또는, 도6에 도시되어 있는 바와 같이 핫 플레이트 본체의 중심 부분을 다중으로 에워싸는 원형상으로 각각 복수 배열된 전극 부분(사선부)으로 이루어지는 것으로 해도 된다. 또한, 도7에 도시되어 있는 바와 같이 핫 플레이트 본체의 중심 부분에 끼워넣어져 배치된 한 쌍의 빗살형 전극 부분과, 한 쌍의 빗살형 전극 부분을 다중으로 에워싸는 원형으로 각각 복수 배열된 복수쌍의 빗살형 전극 부분(사선부)으로 이루어지는 것으로 해도 된다. 정전 척 전극의 전극 부분은 그 밖에 다양한 형상을 취할 수 있는 것이다.

다음에, 도8을 참조하여 제2 실시예를 설명한다.

도8은 정전 척형 핫 플레이트의 단면도이다. 이 실시예의 정전 척형 핫 플레이트는 처리 장치 내에 배치되어 있고, 플레이트 본체(20)를 갖고 있다. 플레이트 본체(20)는 예를 들어 알루미늄(Al_2O_3) 등의 세라믹스를 재료로 하고 있다. 히터 전극(발열 전극)(21)은 플레이트 본체(20)의 두께 방향의 대략 중앙에 배치되고, 텅스텐선 등을 전극 재료로 하고 있다. 정전 척 전극(22)은 웨이퍼(23)가 적재되는 표면에 가까운 영역에 배치되어 있다. 이 실시예에서는 플레이트 본체(20)의 웨이퍼(23)를 지지하는 표면은 단면이 볼록 형상으로 되어 있다. 따라서, 이 표면은 볼록 형상으로 되어 있으므로, 척 직전의 정전 척 표면 웨이퍼(23)와의 사이의 거리(d)는 플레이트 본체(20)의 중앙부가 작고, 외주부가 크다. 또, 플레이트 본체(20)에는 복수의 관통한 구멍(도시 생략)이 개구되어 있고, 그 속에 웨이퍼 반송용 리프터 핀(24)이 삽입되어 있다. 이 리프터 핀(24)은 웨이퍼의 반송시에 상승, 하강하도록 되어 있다. 리프터 핀은 웨이퍼 센서를 겸할 수 있다.

이 실시예에 따르면, 척면이 볼록 형상 면으로 되어 있으므로, 웨이퍼의 척 개시시에 양자가 가장 접근하고 있는 웨이퍼 중앙부만 척되고, 그 후 늦게 외주부가 척된다. 따라서, 제1 실시예와 마찬가지로 웨이퍼의 압축 응력에 의한 파손이나 마찰에 의한 미립자의 발생이 억제된다. 정전 척 전극은 분할할 필요가 없으므로 척 전원이 간편해지며, 비용의 저감으로 이어진다. 또, 웨이퍼 리프터 핀은 스프링을 갖는 센서로 되어 있으며, 척시에 웨이퍼를 수평으로 보유 지지하여 균등한 척력이 가해지도록 하는 이외에, 웨이퍼의 파손이나 반송 실수에 의해 정상적으로 교환이 이루어지지 않았을 때

이들의 불량을 검지할 수 있다. 핫 플레이트 표면의 볼록 형상의 높이는 100 μm 내지 1 mm 정도가 바람직하다. 100 μm 이하에서는 웨이퍼에 가해지는 척력이 내측과 외측에서는 시간차가 발생하지 않으므로, 웨이퍼의 응력을 저감시키는 효과가 없다. 또, 1 mm 이상에서는 웨이퍼가 지나치게 변형되어 반대로 응력이 증가하거나, 척 불량이 되는 경우가 많다.

또, 이 실시예에서는 발열 전극은 전극 플레이트 본체 내에 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향해서 상기 플레이트 본체의 두께 방향에 있어서 동일 높이로 형성되지만, 도9에 도시되어 있는 바와 같이 플레이트 본체의 중심 부분으로부터 외주 방향을 향해서 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성해도 된다. 또, 반도체 기판을 적재하는 플레이트 본체의 면은 볼록 형상으로 형성되어 있지만, 도10에 도시되어 있는 바와 같이 평탄면으로 형성해도 된다. 또, 반도체 기판을 적재하는 플레이트 본체의 면을 평탄면으로 형성하고, 또한 발열 전극을 도11에 도시되어 있는 바와 같이 플레이트 본체의 중심 부분으로부터 외주 방향을 향해서 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성해도 된다.

다음에, 도12 내지 도15를 참조하여 제3 실시예를 설명한다.

도12는, 핫 플레이트가 배치된 반도체 제조 장치(스퍼터 장치)의 개략 단면도, 도7은, 척 해제시에 있어서의 척 해제 전압의 시간적 변화를 도시하는 특성도이다. 이 실시예의 핫 플레이트(34)는, 제1 실시예와 마찬가지로, 정전 척이 2 분할되고, 웨이퍼 적재면이 평탄한 구조를 가지고 있다. 스퍼터실(30)에는 Ar 등의 스퍼터 가스 도입구와 진공 펌프(도시하지 않음)에 접속된 진공 배기구(36)가 설치되어 있고, 스퍼터실(30)을 진공 배기할 수 있도록 되어 있다.

진공 배기된 스퍼터실(30)에는 타겟(31)을 유지한 캐소드(32)와, 이 캐소드(32)에 대향하여 배치된 핫 플레이트(34)가 설치되어 있다. 핫 플레이트(34)가 설치되어 있는 스테이지의 측에는 웨이퍼(33)의 이면 상태를 검지하는 이면 모니터 프로우브(35)가 설치되어 있다. 핫 플레이트(34)는 450°C에 가열되어 있다. 도1과 마찬가지로, 핫 플레이트(34)를 구성하는 정전 척 전극은, 내주 전극부와 외주 전극부의 2개로 분할되어 있다. 내주 전극부는 척시에 플러스 전압을 인가하는 제1 전극 및 마이너스 전압을 인가하는 제2 전극을 가지고, 외주 전극부는 척시에 플러스 전압을 인가하는 제1 전극 및 마이너스 전압을 인가하는 제2 전극을 가지고 있다. 이들 전극은, 척 전원 컨트롤러(36)에 접속되어 있다.

웨이퍼(33)가 반송되어, 핫 플레이트(34) 상에 적재되기 전에 이면 모니터 프로우브(35)에 의해 웨이퍼(33)의 이면 상태가 모니터링된다. 모니터링된 정보는, 척 전원 컨트롤러(36)에 이송되는 동시에 웨이퍼(33)가 핫 플레이트에 적재된다. 이면 상태에 의해 사전에 결정된 척 전압 인가 매개 변수가 선택되어, 내측 척 전압, 외측 척 전압의 차례로 인가된다. 이에 따라 웨이퍼 중앙부로부터 척되어 웨이퍼 온도가 450°C로 된다.

이 실시예의 방법에 의해 웨이퍼와 핫 플레이트가 강하게 마찰되어 미립자를 발생하는 일이나 웨이퍼에 압축 응력이 발생하고, 파손하는 일이 방지된다.

이어서, 스퍼터링 가스가 도입되어, 소정의 압력으로 된 후, 소정의 시간 타겟에 DC 전력이 가해지고, 성막이 종료된다. 그 후 이면 상태에 의해 사전에 결정된 척 해제 매개 변수에 의해 제전 프로세스가 행해지고, 웨이퍼(33)가 스퍼터실(30)로부터 반출되어 일련의 스퍼터 성막 프로세스를 종료한다. 이 이면 모니터 프로우브는, 정전 척 매개 변수를 결정하는 것 뿐만 아니라, 적외 방사 온도계의 온도 구성을 행하기 위한 방사를 측정 프로우브와 공용하는 것도 가능하다. 이 실시예에서는 이면 모니터 프로우브는 스퍼터실에 설치되지만, 다른 챔버나 로드 로크실 등 별도의 방이라 상관없다.

제전 프로세스는, 척시와는 역방향의 전압을 정전 척 전극에 인가하는 것이며, 도13에 도시한 바와 같이, 이 전극에 척시와 같은 강도의 역방향의 전압(예들 들면, + 0.3 kV가 가해지고 있던 전극에는 - 0.3 kV, - 0.3 kV가 가해지고 있던 전극에는 + 0.3 kV)을 단시간(대략 2초) 인가한다. 도7의 종축은, 척 전압 및 척 해제 전압(V)을 나타내고, 횡축에 척시간 및 척 해제 시간(초)을 나타내고 있다.

또, 이 실시예에서는, 스퍼터 장치의 핫 플레이트를 적용했지만, 본 발명에서는 CVD 장치, RIE 장치 또는 CDE 장치 등의 다른 반도체 제조 장치에 적용하는 것도 가능하다.

도14는, 본 발명의 핫 플레이트를 장착한 CVD 장치의 개략 단면도를 도시하고 있다. 실란 및 산소 등으로 이루어지는 반응 가스를 300°C 내지 500°C로 가열된 반응실 내에 공급하고, 산화 반응에 의해서 실리콘 산화막(SiO_2)을 본 발명의 핫 플레이트 상에 적재된 실리콘 웨이퍼에 성막시킨다.

도15는, 본 발명의 핫 플레이트를 장착한 RIE형 에칭 장치의 개략 단면도이다. 반응실의 캐소드 측에 본 발명의 핫 플레이트를 배치하고, 예를 들면, $\text{CF}_4 - \text{O}_2$ (8원자 %)의 반응 가스를 실내에 공급하고, 13.56 MHz의 고주파 전압을 캐소드에 인가하여 핫 플레이트 상의 실리콘 웨이퍼에 형성된 폴리 실리콘막을 패터닝한다.

발명의 효과

본 발명에 의해 척력이 웨이퍼 중앙으로부터 걸려 승온한다. 이 때, 웨이퍼 외주부는, 척력이 약하므로 웨이퍼의 열팽창이 순조롭게 발생하고, 응력이 낮은 상태로 유지되고, 웨이퍼의 파손을 방지할 수 있다. 또 웨이퍼와 핫 플레이트의 마찰이 약하므로 미립자의 발생도 억제된다. 또, 웨이퍼의 이면 상태를 사전에 감지하여 미리 결정된 승압, 제전 매개 변수를 선택하고, 척력, 제전 시간이 자동적으로 조정되어 웨이퍼의 파손이나 반송 어긋남을 방지할 수 있다.

(57) 청구의 범위

청구항 1.

반도체 기판을 적재하는 볼록 형상 면을 가진 플레이트 본체와,

상기 플레이트 본체 내에 형성된 발열 전극과,

상기 플레이트 본체 내에 형성된 정전 척 전극을 구비하고,

반도체 기판이 상기 플레이트 본체의 볼록 형상 면에 적재된 때, 반도체 기판과 볼록 형상 면 사이의 거리가 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 커지는 것을 특징으로 하는 핫 플레이트.

청구항 2.

제1항에 있어서, 상기 정전 척 전극은 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성되어 있는 것을 특징으로 하는 핫 플레이트.

청구항 3.

제2항에 있어서, 상기 발열 전극은 전극 플레이트 본체 내에 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 동일 높이에 형성되는 것을 특징으로 하는 핫 플레이트.

청구항 4.

제2항에 있어서, 상기 발열 전극은 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성되어 있는 것을 특징으로 하는 핫 플레이트.

청구항 5.

반도체 기판을 적재하는 평탄면을 가진 플레이트 본체와,

상기 플레이트 본체 내에 형성된 발열 전극과,

상기 플레이트 본체 내에 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성된 정전 척 전극을 구비하고,

반도체 기판이 상기 플레이트 본체의 평탄면에 적재된 때, 반도체 기판과 정전 척 전극 사이의 거리가 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 커지는 것을 특징으로 하는 핫 플레이트.

청구항 6.

제5항에 있어서, 상기 발열 전극은 전극 플레이트 본체 내에 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 동일 높이에 형성되는 것을 특징으로 하는 핫 플레이트.

청구항 7.

제5항에 있어서, 상기 발열 전극은 상기 플레이트 본체의 중심 부분으로부터 외주 방향을 향하여 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성되어 있는 것을 특징으로 하는 핫 플레이트.

청구항 8.

플레이트 본체와, 상기 플레이트 본체에 형성된 발열 전극과, 상기 플레이트 본체에 형성되어, 중심으로부터 외주 방향에 복수의 전극 척 전극 부분에 분할된 정전 척 전극을 구비한 핫 플레이트 상에 반도체 기판을 적재하는 공정과,

상기 발열 전극에 전압을 인가함으로써 상기 플레이트 본체에 탑재된 반도체 기판을 소정의 온도까지 가열하는 공정과,

상기 복수의 정전 척 전극 부분에, 상기 핫 플레이트 본체의 상기 중심 부분의 정전 척 전극 부분으로부터 외주 방향의 전극 척 전극 부분을 향하여 차례로 척 전압을 인가하고, 상기 핫 플레이트 본체의 상기 중심 부분으로부터 외주 방향을 향하여 척력을 발생시키고, 이 척력에 의해 상기 반도체 기판을 상기 핫 플레이트에 유지시키는 공정과,

상기 반도체 기판을 상기 핫 플레이트 본체 상에 유지한 상태로 상기 반도체 기판을 처리하는 공정을 구비한 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 9.

제8항에 있어서, 상기 중심 부분의 정전 척 전극 부분에 인가하는 상기 척 전압과 외주 방향의 정전 척 전극 부분에 인가하는 상기 척 전압을 같은 전압으로 하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 10.

제8항에 있어서, 상기 중심 부분의 정전 척 전극 부분에 인가하는 상기 척 전압과 외주 방향의 정전 척 전극 부분에 인가하는 상기 척 전압을 다른 전압으로 하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 11.

제8항에 있어서, 상기 정전 척 전극 부분의 적어도 하나에 인가하는 상기 척 전압으로서 소정치의 전압을 인가하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 12.

제8항에 있어서, 상기 정전 척 전극 부분의 적어도 하나에 인가하는 상기 척 전압을 변화시키면서 인가하고 소정치까지 상승시키는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 13.

제8항에 있어서, 상기 반도체 기판을 상기 핫 플레이트 본체에 적재하기 전 또는 적재한 후에 이 반도체 기판의 이면 상태를 검지하는 공정과, 검지 정보에 의거하여, 상기 척 전압 및 척 시간의 적어도 하나를 제어하는 공정을 더 구비하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 14.

제8항에 있어서, 상기 반도체 기판을 처리하는 공정 후에, 상기 척 전압은 역극성의 척 해제 전압을 상기 복수의 정전 척 해제 전극 부분에 인가하여 척 해제력을 발생시켜, 이 척력에 의해 상기 반도체 기판을 상기 핫 플레이트로부터 분리하는 공정을 더 구비하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 15.

제13항에 있어서, 상기 반도체 기판을 상기 핫 플레이트 본체에 적재하기 전 또는 적재한 후에 이 반도체 기판의 이면 상태를 검지하는 공정과, 검지 정보에 의거하여, 상기 척 해제 전압 및 척 해제 시간의 적어도 하나를 제어하는 공정을 더 구비하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 16.

제8항에 있어서, 상기 복수의 척 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분에 대해 병렬 나선형으로 배치된 한 쌍의 전극의 복수의 분할 부분으로 이루어져 있는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 17.

제8항에 있어서, 상기 복수의 척 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분을 다중으로 에워싸는 각각 분리하고 있는 원형 전극 부분으로 이루어져 있는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 18.

제8항에 있어서, 상기 복수의 척 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분을 다중으로 에워싸는 원형으로 각각 복수 배열된 전극 부분으로 이루어져 있는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 19.

제8항에 있어서, 상기 복수의 척 전극 부분은 상기 핫 플레이트 본체의 상기 중심 부분에 끼워넣어져 배치된 한 쌍의 빗살형 전극 부분과, 한 쌍의 빗살형 전극 부분을 다중으로 에워싸는 원형으로 각각 복수 배열된 복수 쌍의 빗살형 전극 부분으로 이루어져 있는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 20.

반도체 기판을 적재하는 플레이트 본체와, 상기 플레이트 본체에 형성된 발열 전극과, 상기 플레이트 본체에 상기 플레이트 본체의 두께 방향에 있어서 볼록 형상으로 형성된 정전 척 전극을 구비한 핫 플레이트 상에 반도체 기판을 적재하는 공정과,

상기 발열 전극에 전압을 인가함으로써 상기 플레이트 본체에 적재된 반도체 기판을 소정의 온도까지 가열하는 공정과,

상기 복수의 전극 척 전극 부분에 척 전압을 인가하고, 척력을 발생시켜, 이 척력에 의해 상기 반도체 기판을 상기 핫 플레이트에 유지시키는 공정과,

상기 반도체 기판을 상기 핫 플레이트 본체 상에 유지한 상태에서 상기 반도체 기판을 처리하는 공정과,

상기 반도체 기판을 상기 핫 플레이트 본체에 적재하기 전 또는 적재한 후에 이 반도체 기판의 이면 상태를 검지하는 공정과,

검지 정보에 의거하여, 상기 척 전압 및 척시간의 적어도 하나를 제어하는 공정을 구비한 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 21.

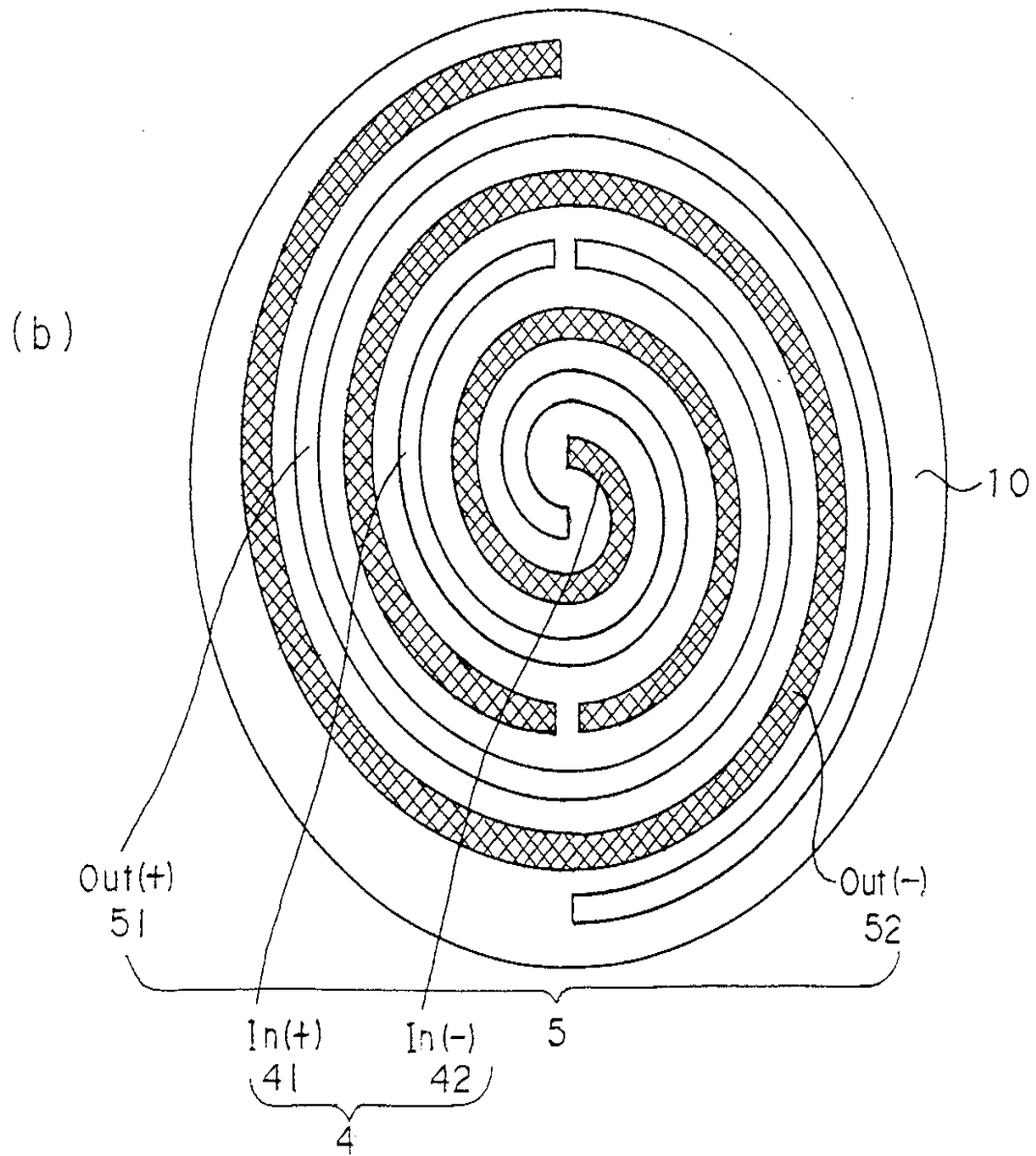
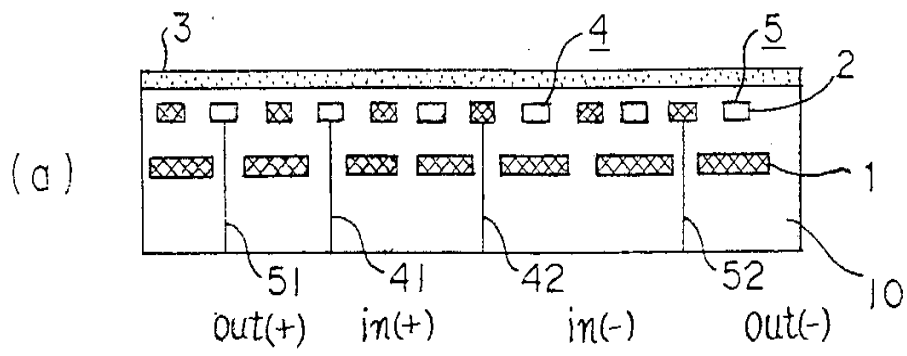
제21항에 있어서, 상기 반도체 기판을 처리하는 공정 후에, 상기 척 전압은 역극성의 척 해제 전압을 상기 복수의 정전 척 해제 전극 부분에 인가하여 척 해제력을 발생시켜, 이 척력에 의해 상기 반도체 기판을 상기 핫 플레이트로부터 분리하는 공정을 더 구비하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 22.

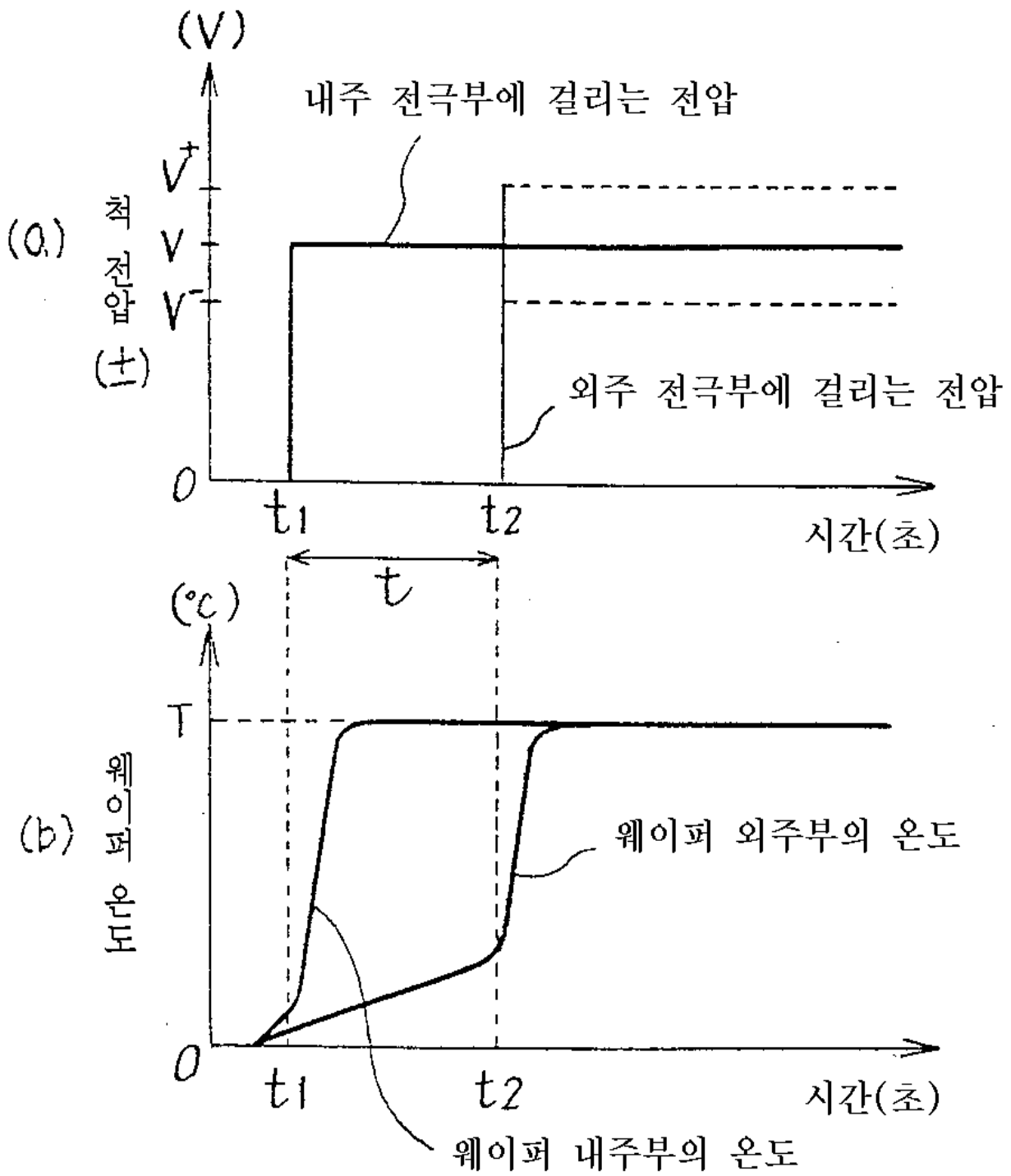
제21항에 있어서, 상기 반도체 기판을 상기 핫 플레이트 본체에 적재하기 전 또는 적재한 후에 이 반도체 기판의 이면 상태를 검지하는 공정과, 검지 정보에 의거하여, 상기 척 해제 전압 및 척 해제 시간의 적어도 하나를 제어하는 공정을 더 구비하는 것을 특징으로 하는 반도체 장치의 제조 방법.

도면

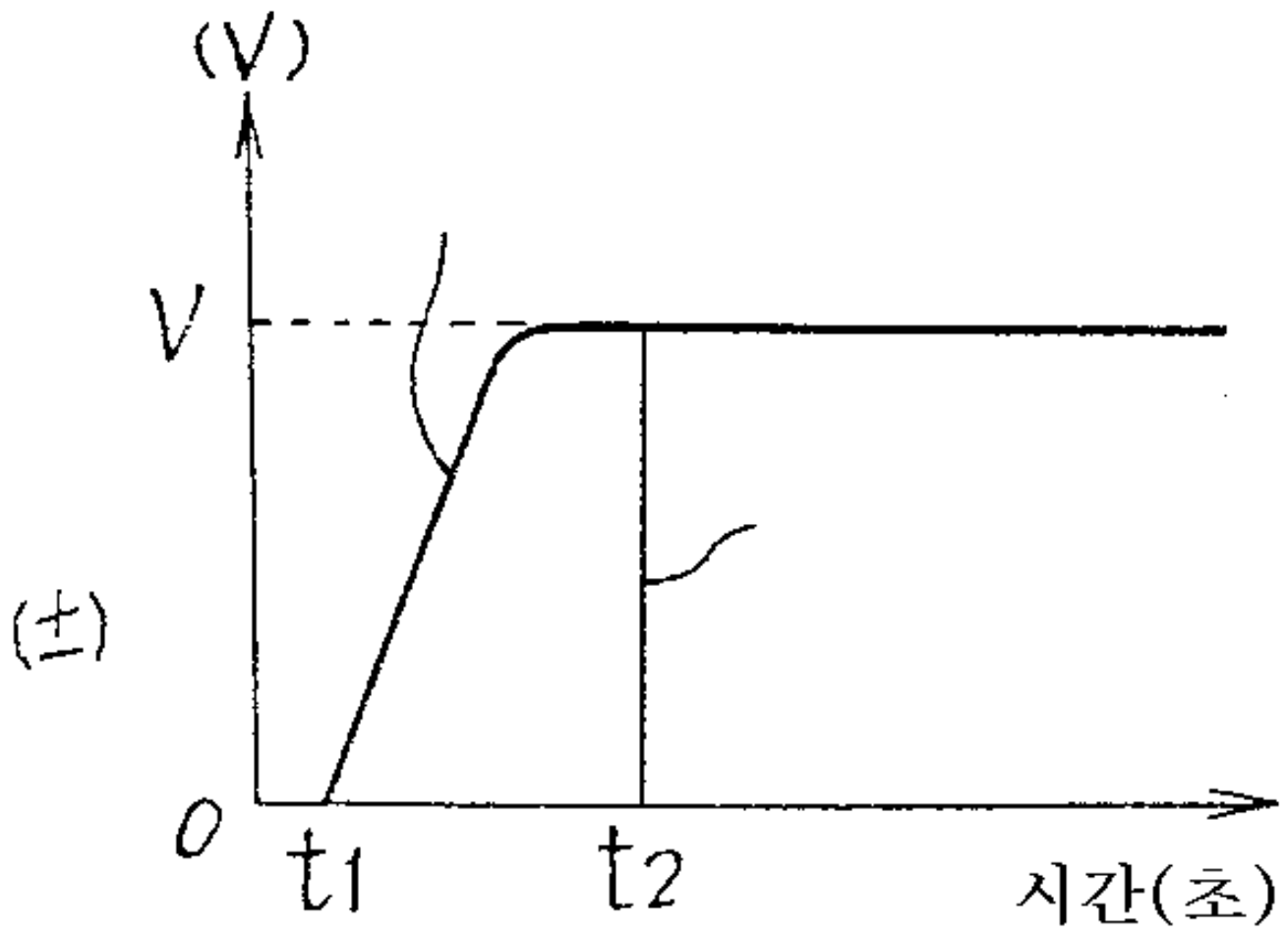
도면 1



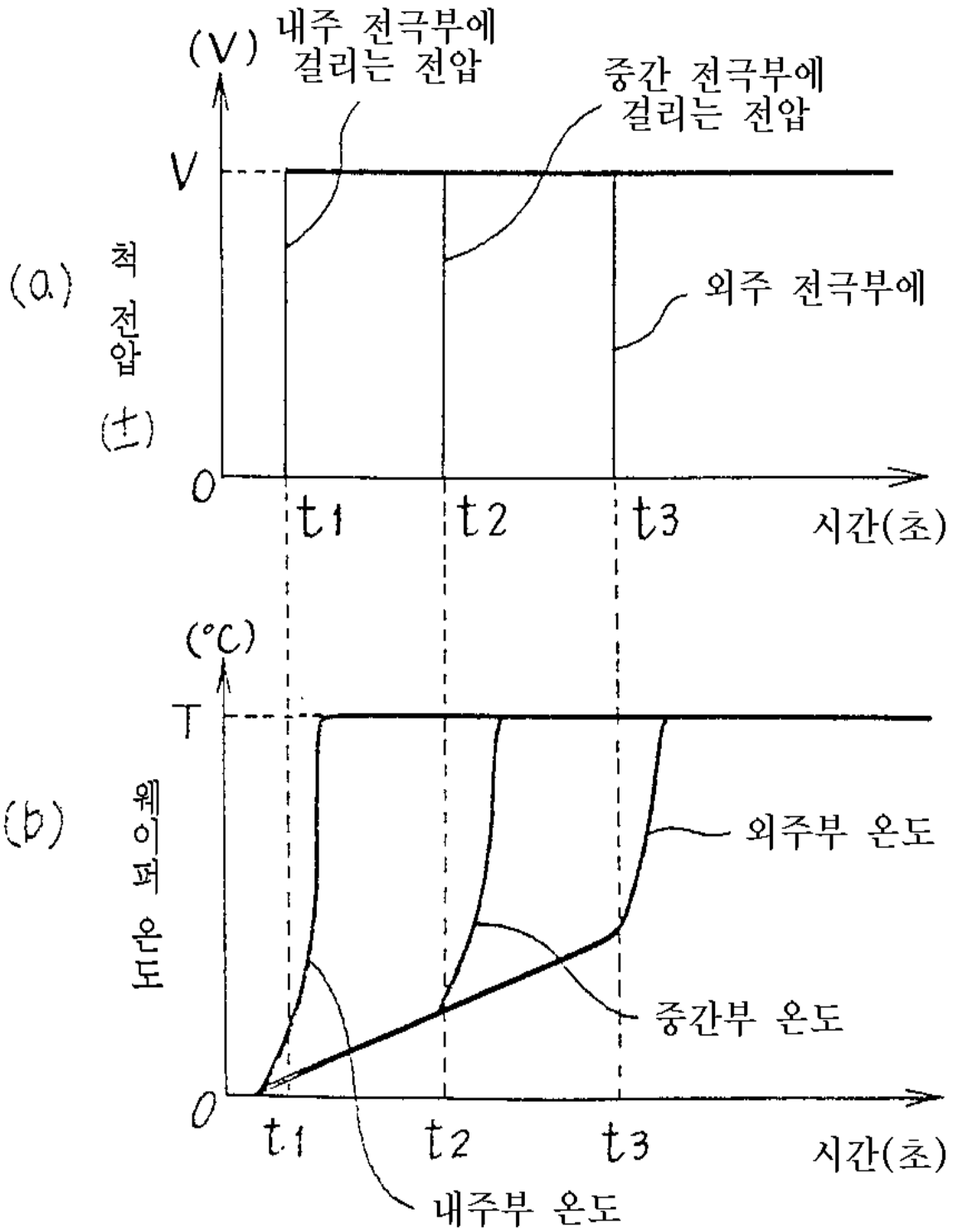
도면 2



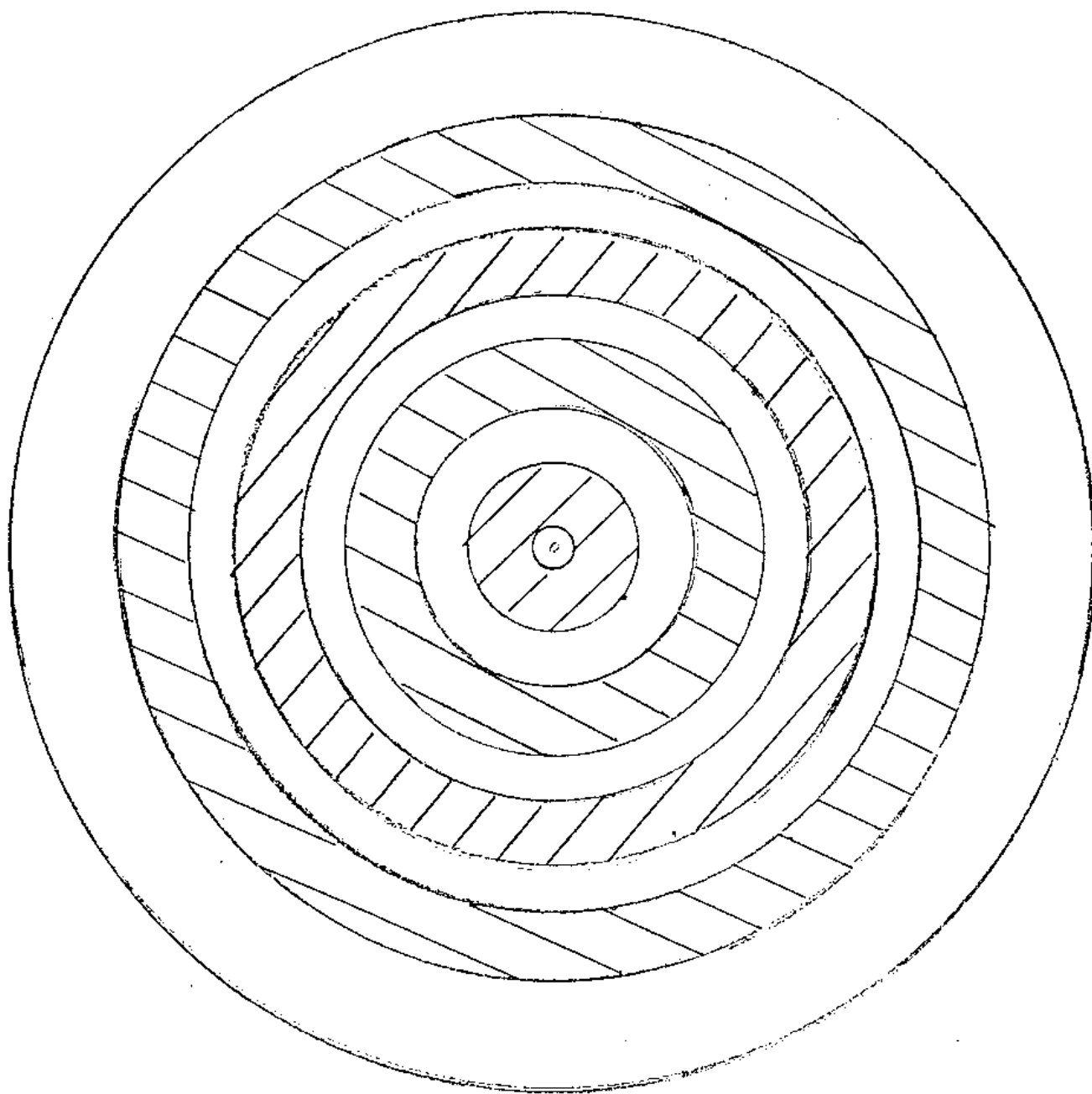
도면 3



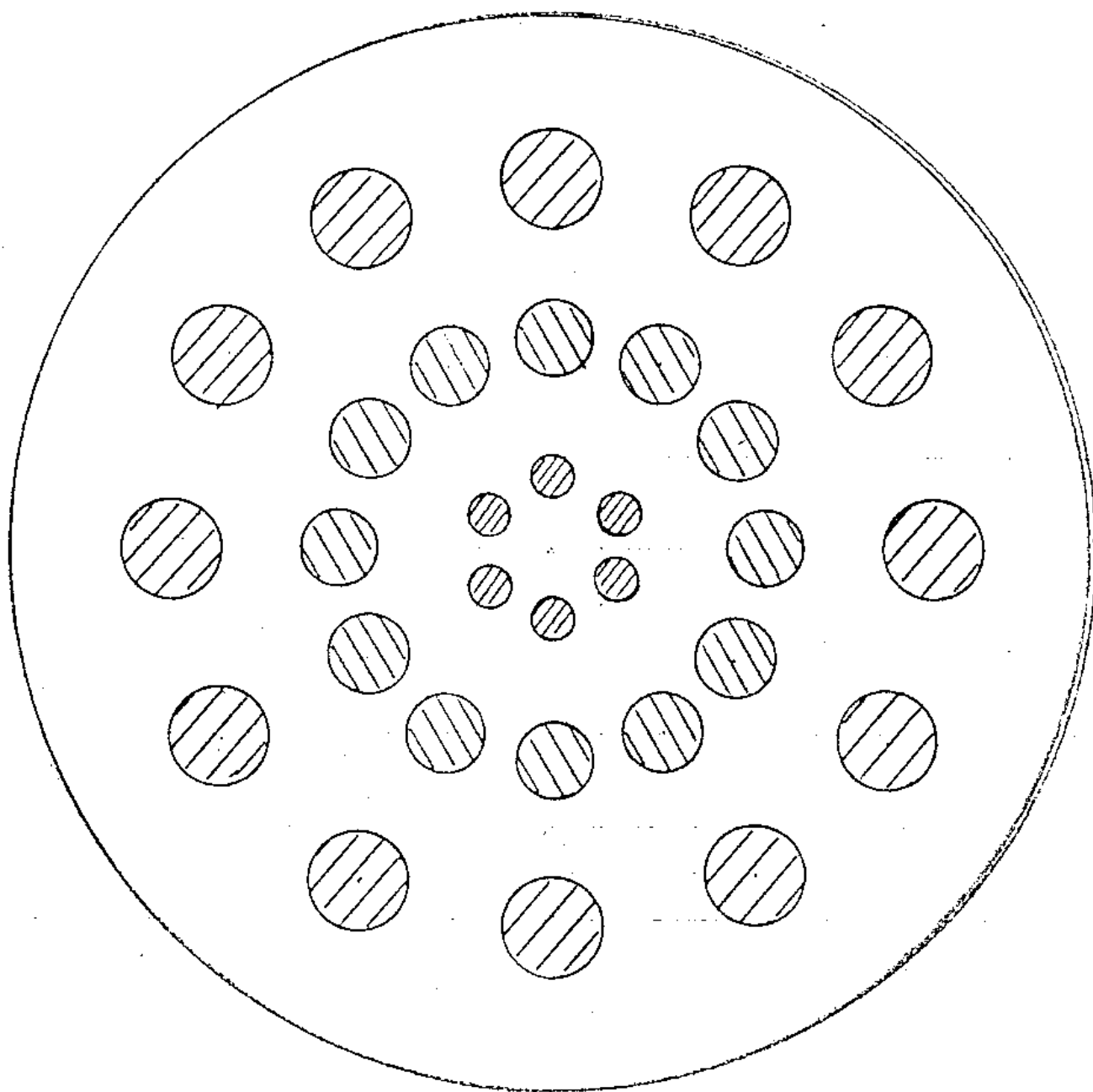
도면 4



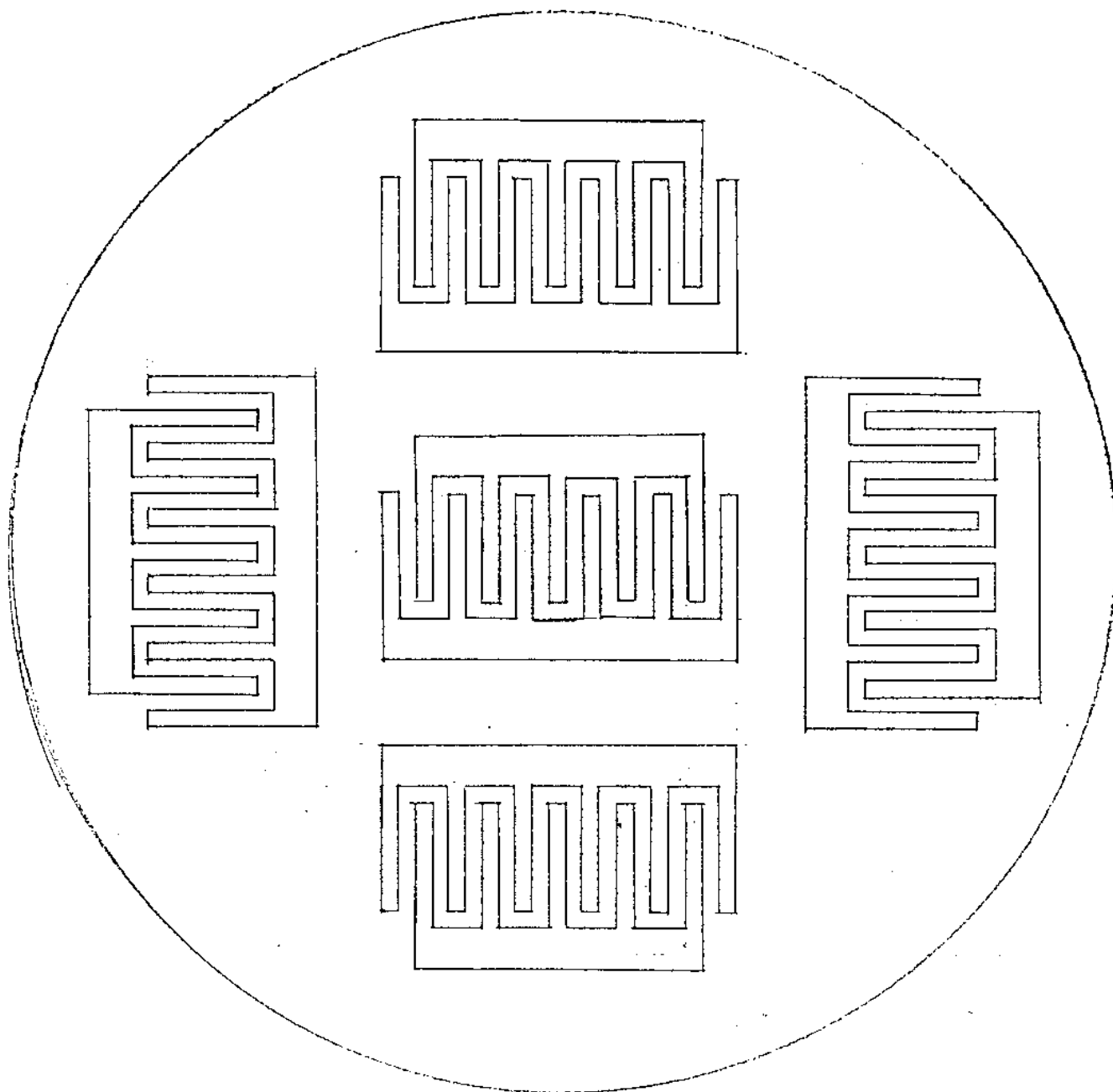
도면 5



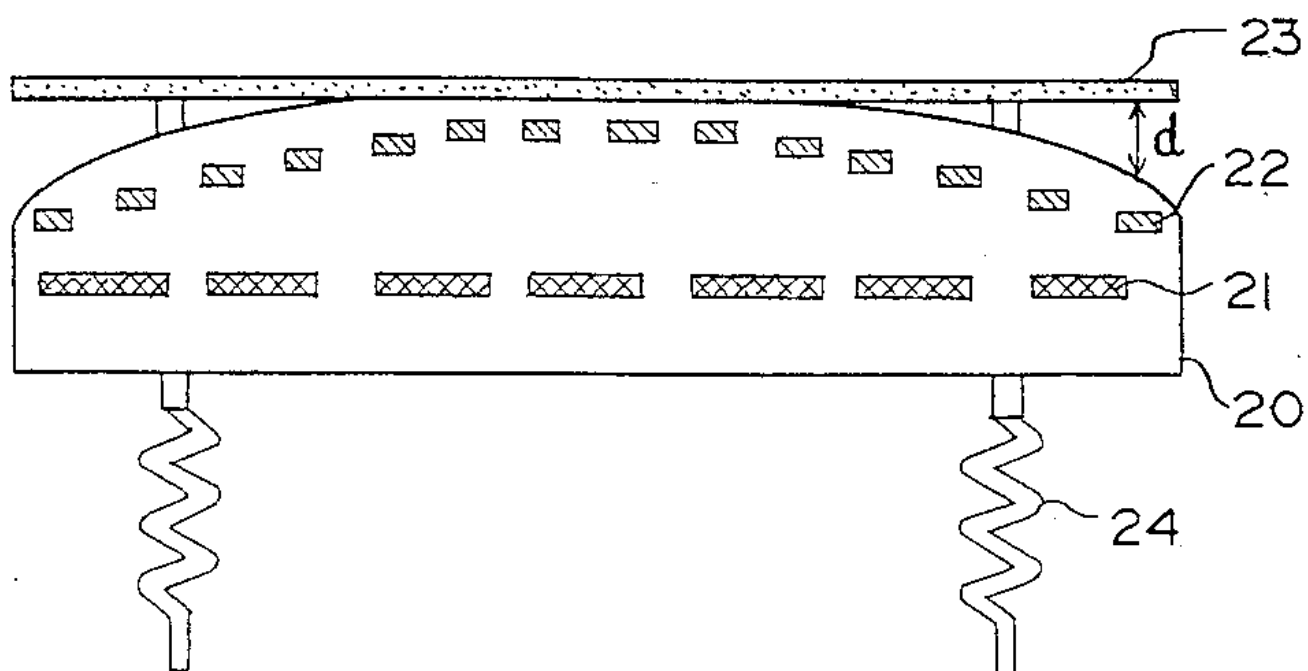
도면 6



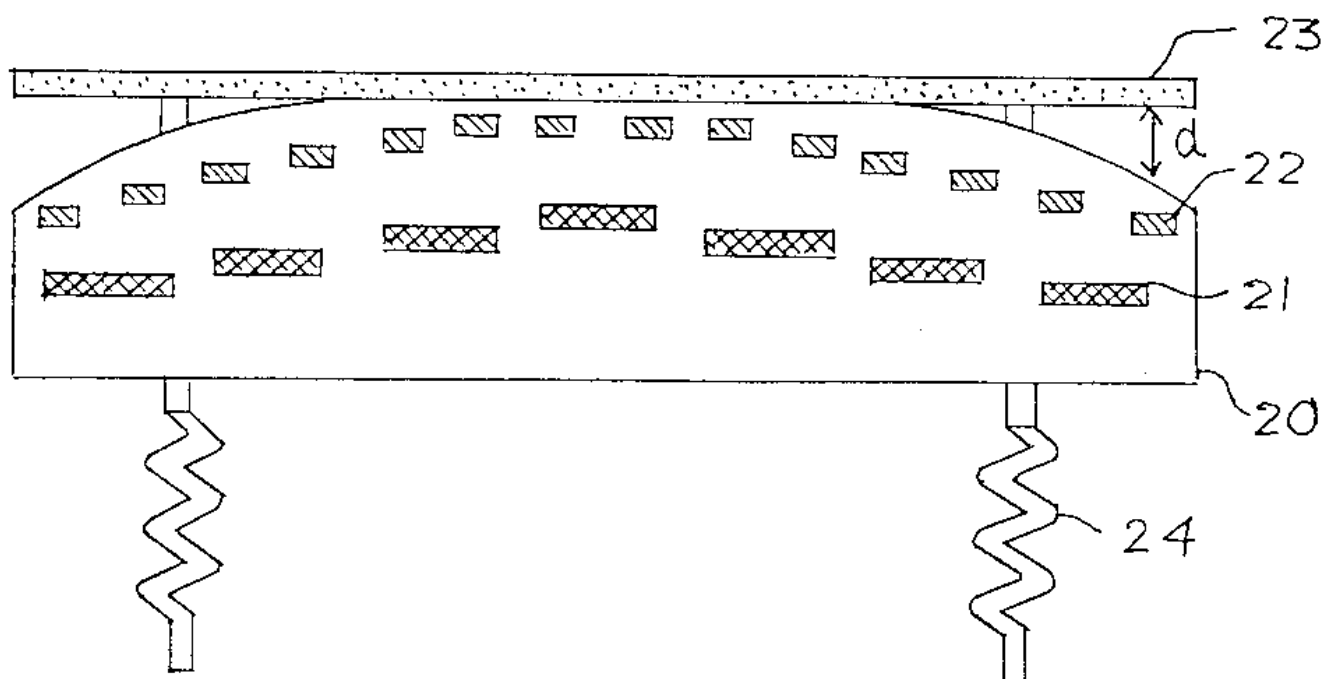
도면 7



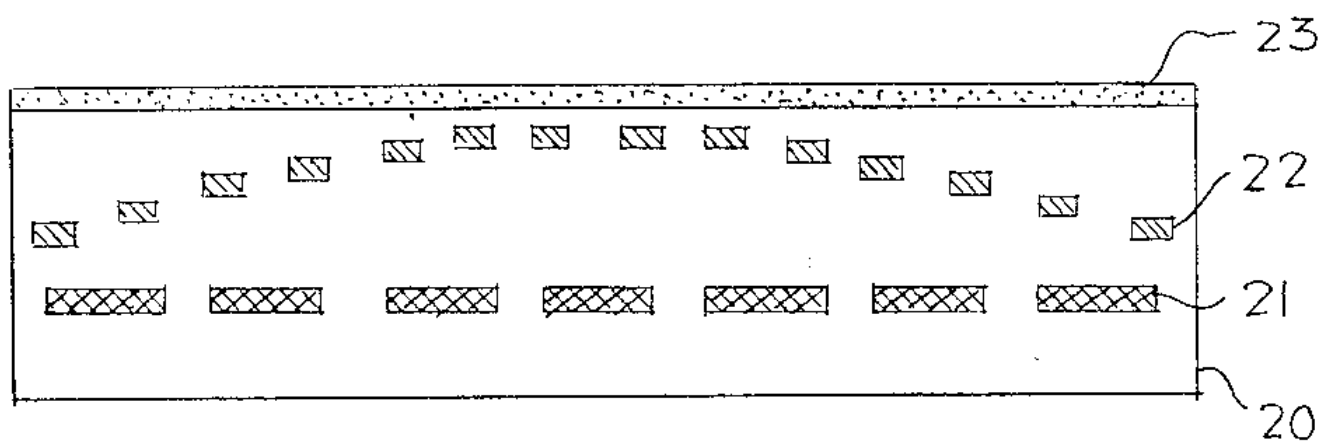
도면 8



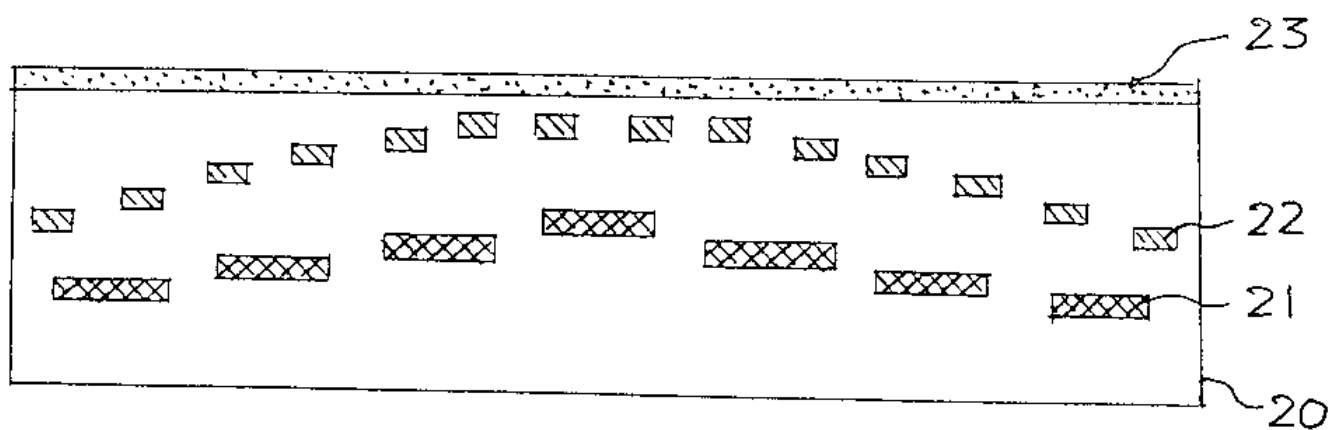
도면 9



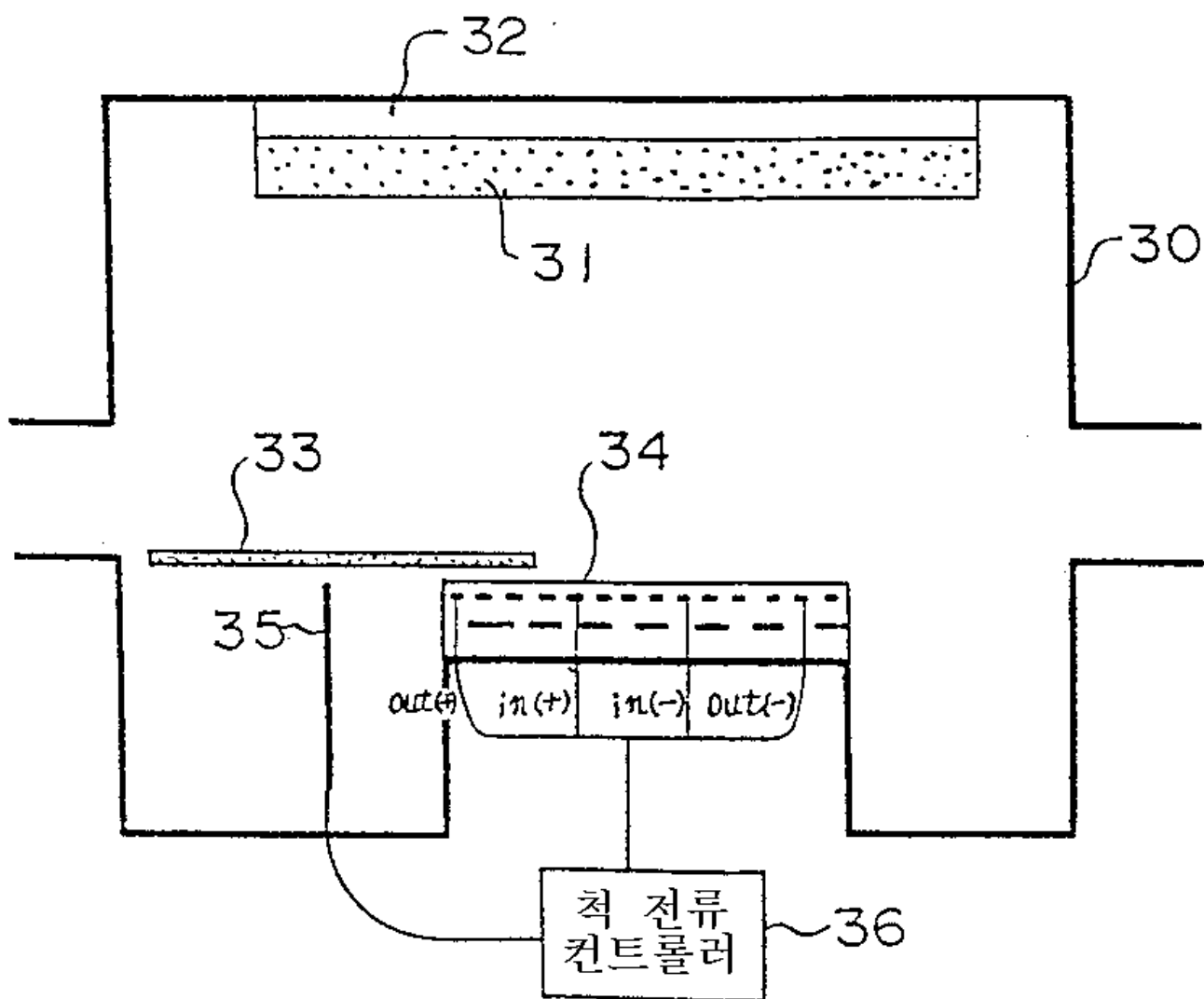
도면 10



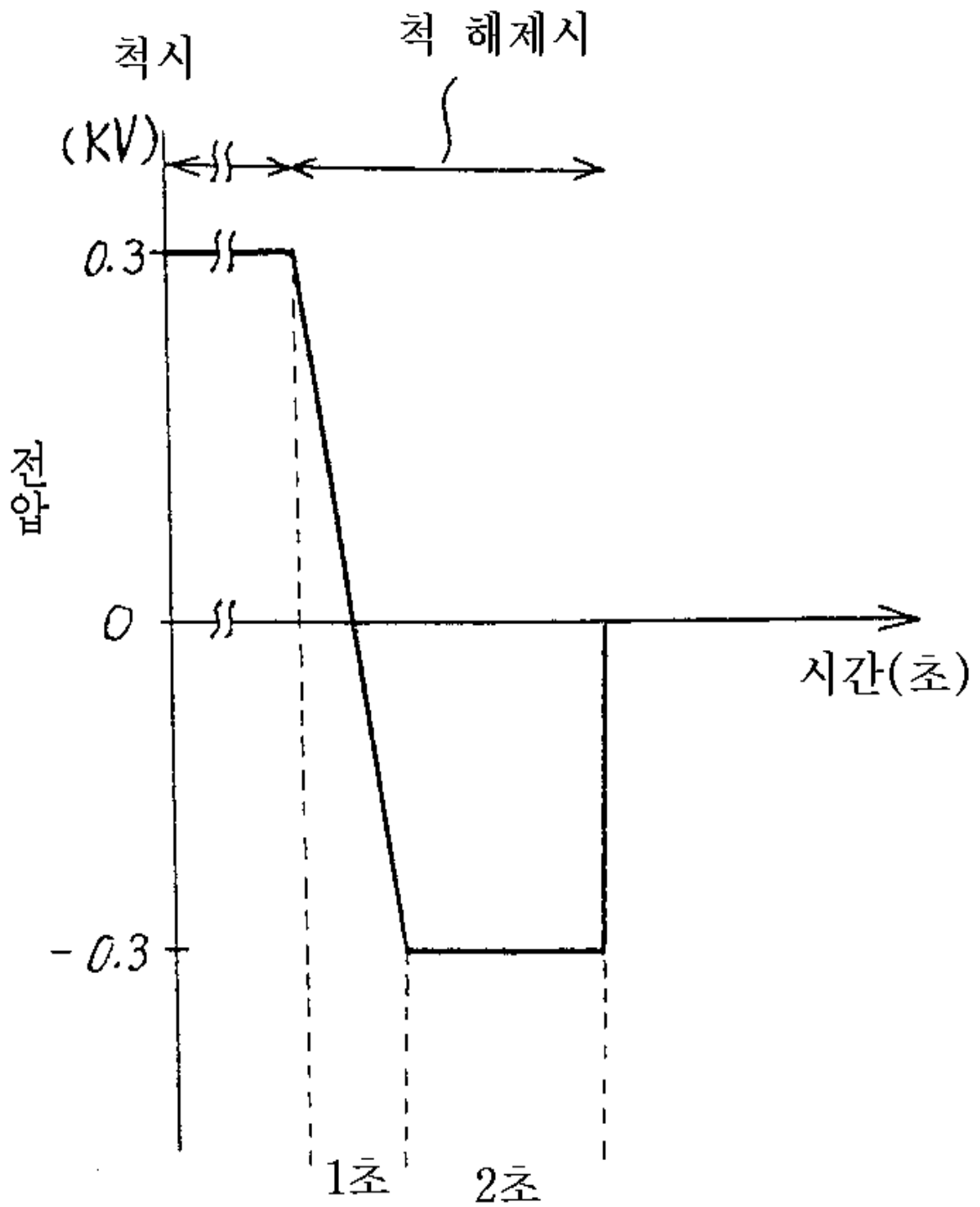
도면 11



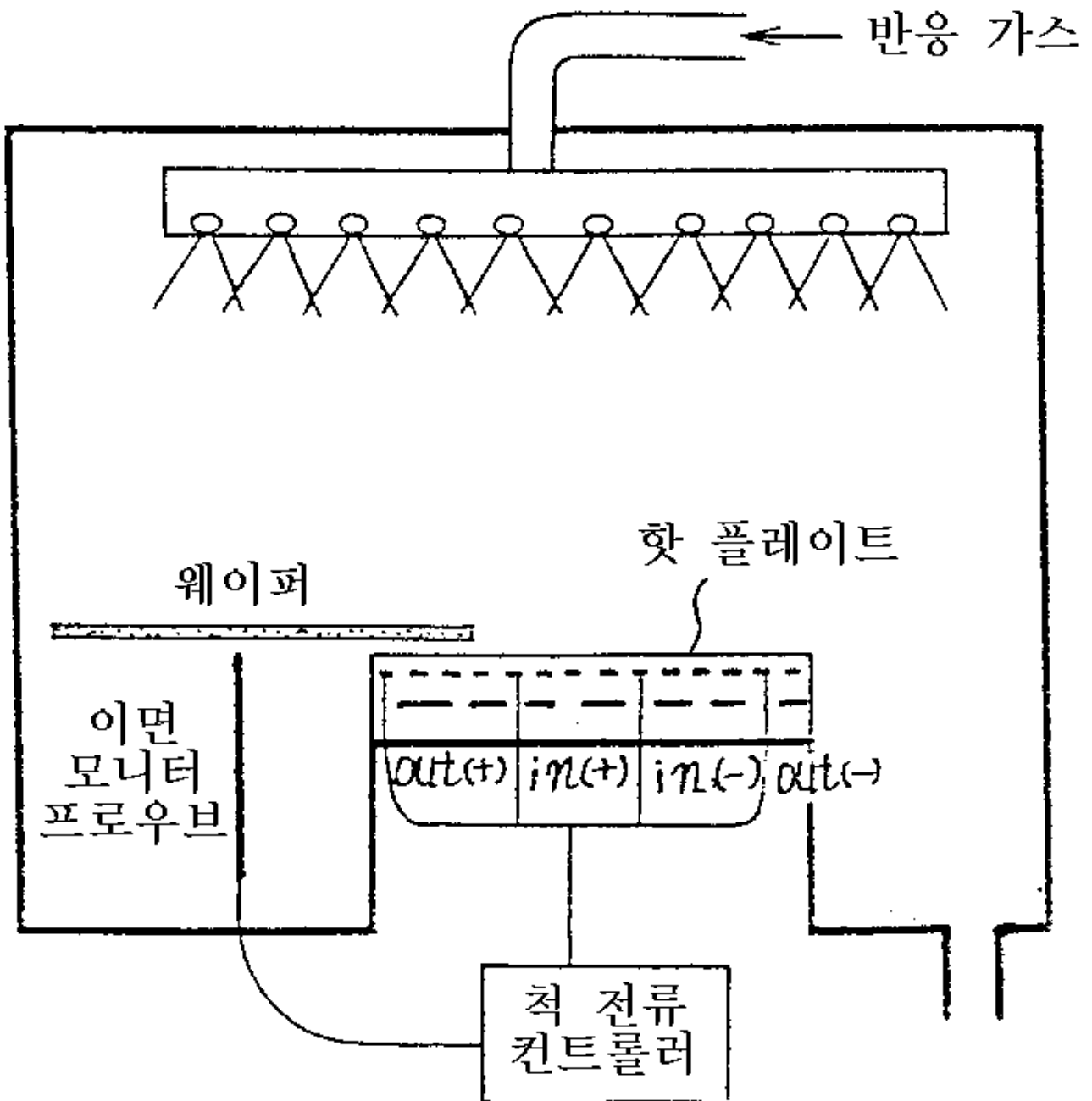
도면 12



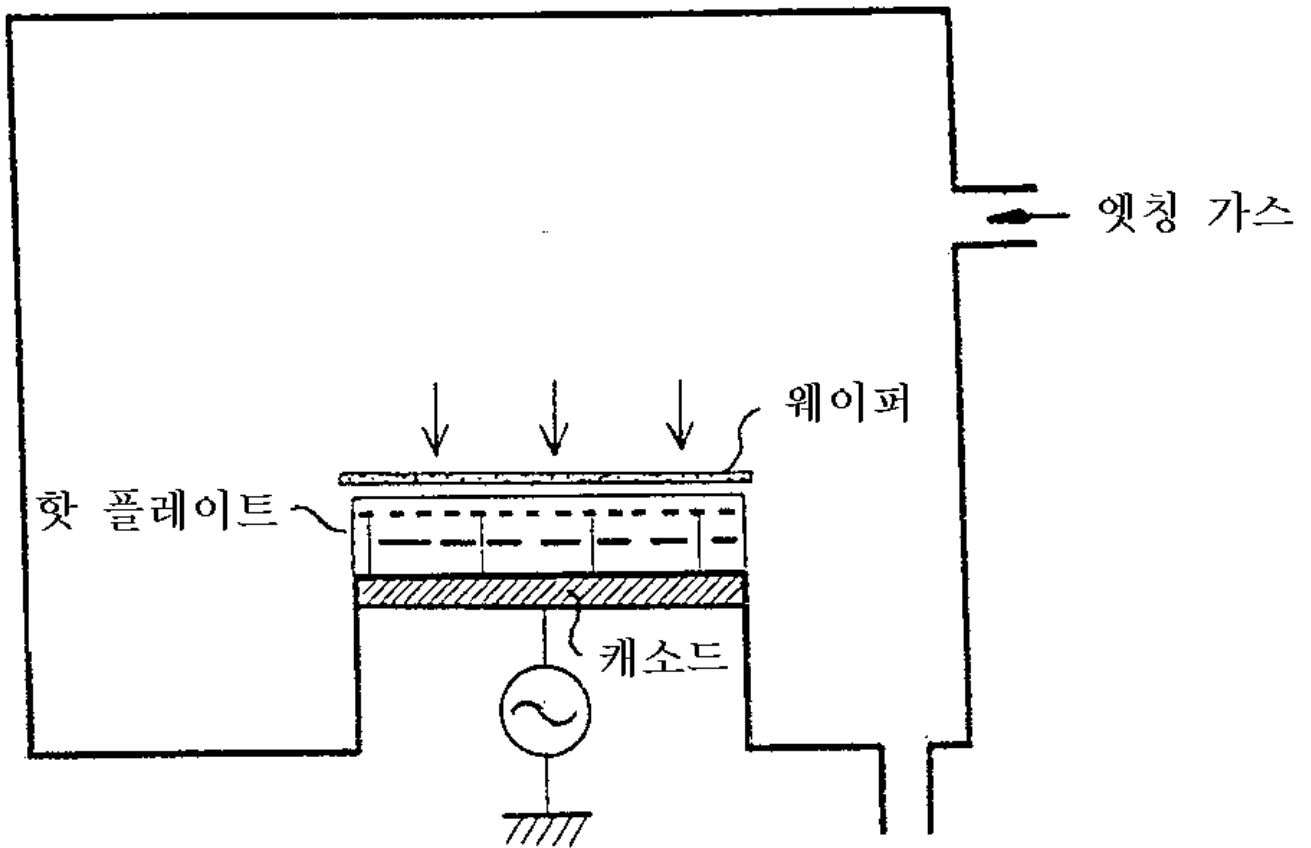
도면 13



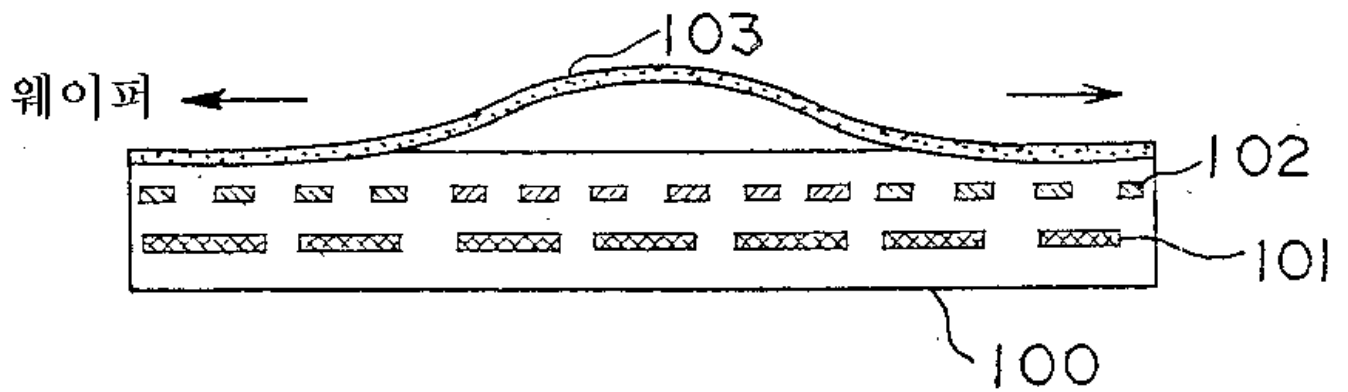
도면 14



도면 15



도면 16



도면 17

