



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(21) PV 1906-88.R
(22) Přihlášeno 24 03 88

(40) Zveřejněno 12 05 89
(45) Vydáno 14 12 90

266 893

(11)

(13) B1

(51) Int. Cl.⁴
H 03 M 1/02//
H 04 B 3/00

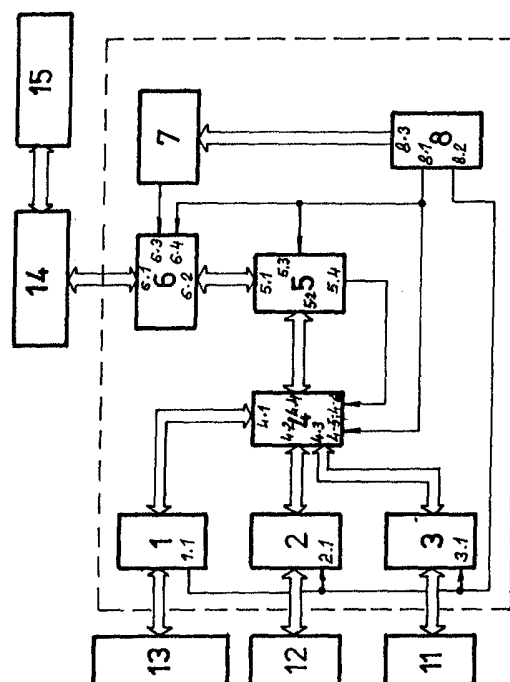
(75)
Autor vynálezu

KREJČÍ FRANTIŠEK ing., PLZEŇ

(54)

Modul programově řízených víceúrovňových přenosů

(57) Řešení se týká zejména modulu pro obousměrnou komunikaci dat mezi řídicím systémem, nadřazeným počítačem systému při řízení technologických procesů a pracovních strojů v reálném čase, čehož se dosáhlo vhodným zapojením logiky galvanického rozhraní nadřazeného počítače, logiky terminálového přenosu, logiky dálkopisného přenosu, logiky výběru přenosu, logiky řízení přenosu a logiky výpadku napájecích víceúrovňových napětí. Dále modul sestává z logiky přenosu řídicího počítače, obvodů víceúrovňového napájení. Obousměrný přenos dat lze libovolně volit na základě požadavků řízeného technologického procesu.



Vynález se týká modulu programově řízených víceúrovňových přenosů pro komunikaci dat mezi uživatelem a řídicím systémem.

Dosud známá zapojení používají pro obousměrnou komunikaci dat mezi uživatelem a řídicím systémem různě funkčně zapojené moduly, které již nevyhovují z hlediska montážního prostoru, způsobu volby přenosu a zejména spolehlivosti, která je při řízení technologických procesů v reálném čase nutným předpokladem.

Uvedené nevýhody odstraňuje modul programově řízených víceúrovňových přenosů podle vynálezu, jehož podstata spočívá v tom, že první vícebitový vstup-výstup logiky výběru přenosu je připojen přes logiku galvanického rozhraní nadřazeného počítače na vícebitový vstup-výstup nadřazeného počítačového systému. Druhý vícebitový vstup-výstup logiky výběru přenosu je připojen přes logiku galvanického rozhraní terminálového přenosu na vícebitový vstup-výstup terminálu uživatele a třetí vícebitový vstup-výstup logiky výběru přenosu je připojen přes logiku galvanického rozhraní dálnopisného přenosu na vícebitový vstup-výstup dálnopisu uživatele. Čtvrtý vícebitový vstup-výstup logiky výběru přenosu je připojen přes první a druhý vícebitový vstup-výstup logiky řízení přenosu na druhý vícebitový vstup-výstup logiky přenosu řídicího počítače. První vícebitový vstup-výstup logiky přenosu řídicího počítače je připojen přes první a druhý vícebitový vstup-výstup řízeného technologického procesu. Vícebitový výstup obvodů víceúrovňového napájení je připojen přes logiku výpadku napájecích napětí na první jednobitový vstup logiky přenosu řídicího počítače. První výstup obvodů víceúrovňového napájení je připojen jednak na první vstup logiky výběru přenosu, jednak na vstup logiky řízení přenosu a jednak na druhý vstup logiky přenosu řídicího počítače. Jednobitový výstup logiky řízení přenosu je připojen na druhý vstup logiky výběru přenosu. Druhý výstup obvodů víceúrovňového napájení je připojen jednak na vstup logiky galvanického rozhraní dálnopisného přenosu, jednak na vstup logiky galvanického rozhraní terminálového přenosu a jednak na vstup logiky galvanického rozhraní nadřazeného počítače.

Modul programově řízených víceúrovňových přenosů podle vynálezu, odstraňuje dosavadní nevýhody současných systémů. Největší výhodou jsou jeho funkční možnosti. Velká obousměrná komunikační rychlost, využitím obvodů velké integrace, malý montážní prostor. Další výhodou je spolehlivost a možnost libovolné předvolby přenosu na základě požadavku řízeného technologického procesu.

Příklad praktického provedení modulu programově řízených víceúrovňových přenosů je znázorněn blokovým schématem na příloženém obrázku.

Modul programově řízených víceúrovňových přenosů sestává z logiky 4 výběru přeno-

su, jejíž první vícebitový vstup-výstup 4.1 je připojen přes logiku 1 galvanického rozhraní nadřazeného počítače na vícebitový vstup-výstup nadřazeného počítačového systému 13. Druhý vícebitový vstup-výstup 4.2 logiky 4 výběru přenosu je připojen přes logiku 2 galvanického rozhraní terminálového přenosu na vícebitový vstup-výstup terminálu 12 uživatele a třetí vícebitový vstup-výstup 4.3 logiky 4 výběru přenosu je připojen přes logiku 3 galvanického rozhraní dálnopisného přenosu na vícebitový vstup-výstup dálnopisu 11 uživatele. Čtvrtý vícebitový vstup-výstup 4.4 logiky 4 výběru přenosu je připojen přes druhý a první vícebitový vstup-výstup 5.2, 5.1 logiky 5 řízení přenosu na druhý vícebitový vstup-výstup 6.2 logiky 6 přenosu řídicího počítače 14, přičemž první vícebitový vstup-výstup 6.1 logiky 6 přenosu řídicího počítače 14 je připojen přes první a druhý vícebitový vstup-výstup řídicího počítače 14 na vícebitový vstup-výstup řízeného technologického procesu 15. Vícebitový výstup 8.3 obvodů 8 víceúrovňového napájení je připojen přes vícebitový vstup a jednobitový výstup logiky 7 výpadku napájecích napětí na první jednobitový vstup 6.3 logiky 6 přenosu řídicího počítače. První výstup 8.1 obvodů 8 víceúrovňového napájení je připojen jednak na první vstup 4.5 logiky 4 výběru přenosu, jednak na vstup 5.3 logiky 5 řízení přenosu a jednak na druhý vstup 6.4 logiky 6 přenosu řídicího počítače. Jednobitový výstup 5.4 logiky 5 řízení přenosu je připojen na druhý vstup 4.6 logiky 4 výběru přenosu. Druhý výstup 8.2 obvodů 8 víceúrovňového napájení je připojen jednak na vstup 3.1 logiky 3 galvanického rozhraní dálnopisného přenosu, jednak na vstup 2.1 logiky 2 galvanického rozhraní terminálového přenosu a jednak na vstup 1.1 logiky 1 galvanického rozhraní nadřazeného počítače.

Modul podle vynálezu pracuje tak, že obousměrná komunikace dat mezi řízeným technologickým procesem 15, řídicím počítačem 14 a logikou 6 přenosu řídicího počítače závisí na volbě logiky 5 řízení přenosu. Z logiky 5 řízení přenosu se data obousměrně přenáší na základě algoritmu řízení buď do nadřazeného počítačového systému 13 přes logiku 1 galvanického rozhraní nadřazeného počítače a logiku 4 výběru přenosu, nebo do terminálu 12 uživatele přes logiku 2 galvanického rozhraní terminálového přenosu a logiku 4 výběru přenosu, nebo do dálnopisu 11 uživatele přes logiku 3 galvanického rozhraní dálnopisného přenosu a logiku 4 výběru přenosu. Výpadek napájecí úrovně u obvodů 8 víceúrovňového napájení je automaticky indikován na čelním panelu modulu programově řízených víceúrovňových přenosů pomocí logiky 6 přenosu řídicího počítače a logiky 7 výpadku napájecích napětí.

Modul programově řízených víceúrovňových přenosů lze použít všude tam, kde dochází k obousměrnému přenosu dat mezi řídicím mikropočítačovým systémem a uživatelem při řízení technologických procesů a pracovních strojů.

PŘEDMĚT VYNÁLEZU

Modul programově řízených víceúrovňových přenosů sestávající z logiky galvanického rozhraní nadřazeného počítače, logiky galvanického rozhraní terminálového přenosu, logiky výběru přenosu, logiky řízení přenosu, logiky přenosu řídicího počítače, logiky výpadku napájecích napětí a obvodů víceúrovňového napájení, vyznačený tím, že první vícebitový vstup-výstup (4.1) logiky (4) výběru přenosu je připojen přes logiku (1) galvanického rozhraní nadřazeného počítače na vícebitový vstup-výstup nadřazeného počítačového systému (13), přičemž druhý vícebitový vstup-výstup (4.2) logiky (4) výběru přenosu je připojen přes logiku (2) galvanického rozhraní terminálového přenosu na vícebitový vstup-výstup terminálu (12) uživatele a třetí vícebitový vstup-výstup (4.3) logiky (4) výběru přenosu je připojen přes logiku (3) galvanického rozhraní dálnopisného přenosu na vícebitový vstup-výstup dálnopisu (11) uživatele, zatímco čtvrtý vícebitový vstup-výstup (4.4) logiky (4) výběru přenosu je připojen přes druhý vícebitový vstup-výstup (5.2) a první vícebitový vstup-výstup (5.1) logiky (5) řízení přenosu na druhý vícebitový vstup-

výstup (6.2) logiky (6) přenosu řídicího počítače (14) a první vícebitový vstup-výstup (6.1) logiky (6) přenosu řídicího počítače je připojen přes první a druhý vícebitový vstup-výstup řídicího počítače (14) na vícebitový vstup-výstup řízeného technologického procesu (15) a vícebitový výstup (8.3) obvodů (8) víceúrovňového napájení je připojen přes vícebitový vstup a jednobitový výstup logiky (7) výpadků napájecích napětí na první jednobitový vstup (6.3) logiky (6) přenosu řídicího počítače, přičemž první výstup (8.1) obvodů (8) víceúrovňového napájení je připojen jednak na první vstup (4.5) logiky (4) výběru přenosu, jednak na vstup (5.3) logiky (5) řízení přenosu a jednak na druhý vstup (6.4) logiky (6) přenosu řídicího počítače, zatímco jednobitový výstup (5.4) logiky (5) řízení přenosu je připojen na druhý vstup (4.6) logiky (4) výběru přenosu, přičemž druhý výstup (8.2) obvodů (8) víceúrovňového napájení je připojen jednak na vstup (3.1) logiky (3) galvanického rozhraní dálnopisného přenosu, jednak na vstup (2.1) logiky (2) galvanického rozhraní terminálového přenosu a jednak na vstup (1.1) logiky (1) galvanického rozhraní nadřazeného počítače.

1 výkres

