



(12) 发明专利申请

(10) 申请公布号 CN 103389943 A

(43) 申请公布日 2013. 11. 13

(21) 申请号 201310162562. 1

(22) 申请日 2013. 05. 03

(30) 优先权数据

2012-109089 2012. 05. 11 JP

(71) 申请人 索尼公司

地址 日本东京

(72) 发明人 麻生伸吾

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

G06F 12/02 (2006. 01)

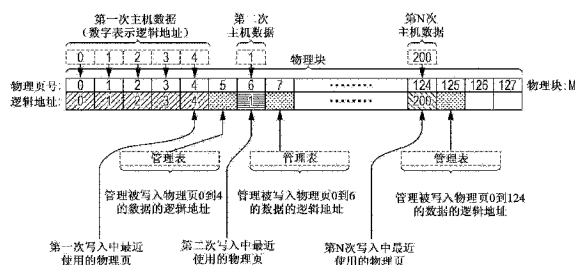
权利要求书2页 说明书10页 附图9页

(54) 发明名称

控制装置、存储装置及存储控制方法

(57) 摘要

本发明涉及控制装置、存储装置及存储控制方法,该控制装置包括:控制单元,所述控制单元执行向存储器单元的数据写入控制,所述控制器单元中作为删除单位的物理块的尺寸大于作为最小写入单位的物理页的尺寸,所述控制单元生成表示写入目标物理块中物理页地址和逻辑地址之间的对应关系的逻辑和物理地址管理信息,以便执行控制,使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中,其中数据通过写入控制被写入所述写入目标物理块中。



1. 一种控制装置,包括:

控制单元,所述控制单元对存储器单元执行数据写入控制,所述存储器单元中作为删除单位的物理块的尺寸大于作为最小写入单位的物理页的尺寸,所述控制单元生成表示写入目标物理块中物理页地址和逻辑地址之间的对应关系的逻辑和物理地址管理信息,以便执行控制,使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中,其中数据通过写入控制被写入所述写入目标物理块中。

2. 根据权利要求1所述的控制装置中,其中,所述控制单元执行控制,使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中紧接最近使用的物理页之后的物理页中。

3. 根据权利要求2所述的控制装置,其中,所述控制单元

在所述目标物理块中从最近使用的物理页到首物理页按顺序执行搜索写入了所述逻辑和物理地址管理信息的物理页的处理,以便获取最先被发现的逻辑和物理地址管理信息,以及

使用获取的逻辑和物理地址管理信息和尚未写入逻辑和物理地址管理信息的物理页的逻辑地址执行更新所述逻辑和物理地址管理信息的处理。

4. 根据权利要求1所述的控制装置,其中,所述控制单元生成表示每单个物理块中的所述物理页地址和所述逻辑地址之间的对应关系的信息,作为所述逻辑和物理地址管理信息。

5. 根据权利要求1所述的控制装置,其中,所述控制单元生成表示每多个物理块中的所述物理页地址和所述逻辑地址之间的对应关系的信息,作为所述逻辑和物理地址管理信息。

6. 根据权利要求1所述的控制装置,其中,所述控制单元对作为 NAND 型闪存的所述存储器单元执行写入控制。

7. 一种存储装置,包括:

存储器单元,其中作为删除单位的物理块的尺寸大于作为最小写入单位的物理页的尺寸;以及

控制单元,所述控制单元对所述存储器单元执行数据写入控制,以及生成表示写入目标物理块中物理页地址和逻辑地址之间的对应关系的逻辑和物理地址管理信息,以便执行控制,使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中,其中,数据通过写入控制被写入所述写入目标物理块中。

8. 根据权利要求7所述的存储装置中,其中,所述控制单元执行控制,使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中紧接最近使用的物理页之后的物理页中。

9. 根据权利要求8所述的控制装置,其中,所述控制单元

在所述目标物理块中从最近使用的物理页到首物理页按顺序执行搜索写入了所述逻辑和物理地址管理信息的物理页的处理,以便获取最先被发现的逻辑和物理地址管理信息,以及

使用获取的逻辑和物理地址管理信息和尚未写入逻辑和物理地址管理信息的物理页的逻辑地址执行更新所述逻辑和物理地址管理信息的处理。

10. 一种存储控制方法,包括:

对存储器单元执行数据写入控制,所述存储器单元中作为删除单位的物理块的尺寸大

于作为最小写入单位的物理页的尺寸,以及生成表示写入目标物理块中物理页地址和逻辑地址之间的对应关系的逻辑和物理地址管理信息,以便执行控制,使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中,其中数据通过写入控制被写入所述写入目标物理块中。

控制装置、存储装置及存储控制方法

技术领域

[0001] 本发明涉及控制装置、存储装置及存储控制方法。特别地，本技术涉及由逻辑地址转换成物理地址的管理信息的处理。

背景技术

[0002] 例如，采用诸如 NAND 型闪存的非易失性存储器的存储装置已很普遍。非易失性存储器被用于可用于例如各种类型的电子装置和信息处理装置中的存储卡、固态驱动器 (SSD)、嵌入式多媒体卡 (eMMC) 等等。

[0003] 日本尚未审查的专利申请公开号第 2009-70098 号、2007-334852 号、2007-193838 号和 2007-58840 号已经公开了采用闪存的存储装置。

[0004] 在非易失性存储器中，物理地址被用作物理存储区域的地址。相应地设置物理块、物理页和物理扇区。多个物理扇区组成物理页，多个物理页组成物理块。

[0005] 删除(擦除)以物理块为单位执行，写入(程序)和读取可以以物理页为单位执行。

[0006] 逻辑地址用于从主机装置侧的地址指定。根据逻辑地址的逻辑块和逻辑页与上述物理地址相关联。相应地，响应于访问请求和对实际闪存的访问，将逻辑地址转换成物理地址。

发明内容

[0007] 因此，在使用 NAND 型闪存等用于存储的存储装置中，由主机装置指定的逻辑地址必须被转换成与该逻辑地址对应的表示数据位于闪存上哪个物理块的哪个物理页上的物理地址。

[0008] 因此，必须构建执行这种转换的管理信息。

[0009] 为了能够高速构建这种管理信息，提出了一种限制数据写入的执行使得逻辑地址在物理块中总是连续的方法。根据该方法，找到物理块中最后使用的物理页，获取该物理页中所记录数据的逻辑地址，从而能够高速构建管理信息。

[0010] 然而，在该方法中，物理块中写入的数据的逻辑地址必须总是连续的。另外，当主机装置要写入间断逻辑地址的数据时，或当主机装置更新已写入逻辑地址的数据时，经常会出现碎片收集的问题，其中另一个物理块安全和数据被拷贝到已安全的物理块中，这会显著减小装置寿命和写入速度。

[0011] 另一方面，也已公开了允许在物理块中连续写入间断逻辑地址数据的方法。

[0012] 根据该方法，即使当写入逻辑地址间断的数据时，也可以避免上述碎片收集的问题。然而，间断逻辑地址的数据在物理块中连续，但构建管理信息花费时间。特别地，在这种情况下管理信息的构建通过获取物理块中所有物理页的逻辑地址执行，因此花费很多时间来获取管理信息，因此在该点上使得写入 / 读取速度降低。

[0013] 期望避免这种允许在物理块内连续写入间断逻辑地址的数据和经常发生碎片收集问题的情形，并通过加速获取逻辑和物理地址管理信息来提高写入 / 读取速度。

[0014] 根据本技术的实施方式,提供如下配置的控制装置。

[0015] 即,根据本技术实施方式的控制装置,包括:控制单元,所述控制单元对存储器单元执行数据写入控制,其中作为删除单位的物理块的尺寸大于作为最小写入单位的物理页的尺寸,所述控制单元生成表示写入目标物理块中物理页地址和逻辑地址之间的对应关系的逻辑和物理地址管理信息,以便执行控制,使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中,其中数据通过写入控制被写入所述写入目标物理块中。

[0016] 进一步,存储设备可以根据本技术的实施方式做如下配置。

[0017] 即,根据本技术另一实施方式的存储装置,包括存储器单元,其中作为删除单位的物理块的尺寸大于作为最小写入单位的物理页的尺寸。

[0018] 根据另一实施方式的存储装置进一步包括:控制单元,所述控制单元执行向存储器单元的数据写入控制,以及生成表示写入目标物理块中物理页地址和逻辑地址之间的对应关系的逻辑和物理地址管理信息,以便执行控制,使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中,其中,数据通过写入控制被写入所述写入目标物理块中。

[0019] 如上所述,在本技术的实施方式中,生成逻辑和物理地址管理信息以存储在存储器单元中。相应地,无须强制限制数据被写入物理块中使得逻辑地址不可避免地连续,能够避免这种允许在物理块中连续写入逻辑地址间断的数据和经常发生碎片收集问题的情形。

[0020] 而且,在本技术的实施方式中,逻辑和物理地址管理信息被写入写入目标物理块。在相关技术的方法中,允许在物理块中连续写入逻辑地址间断的数据,为了获取逻辑和物理地址管理信息,读取逻辑和物理地址管理信息的所有物理页。另一方面,根据本技术的实施方式,可通过读出单个物理页获取逻辑和物理地址管理信息。因此,加速了管理信息的获取,提高了写入/读取速度。

[0021] 根据本技术的实施方式,可以避免这种允许在物理块中连续写入逻辑地址间断的数据和经常发生碎片收集问题的情形,并且加速了逻辑和物理地址管理信息的获取,从而提高了写入/读取速度。

附图说明

[0022] 图 1 为示出了根据实施方式的存储设备的内部配置的方框图;

[0023] 图 2 示意性示出了根据实施方式的物理块和物理页之间的关系;

[0024] 图 3 示出了相关技术中写入数据使得逻辑地址在物理块中不可避免地连续的方法;

[0025] 图 4 示出了图 3 所示的相关技术中方法的问题;

[0026] 图 5 示出了相关技术中允许在物理块中连续写入逻辑地址间断的数据的方法;

[0027] 图 6 示出了根据实施方式的写入方法;

[0028] 图 7 示出了管理表的数据配置;

[0029] 图 8 是根据实施方式的管理表构建过程的流程图;

[0030] 图 9 是根据实施方式的数据写入过程的流程图;

[0031] 图 10 示意性示出了表示多个物理块的逻辑和物理地址之间对应关系的管理表的概念;以及

[0032] 图 11 示出了表示多个物理块的逻辑和物理地址之间对应关系的管理表的数据配

置。

具体实施方式

[0033] 下面说明本技术的实施方式。

[0034] 本公开按照下面的顺序。

[0035] <1. 存储装置的配置>

[0036] <2. 相关技术的写入方法>

[0037] <3. 实施方式的写入方法>

[0038] <4. 处理程序>

[0039] <5. 变型例>

[0040] <1. 存储装置的配置>

[0041] 图 1 的方框图示出了根据本技术实施方式的存储装置的存储卡 1 的内部配置。

[0042] 存储卡 1 连接至主机装置 2, 并被用作存储装置。例如, 可以考虑使用诸如个人计算机、数字照相机、摄像机、音频播放器、视频播放器、游戏控制台、便携式电话和例如个人数字助理(PDA)的信息端子的各种类型的电子装置和信息处理装置作为主机装置 2。

[0043] 存储卡 1 包括控制单元 11、内部随机存取存储器(RAM) 12、装置接口 13、缓冲器 RAM14 和闪存 15。

[0044] 控制单元 11 由中央处理单元(CPU)组成, 控制整个存储卡 1。因此, 控制单元 11 按顺序执行存储在内部 RAM12 中的命令码。主要地, 控制单元 11 允许根据来自主机装置 2 的命令执行数据写入和读取。因此, 控制单元 11 执行关于主机装置 2 的装置接口 13 的数据传输/接收操作控制, 缓冲器 RAM14 的写入/读取操作的控制和对闪存 15 的访问操作的控制。

[0045] 例如, 内部 RAM12 由静态随机存取存储器(SRAM)组成。内部 RAM12 用于存储由控制单元 11 执行的程序(固件), 用作工作区域。

[0046] 设备接口 13 与主机装置 2 通信。

[0047] 缓冲器 RAM14 用于缓冲关于主机装置 2 的传输数据(写入数据和读取数据)。

[0048] 闪存 15 是非易失性存储器, 该实例中 NAND 型闪存用作闪存 15。

[0049] 作为存储卡 1 的基本操作, 在数据写入中, 写入地址(逻辑地址)、数据大小和待写入数据与写入请求一起从主机装置 2 发送。

[0050] 从主机装置 2 发送的数据在装置接口 13 接收并在缓冲器 RAM14 中缓存。然后在控制单元 11 的控制下, 数据被写入闪存 15 中。控制单元 11 根据写入请求、写入地址和数据大小控制这些操作。

[0051] 在数据读取中, 读取地址(逻辑地址)和数据大小与读取请求一起从主机装置 2 发送。控制单元 11 基于读取地址和数据大小读出由闪存 15 指定的数据, 并将该数据缓存在缓冲器 RAM14 中。而且, 控制单元 11 对缓存的读取数据进行错误校正处理等等。然后, 读取数据从缓冲器 RAM14 前进至装置接口 13, 以便发送至主机装置 2。

[0052] 另外, 在闪存 15 中, 物理地址用作物理存储区域的地址。相应地设置物理块、物理页和物理扇区。物理页由多个物理扇区组成和物理块由多个物理页组成。

[0053] 图 2 示意性示出了物理块和物理页之间的关系。

[0054] 在该实施方式中,假设单个物理块由 128 个物理页组成。

[0055] 这里,尽管未示出,但是物理页被分成多个物理扇区。

[0056] 删除(擦除)以物理块为单位执行。而且,写入(编程)和读取可以以物理页为单位执行。也就是说,物理块是物理删除单位(最小删除单位)和物理页是物理写入单元(最小写入单元)。

[0057] 逻辑地址被用于主机装置 2 侧的地址指定。根据逻辑地址的逻辑块、逻辑页和逻辑扇区与上述物理地址有关。也就是说,控制单元 11 以关联逻辑地址和物理地址的方式生成逻辑和物理地址管理信息。响应于主机装置 2 的访问请求,控制单元 11 参考逻辑和物理地址管理信息,以便将指定的逻辑地址转换成物理地址。然后,控制单元 11 通过物理地址执行对闪存 15 的实际访问。

[0058] 下文中,主机装置 2 请求写入和读取的数据(由主机装置 2 通过逻辑地址管理的数据)称作“主机数据”。

[0059] <2. 相关技术的写入方法>

[0060] 作为相关技术的一种常见写入方法,如图 3 所示,列举其中写入数据从而使得逻辑地址在物理块中总是连续的方法。

[0061] 图 3 示出了发出用于写入作为主机数据的数据的指令的情况;该数据对应于六个页,分别赋予逻辑地址 0 至 5(页单元中的逻辑地址)。

[0062] 从物理页号为 0 的物理页开始按顺序使用物理块,使得这种情况下的主机数据(逻辑地址=0 到 5)被写入如图 3 所示的连续物理页。

[0063] 在使用上述写入数据从而使得逻辑地址在物理块中总是连续的方法的情况下,当下一获取写入物理块中的主机数据的信息时,通过查找物理块中最后使用的物理页并读取写入物理页中冗余区域的主机数据的逻辑地址,可以获取物理块中主机数据的记录状态。也就是说,可以获取物理块中逻辑地址和物理地址之间的对应关系。

[0064] 应当注意,最后使用的物理页表示在过去的时间中最近进行数据写入的物理页。如上所述,从物理页号为 0 的物理页开始按顺序使用物理块。因此,在保证物理块中逻辑地址连续性的状态下,当发现(turn out)记录在最后使用的物理页中的数据的逻辑地址时,可以断定物理块中逻辑和物理地址之间的对应关系。

[0065] 然而,当使用图 3 所示方法时,会出现图 4 所示的问题。

[0066] 图 4 示出了第一次写入时主机数据是逻辑地址 0 至 4 的数据(五页的数据),和逻辑地址=1 的数据的重写实施为第二次写入的情况。

[0067] 在这种情况下,假定在第一次写入时,对物理块 M 执行主机数据(逻辑地址=0 至 4)的写入。

[0068] 在第二次写入时,必须保证物理块中逻辑地址的连续性。因此,很难在物理块 M 中写入逻辑地址=1 的新写入的数据。而且,删除单位是物理块单元,这样同样难以删除记录在物理块 M 中的逻辑地址=1 的数据和在第二次写入时新写入的逻辑地址=1 的数据。

[0069] 相应地,在这种情况下,新保护不同于物理块 M 的物理块 N,在物理块 M 中记录的逻辑地址=0、2、3、4 的数据和第二次写入时发出写入指令的逻辑地址=1 的数据被写入以上提及的要保护的物理块 N,使得逻辑地址变得连续。

[0070] 在如上提及的保证逻辑地址连续的方法中,当更新具有已经写入逻辑地址的主机

数据时,发生所谓的碎片收集,其中主机数据被拷贝到另一个物理块 N 上。

[0071] 尽管省略了参考附图的说明,但是当在物理块中写入间断逻辑地址的主机数据时,还是会发生这种碎片收集。也就是说,相关技术下保证逻辑地址连续性的方法会导致频繁发生碎片收集。

[0072] 频繁发生碎片收集会显著降低设备的使用寿命和写入速度。

[0073] 另一方面,作为相关技术的另一种方法,还公开了允许在物理块中连续写入间断逻辑地址的主机数据的方法。

[0074] 在采用这种方法的情况下,如图 5 所示,当在如图 4 所示的情况下写入逻辑地址 =0 至 4 的主机数据之后在第二次写入中发出重新写入逻辑地址 =1 的数据的指令时,第二次写入中逻辑地址 =1 的主机数据可以被写入物理页号 =5 的部分。

[0075] 也即是说,如由这一点可以理解的,根据允许物理块中逻辑地址间断的方法,可以有效地避免经常发生碎片收集的情形。

[0076] 然而,在相关技术的方法中,通过获得目标物理块中所有物理页的逻辑地址可以构建管理信息。结果是,在这点上,占用大量时间获得管理信息并降低该点的写入 / 读取速度。

[0077] 在本技术的实施方式中,可以避免这种允许在物理块中连续写入逻辑地址间断的数据和经常发生碎片收集问题的情形,加速获得逻辑和物理地址管理信息以便提高写入 / 读取速度。

[0078] <3. 实施方式的写入方法>

[0079] 在该实施方式中,首先假设基于逻辑和物理地址管理信息管理物理块中逻辑和物理地址之间的对应关系,以便允许物理块中逻辑地址的间断。特别地,可以使用下述管理表。

[0080] 允许物理块中逻辑地址的间断可以减小上述碎片收集发生的次数。

[0081] 在本技术的实施方式中,假设通过上述逻辑和物理地址管理信息管理,则可以在短时间内有效地获得逻辑和物理地址管理信息,因此提高主机数据写入 / 读取的访问速度。

[0082] 特别地,在该实施方式中,采用这种响应于写入主机数据的执行而在在写入主机数据的物理块中写入逻辑和物理地址管理信息的方法。

[0083] 这里,逻辑和物理地址管理信息指的是下面的管理表。

[0084] 图 6 示出了实施方式的写入方法。

[0085] 图 6 示出了如下情况,关于作为写入对象的物理块(假设为未记录的物理块),发出写入逻辑地址 =0 的数据作为第一次主机数据的指令,发出重新写入逻辑地址 =1 的数据作为第二次主机数据的指令,然后发出写入逻辑地址 =200 的数据作为第 N 次主机数据的指令。

[0086] 响应于写入第一次主机数据的指令,逻辑地址 =0 至 4 的指定数据首先被写入物理块中物理页号 0 至 4 的物理页。

[0087] 如上所述,从物理页号为 0 的物理页开始按顺序使用物理块。

[0088] 然后,生成表示逻辑和物理地址之间对应关系的管理表,该管理表被写入已写入了主机数据的物理块中。特别地,在该实例中,管理表被写入已写入了主机数据的物理块中

紧接最近使用的物理页之后的物理页。也就是说,在图 6 的实例的情况下,管理表被写入紧接物理页号=4 的物理页之后的物理页号=5 的物理页中,其中物理页号=4 的物理页是在执行写入管理表的时间点最近使用的物理页。

[0089] 写入管理表以与以下写入主机数据相似的方式执行。

[0090] 特别地,响应于第二次写入主机数据的指令(重写逻辑地址=1 的数据),如图 6 所示发布关于在逻辑地址=1 的写入指令,在逻辑地址=1 的主机数据被写入物理页号=6 的物理页中之后生成表示物理页号=0 至 6 的物理页中逻辑和物理地址之间对应关系的管理表,所生成的管理表被写入紧接最近使用的物理页之后的物理页中,即,在这种情况下中的物理页号=7 的物理页。

[0091] 图 6 示出了按顺序使用物理页号=7 到 123 的物理页,然后发出第 n 次主机数据写入的指令(逻辑地址=200 的数据)的情况。在第 n 次写入中,当逻辑地址=200 的指定数据被写入物理页号=124 的物理页之后,生成表示物理页号=0 到 124 的物理页中逻辑和物理地址的对应关系的管理表,并且将生成的管理表写入紧接最近使用的物理页之后的物理页中,即,在这种情况下中的物理页号=125 的物理页。

[0092] 图 7 示出了管理表的数据配置。

[0093] 如图 7 所示,管理表是关联逻辑地址和物理页号的信息。

[0094] 在该实例中,一个管理表是用于管理单个物理块中逻辑和物理地址之间对应关系的信息。该实例中逻辑地址是提供给被写入目标物理块的物理页中的主机数据的逻辑地址。在管理表中,各个逻辑地址与写入了提供有逻辑地址的主机数据的物理页的物理页号的信息相关联。

[0095] 在所述实施方式中,管理表被写入上述闪存 15 中的物理块中。因此,当后来获取逻辑和物理地址的管理信息用于执行对应物理块的读取/写入时,可以读取物理块中最近使用的物理页内包含的信息。因此,可以比相关技术的方法更快的获取逻辑和物理地址管理信息。

[0096] 特别地,在允许物理块中逻辑地址间断的相关技术方法中,必须读取目标物理块中所有物理页以获取逻辑和物理地址管理信息。然而,根据所述实施方式,通过读取目标物理块中单个物理页(在该示例中是最近使用的物理页)便可获得逻辑和物理地址管理信息,允许更快地获得管理信息。

[0097] 结果是,与相关技术相比,可以提高读取/写入速度。

[0098] 而且,在该实例中,如由图 6 的描述所理解的,每次写入主机数据都会写入管理信息。相应地,过去的逻辑和物理地址管理信息也存储在对应的物理块中。因此,当由于某些原因难以读取物理块中最新的管理表时,通过使用存储的过去的管理表可以有效地恢复逻辑和物理地址管理信息。

[0099] 这里,在图 8 所示的流程中,通过使用过去已写入的管理表信息可以有效地恢复管理信息。

[0100] 应当注意,控制单元 11 在端子 RAM12 上生成管理表。

[0101] 如上所述,控制单元 11 根据来自主机装置 2 侧的命令获取将被写入的数据的逻辑地址。

[0102] 在内部 RAM12 上,控制单元 11 积累就其发出写入指令的主机数据的逻辑地址与写

入主机数据的物理页的物理页号相关联的信息作为管理表的入口信息。因此,生成管理表。因此生成的管理表被写入已写入了主机数据的物理块中紧接最近使用的物理页之后的物理页。

[0103] <4. 处理程序>

[0104] 参考图 8 和图 9 的流程图描述了用于实现实施方式的上述写入方法执行的特定处理的程序。

[0105] 控制单元 11 根据存储在诸如闪存 15 的预定存储设备中的程序执行图 8 和图 9 所示的过程。

[0106] 图 8 示出了管理表的构建过程。

[0107] 图 8 中所示的管理表的构建过程可至少在启动阶段执行。

[0108] 在图 8 中,步骤 S101,控制单元 11 在目标物理块中搜索最近使用的物理页。例如,可以使用二分法搜索来搜索最近使用的物理页。如上所述,最近使用的物理页表示最新数据已在过去被写入的物理页。

[0109] 上述二分法搜索是一种搜索最近使用的物理页,同时确认中央物理页的方法。在物理块由八个物理页(0 到 7)组成的情况下,例如可以首先确认位于中央的物理页,如物理页号 =4 的物理页。当物理页号 =4 的物理页是写入物理页时,应当理解,最近使用的物理页存在于物理页号 =4 的物理页之后的物理页中。因此,可以确认位于物理页号 =5 到 7 的范围中央的物理页号 =6 的物理页。

[0110] 当物理页号 =6 的物理页是写入物理页时,物理页号 =7 的物理页可为最近使用的物理页。因此,物理页逐渐减少以便搜索最近使用的物理页,同时确认中央物理页。

[0111] 当找到最近使用的物理页时,控制单元 11 在步骤 S102 中读取最近使用的物理页。

[0112] 然后,在以下的步骤 S103 中,控制单元 11 判断管理表是否已经被写入最近使用的物理页。

[0113] 当步骤 S103 得到肯定结果,即管理表已经被写入最近使用的物理页时,控制单元 11 进入步骤 S104 接受管理表。也就是说,当管理表被写入最近使用的物理页中时,管理表包含表示目标物理块中逻辑和物理地址之间对应关系的最近状态的信息(换句话说,表示当时已经被写入对应物理块的所有条主机数据的逻辑和物理地址的对应关系的信息),因此管理表保持在内部 RAM12 中。

[0114] 另一方面,当步骤 S103 得到否定结果,即管理表尚未写入最近使用的物理页时,则最近的管理表不在物理块中。由于某种原因未执行管理表写入的情况,由于某种数据损坏等即使执行了写入也很难读取管理表的情况等,作为可能的情况被引用。

[0115] 在判断管理表未被写入最近使用的物理页的情况下,控制单元 11 执行步骤 S105 到 S110 的下列流程,以便恢复最近的管理表。

[0116] 特别地,当在步骤 S103 得到否定结果时,控制单元 11 转到步骤 S105 获取在物理页中记录的主机数据的逻辑地址。也就是说,控制单元 11 获取在步骤 S102 或下面的步骤 S107 中读取的物理页内记录的主机数据的逻辑地址。

[0117] 在如此获取逻辑地址之后,步骤 S106 中,控制单元 11 判断对应的物理页是否是目标物理块的首物理页。

[0118] 当在步骤 S106 中获得否定答案,即对应的物理页不是物理块的首物理页时,控制

单元 11 转到步骤 S107 中读取前一个物理页并在步骤 S108 判断管理表是否已被写入该前一个物理页。

[0119] 当在步骤 S108 中得到否定结果,即管理表尚未被写入时,重复步骤 S105 到 S108 的流程。相应地,返回物理页中获取逻辑地址,直到找到管理表。换句话说,执行这种流程,直到找到存储管理表的物理页,同时以从最近使用的物理页开始按顺序追溯之前的物理页的方式存储各个物理页的主机数据的逻辑地址。

[0120] 当步骤 S108 得到肯定结果,即管理表已经被写入时,控制单元 11 转到步骤 S109 生成表示最近状态的管理表。也就是说,控制单元 11 通过向在步骤 S108 中找到的管理表中所包含的信息中添加基于步骤 S105 到 S108 的过程(从最近使用的物理页到紧接找到管理表的物理页之后的物理页)获得的逻辑地址生成的逻辑和物理地址的对应关系信息(找到管理表的物理页的前一物理页到物理页号 =0 的物理页的逻辑和物理地址对应关系信息),可以生成包含最近信息的管理表。换句话说,这是将过去写入的管理表更新至最近状态的过程。

[0121] 如上所述,在内部 RAM12 中生成管理表,相应地,因此更新至最新状态的管理表也被存储在内部 RAM12 中。

[0122] 这里,在步骤 S106 获得所述物理页是物理块首页的肯定结果的情况表示未在对应的物理块中找到管理表。

[0123] 因此,在这种情况下,控制单元 11 转到步骤 S110 生成管理表。特别地,控制单元 11 按顺序关联在步骤 S105 的过程中获得的逻辑地址的信息和获得逻辑地址的物理页的物理页号,以便生成表示最近使用的物理页到物理页号 =0 的物理页的逻辑和物理地址的对应关系的管理表。

[0124] 如果图 8 所示的构建过程至少在启动阶段执行,则当主机 2 发出写入 / 读取指令时,控制单元 11 获取闪存 15 中各个物理块最近的逻辑和物理地址对应关系。

[0125] 图 9 示出了响应于写入主机数据要执行的过程。

[0126] 在图 9 中,例如,在步骤 S201 中,控制单元 11 接收根据主机 2 发出的写入请求而要写入的主机数据,并获得逻辑地址。

[0127] 特别地,控制单元 11 经由设备接口 13 将发送的主机数据暂时存储在缓冲器 RAM14 中。另外,控制单元 11 掌握待写入的主机数据的逻辑地址和根据经由装置接口 13 发送的写入请求的命令的数据量。

[0128] 在步骤 S202 中,生成或更新管理表,以响应此时的数据写入。

[0129] 由于执行上述图 8 所示的构建过程,控制单元 11 当前(写入主机数据之前的时间点)已经掌握了作为写入目标的物理块中逻辑和物理地址的对应关系。

[0130] 当过去已经向目标物理块执行了主机数据的写入时,步骤 S202 的过程变成基于从现在起即将被写入的主机数据的逻辑和物理地址之间的对应关系信息更新已经存储在内部 RAM12 中的管理表的过程。可替换地,当第一次使用目标物理块时,步骤 S202 的过程变成基于从现在起即将被写入的主机数据的逻辑和物理地址之间的对应关系信息新生成管理表的过程。

[0131] 在步骤 S202 中执行生成 / 更新管理表的处理之后,在步骤 S203 中控制单元 11 执行主机数据的写入。

[0132] 如上所述,从物理页号=0 开始顺序使用物理块,使得控制单元 11 从目标物理块中紧接最近使用的物理页之后的物理页开始按顺序写入主机 2 侧指定的主机数据。

[0133] 在执行写入主机数据之后,在步骤 S204 中,控制单元 11 执行向紧接最近使用的物理页之后的物理页写入管理表。也就是说,控制单元 11 在在步骤 S203 中已写入主机数据的物理块中紧接最近使用的物理页的物理页中写入在前述步骤 S202 中在内部 RAM12 中生成 / 更新的管理表。

[0134] 这里,图 9 中每次写入主机数据都会写入管理表。然而,写入管理表的执行时间不必局限于每次写入主机数据。

[0135] 例如,预定时间内或自从上次写入管理表开始的时间内可以使用各种方法,比如写入主机数据时写入管理表的方法,和当物理块中逻辑地址间断时写入管理表的方法。

[0136] 而且,可以想象,图 8 所示的管理表的构建过程(在 RAM 中生成 / 更新管理表的过程)不限于在启动阶段执行,而是在主机装置 2 每次发出写入或读取请求时执行。

[0137] <5. 变型例>

[0138] 已经描述了根据本技术的实施方式,但是本技术的实施方式不局限于上述特定实例。

[0139] 在上述描述中,管理表是表示单个物理块中逻辑和物理地址之间对应关系的信息,但是管理表可以是例如表示多个物理块中逻辑和物理地址的对应关系的信息。

[0140] 图 10 示意性示出了这种情况下管理表的概念。

[0141] 图 10 示出了表示三个物理块(为物理块 M、N 和 O)的逻辑和物理地址的对应关系的管理表实例。

[0142] 在这种情况下,一体化管理这三个物理块,在这三个物理块中的预定物理页内写入管理表。例如,在这种情况下,管理表被写入这三个物理块中紧接最近使用的物理页之后的物理页中。通过采用如上述图 8 所示的搜索最近使用的物理页以获得管理表的方法,可以轻易识别管理表是否是最新的管理表。

[0143] 图 11 示出了表示多个物理块的逻辑和物理地址的对应关系的管理表的数据配置。

[0144] 在管理表表示多个物理块中逻辑和物理地址之间对应关系的情况下,管理表关联逻辑地址、写入提供有逻辑地址的数据的物理页的编号(物理页号)、和写入提供有逻辑地址的数据的物理块的地址(物理块地址)。

[0145] 当多个物理块的逻辑和物理地址的对应关系由单个管理表管理时,所述管理表的数据大小趋于很大。根据系统环境,可以选择管理单个物理块对应关系的管理表或者管理多个物理块对应关系的管理表。

[0146] 当采用如上述提及的管理多个物理块的逻辑和物理地址的对应关系的管理表时,通过读取单个管理表可以获得逻辑和物理地址管理信息,尽管在相关技术中逻辑和物理地址管理信息已通过读取多个物理块中所有写入物理页获得。结果是,可以进一步提高读取 / 写入速度。

[0147] 而且,上面已经说明了一个实例,其中本技术的实施方式被应用于包括 NAND 型闪存的存储装置。然而,本技术的实施方式有利地适用于数据被写入存储器单元中的情况,其中该存储器单元中作为删除单位的物理块的尺寸大于作为最小写入单位的物理页的尺寸。

[0148] 本技术的实施方式可以采用下面的配置。

[0149] (1) 一种控制装置, 包括: 控制单元, 所述控制单元对存储器单元执行数据写入控制, 该存储器单元中作为删除单位的物理块的大小大于作为最小写入单位的物理页的大小, 所述控制单元生成表示写入目标物理块中物理页地址和逻辑地址之间的对应关系的逻辑和物理地址管理信息, 以便执行控制, 使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中, 其中数据通过写入控制被写入所述写入目标物理块中。

[0150] (2) 根据(1)所述的控制装置, 所述控制单元执行控制, 使得所述逻辑和物理地址管理信息被写入所述写入目标物理块中紧接最近使用的物理页之后的物理页中。

[0151] (3) 根据(2)所述的控制装置, 所述控制单元在目标物理块中从最近使用的物理页到首物理页按顺序执行搜索写入了所述逻辑和物理地址管理信息的物理页的处理, 以便获取最先被发现的逻辑和物理地址管理信息, 以及使用获取的逻辑和物理地址管理信息和尚未写入逻辑和物理地址管理信息的物理页的逻辑地址执行更新逻辑和物理地址管理信息的处理。

[0152] (4) 根据(1)至(3)中任一项所述的控制装置, 所述控制单元生成表示单个物理块中的物理页地址和逻辑地址之间的对应关系的信息, 作为所述逻辑和物理地址管理信息。

[0153] (5) 根据(1)至(3)中任一项所述的控制装置, 所述控制单元生成表示多个物理块中的物理页地址和逻辑地址之间的对应关系的信息, 作为所述逻辑和物理地址管理信息。

[0154] (6) 根据(1)至(5)中任一项所述的控制装置, 所述控制单元对作为 NAND 型闪存的所述存储器单元执行写入控制。

[0155] 本公开包含涉及于 2012 年 5 月 11 日向日本专利局提交的日本在先专利申请 JP2012-109089 中公开的主题内容, 其全部内容通过引用结合于此。

[0156] 本领域技术人员应当理解, 根据设计需要和其他因素, 只要在所附权利要求及其等价物的保护范围内, 各种修改、组合、子组合和替换都可以发生。

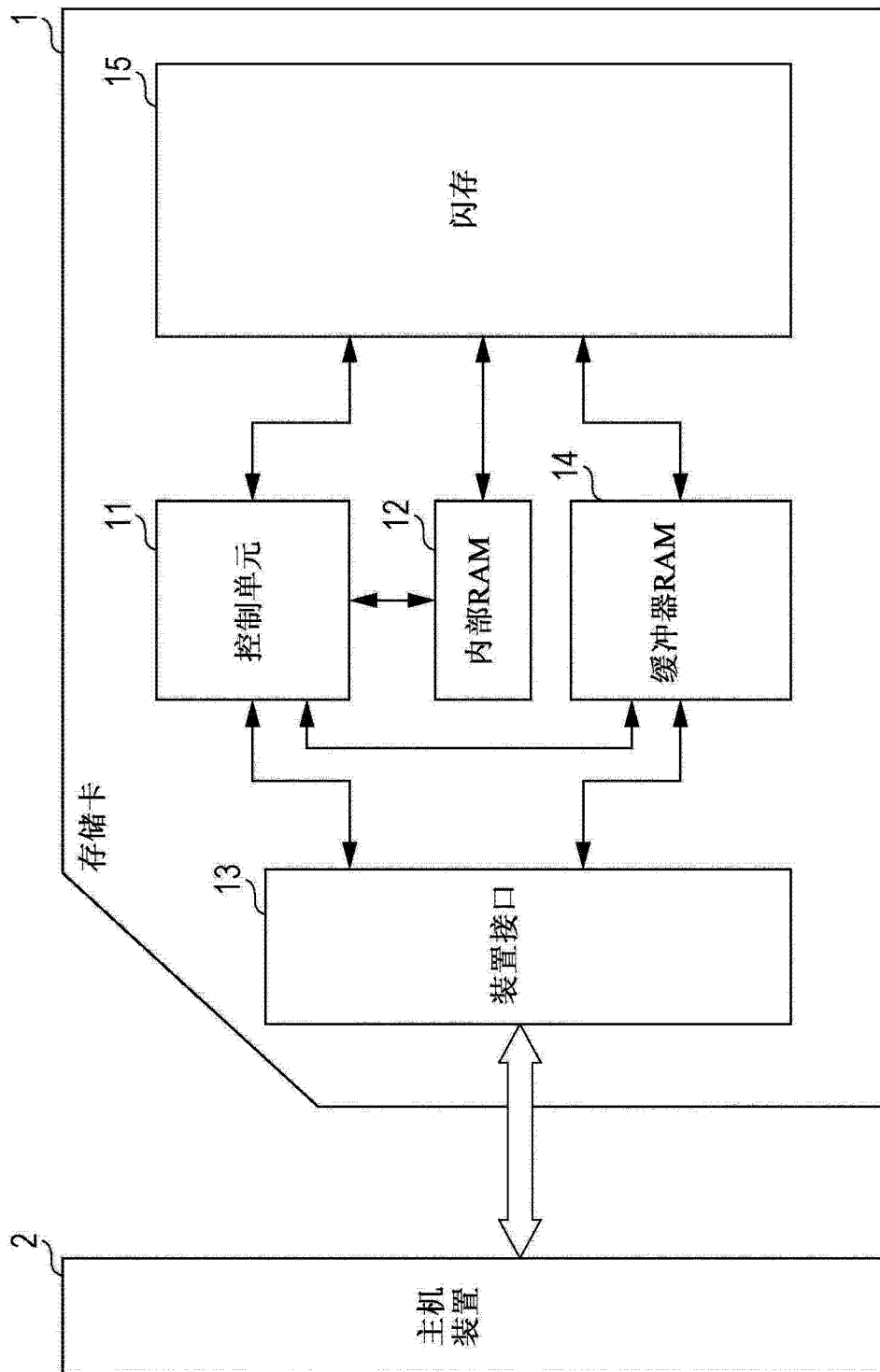


图 1

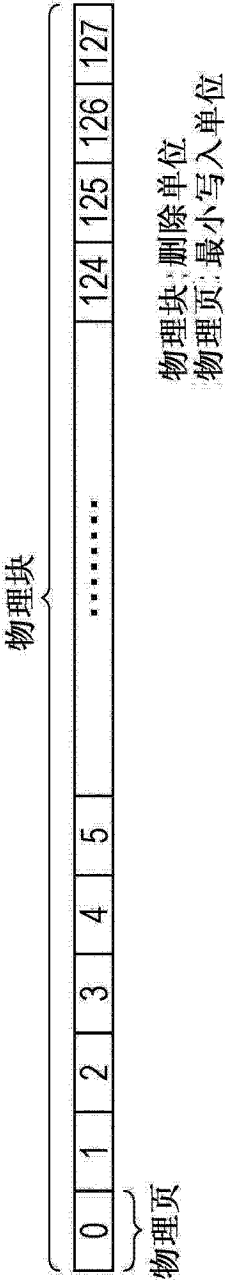


图 2

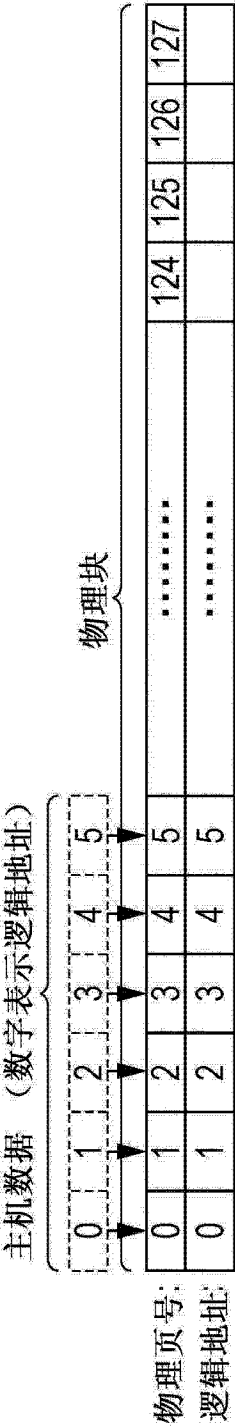


图 3

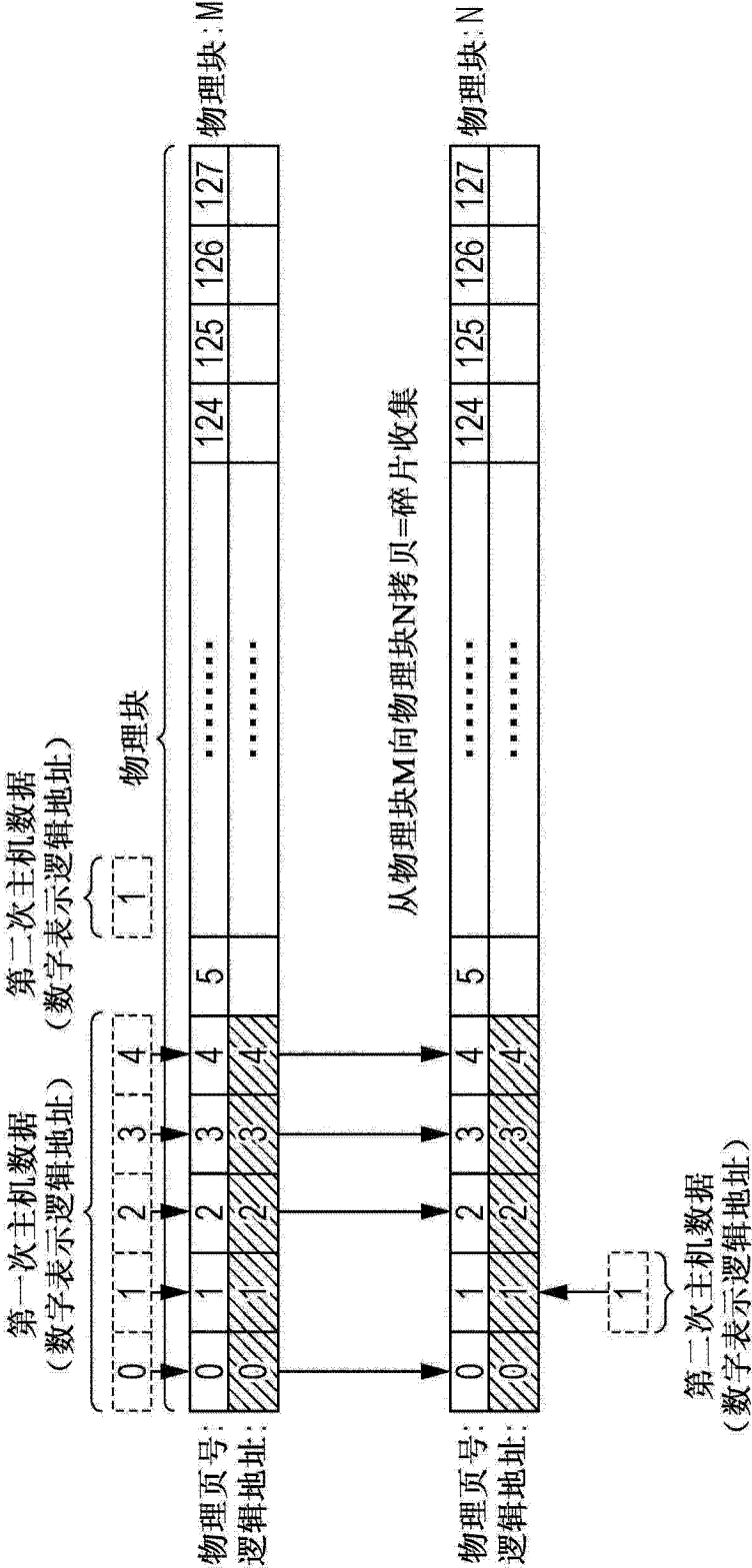


图 4

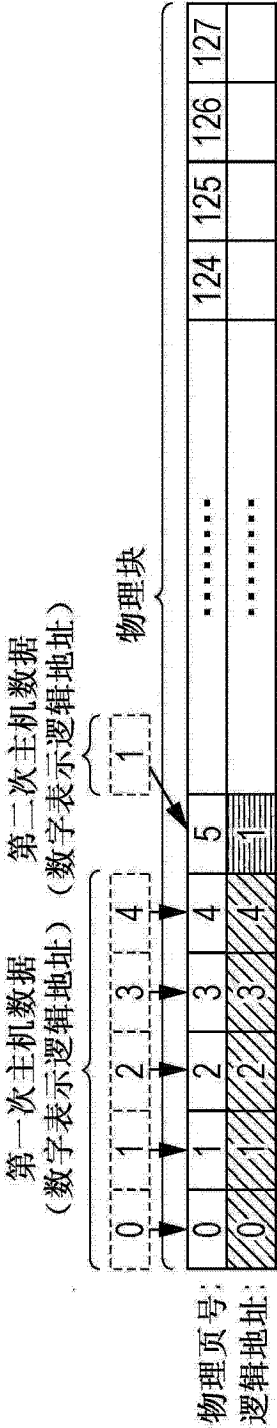


图 5

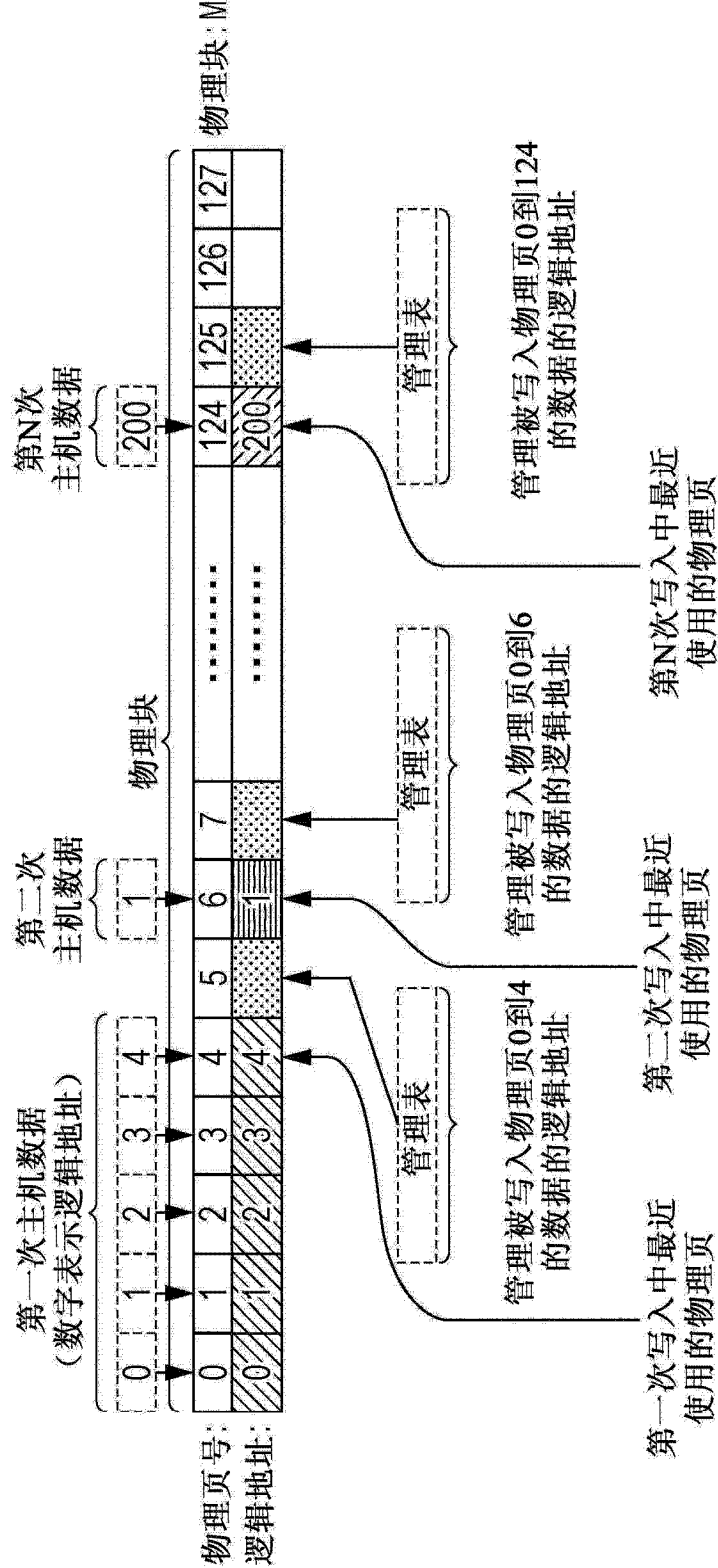


图 6

逻辑地址	物理页号
逻辑地址	物理页号
逻辑地址	物理页号
⋮	⋮
⋮	⋮
逻辑地址	物理页号
逻辑地址	物理页号
逻辑地址	物理页号
逻辑地址	物理页号

图 7

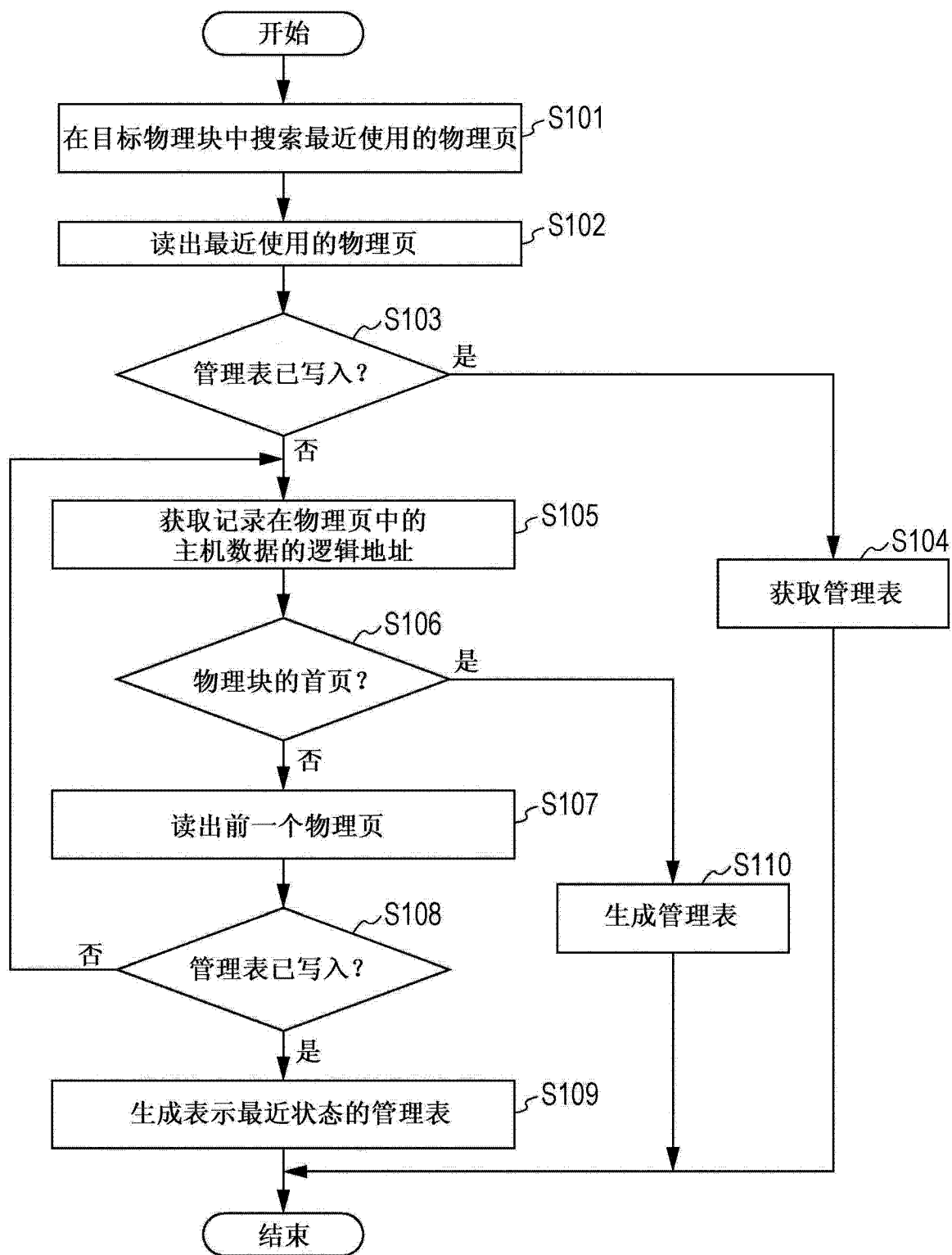


图 8

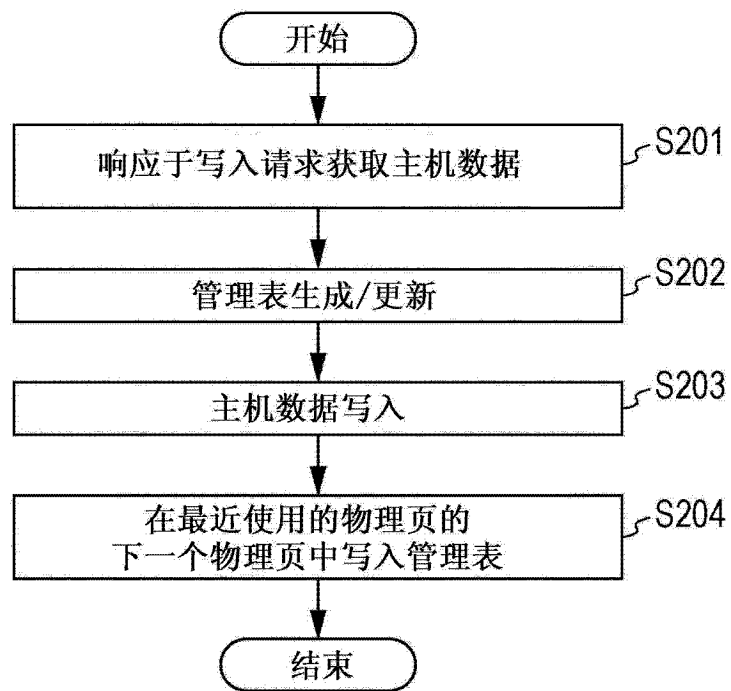


图 9

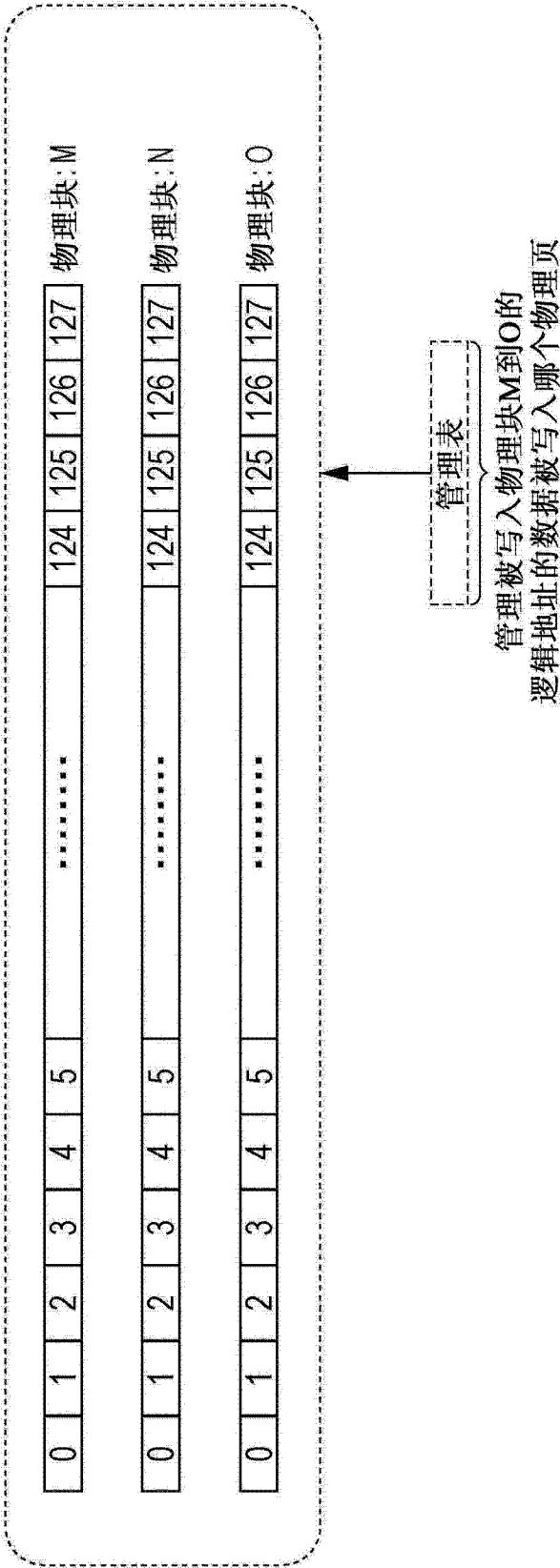


图 10

逻辑地址	物理块地址	物理页号
逻辑地址	物理块地址	物理页号
逻辑地址	物理块地址	物理页号
⋮	⋮	⋮
⋮	⋮	⋮
逻辑地址	物理块地址	物理页号
逻辑地址	物理块地址	物理页号
逻辑地址	物理块地址	物理页号
逻辑地址	物理块地址	物理页号

图 11