

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 3 区分  
 【発行日】平成 17 年 6 月 16 日 (2005.6.16)

【公開番号】特開 2001-85974 (P2001-85974A)  
 【公開日】平成 13 年 3 月 30 日 (2001.3.30)  
 【出願番号】特願 平 11-263696  
 【国際特許分類第 7 版】  
     H 0 3 H   11/48  
 【F I】  
     H 0 3 H   11/48                      B

【手続補正書】  
 【提出日】平成 16 年 9 月 17 日 (2004.9.17)  
 【手続補正 1】  
 【補正対象書類名】明細書  
 【補正対象項目名】特許請求の範囲  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

電圧信号または電流信号が与えられる回路接続点と、  
 前記回路接続点に入力端が接続され、この入力端に流れ出る電流を一定の割合で圧縮して出力端から引き込み、その電流量が外部より制御される第 1 の電流圧縮回路と、  
 前記回路接続点に入力端が接続され、この入力端から流れ込む電流を一定の割合で圧縮して出力端から流し出し、その電流量が外部より制御される第 2 の電流圧縮回路と、  
 1 対の差動入力端の一方が前記回路接続点に接続され、出力端が前記第 1、第 2 の電流圧縮回路の各電流量制御端に接続される差動アンプ回路と、  
 一端が前記第 1 の電流圧縮回路の出力端と前記第 2 の電流圧縮回路の出力端と前記差動アンプ回路の 1 対の差動入力端の他方に共通接続されるコンデンサとを具備したことを特徴とする半導体集積回路。

【請求項 2】  
 前記第 1 の電流圧縮回路は、  
 コレクタが前記回路接続点に接続されエミッタ面積が  $n$  倍の第 1 の P N P トランジスタと、  
 エミッタ面積が 1 倍の第 2 の P N P トランジスタと、  
 一端が前記第 1 の P N P トランジスタのエミッタに接続される第 1 の抵抗と、  
 一端が前記第 2 の P N P トランジスタのエミッタに接続され、前記第 1 の抵抗の  $n$  倍の抵抗値を持つ第 2 の抵抗と、  
 前記第 1 の抵抗の他端と前記第 2 の抵抗の他端が共通接続される電源と、  
 前記第 1 の P N P トランジスタのベースと前記第 2 の P N P トランジスタのベースが共通接続される電流量制御端と、  
 入力端が前記第 2 の P N P トランジスタのコレクタに接続される第 1 のカレントミラー回路とを具備し、  
 前記第 2 の電流圧縮回路は、  
 コレクタが前記回路接続点に接続され、エミッタ面積が  $m$  倍の第 1 の N P N トランジスタと、  
 エミッタ面積が 1 倍の第 2 の N P N トランジスタと、  
 一端が前記第 1 の N P N トランジスタのエミッタに接続される第 3 の抵抗と、  
 一端が前記第 2 の N P N トランジスタのエミッタに接続され、前記第 3 の抵抗の  $m$  倍の

抵抗値をもつ第4の抵抗と、

前記第1のNPNトランジスタのベースと前記第2のNPNトランジスタのベースが共通接続される電流量制御端と、

入力端が前記第2のNPNトランジスタのコレクタに接続される第2のカレントミラー回路とを具備し、前記第3の抵抗の他端と前記前記第4の抵抗の他端が接地されて構成され、

前記差動アンプ回路は、

各ゲートが前記1対の差動入力端となる第1、第2のMOSトランジスタと、

エミッタが第1の出力端となる第3のPNPトランジスタと、

前記第3のPNPトランジスタのエミッタと前記電源の間に接続される第5の抵抗と、

エミッタが第2の出力端となる第3のNPNトランジスタと、

前記第3のNPNトランジスタのエミッタと接地間に接続される第6の抵抗とを具備し、前記第3のPNPトランジスタと前記第3のNPNトランジスタのベース電流が差動電流で制御されるよう構成され、

前記差動アンプ回路の第1の出力端が前記第1の電流圧縮回路の電流量制御端に接続され、前記差動アンプ回路の第2の出力端が前記第2の電流圧縮回路の電流量制御端に接続され、前記第1のカレントミラー回路の出力端と前記第2のカレントミラー回路の出力端が前記コンデンサの一端に接続されることを特徴とする請求項1に記載の半導体集積回路。

### 【請求項3】

前記第1の電流圧縮回路は、

一端が前記回路接続点に接続される第7の抵抗と、

一端が前記回路接続点に接続される、前記第7の抵抗の $n$ 倍の抵抗値を持つ第8の抵抗と、

エミッタが前記第7の抵抗の他端に接続され、 $n$ 倍のエミッタ面積を持つ第4のNPNトランジスタと、

エミッタが前記第8の抵抗の他端に接続される、1倍のエミッタ面積を持つ第5のNPNトランジスタと、

入力端が前記第5のNPNトランジスタのコレクタに接続される第3のカレントミラー回路と、

前記第4のNPNトランジスタのベースと前記第5のNPNトランジスタのベースが共通接続される電流量制御端と、

入力端が前記第3のカレントミラー回路の出力端に接続される第4のカレントミラー回路とを具備し、前記第4のNPNトランジスタのコレクタが電源に接続されて構成され、

前記第2の電流圧縮回路は、

一端が前記回路接続点に接続される第9の抵抗と、

一端が前記回路接続点に接続され、前記第9の抵抗の $m$ 倍の抵抗値を持つ第10の抵抗と、

エミッタが前記第9の抵抗の他端に接続され、 $m$ 倍のエミッタ面積を持つ第4のPNPトランジスタと、

エミッタが前記第10の抵抗の他端に接続され、1倍のエミッタ面積を持つ第5のPNPトランジスタと、

入力端が前記第5のPNPトランジスタのコレクタに接続される第5のカレントミラー回路と、

前記第4のPNPトランジスタのベースと前記第5のPNPトランジスタのベースが共通接続される電流量制御端と、

入力端が前記第5のカレントミラー回路の出力端に接続される第6のカレントミラー回路とを具備し、前記第4のPNPトランジスタのコレクタが接地されて構成され、

前記差動アンプ回路は、

各ゲートが前記1対の差動入力端となる第3、第4のMOSトランジスタと、

そのベース電流が差動電流で制御される第6のNPNトランジスタとを具備し、前記第6のNPNトランジスタのエミッタを介して前記第1、第2の電流圧縮回路の電流量を制御するよう構成され、

前記第4のカレントミラー回路の出力端と前記第6のカレントミラー回路の出力端が前記コンデンサの一端に接続されていることを特徴とする請求項1に記載の半導体集積回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

【課題を解決するための手段】

本発明の半導体集積回路は、

電圧信号または電流信号が与えられる回路接続点と、

前記回路接続点に入力端が接続され、この入力端に流れ出る電流を一定の割合で圧縮して出力端から引き込み、その電流量が外部より制御される第1の電流圧縮回路と、

前記回路接続点に入力端が接続され、この入力端から流れ込む電流を一定の割合で圧縮して出力端から流し出し、その電流量が外部より制御される第2の電流圧縮回路と、

1対の差動入力端の一方が前記回路接続点に接続され、出力端が前記第1、第2の電流圧縮回路の各電流量制御端に接続される差動アンプ回路と、

一端が前記第1の電流圧縮回路の出力端と前記第2の電流圧縮回路の出力端と前記差動アンプ回路の1対の差動入力端の他方に共通接続されるコンデンサとを具備したことを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

コンデンサ対応端子1には、流れ出す電流 $I_1$ を $1/N$ に圧縮した電流 $I_1/N$ を引き込む電流圧縮回路3の入力端と、および流れ込む電流 $I_2$ を $1/M$ に圧縮した電流 $I_2/M$ を流し出す電流圧縮回路5の入力端と、差動アンプ回路7の負（または正）入力端が接続される。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

電流圧縮回路3および電流圧縮回路5の電流量は、差動アンプ回路7の出力により制御される。電流圧縮回路3と電流圧縮回路5の圧縮された電流出力端は、共通接続され、差動アンプ回路7の正（または負）入力端とコンデンサ9の一端に接続される。なおここで、電流圧縮回路3、5の電流出力端とコンデンサ9の一端の共通接続部、およびコンデンサ対応端子1に関し、差動アンプ回路7の差動入力端に対する接続関係は、電流圧縮回路3、5の構成や、差動アンプ回路7における入出力信号の位相関係に応じて適宜決定される。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

本構成において、差動アンプ回路7はコンデンサ対応端子1とコンデンサ9の電圧を同じにように動作する。例えばコンデンサ対応端子1の電圧を上げようとする、それに応じて差動アンプ回路7の一方入力端が上がるため、電流圧縮回路5がコンデンサ対応端子1から電流 $I_2$ を引き込み、その $1/M$ の電流 $I_2/M$ を流し出そうとする。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

以上の動作により、コンデンサ対応端子1の電圧とコンデンサ9の電圧は追従する。また、コンデンサ対応端子1へ流れ込む電流は電流圧縮回路5によりコンデンサ9へ流れ込む電流のM倍となり、コンデンサ対応端子1から流れ出る電流は電流圧縮回路3によりコンデンサ9から流れ出る電流のN倍となる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

従って、入出力電流と電圧の関係により、コンデンサ対応端子1から見ると、電流が流れ込む充電時にはコンデンサ9のM倍の容量値のコンデンサとして、電流が流れ出す放電時にはコンデンサ9のN倍の容量値のコンデンサとして見える。電流圧縮回路3と電流圧縮回路5の圧縮比が等しい時は、コンデンサと同等の入出力電流電圧特性となる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

【0026】

また、差動アンプ回路7は、コンデンサ対応端子1とコンデンサ9の電圧を同じにするよう動作する。これにより、コンデンサ対応端子1から見ると、コンデンサ9の( $n \times m$ )倍の容量値のコンデンサと同等の動作をする。

【手続補正9】

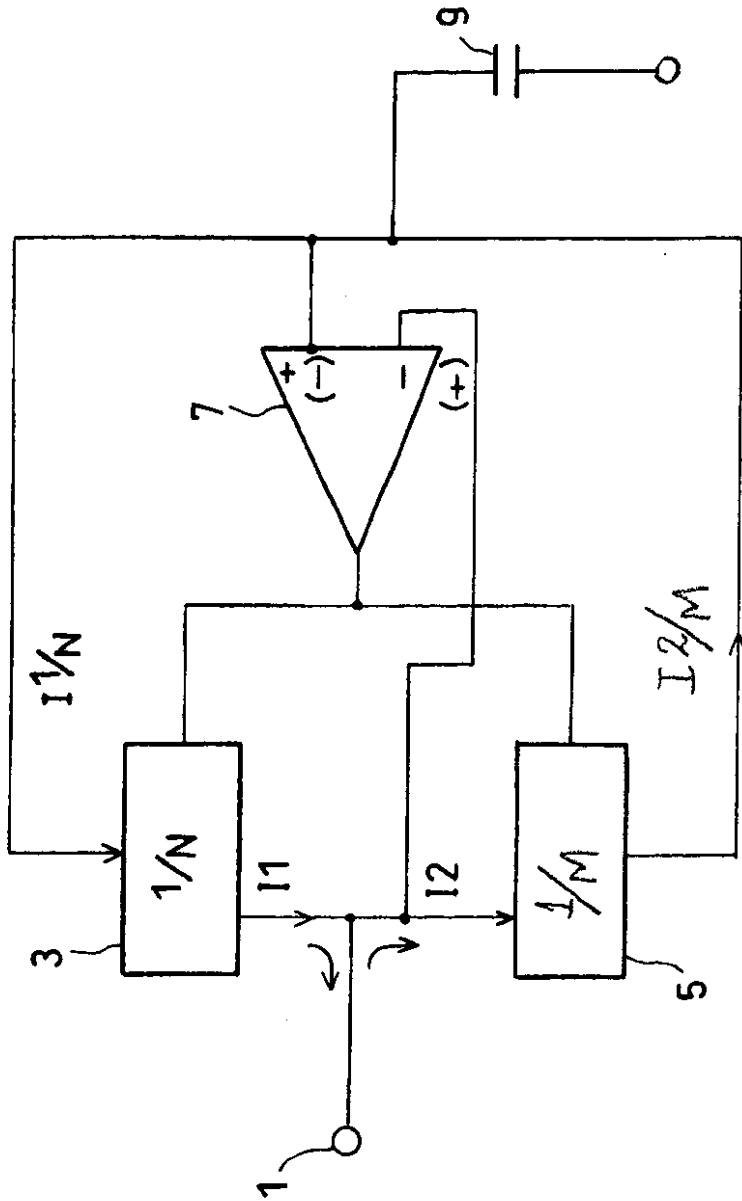
【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正の内容】

【図 1】



【手続補正 10】

【補正対象書類名】図面

【補正対象項目名】図 2

【補正方法】変更

【補正の内容】

【 図 2 】

