

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4046518号
(P4046518)

(45) 発行日 平成20年2月13日 (2008. 2. 13)

(24) 登録日 平成19年11月30日 (2007. 11. 30)

(51) Int.Cl.

F I

G O 1 R 31/317 (2006.01)

G O 1 R 31/28

A

請求項の数 9 (全 10 頁)

(21) 出願番号	特願2002-60735 (P2002-60735)	(73) 特許権者	399117121
(22) 出願日	平成14年3月6日 (2002. 3. 6)		アジレント・テクノロジーズ・インク
(65) 公開番号	特開2002-350515 (P2002-350515A)		AGILENT TECHNOLOGIE
(43) 公開日	平成14年12月4日 (2002. 12. 4)		S, INC.
審査請求日	平成17年2月25日 (2005. 2. 25)		アメリカ合衆国カリフォルニア州サンタク
(31) 優先権主張番号	01106632.1		ララ スティーブンス・クリーク・ブルー
(32) 優先日	平成13年3月16日 (2001. 3. 16)		バード 5301
(33) 優先権主張国	欧州特許庁 (EP)	(74) 代理人	100105913
			弁理士 加藤 公久
		(72) 発明者	ミツェル・フレッツェル・エレマン
			ドイツ連邦共和国ワイルドバーク ヨーゲ
			ルヴェーグ3
		(72) 発明者	ピーター・スキントゥエル
			ドイツ連邦共和国ゲートリンゲン アンセ
			ルヴェーグ15-1

最終頁に続く

(54) 【発明の名称】 ビット・エラー・レート測定

(57) 【特許請求の範囲】

【請求項 1】

テストを受ける装置 DUT としてディジタル回路をテストするための方法であって、
時間位置とレベル閾値によって定まる所定数のサンプリング・ポイントのそれぞれにつ
いて、前記 DUT から受信する信号を期待される信号と比較することにより、観測される
ディジタル信号の総数に対するエラー・ディジタル信号の比率を表すビット・エラー・レ
ート B E R を求める第一のステップと、

前記求められた B E R 値がそのサンプリング・ポイントに関するしきい B E R 値を超える
 か否かを判定することによって、前記所定数のサンプリング・ポイントのそれぞれに関
 するテストを実行する第二のステップと、

前記第二のステップの前記テスト結果を解析して、前記 DUT の状態に関するステート
 メントを生成する第三のステップと、

を含む方法。

【請求項 2】

前記第一のステップの前に、論理状態間における遷移特性を代表するサンプリング・ポ
 イントとして、前記所定数のサンプリング・ポイントを選択する第四のステップが含まれ
 ることを特徴とする、請求項 1 に記載の方法。

【請求項 3】

前記第四のステップに、以前の測定データを解析して、前記所定数のサンプリング・ポ
 イントを選択する第五のステップが含まれることを特徴とする、請求項 2 に記載の方法。

【請求項 4】

前記第五のステップに、低 B E R 値から高 B E R 値への遷移におけるサンプリング・ポイントを選択する第六のステップが含まれることを特徴とする、請求項 3 に記載の方法。

【請求項 5】

前記第六のステップに、前記 D U T の許容差に対処するため、前記選択されたサンプリング・ポイントを調整するステップが含まれることを特徴とする、請求項 4 に記載の方法。

【請求項 6】

前記第三のステップにおいて、前記求められた B E R 値の 1 つがそのサンプリング・ポイントに関するしきい B E R 値を超えると、前記 D U T の状態がテストに不合格とみなされることを特徴とする、請求項 1 乃至請求項 5 のいずれかに記載の方法。

10

【請求項 7】

前記第三のステップに、さらに、1 つ以上のサンプリング・ポイントに関して求められた前記 B E R 値を事前定義された評価係数で評価することにより、評価基準を適用するステップが含まれることを特徴とする、請求項 1 乃至請求項 6 のいずれかに記載の方法。

【請求項 8】

請求項 1 乃至請求項 7 のいずれかに記載の方法をデータ処理装置に実行させるためのプログラムを供給するデータ・キャリア。

【請求項 9】

テストを受ける装置 D U T としてディジタル回路をテストするためのテスト装置であって、

20

時間位置とレベル閾値によって定まる所定数のサンプリング・ポイントのそれぞれについて、前記 D U T から受信する信号を期待される信号と比較することにより、観測されるディジタル信号の総数に対するエラー・ディジタル信号の比率を表すビット・エラー・レート B E R を求めるための処理装置と、

前記求められた B E R 値がそのサンプリング・ポイントに関するしきい B E R 値を超えるか否かを判定することによって、前記所定数のサンプリング・ポイントのそれぞれに関するテストを実行し、前記テスト結果を解析して前記 D U T の状態に関するステートメントを生成する解析装置と、

を含むテスト装置。

30

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、ディジタル回路の過渡反応の特性解明に関するものである。

【0002】**【従来の技術】**

ディジタル回路の過渡反応、すなわち、論理 0 から論理 1 及びその逆への遷移の特性解明は、こうしたディジタル回路の設計並びに製造にとってますます重要になってきた。

【0003】

標準的なプロセスは、オシロスコープによってディジタル過渡反応を視覚化することである。実際の過渡信号がサンプリングされ、表示される。図 1 には、オシロスコープによって得られた典型的な視覚化例が示されているが、この場合、論理「低」と論理「高」の間における複数の個別遷移 10 A 及び 10 B と、「高」と「低」の間における複数の個別遷移 20 A 及び 20 B が、重ね合わせられ、従って、同時に表示される。図 1 の表現は、「アイ・ダイアグラム」とも呼ばれ、データ・パターンの周期毎に、オシロスコープをトリガすることによって生成される。従って、パターン内の全ての遷移は、スクリーンに同時に示される。

40

【0004】

ディジタル回路のもう 1 つの特性解明では、いわゆるビット・エラー・レート (B E R)、すなわち、観測されるディジタル信号の総数に対するエラー・ディジタル信号 (B i t) の比

50

率を求めることが必要になる。超えてはならない典型的なエラー・ビット・レートは、 $10^{-9} \sim 10^{-12}$ の範囲であり、換言すれば、用途に従って、 $10^{-9} \sim 10^{-12}$ のうち1つのエラーを許容することができる。一方、それは、有意味のテスト結果（例えば、 $> 95\%$ の信頼水準）を得るには、エラーなしで、少なくとも（ $10^{-9} \sim 10^{-12}$ の）3倍のBitのテストを実施しなければならないということになる。しかし、これによって、測定時間が長くなるので、BERの特性解明は、一般に、極めて時間を浪費するタスクである。

【0005】

図2には、図1と同じテストに関して得られた、いわゆるBERアイ・ダイヤグラムが示されているが、両方とも、出願人であるアジレント・テクノロジー社製の、Agilent（登録商標）81200 Data Generator/Analyzer Platform及びAgilent（登録商標）E4874 Characterization Software Componentsによって得られたものである。2次元グラフ式表現としてのアイ・ダイヤグラムは、解析器の遅延及びしきい値に関する掃引を利用して生成される。BER情報は、各サンプリング・ポイント毎にカラー・コーディングによって表示される。BERは、周期の一部内（アイ開口が100%未満であるため）及び正当なしきい値内においては、ほんのわずかにしかない可能性がある。その結果、BERがサンプリング・ポイントによって決まる、アイ・パターンが生じることになる。BERの結果値は、各サンプリング・ポイント毎に求められる。

【0006】

図1のアイ・ダイヤグラム（オシロスコープによる）によって、パルス形に関する追加情報（オーバーシュート等）が得られるが、図2のBERアイ・ダイヤグラム（Agilent 81200による）によれば、アイ内のサンプリング・ポイントの位置に従って、ビット・エラー・レートを予測することが可能な情報が得られる。

【0007】

デジタル回路の実際の過渡反応は、データ伝送速度が増すにつれて、次第に悪化する。低周波数において急峻な（高から低または低から高への）遷移を示す回路は、周波数が高くなると、「長い勾配」を示し、従って、勾配の実際の推移も、ジッタまたは他の影響を被ることになる。言うまでもなく、こうした「長く、ファジイな勾配」によって、やはり、エラーの確率が高まることになる。

【0008】

すなわち、製造環境におけるテスト用途に関して、オシロスコープ・アプローチ（図1）を適用できるのは、これまでのところ、こうしたグラフ式アイ・ダイヤグラムを「解釈する」ことが可能な高度な訓練を受けた人員が得られるか、あるいは、特定のマスク整合アルゴリズムが用いられている場合に限られることが分かっている。一方では、図2に示すBER測定は、一般に、極めて時間を浪費する。他方、BER測定は、一般に、全てのデータ・ビットを検討するが、オシロスコープ測定は、サンプリング・レートが制限されるので、データ情報のわずかな部分だけしか検出することができない。

【0009】

【発明が解決しようとする課題】

従って、本発明の目的は、とりわけ、製造作業場での運用を促進するために改良を施された過渡現象テストを提供することにある。

【0010】

【課題を解決するための手段】

この目的は、独立請求項によって解決される。望ましい実施態様については、従属請求項によって示されている。

【0011】

本発明によれば、デジタル回路（テストを受ける回路DUTとしての）は、テスト装置が、所定の数のサンプリング・ポイントについて合格/不合格テストを実施して、デジタル回路内における論理信号の過渡反応を特性解明するという形で、テストされる。各サンプ

10

20

30

40

50

リング・ポイント毎に、テスト装置は、観測されるデジタル信号の総数に対するエラー・デジタル信号の比率を表すビット・エラー・レート（BER）を求める。次に、求められたBER値と、そのサンプリング・ポイントに関するしきいBER値が比較され、求められたBER値がしきいBER値を超えると、このサンプリング・ポイントに関するテストは不合格になる。全てのサンプリング・ポイントが同じしきいBER値を有する可能性があるのは明白である。

【0012】

特定の用途によっては、全てのサンプリング・ポイントが合格すると、デジタル回路全体のテストが合格とみなすことが可能である。しかし、2つ以上のサンプリング・ポイントが不合格になる場合、あるいは、例えば、サンプリング・ポイントのいくつかまたは全てのBER値を合計した値が、定義済み総BER値を超える場合、そのテストだけが不合格になるように、追加解析判定基準を適用することも可能である。さらに、例えば、ある重要なサンプリング・ポイントの重要性または関連性を強調または優先するため、1つ以上のサンプリング・ポイントに関して求められたBER値が、定義済み評価係数によって評価されるように、評価基準を適用することも可能である。前述の判定基準及び解析方法は、単なる望ましい例でしかなく、網羅したものではないのは明白である。実際の解析及び規定の判定基準は、特にそのデジタル回路の用途及び仕様との関係において決まる。

【0013】

サンプリング・ポイントは、デジタル回路の特性解明を効率よく行われるように選択するのが望ましい。サンプリング・ポイントは、クリティカルな遷移領域において選択するのが望ましい。サンプリング・ポイント数を最小限に抑えることによって、必要なテスト時間も最短化される。サンプリング・ポイントの定義に有効な情報は、こうした他のデジタル回路に対する以前の測定結果、とりわけ、例えば図2に示すような、サンプリング・ポイントの全範囲に対する「完全な」測定結果である。従って、クリティカルな領域の識別が可能になる。その他の情報としては、デジタル回路のBER規格が考えられる。

【0014】

サンプリング・ポイントは、ユーザが「手動で」選択することもできるし、テスト装置が自動的に設定または提案することも可能である。後者の場合、テスト装置は、少なくとも、1つの基準測定値または他の基準情報を必要とする。さらに、半自動モードの場合、テスト装置は、「サンプリング・ポイント」を提案することができるが、これは、ユーザによる修正も可能であり、さらに、サンプリング・ポイントを追加することも可能である。

【0015】

サンプリング・ポイントは、適用可能であれば、DUTに加えられるか、または、DUTのクロック出力から得られる基準クロック信号の遷移に対するその絶対位置または相対位置によって決定されるのが望ましい。これは、基準クロック信号のような、信号の遷移それ自体または他の遷移に対する、絶対または相対しきい値、及び、絶対または相対サンプリング・ポイント遅延値を備えるサンプリング・ポイントを決定することによって実施可能である。

【0016】

望ましいサンプリング・ポイントを選択するための望ましい実施態様の場合、しきい値が一定に保たれている間に、サンプリング・ポイントの遅延掃引を行う、いわゆるバスタブ測定が用いられる。これは、例えば図2に示す、完全なBERアイ・ダイヤグラムのある単一行に相当する。こうした各測定によって、アイの開口部に対応する位相マージンが得られ、低のBER値から高のBER値への遷移（図1の場合、10A、20Aまたは20B、10Bである）における2つのサンプリング・ポイントが導き出されることになる。こうした測定は、高レベルと低レベルの間の選択レベルについて繰り返し実施することが可能である。例えば、振幅の20%、50%、及び、80%において、3回の測定を実施することによって、6つの特性サンプリング・ポイントが得られるようにするのが望ましい。こうして選択されたサンプリング・ポイントは、DUTの許容差に対処するため、わずかに「アイの内側」に向かってシフトさせることが可能である。

10

20

30

40

50

【 0 0 1 7 】

本発明では、適用可能なサンプリング・ポイントの全範囲からほんのわずかではあるが、有意のサンプリング・ポイントを選択することによって、テスト時間を大幅に短縮することが可能になり、これにより、可能性のある自動化高速テスト応用例を、とりわけ、生産作業場で用いられる合格／不合格テストとして適用することが可能になる。2.488 GHz (OC48) のクロック・レートで、 $< 10^{-8}$ のしきいBER値を用いて、6つの選択サンプリング・ポイントだけしかテストされないある例では、純測定時間は、わずか723 msにしかない。同期に関して1秒、さらに、再プログラミングに関して150 nsを考慮すると、この合計によって、全テスト時間はほぼ2.5 sになる。これに対して、オシロスコープの場合には、まず、サンプリング・ポイント毎に100～200のサンプルに関して、その2.5 sを考慮に入れることになったであろう。すなわち、本発明によれば、時間を短縮して、テストの信頼性が向上することになる。

10

【 0 0 1 8 】

本発明が、部分的にまたは全体として、任意の種類のデータ・キャリアに記憶することができるか、もしくは、前記データ・キャリアによって別様に供給することが可能な、または、任意の適合するデータ処理装置において、もしくは、前記データ処理装置によって実行することが可能な、1つ以上の適合するソフトウェア・プログラムによって実施または支援することが可能であることは明白である。

【 0 0 1 9 】

【発明の実施の形態】

20

図3では、発生器100によって、テストを受ける装置(DUT)110に刺激テスト信号(「データ・イン」及び「クロック・イン」)が加えられ、解析器120が、DUT110から応答信号(「データ・アウト」及び「クロック・アウト」)を受信する。このアーキテクチャは、発生器100と解析器120の両方を含む、出願人であるアジレント・テクノロジー社製のAgilent(登録商標)ParBERT(登録商標)81250によって施すのが望ましい。解析器120は、できれば、受信した応答信号からの再構成(例えば、PRBSを用いる場合)を通じて、または、予測データ・メモリを対照することによって、DUT110から受信した応答信号と予測応答信号を比較する。予測応答信号が、やはり、発生器100からの刺激テスト信号から直接導き出すことができるのも明白である。

30

【 0 0 2 0 】

動作時、発生器100によって、DUT110に刺激信号が加えられ、解析器120が、DUT110からその刺激信号に対する応答信号を受信する。解析器120は、DUT110から受信した応答信号と予測データ信号を比較する。処理装置130(Agilent(登録商標)ParBERT(登録商標)81250の一部とすることも可能である)が、あらかじめ与えられた数のサンプリング・ポイントのそれぞれについて、BER値を求める。各サンプリング・ポイントは、マスタ・クロック遷移に対する遅延時間、及び、DUT110の出力信号に関するしきい値によって決定するのが望ましい。

【 0 0 2 1 】

処理装置130は、さらに、各サンプリング・ポイント毎に、求められたBER値とあらかじめ与えられたしきいBER値を比較する。求められたBER値がしきいBER値を超える場合、このサンプリング・ポイントに関するテストは、「不合格」とみなされることになる。そうではなく、求められたBER値が、しきいBER値以下の場合には、このサンプリング・ポイントに関するテストは、「合格」とみなされることになる。

40

【 0 0 2 2 】

望ましい実施態様の場合、少なくとも1つのサンプリング・ポイントに関するテストが「不合格」になると、処理装置130は、テスト全体(全てのサンプリング・ポイントに関する)を「不合格」とみなすことになる。

【 0 0 2 3 】

図4には、図1に示す遷移のグラフ表現を用いたサンプリング・ポイントの選択が例示さ

50

れている。しかし、言うまでもなく、このサンプリング・ポイントの選択は、図 1 の表示とは無関係であり、図 4 の表現は、より明確な理解に役立つだけのものである。

【 0 0 2 4 】

望ましいサンプリング・ポイントを選択するため、いわゆるバスタブ測定が実行される。そのため、サンプリング・ポイント遅延掃引が施され、しきい値が一定に保たれる。図 1 の例では、しきい値レベルを高と低の間の約 20 %、50 %、及び、80 %のレベルにして、3回の測定が施される。こうした各測定毎に、ライン 10 A、20 A、または、20 B、10 B との「交差点」において、低 B E R 値 (B E R アイ・ダイヤグラムの内側における) から高 B E R 値への遷移に関する 2 つのサンプリング・ポイントが検出される。

【 0 0 2 5 】

図 4 の例の場合、20 %レベルの掃引によって、ライン 20 A との「交差点」において、低 B E R 値から高 B E R 値への遷移点としてサンプリング・ポイント 400 A が検出され、ライン 10 B との「交差点」において、低 B E R 値から高 B E R 値への遷移点としてサンプリング・ポイント 410 A が検出される。従って、50 %レベルの掃引によって、2 つのサンプリング・ポイント 420 A (ライン 20 A との「交差点」において)、及び、430 A (ライン 20 B との「交差点」において) が検出され、80 %レベルの掃引によって、2 つのサンプリング・ポイント 440 A (ライン 10 A との「交差点」において)、及び、450 A (ライン 20 B との「交差点」において) が検出される。この結果、6 つの特性サンプリング・ポイントが既に得られたことになり、D U T 110 に関する有意の合格 / 不合格テストを施すことが可能になる。

【 0 0 2 6 】

D U T 110 の潜在的許容差に対処するため、選択されたサンプリング・ポイント 400 A ~ 450 A を「アイの内側」に向かってシフトすることによって、「補正された」サンプリング・ポイント 400 B ~ 450 B が得られるようにすることが可能である。

【 0 0 2 7 】

特定の実施態様例 (図 4 に基づく) の場合、「補正」サンプリング・ポイント 400 B ~ 450 B は、D U T 110 に関する高速合格 / 不合格テストを実行するための典型的なサンプリング・ポイントとして選択される (図 3 の測定セットアップにおいて)。 10^{-9} のしきい B E R 値が、サンプリング・ポイント 400 B ~ 450 B のそれぞれについてセットされる。6 つの選択サンプリング・ポイントのそれぞれについて、処理装置 130 は、実際の B E R 値を求めて、求められた実際の B E R 値とあらかじめ与えられたしきい B E R 値を比較する。

【 0 0 2 8 】

処理装置 130 は、少なくとも 1 つのサンプリング・ポイントに関するテストが、「不合格」の場合、換言すれば、少なくとも 1 つのサンプリング・ポイントの実際の B E R 値が 10^{-9} のしきい B E R 値を超えると、テスト全体 (6 つ全てのサンプリング・ポイントに関する) を「不合格」とみなすことになる。

【 0 0 2 9 】

以上の説明及び添付の図面から、当該技術者には本発明に対するさまざまな修正が明らかになるであろう。従って、本発明は、付属の特許請求の範囲によってのみ制限されるものとする。しかしながら、本発明の広汎な応用の可能性に鑑み、以下に本発明の実施態様を幾つか例示する。

【 0 0 3 0 】

(実施態様 1)

テストを受ける装置 D U T (110) としてデジタル回路をテストするための方法であって、

(a) 所定の数のサンプリング・ポイントのそれぞれについて、観測されるデジタル信号の総数に対するエラー・デジタル信号の比率を表したビット・エラー・レート B E R を求めるステップと、

(b) 前記求められた B E R 値がそのサンプリング・ポイントに関するしきい B E R 値を

10

20

30

40

50

超えるか否かを判定することによって、前記所定の数のサンプリング・ポイントのそれぞれに関するテストを実行するステップと、

(c) ステップ(b)の前記テスト結果を解析して、前記DUT(110)の状態に関するステートメントを生成するステップが含まれている、方法。

【0031】

(実施態様2)

ステップ(a)の前に、

論理状態間における遷移特性に関して典型的なサンプリング・ポイントとして、前記所定の数のサンプリング・ポイントを選択するステップ(a1)が含まれることを特徴とする、実施態様1に記載の方法。

10

【0032】

(実施態様3)

ステップ(a1)に、以前の測定データを解析して、前記所定の数のサンプリング・ポイントを選択するステップ(a2)が含まれることを特徴とする、実施態様2に記載の方法。

【0033】

(実施態様4)

ステップ(a2)に、低BER値から高BER値への遷移におけるサンプリング・ポイントを選択するステップ(a3)が含まれることを特徴とする、実施態様3に記載の方法。

20

【0034】

(実施態様5)

ステップ(a3)に、前記DUT(110)の許容差に対処するため、前記選択されたサンプリング・ポイントを調整するステップが含まれることを特徴とする、実施態様4に記載の方法。

【0035】

(実施態様6)

ステップ(c)において、前記求められたBER値の1つがそのサンプリング・ポイントに関するしきいBER値を超えると、前記DUT(110)の状態が、テストに不合格とみなされることを特徴とする、実施態様1または上述の実施態様の任意の1つに記載の方法。

30

【0036】

(実施態様7)

ステップ(c)に、さらに、

1つ以上のサンプリング・ポイントに関して求められた前記BER値を事前定義された評価係数で評価することにより、評価基準を適用するステップ(c1)が含まれることを特徴とする、実施態様1または上述の実施態様の任意の1つに記載の方法。

【0037】

(実施態様8)

コンピュータのようなデータ処理システムによる実行時に、実施態様1または上述の実施態様の任意の1つに記載の方法を実行するため、データ・キャリアに記憶されるのが望ましいソフトウェア・プログラムまたは製品。

40

【0038】

(実施態様9)

テストを受ける装置DUT(110)としてデジタル回路をテストするためのテスト装置(100、120、130)であって、

所定の数のサンプリング・ポイントのそれぞれについて、観測されるデジタル信号の総数に対するエラー・デジタル信号の比率を表すことになる、ビット・エラー・レートBERを求めるための処理装置(130)と、

前記求められたBER値がそのサンプリング・ポイントに関するしきいBER値を超える

50

か否かを判定し、前記テスト結果を解析して、前記DUT(110)の状態に関するステートメントを生成することによって、前記所定の数のサンプリング・ポイントのそれぞれに関するテストを実行するための解析装置(120)が含まれている、テスト装置。

【図面の簡単な説明】

【図1】オシロスコープ測定によって得られる典型的なアイ・ダイアグラムである。

【図2】BER測定によって得られる典型的なアイ・ダイアグラムである。

【図3】本発明によるテスト・アーキテクチャの原理を示す図である。

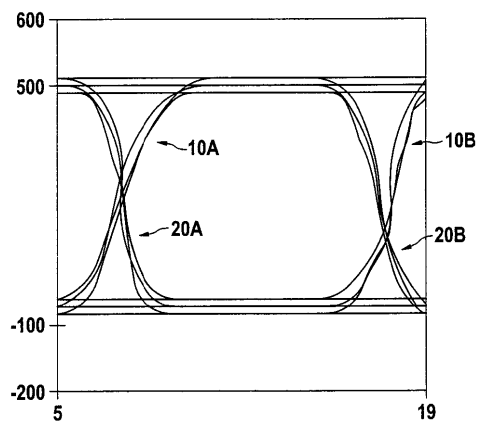
【図4】サンプリング・ポイントの選択を例示した図である。

【符号の説明】

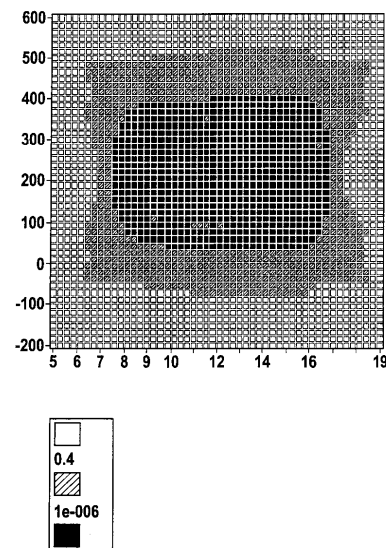
- 100 信号発生器
- 110 DUT
- 120 解析装置
- 130 処理装置

10

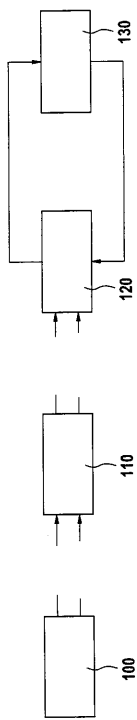
【図1】



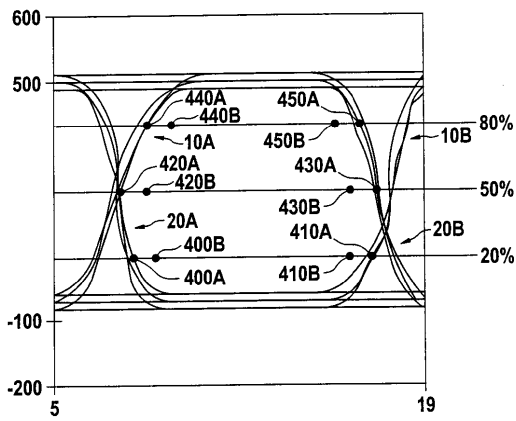
【図2】



【 図 3 】



【 図 4 】



フロントページの続き

(72)発明者 ゲーテル・テーツェ
ドイツ連邦共和国レインフェルデン・エーツェルンゲン マティアス・ゲルンヴェルド・ストラー
セ 1 6

審査官 森 雅之

(56)参考文献 特開平 0 6 - 2 3 7 2 3 1 (J P , A)
特開平 0 8 - 1 1 1 6 9 4 (J P , A)
特開昭 6 1 - 0 1 8 2 4 8 (J P , A)
特開平 0 4 - 2 4 8 4 2 4 (J P , A)
特公平 8 - 1 0 8 5 1 (J P , B 2)

(58)調査した分野(Int.Cl. , D B 名)
拒絶理由通知前に調査された分野
H04
特許審査官が追加調査した分野
G01R31/28