



(12) 发明专利申请

(10) 申请公布号 CN 114207512 A

(43) 申请公布日 2022. 03. 18

(21) 申请号 202080056591.8

(74) 专利代理机构 中国专利代理(香港)有限公司 72001

(22) 申请日 2020.07.28

代理人 姜冰 李啸

(30) 优先权数据

2019-147373 2019.08.09 JP

2019-190103 2019.10.17 JP

(51) Int.Cl.

G02F 1/13 (2006.01)

G09G 3/3208 (2016.01)

G09G 3/36 (2006.01)

G09G 3/30 (2006.01)

(85) PCT国际申请进入国家阶段日

2022.02.09

H01L 27/32 (2006.01)

(86) PCT国际申请的申请数据

PCT/IB2020/057090 2020.07.28

(87) PCT国际申请的公布数据

W02021/028755 JA 2021.02.18

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 山崎舜平 池田隆之

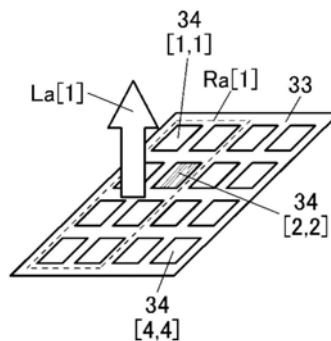
权利要求书2页 说明书64页 附图69页

(54) 发明名称

显示装置的工作方法

(57) 摘要

提供一种不容易看到像素缺陷的显示装置。该显示装置包括以矩阵状排列有像素的显示部以及设置有光电转换元件的传感器部。首先,将显示部分割为第一区域及第二区域。接着,从第一区域所包括的像素发射第一光而通过光电转换元件检测第一光的亮度。另外,从第二区域所包括的像素发射第二光而通过光电转换元件检测第二光的亮度。然后,对比第一光的亮度与第二光的亮度,根据对比的结果将第一区域和第二区域中的一方分割为第三区域及第四区域。通过反复进行上述工作来检测出缺陷像素。根据缺陷像素的检测结果,可以校正图像数据所表示的亮度。



1. 一种显示装置的工作方法,所述显示装置包括:
显示部;以及
传感器部,
其中,所述显示部以矩阵状排列有 m 行 n 列(m 、 n 为2以上的整数)的像素,
并且,所述传感器部设置有光电转换元件,
所述显示装置的工作方法包括:
将所述显示部分割为第一区域及第二区域;
从所述第一区域所包括的所述像素发射第一光而通过所述光电转换元件检测所述第一光的亮度;
从所述第二区域所包括的所述像素发射第二光而通过所述光电转换元件检测所述第二光的亮度;
对比所述第一光的亮度与所述第二光的亮度;
根据所述对比的结果将所述第一区域和所述第二区域中的一方分割为第三区域及第四区域;
从所述第三区域所包括的所述像素发射第三光而通过所述光电转换元件检测所述第三光的亮度;
从所述第四区域所包括的所述像素发射第四光而通过所述光电转换元件检测所述第四光的亮度;
对比所述第三光的亮度与所述第四光的亮度;以及
检测出有缺陷的所述像素的缺陷像素。
2. 根据权利要求1所述的显示装置的工作方法,还包括:
生成图像数据;以及
从所述像素发射第五光,所述第五光为根据所述缺陷像素的检测结果对所述图像数据所表示的亮度进行校正的亮度的光。
3. 一种显示装置的工作方法,所述显示装置包括:
显示部;以及
传感器部,
其中,所述显示部以矩阵状排列有 m 行 n 列(m 、 n 为2以上的整数)的像素,
并且,所述传感器部设置有光电转换元件,
所述显示装置的工作方法包括:
将所述显示部分割为第一至第 p (p 为2以上且 $m \times n/2$ 以下的整数)区域;
从所述第一至第 p 区域所包括的所述像素发射所述第一至第 p 光而通过所述光电转换元件检测所述第一至第 p 光的亮度;
对比所述第一至第 p 光的亮度;
根据所述对比的结果将包括所述第一至所述第 p 区域中的至少一个的区域的第 $p+1$ 区域分割为第 $p+2$ 至第 q (q 为 $p+3$ 以上且 $m \times n+p+1$ 以下的整数)区域;
从所述第 $p+2$ 至第 q 区域所包括的所述像素发射所述第 $p+1$ 至第 $q-1$ 光而通过所述光电转换元件检测所述第 $p+1$ 至第 $q-1$ 光的亮度;
对比所述第 $p+1$ 至第 $q-1$ 的光的亮度;以及

检测出有缺陷的所述像素的缺陷像素。

4. 根据权利要求3所述的显示装置的工作方法,还包括:
生成图像数据;以及

从所述像素发射第 q 光,所述第 q 光为根据所述缺陷像素的检测结果对所述图像数据所表示的亮度进行校正的亮度的光。

5. 根据权利要求2或4所述的显示装置的工作方法,
其中所述校正利用神经网络进行。

6. 根据权利要求5所述的显示装置的工作方法,
其中所述神经网络的学习通过作为学习数据使用学习用图像数据以及对应于所述学习用图像数据的学习用缺陷像素坐标数据来进行。

7. 根据权利要求1至6中任一项所述的显示装置的工作方法,
其中所述显示装置层叠有第一层及第二层,
所述第一层包括栅极驱动电路及数据驱动电路,
所述第二层包括所述显示部及所述传感器部,
所述栅极驱动电路及所述数据驱动电路具有与设置在所述显示部中的所述像素重叠的区域,

并且所述栅极驱动电路具有与所述数据驱动电路重叠的区域。

8. 根据权利要求1至7中任一项所述的显示装置的工作方法,
其中所述像素包括在沟道形成区中含有金属氧化物的晶体管,
并且所述金属氧化物包含In和Zn中的至少一方。

显示装置的工作方法

技术领域

[0001] 本发明的一个方式涉及一种显示装置的工作方法。另外,本发明的一个方式涉及一种显示装置。另外,本发明的一个方式涉及一种电子设备。

[0002] 注意,本发明的一个实施方式不局限于上述技术领域。作为本发明的一个方式的技术领域的一个例子,可以举出半导体装置、显示装置、发光装置、显示系统、电子设备、照明装置、输入装置(例如,触摸传感器等)、输入输出装置(例如,触摸面板等)以及上述装置的驱动方法或制造方法。

[0003] 注意,在本说明书等中,半导体装置是指能够通过利用半导体特性而工作的所有装置。有时可以将显示装置(液晶显示装置、发光显示装置等)、投影装置、照明装置、电光装置、蓄电装置、存储装置、半导体电路、摄像装置及电子设备等称为半导体装置。或者,有时可以说它们包括半导体装置。

背景技术

[0004] 作为用来增强现实(AR:Augmented Reality)或虚拟现实(VR:Virtual Reality)的显示装置,可穿戴型显示装置、固定式显示装置逐渐普及。作为可穿戴型显示装置,例如,有头戴显示器(HMD:Head Mounted Display)或眼镜型显示装置等。作为固定式显示装置,例如,有平视显示器(HUD:Head-Up Display)等。例如,专利文献1公开了容易拍摄使用者的眼睛的头戴显示器。

[先行技术文献]

[专利文献]

[0005] [专利文献1]日本专利申请公开第2019-80354号公报

发明内容

发明所要解决的技术问题

[0006] 如HMD等显示部离使用者近的显示装置有如下问题:使用者更易于看到像素而可能感到很强的颗粒感,有时会减弱AR或VR的沉浸感及临场感。因此,作为HMD需要像素密度较高的显示装置,以使使用者看不到像素。例如,像素密度优选为1000ppi以上,更优选为5000ppi以上,进一步优选为7000ppi以上。

[0007] 但是,在像素密度变高时,即使产生像素缺陷诸如点缺陷也难以对产生该缺陷的像素进行激光照射以修复该缺陷。

[0008] 本发明的一个方式的目的之一是提供一种不容易看到像素缺陷的显示装置的工作方法。此外,本发明的一个方式的目的之一是提供一种能够显示高质量图像的显示装置的工作方法。此外,本发明的一个方式的目的之一是提供一种像素密度高的显示装置的工作方法。此外,本发明的一个方式的目的之一是提供一种以高速工作的显示装置的工作方法。此外,本发明的一个方式的目的之一是提供一种低功耗的显示装置的工作方法。此外,本发明的一个方式的目的之一是提供一种新颖的显示装置的工作方法。此外,本发明的一

个方式的目的之一是提供一种以上述工作方法工作的显示装置。

[0009] 注意,这些目的的记载不妨碍其他目的的存在。本发明的一个方式并不需要实现所有上述目的。可以从说明书、附图、权利要求书的记载中抽取上述目的以外的目的。

解决技术问题的手段

[0010] 本发明的一个方式是一种显示装置的工作方法,该显示装置包括显示部以及传感器部,其中,显示部以矩阵状排列有 m 行 n 列(m 、 n 为2以上的整数)的像素,传感器部设置有光电转换元件,该显示装置的工作方法包括:将显示部分割为第一区域及第二区域;从第一区域所包括的像素发射第一光而通过光电转换元件检测第一光的亮度;从第二区域所包括的像素发射第二光而通过光电转换元件检测第二光的亮度;对比第一光的亮度与第二光的亮度;根据对比的结果将第一区域和第二区域中的一方分割为第三区域及第四区域;从第三区域所包括的像素发射第三光而通过光电转换元件检测第三光的亮度;从第四区域所包括的像素发射第四光而通过光电转换元件检测第四光的亮度;对比第三光的亮度与第四光的亮度;以及检测出有缺陷的像素的缺陷像素。

[0011] 在上述方式中,也可以生成图像数据,并且也可以从像素发射第五光,该第五光为根据缺陷像素的检测结果对图像数据所表示的亮度进行校正的亮度的光。

[0012] 另外,本发明的一个方式是一种显示装置的工作方法,该显示装置包括显示部以及传感器部,其中,显示部以矩阵状排列有 m 行 n 列(m 、 n 为2以上的整数)的像素,传感器部设置有光电转换元件,该显示装置的工作方法包括:将显示部分割为第一至第 p (p 为2以上且 $m \times n/2$ 以下的整数)区域;从第一至第 p 区域所包括的像素发射第一至第 p 光而通过光电转换元件检测第一至第 p 光的亮度;对比第一至第 p 光的亮度;根据对比的结果将包括第一至第 p 区域中的至少一个的区域的第 $p+1$ 区域分割为第 $p+2$ 至第 q (q 为 $p+3$ 以上且 $m \times n+p+1$ 以下的整数)区域;从第 $p+2$ 至第 q 区域所包括的像素发射第 $p+1$ 至第 $q-1$ 光而通过光电转换元件检测第 $p+1$ 至第 $q-1$ 光的亮度;对比第 $p+1$ 至第 $q-1$ 的光的亮度;以及检测出有缺陷的像素的缺陷像素。

[0013] 在上述方式中,也可以生成图像数据,并且也可以从像素发射第 q 光,该第 q 光为根据缺陷像素的检测结果对图像数据所表示的亮度进行校正的亮度的光。

[0014] 在上述方式中,校正也可以利用神经网络进行。

[0015] 在上述方式中,神经网络的学习也可以通过作为学习数据使用学习用图像数据以及对应于学习用图像数据的学习用缺陷像素坐标数据来进行。

[0016] 在上述方式中,显示装置也可以层叠有第一层及第二层,第一层也可以包括栅极驱动电路及数据驱动电路,第二层也可以包括显示部及传感器部,栅极驱动电路及数据驱动电路也可以具有与设置在显示部中的像素重叠的区域,并且栅极驱动电路也可以具有与数据驱动电路重叠的区域。

[0017] 在上述方式中,像素也可以包括在沟道形成区中含有金属氧化物的晶体管,并且金属氧化物也可以包含In和Zn中的至少一方。

发明效果

[0018] 根据本发明的一个方式,可以提供一种不容易看到像素缺陷的显示装置的工作方法。此外,根据本发明的一个方式,可以提供一种能够显示高质量图像的显示装置的工作方法。此外,根据本发明的一个方式,可以提供一种像素密度高的显示装置的工作方法。此外,

根据本发明的一个方式,可以提供一种以高速工作的显示装置的工作方法。此外,根据本发明的一个方式,可以提供一种低功耗的显示装置的工作方法。此外,根据本发明的一个方式,可以提供一种新颖的显示装置的工作方法。此外,根据本发明的一个方式,可以提供一种以上述工作方法工作的显示装置。

[0019] 注意,这些效果的记载不妨碍其他效果的存在。本发明的一个方式并不需要具有所有上述效果。上述以外的效果是可以从说明书、附图、权利要求书等的记载衍生出来的。

附图简要说明

[0020] 图1A是示出显示装置的结构实例的方框图。图1B是示出像素的结构实例的图。

图2A1及图2A2、图2B1及图2B2、图2C1及图2C2以及图2D1及图2D2是示出显示装置的工作的一个例子的图。

图3A至图3C是示出显示装置的工作的一个例子的图。

图4A至图4H是示出显示装置的结构实例的方框图。

图5A及图5B是示出显示装置的工作的一个例子的图。

图6A及图6B是示出显示装置的工作的一个例子的图。

图7A及图7B是示出显示装置的工作的一个例子的图。

图8A及图8B是示出显示装置的工作的一个例子的图。

图9A是示出电子设备的结构实例的立体图。图9B是示出像素的结构实例的图。

图10A及图10B是示出显示装置与使用者的位置关系的图。

图11是示出显示装置的工作的一个例子的流程图。

图12A至图12C是示出判定表1、判定表2及警告显示的一个例子的图。

图13是示出显示装置的工作的一个例子的流程图。

图14A及图14B是示出判定表3及警告显示的一个例子的图。

图15是示出显示装置的结构实例的方框图。

图16是示出显示装置的结构实例的方框图。

图17是示出显示装置的结构实例的方框图。

图18是示出显示装置的结构实例的方框图。

图19是示出显示装置的结构实例的方框图。

图20是示出显示装置的结构实例的方框图。

图21是示出显示装置的结构实例的方框图。

图22是示出栅极驱动电路的结构实例的方框图。

图23A是示出寄存器电路的结构实例的方框图。图23B是示出寄存器电路的结构实例的电路图。

图24是示出栅极驱动电路及数据驱动电路的配置例子的示意图。

图25是示出栅极驱动电路及数据驱动电路的结构实例的俯视图。

图26A至图26G是示出像素的结构实例的图。

图27A至图27C是示出像素的结构实例的电路图。

图28A是示出像素的结构实例的电路图。图28B是示出像素的工作方法的一个例子的时序图。

图29A、图29C及图29D是示出像素的结构实例的电路图。图29B是示出像素的工作

方法的一个例子的时序图。

图30A至图30E是示出像素的结构实例的电路图。

图31是示出显示装置的结构实例的方框图。

图32是说明显示装置的工作实例的图。

图33是示出显示装置的结构实例的截面图。

图34是示出显示装置的结构实例的截面图。

图35是示出显示装置的结构实例的截面图。

图36是示出显示装置的结构实例的截面图。

图37是示出显示装置的结构实例的截面图。

图38是示出显示装置的结构实例的截面图。

图39A及图39B是示出像素的结构实例的俯视图。

图40是示出像素的结构实例的俯视图。

图41是示出像素的结构实例的截面图。

图42A是示出像素的结构实例的示意图。图42B是示出像素的结构实例的俯视图。

图43A及图43B是示出像素的结构实例的俯视图。

图44是示出像素的结构实例的俯视图。

图45是示出像素的结构实例的俯视图。

图46是示出像素的结构实例的截面图。

图47A至图47E是示出发光元件的结构实例的图。

图48A是示出晶体管的结构实例的俯视图。图48B及图48C是示出晶体管的结构实例的截面图。

图49A是示出晶体管的结构实例的俯视图。图49B及图49C是示出晶体管的结构实例的截面图。

图50A是示出晶体管的结构实例的俯视图。图50B及图50C是示出晶体管的结构实例的截面图。

图51A是说明IGZO的结晶结构的分类的图。图51B是说明CAAC-IGZO膜的XRD谱的图。图51C是说明CAAC-IGZO膜的纳米束电子衍射图案的图。

图52A至图52G是示出电子设备的结构实例的立体图。

图53A是示出根据实施例的 I_g - V_g 特性的测量结果的图。图53B及图53C是示出根据实施例的 I_d - V_d 特性的测量结果的图。

图54A及图54B是示出根据实施例的 I_d - V_d 特性的测量结果的图。

实施发明的方式

[0021] 参照附图对实施方式进行详细说明。注意,本发明不局限于以下说明,而所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式及详细内容在不脱离本发明的宗旨及其范围的情况下可以被变换为各种各样的形式。因此,本发明不应该被解释为仅限定在以下所示的实施方式所记载的内容中。

[0022] 注意,在下面说明的发明结构中,在不同的附图中共同使用相同的符号来表示相同的部分或具有相同功能的部分,而省略反复说明。此外,当表示具有相同功能的部分时有时使用相同的阴影线,而不特别附加符号。

[0023] 另外,为了便于理解,有时附图中示出的各构成的位置、大小及范围等并不表示其实际的位置、大小及范围等。因此,所公开的发明不一定局限于附图所公开的位置、大小、范围等。

[0024] 此外,根据情况或状态,可以互相调换“膜”和“层”。例如,可以将“导电层”变换为“导电膜”。此外,有时可以将“绝缘膜”转换成“绝缘层”。

[0025] 此外,在本说明书等中,“电极”、“布线”、“端子”等的词句不在功能上限定其构成要素。例如,有时将“电极”用作“布线”的一部分,反之亦然。再者,“电极”或“布线”还包括多个“电极”或“布线”被形成为一体的情况等。此外,例如,有时将“端子”用作“布线”或“电极”的一部分,反之亦然。再者,“端子”的词句包括多个“电极”、“布线”、“端子”等被形成为一体的情况等。因此,例如,“电极”可以为“布线”或“端子”的一部分,例如,“端子”可以为“布线”或“电极”的一部分。此外,“电极”、“布线”、“端子”等的词句有时可以置换为“区域”等的词句。

[0026] 此外,在本说明书等中,“电阻器”的电阻值有时取决于布线的长度。此外,电阻值有时通过连接到具有与用于布线的导体不同的电阻率的导体而决定。此外,电阻值有时通过对半导体掺杂杂质而决定。

[0027] 在本说明书等中,“电连接”包括直接连接的情况及通过“具有某种电作用的元件”连接的情况。在此,“具有某种电作用的元件”只要可以进行连接对象间的电信号的授受,就对其没有特别的限制。因此,即便记载为“电连接”,在实际电路中有时存在没有物理连接的部分而只是布线延伸的情况。此外,即便记载为“直接连接”,有时存在不同导体通过接触体连接的情况。此外,作为布线,不同导体有时包含一个以上的同一元素或者有时包含不同元素。

[0028] 在本说明书等中,金属氧化物(metal oxide)是指广义上的金属的氧化物。金属氧化物被分类为氧化物绝缘体、氧化物导体(包括透明氧化物导体)和氧化物半导体(Oxide Semiconductor,也简称为OS)等。例如,在将金属氧化物用于晶体管的半导体层的情况下,有时将该金属氧化物称为氧化物半导体。换言之,可以将OS FET称为包含金属氧化物或氧化物半导体的晶体管。

[0029] 此外,在本说明书等中,有时将包含氮的金属氧化物也称为金属氧化物(metal oxide)。此外,也可以将包含氮的金属氧化物称为金属氧氮化物(metal oxynitride)。

[0030] (实施方式1)

在本实施方式中,参照附图说明本发明的一个方式的显示装置及其工作方法。

[0031] 本发明的一个方式涉及从设置在显示装置所包括的显示部中的像素中检测出缺陷像素的方法。另外,本发明的一个方式涉及根据所检测出的缺陷像素的坐标校正显示装置所显示的图像的方法。

[0032] 在本说明书中,“缺陷像素”是指设置有显示元件的像素中总是处于显示状态或非显示状态的像素或者处于不能正常地控制显示元件的状态的像素。缺陷像素因显示元件的两极间短路、布线间短路、显示元件的电极与布线间短路或者连接于显示元件的晶体管的工作故障等而产生。

[0033] 在此,“总是处于显示状态”的像素是指总是发射着光的像素。“总是处于显示状态”的像素例如可以被称为“白缺陷像素”。另外,“总是处于非显示状态”的像素是指即便图

像显示在显示部上,即缺陷像素以外的像素发射光,也不照射光的像素。“总是处于非显示状态”的像素例如可以被称为“黑缺陷像素”。

[0034] <显示装置的结构实例1>

图1A是示出作为本发明的一个方式的显示装置的显示装置10的结构实例的方框图。显示装置10包括层20以及层叠在层20的上方的层30。层20包括栅极驱动电路21、数据驱动电路22及功能电路40。层30包括以矩阵状排列有像素34的显示部33及排列有像素36的传感器部35。在层20与层30之间可以设置层间绝缘体。

[0035] 在此,如图1B所示,像素34包括显示元件81,光82从显示元件81发射。由此,可以在显示部33上显示图像。另外,像素36包括光电转换元件83。光电转换元件83具有检测入射到光电转换元件83的光84的亮度的功能。因此,通过在传感器部35中设置光电转换元件83,可以检测照射到传感器部35的光的亮度。

[0036] 显示元件81可以使用各种各样的元件,典型地有有机发光元件或LED元件等发光元件、液晶元件或MEMS (Micro Electro Mechanical Systems) 元件等。

[0037] 功能电路40与栅极驱动电路21、数据驱动电路22及像素36电连接。

[0038] 同一行的像素34通过布线31电连接于栅极驱动电路21,同一列的像素34通过布线32电连接于数据驱动电路22。

[0039] 虽然在图1A中示出一行的像素34通过一个布线31电连接且一列的像素34通过一个布线32电连接的结构,但是本发明的一个方式不局限于此。例如,既可使一行的像素34通过两个以上的布线31电连接,又可使一列的像素34通过两个以上的布线32电连接。或者,例如,既可使一个布线31电连接于两行以上的像素34,又可使一个布线32电连接于两列以上的像素34。也就是说,例如,既可由两行以上的像素34共同使用一个布线31,又可由两列以上的像素34共同使用一个布线32。

[0040] 功能电路40具有进行为显示装置10发挥所希望的功能所需的处理的功能。例如,功能电路40具有生成作为表示设置在显示部33中的各像素34所发射的光的亮度的数据的图像数据的功能。另外,功能电路40具有通过本发明的一个方式的方法校正所生成的图像数据的功能。例如,具有根据照射到传感器部35的光的亮度校正图像数据的功能。

[0041] 另外,功能电路40具有进行下述使用机器学习的处理的功能。例如,具有进行使用神经网络的处理的功能。功能电路40例如具有根据通过机器学习而得的推论结果校正图像数据的功能。

[0042] 另外,功能电路40具有控制显示装置10所包括的各电路的工作的功能。例如,具有生成起始脉冲信号及时钟信号等的功能。因此,可以说,功能电路40包括控制电路。该控制电路可以具有包括CPU (Central Processing Unit:中央处理器)、GPU (Graphics Processing Unit:图像处理器)等的结构。

[0043] 再者,功能电路40具有储存用来控制显示装置10的工作的程序等的功能。另外,功能电路40也可以具有储存功能电路40所生成的图像数据的功能。因此,可以说,功能电路40包括存储电路。该存储电路包括易失性存储器及非易失性存储器中的至少一个。存储电路例如可以包括DRAM或SRAM等易失性存储器。存储电路例如也可以包括以ReRAM (Resistive Random Access Memory:电阻随机存取存储器,也称为阻变式存储器)、PRAM (Phase change Random Access Memory:相变存储器)、FeRAM (Ferroelectric Random Access Memory:铁电

随机存取存储器)、MRAM(Magneto-resistive Random Access Memory:磁阻随机存取存储器,也称为磁阻式存储器)或快闪存储器(包括NAND快闪存储器及NOR快闪存储器)等非易失性存储器。

[0044] 栅极驱动电路21具有生成用来控制像素34的工作的信号并将该信号通过布线31供应给像素34的功能。在此,栅极驱动电路21例如具有从第1行像素34依次供应上述信号的功能。因此,可以说,布线31具有作为扫描线的功能。

[0045] 数据驱动电路22具有将功能电路40所输出的图像数据供应到像素34的功能。因此,可以说,布线32具有作为数据线的功能。具体而言,数据驱动电路22具有将功能电路40所输出的数字图像数据转换为模拟图像数据而供应到像素34的功能。由此,可以使对应于图像数据的亮度的光从像素34发射而在显示部33上显示图像。

[0046] 显示装置10包括设置在层20中的栅极驱动电路21及数据驱动电路22与显示部33重叠的区域。例如,栅极驱动电路21及数据驱动电路22具有与像素34重叠的区域。通过以具有彼此重叠的区域的方式层叠栅极驱动电路21及数据驱动电路22与显示部33,可以实现显示装置10的窄边框化及小型化。

[0047] 此外,栅极驱动电路21及数据驱动电路22不明确分开而具有彼此重叠的区域。该区域为区域23。通过栅极驱动电路21及数据驱动电路22具有区域23,可以减少栅极驱动电路21及数据驱动电路22的占有面积。由此,即使显示部33的面积小,也可以以不超出显示部33的方式设置栅极驱动电路21及数据驱动电路22。此外,也可以减少栅极驱动电路21及数据驱动电路22不与显示部33重叠的面积。如上所述,与没有区域23的情况相比,可以进一步实现窄边框化及小型化。

[0048] 功能电路40可以不与显示部33重叠。此外,功能电路40也可以具有与显示部33重叠的区域。另外,功能电路40可以具有与传感器部35重叠的区域。

[0049] 如图1A所示,显示装置10具有显示部33周围设置有传感器部35的结构。由此,可以使用传感器部35检测出显示部33所包括的像素34的缺陷诸如点缺陷。就是说,可以从显示部33所包括的像素34中检测出缺陷像素。

[0050] 关于所检测出的缺陷像素的信息,具体而言例如关于表示缺陷像素的位置的坐标的信息例如可以保持在功能电路40所包括的存储电路中。

[0051] <缺陷像素的检测方法的一个例子1>

参照图2A1及图2A2、图2B1及图2B2、图2C1及图2C2以及图2D1及图2D2说明缺陷像素的检测方法的一个例子。

[0052] 以下假设显示部33包括4行4列的像素34且第2行第2列的像素34为黑缺陷像素,来说明该黑缺陷像素的检测方法的一个例子。

[0053] 在本说明书等中,在使用同一符号表示多个要素时,尤其在需要区分它们时,有时对符号附加“[m,n]”、“[n]”、“_1”、“_2”等用于识别的符号。例如,将第1行第1列的像素34记为像素34[1,1],第2行第2列的像素34记为像素34[2,2],第4行第4列的像素34记为像素34[4,4]。例如,像素34[1,1]中的[1,1]可以说是坐标。

[0054] 在图2A1至图2D2中,为了表示像素34[2,2]为缺陷像素,对像素34[2,2]附加阴影。

[0055] 首先,如图2A1及图2A2所示,将显示部33分割为区域Ra[1]及区域Ra[2]。在图2A1中,第1列的像素34及第2列的像素34包括在区域Ra[1]中。另外,在图2A2中,第3列的像素34

及第4列的像素34包括在区域Ra[2]中。

[0056] 接着,从区域Ra[1]所包括的像素34发射光La[1]来检测光La[1]的亮度。具体而言,例如作为光La[1]发射白色光来检测该白色光的亮度。图2A1至图2D2所示的其他光也可以与光La[1]同样地为白色光。另外,图2A1至图2D2所示的光可以利用图1A等所示的传感器部35检测。

[0057] 在此,在利用传感器部35检测从像素34发射的光的情况下,优选用光的漫反射率较高的物质覆盖显示部33及传感器部35。例如,优选用纸覆盖显示部33及传感器部35。由此,例如即使从像素34发射的光的指向性高也可以高效地将该光入射到传感器部35。另外,可以抑制从像素34发射的光以外的光入射到传感器部35。由此,可以利用传感器部35以高精度检测从像素34发射的光的亮度。

[0058] 然后,从区域Ra[2]所包括的像素34发射光La[2]来检测光La[2]的亮度。

[0059] 接着,对比光La[1]的亮度与光La[2]的亮度。在图2A1及图2A2所示的情况下,区域Ra[2]所包括的所有像素34都可以发射白色光。另一方面,在区域Ra[1]所包括的像素34中,像素34[2,2]不能发射白色光或仅可以发射其亮度比其他像素34所发射的光低的光。因此,光La[1]的亮度比光La[2]的亮度低。

[0060] 由此,显示装置10通过进行图2A1及图2A2所示的工作可以检测出区域Ra[1]包括黑缺陷像素。

[0061] 接着,如图2B1及图2B2所示,将区域Ra[1]分割为区域Rb[1]及区域Rb[2]。在图2B1中,像素34[1,1]、像素34[1,2]、像素34[2,1]及像素34[2,2]包括在区域Rb[1]中。另外,在图2B2中,像素34[3,1]、像素34[3,2]、像素34[4,1]及像素34[4,2]包括在区域Rb[2]中。

[0062] 接着,从区域Rb[1]所包括的像素34发射光Lb[1]来检测光Lb[1]的亮度。然后,从区域Rb[2]所包括的像素34发射光Lb[2]来检测光Lb[2]的亮度。

[0063] 接着,对比光Lb[1]的亮度与光Lb[2]的亮度。在图2B1及图2B2所示的情况下,区域Rb[2]所包括的所有像素34都可以发射白色光。另一方面,在区域Rb[1]所包括的像素34中,像素34[2,2]不能发射白色光或仅可以发射其亮度比其他像素34所发射的光低的光。因此,光Lb[1]的亮度比光Lb[2]的亮度低。

[0064] 由此,显示装置10通过进行图2B1及图2B2所示的工作可以检测出区域Rb[1]包括黑缺陷像素。

[0065] 接着,如图2C1及图2C2所示,将区域Rb[1]分割为区域Rc[1]及区域Rc[2]。在图2C1中,像素34[1,1]及像素34[2,1]包括在区域Rc[1]中。另外,在图2C2中,像素34[1,2]及像素34[2,2]包括在区域Rc[2]中。

[0066] 接着,从区域Rc[1]所包括的像素34发射光Lc[1]来检测光Lc[1]的亮度。然后,从区域Rc[2]所包括的像素34发射光Lc[2]来检测光Lc[2]的亮度。

[0067] 接着,对比光Lc[1]的亮度与光Lc[2]的亮度。在图2C1及图2C2所示的情况下,区域Rc[1]所包括的所有像素34都可以发射白色光。另一方面,在区域Rc[2]所包括的像素34中,像素34[2,2]不能发射白色光或仅可以发射其亮度比其他像素34所发射的光低的光。因此,光Lc[2]的亮度比光Lc[1]的亮度低。

[0068] 由此,显示装置10通过进行图2C1及图2C2所示的工作可以检测出区域Rc[2]包括黑缺陷像素。

[0069] 接着,如图2D1及图2D2所示,将区域Rc[2]分割为区域Rd[1]及区域Rd[2]。在图2D1中,像素34[1,2]包括在区域Rd[1]中。另外,在图2D2中,像素34[2,2]包括在区域Rd[2]中。

[0070] 接着,从区域Rd[1]所包括的像素34发射光Ld[1]来检测光Ld[1]的亮度。然后,从区域Rd[2]所包括的像素34发射光Ld[2]来检测光Ld[2]的亮度。

[0071] 接着,对比光Ld[1]的亮度与光Ld[2]的亮度。在图2D1及图2D2所示的情况下,区域Rd[1]所包括的像素34[1,2]可以发射白色光。另一方面,区域Rd[2]所包括的像素34[2,2]不能发射白色光或仅可以发射其亮度比像素34[1,2]所发射的光低的光。因此,光Ld[2]的亮度比光Ld[1]的亮度低。

[0072] 由此,显示装置10通过进行图2D1及图2D2所示的工作可以检测出区域Rd[2]包括黑缺陷像素。

[0073] 如上所述,通过进行图2A1至图2D2所示的工作,可以检测出像素34[2,2]为黑缺陷像素。上面所示的缺陷像素的检测方法还可以应用于白缺陷像素的检测。例如,通过使图2A1至图2D2所示的光成为黑色或近似于黑色的颜色的光,可以检测出发射亮度较高的光的区域包括白缺陷像素。注意,使光成为黑色光例如是指不发射光。

[0074] 另外,例如在显示部33具有图2A1及图2A2所示的结构时,不需要进行图2A1至图2D2所示的所有工作。例如,不需要进行图2D1及图2D2所示的工作。由此,显示装置10可以以高速检测出缺陷像素。注意,在不进行图2D1及图2D2所示的工作时,例如图2C2所示的区域Rc[2]所包括的像素34[1,2]和像素34[2,2]的双方都被检测为缺陷像素。

[0075] 在此,在设置在显示部33中的像素34的个数较多的情况下,若精确地判定像素34是否缺陷像素,即根本不允许不是缺陷像素的像素34被检测为缺陷像素,则缺陷像素的检测工作需要较长时间。另一方面,在像素密度较高的情况诸如该像素密度为1000ppi以上、5000ppi以上或7000ppi以上的情况下,每一个像素的面积较小。所以,关于没有缺陷的像素34,该像素的每一个所发射的光的亮度较低。另外,即使将位于缺陷像素周围的没有缺陷的像素34作为缺陷像素检测出,也不给在显示部33上显示的图像的外观带来很大影响。因此,尤其在设置在显示部33中的像素34的个数较多且像素密度较高的情况下,优选在一定程度上允许不是缺陷像素的像素34被检测为缺陷像素。由此,即使设置在显示部33中的像素34的个数较多,显示装置10也可以以高速检测出缺陷像素。

[0076] 注意,例如在图2A1所示的区域Ra[1]所包括的像素34中的一个及图2A2所示的区域Ra[2]所包括的像素34中的一个为缺陷像素的情况下,图2A1所示的光La[1]的亮度与图2A2所示的光La[2]的亮度相等。此时,首先进行图2B1至图2D2所示的工作。由此,可以检测出区域Ra[1]所包括的缺陷像素。接着,再次进行图2A1及图2A2所示的工作。此时,考虑所检测出的缺陷像素而对比光La[1]的亮度与光La[2]的亮度。例如,对比光La[1]的亮度的8/7倍与光La[2]的亮度。因为光La[2]的亮度低于光La[1]的亮度的8/7倍,所以对图2A2所示的区域Ra[2]进行与图2B1至图2D2所示的工作同样的工作。由此,可以检测出区域Ra[2]所包括的缺陷像素。

[0077] 如上所述,即使显示部33设置有两个以上的缺陷像素,也可以参照图2A1至图2D2所示的方法检测出缺陷像素。

[0078] 另外,虽然在图2A1至图2D2各自中将显示部33分割为两个区域,但本发明的一个方式不局限于此。例如,也可以将显示部33分割为三个区域或四个以上的区域。另外,例如

在 m 行 n 列的像素34以矩阵状排列在显示部33中的情况下,也可以将显示部33分割为 p 个(p 为2以上且 $m \times n/2$ 以下的整数)区域。

[0079] 例如,在将显示部33分割为 p 个区域(第一至第 p 区域)的情况下,首先从第一区域所包括的像素34发射第一光来检测第一光的亮度。接着,从第二区域所包括的像素34发射第二光来检测第二光的亮度。如此,依次检测到从第 p 区域所包括的像素34发射的第 p 光的亮度。

[0080] 接着,对比第一至第 p 光的亮度,根据对比结果而将包括第一至第 p 区域中的至少一个的区域作为第 $p+1$ 区域。例如,将判定为包括缺陷像素的区域作为第 $p+1$ 区域。然后,将第 $p+1$ 区域分割为两个以上的区域。例如,分割为第 $p+2$ 至第 q (q 为 $p+3$ 以上且 $m \times n+p+1$ 以下的整数)区域。

[0081] 然后,从第 $p+2$ 区域所包括的像素34发射第 $p+1$ 光来检测出第 $p+1$ 光的亮度。接着,从第 $p+3$ 区域所包括的像素34发射第 $p+2$ 光来检测第 $p+2$ 光的亮度。再者,例如在将第 $p+1$ 区域分割为第 $p+2$ 至第 q 区域的情况下,依次检测到从第 q 区域所包括的像素34发射的第 $q-1$ 光的亮度。

[0082] 然后,例如对比第 $p+1$ 至第 $q-1$ 光的亮度,根据对比结果而将包括第 $p+2$ 至第 q 区域中的至少一个的区域作为第 $q+1$ 区域。例如,将判断为包括缺陷像素的区域作为第 $q+1$ 区域。

[0083] 通过反复进行上面所示的工作,可以检测出缺陷像素。

[0084] 注意,虽然图2A1至图2D2所示的各区域为矩形,但本发明的一个方式不局限于此。例如,也可以为方格状。例如,在图2A1中,也可以将包括像素34[1,1]、像素34[2,2]、像素34[1,3]、像素34[2,4]、像素34[3,1]、像素34[4,2]、像素34[3,3]及像素34[4,4]的区域作为区域Ra[1]。另外,在图2A2中,也可以将包括像素34[2,1]、像素34[1,2]、像素34[2,3]、像素34[1,4]、像素34[4,1]、像素34[3,2]、像素34[4,3]及像素34[3,4]的区域作为区域Ra[2]。

[0085] 图2A1至图2D2所示的各区域的形状,即图2A1至图2D2所示的各区域所包括的像素34也可以利用机器学习来决定。在利用机器学习决定图2A1至图2D2所示的各区域的形状时,可以将示出以与显示装置10相同的工序制造的显示装置中产生的缺陷像素的坐标的数据作为学习数据。

[0086] 另外,图2A1至图2D2所示的各区域的形状也可以以使用神经网络的强化学习来决定。在以强化学习决定该形状时,例如,缺陷像素的检测所需的时间越短越可以提高奖励。

[0087] 通过利用机器学习决定图2A1至图2D2所示的各区域的形状,可以使该形状最合适。例如,在由于显示装置10的制造工序等而容易产生缺陷像素的区域有偏差的情况下,可以决定上述区域的形状以能够集中地对容易产生缺陷像素的区域进行检查(从像素34发射的光的亮度的对比等)。由此,可以高速且精确地进行缺陷像素的检测。

[0088] <图像校正方法的一个例子>

参照图3A至图3C说明根据缺陷像素的检测结果校正显示在显示部33上的图像的方法的一个例子。具体而言,说明根据所检测出的缺陷像素的坐标而校正图1A等所示的功能电路40所生成的图像数据的方法的一个例子。通过像素34发射校正后的图像数据所表示的亮度的光,可以在显示部33上显示校正后的图像。

[0089] 显示在显示部33上的图像的校正可以利用机器学习进行。例如,可以利用神经网络进行。当利用神经网络校正显示在显示部33上的图像时,即使不制作用来校正的详细算

法,也可以以像素34的缺陷不显眼的方式进行高精度的校正,而可以在显示部33上显示高质量图像,所以是优选的。图3A至图3C示出利用机器学习校正显示在显示部33上的图像的方法的一个例子。

[0090] [学习]

图3A及图3B是示出学习方法的一个例子的图。学习可以使用学习数据161及生成器160进行。

[0091] 生成器160可以使用利用神经网络的程序,可以生成对应于被输入的数据的图像。作为生成器160,例如可以举出Autoencoder (AE:自编码器)、Convolutional Autoencoder (CAE:卷积自编码器)等。另外,作为生成器160也可以使用DCGAN (Deep Convolutional Generative Adversarial Networks:深度卷积生成对抗网络)等应用GAN (Generative Adversarial Networks:生成对抗网络)的模型。

[0092] 学习数据161包括表示具有缺陷的图像的学习用图像数据162及表示该缺陷的位置的坐标的学习用缺陷像素坐标数据163。如图3A所示,在将学习数据161输入到生成器160时,校正了缺陷的图像被输出。例如,可以输出校正方式不同的多个图像。再者,判定输出图像各自是否被精确地校正。例如,判定是否以缺陷不显眼的方式被校正。该判定例如可以以目视进行。在图3A及图3B中,“OK”表示校正被精确地进行的判定,“NG”表示校正不被精确地进行的判定。在此,通过使学习用缺陷像素坐标数据163包括在学习数据161中,可以集中地校正从缺陷像素周围的像素发射的光的亮度。由此,可以以缺陷不显眼的方式进行高精度的校正,而可以在显示部33上显示高质量图像。

[0093] 通过反复进行图3A所示的工作,生成器160可以精确地校正输入到生成器160的图像数据。注意,在图3A中学习数据161所包括的学习用图像数据162及学习用缺陷像素坐标数据163都是一种,但也可以是两种以上。

[0094] 接着,进行是否十分进行学习的测试。如图3B所示,在将包括测试用图像数据165及测试用缺陷像素坐标数据166的测试数据164输入到生成器160时,根据学习结果校正了的图像被输出。再者,判定输出图像各自进行是否被精确地校正。在被精确地校正了的图像的比例为一定值以上的情况下,判定为十分进行学习而结束学习,保持学习结果167。学习结果167例如可以被保持在功能电路40所包括的存储电路中。另一方面,在被精确地校正了的图像的比例低于一定值的情况下,判定为学习不十分进行,再次进行图3A所示的学习。以上是学习方法的一个例子。注意,当生成器160为利用神经网络的程序时,学习结果167可以为权系数。

[0095] [推论]

图3C是示出推论方法,具体而言例如以在显示部33上显示图像时缺陷不显眼的方式校正功能电路40所生成的图像数据的方法的一个例子的图。

[0096] 如图3C所示,将图像数据168以及表示所检测出的缺陷像素的位置的坐标的缺陷像素坐标数据169输入到学习完的生成器160。由此,从生成器160输出表示校正后的图像的图像数据170。生成器160处于读取预先学习而得的学习结果167的状态。读取学习结果167的生成器160例如可以以缺陷不显眼的方式校正图像数据168。

[0097] 以上是校正功能电路40所生成的图像数据的方法的一个例子。

[0098] <配置传感器部的位置的一个例子>

图4A至图4H是示出配置传感器部35的位置的一个例子的图。如图4A所示,也可以将传感器部35配置在显示部33的左上。另外,也可以将传感器部35配置在显示部33的左下、右上或右下。另外,如图4B所示,也可以将传感器部35配置在显示部33的左上、左下、右上和右下。另外,如图4C所示,也可以将传感器部35配置在显示部33的左侧。另外,也可以将传感器部35配置在显示部33的右侧。另外,如图4D所示,也可以将传感器部35配置在显示部33的左右。另外,如图4E所示,也可以将传感器部35配置在显示部33的下侧。另外,也可以将传感器部35配置在显示部33的上侧。另外,如图4F所示,也可以将传感器部35配置在显示部33的上下。另外,如图4G所示,也可以将传感器部35配置在显示部33的上下左右。另外,如图4H所示,也可以将传感器部35以围绕显示部33的方式配置。

[0099] <缺陷像素的检测方法的一个例子2>

这里,在显示装置10包括多个传感器部35的情况下,在检测出显示部33所包括的缺陷像素时从像素34发射的光的亮度优选根据包括该像素34的区域的位置使用不同的传感器部35进行检测。图5A及图5B、图6A及图6B、图7A及图7B以及图8A及图8B是示出传感器部35如图4G所示那样地设置在显示部33的上下左右时的显示部33所包括的缺陷像素的检测方法的一个例子的图。在图5A至图8B中,将设置在显示部33的上侧的传感器部35作为传感器部35T,将设置在显示部33的下侧的传感器部35作为传感器部35B,将设置在显示部33的左侧的传感器部35作为传感器部35L,将设置在显示部33的右侧的传感器部35作为传感器部35R。

[0100] 与图2A1至图2D2所示的情况同样,图5A至图8B也示出显示部33包括像素34[1,1]至像素34[4,4]且像素34[2,2]为缺陷像素的情况。在此,为了表示像素34[2,2]为缺陷像素,对像素34[2,2]附加阴影。

[0101] 图5A至图8B所示的方法可以为与图2A1至图2D2所示的方法同样的方法。具体而言,图5A与图2A1可以示出同样的方法,图5B与图2A2可以示出同样的方法,图6A与图2B1可以示出同样的方法,图6B与图2B2可以示出同样的方法,图7A与图2C1可以示出同样的方法,图7B与图2C2可以示出同样的方法,图8A与图2D1可以示出同样的方法,并且图8B与图2D2可以示出同样的方法。

[0102] 如图5A所示,从区域Ra[1]所包括的像素34发射的光La[1]的亮度优选使用传感器部35L检测。另外,如图5B所示,从区域Ra[2]所包括的像素34发射的光La[2]的亮度优选使用传感器部35R检测。由此,可以接近发射光的像素34与检测出该光的传感器部35的距离。另外,可以减小检测光La[1]的亮度的传感器部35至区域Ra[1]的距离与检测光La[2]的亮度的传感器部35至区域Ra[2]的距离之差。由此,可以以高精度对比光La[1]的亮度与光La[2]的亮度,所以可以以高精度检测出缺陷像素。

[0103] 另外,如图6A所示,从区域Rb[1]所包括的像素34发射的光Lb[1]的亮度优选使用传感器部35T检测。另外,如图6B所示,从区域Rb[2]所包括的像素34发射的光Lb[2]的亮度优选使用传感器部35B检测。由此,可以接近发射光的像素34与检测出该光的传感器部35的距离。另外,可以减小检测光Lb[1]的亮度的传感器部35至区域Rb[1]的距离与检测光Lb[2]的亮度的传感器部35至区域Rb[2]的距离之差。由此,可以以高精度对比光Lb[1]的亮度与光Lb[2]的亮度,所以可以以高精度检测出缺陷像素。

[0104] 另外,如图7A所示,从区域Rc[1]所包括的像素34发射的光Lc[1]的亮度优选使用

传感器部35T检测。另外,如图7B所示,从区域Rc[2]所包括的像素34发射的光Lc[2]的亮度也优选与光Lc[1]同样地使用传感器部35T检测。由此,与使用传感器部35B检测光Lc[1]及光Lc[2]的亮度的情况相比,可以进一步接近发射光的像素34与检测出该光的传感器部35的距离。另外,与使用传感器部35L或传感器部35R检测光Lc[1]及光Lc[2]的亮度的情况相比,可以进一步减小检测光Lc[1]的亮度的传感器部35至区域Rc[1]的距离与检测光Lc[2]的亮度的传感器部35至区域Rc[2]的距离之差。由此,可以以高精度对比光Lc[1]的亮度与光Lc[2]的亮度,所以可以以高精度检测出缺陷像素。

[0105] 再者,如图8A所示,从区域Rd[1]所包括的像素34发射的光Ld[1]的亮度优选使用传感器部35L检测。另外,如图8B所示,从区域Rd[2]所包括的像素34发射的光Ld[2]的亮度也优选与光Ld[1]同样地使用传感器部35L检测。由此,与使用传感器部35B或传感器部35R检测光Ld[1]及光Ld[2]的亮度的情况相比,可以进一步接近发射光的像素34与检测出该光的传感器部35的距离。另外,与使用传感器部35T检测光Ld[1]及光Ld[2]的亮度的情况相比,可以减小检测光Ld[1]的亮度的传感器部35至区域Rd[1]的距离与检测光Ld[2]的亮度的传感器部35至区域Rd[2]的距离之差。由此,可以以高精度对比光Ld[1]的亮度与光Ld[2]的亮度,所以可以以高精度检测出缺陷像素。

[0106] 如上所述那样,从像素34发射的光的亮度优选使用与该像素34的距离较近的传感器部35检测。另外,考虑例如对比从第一区域所包括的像素34发射的光的第一光的亮度与从第二区域所包括的像素34发射的光的第二光的亮度的情况。在此情况下,优选的是,检测第一光的亮度的传感器部35至第一区域的距离尽量相等于检测第二光的亮度的传感器部35至第二区域的距离。为此,优选选择检测第一光的亮度的传感器部35以及检测第二光的亮度的传感器部35。由此,可以以高精度对比光的亮度,所以可以以高精度检测缺陷像素。

[0107] <电子设备的一个例子>

图9A是示出可采用显示装置10的电子设备的电子设备100的外观的一个例子的立体图。如图9A所示,电子设备100可以是HMD。图9A示出电子设备100的构成要素中的外壳101及显示部33。

[0108] 在HMD中,由于显示部离使用者近,因此使用者容易看到像素而可能感到很强的颗粒感,有时会减弱AR、VR的沉浸感及临场感。因此,优选提高HMD的像素密度以免使用者看到像素。例如,像素密度优选为1000ppi以上,更优选为5000ppi以上,进一步优选为7000ppi以上。

[0109] 如上所述那样,在本实施方式中说明的缺陷像素的检测方法在显示装置10的像素密度较高的情况下也可以适当地使用。另外,在HMD中,由于显示部离使用者近,因此使用者容易看到缺陷像素。如上所述,显示装置10可以以使用者不容易看到缺陷像素的方式校正图像数据。由此,显示装置10适合用于HMD等。

[0110] 当电子设备100为HMD等时,使用者容易感到眼睛疲劳。因此,电子设备100优选具有测量使用者的眼睛疲劳而将对应于测量结果的信息通知给使用者的功能。

[0111] 图9B是示出在采用显示装置10的电子设备100具有测量使用者的眼睛疲劳的功能时设置在传感器部35中的像素36的结构实例的图。当电子设备100具有测量使用者的眼睛疲劳的功能时,像素36除了光电转换元件83之外还可以包括发光元件85。发光元件85具有发射光86的功能。作为发光元件85可以使用有机发光元件、LED元件等。注意,在本说明书等

中,将光86称为检测光。

[0112] 发光元件85优选具有发射红外光的功能。红外光不被人眼看到。因此,通过作为发光元件85所发射的光使用红外光,可以抑制电子设备100的使用者看到发光元件85所发射的光,由此可以抑制减弱AR、VR的沉浸感、临场感。

[0113] 图10A是示出电子设备100的使用者的眼球171(眼球171R及眼球171L)与显示部33的位置关系的图。显示在显示部33上的图像被眼球171R及眼球171L看到。

[0114] 图10B是示出电子设备100的使用者的眼球171与显示部33及传感器部35的位置关系的图。

[0115] 传感器部35的检测光的光86的一部分在电子设备100的使用者的眼球171及/或眼睑(未图示)反射,而作为光84被入射到传感器部35。具体而言,从传感器部35所包括的发光元件85发射的检测光的光86的一部分在电子设备100的使用者的眼球171及/或眼睑反射,而作为光84被入射到传感器部35所包括的光电转换元件83。在电子设备100的使用者眨眼时入射到传感器部35的光84的亮度变化。因此,可以根据传感器部35所包括的光电转换元件83所检测的光84的亮度变化来检测出眨眼的有无。

[0116] 如上所述那样,显示装置10可以使用设置在传感器部35中的光电转换元件83检测出缺陷像素。因此,在显示装置10中用来检测出缺陷像素的光电转换元件可以兼具用来检测出采用显示装置10的电子设备100的使用者的眼睛疲劳的光电转换元件。

[0117] <眼睛疲劳的测量方法的一个例子>

参照附图说明使用电子设备100的眼睛疲劳的测量方法的一个例子。根据眨眼次数的眼睛疲劳的测量可以在显示图像的期间一直进行,也可以每隔一定期间进行。通过每隔一定期间进行测量,可以降低电子设备100的功耗。在本实施方式中,说明每隔一定期间进行眼睛疲劳的测量的例子。

[0118] 眼睛疲劳的测量可以通过模式1或模式2进行。另外,也可以组合模式1和模式2。

[0119] [模式1]

首先,说明模式1的测量流程。图11是说明模式1的工作的流程图。

[0120] 从开始图像显示经过期间T之后(步骤S01),照射传感器部35的检测光(步骤S02)。作为期间T可以设定任意时间。但是,在眼睛疲劳的测量间隔过长时,眼睛疲劳的检测变晚,其结果有可能降低减轻疲劳的效果。期间T优选为15分钟以上且2小时以下,更优选为10分钟以上且1小时以下,进一步优选为5分钟以上且30分钟以下。

[0121] 接着,测量每1分钟的眨眼次数(步骤S03)。作为每1分钟的眨眼次数,例如可以将测量30秒钟而得的次数换算为每1分钟的次数,也可以将测量3分钟而得的次数换算为每1分钟的次数。测量时间越长,越可以提高测量精度。另外,测量时间优选为15秒钟以上且少于期间T。

[0122] 眨眼次数的测量可以对左眼和右眼中的任一方进行,也可以对双眼进行。在对双眼进行测量的情况下,采用左眼和右眼中的眨眼次数更多的一方。

[0123] 接着,判定眼睛疲劳累积度(步骤S04)。累积度的判定是对比每1分钟的眨眼次数与图12A所示的判定表1来进行。在每1分钟的眨眼次数(以下,简单地称为“眨眼次数”)为10次以上且少于30次时,判断为没有疲劳累积或疲劳累积很少,判定为A。另外,在眨眼次数为30次以上时,判断为有疲劳累积,判定为B。另外,在眨眼次数为40次以上时,判断为疲劳极

度累积,判定为C。另外,在眨眼次数少于10次时,有干眼的担忧,所以判定为D。另外,在眨眼次数少于5次时,没有看到或不识别影像的可能性高,所以判定为E。

[0124] 接着,判断判定结果是否为A以外(步骤S05)。在判定结果为A时,停止照射检测光(步骤S10)。然后,返回到步骤S01。

[0125] 在判定结果为A以外时,对比判定结果与图12B所示的判定表2,而将对应于判定结果的警告信息显示在显示部33上(步骤S06。参照图12C)。

[0126] 接着,判断是否停止图像显示(步骤S07)。在选择图像显示的停止时,停止图像显示(步骤S08),并停止照射检测光(步骤S09)。在不停止图像显示时,停止照射检测光(步骤S10),然后返回到步骤S01。

[0127] [模式2]

接着,说明模式2的测量流程。图13是说明模式2的工作的流程图。模式2包括与模式1同样的步骤。为了减少重复说明,有时省略与模式1同样的步骤的说明。

[0128] 已知人的平常眨眼次数为15次至20次。然而,平常眨眼次数因人而异。在模式2中,在测量眼睛疲劳之前测量作为基准的电子设备100的使用者的眨眼次数(也称为“基准眨眼次数”)。然后,对比重新测量的了的眨眼次数与基准眨眼次数,来判定电子设备100的使用者的疲劳累积度。例如,算出重新测量的了的眨眼次数为基准眨眼次数的几倍(也称为“眨眼倍率”),来判定电子设备100的使用者的疲劳累积度。

[0129] 首先,开始图像显示,然后测量基准眨眼次数(步骤S11)。在步骤S11中,例如照射传感器部35的检测光,而与步骤S03同样地测量眨眼次数。

[0130] 在步骤S11结束后,依次进行步骤S01、步骤S02、步骤S03及步骤S04。在模式2中,对比眨眼倍率与图14A所示的判定表3而测量疲劳累积度(步骤S04)。

[0131] 在模式2中,在眨眼倍率为0.7倍以上且小于2.0倍时,判断为没有疲劳累积或疲劳累积很少,判定为A。另外,在眨眼倍率为2.0倍以上时,判断为有疲劳累积,判定为B。另外,在眨眼倍率为2.3倍以上时,判断为疲劳极度累积,判定为C。另外,在眨眼倍率小于0.7倍时,有干眼的担忧,所以判定为D。另外,在眨眼倍率小于0.4倍时,没有看到或不识别影像的可能性高,所以判定为E。

[0132] 接着,进行步骤S05,在判定结果为A以外时,对比判定结果与图12B所示的判定表2,而将对应于判定结果的警告信息显示在显示部33上(步骤S06。参照图14B)。

[0133] 注意,也可以适当地组合模式1与模式2。或者,也可以适当地切换模式1与模式2。例如,在以模式2进行工作时基准眨眼次数为30次以上时也可以暂时以模式1进行工作而在显示部33上显示警告信息。

[0134] 在本实施方式中,示出根据眨眼次数显示对应于眼睛疲劳累积度等的警告信息的例子。但是,本发明的一个方式不局限于此。例如,也可以具有根据眼睛疲劳累积度等发出警告声音的功能。另外,也可以具有根据眼睛疲劳累积度等调整显示部33的发光亮度的功能。

[0135] 另外,电子设备100也可以设置有温度传感器、压力传感器、脉搏传感器、SpO₂(血氧饱和度)传感器等各种传感器。此外,也可以使用各种传感器取得电子设备100的使用者的生物信息来判定电子设备100的使用者的疲劳累积度。

[0136] <显示装置的结构实例2>

图15是示出显示装置10的结构实例的方框图,也是图1A所示的显示装置10的变形例子。图15所示的显示装置10的与图1A所示的结构的显示装置10不同之处是:层30中设置有存储器部37。

[0137] 存储器部37中排列有单元38。单元38具有保持数据的功能。在存储器部37中可以设置DRAM或SRAM等易失性存储器。另外,也可以设置ReRAM、PRAM、FeRAM、MRAM或快闪存储器等非易失性存储器。

[0138] 另外,单元38也可以具有在沟道形成区中含有金属氧化物的晶体管(以下也称为0S晶体管)的结构。金属氧化物的带隙可以为2eV以上或者2.5eV以上。因此,0S晶体管的非导通状态下的泄漏电流(关态电流)极小。因此,通过在单元38中设置0S晶体管,可以使单元38的结构简单且使设置在存储器部37中的存储器成为非易失性存储器。例如,可以在由一个0S晶体管和一个电容器而成的单元中长期保持1位数据。

[0139] 例如,作为金属氧化物,优选使用In-M-Zn氧化物(元素M为选自铝、镓、铟、锡、铜、钒、铍、硼、钛、铁、镍、锗、锆、钼、镧、铈、钕、钐、钨和镁等中的一种或多种)等金属氧化物。特别是,作为元素M可以使用铝、镓、铟或锡。此外,作为金属氧化物,也可以使用氧化铟、氧化锌、In-Ga氧化物、In-Zn氧化物、Ga-Zn氧化物或氧化镓。

[0140] 通过使显示装置10具有图15所示的结构,例如可以在显示装置10以图13所示的模式2进行工作时将表示步骤S11中测量的基准眨眼次数的数据保持在存储器部37中。由此,可以减少进行步骤S11的工作的频率。例如,可以在进行步骤S10的工作之后进行步骤S01的工作而不进行步骤S11的工作。由此,可以降低显示装置10的功耗。

[0141] <显示装置的结构实例3>

图1A示出层20中设置有一个栅极驱动电路21及数据驱动电路22且层30中设置有一个显示部33的结构实例,但是也可以在层30中设置多个显示部33。也就是说,可以分割设置在层30中的显示部。图16是图1A所示的结构的变形例子,并示出层30中设置有三行三列的显示部33的显示装置10的结构实例。此外,在层30中,既可设置有两行两列的显示部33,又可设置有四行四列以上的显示部33。此外,设置在层30中的显示部33的行数及列数也可以彼此不同。在图16所示的结构的显示装置10中,例如,可以使用所有的显示部33显示一个图像。

[0142] 为了容易理解,图16省略示出布线31及布线32,但是实际上在图16所示的结构的显示装置10中设置有布线31及布线32。此外,图16省略示出功能电路40的电连接关系,但是功能电路40实际上与栅极驱动电路21、数据驱动电路22及设置在传感器部35中的像素36电连接。与图16同样,其他附图也有时省略示出构成要素等的一部分。

[0143] 例如,可以在层20中设置与显示部33相同的数量的栅极驱动电路21及数据驱动电路22。在此情况下,可以以与设置有被栅极驱动电路21供应信号的像素34的显示部33重叠的方式设置栅极驱动电路21。此外,可以以与设置有被数据驱动电路22供应图像数据的像素34的显示部33重叠的方式设置数据驱动电路22。

[0144] 通过设置多个显示部33,并根据该多个显示部33设置栅极驱动电路21及数据驱动电路22,可以减少设置在一个显示部33中的像素34的个数。多个栅极驱动电路21能够分别并行地工作,多个数据驱动电路22能够分别并行地工作,因此例如可以缩短将对应于一帧图像的图像信号写入到像素34所需要的时间。由此,可以缩短一帧期间,并可以实现显示装

置10的高速工作。因此,可以增加显示装置10含有的像素34的个数来提高显示装置10的清晰度。此外,比起栅极驱动电路及数据驱动电路与显示部不重叠的显示装置来,进一步提高本发明的一个实施方式的显示装置能够显示的图像的清晰度。再者,可以减少时钟频率,由此可以减少显示装置10的功耗。

[0145] 在此,在栅极驱动电路及数据驱动电路不与显示部重叠的情况下,例如,将栅极驱动电路及数据驱动电路设置在显示部的外围部。在此情况下,从数据驱动电路的设置位置等的角度来看,难以设置多于两行两列的显示部。另一方面,在显示装置10中,通过在与设置有显示部的层不同的层中设置栅极驱动电路及数据驱动电路,可以使它们具有与显示部重叠的区域,由此如图16所示那样可以设置多于两行两列的显示部。也就是说,可以将五个以上的栅极驱动电路及数据驱动电路分别设置在显示装置10中。

[0146] 总之,比起栅极驱动电路及数据驱动电路与显示部不重叠的显示装置来,显示装置10例如能够以更高速度工作。由此,比起栅极驱动电路及数据驱动电路与显示部不重叠的显示装置来,可以进一步提高显示装置10的像素密度。例如,可以将显示装置10的像素密度设定为1000ppi以上、5000ppi以上、7000ppi以上。由此,在显示装置10上能够显示没有颗粒感的高质量图像,并能够显示富有真实感的图像。

[0147] 此外,比起栅极驱动电路及数据驱动电路与显示部不重叠的显示装置来,可以进一步提高显示装置10能够显示的图像的分辨率。例如,显示装置10能够显示4K2K、8K4K或更高分辨率的图像。此外,可以实现显示装置的小型化。例如,显示装置10的显示区域的尺寸可以为8英寸以下。

[0148] 此外,即使层20中设置有多个数据驱动电路22等且层30中设置有多个显示部33,也可以与图1A所示的情况同样只有一个功能电路40设置在显示装置10中。因此,如图16所示,功能电路40可以与显示部33中的任一个都不重叠。此外,功能电路40也可以具有与显示部33中的任一个重叠的区域。

[0149] 虽然图16示出设置有与显示部33相同数量的栅极驱动电路21的结构实例,但是本发明的一个实施方式不局限于此。图17是图16所示的结构的变形例子,并示出设置有与显示部33的列数相同数量的栅极驱动电路21的显示装置10的结构实例。因为图17所示的结构的显示装置10中设置有三列的显示部33,所以设置有三个栅极驱动电路21。此外,还设置有三行的显示部33,由三行一列的显示部33共同使用一个栅极驱动电路21。

[0150] 图18是图16所示的结构的变形例子,并示出设置有多于显示部33及一个栅极驱动电路21的显示装置10的结构实例。在图18所示的结构的显示装置10中,三行三列的显示部33共同使用一个栅极驱动电路21。此外,在图18所示的结构的显示装置10中,栅极驱动电路21也可以与显示部33不重叠。

[0151] 此外,虽然未图示,但是数据驱动电路22的个数也可以不与显示部33的个数相同。显示装置10含有的数据驱动电路22的个数既可大于设置在显示装置10中的显示部33的个数,又可小于设置在显示装置10中的显示部33的个数。

[0152] 虽然图1A示出设置有一个显示部33及一个数据驱动电路的结构实例,但是也可以设置多于显示部33的数据驱动电路22。图19是图1A所示的结构的变形例子,并示出对一个显示部33设置有两个数据驱动电路(数据驱动电路22a及数据驱动电路22b)的显示装置10的结构实例。

[0153] 与数据驱动电路22同样,数据驱动电路22a及数据驱动电路22b具有与显示部33重叠的区域。例如,与数据驱动电路22同样,数据驱动电路22a及数据驱动电路22b具有与像素34重叠的区域。此外,数据驱动电路22a及栅极驱动电路21不明确分开而具有它们彼此重叠的区域23a。此外,数据驱动电路22b及栅极驱动电路21不明确分开而具有它们彼此重叠的区域23b。

[0154] 如图19所示,通过设置多于显示部33的数据驱动电路,可以减少构成数据驱动电路的晶体管等的密度。由此,可以提高显示装置10的布局自由度。

[0155] 虽然图1A示出设置有一个显示部33及一个栅极驱动电路的结构实例,但是也可以设置多于显示部33的栅极驱动电路。图20是图1A所示的结构的变形例子,并示出对一个显示部33设置有两个栅极驱动电路(栅极驱动电路21a及栅极驱动电路21b)的显示装置10的结构实例。

[0156] 在图20所示的结构的显示装置10中,第奇数行的像素34通过布线31a电连接于栅极驱动电路21a,而第偶数行的像素34通过布线31b电连接于栅极驱动电路21b。与布线31同样,布线31a及布线31b具有扫描线的功能。

[0157] 栅极驱动电路21a具有生成用来控制第奇数行的像素34的工作的信号并将该信号通过布线31a供应给像素34的功能。栅极驱动电路21b具有生成用来控制第偶数行的像素34的工作的信号并将该信号通过布线31b供应给像素34的功能。

[0158] 与栅极驱动电路21同样,栅极驱动电路21a及栅极驱动电路21b具有与显示部33重叠的区域。例如,与栅极驱动电路21同样,栅极驱动电路21a及栅极驱动电路21b具有与像素34重叠的区域。此外,栅极驱动电路21a及数据驱动电路22不明确分开而具有它们彼此重叠的区域23a。此外,栅极驱动电路21b及数据驱动电路22不明确分开而具有它们彼此重叠的区域23b。

[0159] 在图20所示的结构的显示装置10中,可以在通过使栅极驱动电路21a工作对第奇数行的所有像素34写入图像数据之后通过使栅极驱动电路21b工作对第偶数行的所有像素34写入图像数据。也就是说,图20所示的结构的显示装置10能够以隔行扫描方式工作。通过使显示装置10以隔行扫描方式工作,可以实现高速工作并提高帧频。此外,与使显示装置10以逐行扫描方式工作的情况相比,可以将在一帧期间被写入图像数据的像素34的个数减少到一半。因此,在使显示装置10以隔行扫描方式工作的情况下,与使显示装置10以逐行扫描方式工作的情况相比,可以减少时钟频率,由此可以减少显示装置10的功耗。

[0160] 虽然图1A示出只有布线32的一端连接于数据驱动电路22的结构实例,但是也可以使布线32的多个部分连接于数据驱动电路22。图21示出数据驱动电路22连接于布线32的两端的显示装置10的结构实例。通过使布线32的多个部分连接于数据驱动电路22,可以抑制起因于布线电阻、寄生电容等的信号延迟等。由此,可以实现显示装置10的工作的高速化。

[0161] 此外,也可以使布线32的一端及另一端以外的其他部分连接于数据驱动电路22。例如,可以使布线32的中心部连接于数据驱动电路22。通过增加布线32与数据驱动电路22的连接部分,可以进一步抑制信号延迟等,并进一步实现显示装置10的高速工作。此外,例如,可以使布线32的一端及布线32的中心部连接于数据驱动电路22,而不使布线32的另一端连接于数据驱动电路22。

[0162] 此外,在一个数据驱动电路22连接于布线32的多个部分的情况下,如图21所示,数

据驱动电路22的占有面积变大。因为在这种情况下也以具有与显示部33重叠的区域的方式层叠有数据驱动电路22,所以可以抑制显示装置10的大型化。此外,虽然在图21中整个栅极驱动电路21及数据驱动电路22不明确分离而彼此重叠,但是在一个数据驱动电路22连接于布线32的多个部分的情况下也可以只有栅极驱动电路21的一部分与数据驱动电路22重叠。

[0163] 此外,也可以使布线31的多个部分连接于一个栅极驱动电路21。由此,也可以抑制信号延迟等,并实现显示装置10的高速工作。在这种情况下,与图21所示的数据驱动电路22同样,占有面积变大,但是以具有与显示部33重叠的区域的方式层叠有栅极驱动电路21,由此可以抑制显示装置10的大型化。

[0164] 图1A至图21所示的显示装置10的结构可以适当地组合。例如,可以组合图16所示的结构和图20所示的结构。在此情况下,在显示装置10中,例如可以设置多个显示部33并设置显示部33的两倍数量的栅极驱动电路,并设置与显示部33相同数量的数据驱动电路22。

[0165] <栅极驱动电路21的结构实例>

图22是示出栅极驱动电路21的结构实例的方框图。栅极驱动电路21包括由多个置位复位触发器构成的寄存器电路R。寄存器电路R电连接于用作扫描线的布线31并具有将信号输出到布线31的功能。

[0166] 信号RES为复位信号,例如,通过将信号RES设定为高电位,可以将寄存器电路R的所有输出设定为低电位。信号SP为起始脉冲信号,通过将该信号输入到栅极驱动电路21,可以开始进行寄存器电路R的移位工作。信号PWC为脉冲宽度控制信号并具有控制寄存器电路R向布线31输出的信号的脉冲宽度的功能。信号CLK[1]、信号CLK[2]、信号CLK[3]及信号CLK[4]为时钟信号,并且例如可以对一个寄存器电路R输入信号CLK[1]至信号CLK[4]中的两个信号。

[0167] 此外,在图22所示的结构中,通过使用另一布线替代电连接于寄存器电路R的布线31等,可以应用于数据驱动电路22含有的寄存器电路等。

[0168] 图23A是示出输入到寄存器电路R的信号及从寄存器电路R输出的信号的图。在此,图23A示出作为时钟信号输入信号CLK[1]及信号CLK[3]的情况。

[0169] 信号F0为输出信号,例如为输出到布线31的信号。信号ROUT为移位信号,可以为输入到下一级寄存器电路R的信号LIN。如上所述,在图23A所示的信号中,信号RES、信号PWC、信号CLK[1]、信号CLK[3]及信号LIN为输入到寄存器电路R的信号,而信号F0及信号ROUT为从寄存器电路R输出的信号。

[0170] 图23B是示出输入输出信号为图23A所示的信号的寄存器电路R的结构实例的电路图。寄存器电路R包括晶体管51至晶体管63、电容器64至电容器66。

[0171] 晶体管51的源极和漏极中的一个电连接于晶体管52的源极和漏极中的一个、晶体管56的源极和漏极中的一个及晶体管59的源极和漏极中的一个。晶体管52的栅极电连接于晶体管53的源极和漏极中的一个、晶体管54的源极和漏极中的一个及晶体管55的源极和漏极中的一个、晶体管58的栅极、晶体管61的栅极及电容器64的一个电极。晶体管56的源极和漏极中的另一个电连接于晶体管57的栅极及电容器65的一个电极。晶体管59的源极和漏极中的另一个电连接于晶体管60的栅极及电容器66的一个电极。晶体管60的源极和漏极中的一个电连接于晶体管61的源极和漏极中的一个、晶体管62的栅极及电容器66的另一个电极。

[0172] 晶体管51的栅极及晶体管55的栅极被输入信号LIN。晶体管53的栅极被输入信号CLK[3]。晶体管54的栅极被输入信号RES。晶体管57的源极和漏极中的一个被输入信号CLK[1]。晶体管60的源极和漏极中的另一个被输入信号PWC。

[0173] 晶体管62的源极和漏极中的一个及晶体管63的源极和漏极中的一个电连接于一个布线31,如上所述,从布线31输出信号F0。从晶体管57的源极和漏极中的另一个、晶体管58的源极和漏极中的一个及电容器65的另一个电极输出信号ROUT。

[0174] 晶体管51的源极和漏极中的另一个、晶体管53的源极和漏极中的另一个、晶体管54的源极和漏极中的另一个、晶体管56的栅极、晶体管59的栅极及晶体管62的源极和漏极中的另一个被供应电位VDD。晶体管52的源极和漏极中的另一个、晶体管55的源极和漏极中的另一个、晶体管58的源极和漏极中的另一个、晶体管61的源极和漏极中的另一个、晶体管63的源极和漏极中的另一个及电容器64的另一个电极被供应电位VSS。

[0175] 晶体管63的栅极被供应偏置电位Vbias。偏置电位Vbias是晶体管63在饱和区域中工作的电位。由此,晶体管63可以被用作恒流源。

[0176] 由晶体管62及晶体管63构成源极跟随电路67。通过在寄存器电路R中设置源极跟随电路67,即使在寄存器电路R的内部发生起因于布线电阻、寄生电容等的信号的衰减等也可以抑制起因于该衰减等的信号F0的电位下降。由此,可以实现显示装置10的工作的高速化。此外,源极跟随电路67只要用作缓冲器就可以为源极跟随电路以外的电路。

[0177] <区域23的结构实例>

图24是示出作为栅极驱动电路21与数据驱动电路22重叠的区域的区域23的结构实例的图。如图24所示,在区域23中,有规律地设置有包括构成栅极驱动电路21的元件的区域与包括构成数据驱动电路22的元件的区域。在图24中,以晶体管71为构成栅极驱动电路21的元件,并以晶体管72为构成数据驱动电路22的元件。

[0178] 图24示出包括构成栅极驱动电路21的元件的区域设置在第一行及第三行中且包括构成数据驱动电路22的元件的区域设置在第二行及第四行中的情况。在区域23中,在包括构成栅极驱动电路21的元件的各区域之间设置有伪元件。此外,在包括构成数据驱动电路22的元件的各区域之间设置有伪元件。图24示出在晶体管71的四方及晶体管72的四方设置有作为伪元件的伪晶体管73的情况下的区域23的结构实例。

[0179] 通过在区域23中设置伪晶体管73等伪元件并使该伪元件吸收杂质,可以抑制杂质扩散到晶体管71及晶体管72等。由此,可以提高晶体管71及晶体管72等的可靠性,从而可以提高显示装置10的可靠性。此外,在图24中,晶体管71、晶体管72及伪晶体管73虽然排列为矩阵形状,但是也可以不排列为矩阵形状。

[0180] 图25是示出作为区域23的一部分的区域70的结构实例的俯视图。如图24及图25所示,区域70包括一个晶体管71、一个晶体管72及两个伪晶体管73。如图25所示,晶体管71包括沟道形成区110、源区111以及漏区112。此外,还包括具有与沟道形成区110重叠的区域的栅电极113。

[0181] 在图25中省略了栅极绝缘体等的构成要素。此外,图25不明确地分别示出沟道形成区、源区及漏区。

[0182] 在源区111中设置有开口部114,源区111通过开口部114电连接于布线115。在漏区112中设置有开口部116,漏区112通过开口部116电连接于布线117。

[0183] 在栅电极113中设置有开口部118,栅电极113通过开口部118电连接于布线121。在布线115中设置有开口部119,布线115通过开口部119电连接于布线122。在布线117中设置有开口部120,布线117通过开口部120电连接于布线123。也就是说,源区111通过布线115电连接于布线122,而漏区112通过布线117电连接于布线123。

[0184] 晶体管72包括沟道形成区130、源区131以及漏区132。此外,还包括具有与沟道形成区130重叠的区域的栅电极133。

[0185] 在源区131中设置有开口部134,源区131通过开口部134电连接于布线135。在漏区132中设置有开口部136,漏区132通过开口部136电连接于布线137。

[0186] 在栅电极133中设置有开口部138,栅电极133通过开口部138电连接于布线141。在布线135中设置有开口部139,布线135通过开口部139电连接于布线142。在布线137中设置有开口部140,布线137通过开口部140电连接于布线143。也就是说,源区131通过布线135电连接于布线142,而漏区132通过布线137电连接于布线143。

[0187] 此外,沟道形成区110与沟道形成区130设置在相同层中。此外,源区111及漏区112与源区131及漏区132设置在相同层中。此外,栅电极113与栅电极133设置在相同层中。此外,布线115及布线117与布线135及布线137设置在相同层中。也就是说,晶体管71与晶体管72可以设置在相同层中。由此,与晶体管71及晶体管72分别设置在彼此不同的层中的情况相比,可以简化显示装置10的制造工序,从而可以提供廉价的显示装置10。

[0188] 电连接于构成栅极驱动电路21的晶体管71的布线121至布线123设置在相同层中。此外,电连接于构成数据驱动电路22的晶体管72的布线141至布线143设置在相同层中。再者,布线121至布线123设置在与布线141至布线143不同的层中。借助于上述结构,可以抑制作为构成栅极驱动电路21的元件的晶体管71和作为构成数据驱动电路22的元件的晶体管72的电短路。由此,即使栅极驱动电路21和数据驱动电路22不明确地分开而具有彼此重叠的区域,也可以抑制栅极驱动电路21及数据驱动电路22的不正常工作。由此,可以提高显示装置10的可靠性。

[0189] 在本说明书等中,“与A相同的层”是指例如在与A相同的工序中形成的含有相同材料的层。

[0190] 虽然在图25中示出在布线121至布线123的上方设置有布线141至布线143的结构,但是也可以在布线121至布线123的下方设置有布线141至布线143。

[0191] 此外,虽然在图25中示出布线121至布线123在水平方向上延伸且布线141至布线143在垂直方向上延伸的结构,但是本发明的一个方式不局限于此。例如,也可以采用布线121至布线123在垂直方向上延伸且布线141至布线143在水平方向上延伸的结构。或者,布线121至布线123及布线141至布线143都可以在水平方向或垂直方向上延伸。

[0192] 伪晶体管73包括半导体151及导体152。导体152具有与半导体151重叠的区域。半导体151可以形成在与晶体管71及晶体管72的沟道形成区相同的层中。此外,导体152可以形成在与晶体管71及晶体管72的栅电极相同的层中。此外,伪晶体管73也可以没有半导体151及导体152中的一个。

[0193] 半导体151及导体152可以不与其他布线等电连接。半导体151及/或导体152可以被供应恒电位。例如,可以被供应接地电位。

[0194] <像素34的结构实例>

图26A至图26E是说明设置在显示装置10中的像素34所呈现的颜色的图。如图26A所示,具有发射红色光(R)的功能的像素34、具有发射绿色光(G)的功能的像素34及具有发射蓝色光(B)的功能的像素34可以被设置在显示装置10中。或者,如图26B所示,具有发射青色光(C)的功能的像素34、具有发射品红色光(M)的功能的像素34及具有发射黄色光(Y)的功能的像素34可以被设置在显示装置10中。

[0195] 此外,如图26C所示,具有发射红色光(R)的功能的像素34、具有发射绿色光(G)的功能的像素34、具有发射蓝色光(B)的功能的像素34及具有发射白色光(W)的功能的像素34可以被设置在显示装置10中。或者,如图26D所示,具有发射红色光(R)的功能的像素34、具有发射绿色光(G)的功能的像素34、具有发射蓝色光(B)的功能的像素34及具有发射黄色光(Y)的功能的像素34可以被设置在显示装置10中。或者,如图26E所示,具有发射青色光(C)的功能的像素34、具有发射品红色光(M)的功能的像素34、具有发射黄色光(Y)的功能的像素34及具有发射白色光(W)的功能的像素34可以被设置在显示装置10中。

[0196] 如图26C、图26E所示,通过将具有发射白色光(W)的功能的像素34设置在显示装置10中,可以提高所显示的图像的亮度。此外,如图26D等所示,通过增加像素34所发射的颜色种类,可以提高中间色的再现性,所以可以提高显示质量。

[0197] 此外,如图26F所示,除了具有发射红色光(R)的功能的像素34、具有发射绿色光(G)的功能的像素34及具有发射蓝色光(B)的功能的像素34以外,显示装置10还可以包括具有发射红外光(IR)的功能的像素34。如图26G所示,除了具有发射青色光(C)的功能的像素34、具有发射品红色光(M)的功能的像素34、具有发射黄色光(Y)的功能的像素34以外,显示装置10还可以包括具有发射红外光(IR)的功能的像素34。此外,除了图26F及图26G所示的像素34以外,显示装置10还可以包括具有发射白色光(W)的功能的像素34。

[0198] 图27A至图27C是示出像素34的结构实例的电路图。图27A所示的像素34包括液晶元件570、晶体管550以及电容器560。在此,相当于图1B所示的显示元件81的元件是液晶元件570。另外,除了布线31及布线32以外,布线39等还电连接于像素34。

[0199] 液晶元件570的一个电极的电位根据像素34的规格适当地设定。根据写入到像素34的图像数据设定液晶元件570的取向状态。此外,也可以对多个像素34的每一个所具有的液晶元件570的一个电极供应公共电位。此外,也可以对各行的像素34的每一个所具有的液晶元件570的一个电极供应不同的电位。

[0200] 另外,图27B所示的结构的像素34包括晶体管552、晶体管554、电容器562以及发光元件572。在此,相当于图1B所示的显示元件81的元件是发光元件572。作为发光元件572,可以使用利用电致发光的EL元件。EL元件在一对电极之间具有包含发光化合物的层(以下也称为EL层)。当使一对电极之间产生高于EL元件的阈值电压的电位差时,空穴从阳极一侧注入到EL层中,而电子从阴极一侧注入到EL层中。被注入的电子和空穴在EL层中重新结合,由此,包含在EL层中的发光物质发光。

[0201] EL元件根据发光材料是有机化合物还是无机化合物被区别,通常前者被称为有机EL元件,而后者被称为无机EL元件。

[0202] 在有机EL元件中,通过施加电压,电子从一个电极注入到EL层中,而空穴从另一个电极注入到EL层中。通过这些载流子(电子及空穴)重新结合,发光有机化合物形成激发态,当从该激发态回到基态时发光。由于这种机理,这种发光元件被称为电流激发型发光元件。

[0203] EL层除了发光化合物以外也可以还包括空穴注入性高的物质、空穴传输性高的物质、空穴阻挡材料、电子传输性高的物质、电子注入性高的物质或双极性的物质(电子传输性及空穴传输性高的物质)等。

[0204] EL层可以通过蒸镀法(包括真空蒸镀法)、转印法、印刷法、喷墨法、涂敷法等的方法形成。

[0205] 无机EL元件根据其元件结构而分类为分散型无机EL元件和薄膜型无机EL元件。分散型无机EL元件包括发光层,其中发光材料的粒子分散在粘合剂中,并且其发光机理是利用供体能级和受主能级的供体-受主重新结合型发光。薄膜型无机EL元件是其中发光层夹在电介质层之间,并且该夹着发光层的电介质层夹在电极之间的结构,其发光机理是利用金属离子的内壳层电子跃迁的局部型发光。

[0206] 为了提取发光,使发光元件的一对电极中的至少一个为透明即可。在衬底上形成有晶体管及发光元件。

作为发光元件可以采用从与该衬底相反一侧的表面提取发光的顶部发射结构;从衬底一侧的表面提取发光的底部发射结构;以及从两个表面提取发光的双面发射结构。

[0207] 发光元件572以外的发光元件也可以使用与发光元件572相同的元件。

[0208] 晶体管552的源极和漏极中的一个与布线32电连接。晶体管552的源极和漏极中的另一个与电容器562的一个电极及晶体管554的栅极电连接。电容器562的另一个电极与布线39a电连接。晶体管552的栅极与布线31电连接。晶体管554的源极和漏极中的一个与布线39a电连接。晶体管554的源极和漏极中的另一个与发光元件572的一个电极电连接。发光元件572的另一个电极与布线39b电连接。布线39a被供应电位VSS,而布线39b被供应电位VDD。布线39a及布线39b用作电源线。

[0209] 在图27B所示的结构的像素34中,根据供应给晶体管554的栅极的电位,流过发光元件572中的电流被控制,从而来自发光元件572的发光亮度被控制。

[0210] 图27C示出与图27B所示的结构的像素34不同的结构。在图27C所示的结构的像素34中,晶体管552的源极和漏极中的一个与布线32电连接。晶体管552的源极和漏极中的另一个与电容器562的一个电极及晶体管554的栅极电连接。晶体管552的栅极与布线31电连接。晶体管554的源极和漏极中的一个与布线39a电连接。晶体管554的源极和漏极中的另一个与电容器562的另一个电极及发光元件572的一个电极电连接。发光元件572的另一个电极与布线39b电连接。布线39a被供应电位VDD,而布线39b被供应电位VSS。

[0211] 图28A是示出像素34的结构实例的电路图。图28A所示的结构的像素34包括发光元件572、晶体管582、晶体管584、晶体管586、晶体管588及电容器590。另外,图28A所示的结构的像素34与作为被用作扫描线的布线31的布线31_1、布线31_2及布线31_3电连接。

[0212] 晶体管582的源极和漏极中的一个与布线32电连接。晶体管582的源极和漏极中的另一个与晶体管584的栅极电连接。晶体管584的栅极与晶体管588的源极和漏极中的一个电连接。晶体管588的源极和漏极中的一个与电容器590的一个电极电连接。晶体管584的源极和漏极中的一个与布线39a电连接。晶体管584的源极和漏极中的另一个与发光元件572的一个电极电连接。发光元件572的一个电极与晶体管586的源极和漏极中的一个电连接。晶体管586的源极和漏极中的一个与电容器590的另一个电极电连接。晶体管586的源极和漏极中的另一个及晶体管588的源极和漏极中的另一个与布线592电连接。发光元件572的

另一个电极与布线39b电连接。

[0213] 在此,将电连接晶体管582的源极和漏极中的另一个、晶体管584的栅极、晶体管588的源极和漏极中的一个与电容器590的一个电极的节点作为节点N11。另外,将电连接发光元件572的一个电极、晶体管584的源极和漏极中的另一个、晶体管586的一个电极与电容器590的另一个电极的节点作为节点N12。

[0214] 布线592被用作电源线。将布线592的电位作为电位V0。

[0215] [像素34的工作方法的一个例子1]

接着,说明图28A所示的结构的像素34的工作方法的一个例子。图28B是示出图28A所示的结构的像素34的工作方法的一个例子的时序图。注意,这里为了便于说明,不考虑布线电阻等各种电阻、晶体管或布线等的寄生电容及晶体管的阈值电压等的影响。

[0216] 在图28B所示的工作中,将1个帧期间分为期间T11、期间T12及期间T13。以下,说明图28A所示的结构的像素34的期间T11至期间T13的各期间的工作方法的一个例子。

[0217] 在期间T11,向布线31_1供应使晶体管582成为关闭状态的电位。另外,向布线31_2供应使晶体管586成为开启状态的电位。再者,向布线31_3供应使晶体管588成为开启状态的电位。由此,节点N11的电位及节点N12的电位成为布线592的电位的电位V0。

[0218] 在期间T11,将电连接于晶体管584的栅极的节点N11的电位及电连接于晶体管584的源极和漏极中的另一个的节点N12的电位都设为电位V0。由此,将晶体管584的源极和漏极中的另一个设为晶体管584的源极,而可以将晶体管584的栅极电位与晶体管584的源极电位之差设为0V。因此,尤其在晶体管584的阈值电压大于0V时可以抑制电流流过晶体管584的漏极-源极间,所以可以抑制电流流过发光元件572。由此,期间T11可以说是图像没有显示在显示装置10上的期间。

[0219] 在期间T12,向布线31_1供应使晶体管582成为开启状态的电位。另外,向布线31_2供应使晶体管586成为开启状态的电位。另外,向布线31_3供应使晶体管588成为关闭状态的电位。再者,向布线32供应对应于图像数据的电位 V_{data} 。由此,节点N11成为电位 V_{data} 。由此,图像数据写入到像素34。

[0220] 在期间T13,向布线31_1供应使晶体管582成为关闭状态的电位。另外,向布线31_2供应使晶体管586成为关闭状态的电位。另外,向布线31_3供应使晶体管588成为关闭状态的电位。晶体管586成为关闭状态,而流过晶体管584的漏极-源极间的电流流过发光元件572。由此,发光元件572以对应于写入到节点N11的电位 V_{data} 的亮度发光。由此,可以使用像素34显示图像。

[0221] 如上所述,在图28B所示的方法中,设定在显示装置10上不显示图像的期间,然后显示图像。由此,尤其在显示装置10上显示动态图像时可以以强调轮廓的方式显示图像。也就是说,可以在显示装置10上显示清晰图像。

[0222] 图29A示出像素34的结构实例,其与图27A至图27C所示的结构的像素34不同之处在于包括存储器。图29A所示的结构的像素34包括晶体管511、晶体管513、电容器515以及电路401。此外,像素34与作为用作扫描线的布线31的布线31_1及布线31_2电连接,并与作为用作数据线的布线32的布线32_1及布线32_2电连接。

[0223] 晶体管511的源极和漏极中的一个与布线32_1电连接。晶体管511的源极和漏极中的另一个与电容器515的一个电极电连接。晶体管511的栅极与布线31_1电连接。晶体管513

的源极和漏极中的一个与布线32_2电连接。晶体管513的源极和漏极中的另一个与电容器515的另一个电极及电路401电连接。晶体管513的栅极与布线31_2电连接。

[0224] 电路401至少包括一个显示元件。显示元件可以使用各种各样的元件,典型地有有机发光元件或LED元件等发光元件、液晶元件或MEMS (Micro Electro Mechanical Systems) 元件等。

[0225] 在本说明书等中,供应到发光元件、液晶元件等显示元件的电压是指施加到该显示元件的一个电极的电位与施加到该显示元件的另一个电极的电位的差异。

[0226] 另外,将电连接晶体管511与电容器515的节点作为N1,将电连接晶体管513、电容器515与电路401的节点作为N2。

[0227] 像素34通过使晶体管511成为关闭状态可以保持节点N1的电位。此外,通过使晶体管513成为关闭状态可以保持节点N2的电位。此外,通过在晶体管513处于关闭状态的状态下通过晶体管511对节点N1写入预定的电位,由于通过电容器515的电容耦合,可以使节点N2的电位对应节点N1的电位变化而发生改变。

[0228] 在此,作为晶体管511及晶体管513可以使用OS晶体管。如上所述那样,OS晶体管的非导通状态下的泄漏电流(关态电流)极小。因此,通过使用OS晶体管作为晶体管511及晶体管513,可以长期保持节点N1及节点N2的电位。

[0229] 另外,作为晶体管511及晶体管513,也可以使用在沟道形成区中含有硅的晶体管(以下也称为Si晶体管)。作为硅可以举出单晶硅、多晶硅、非晶硅等。尤其是,优选使用半导体层中含有低温多晶硅(LTPS:Low Temperature Poly-Silicon)的晶体管(以下,也称为LTPS晶体管)。LTPS晶体管具有高场效应迁移率而能够进行高速工作。因此,通过作为晶体管511及晶体管513使用LTPS晶体管,可以使像素34高速地工作。

[0230] [像素34的工作方法的一个例子2]

接着,参照图29B对图29A所示的结构的像素34的工作方法的一个例子进行说明。图29B是根据图29A所示的结构的像素34的工作的时序图。注意,这里为了便于说明,不考虑布线电阻等各种电阻、晶体管或布线等的寄生电容及晶体管的阈值电压等的影响。

[0231] 在图29B所示的工作中,将1个帧期间分为期间T1和期间T2。期间T1是对节点N2写入电位的期间,期间T2是对节点N1写入电位的期间。

[0232] 在期间T1,对布线31_1和布线31_2的双方供应使晶体管成为导通状态的电位。此外,对布线32_1供应为固定电位的电位 V_{ref} ,对布线32_2供应电位 V_w 。

[0233] 节点N1通过晶体管511从布线32_1被供应电位 V_{ref} 。此外,节点N2通过晶体管513从布线32_2被供应电位 V_w 。因此,电容器515成为保持电位差 $V_w - V_{ref}$ 的状态。

[0234] 接着,在期间T2,布线31_1被供应使晶体管511成为导通状态的电位,布线31_2被供应使晶体管513成为关闭状态的电位。布线32_1被供应电位 V_{data} ,布线32_2被供应预定的恒电位。此外,布线32_2的电位也可以为浮动电位。

[0235] 节点N1通过晶体管511被供应电位 V_{data} 。此时,由于通过电容器515的电容耦合,对应电位 V_{data} 节点N2的电位发生变化,其变化量为电位 dV 。也就是说,电路401被输入将电位 V_w 和电位 dV 加在一起的电位。注意,虽然图29B示出电位 dV 为正的值,但是其也可以为负的值。也就是说,电位 V_{data} 也可以比电位 V_{ref} 低。

[0236] 这里,电位 dV 基本由电容器515的电容值及电路401的电容值决定。当电容器515的

电容值充分大于电路401的电容值时, 电位dV成为接近电位差 $V_{data} - V_{ref}$ 的电位。

[0237] 如上所述, 由于像素34可以组合两种数据生成供应给包含显示元件的电路401的电位, 所以可以在像素34内校正显示在显示部33上的图像。在此, 两种数据中的一个可以为上述图像数据, 两种数据中的另一个例如可以为校正数据。例如, 通过在期间T1将对应于校正数据的电位 V_w 供应到节点N2之后在期间T2将对应于图像数据的电位 V_{data} 供应到节点N1, 可以在显示部33上显示的图像为其图像数据已被校正数据校正的图像。此外, 显示装置10所具有的数据驱动电路22不仅能够生成图像数据而且还能够生成校正数据等。

[0238] 另外, 像素34可以生成超过可对布线32_1及布线32_2供给的最大电位的电位。例如, 在使用发光元件的情况下, 可以进行高动态范围 (HDR) 显示等。另外, 在使用液晶元件的情况下, 可以进行过驱动等。

[0239] [电路401的结构实例]

图29C及图29D示出包括电路401的具体结构实例的像素34的结构实例。设置在具有图29C所示的结构的像素34中的电路401包括液晶元件570以及电容器517。

[0240] 液晶元件570的一个电极与节点N2电连接。液晶元件570的另一个电极与布线533电连接。电容器517的一个电极与节点N2电连接。电容器517的另一个电极与布线531电连接。布线531及布线533可以是设置在显示装置10中的所有像素34的公共布线。在此情况下, 供应到布线531及布线533的电位为公共电位。

[0241] 电容器517被用作存储电容器。电容器517也可以被省略。

[0242] 图29C所示的结构的像素34可以向液晶元件570的一个电极供应数据驱动电路22等能够生成的电位以上的电位。由此, 即使不使数据驱动电路22为高耐压也可以向液晶元件570供应高电压, 并可以提供廉价的显示装置10。此外, 抑制显示装置10的功耗的增大, 同时例如可以通过过驱动实现高速的显示或者可以使用驱动电压高的液晶材料等。此外, 通过对布线32_1或布线32_2提供校正数据, 可以根据使用温度或液晶元件570的劣化状态等进行图像数据的校正。

[0243] 设置在图29D所示的结构的像素34中的电路401包括发光元件572、晶体管521以及电容器517。

[0244] 晶体管521的源极和漏极中的一个与布线537电连接。晶体管521的源极和漏极中的另一个与发光元件572的一个电极电连接。晶体管521的栅极与节点N2电连接。电容器517的一个电极与节点N2电连接。电容器517的另一个电极与布线535电连接。发光元件572的另一个电极与布线539电连接。

[0245] 布线535例如可以是设置在显示装置10中的所有像素34的公共布线。在此情况下, 供应到布线535的电位为公共电位。此外, 可以对布线537及布线539供应恒电位。例如, 布线537和布线539可以分别被供应高电位和低电位。

[0246] 晶体管521具有控制供应到发光元件572的电流的功能。电容器517被用作存储电容器。电容器517也可以被省略。

[0247] 此外, 图29D示出发光元件572的阳极一侧与晶体管521电连接的结构, 但是也可以使发光元件572的阴极一侧与晶体管521电连接。在此情况下, 可以适当地改变布线537的电位值和布线539的电位值。

[0248] 图29D所示的结构的像素34可以将数据驱动电路22等能够生成的电位以上的电位

供应给发光元件572的一个电极。由此,即便不使数据驱动电路22为高耐压也可以对晶体管521的栅极供应高电压,并可以提供廉价的显示装置10。通过对晶体管521的栅极供应高电位可以使大电流流过发光元件572,所以在图29D所示的结构像像素34中例如可以实现HDR显示等。此外,通过对布线32_1或布线32_2提供校正数据可以对晶体管521及发光元件572的电特性偏差进行校正。

[0249] 另外,通过对晶体管521的栅极供应高电位,可以对发光元件572供应高电压。具体而言,例如可以将布线537的电位设定为高电位。由此,在发光元件572为有机EL元件的情况下,发光元件可以具有后面说明的串联结构。由此,可以提高发光元件572的电流效率及外量子效率。由此,可以在显示装置10上显示高亮度图像。此外,可以降低显示装置10的功耗。

[0250] 此外,不局限于图29C及图29D所示的电路,也可以采用另外附加晶体管或电容器等的结构。例如,通过在图29C及图29D所示的结构中追加一个晶体管及一个电容器,可以设置三个保持电位的节点。也就是说,在像素34中,除了节点N1及节点N2以外,还可以设置一个能够保持电位的节点。由此,可以进一步提高节点N2的电位。因此,在像素34具有图29C所示的结构的情况下,可以对液晶元件570供应更高的电压。另外,在像素34具有图29D所示的结构的情况下,可以对发光元件572供应更大的电流。

[0251] 图30A至图30E是示出作为显示元件使用发光元件572时的电路401的结构实例的图。与图29D所示的结构的电路401同样,具有图30A所示的结构的电路401包括电容器517、晶体管521及发光元件572。

[0252] 在图30A所示的电路401中,节点N2与晶体管521的栅极及电容器517的一个电极电连接。晶体管521的源极和漏极中的一个与布线537电连接。晶体管521的源极和漏极中的另一个与电容器517的另一个电极电连接。电容器517的另一个电极与发光元件572的一个电极电连接。发光元件572的另一个电极与布线539电连接。

[0253] 与图29D所示的结构的电路401同样,图30B所示的结构的电路401包括电容器517、晶体管521及发光元件572。

[0254] 在图30B所示的电路401中,节点N2与晶体管521的栅极及电容器517的一个电极电连接。发光元件572的一个电极与布线537电连接。发光元件572的另一个电极与晶体管521的源极和漏极中的一个电连接。晶体管521的源极和漏极中的另一个与电容器517的另一个电极电连接。电容器517的另一个电极与布线539电连接。

[0255] 图30C示出对图30A所示的电路401追加了晶体管525的情况下的电路401的结构实例。晶体管525的源极和漏极中的一个与晶体管521的源极和漏极中的另一个及电容器517中的另一个电连接。晶体管525的源极和漏极中的另一个与发光元件572的一个电极电连接。晶体管525的栅极与布线541电连接。布线541被用作控制晶体管525的导通的扫描线。

[0256] 在具有图30C所示的结构的电路401的像素34中,即使节点N2的电位成为晶体管521的阈值电压以上,也只有使晶体管525成为导通状态才能够使电流流过发光元件572。由此,可以抑制显示装置10的不正常工作。

[0257] 图30D示出对图30C所示的电路401追加了晶体管527的情况下的电路401的结构实例。晶体管527的源极和漏极中的一个与晶体管521的源极和漏极中的另一个、晶体管525的源极和漏极中的一个及电容器517的另一个电极电连接。晶体管527的源极和漏极中的另一个与布线543电连接。晶体管527的栅极与布线545电连接。布线545用作控制晶体管527的导

通的扫描线。

[0258] 布线543可以与基准电位等特定电位的供应源电连接。也就是说,布线543用作电源线的功能。通过从布线543对晶体管521的源极和漏极中的另一个供应特定电位,可以使图像数据的向像素34的写入稳定化。

[0259] 此外,布线543可以与电路520电连接。电路520可以具有上述特定电位的供应源的功能、取得晶体管521的电特性的功能及生成校正数据的功能中的一个以上。

[0260] 图30E所示的结构的电路401包括电容器517、晶体管521、晶体管529及发光元件572。

[0261] 在图30E所示的电路401中,节点N2与晶体管521的栅极及电容器517的一个电极电连接。晶体管521的源极和漏极中的一个与布线537电连接。晶体管529的源极和漏极中的一个与布线543电连接。

[0262] 电容器517的另一个电极与晶体管521的源极和漏极中的另一个电连接。晶体管521的源极和漏极中的另一个与晶体管529的源极和漏极中的另一个电连接。晶体管529的源极和漏极中的另一个与发光元件572的一个电极电连接。

[0263] 晶体管529的栅极与布线31_1电连接。发光元件572的另一个电极与布线539电连接。

[0264] <显示装置的结构实例3>

图31是示出像素34具有图29A、图29C或图29D所示的结构时的显示装置10的结构实例的方框图。具有图31所示的结构的显示装置10除了包括图1A所示的显示装置10的构成要素以外还包括解复用电路24。如图31所示,解复用电路24例如可以设置在层20中。此外,解复用电路24的数量例如可以为与设置在显示部33上的像素34的列的数量相同。

[0265] 栅极驱动电路21通过布线31_1电连接于像素34。栅极驱动电路21通过布线31_2电连接于像素34。布线31_1及布线31_2被用作扫描线。

[0266] 数据驱动电路22与解复用电路24的输入端子电连接。解复用电路24的第一输出端子通过布线32_1与像素34电连接。解复用电路24的第二输出端子通过布线32_2与像素34电连接。布线32_1及布线32_2被用作数据线。

[0267] 此外,可以将数据驱动电路22及解复用电路24总称为数据驱动电路。也就是说,解复用电路24也可以包括在数据驱动电路22中。

[0268] 在图31所示的结构的显示装置10中,数据驱动电路22具有生成图像数据S1及图像数据S2的功能。解复用电路24具有将图像数据S1通过布线32_1供应到像素34的功能,并具有将图像数据S2通过布线32_2供应到像素34的功能。在此,假设使用图29B所示的方法使图31所示的结构的显示装置10工作,可以使电位 V_{data} 成为相当于图像数据S1的电位,并且可以使 V_w 成为相当于图像数据S2的电位。

[0269] 如图29B所示,通过在将电位 V_w 供应到节点N2之后将电位 V_{data} 供应到节点N1,使节点N2的电位成为“ $V_w + dV$ ”。在此,如上所述,电位 dV 是对应于电位 V_{data} 的电位。由此,可以将图像数据S1添加到图像数据S2。也就是说,可以使图像数据S2与图像数据S1重叠。

[0270] 对应于图像数据S1的电位 V_{data} 及对应于图像数据S2的电位 V_w 的大小因数据驱动电路22的耐压等而受到限制。于是,通过使图像数据S1与图像数据S2重叠,可以在显示部33上显示对应于其电位高于数据驱动电路22能够输出的电位的图像数据的图像。由此,可以使

大电流流过发光元件572,因此可以在显示部33上显示高亮度的图像。此外,可以扩大作为能够由显示部33显示的图像的亮度幅度的动态范围。

[0271] 对应于图像数据S1的图像和对应于图像数据S2的图像既可相同又可不同。在对应于图像数据S1的图像和对应于图像数据S2的图像相同的情况下,可以在显示部33上显示其亮度高于对应于图像数据S1的图像的亮度及对应于图像数据S2的图像的亮度的图像。

[0272] 图32示出对应于图像数据S1的图像P1为只包括文字的图像,并且对应于图像数据S2的图像P2为包括图画及文字的图像的情况。在此情况下,通过将图像P1与图像P2重叠,可以提高文字的亮度,例如可以强调文字。此外,如图29B所示,因为在节点N2被写入电位 V_w 之后节点N2的电位根据电位 V_{data} 而变化,所以在改写对应于图像数据S2的电位 V_w 的情况下,需要再写入图像数据S1的电位 V_{data} 。另一方面,在改写电位 V_{data} 的情况下,只要在图29B所示的时间T1对节点N2写入的电荷被保持而没有从晶体管513等泄漏,就不需要改写电位 V_w 。由此,在图32所示的情况下,通过调整电位 V_{data} 的值,可以调整文字的亮度。

[0273] 在此,如上所述,在改写对应于图像数据S2的电位 V_w 的情况下,需要再写入对应于图像数据S1的电位 V_{data} 。另一方面,在改写电位 V_{data} 时不需要改写电位 V_w 。由此,图像P2的改写频率优选低于图像P1的改写频率。注意,图像P1不局限于只包括文字的图像,图像P2不局限于包括图画及文字的图像。

[0274] <显示装置的截面结构实例>

图33是示出显示装置10的结构实例的截面图。显示装置10包括衬底701及衬底705,该衬底701及该衬底705使用密封剂712贴合在一起。

[0275] 作为衬底701,可以使用单晶硅衬底等单晶半导体衬底。此外,也可以使用单晶半导体衬底以外的半导体衬底作为衬底701。

[0276] 在衬底701上设置有晶体管441及晶体管601。晶体管441可以为设置在功能电路40中的晶体管。晶体管601可以为设置在栅极驱动电路21中的晶体管或设置在数据驱动电路22中的晶体管。也就是说,晶体管441及晶体管601可以设置在图1A等所示的层20中。

[0277] 晶体管441由用作栅电极的导电体443、用作栅极绝缘体的绝缘体445及衬底701的一部分构成,并包括含有沟道形成区的半导体区域447、用作源区和漏区中的一个的低电阻区域449a及用作源区和漏区中的另一个的低电阻区域449b。晶体管441可以为p沟道型或n沟道型。

[0278] 晶体管441因元件分离层403与其他的晶体管电分离。图33示出晶体管441及晶体管601隔着元件分离层403电分离的情况。元件分离层403可以利用LOCOS (LOCa1 Oxidation of Silicon:硅局部氧化)法或STI (Shallow Trench Isolation:浅沟槽隔离)法等形成。

[0279] 在此,在图33所示的晶体管441中,半导体区域447具有凸形状。此外,半导体区域447的侧面及顶面隔着绝缘体445被导电体443覆盖。注意,图33未示出导电体443覆盖半导体区域447的侧面的样子。此外,导电体443可以使用调整功函数的材料。

[0280] 像晶体管441那样,半导体区域具有凸形状的晶体管因利用半导体衬底的凸部而可以被称为鳍型晶体管。此外,也可以以与凸部的顶面接触的方式具有被作用来形成凸部的掩模的绝缘体。此外,虽然在图33中示出对衬底701的一部分进行加工来形成凸部的情况,但是也可以对SOI衬底进行加工来形成具有凸部的半导体。

[0281] 此外,图33所示的晶体管441的结构只是一个例子而不局限于该结构,可以根据电

路结构或电路工作方法等采用合适的结构。例如,晶体管441可以为平面型晶体管。

[0282] 晶体管601可以采用与晶体管441相同的结构。

[0283] 在衬底701上除了设置有元件分离层403、晶体管441及晶体管601以外还设置有绝缘体405、绝缘体407、绝缘体409及绝缘体411。绝缘体405、绝缘体407、绝缘体409及绝缘体411中嵌入导电体451。在此,可以使导电体451的顶面的高度与绝缘体411的顶面的高度大致相同。

[0284] 导电体451及绝缘体411上设置有绝缘体413及绝缘体415。绝缘体413及绝缘体415中嵌入导电体457。导电体457例如可以设置在与图25所示的布线121至布线123相同的层中。在此,可以使导电体457的顶面的高度与绝缘体415的顶面的高度大致相同。

[0285] 导电体457及绝缘体415上设置有绝缘体417及绝缘体419。绝缘体417及绝缘体419中嵌入导电体459。导电体459例如可以设置在与图25所示的布线141至布线143相同的层中。在此,可以使导电体459的顶面的高度与绝缘体419的顶面的高度大致相同。

[0286] 导电体459及绝缘体419上设置有绝缘体421及绝缘体214。绝缘体421及绝缘体214中嵌入导电体453。在此,可以使导电体453的顶面的高度与绝缘体214的顶面的高度大致相同。

[0287] 导电体453及绝缘体214上设置有绝缘体216。绝缘体216中嵌入导电体455。在此,可以使导电体455的顶面的高度与绝缘体216的顶面的高度大致相同。

[0288] 导电体455及绝缘体216上设置有绝缘体222、绝缘体224、绝缘体254、绝缘体244、绝缘体280、绝缘体274及绝缘体281。绝缘体222、绝缘体224、绝缘体254、绝缘体244、绝缘体280、绝缘体274及绝缘体281中嵌入导电体305。在此,可以使导电体305的顶面的高度与绝缘体281的顶面的高度大致相同。

[0289] 导电体305及绝缘体281上设置有绝缘体361。绝缘体361中嵌入导电体317及导电体337。在此,可以使导电体337的顶面的高度与绝缘体361的顶面的高度大致相同。

[0290] 导电体337及绝缘体361上设置有绝缘体363。绝缘体363中嵌入导电体347、导电体353、导电体355及导电体357。在此,可以使导电体353、导电体355及导电体357的顶面的高度与绝缘体363的顶面的高度大致相同。

[0291] 在导电体353、导电体355、导电体357及绝缘体363上设置有连接电极760。此外,以与连接电极760电连接的方式设置有各向异性导电体780,并以与各向异性导电体780电连接的方式设置有FPC(Flexible Printed Circuit:柔性电路板)716。通过使用FPC716,可以从显示装置10的外部向显示装置10供应各种信号等。

[0292] 如图33所示,晶体管441的用作源区和漏区中的另一个的低电阻区域449b通过导电体451、导电体457、导电体459、导电体453、导电体455、导电体305、导电体317、导电体337、导电体347、导电体353、导电体355、导电体357、连接电极760及各向异性导电体780电连接于FPC716。在图33中,作为具有电连接连接电极760和导电体347的功能的导电体示出导电体353、导电体355及导电体357的三个导电体,本发明的一个方式不局限于此。具有电连接连接电极760和导电体347的功能的导电体的个数可以为一个、两个、四个以上。通过设置具有电连接连接电极760和导电体347的功能的多个导电体,可以降低接触电阻。

[0293] 绝缘体214上设置有晶体管750。晶体管750可以为设置在像素34中的晶体管。也就是说,晶体管750可以设置在图1A等所示的层30中。作为晶体管750,可以使用0S晶体管。如

上所述那样,OS晶体管具有关态电流极低的特征。由此,可以长时间保持图像数据等,从而可以降低刷新频率。由此,可以降低显示装置10的功耗。

[0294] 注意,晶体管750也可以使用Si晶体管。尤其是,优选使用LTPS晶体管。如上所述那样,LTPS晶体管具有高场效应迁移率而能够进行高速工作。因此,通过作为晶体管750使用LTPS晶体管,可以使显示装置10高速地工作。

[0295] 绝缘体254、绝缘体244、绝缘体280、绝缘体274及绝缘体281中嵌入导电体301a及导电体301b。导电体301a与晶体管750的源极和漏极中的一个电连接,导电体301b与晶体管750的源极和漏极中的另一个电连接。在此,可以使导电体301a及导电体301b的顶面的高度与绝缘体281的顶面的高度大致相同。

[0296] 绝缘体361中嵌入导电体311、导电体313、导电体331、电容器790、导电体333及导电体335。导电体311及导电体313与晶体管750电连接并用作布线。导电体333及导电体335与电容器790电连接。在此,可以使导电体331、导电体333及导电体335的顶面的高度与绝缘体361的顶面的高度大致相同。

[0297] 绝缘体363中嵌入导电体341、导电体343及导电体351。在此,可以使导电体351的顶面的高度与绝缘体363的顶面的高度大致相同。

[0298] 绝缘体405、绝缘体407、绝缘体409、绝缘体411、绝缘体413、绝缘体415、绝缘体417、绝缘体419、绝缘体421、绝缘体214、绝缘体280、绝缘体274、绝缘体281、绝缘体361及绝缘体363用作层间膜,也可以用作分别覆盖其下方的凹凸形状的平坦化膜。例如,为了提高绝缘体363的顶面的平坦性,可以通过利用化学机械抛光(CMP:Chemical Mechanical Polishing)法等平坦化处理使其平面平坦化。

[0299] 如图33所示,电容器790包括下部电极321、上部电极325。此外,下部电极321与上部电极325之间设置有绝缘体323。也就是说,电容器790具有一对电极间夹有用作介电体的绝缘体323的叠层型结构。此外,虽然图33示出绝缘体281上设置有电容器790的例子,但是也可以在与绝缘体281不同的绝缘体上设置电容器790。

[0300] 图33示出导电体301a、导电体301b及导电体305形成在同一层中的例子。此外,还示出导电体311、导电体313、导电体317及下部电极321形成在同一层中的例子。此外,还示出导电体331、导电体333、导电体335及导电体337形成在同一层中的例子。此外,还示出导电体341、导电体343及导电体347形成在同一层中的例子。此外,还示出导电体351、导电体353、导电体355及导电体357形成在同一层中的例子。像这样,通过在同一层中形成多个导电体,可以简化显示装置10的制造工序,由此可以提供廉价的显示装置10。此外,它们也可以分别形成在不同的层中并含有不同种类的材料。

[0301] 图33所示的显示装置10包括液晶元件570。液晶元件570包括导电体772、导电体774以及导电体772与导电体774之间的液晶层776。导电体774设置在衬底705一侧,并被用作共通电极。此外,导电体772通过导电体351、导电体341、导电体331、导电体313及导电体301b电连接于晶体管750的源极和漏极中的另一个。导电体772形成在绝缘体363上,并被用作像素电极。

[0302] 导电体772可以使用对可见光具有透光性的材料或具有反射性的材料。作为透光性材料,例如,可以使用含有铟、锌、锡等的氧化物材料。作为反射性材料,例如,可以使用含有铝、银等材料。

[0303] 当作为导电体772使用反射性材料时,显示装置10为反射型液晶显示装置。当作为导电体772使用透光性材料且衬底701等使用透光性材料时,显示装置10为透射型液晶显示装置。当显示装置10为反射型液晶显示装置的情况下,在观看侧设置偏振片。当为透射型液晶显示装置的情况下,以夹着液晶元件的方式设置一对偏振片。

[0304] 虽然图33中没有进行图示,也可以采用设置与液晶层776接触的取向膜。此外,可以适当地设置偏振构件、相位差构件、抗反射构件等的光学构件(光学衬底)及背光、侧光等光源。

[0305] 在绝缘体363与导电体774之间设置有结构体778。结构体778是柱状的间隔物,是具有控制衬底701与衬底705之间的距离的功能。此外,作为结构体778可以使用球状的间隔物。

[0306] 在衬底705一侧设置有遮光层738、着色层736及与它们接触的绝缘体734。遮光层738具有遮蔽从邻接区域发射的光的功能。或者,遮光层738具有防止外光到达晶体管750等的功能。此外,着色层736具有与液晶元件570重叠的区域。

[0307] 液晶层776可以使用热致液晶、低分子液晶、高分子液晶、高分子分散型液晶(PDLC:Polymer Dispersed Liquid Crystal)、高分子网络型液晶(PNLC:Polymer Network Liquid Crystal)、铁电液晶、反铁电液晶等。此外,在采用水平电场方式的情况下,也可以使用不需要取向膜的呈现蓝相的液晶。

[0308] 作为液晶元件的模式,可以采用TN(TwistedNematic:扭曲向列)模式、VA(VerticalAlignment:垂直取向)模式、IPS(In-Plane-Switching:平面内转换)模式、FFS(Fringe Field Switching:边缘电场转换)模式、ASM(Axially Symmetric aligned Micro-cell:轴对称排列微单元)模式、OCB(Optically Compensated Birefringence:光学补偿弯曲)模式、ECB(Electrically Controlled Birefringence:电控双折射)模式、宾主模式等。

[0309] 液晶层776可以采用使用高分子分散型液晶或高分子网络型液晶等的散乱型液晶。此时,可以采用不设置着色层736进行黑白色显示的结构,也可以采用使用着色层736进行彩色显示的结构。

[0310] 作为液晶元件的驱动方法,可以应用利用继时加法混色法进行彩色显示的分时显示方式(也称为场序制列驱动方式)。在该情况下,可以采用不设置着色层736的结构。当采用分时显示方式的情况下,例如无需设置分别呈现R(红色)、G(绿色)、B(蓝色)的子像素,因此具有可以提高像素的开口率及清晰度等优点。

[0311] 虽然图33所示的显示装置10使用液晶元件作为显示元件,但是本发明的一个方式不局限于此。图34是图33所示的显示装置10的变形例子,图34与图33所示的显示装置10的不同点在于使用发光元件作为显示元件。

[0312] 图34所示的显示装置10包括发光元件572。发光元件572包括导电体772、EL层786及导电体788。导电体788设置在衬底705一侧,用作公共电极。此外,导电体772通过导电体351、导电体341、导电体331、导电体313及导电体301b与晶体管750的源极和漏极中的另一个电连接。导电体772形成在绝缘体363上并用作像素电极。此外,EL层786具有有机化合物或量子点等的无机化合物。

[0313] 作为可用于有机化合物的材料,可以举出荧光性材料或磷光性材料等。此外,作为

可用于量子点的材料,可以举出胶状量子点、合金型量子点、核壳(Core Shell)型量子点、核型量子点等。

[0314] 图34所示的显示装置10在绝缘体363上设置有绝缘体730。在此,绝缘体730可以覆盖导电体772的一部分。此外,发光元件572包括透光性导电体788并为顶部发射型发光元件。此外,发光元件572也可以采用向导电体772一侧射出光的底部发射结构或者向导电体772及导电体788的两侧射出光的双面发射结构。

[0315] 发光元件572可以具有微腔结构,将在后面详细描述。由此,即使不设置着色层也可以提取规定的颜色的光(例如RGB),由此显示装置10能够进行彩色显示。通过采用不设置着色层的结构,可以抑制由着色层吸收光。由此,显示装置10能够显示高亮度图像,并且可以降低显示装置10的功耗。此外,当通过在各像素中将EL层786形成为岛状或者在各像素列中将EL层786形成为条状,也就是说,通过分别涂布来形成EL层786时,也可以采用不设置着色层的结构。

[0316] 此外,遮光层738包括与绝缘体730重叠的区域。此外,遮光层738被绝缘体734覆盖。此外,密封层732填充发光元件572与绝缘体734之间的空间。

[0317] 再者,在绝缘体730与EL层786之间设置有结构体778。此外,在绝缘体730与绝缘体734之间设置有结构体778。结构体778是柱状的间隔物,是具有控制衬底701与衬底705之间的距离的功能。此外,作为结构体778可以使用球状的间隔物。

[0318] 衬底705一侧设置有遮光层738及与其接触的绝缘体734。遮光层738具有遮蔽从邻接区域发射的光的功能。或者,遮光层738具有防止外光到达晶体管750等的功能。

[0319] 图35是图34所示的显示装置10的变形例子,与图34所示的显示装置10不同之处在于设置有着色层736。通过设置着色层736,可以提高从发光元件572提取的光的颜色纯度。因此,显示装置10能够显示高质量图像。此外,因为显示装置10中的所有发光元件572例如可以为发射白色光的发光元件,所以不需要分别涂布形成EL层786,可以实现高清晰的显示装置10。

[0320] 在图33至图35中晶体管441及晶体管601具有与晶体管750不同的结构,但本发明的一个方式不局限于此。图36是图33的变形例子,图37是图34的变形例子,图38是图35的变形例子,与图33至图35所示的结构的显示装置10不同之处在于:以层叠在具有与晶体管750同样的结构的晶体管的晶体管602及晶体管603上的方式设置有晶体管750。

[0321] 在衬底701上设置有绝缘体613及绝缘体614,并在绝缘体614上设置有晶体管602及晶体管603。此外,晶体管等也可以设置在衬底701与绝缘体613之间。例如,也可以在衬底701与绝缘体613之间设置与图33至图35所示的晶体管441及晶体管601同样的结构的晶体管。

[0322] 晶体管602可以为设置在功能电路40中的晶体管。晶体管603可以为设置在栅极驱动电路21中的晶体管或设置在数据驱动电路22中的晶体管。也就是说,晶体管602及晶体管603可以设置在图1A等所示的层20中。

[0323] 在绝缘体614上除了设置有晶体管602及晶体管603以外还设置有绝缘体616、绝缘体622、绝缘体624、绝缘体654、绝缘体644、绝缘体680、绝缘体674及绝缘体681。绝缘体654、绝缘体644、绝缘体680、绝缘体674及绝缘体681中嵌入导电体461。在此,可以使导电体461的顶面的高度与绝缘体681的顶面的高度大致相同。

[0324] 导电体461及绝缘体681上设置有绝缘体501。绝缘体501中嵌入导电体463。在此，可以使导电体463的顶面的高度与绝缘体501的顶面的高度大致相同。

[0325] 导电体463及绝缘体501上设置有绝缘体503。绝缘体503中嵌入导电体465。在此，可以使导电体465的顶面的高度与绝缘体503的顶面的高度大致相同。

[0326] 导电体465及绝缘体503上设置有绝缘体505。绝缘体505中嵌入导电体467。导电体467例如可以设置在与图25所示的布线121至布线123相同的层中。在此，可以使导电体467的顶面的高度与绝缘体505的顶面的高度大致相同。

[0327] 导电体467及绝缘体505上设置有绝缘体507。绝缘体507中嵌入导电体469。在此，可以使导电体469的顶面的高度与绝缘体507的顶面的高度大致相同。

[0328] 导电体469及绝缘体507上设置有绝缘体509。绝缘体509中嵌入导电体471。导电体471例如可以设置在与图25所示的布线141至布线143相同的层中。在此，可以使导电体471的顶面的高度与绝缘体509的顶面的高度大致相同。

[0329] 导电体471及绝缘体509上设置有绝缘体421及绝缘体214。绝缘体421及绝缘体214中嵌入导电体453。在此，可以使导电体453的顶面的高度与绝缘体214的顶面的高度大致相同。

[0330] 如图36至图38所示，晶体管602的源极和漏极中的一个通过导电体461、导电体463、导电体465、导电体467、导电体469、导电体471、导电体453、导电体455、导电体305、导电体317、导电体337、导电体347、导电体353、导电体355、导电体357、连接电极760及各向异性导电体780电连接于FPC716。

[0331] 绝缘体613、绝缘体614、绝缘体680、绝缘体674、绝缘体681、绝缘体501、绝缘体503、绝缘体505、绝缘体507及绝缘体509用作层间膜，也可以用作分别覆盖其下方的凹凸形状的平坦化膜。

[0332] 通过采用图36至图38所示的显示装置10的结构，可以在实现显示装置10的窄边框化及小型化的同时作为显示装置10中的所有晶体管使用具有同一结构的晶体管。由此，例如，可以使用同一设备制造设置在层20中的晶体管和设置在层30中的晶体管。由此，可以降低显示装置10的制造成本，并可以提供廉价的显示装置10。

[0333] <显示装置的结构实例4>

图39A及图39B是示出可以应用于本发明的一个实施方式的显示装置的子像素901的结构实例的俯视图。子像素901可以为图27B所示的电路结构。在此，晶体管552除了包括栅极以外还包括背栅极，该背栅极电连接于布线31。此外，晶体管554除了包括栅极以外还包括背栅极，该背栅极电连接于晶体管554的源极和漏极中的另一个、电容器562的另一个电极及发光元件572的一个电极。

[0334] 图39A示出子像素901含有的晶体管、电容器、布线等的导电体及半导体。图39B除了示出图39A所示的结构以外还示出用作发光元件572的一个电极的导电体772。此外，图39A和图39B都省略了用作发光元件572的另一个电极的导电体等。在此，发光元件572的一个电极用作像素电极，而发光元件572的另一个电极用作公共电极。

[0335] 如图39A及图39B所示，子像素901包括导电体911、导电体912、半导体913、半导体914、导电体915a、导电体915b、导电体916a、导电体916b、导电体917、导电体918、导电体919、导电体920、导电体921、导电体922、导电体923、导电体924、导电体925、导电体926、导

电体927、导电体928、导电体929、导电体930、导电体931以及导电体772。

[0336] 导电体911及导电体912经同一工序而形成。半导体913及半导体914经同一工序而形成,并经导电体911及导电体912之后工序而形成。导电体915a及导电体915b、导电体916a及导电体916b经同一工序而形成,并经导电体911及导电体912之后工序而形成。导电体917及导电体918经同一工序而形成,并经半导体913及半导体914、导电体915a、导电体915b、导电体916a及导电体916b之后工序而形成。

[0337] 导电体919至导电体923经同一工序而形成,并经导电体917及导电体918之后工序而形成。导电体924经导电体919至导电体923之后工序而形成。导电体925至导电体928经同一工序而形成,并经导电体924之后工序而形成。导电体929至导电体931经同一工序而形成,并经导电体925至导电体928之后工序而形成。导电体772经导电体929至导电体931之后工序而形成。

[0338] 在本说明书等中,经同一工序而形成的构成要素设置在同一层中。例如,因为导电体911及导电体912可以经同一工序而形成,所以导电体911及导电体912可以设置在同一层中。此外,经后工序而形成的构成要素设置在经前工序而形成的构成要素上方的层中。例如,因为导电体929至导电体931可以经导电体925至导电体928之后工序而形成,所以可以设置在导电体925至导电体928上方的层中。

[0339] 导电体911用作晶体管552的背栅电极。半导体913含有晶体管552的沟道形成区。导电体915a用作晶体管552的源电极和漏电极中的一个。导电体915b用作晶体管552的源电极和漏电极中的另一个。导电体917用作晶体管552的栅电极。

[0340] 导电体912用作晶体管554的背栅电极。半导体914含有晶体管554的沟道形成区。导电体916a用作晶体管554的源电极和漏电极中的一个。导电体916b用作晶体管554的源电极和漏电极中的另一个。导电体918用作晶体管554的栅电极。

[0341] 导电体919用作电容器562的一个电极。导电体924用作电容器562的另一个电极。导电体925相当于用作扫描线的布线31。导电体929相当于用作数据线的布线32。导电体930相当于用作电源线的布线39a。如上所述,导电体772用作发光元件572的一个电极。

[0342] 导电体911与导电体920电连接。导电体912与导电体923电连接。导电体915a与导电体921电连接。导电体915b与导电体919电连接。导电体916a与导电体922电连接。

[0343] 导电体916b与导电体923电连接。也就是说,用作晶体管554的背栅电极的导电体912与用作晶体管554的源电极和漏电极中的另一个的导电体916b通过导电体923电连接。

[0344] 导电体917与导电体920电连接。也就是说,用作晶体管552的背栅电极的导电体911与用作晶体管552的栅电极的导电体917通过导电体920电连接。

[0345] 导电体920与导电体925电连接。也就是说,用作晶体管552的栅电极的导电体917与用作扫描线的导电体925通过导电体920电连接。

[0346] 导电体918与导电体919电连接。导电体921与导电体926电连接。导电体922与导电体927电连接。导电体923与导电体928电连接。导电体924与导电体928电连接。

[0347] 导电体926与导电体929电连接。也就是说,用作晶体管552的源电极和漏电极中的一个的导电体915a与用作数据线的导电体929通过导电体921及导电体926电连接。

[0348] 导电体927与导电体930电连接。也就是说,用作晶体管554的源电极和漏电极中的一个的导电体916a与用作电源线的导电体930通过导电体922及导电体927电连接。

[0349] 导电体928与导电体931电连接。导电体931与导电体772电连接。

[0350] 半导体913及半导体914例如可以包含金属氧化物。由此，晶体管552及晶体管554可以为OS晶体管。另外，半导体913及半导体914例如可以包含低温多晶硅。因此，晶体管552及晶体管554可以为LTPS晶体管。

[0351] 图40是示出由具有图39B所示的结构子像素901构成的像素902的结构实例的俯视图。在图40中，子像素901R示出具有发射红色光的功能的子像素901，子像素901G示出具有发射绿色光的功能的子像素901，并且子像素901B示出具有发射蓝色光的功能的子像素901。如图40所示，像素902由子像素901R、子像素901G及子像素901B构成。具体而言，一个像素902由设置在上级中的子像素901R及子像素901B、设置在下级中的子像素901G构成。此外，一个像素902由设置在上级中的子像素901G、设置在下级中的子像素901R及子像素901B构成。

[0352] 在图40中，设置在上级中的子像素901R、子像素901G及子像素901B和设置在下级中的子像素901R、子像素901G及子像素901B分别具有左右翻转的结构。通过采用这种结构，在用作扫描线的导电体925的延伸方向上交替排列同一颜色的子像素901。由此，一个数据线可以电连接于具有发射同一颜色的光的功能的子像素901。也就是说，可以抑制子像素901R、子像素901G及子像素901B中的两种以上的子像素901电连接于一个数据线。

[0353] 图41是沿图39B中的点划线A1-A2所示的部分的截面图。在绝缘体1021上设置有晶体管552及晶体管554。此外，在晶体管552及晶体管554上设置有绝缘体1022，并在绝缘体1022上设置有绝缘体1023。此外，衬底设置在绝缘体1021下方的层中。此外，可以在该衬底与绝缘体1021之间设置图1A等所示的层20的构成要素(栅极驱动电路21、数据驱动电路22、功能电路40等)。

[0354] 如图41所示，设置在不同层中的各导电体通过用作插头的导电体990电连接。例如，导电体915a和设置导电体915a上方的层中的导电体921通过导电体990电连接。导电体990可以采用与图34等所示的导电体453、导电体305、导电体337、导电体353、导电体355、导电体357、导电体301a、导电体301b、导电体331、导电体351、导电体333及导电体335同样的结构。

[0355] 在导电体919至导电体923及绝缘体1023上设置有绝缘体1024。在绝缘体1024上设置有导电体924。电容器562由导电体919、绝缘体1024及导电体924构成。

[0356] 在导电体924及绝缘体1024上设置有绝缘体1025。在导电体925至导电体928及绝缘体1025上设置有绝缘体1026。在导电体929至导电体931及绝缘体1026上设置有绝缘体1027。

[0357] 在绝缘体1027上设置有导电体772及绝缘体730。在此，绝缘体730可以覆盖导电体772的一部分。发光元件572由导电体772、EL层786及导电体788构成。

[0358] 在导电体788上设置有粘合层991，并在粘合层991上设置有绝缘体992。粘合层991上的绝缘体992可以经如下工序形成。首先，在与形成有发光元件572等的衬底不同的衬底上形成绝缘体992。接着，使用粘合层991粘合导电体788和绝缘体992。然后，剥离形成有绝缘体992的衬底。经上述工序，绝缘体992可以形成在导电体788上。

[0359] 在绝缘体992上设置有着色层993。在图41中，作为着色层993，示出着色层993a及着色层993b。衬底995由粘合层994贴合在着色层993上。

[0360] 着色层993b具有透射与着色层993a不同的颜色的光的功能。例如,在像素902由具有发射红色光的功能的子像素901R、具有发射绿色光的功能的子像素901G及具有发射蓝色光的功能的子像素901B构成,并且着色层993a具有透射红色光的功能的情况下,着色层993b具有透射绿色光或蓝色光的功能。

[0361] 通过在绝缘体992上形成着色层993,可以容易使着色层993和发光元件572的位置对准。由此,可以提高本发明的一个方式的显示装置的像素密度。

[0362] <显示装置的结构实例5>

图42A示出可以应用于本发明的一个实施方式的显示装置的子像素940的结构实例的示意图。子像素940可以采用子像素940_1和子像素940_2的叠层结构。子像素940可以为图30E所示的电路结构。在此,晶体管511及晶体管529除了包括栅极以外还包括背栅极,该背栅极电连接于布线31_1。此外,晶体管513包括背栅极,该背栅极电连接于布线31_2。再者,晶体管521包括背栅极,该背栅极电连接于电容器517的另一个电极及发光元件572的一个电极。

[0363] 图42B是示出子像素940_1的结构实例的俯视图。图42B示出子像素940_1含有的晶体管、电容器、布线等的导电体及半导体。

[0364] 如图42B所示,子像素940_1包括导电体951、半导体952、半导体953、导电体954a、导电体954b、导电体955a、导电体955b、导电体956、导电体957、导电体958、导电体959、导电体960、导电体961、导电体962、导电体963、导电体964、导电体965、导电体966及导电体967。

[0365] 半导体952及半导体953经同一工序而形成,并经导电体951之后工序而形成。导电体954a及导电体954b、导电体955a及导电体955b经同一工序而形成,并经导电体951之后工序而形成。导电体956及导电体957经同一工序而形成,并经半导体952及半导体953、导电体954a、导电体954b、导电体955a及导电体955b之后工序而形成。

[0366] 导电体958至导电体962经同一工序而形成,并经导电体956及导电体957之后工序而形成。导电体963经导电体958至导电体962之后工序而形成。导电体964至导电体967经同一工序而形成,并经导电体963之后工序而形成。

[0367] 导电体951用作晶体管511及晶体管529的背栅电极。导电体951相当于用作扫描线的布线31_1。

[0368] 半导体952含有晶体管511的沟道形成区。导电体954a用作晶体管511的源电极和漏电极中的一个。导电体954b用作晶体管511的源极和漏极中的另一个。导电体956用作晶体管511的栅电极。

[0369] 半导体953含有晶体管529的沟道形成区。导电体955a用作晶体管529的源电极和漏电极中的一个。导电体955b用作晶体管529的源极和漏极中的另一个。导电体957用作晶体管529的栅电极。

[0370] 导电体958用作电容器515的一个电极。导电体963用作电容器515的另一个电极。导电体964相当于用作数据线的布线32_1。导电体965相当于用作电源线的布线543。

[0371] 导电体951与导电体962电连接。导电体954a与导电体959电连接。导电体954b与导电体958电连接。导电体955a与导电体960电连接。导电体955b与导电体961电连接。

[0372] 导电体956及导电体957与导电体962电连接。也就是说,用作晶体管511及晶体管529的背栅电极并相当于用作扫描线的布线31_1的导电体951通过导电体962电连接于用作

晶体管511的栅电极的导电体956及用作晶体管529的栅电极的导电体957。

[0373] 导电体959与导电体964电连接。也就是说,用作晶体管511的源极和漏极中的一个的导电体954a与用作数据线的导电体964通过导电体959电连接。

[0374] 导电体960与导电体965电连接。也就是说,用作晶体管529的源电极和漏电极中的一个的导电体955a与用作电源线的导电体965通过导电体960电连接。

[0375] 导电体961与导电体967电连接。导电体963与导电体966电连接。

[0376] 半导体952及半导体953例如可以包含金属氧化物。由此,晶体管511及晶体管529可以为OS晶体管。另外,半导体952及半导体953例如可以包含低温多晶硅。因此,晶体管511及晶体管529可以为LTPS晶体管。

[0377] 图43A示出子像素940_2含有的晶体管、电容器、布线等的导电体及半导体。图43B除了示出图43A所示的结构以外还示出用作发光元件572的一个电极的导电体772。此外,图43A和图43B都省略了用作发光元件572的另一个电极的导电体等。

[0378] 如图43A及图43B所示,子像素940_2包括导电体968、导电体969、导电体970、半导体971、半导体972、导电体973a、导电体973b、导电体974a、导电体974b、导电体975、导电体976、导电体977、导电体978、导电体979、导电体980、导电体981、导电体982、导电体983、导电体984、导电体985、导电体986、导电体987以及导电体772。

[0379] 导电体968至导电体970经同一工序而形成。半导体971及半导体972经同一工序而形成,并经导电体968至导电体970之后工序而形成。导电体973a及导电体973b、导电体974a及导电体974b经同一工序而形成,并经导电体968至导电体970之后工序而形成。导电体975及导电体976经同一工序而形成,并经半导体971及半导体972、导电体973a、导电体973b、导电体974a及导电体974b之后工序而形成。

[0380] 导电体977至导电体981经同一工序而形成,并经导电体975及导电体976之后工序而形成。导电体982经导电体977至导电体981之后工序而形成。导电体983至导电体985经同一工序而形成,并经导电体982之后工序而形成。导电体986及导电体987经同一工序而形成,并经导电体983至导电体985之后工序而形成。导电体772经导电体986及导电体987之后工序而形成。

[0381] 导电体968用作晶体管513的背栅电极,并相当于用作扫描线的布线31_2。半导体971含有晶体管513的沟道形成区。导电体973a用作晶体管513的源电极和漏电极中的一个。导电体973b用作晶体管513的源电极和漏电极中的另一个。导电体975用作晶体管513的栅电极。

[0382] 导电体970用作晶体管521的背栅电极。半导体972含有晶体管521的沟道形成区。导电体974a用作晶体管521的源电极和漏电极中的一个。导电体974b用作晶体管521的源电极和漏电极中的另一个。导电体976用作晶体管521的栅电极。

[0383] 导电体977用作电容器517的一个电极。导电体982用作电容器517的另一个电极。导电体983相当于用作数据线的布线32_2。导电体986相当于用作电源线的布线537。如上所述,导电体772用作发光元件572的一个电极。

[0384] 导电体968与导电体978电连接。导电体969与导电体977电连接。导电体970与导电体981电连接。导电体973a与导电体979电连接。导电体973b与导电体977电连接。导电体974a与导电体980电连接。

[0385] 导电体974b与导电体981电连接。也就是说,用作晶体管521的背栅电极的导电体970与用作晶体管521的源电极和漏电极中的另一个的导电体974b通过导电体981电连接。

[0386] 导电体975与导电体978电连接。也就是说,用作晶体管513的背栅电极的导电体968与用作晶体管513的栅电极的导电体975通过导电体978电连接。此外,导电体976与导电体977电连接。

[0387] 导电体979与导电体983电连接。也就是说,用作晶体管513的源电极和漏电极中的一个的导电体973a与用作数据线的导电体983通过导电体979电连接。

[0388] 导电体980与导电体984电连接。导电体981与导电体985电连接。导电体982与导电体985电连接。

[0389] 导电体984与导电体986电连接。也就是说,用作晶体管521的源电极和漏电极中的一个的导电体974a与用作数据线的导电体986通过导电体980及导电体984电连接。

[0390] 导电体985与导电体987电连接。导电体987与导电体772电连接。

[0391] 半导体971及半导体972例如可以包含金属氧化物。由此,晶体管513及晶体管521可以为OS晶体管。另外,半导体971及半导体972例如可以包含低温多晶硅。因此,晶体管513及晶体管521可以为LTPS晶体管。

[0392] 图44是示出子像素940_1和子像素940_2的叠层结构的俯视图,并示出子像素940_1和子像素940_2的电连接关系。为了容易理解,未图示设置在子像素940_2中的用作像素电极的导电体772。

[0393] 如图44所示,设置在子像素940_1中的导电体966和设置在子像素940_2中的导电体969电连接。由此,设置在子像素940_1中的电容器515的另一个电极可以电连接于设置在子像素940_2中的晶体管513的源极和漏极中的另一方、晶体管521的栅极及电容器517的一个电极。此外,设置在子像素940_1中的导电体967和设置在子像素940_2中的导电体970电连接。由此,设置在子像素940_1中的晶体管529的源极和漏极中的另一方可以电连接于设置在子像素940_2中的电容器517的另一个电极、晶体管521的源极和漏极中的另一方、发光元件572的一个电极。

[0394] 图45是示出由具有图42B及图43B所示的结构子像素940构成的像素941的结构实例的俯视图。在图45中,以子像素940R表示具有发射红色光的功能的子像素940,以子像素940G表示具有发射绿色光的功能的子像素940,并且以子像素940B表示具有发射蓝色光的功能的子像素940。如图45所示,像素941由子像素940R、子像素940G及子像素940B构成。具体而言,一个像素941由设置在上级中的子像素940R及子像素940B、设置在下级中的子像素940G构成。此外,一个像素941由设置在上级中的子像素940G、设置在下级中的子像素940R及子像素940B构成。

[0395] 在图45中,设置在上级中的子像素940R、子像素940G及子像素940B和设置在下级中的子像素940R、子像素940G及子像素940B分别具有左右翻转的结构。通过采用这种结构,在用作扫描线的导电体951及导电体968的延伸方向上交替排列同一颜色的子像素940。由此,一个数据线可以电连接于具有发射同一颜色的光的功能的子像素940。也就是说,可以抑制子像素940R、子像素940G及子像素940B中的两种以上的子像素940电连接于一个数据线。

[0396] 图46是沿图42B及图43B中的点划线A3-A4所示的部分的截面图。在绝缘体1031上

设置有作为设置在子像素940_1中的晶体管的晶体管511及晶体管529。此外,在晶体管511及晶体管529上设置有绝缘体1032,并在绝缘体1032上设置有绝缘体1033。此外,衬底设置在绝缘体1031下方的层中。此外,可以在该衬底与绝缘体1031之间设置有图1A等所示的层20的构成要素(栅极驱动电路21、数据驱动电路22、功能电路40等)。

[0397] 如图46所示,设置在不同层中的各导电体通过用作插头的导电体990电连接。

[0398] 在导电体958至导电体962及绝缘体1033上设置有绝缘体1034。在绝缘体1034上设置有导电体963。电容器515由导电体958、绝缘体1034及导电体963构成。

[0399] 在导电体963及绝缘体1034上设置有绝缘体1035。在导电体964至导电体967上设置有绝缘体1036。

[0400] 在绝缘体1036上设置有作为设置在子像素940_2中的晶体管的晶体管513及晶体管521。此外,在晶体管513及晶体管521上设置有绝缘体1042,并在绝缘体1042上设置有绝缘体1043。

[0401] 在导电体977至导电体981及绝缘体1043上设置有绝缘体1044。在绝缘体1044上设置有导电体982。电容器517由导电体977、绝缘体1044及导电体982构成。

[0402] 在导电体982及绝缘体1044上设置有绝缘体1045。在导电体983至导电体985及绝缘体1045上设置有绝缘体1046。在导电体986、导电体987及绝缘体1046上设置有绝缘体1047。

[0403] 在绝缘体1047上设置有导电体772及绝缘体730。在此,与图41所示的情况同样,绝缘体730可以覆盖导电体772的一部分。发光元件572由导电体772、EL层786及导电体788构成。

[0404] 与图41所示的情况同样,在导电体788上设置有粘合层991,并在粘合层991上设置有绝缘体992。再者,在绝缘体992上设置有着色层993,并且衬底995由粘合层994贴合在着色层993上。

[0405] <发光元件的结构实例>

图47A至图47E示出发光元件572的结构实例。图47A示出在导电体772与导电体788之间夹有EL层786的结构(单结构)。如上所述,EL层786包含发光材料,例如,包含有机化合物作为发光材料。

[0406] 图47B是示出EL层786的叠层结构的图。在此,在具有图47B所示的结构的发光元件572中,导电体772用作阳极,导电体788用作阴极。

[0407] EL层786具有在导电体772上依次层叠有空穴注入层721、空穴传输层722、发光层723、电子传输层724及电子注入层725的结构。此外,在导电体772用作阴极且导电体788用作阳极的情况下,层叠顺序反转。

[0408] 发光层723适当地组合发光材料及多个材料而具有能够获得呈现所希望的发光颜色的荧光发光及磷光发光的结构。此外,发光层723也可以为发光颜色不同的叠层结构。在此情况下,用于层叠的各发光层的发光物质或其他物质可以分别使用不同材料。

[0409] 在发光元件572中,例如,通过使图47B所示的导电体772为反射电极、使导电体788为透反射电极并采用光学微腔谐振器(微腔)结构,可以使从EL层786中的发光层723获得的光在上述电极之间发生谐振,从而可以增强透过导电体788射出的光。

[0410] 在发光元件572的导电体772为由具有反射性的导电材料和具有透光性的导电材

料(透明导电膜)的叠层结构构成的反射电极的情况下,可以通过调整透明导电膜的厚度来进行光学调整。具体地说,优选以如下方式进行调整:相对于从发光层723获得的光的波长 λ ,导电体772与导电体788的电极间距离为 $m\lambda/2$ (注意, m 为自然数)左右。

[0411] 此外,为了使从发光层723获得的所希望的光(波长: λ)放大,优选调整为如下:从导电体772到能够获得发光层723的所希望的光的区域(发光区域)的光学距离及从导电体788到能够获得发光层723的所希望的光的区域(发光区域)的光学距离都成为 $(2m'+1)\lambda/4$ (注意, m' 为自然数)左右。注意,在此说明的“发光区域”是指发光层723中的空穴与电子的再结合区域。

[0412] 通过进行上述光学调整,可以使能够从发光层723获得的特定的单色光的光谱变窄,由此获得色纯度良好的发光。

[0413] 此外,在上述情况下,严格地说,导电体772和导电体788之间的光学距离可以说是从导电体772中的反射区域到导电体788中的反射区域的总厚度。但是,因为难以准确地决定导电体772或导电体788中的反射区域的位置,所以通过假定导电体772及导电体788中的任意的位置为反射区域可以充分得到上述效果。此外,严密地说,导电体772和可以获得所希望的光的发光层之间的光学距离可以说是导电体772中的反射区域和可以获得所希望的光的发光层中的发光区域之间的光学距离。但是,因为难以准确地决定导电体772中的反射区域或可以获得所希望的光的发光层中的发光区域的位置,所以通过假定导电体772中的任意的位置为反射区域且可以获得所希望的光的发光层的任意的位置为发光区域,可以充分得到上述效果。

[0414] 图47B所示的发光元件572具有微腔结构,因此即使具有相同的EL层也可以提取不同波长的光(单色光)。由此,为了获得不同的发光颜色不需要分别涂布(例如涂布为R、G、B)。由此,容易实现高分辨率。此外,可以与着色层组合。并且,可以增强具有特定波长的正面方向上的发光强度,从而可以实现低功耗化。

[0415] 图47B所示的发光元件572也可以不具有微腔结构。在此情况下,通过使发光层723发射白色光并设置着色层,可以提取规定颜色的光(如RGB)。此外,当形成EL层786时,通过分别涂布以得到不同的发光颜色,可以提取规定颜色的光而不设置着色层。

[0416] 导电体772和导电体788中的至少一个为具有透光性的电极(透明电极、透反射电极等)。在具有透光性的电极为透明电极的情况下,透明电极的可见光的透过率为40%以上。此外,在该电极为透反射电极的情况下,透反射电极的可见光的反射率为20%以上且80%以下,优选为40%以上且70%以下。此外,这些电极的电阻率优选为 $1 \times 10^{-2} \Omega \text{ cm}$ 以下。

[0417] 在导电体772或导电体788为具有反射性的电极(反射电极)的情况下,具有反射性的电极的可见光的反射率为40%以上且100%以下,优选为70%以上且100%以下。此外,该电极的电阻率优选为 $1 \times 10^{-2} \Omega \text{ cm}$ 以下。

[0418] 发光元件572的结构可以为图47C所示的结构。图47C示出在导电体772和导电体788之间设置有两层的EL(EL层786a及EL层786b)且在EL层786a和EL层786b之间设置有电荷产生层792的具有叠层结构(串联结构)的发光元件572。通过使发光元件572具有串联结构,可以提高发光元件572的电流效率及外量子效率。由此,可以在显示装置10上显示高亮度图像。此外,可以降低显示装置10的功耗。在此,EL层786a及EL层786b可以具有与图47B所示的EL层786相同的结构。

[0419] 电荷产生层792具有如下功能：在对导体772及导体788供应电压时，对EL层786a及EL层786b中的一个注入电子并对另一个注入空穴的功能。因此，当以导体772的电位高于导体788的方式供应电压时，从电荷产生层792对EL层786a注入电子且对EL层786b注入空穴。

[0420] 此外，从光提取效率的观点来看，电荷产生层792优选使可见光透过（具体地说，电荷产生层792的可见光的透过率为40%以上）。此外，电荷产生层792的电导率也可以比导体772或导体788低。

[0421] 发光元件572的结构可以为图47D所示的结构。图47D示出在导体772和导体788之间设置有三层的EL层（EL层786a、EL层786b及EL层786c）且在EL层786a和EL层786b之间及EL层786b和EL层786c之间设置有电荷产生层792的具有串联结构的发光元件572。在此，EL层786a、EL层786b及EL层786c可以具有与图47B所示的EL层786相同的结构。通过使发光元件572具有图47D所示的结构，可以进一步提高发光元件572的电流效率及外量子效率。由此，可以在显示装置10上显示更高亮度图像。此外，可以进一步降低显示装置10的功耗。

[0422] 发光元件572的结构可以为图47E所示的结构。图47E示出在导体772和导体788之间设置有n层的EL层（EL层786(1)至EL层786(n)）且在各EL层786之间设置有电荷产生层792的具有串联结构的发光元件572。在此，EL层786(1)至EL层786(n)可以具有与图47B所示的EL层786相同的结构。此外，图47E示出EL层786中的EL层786(1)、EL层786(m)、EL层786(m+1)及EL层786(n)。在此，m为2以上且小于n的整数，n为大于m的整数。n的值越大，越可以提高发光元件572的电流效率及外量子效率。由此，可以在显示装置10上显示高亮度图像。此外，可以降低显示装置10的功耗。

[0423] 本实施方式所示的结构实例及对应于这些例子的附图等的至少一部分可以与其他结构实例或附图等适当地组合而实施。

[0424] 本实施方式的至少一部分可以与本说明书所记载的其他实施方式适当地组合而实施。

[0425] (实施方式2)

在本实施方式中，说明可以用于本发明的一个方式的显示装置的晶体管。

[0426] <晶体管的结构实例1>

图48A至图48C是可以用于本发明的一个方式的显示装置的晶体管200A及晶体管200A周边的俯视图及截面图。可以将晶体管200A用作实施方式1等所示的显示部33、栅极驱动电路21、数据驱动电路22及功能电路40所包括的晶体管。

[0427] 图48A是晶体管200A的俯视图。此外，图48B及图48C是晶体管200A的截面图。在此，图48B是沿着图48A中的点划线A1-A2的截面图，该截面图相当于晶体管200A的沟道长度方向上的截面图。图48C是沿着图48A中的点划线A3-A4的截面图，该截面图相当于晶体管200A的沟道宽度方向上的截面图。注意，为了容易理解，在图48A的俯视图中省略部分构成要素。

[0428] 晶体管200A包括：配置在衬底（未图示）上的金属氧化物230a；配置在金属氧化物230a上的金属氧化物230b；配置在金属氧化物230b上的相互分离的导体242a及导体242b；配置在导体242a及导体242b上的在导体242a与导体242b之间形成有开口的绝缘体280；配置在开口中的导体260；配置在金属氧化物230b、导体242a、导体242b以及绝缘体280与导体260之间的绝缘体250；以及配置在金属氧化物230b、导体242a、

导电体242b以及绝缘体280与绝缘体250之间的金属氧化物230c。在此,如图48B和图48C所示,导电体260的顶面优选与绝缘体250、绝缘体254、金属氧化物230c以及绝缘体280的顶面大致一致。以下,金属氧化物230a、金属氧化物230b以及金属氧化物230c有时被总称为氧化物230。此外,导电体242a及导电体242b有时被总称为导电体242。

[0429] 如图48B所示,在晶体管200A中,导电体242a及导电体242b的导电体260一侧的侧面具有大致垂直的形状。此外,图48B所示的晶体管200A不局限于此,也可以采用导电体242a及导电体242b的侧面和底面所形成的角度为 10° 以上且 80° 以下,优选为 30° 以上且 60° 以下的结构。此外,也可以采用导电体242a和导电体242b的相对的侧面具有多个面的结构。

[0430] 此外,如图48B和图48C所示,优选在绝缘体224、金属氧化物230a、金属氧化物230b、导电体242a、导电体242b及金属氧化物230c与绝缘体280之间配置有绝缘体254。在此,如图48B、图48C所示,绝缘体254优选具有与金属氧化物230c的侧面、导电体242a的顶面及侧面、导电体242b的顶面及侧面、金属氧化物230a的侧面、金属氧化物230b的侧面以及绝缘体224的顶面接触的区域。

[0431] 注意,在晶体管200A中,在形成沟道的区域(以下也称为沟道形成区)及其附近层叠有金属氧化物230a、金属氧化物230b及金属氧化物230c的三层,但是本发明的一个方式不局限于此。例如,可以采用金属氧化物230b与金属氧化物230c的两层结构或者四层以上的叠层结构。此外,在晶体管200A中,导电体260具有两层结构,但是本发明的一个方式不局限于此。例如,导电体260也可以具有单层结构或三层以上的叠层结构。此外,金属氧化物230a、金属氧化物230b以及金属氧化物230c也可以各自具有两层以上的叠层结构。

[0432] 例如,在金属氧化物230c具有由第一金属氧化物和第一金属氧化物上的第二金属氧化物构成的叠层结构的情况下,第一金属氧化物可以具有与金属氧化物230b同样的组成,而第二金属氧化物优选具有与金属氧化物230a同样的组成。

[0433] 在此,导电体260被用作晶体管的栅电极,导电体242a及导电体242b各被用作源电极或漏电极。如上所述,导电体260以嵌入绝缘体280的开口及被夹在导电体242a与导电体242b之间的区域中的方式形成。在此,导电体260、导电体242a及导电体242b的配置相对于绝缘体280的开口自对准地形成。也就是说,在晶体管200A中,栅电极可以自对准地配置在源电极与漏电极之间。由此,可以不设置用于对准的余地的方式形成导电体260,所以可以实现晶体管200A的占有面积的缩小。由此,可以实现显示装置的高精细化。此外,可以实现窄边框的显示装置。

[0434] 此外,如图48B所示,导电体260优选包括配置在绝缘体250的内侧的导电体260a及以嵌入导电体260a的内侧的方式配置的导电体260b。

[0435] 此外,如图48A至图48C所示,晶体管200A优选包括配置在衬底(未图示)上的绝缘体214、配置在绝缘体214上的绝缘体216、以嵌入绝缘体216的方式配置的导电体205、配置在绝缘体216及导电体205上的绝缘体222以及配置在绝缘体222上的绝缘体224。优选在绝缘体224上配置有金属氧化物230a。

[0436] 此外,优选在晶体管200A上配置有被用作层间膜的绝缘体274及绝缘体281。在此,绝缘体274优选与导电体260、绝缘体250、绝缘体254、金属氧化物230c以及绝缘体280的顶面接触。

[0437] 此外,绝缘体222、绝缘体254、以及绝缘体274优选具有抑制氢(例如,氢原子、氢分

子等中的至少一个)的扩散的功能。例如,绝缘体222、绝缘体254、以及绝缘体274的氢透过性优选低于绝缘体224、绝缘体250以及绝缘体280。此外,绝缘体222及绝缘体254优选具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能。例如,绝缘体222及绝缘体254的氧透过性优选低于绝缘体224、绝缘体250以及绝缘体280。

[0438] 在此,绝缘体224、氧化物230以及绝缘体250与绝缘体280及绝缘体281由绝缘体254、以及绝缘体274相隔。由此,可以抑制包含在绝缘体280及绝缘体281中的氢等杂质及过剩的氧混入绝缘体224、金属氧化物230以及绝缘体250。

[0439] 此外,优选包括与晶体管200A电连接且被用作插头的导电体240(导电体240a及导电体240b)。此外,还包括与被用作插头的导电体240的侧面接触的绝缘体241(绝缘体241a及绝缘体241b)。也就是说,绝缘体241以与绝缘体254、绝缘体280、绝缘体274以及绝缘体281的开口的内壁接触的方式形成。此外,可以以与绝缘体241的侧面接触的方式设置有导电体240的第一导电体且在其内侧设置有第二导电体。在此,导电体240的顶面的高度与绝缘体281的顶面的高度可以大致相同。此外,示出在晶体管200A中,层叠有导电体240的第一导电体及导电体240的第二导电体的结构,但是本发明的一个方式不局限于此。例如,导电体240也可以具有单层结构或者三层以上的叠层结构。在结构体具有叠层结构的情况下,有时按形成顺序赋予序数以进行区别。

[0440] 此外,优选在晶体管200A中将被用作氧化物半导体的金属氧化物(以下也称为氧化物半导体)用于包含沟道形成区的氧化物230(金属氧化物230a、金属氧化物230b及金属氧化物230c)。例如,作为将成为氧化物230的沟道形成区的金属氧化物,优选使用其带隙为2eV以上,优选为2.5eV以上的金属氧化物。如此,通过使用带隙较宽的金属氧化物,可以减小晶体管的关态电流。通过采用这种晶体管,可以提供低功耗的显示装置。

[0441] 此外,如图48B所示,金属氧化物230b中的不与导电体242重叠的区域的厚度有时比其与导电体242重叠的区域的厚度薄。这是因为当形成导电体242a及导电体242b时去除金属氧化物230b的顶面的一部分的缘故。当在金属氧化物230b的顶面上形成用作导电体242的导电膜时,有时在与该导电膜的界面附近形成低电阻区域。如此,通过去除金属氧化物230b的顶面上的位于导电体242a与导电体242b之间的低电阻区域,可以抑制沟道形成在该区域中。

[0442] 通过本发明的一个方式,可以提供一种包括尺寸小的晶体管并其清晰度高的显示装置。此外,可以提供一种包括通态电流(on-state current)大的晶体管并其亮度高的显示装置。此外,可以提供一种包括工作速度快的晶体管并其工作速度快的显示装置。此外,可以提供一种包括电特性稳定的晶体管并其可靠性高的显示装置。此外,可以提供一种包括关态电流小的晶体管并其功耗低的显示装置。

[0443] 说明可以用于本发明的一个方式的显示装置的晶体管200A的详细结构。

[0444] 导电体205以包括与氧化物230及导电体260重叠的区域的方式配置。此外,导电体205优选以嵌入绝缘体216中的方式设置。在此,导电体205的顶面的平坦性优选为高。例如,导电体205的顶面的平均表面粗糙度(Ra)为1nm以下,优选为0.5nm以下,更优选为0.3nm以下即可。由此,可以提高形成在导电体205上的绝缘体224的平坦性,并提高金属氧化物230b及金属氧化物230c的结晶性。

[0445] 在此,导电体260有时被用作第一栅极(也称为顶栅极)电极。此外,导电体205有时

被用作第二栅极(也称为背栅极)电极。在此情况下,通过独立地改变供应到导电体205的电位而不使其与供应到导电体260的电位联动,可以控制晶体管200A的 V_{th} 。尤其是,通过对导电体205供应负电位,可以使晶体管200A的 V_{th} 大于0V且可以减小关态电流。因此,与不对导电体205供应负电位时相比,在对导电体205供应负电位的情况下,可以减小对导电体260供应的电位为0V时的晶体管200A的漏极电流。

[0446] 此外,导电体205优选比金属氧化物230中的沟道形成区大。尤其是,如图48C所示,导电体205优选延伸到与沟道宽度方向上的金属氧化物230交叉的端部的外侧的区域。就是说,优选在金属氧化物230的沟道宽度方向的侧面的外侧,导电体205和导电体260隔着绝缘体重叠。

[0447] 就是说通过具有上述结构,可以由被用作第一栅电极的导电体260的电场和被用作第二栅电极的导电体205的电场电围绕金属氧化物230的沟道形成区。

[0448] 此外,如图48C所示,将导电体205延伸来用作布线。但是,本发明不局限于此,也可以在导电体205下设置被用作布线的导电体。

[0449] 此外,作为导电体205,优选使用以钨、铜或铝为主要成分的导电材料。在附图中,以单层图示导电体205,但是导电体205也可以具有叠层结构,例如,可以采用钛、氮化钛和上述导电材料的叠层结构。

[0450] 此外,也可以在导电体205下使用具有抑制氢原子、氢分子、水分子、氮原子、氮分子、氧化氮分子(N_2O 、 NO 、 NO_2 等)、铜原子等杂质的扩散的功能(不容易透过上述杂质)的导电体。此外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能(不容易透过上述氧)的导电体。在本说明书中,“抑制杂质或氧的扩散的功能”是指抑制上述杂质和上述氧中的任一个或全部的扩散的功能。

[0451] 当在导电体205下使用具有抑制氧的扩散的功能的导电体时,可以抑制使导电体205氧化而导致导电率的下降。作为具有抑制氧的扩散的功能的导电体,例如,优选使用钽、氮化钽、钨或氧化钨等。因此,作为导电体205,可以使用上述导电材料的单层或叠层。

[0452] 绝缘体214优选被用作抑制水或氢等杂质从衬底一侧进入晶体管200A的阻挡绝缘膜。因此,作为绝缘体214优选使用具有抑制氢原子、氢分子、水分子、氮原子、氮分子、氧化氮分子(N_2O 、 NO 、 NO_2 等)、铜原子等杂质的扩散的功能(不容易使上述杂质透过)的绝缘材料。此外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能(不容易使上述氧透过)的绝缘材料。

[0453] 例如,优选的是,作为绝缘体214使用氧化铝或氮化硅等。由此,可以抑制水或氢等杂质从与绝缘体214相比更靠近衬底一侧扩散到晶体管200A一侧。此外,可以抑制包含在绝缘体224等中的氧扩散到与绝缘体214相比更靠近衬底一侧。

[0454] 此外,被用作层间膜的绝缘体216、绝缘体280及绝缘体281的介电常数优选比绝缘体214低。通过将介电常数低的材料作为层间膜,可以减少产生在布线之间的寄生电容。例如,作为绝缘体216、绝缘体280及绝缘体281,适当地使用氧化硅、氧氮化硅、氮氧化硅、氮化硅、添加有氟的氧化硅、添加有碳的氧化硅、添加有碳及氮的氧化硅或具有空孔的氧化硅等。

[0455] 绝缘体222及绝缘体224被用作栅极绝缘体。

[0456] 在此,在与金属氧化物230接触的绝缘体224中,优选通过加热使氧脱离。在本说明

书等中,有时将通过加热脱离的氧称为过剩氧。例如,作为绝缘体224适当地使用氧化硅或氮化硅等,即可。通过以与金属氧化物230接触的方式设置包含氧的绝缘体,可以减少金属氧化物230中的氧空位,从而可以提高晶体管200A的可靠性。

[0457] 具体而言,作为绝缘体224,优选使用通过加热使一部分的氧脱离的氧化物材料。通过加热使氧脱离的氧化物是指在TDS (Thermal Desorption Spectroscopy:热脱附谱)分析中换算为氧原子的氧的脱离量为 1.0×10^{18} atoms/cm³以上,优选为 1.0×10^{19} atoms/cm³以上,进一步优选为 2.0×10^{19} atoms/cm³以上,或者 3.0×10^{20} atoms/cm³以上的氧化物膜。此外,进行上述TDS分析时的膜的表面温度优选在100℃以上且700℃以下,或者100℃以上且400℃以下的范围内。

[0458] 此外,如图48C所示,有时在绝缘体224中不与绝缘体254重叠并不与金属氧化物230b重叠的区域的厚度比其他区域的厚度薄。在绝缘体224中,不与绝缘体254重叠并不与金属氧化物230b重叠的区域优选具有足够使上述氧扩散的厚度。

[0459] 与绝缘体214等同样,绝缘体222优选被用作抑制水或氢等杂质从衬底一侧混入晶体管200A的阻挡绝缘膜。例如,绝缘体222的氢透过性优选比绝缘体224低。通过由绝缘体222、绝缘体254以及绝缘体274围绕绝缘体224、金属氧化物230以及绝缘体250等,可以抑制水或氢等杂质从外部进入晶体管200A。

[0460] 再者,绝缘体222优选具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能(不容易使上述氧透过)。例如,绝缘体222的氧透过性优选比绝缘体224低。通过使绝缘体222具有抑制氧或杂质的扩散的功能,可以减少金属氧化物230所具有的氧能够扩散到衬底一侧,所以是优选的。此外,可以抑制导电体205与绝缘体224及金属氧化物230所具有的氧起反应。

[0461] 绝缘体222优选使用作为绝缘材料的包含铝和钪中的一方或双方的氧化物的绝缘体。作为包含铝和钪中的一方或双方的氧化物的绝缘体,优选使用氧化铝及氧化钪等。或者,优选使用包含铝及钪的氧化物(铝酸钪)。当使用这种材料形成绝缘体222时,绝缘体222被用作抑制氧从金属氧化物230释放及氢等杂质从晶体管200A的周围部进入金属氧化物230的层。

[0462] 或者,例如也可以对上述绝缘体添加氧化铝、氧化铋、氧化锆、氧化铌、氧化硅、氧化钛、氧化钨、氧化钼、氧化锆。此外,也可以对上述绝缘体进行氮化处理。还可以在上述绝缘体上层叠氧化硅、氮化硅或氮化硅。

[0463] 此外,作为绝缘体222,例如也可以以单层或叠层使用包含氧化铝、氧化钪、氧化铌、氧化锆、锆钛酸铅(PZT)、钛酸锶(SrTiO₃)或(Ba,Sr)TiO₃(BST)等所谓的high-k材料的绝缘体。当进行晶体管的微型化及高集成化时,由于栅极绝缘体的薄膜化,有时发生泄漏电流等问题。通过作为被用作栅极绝缘体的绝缘体使用high-k材料,可以在保持物理厚度的同时降低晶体管工作时的栅极电位。

[0464] 此外,绝缘体222及绝缘体224也可以具有两层以上的叠层结构。此时,不局限于由相同材料构成的叠层结构,也可以是由不同材料构成的叠层结构。例如,也可以在绝缘体222下设置有与绝缘体224同样的绝缘体。

[0465] 金属氧化物230包括金属氧化物230a、金属氧化物230a上的金属氧化物230b及金属氧化物230b上的金属氧化物230c。当在金属氧化物230b下设置有金属氧化物230a时,可

以抑制杂质从形成在金属氧化物230a的下方的结构物扩散到金属氧化物230b。当在金属氧化物230b上设置有金属氧化物230c时,可以抑制杂质从形成在金属氧化物230c的上方的结构物扩散到金属氧化物230b。

[0466] 此外,金属氧化物230优选具有各金属原子的原子个数比互不相同的多个氧化物层的叠层结构。具体而言,在用于金属氧化物230a的金属氧化物中,构成元素中的元素M的原子个数比优选大于用于金属氧化物230b的金属氧化物的构成元素中的元素M的原子个数比。此外,在用于金属氧化物230a的金属氧化物中,元素M与In的原子个数比优选大于用于金属氧化物230b的金属氧化物中的元素M与In的原子个数比。此外,在用于金属氧化物230b的金属氧化物中,In与元素M的原子个数比优选大于用于金属氧化物230a的金属氧化物中的In与元素M的原子个数比。此外,金属氧化物230c可以使用可用于金属氧化物230a或金属氧化物230b的金属氧化物。

[0467] 金属氧化物230a、金属氧化物230b及金属氧化物230c优选具有结晶性,尤其是,优选使用CAAC-OS。CAAC-OS等的具有结晶性的氧化物具有杂质及缺陷(氧空位等)少的结晶性高且致密的结构。因此,可以抑制源电极或漏电极从金属氧化物230b抽出氧。因此,即使进行加热处理也可以减少从金属氧化物230b被抽出的氧。所以晶体管200A对制造工序中的高温(所谓热积存;thermal budget)也很稳定。

[0468] 优选的是,使金属氧化物230a及金属氧化物230c的导带底的能量高于金属氧化物230b的导带底的能量。换言之,金属氧化物230a及金属氧化物230c的电子亲和势优选小于金属氧化物230b的电子亲和势。在此情况下,金属氧化物230c优选使用可以用于金属氧化物230a的金属氧化物。具体而言,在用于金属氧化物230c的金属氧化物中,构成元素中的元素M的原子个数比优选大于用于金属氧化物230b的金属氧化物的构成元素中的元素M的原子个数比。此外,在用于金属氧化物230c的金属氧化物中,元素M与In的原子个数比优选大于用于金属氧化物230b的金属氧化物中的元素M与In的原子个数比。此外,在用于金属氧化物230b的金属氧化物中,In与元素M的原子个数比优选大于用于金属氧化物230c的金属氧化物中的In与元素M的原子个数比。

[0469] 在此,在金属氧化物230a、金属氧化物230b及金属氧化物230c的接合部中,导带底的能级平缓地变化。换言之,也可以将上述情况表达为金属氧化物230a、金属氧化物230b及金属氧化物230c的接合部的导带底的能级连续地变化或者连续地接合。为此,优选降低形成在金属氧化物230a与金属氧化物230b的界面以及金属氧化物230b与金属氧化物230c的界面的混合层的缺陷态密度。

[0470] 具体而言,通过使金属氧化物230a与金属氧化物230b以及金属氧化物230b与金属氧化物230c除了氧之外还包含共同元素(为主要成分),可以形成缺陷态密度低的混合层。例如,在金属氧化物230b为In-Ga-Zn氧化物的情况下,作为金属氧化物230a及金属氧化物230c可以使用In-Ga-Zn氧化物、Ga-Zn氧化物及氧化镓等。此外,金属氧化物230c可以具有叠层结构。例如,可以使用In-Ga-Zn氧化物和该In-Ga-Zn氧化物上的Ga-Zn氧化物的叠层结构,或者,可以使用In-Ga-Zn氧化物和该In-Ga-Zn氧化物上的氧化镓的叠层结构。换言之,作为金属氧化物230c,也可以使用In-Ga-Zn氧化物和不包含In的氧化物的叠层结构。

[0471] 具体而言,作为金属氧化物230a使用In:Ga:Zn=1:3:4[原子个数比]或1:1:0.5[原子个数比]的金属氧化物,即可。此外,作为金属氧化物230b使用In:Ga:Zn=4:2:3[原子

[0479] 此外,该金属氧化物有时被用作栅极绝缘体的一部分。因此,在将氧化硅或氮化硅等用于绝缘体250的情况下,作为该金属氧化物优选使用作为相对介电常数高的high-k材料的金属氧化物。通过使栅极绝缘体具有绝缘体250与该金属氧化物的叠层结构,可以形成具有热稳定性且相对介电常数高的晶体管200A。因此,可以在保持栅极绝缘体的物理厚度的同时降低在晶体管工作时施加的栅极电位。此外,可以减少被用作栅极绝缘体的绝缘体的等效氧化物厚度(EOT:Equivalent oxide thickness)。

[0480] 具体而言,可以使用包含选自铅、铝、镓、铋、锗、钨、钛、钽、镍、锆和镁等中的一种或两种以上的金属氧化物。特别是,优选使用作为包含铝及铅中的一方或双方的氧化物的绝缘体的氧化铝、氧化铅、包含铝及铅的氧化物(铝酸铅)等。

[0481] 虽然在图48B中,导体260具有两层结构,但是也可以具有单层结构或三层以上的叠层结构。

[0482] 作为导体260a优选使用上述具有抑制氢原子、氢分子、水分子、氮原子、氮分子、氧化氮分子(N_2O 、 NO 、 NO_2 等)、铜原子等杂质的扩散的功能的导体。此外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能的导电材料。

[0483] 此外,当导体260a具有抑制氧的扩散的功能时,可以抑制绝缘体250所包含的氧使导体260b氧化而导致导体260b的导电率的下降。作为具有抑制氧的扩散的功能的导电材料,例如,优选使用钽、氮化钽、钒或氧化钒等。

[0484] 导体260b也被用作布线。因此,优选使用导电性高的导体。例如,可以使用以钨、铜或铝为主要成分的导电材料。此外,导体260b可以具有叠层结构,例如可以具有钛、氮化钛与上述导电材料的叠层结构。

[0485] 此外,如图48A和图48C所示,在金属氧化物230b的不与导体242重叠的区域,即金属氧化物230的沟道形成区中,金属氧化物230的侧面被导体260覆盖。由此,可以容易将被用作第一栅电极的导体260的电场影响到金属氧化物230的侧面。由此,可以提高晶体管200A的通态电流及频率特性。

[0486] 绝缘体254与绝缘体214等同样地优选被用作抑制水或氢等杂质从绝缘体280一侧混入晶体管200A的阻挡绝缘膜。例如,绝缘体254的氢透过性优选比绝缘体224低。再者,如图48B及图48C所示,绝缘体254优选与金属氧化物230c的侧面、导体242a的顶面及侧面、导体242b的顶面及侧面、金属氧化物230a的侧面、金属氧化物230b的侧面以及绝缘体224的顶面接触。通过采用这种结构,可以抑制绝缘体280所包含的氢从导体242a、导体242b、金属氧化物230a、金属氧化物230b及绝缘体224的顶面或侧面进入金属氧化物230。

[0487] 再者,绝缘体254还具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能(不容易使上述氧透过)。例如,绝缘体254的氧透过性优选比绝缘体280或绝缘体224低。

[0488] 绝缘体254优选通过溅射法形成。通过在包含氧的气氛下使用溅射法形成绝缘体254,可以对绝缘体224与绝缘体254接触的区域附近添加氧。由此,可以将氧从该区域通过绝缘体224供应到金属氧化物230中。在此,通过使绝缘体254具有抑制扩散到上方的氧的功能,可以防止氧从金属氧化物230扩散到绝缘体280。此外,通过使绝缘体222具有抑制扩散到下方的氧的功能,可以防止氧从金属氧化物230扩散到衬底一侧。如此,对金属氧化物230中的沟道形成区供应氧。由此,可以减少金属氧化物230的氧空位并抑制晶体管的常开启

化。

[0489] 作为绝缘体254,例如可以形成包含铝及铪中的一个或多个的氧化物的绝缘体。注意,作为包含铝和铪中的一方或双方的氧化物的绝缘体,优选使用氧化铝、氧化铪、包含铝及铪的氧化物(铝酸铪)等。

[0490] 像这样,通过由对氢具有阻挡性的绝缘体254及覆盖绝缘体224、绝缘体250以及金属氧化物230,绝缘体280由绝缘体254及与绝缘体224、金属氧化物230以及绝缘体250分开。由此,可以抑制从晶体管200A的外部进入氢等杂质,从而可以对晶体管200A赋予良好的电特性及可靠性。

[0491] 绝缘体280优选隔着绝缘体254设置在绝缘体224、金属氧化物230及导体242上。例如,作为绝缘体280,优选具有氧化硅、氧氮化硅、氮氧化硅、添加有氟的氧化硅、添加有碳的氧化硅、添加有碳及氮的氧化硅或具有空孔的氧化硅等。尤其是,氧化硅及氧氮化硅具有热稳定性,所以是优选的。特别是,因为氧化硅、氧氮化硅、具有空孔的氧化硅等的材料容易形成包含通过加热脱离的氧的区域,所以是优选的。

[0492] 此外,优选绝缘体280中的水或氢等杂质的浓度得到降低。此外,绝缘体280的顶面也可以被平坦化。

[0493] 绝缘体274优选与绝缘体214等同样地被用作抑制水或氢等杂质从上方混入到绝缘体280的阻挡绝缘膜。作为绝缘体274,例如可以使用能够用于绝缘体214、绝缘体254等的绝缘体。

[0494] 此外,优选在绝缘体274上设置被用作层间膜的绝缘体281。与绝缘体224等同样,优选绝缘体281中的水或氢等杂质的浓度得到降低。

[0495] 此外,在形成于绝缘体281、绝缘体274、绝缘体280及绝缘体254中的开口中配置导体240a及导体240b。导体240a及导体240b以中间夹着导体260的方式设置。此外,导体240a及导体240b的顶面的高度与绝缘体281的顶面可以位于同一平面上。

[0496] 此外,以与绝缘体281、绝缘体274、绝缘体280、以及绝缘体254的开口的内壁接触的方式设置有绝缘体241a,以与其侧面接触的方式形成有导体240a的第一导体。导体242a位于该开口的底部的至少一部分,导体240a与导体242a接触。同样,以与绝缘体281、绝缘体274、绝缘体280、以及绝缘体254的开口的内壁接触的方式设置有绝缘体241b,以与其侧面接触的方式形成有导体240b的第一导体。导体242b位于该开口的底部的至少一部分,导体240b与导体242b接触。

[0497] 导体240a及导体240b优选使用以钨、铜或铝为主要成分的导电材料。此外,导体240a及导体240b也可以具有叠层结构。

[0498] 当作为导体240采用叠层结构时,作为与金属氧化物230a、金属氧化物230b、导体242、绝缘体254、绝缘体280、绝缘体274及绝缘体281接触的导体优选使用上述具有抑制水或氢等杂质的扩散的功能的导体。例如,优选使用钽、氮化钽、钛、氮化钛、钨或氧化钨等。可以以单层或叠层使用具有抑制水或氢等杂质的扩散的功能的导电材料。通过使用该导电材料,可以防止添加到绝缘体280的氧被导体240a及导体240b吸收。此外,可以防止水或氢等杂质从绝缘体281的上方的层通过导体240a及导体240b混入金属氧化物230。

[0499] 作为绝缘体241a及绝缘体241b,例如使用能够用于绝缘体254等的绝缘体,即可。

因为绝缘体241a及绝缘体241b与绝缘体254接触地设置,所以可以抑制从绝缘体280等水或氢等杂质经过导电体240a及导电体240b混入金属氧化物230。此外,可以防止绝缘体280所包含的氧被导电体240a及导电体240b吸收。

[0500] 虽然未图示,但是可以以与导电体240a的顶面及导电体240b的顶面接触的方式配置被用作布线的导电体。被用作布线的导电体优选使用以钨、铜或铝为主要成分的导电材料。此外,该导电体可以具有叠层结构,例如,可以具有钛、氮化钛与上述导电材料的叠层结构。此外,该导电体也可以以嵌入绝缘体的开口中的方式形成。

[0501] <晶体管的结构实例2>

图49A至图49C是可以用于本发明的一个方式的显示装置的晶体管200B及晶体管200B周边的俯视图及截面图。晶体管200B是晶体管200A的变形例子。

[0502] 图49A是晶体管200B的俯视图。此外,图49B及图49C是晶体管200B的截面图。在此,图49B是沿着图49A中的点划线B1-B2的截面图,该截面图相当于晶体管200B的沟道长度方向上的截面图。图49C是沿着图49A中的点划线B3-B4的截面图,该截面图相当于晶体管200B的沟道宽度方向上的截面图。注意,为了容易理解,在图49A的俯视图中省略部分构成要素。

[0503] 在晶体管200B中,导电体242a及导电体242b具有与金属氧化物230c、绝缘体250及导电体260重叠的区域。由此,晶体管200B可以为通态电流高的晶体管。此外,晶体管200B可以为易于被控制的晶体管。

[0504] 用作栅电极的导电体260包括导电体260a及导电体260a上的导电体260b。导电体260a优选使用具有抑制氢原子、氢分子、水分子、铜原子等杂质扩散的功能的导电材料。此外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能的导电材料。

[0505] 通过使导电体260a具有抑制氧扩散的功能,可以提高导电体260b的材料选择性。也就是说,通过包括导电体260a,可以抑制导电体260b的氧化,由此可以抑制导电率下降。

[0506] 此外,优选以覆盖导电体260的顶面及侧面、绝缘体250的侧面及金属氧化物230c的侧面的方式设置绝缘体254。作为绝缘体254优选使用具有抑制水或氢等杂质及氧的扩散的功能的绝缘材料。

[0507] 通过设置绝缘体254,可以抑制导电体260的氧化。此外,通过包括绝缘体254,可以抑制绝缘体280所包含的水、氢等杂质扩散到晶体管200B。

[0508] <晶体管的结构实例3>

图50A至图50C是可以用于本发明的一个方式的显示装置的晶体管200C及晶体管200C周边的俯视图及截面图。晶体管200C是晶体管200A的变形例子。

[0509] 图50A是晶体管200C的俯视图。此外,图50B及图50C是晶体管200C的截面图。在此,图50B是沿着图50A中的点划线C1-C2的截面图,该截面图相当于晶体管200C的沟道长度方向上的截面图。图50C是沿着图50A中的点划线C3-C4的截面图,该截面图相当于晶体管200C的沟道宽度方向上的截面图。注意,为了容易理解,在图50A的俯视图中省略部分构成要素。

[0510] 在晶体管200C中,在金属氧化物230c上包括绝缘体250,在绝缘体250上包括金属氧化物252。此外,在金属氧化物252上包括导电体260,在导电体260上包括绝缘体270。此外,在绝缘体270上包括绝缘体271。

[0511] 金属氧化物252优选具有抑制氧扩散的功能。通过在绝缘体250与导电体260之间

设置抑制氧扩散的金属氧化物252,向导电体260的氧扩散得到抑制。换言之,可以抑制供应到金属氧化物230的氧量的减少。此外,可以抑制导电体260的氧化。

[0512] 此外,金属氧化物252可以被用作栅电极的一部分。例如,可以将可用作金属氧化物230的氧化物半导体用作金属氧化物252。在此情况下,通过利用溅射法形成导电体260,可以降低金属氧化物252的电阻值使其变为导电体。可以将其称为OC (Oxide Conductor) 电极。

[0513] 此外,金属氧化物252有时被用作栅极绝缘体的一部分。因此,在将作为热稳定性高的材料的氧化硅或氮化硅等用于绝缘体250的情况下,作为金属氧化物252优选使用作为相对介电常数高的high-k材料的金属氧化物。通过采用该叠层结构,可以形成具有热稳定性且相对介电常数高的晶体管200C。因此,可以在保持物理厚度的同时降低在晶体管工作时施加的栅极电位。此外,可以减少被用作栅极绝缘体的绝缘体的等效氧化物厚度(EOT)。

[0514] 虽然示出晶体管200C中的金属氧化物252是单层的结构,但是也可以采用两层以上的叠层结构。例如,可以将被用作栅电极的一部分的金属氧化物与被用作栅极绝缘体的一部分的金属氧化物层叠。

[0515] 当晶体管200C具有金属氧化物252,并将金属氧化物252用作栅电极时,可以在不减弱来自导电体260的电场的影响的情况下提高晶体管200C的通态电流。此外,当将金属氧化物252用作栅极绝缘体时,通过利用绝缘体250及金属氧化物252的物理厚度,可以保持导电体260与金属氧化物230之间的距离。由此,可以抑制导电体260与金属氧化物230之间的泄漏电流。由此,通过使晶体管200C具有绝缘体250及金属氧化物252的叠层结构,可以容易调节导电体260与金属氧化物230之间的物理距离及从导电体260施加到金属氧化物230的电场强度。

[0516] 具体而言,可以通过使可用于金属氧化物230的氧化物半导体低电阻化来将其用作金属氧化物252。或者,可以使用包含选自铪、铝、镓、钇、锆、钨、钛、钽、镍、锆和镁等中的一种或两种以上的金属氧化物。

[0517] 尤其是,优选使用作为包含铝和铪中的一方或双方的氧化物的绝缘体的氧化铝、氧化铪、包含铝及铪的氧化物(铝酸铪)等。尤其是,铝酸铪的耐热性比氧化铪高。因此,在后面的工序的热处理中不容易晶化,所以是优选的。注意,金属氧化物252不是必需的构成要素,可以根据所需的晶体管特性适当地设计。

[0518] 作为绝缘体270优选使用具有抑制水或氢等杂质及氧的透过的功能的绝缘材料。例如优选使用氧化铝或氧化铪等。由此,可以防止导电体260因来自绝缘体270的上方的氧而氧化。此外,可以抑制来自绝缘体270的上方的水或氢等杂质通过导电体260及绝缘体250混入金属氧化物230中。

[0519] 绝缘体271被用作硬掩模。通过设置绝缘体271,可以使导电体260的侧面与衬底表面大致垂直的方式对导电体260进行加工,具体而言,可以使导电体260的侧面与衬底表面所形成的角度为75度以上且100度以下,优选为80度以上且95度以下。

[0520] 此外,也可以通过作为绝缘体271使用抑制水或氢等杂质及氧的透过的功能的绝缘材料,来将绝缘体271兼作用阻挡层。在此情况下,也可以不设置绝缘体270。

[0521] 通过将绝缘体271用作硬掩模,选择性地去除绝缘体270、导电体260、金属氧化物

252、绝缘体250及金属氧化物230c的一部分,可以使它们的侧面大致一致,且使金属氧化物230b的表面的一部分露出。

[0522] 此外,晶体管200C在露出的金属氧化物230b的表面的一部分具有区域243a及区域243b。区域243a和区域243b中的一个被用作源区,另一个被用作漏区。

[0523] 例如通过利用离子注入法、离子掺杂法、等离子体浸没离子注入法或等离子体处理等,对露出的金属氧化物230b的表面引入磷或硼等杂质元素,来可以形成区域243a及区域243b。注意,在本实施方式等中,“杂质元素”是指主要成分元素之外的元素。

[0524] 此外,也可以在使金属氧化物230b的表面的一部分露出之后形成金属膜,然后进行加热处理,来将包含在该金属膜中的元素扩散到金属氧化物230b中,由此形成区域243a及区域243b。

[0525] 被引入杂质元素的金属氧化物230b的一部分区域的电阻率下降。由此,有时将区域243a及区域243b称为“杂质区域”或“低电阻区域”。

[0526] 通过将绝缘体271和/或导体260用作掩模,可以自对准地形成区域243a及区域243b。因此,区域243a和/或区域243b不与导体260重叠,可以减小寄生电容。此外,偏置区域不形成在沟道形成区与源漏区(区域243a或区域243b)之间。通过自对准地形成区域243a及区域243b,可以实现通态电流的增加、阈值电压的降低、工作频率的提高等。

[0527] 晶体管200C在绝缘体271、绝缘体270、导体260、金属氧化物252、绝缘体250及金属氧化物230c的侧面包括绝缘体272。绝缘体272优选为相对介电常数低的绝缘体。例如,优选使用氧化硅、氧氮化硅、氮氧化硅、氮化硅、添加有氟的氧化硅、添加有碳的氧化硅、添加有碳及氮的氧化硅、具有空孔的氧化硅或树脂等。尤其是,当将氧化硅、氧氮化硅、氮氧化硅或具有空孔的氧化硅用于绝缘体272时,在后面的工序中可在绝缘体272中容易形成过剩氧区域,所以是优选的。此外,氧化硅及氧氮化硅具有热稳定性,所以是优选的。此外,绝缘体272优选具有扩散氧的功能。

[0528] 此外,为了进一步降低关态电流,也可以在沟道形成区与源漏区之间设置偏置区域。偏置区域是电阻率高的区域,且是不被进行上述杂质元素的引入的区域。通过在形成绝缘体272后进行上述杂质元素的引入,可以形成偏置区域。在此情况下,与绝缘体271等同样,绝缘体272也被用作掩模。因此,金属氧化物230b的与绝缘体272重叠的区域不被引入杂质元素,由此可以将该区域的电阻率保持为高。

[0529] 此外,晶体管200C在绝缘体272、金属氧化物230上包括绝缘体254。绝缘体254优选利用溅射法形成。通过利用溅射法,可以形成水或氢等杂质少的绝缘体。

[0530] 有时利用溅射法形成的氧化膜从被形成的结构体抽出氢。因此,在利用溅射法形成绝缘体254的情况下,绝缘体254从金属氧化物230及绝缘体272吸收氢及水。由此,可以降低金属氧化物230及绝缘体272的氢浓度。

[0531] <晶体管的构成材料>

以下,说明可用于晶体管的构成材料。

[0532] <<衬底>>

作为形成晶体管200A、晶体管200B或晶体管200C的衬底例如可以使用绝缘体衬底、半导体衬底或导体衬底。作为绝缘体衬底,例如可以举出玻璃衬底、石英衬底、蓝宝石衬底、稳定氧化锆衬底(氧化钇稳定氧化锆衬底等)、树脂衬底等。另外,作为半导体衬底,例

选的。此外,也可以使用以包含磷等杂质元素的多晶硅为代表的导电率高的半导体以及镍硅化物等硅化物。

[0540] 此外,也可以层叠多个由上述材料形成的导电层。例如,也可以采用组合包含上述金属元素的材料和包含氧的导电材料的叠层结构。此外,也可以采用组合包含上述金属元素的材料和包含氮的导电材料的叠层结构。此外,也可以采用组合包含上述金属元素的材料、包含氧的导电材料和包含氮的导电材料的叠层结构。

[0541] 此外,在将金属氧化物用于晶体管的沟道形成区的情况下,作为被用作栅电极的导电体优选采用组合包含上述金属元素的材料和包含氧的导电材料的叠层结构。在此情况下,优选将包含氧的导电材料设置在沟道形成区一侧。通过将包含氧的导电材料设置在沟道形成区一侧,从该导电材料脱离的氧容易被供应到沟道形成区。

[0542] 尤其是,作为被用作栅电极的导电体,优选使用含有包含在形成沟道的金属氧化物中的金属元素及氧的导电材料。此外,也可以使用含有上述金属元素及氮的导电材料。例如,也可以使用氮化钛、氮化钽等包含氮的导电材料。此外,可以使用铟锡氧化物、包含氧化钨的铟氧化物、包含氧化钨的铟锌氧化物、包含氧化钛的铟氧化物、包含氧化钛的铟锡氧化物、铟锌氧化物、添加有硅的铟锡氧化物。此外,也可以使用包含氮的铟镓锌氧化物。通过使用上述材料,有时可以俘获形成沟道的金属氧化物所包含的氢。或者,有时可以俘获从外方的绝缘体等进入的氢。

[0543] <<金属氧化物>>

金属氧化物优选至少包含铟或锌。尤其优选包含铟及锌。此外,除此之外,优选还包含铝、镓、铊或锡等。或者,也可以包含硼、钛、铁、镍、锆、锆、钼、镧、铈、钕、钆、钇、钨或镁等中的一种或多种。

[0544] 在此,考虑金属氧化物是包含铟、元素M及锌的In-M-Zn氧化物的情况。注意,元素M为铝、镓、铊或锡等。作为可用作元素M的其他元素,有硼、钛、铁、镍、锆、锆、钼、镧、铈、钕、钆、钇、钨、镁等。注意,作为元素M有时也可以组合多个上述元素。

[0545] 注意,在本说明书等中,有时将包含氮的金属氧化物也称为金属氧化物(metal oxide)。此外,也可以将包含氮的金属氧化物称为金属氧氮化物(metal oxynitride)。

[0546] [金属氧化物的结构]

氧化物半导体(金属氧化物)被分为单晶氧化物半导体和非单晶氧化物半导体。作为非单晶氧化物半导体例如有CAAC-OS、多晶氧化物半导体、nc-OS(nanocrystalline oxide semiconductor)、a-like OS(amorphous-like oxide semiconductor)及非晶氧化物半导体等。

[0547] [杂质]

在此,说明金属氧化物中的各杂质的影响。当金属氧化物包含碱金属或碱土金属时,有时形成缺陷能级而形成载流子。因此,作为沟道形成区使用包含碱金属或碱土金属的金属氧化物的晶体管容易具有常开启特性。由此,优选降低金属氧化物中的碱金属或碱土金属的浓度。具体而言,利用二次离子质谱分析法(SIMS:Secondary Ion Mass Spectrometry)测得的金属氧化物中的碱金属或碱土金属的浓度为 1×10^{18} atoms/cm³以下,优选为 2×10^{16} atoms/cm³以下。

[0548] 包含在金属氧化物中的氢与键合于金属原子的氧起反应生成水。因此,包含在金

属氧化物中的氢有时会导致在该金属氧化物中形成氧空位。当氢进入该氧空位时,有时会生成作为载流子的电子。此外,有时由于氢的一部分与键合于金属原子的氧键合,产生作为载流子的电子。因此,使用包含氢的金属氧化物的晶体管容易具有常开启特性。

[0549] 由此,优选尽可能减少金属氧化物中的氢。具体而言,将利用SIMS分析测得的金属氧化物中的氢浓度设定为低于 1×10^{20} atoms/cm³,优选低于 1×10^{19} atoms/cm³,更优选低于 5×10^{18} atoms/cm³,进一步优选低于 1×10^{18} atoms/cm³。通过将杂质被充分降低的金属氧化物用于晶体管的沟道形成区,可以使该晶体管具有稳定的电特性。

[0550] 作为用于晶体管的半导体的金属氧化物,优选使用结晶性高的薄膜。通过使用该薄膜可以提高晶体管的稳定性或可靠性。作为该薄膜,例如,可以举出单晶金属氧化物薄膜或多晶金属氧化物薄膜。但是,在衬底上形成单晶金属氧化物薄膜或多晶金属氧化物薄膜需要进行高温或激光加热的工序。因此,制造工序的成本变高且处理量下降。

[0551] 本实施方式所示的结构实例及对应于这些例子的附图等的至少一部分可以与其他结构实例或附图等适当地组合而实施。

[0552] 本实施方式的至少一部分可以与本说明书所记载的其他实施方式适当地组合而实施。

[0553] (实施方式3)

在本实施方式中,说明可用于上述实施方式中说明的OS晶体管的金属氧化物(以下称为氧化物半导体)。

[0554] <结晶结构的分类>

首先,对氧化物半导体中的结晶结构的分类参照图51A进行说明。图51A是说明氧化物半导体,典型为IGZO(包含In、Ga及Zn的金属氧化物)的结晶结构的分类的图。

[0555] 如图51A所示那样,氧化物半导体大致分为“Amorphous(无定形)”、“Crystalline(结晶性)”、“Crystal(结晶)”。此外,在“Amorphous”中包含completely amorphous。此外,在“Crystalline”中包含CAAC(c-axis-aligned crystalline)、nc(nanocrystalline)及CAC(cloud-aligned composite)。此外,在“Crystalline”的分类中不包含single crystal、poly crystal及completely amorphous。此外,“Crystal”的分类中包含single crystal及poly crystal。

[0556] 此外,图51A所示的外框线被加粗的部分中的结构是介于“Amorphous(无定形)”与“Crystal(结晶)”之间的中间状态,是属于新边界区域(New crystalline phase)的结构。就是说,将该结构可以说是与“Crystal(结晶)”或在能量性上不稳定的“Amorphous(无定形)”完全不同的结构。

[0557] 此外,可以使用X射线衍射(XRD:X-Ray Diffraction)光谱对膜或衬底的结晶结构进行评价。在此,图51B示出被分类为“Crystalline”的CAAC-IGZO膜的通过GIXD(Grazing-Incidence XRD)测量而得到的XRD谱。此外,将GIXD法也称为薄膜法或Seemann-Bohlin法。下面,将图51B所示的通过GIXD测量而得到的XRD谱简单地记为XRD谱。此外,图51B所示的CAAC-IGZO膜的组成是In:Ga:Zn=4:2:3[原子个数比]附近。此外,图51B所示的CAAC-IGZO膜的厚度为500nm。

[0558] 如图51B所示,在CAAC-IGZO膜的XRD谱中检测出表示明确的结晶性的峰。具体而言,在CAAC-IGZO膜的XRD谱中, $2\theta = 31^\circ$ 附近检测出表示c轴取向的峰。此外,如图51B所示那

样, $2\theta=31^\circ$ 附近的峰在以检测出峰强度(Intensity)的角度为轴时左右非对称。

[0559] 此外,可以使用纳米束电子衍射法(NBED:Nano Beam Electron Diffraction)观察的衍射图案(也称为纳米束电子衍射图案)对膜或衬底的结晶结构进行评价。图51C示出CAAC-IGZO膜的衍射图案。图51C是将电子束向平行于衬底的方向入射的NBED观察的衍射图案。此外,图51C所示的CAAC-IGZO膜的组成是In:Ga:Zn=4:2:3[原子个数比]附近。此外,在纳米束电子衍射法中,进行束径为1nm的电子衍射法。

[0560] 如图51C所示那样,在CAAC-IGZO膜的衍射图案中观察到表示c轴取向的多个斑点。

[0561] <<氧化物半导体的结构>>

此外,在注目于氧化物半导体的结晶结构的情况下,有时氧化物半导体的分类与图51A不同。例如,氧化物半导体可以分为单晶氧化物半导体和除此之外的非单晶氧化物半导体。作为非单晶氧化物半导体,例如可以举出上述CAAC-OS及nc-OS。此外,在非单晶氧化物半导体中包含多晶氧化物半导体、a-like OS(amorphous-like oxide semiconductor)及非晶氧化物半导体等。

[0562] 在此,对上述CAAC-OS、nc-OS及a-like OS的详细内容进行说明。

[0563] [CAAC-OS]

CAAC-OS是包括多个结晶区域的氧化物半导体,该多个结晶区域的c轴取向于特定的方向。此外,特定的方向是指CAAC-OS膜的厚度方向、CAAC-OS膜的被形成面的法线方向、或者CAAC-OS膜的表面的法线方向。此外,结晶区域是具有原子排列的周期性的区域。注意,在将原子排列看作晶格排列时结晶区域也是晶格排列一致的区域。再者,CAAC-OS具有在a-b面方向上多个结晶区域连接的区域,有时该区域具有畸变。此外,畸变是指在多个结晶区域连接的区域中,晶格排列一致的区域和其他晶格排列一致的区域之间的晶格排列的方向变化的部分。换言之,CAAC-OS是指c轴取向并在a-b面方向上没有明显的取向的氧化物半导体。

[0564] 此外,上述多个结晶区域的每一个由一个或多个微小结晶(最大径小于10nm的结晶)构成。在结晶区域由一个微小结晶构成的情况下,该结晶区域的最大径小于10nm。此外,结晶区域由多个微小结晶构成的情况下,有时该结晶区域的尺寸为几十nm左右。

[0565] 此外,在In-M-Zn氧化物(元素M为选自铝、镓、铟、锡及钛中的一种或多种)中,CAAC-OS有包括含有层叠有铟(In)及氧的层(以下、In层)、含有元素M、锌(Zn)及氧的层(以下、(M,Zn)层)的层状结晶结构(也称为层状结构)的趋势。此外,铟和元素M可以彼此置换。因此,有时(M,Zn)层包含铟。此外,有时In层包含元素M。注意,有时In层包含Zn。该层状结构例如在高分辨率TEM图像中被观察作为晶格像。

[0566] 例如,当对CAAC-OS膜使用XRD装置进行结构分析时,在使用 $\theta/2\theta$ 扫描的Out-of-plane XRD测量中,在 $2\theta=31^\circ$ 或其附近检测出表示c轴取向的峰。注意,表示c轴取向的峰的位置(2θ 值)有时根据构成CAAC-OS的金属元素的种类、组成等变动。

[0567] 此外,例如,在CAAC-OS膜的电子衍射图案中观察到多个亮点(斑点)。此外,在以透过样品的入射电子束的斑点(也称为直接斑点)为对称中心时,某一个斑点和其他斑点被观察在点对称的位置。

[0568] 在从上述特定的方向观察结晶区域的情况下,虽然该结晶区域中的晶格排列基本上是六方晶格,但是单位晶格并不局限于正六边形,有是非正六角形的情况。此外,在上述

畸变中,有时具有五角形、七角形等晶格排列。此外,在CAAC-OS的畸变附近观察不到明确的晶界(grainboundary)。也就是说,晶格排列的畸变抑制晶界的形成。这可能是由于CAAC-OS因为a-b面方向上的氧原子排列的低密度或因金属原子被取代而使原子间的键合距离产生变化等而能够包容畸变。

[0569] 此外,确认到明确的晶界的结晶结构被称为所谓的多晶(polycrystal)。晶界成为复合中心而载流子被俘获,因而有可能导致晶体管的通态电流的降低、场效应迁移率的降低等。因此,确认不到明确的晶界的CAAC-OS是对晶体管的半导体层提供具有优异的结晶结构的结晶性氧化物之一。注意,为了构成CAAC-OS,优选为包含Zn的结构。例如,与In氧化物相比,In-Zn氧化物及In-Ga-Zn氧化物能够进一步地抑制晶界的发生,所以是优选的。

[0570] CAAC-OS是结晶性高且确认不到明确的晶界的氧化物半导体。因此,可以说在CAAC-OS中,不容易发生起因于晶界的电子迁移率的降低。此外,氧化物半导体的结晶性有时因杂质的混入或缺陷的生成等而降低,因此可以说CAAC-OS是杂质或缺陷(氧空位等)少的氧化物半导体。因此,包含CAAC-OS的氧化物半导体的物理性质稳定。因此,包含CAAC-OS的氧化物半导体具有高耐热性及高可靠性。此外,CAAC-OS对制造工序中的高温(所谓热积存)也很稳定。由此,通过在OS晶体管中使用CAAC-OS,可以扩大制造工序的自由度。

[0571] [nc-OS]

在nc-OS中,微小的区域(例如1nm以上且10nm以下的区域,特别是1nm以上且3nm以下的区域)中的原子排列具有周期性。换言之,nc-OS具有微小的结晶。此外,例如,该微小的结晶的尺寸为1nm以上且10nm以下,尤其为1nm以上且3nm以下,将该微小的结晶称为纳米晶。此外,nc-OS在不同的纳米晶之间观察不到结晶取向的规律性。因此,在膜整体中观察不到取向性。所以,有时nc-OS在某些分析方法中与a-like OS或非晶氧化物半导体没有差别。例如,在对nc-OS膜使用XRD装置进行结构分析时,在使用 $\theta/2\theta$ 扫描的Out-of-plane XRD测量中,不检测出表示结晶性的峰。此外,在对nc-OS膜进行使用其束径比纳米晶大(例如,50nm以上)的电子射线的电子衍射(也称为选区电子衍射)时,观察到类似光晕图案的衍射图案。另一方面,在对nc-OS膜进行使用其束径近于或小于纳米晶的尺寸(例如1nm以上且30nm以下)的电子射线的电子衍射(也称为纳米束电子射线)的情况下,有时得到在以直接斑点为中心的环状区域内观察到多个斑点的电子衍射图案。

[0572] [a-like OS]

a-like OS是具有介于nc-OS与非晶氧化物半导体之间的结构的氧化物半导体。a-like OS包含空洞或低密度区域。也就是说,a-like OS的结晶性比nc-OS及CAAC-OS的结晶性低。此外,a-like OS的膜中的氢浓度比nc-OS及CAAC-OS的膜中的氢浓度高。

[0573] <<氧化物半导体的结构>>

接着,所说明上述的CAC-OS的详细内容。此外,说明CAC-OS与材料构成有关。

[0574] [CAC-OS]

CAC-OS例如是指包含在金属氧化物中的元素不均匀地分布的构成,其中包含不均匀地分布的元素的材料的尺寸为0.5nm以上且10nm以下,优选为1nm以上且3nm以下或近似的尺寸。注意,在下面也将在金属氧化物中一个或多个金属元素不均匀地分布且包含该金属元素的区域混合的状态称为马赛克状或补丁(patch)状,该区域的尺寸为0.5nm以上且10nm以下,优选为1nm以上且3nm以下或近似的尺寸。

[0575] 再者,CAC-OS是指其材料分开为第一区域与第二区域而成为马赛克状且该第一区域分布于膜中的结构(下面也称为云状)。就是说,CAC-OS是指具有该第一区域和该第二区域混合的结构的复合金属氧化物。

[0576] 在此,将相对于构成In-Ga-Zn氧化物的CAC-OS的金属元素的In、Ga及Zn的原子个数比的每一个记为[In]、[Ga]及[Zn]。例如,在In-Ga-Zn氧化物的CAC-OS中,第一区域是其[In]大于CAC-OS膜的组成中的[In]的区域。此外,第二区域是其[Ga]大于CAC-OS膜的组成中的[Ga]的区域。此外,例如,第一区域是其[In]大于第二区域中的[In]且其[Ga]小于第二区域中的[Ga]的区域。此外,第二区域是其[Ga]大于第一区域中的[Ga]且其[In]小于第一区域中的[In]的区域。

[0577] 具体而言,上述第一区域是以铟氧化物或铟锌氧化物等为主要成分的区域。此外,上述第二区域是以镓氧化物或镓锌氧化物等为主要成分的区域。换言之,可以将上述第一区域称为以In为主要成分的区域。此外,可以将上述第二区域称为以Ga为主要成分的区域。

[0578] 注意,有时观察不到上述第一区域和上述第二区域的明确的边界。

[0579] 例如,在In-Ga-Zn氧化物的CAC-OS中,根据通过能量分散型X射线分析法(EDX: Energy Dispersive X-ray spectroscopy)取得的EDX面分析(mapping)图像,可确认到具有以In为主要成分的区域(第一区域)及以Ga为主要成分的区域(第二区域)不均匀地分布而混合的结构。

[0580] 在将CAC-OS用于晶体管的情况下,通过起因于第一区域的导电性和起因于第二区域的绝缘性的互补作用,可以使CAC-OS具有开关功能(控制导通/关闭的功能)。换言之,在CAC-OS的材料的一部分中具有导电性的功能且在另一部分中具有绝缘性的功能,在材料的整体中具有半导体的功能。通过使导电性的功能和绝缘性的功能分离,可以最大限度地提高各功能。因此,通过将CAC-OS用于晶体管,可以实现高通态电流(I_{on})、高场效应迁移率(μ)及良好的开关工作。

[0581] 氧化物半导体具有各种结构及各种特性。本发明的一个方式的氧化物半导体也可以包括非晶氧化物半导体、多晶氧化物半导体、a-like OS、CAC-OS、nc-OS、CAAC-OS中的两种以上。

[0582] <具有氧化物半导体的晶体管>

在此,说明将上述氧化物半导体用于晶体管的情况。

[0583] 通过将上述氧化物半导体用于晶体管,可以实现场效应迁移率高的晶体管。此外,可以实现可靠性高的晶体管。

[0584] 优选将载流子浓度低的氧化物半导体用于晶体管。例如,氧化物半导体中的载流子浓度可以为 $1 \times 10^{17} \text{cm}^{-3}$ 以下,优选为 $1 \times 10^{15} \text{cm}^{-3}$ 以下,更优选为 $1 \times 10^{13} \text{cm}^{-3}$ 以下,进一步优选为 $1 \times 10^{11} \text{cm}^{-3}$ 以下,更进一步优选低于 $1 \times 10^{10} \text{cm}^{-3}$,且 $1 \times 10^{-9} \text{cm}^{-3}$ 以上。在以降低氧化物半导体膜的载流子浓度为目的的情况下,可以降低氧化物半导体膜中的杂质浓度以降低缺陷态密度。在本说明书等中,将杂质浓度低且缺陷态密度低的状态称为高纯度本征或实质上高纯度本征。此外,有时将载流子浓度低的氧化物半导体称为高纯度本征或实质上高纯度本征的氧化物半导体。

[0585] 因为高纯度本征或实质上高纯度本征的氧化物半导体膜具有较低的缺陷态密度,所以有可能具有较低的陷阱态密度。

[0586] 此外,被氧化物半导体的陷阱能级俘获的电荷到消失需要较长的时间,有时像固定电荷那样动作。因此,有时在陷阱态密度高的氧化物半导体中形成沟道形成区的晶体管的电特性不稳定。

[0587] 因此,为了使晶体管的电特性稳定,降低氧化物半导体中的杂质浓度是有效的。为了降低氧化物半导体中的杂质浓度,优选还降低附近膜中的杂质浓度。作为杂质有氢、氮、碱金属、碱土金属、铁、镍、硅等。

[0588] <杂质>

在此,说明氧化物半导体中的各杂质的影响。

[0589] 在氧化物半导体包含第14族元素之一的硅或碳时,在氧化物半导体中形成缺陷能级。因此,将氧化物半导体中或氧化物半导体的界面附近的硅或碳的浓度(通过二次离子质谱分析法(SIMS)测得的浓度)设定为 2×10^{18} atoms/cm³以下,优选为 2×10^{17} atoms/cm³以下。

[0590] 此外,当氧化物半导体包含碱金属或碱土金属时,有时形成缺陷能级而形成载流子。因此,使用包含碱金属或碱土金属的氧化物半导体的晶体管容易具有常开启特性。因此,使通过SIMS测得的氧化物半导体中的碱金属或碱土金属的浓度为 1×10^{18} atoms/cm³以下,优选为 2×10^{16} atoms/cm³以下。

[0591] 当氧化物半导体包含氮时,容易产生作为载流子的电子,使载流子浓度增高,而n型化。其结果是,在将包含氮的氧化物半导体用于半导体的晶体管容易具有常开启特性。或者,在氧化物半导体包含氮时,有时形成陷阱能级。其结果,有时晶体管的电特性不稳定。因此,将利用SIMS测得的氧化物半导体中的氮浓度设定为低于 5×10^{19} atoms/cm³,优选为 5×10^{18} atoms/cm³以下,更优选为 1×10^{18} atoms/cm³以下,进一步优选为 5×10^{17} atoms/cm³以下。

[0592] 包含在氧化物半导体中的氢与键合于金属原子的氧起反应生成水,因此有时形成氧空位。当氢进入该氧空位时,有时产生作为载流子的电子。此外,有时由于氢的一部分与键合于金属原子的氧键合,产生作为载流子的电子。因此,使用包含氢的氧化物半导体的晶体管容易具有常开启特性。由此,优选尽可能地减少氧化物半导体中的氢。具体而言,在氧化物半导体中,将利用SIMS测得的氢浓度设定为低于 1×10^{20} atoms/cm³,优选低于 1×10^{19} atoms/cm³,更优选低于 5×10^{18} atoms/cm³,进一步优选低于 1×10^{18} atoms/cm³。

[0593] 通过将杂质被充分降低的氧化物半导体用于晶体管的沟道形成区,可以使晶体管具有稳定的电特性。

[0594] 本实施方式的至少一部分可以与本说明书所记载的其他实施方式适当地组合而实施。

[0595] (实施方式4)

在本实施方式中,对具备使用本发明的一个方式的显示装置的电子设备进行说明。

[0596] 图52A至图52G是示出具备本发明的一个方式的显示装置的电子设备的一个例子的图。图52A至图52G所示的电子设备包括外壳9000、显示部9001、扬声器9003、操作键9005(包括电源开关或操作开关)、连接端子9006、传感器9007(该传感器具有测量如下因素的功能:力、位移、位置、速度、加速度、角速度、转速、距离、光、液、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射线、流量、湿度、倾斜度、振动、气味或红外线)、麦克风9008等。

[0597] 图52A至图52G所示的电子设备具有各种功能。例如,可以具有如下功能:将各种信息(静态图像、动态图像、文字图像等)显示在显示部上的功能;触摸面板的功能;显示日历、日期或时间等的功能;通过利用各种软件(程序)控制处理的功能;进行无线通信的功能;通过利用无线通信功能来连接到各种计算机网络的功能;通过利用无线通信功能,进行各种数据的发送或接收的功能;读出储存在存储介质中的程序或数据来将其显示在显示部上的功能;等。注意,图52A至图52G所示的电子设备可具有的功能不局限于上述功能,而可以具有各种功能。此外,虽然在图52A至图52G中未图示,但是电子设备可以包括多个显示部。此外,也可以在该电子设备中设置相机等而使其具有如下功能:拍摄静态图像的功能;拍摄动态图像的功能;将所拍摄的图像储存在存储介质(外部存储介质或内置于相机的存储介质)中的功能;将所拍摄的图像显示在显示部上的功能;等。

[0598] 下面,详细地说明图52A至图52G所示的电子设备。

[0599] 图52A是示出电视装置9100的立体图。可以将例如是50英寸以上或100英寸以上的大型显示部9001组装到电视装置9100。

[0600] 可以将本发明的一个方式的显示装置用于电视装置9100具有的显示部9001。由此,可以实现电视装置9100的窄边框化,显示部9001能够显示高质量图像,并能够显示富有临场感的图像。

[0601] 图52B是示出便携式信息终端9101的立体图。便携式信息终端9101例如具有电话机、电子笔记本和信息阅读装置等中的一种或多种的功能。具体而言,可以将其用作智能手机。便携式信息终端9101也可以设置有扬声器9003、连接端子9006、传感器9007等。此外,便携式信息终端9101可以将文字或图像信息显示在其多个面上。例如,可以将三个操作按钮9050(还称为操作图标或简称为图标)显示在显示部9001的一个面上。此外,可以将由虚线矩形表示的信息9051显示在显示部9001的另一个面上。此外,作为信息9051的一个例子,可以举出提示收到来自电子邮件、SNS(Social Networking Services:社交网络服务)或电话等的信息的显示;电子邮件或SNS等的标题;电子邮件或SNS等的发送者姓名;日期;时间;电池余量;以及天线接收信号强度的显示等。或者,可以在显示有信息9051的位置上显示操作按钮9050等代替信息9051。

[0602] 可以将本发明的一个方式的显示装置用于便携式信息终端9101具有的显示部9001。由此,可以实现便携式信息终端9101的窄边框化,显示部9001能够显示高质量图像,并能够显示富有临场感的图像。

[0603] 图52C是示出便携式信息终端9102的立体图。便携式信息终端9102具有将信息显示在显示部9001的三个以上的面上的功能。在此,示出信息9052、信息9053、信息9054分别显示于不同的面上的例子。例如,便携式信息终端9102的使用者能够在将便携式信息终端9102放在上衣口袋里的状态下确认其显示(这里是信息9053)。具体而言,将打来电话的人的电话号码或姓名等显示在能够从便携式信息终端9102的上方观看这些信息的位置。使用者可以确认到该显示而无需从口袋里拿出便携式信息终端9102,由此能够判断是否接电话。

[0604] 可以将本发明的一个方式的显示装置用于便携式信息终端9102具有的显示部9001。由此,可以实现便携式信息终端9102的小型化,显示部9001能够显示高质量图像,并能够显示富有临场感的图像。

[0605] 图52D是示出手表型便携式信息终端9200的立体图。便携式信息终端9200可以执行移动电话、电子邮件、文章的阅读及编辑、音乐播放、网络通信、电脑游戏等各种应用程序。此外,显示部9001的显示面被弯曲,能够在所弯曲的显示面上进行显示。此外,便携式信息终端9200可以进行被通信标准化的近距离无线通信。例如,通过与可进行无线通信的耳麦相互通信,可以进行免提通话。此外,便携式信息终端9200包括连接端子9006,可以通过连接器直接与其他信息终端进行数据的交换。此外,也可以通过连接端子9006进行充电。此外,充电工作也可以利用无线供电进行,而不通过连接端子9006。

[0606] 可以将本发明的一个方式的显示装置用于便携式信息终端9200具有的显示部9001。由此,可以实现便携式信息终端9200的窄边框化,显示部9001能够显示高质量图像,并能够显示富有临场感的图像。

[0607] 图52E至图52G是示出能够折叠的便携式信息终端9201的立体图。此外,图52E是展开状态的便携式信息终端9201的立体图,图52F是从展开状态和折叠状态中的一个状态变为另一个状态的中途的状态的便携式信息终端9201的立体图,图52G是折叠状态的便携式信息终端9201的立体图。便携式信息终端9201在折叠状态下可携带性好,在展开状态下因为具有无缝拼接的较大的显示区域而其显示的一览性优异。便携式信息终端9201所包括的显示部9001由铰链9055所连接的三个外壳9000来支撑。通过铰链9055使两个外壳9000之间弯折,可以从便携式信息终端9201的展开状态可逆性地变为折叠状态。例如,可以以1mm以上且150mm以下的曲率半径使便携式信息终端9201弯曲。

[0608] 可以将本发明的一个方式的显示装置用于便携式信息终端9201具有的显示部9001。由此,可以实现便携式信息终端9201的窄边框化,显示部9001能够显示高质量图像,并能够显示富有临场感的图像。

[0609] 本实施方式所示的结构实例及对应于这些例子的附图等的至少一部分可以与其他结构实例或附图等适当地组合而实施。

[0610] 本实施方式的至少一部分可以与本说明书所记载的其他实施方式适当地组合而实施。

[实施例1]

[0611] 在本实施例中,说明测量OS晶体管的电特性的结果。

[0612] 在本实施例中,测量了图48A至图48C所示的结构的OS晶体管的栅极电流-栅极电压特性(I_g - V_g 特性)及漏极电流-漏极电压特性(I_d - V_d 特性)。该OS晶体管的沟道长度为200nm,其沟道宽度为60nm。注意,在本实施例中测量电流的测量器的测量下限为 1×10^{-13} A。

[0613] 图53A是示出漏极电位及源极电位都为0V时的 I_g - V_g 特性的测量结果的图表。图53B是示出源极电位及栅极电位都为0V时的 I_d - V_d 特性的测量结果的图表。图53C是示出栅极电位为3V时的 I_d - V_d 特性的测量结果的图表。

[0614] 从图53A可确认到,只要图48A至图48C所示的结构的OS晶体管的栅极电位为10V以下,来自该栅极的泄漏电流就充分得到减小。另外,从图53B可确认到,图48A至图48C所示的结构的OS晶体管在栅极电位为0V时即使将漏极电位增至10V,漏极电流也不大幅度地提高。再者,从图53C可确认到,图48A至图48C所示的结构的OS晶体管在栅极电位为3V时即使将漏极电位增至10V也可以确保优异饱和特性。

[实施例2]

[0615] 在本实施例中,说明测量OS晶体管及Si晶体管的电特性的结果。

[0616] 在本实施例中,测量了图48A至图48C所示的结构的OS晶体管的漏极电流-漏极电压特性(I_d - V_d 特性)。该OS晶体管的沟道长度为 $1.0\mu\text{m}$,其沟道宽度为 $0.36\mu\text{m}$ 。另外,栅极绝缘体的厚度为 30nm 。

[0617] 另外,在本实施例中,测量了Si晶体管的漏极电流-漏极电压特性(I_d - V_d 特性)。该Si晶体管的沟道长度为 $1.0\mu\text{m}$,其沟道宽度为 $0.5\mu\text{m}$ 。另外,栅极绝缘体的厚度为 31nm 。

[0618] 在此,在晶体管的 I_d - V_d 特性在该晶体管的栅极电位及源极电位都为 0V 下进行测量。另外,漏极电流的大小使用测量下限为 $1.0\times 10^{-13}\text{A}$ 的测量器进行测量。

[0619] 图54A是示出图48A至图48C所示的结构的OS晶体管的 I_d - V_d 特性的测量结果的图表。图54B是示出Si晶体管的 I_d - V_d 特性的测量结果的图表。

[0620] 从图54A可确认到,只要图48A至图48C所示的结构的OS晶体管的漏极电位为 20V 以下,漏极电流就成为测量下限以下。另一方面,从图54B可确认到,Si晶体管的漏极电位成为 20V 时的漏极电流比漏极电位为 10V 时的漏极电流大。

[符号说明]

[0621] 10:显示装置、20:层、21:栅极驱动电路、21a:栅极驱动电路、21b:栅极驱动电路、22:数据驱动电路、22a:数据驱动电路、22b:数据驱动电路、23:区域、23a:区域、23b:区域、24:解复用电路、30:层、31:布线、31_1:布线、31_2:布线、31_3:布线、31a:布线、31b:布线、32:布线、32_1:布线、32_2:布线、33:显示部、34:像素、35:传感器部、35B:传感器部、35L:传感器部、35R:传感器部、35T:传感器部、36:像素、37:存储器部、38:单元、39:布线、39a:布线、39b:布线、40:功能电路、51:晶体管、52:晶体管、53:晶体管、54:晶体管、55:晶体管、56:晶体管、57:晶体管、58:晶体管、59:晶体管、60:晶体管、61:晶体管、62:晶体管、63:晶体管、64:电容器、65:电容器、66:电容器、67:源极跟随电路、70:区域、71:晶体管、72:晶体管、73:伪晶体管、81:显示元件、82:光、83:光电转换元件、84:光、85:发光元件、86:光、100:电子设备、101:外壳、110:沟道形成区、111:源区、112:漏区、113:栅电极、114:开口部、115:布线、116:开口部、117:布线、118:开口部、119:开口部、120:开口部、121:布线、122:布线、123:布线、130:沟道形成区、131:源区、132:漏区、133:栅电极、134:开口部、135:布线、136:开口部、137:布线、138:开口部、139:开口部、140:开口部、141:布线、142:布线、143:布线、151:半导体、152:导电体、160:生成器、161:学习数据、162:学习用图像数据、163:学习用缺陷像素坐标数据、164:测试数据、165:测试用图像数据、166:测试用缺陷像素坐标数据、167:学习结果、168:图像数据、169:缺陷像素坐标数据、170:图像数据、171:眼球、171L:眼球、171R:眼球、200A:晶体管、200B:晶体管、200C:晶体管、205:导电体、214:绝缘体、216:绝缘体、222:绝缘体、224:绝缘体、230:金属氧化物、230a:金属氧化物、230b:金属氧化物、230c:金属氧化物、240:导电体、240a:导电体、240b:导电体、241:绝缘体、241a:绝缘体、241b:绝缘体、242:导电体、242a:导电体、242b:导电体、243a:区域、243b:区域、244:绝缘体、250:绝缘体、252:金属氧化物、254:绝缘体、260:导电体、260a:导电体、260b:导电体、270:绝缘体、271:绝缘体、272:绝缘体、274:绝缘体、280:绝缘体、281:绝缘体、301a:导电体、301b:导电体、305:导电体、311:导电体、313:导电体、317:导电体、321:下部电极、323:绝缘体、325:上部电极、331:导电体、333:导电体、335:导电体、337:导电体、341:导电体、343:导电体、347:导电体、351:导电体、353:导电体、355:导电体、357:导电体、361:绝缘体、363:绝缘体、401:

电路、403:元件分离层、405:绝缘体、407:绝缘体、409:绝缘体、411:绝缘体、413:绝缘体、415:绝缘体、417:绝缘体、419:绝缘体、421:绝缘体、441:晶体管、443:导电体、445:绝缘体、447:半导体区域、449a:低电阻区域、449b:低电阻区域、451:导电体、453:导电体、455:导电体、457:导电体、459:导电体、461:导电体、463:导电体、465:导电体、467:导电体、469:导电体、471:导电体、501:绝缘体、503:绝缘体、505:绝缘体、507:绝缘体、509:绝缘体、511:晶体管、513:晶体管、515:电容器、517:电容器、520:电路、521:晶体管、525:晶体管、527:晶体管、529:晶体管、531:布线、533:布线、535:布线、537:布线、539:布线、541:布线、543:布线、545:布线、550:晶体管、552:晶体管、554:晶体管、560:电容器、562:电容器、570:液晶元件、572:发光元件、582:晶体管、584:晶体管、586:晶体管、588:晶体管、590:电容器、592:布线、601:晶体管、602:晶体管、603:晶体管、613:绝缘体、614:绝缘体、616:绝缘体、622:绝缘体、624:绝缘体、644:绝缘体、654:绝缘体、674:绝缘体、680:绝缘体、681:绝缘体、701:衬底、705:衬底、712:密封剂、716:FPC、721:空穴注入层、722:空穴传输层、723:发光层、724:电子传输层、725:电子注入层、730:绝缘体、732:密封层、734:绝缘体、736:着色层、738:遮光层、750:晶体管、760:连接电极、772:导电体、774:导电体、776:液晶层、778:结构体、780:各向异性导电体、786:EL层、786a:EL层、786b:EL层、786c:EL层、788:导电体、790:电容器、792:电荷产生层、901:子像素、901B:子像素、901G:子像素、901R:子像素、902:像素、911:导电体、912:导电体、913:半导体、914:半导体、915a:导电体、915b:导电体、916a:导电体、916b:导电体、917:导电体、918:导电体、919:导电体、920:导电体、921:导电体、922:导电体、923:导电体、924:导电体、925:导电体、926:导电体、927:导电体、928:导电体、929:导电体、930:导电体、931:导电体、940:子像素、940_1:子像素、940_2:子像素、940B:子像素、940G:子像素、940R:子像素、941:像素、951:导电体、952:半导体、953:半导体、954a:导电体、954b:导电体、955a:导电体、955b:导电体、956:导电体、957:导电体、958:导电体、959:导电体、960:导电体、961:导电体、962:导电体、963:导电体、964:导电体、965:导电体、966:导电体、967:导电体、968:导电体、969:导电体、970:导电体、971:半导体、972:半导体、973a:导电体、973b:导电体、974a:导电体、974b:导电体、975:导电体、976:导电体、977:导电体、978:导电体、979:导电体、980:导电体、981:导电体、982:导电体、983:导电体、984:导电体、985:导电体、986:导电体、987:导电体、990:导电体、991:粘合层、992:绝缘体、993:着色层、993a:着色层、993b:着色层、994:粘合层、995:衬底、1021:绝缘体、1022:绝缘体、1023:绝缘体、1024:绝缘体、1025:绝缘体、1026:绝缘体、1027:绝缘体、1031:绝缘体、1032:绝缘体、1033:绝缘体、1034:绝缘体、1035:绝缘体、1036:绝缘体、1042:绝缘体、1043:绝缘体、1044:绝缘体、1045:绝缘体、1046:绝缘体、1047:绝缘体、9000:外壳、9001:显示部、9003:扬声器、9005:操作键、9006:连接端子、9007:传感器、9008:麦克风、9050:操作按钮、9051:信息、9052:信息、9053:信息、9054:信息、9055:铰链、9100:电视装置、9101:便携式信息终端、9102:便携式信息终端、9200:便携式信息终端、9201:便携式信息终端。

10

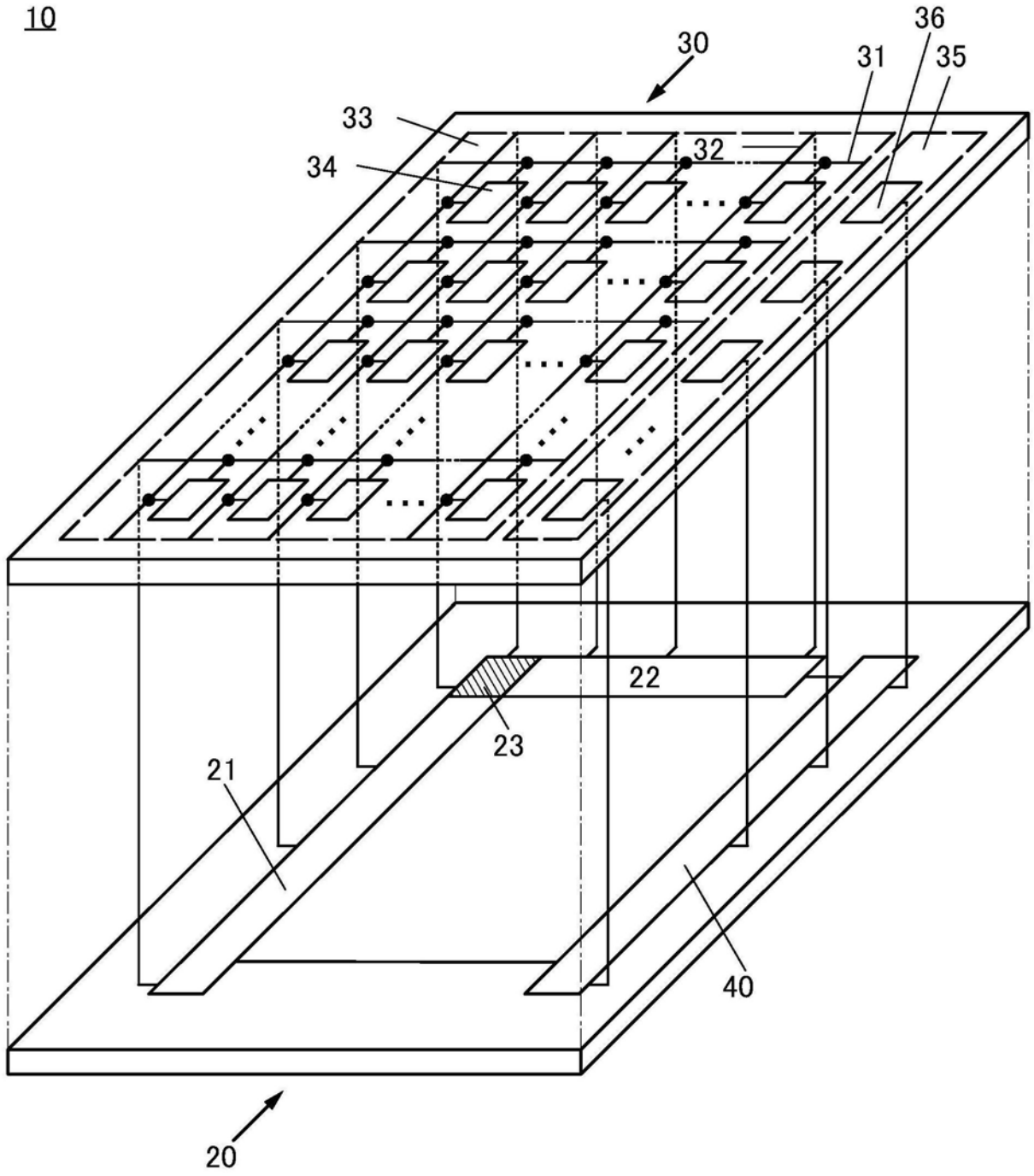


图1A

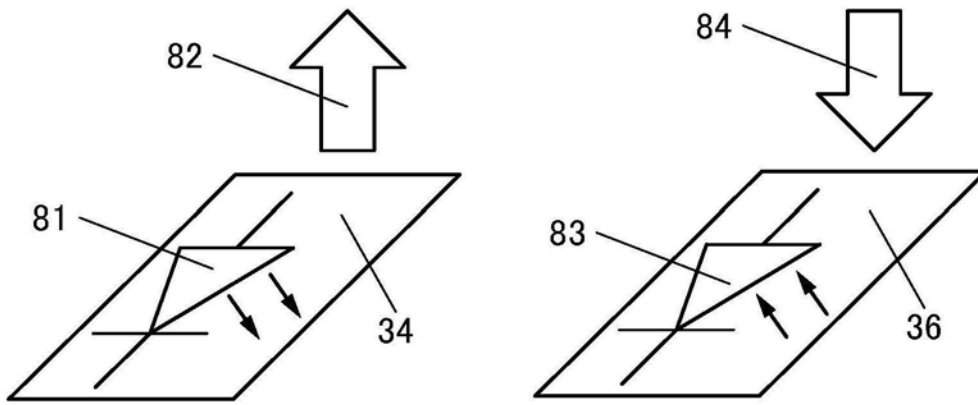


图1B

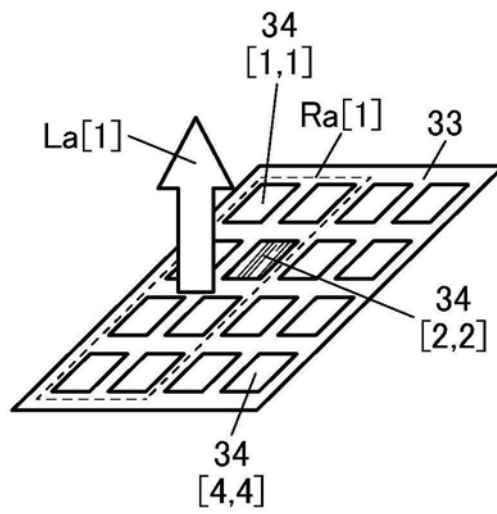


图2A1

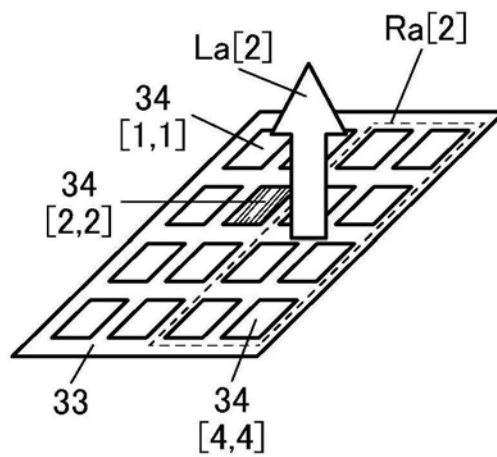


图2A2

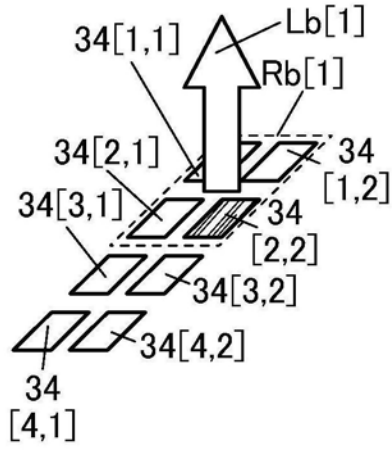


图2B1

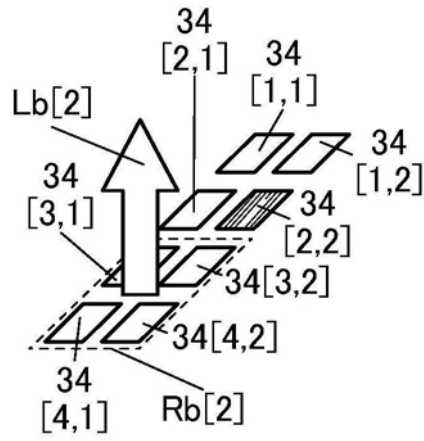


图2B2

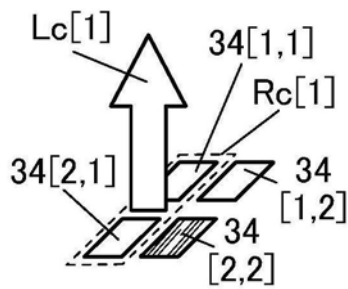


图2C1

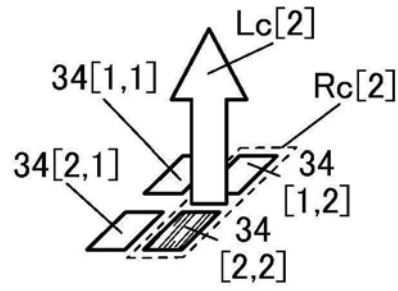


图2C2

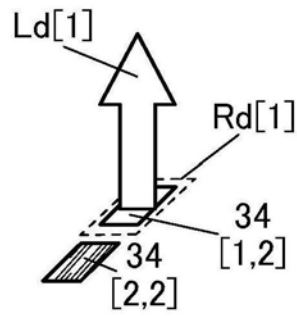


图2D1

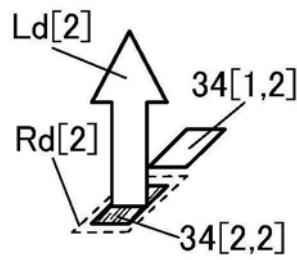


图2D2

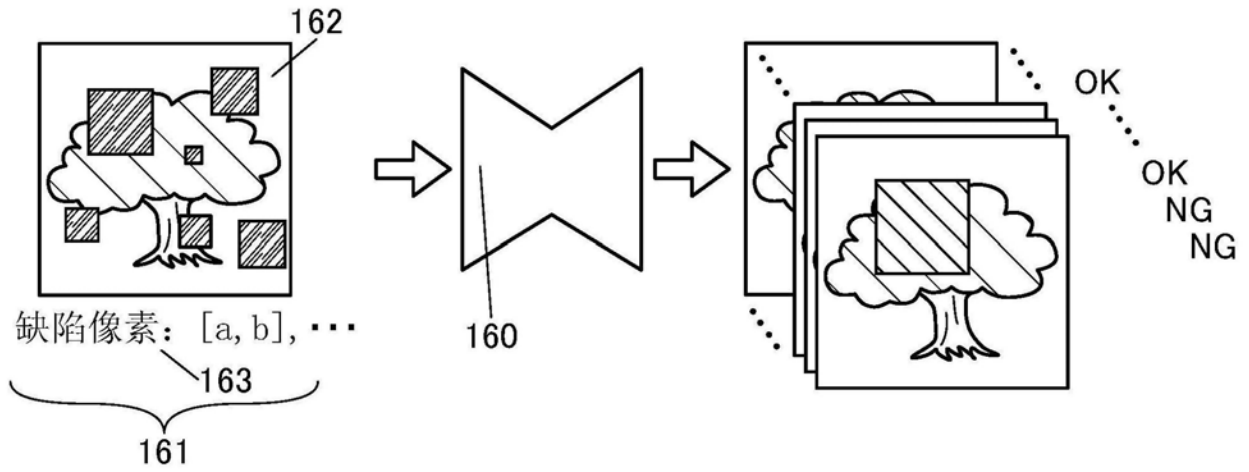


图3A

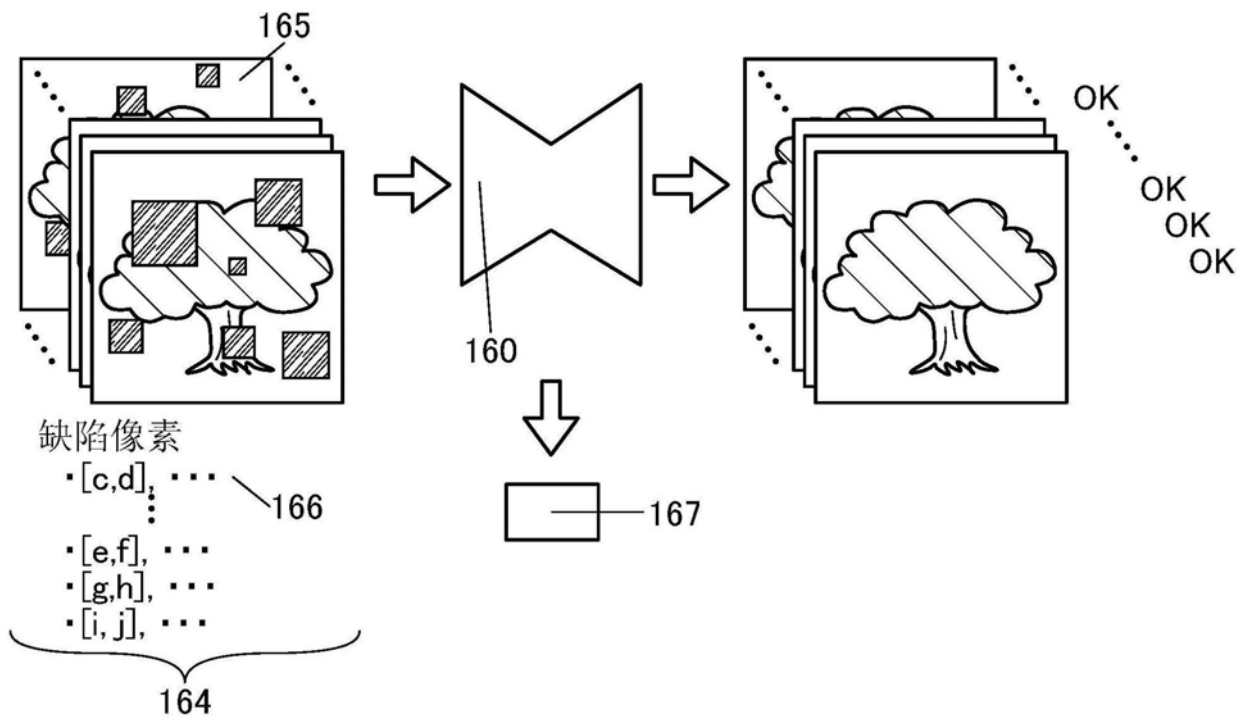


图3B

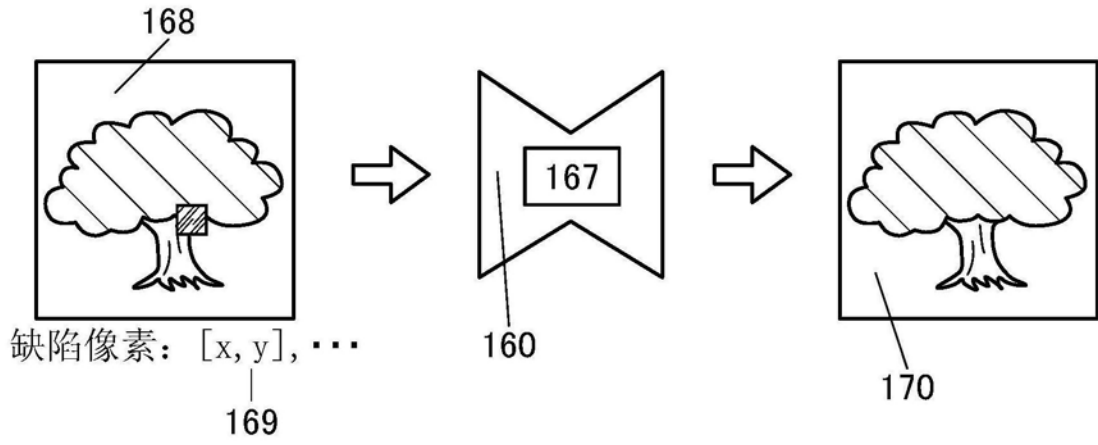


图3C

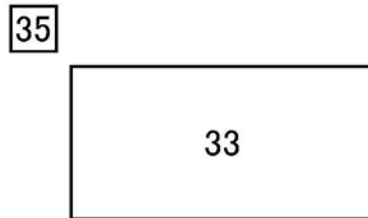


图4A

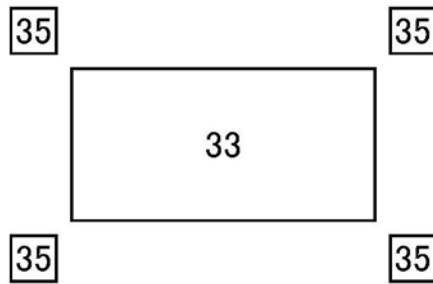


图4B

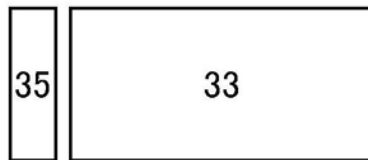


图4C

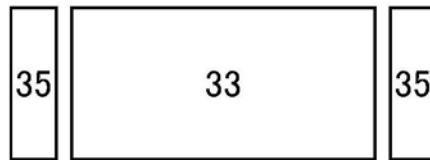


图4D

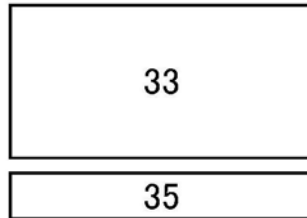


图4E

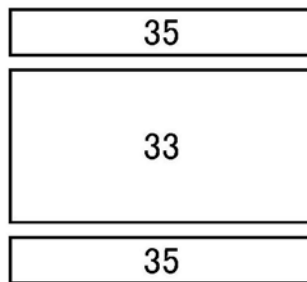


图4F

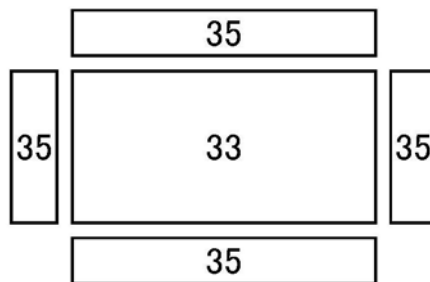


图4G

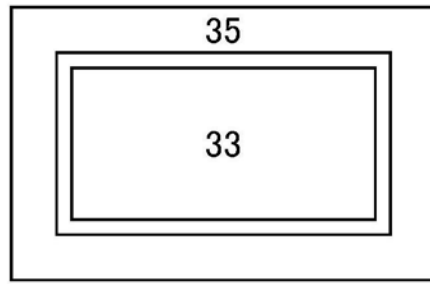


图4H

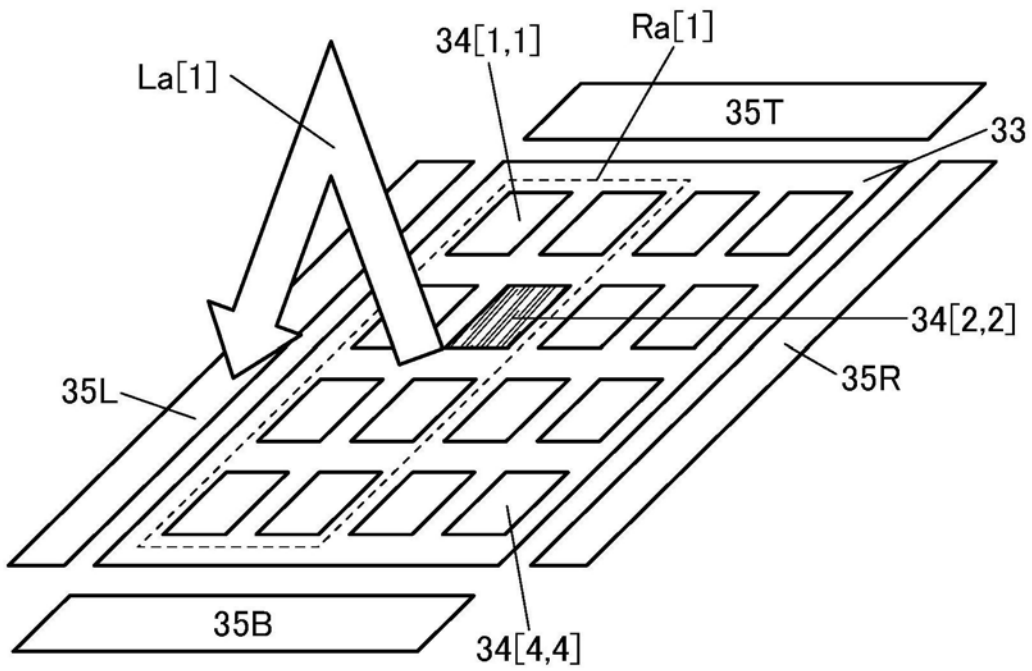


图5A

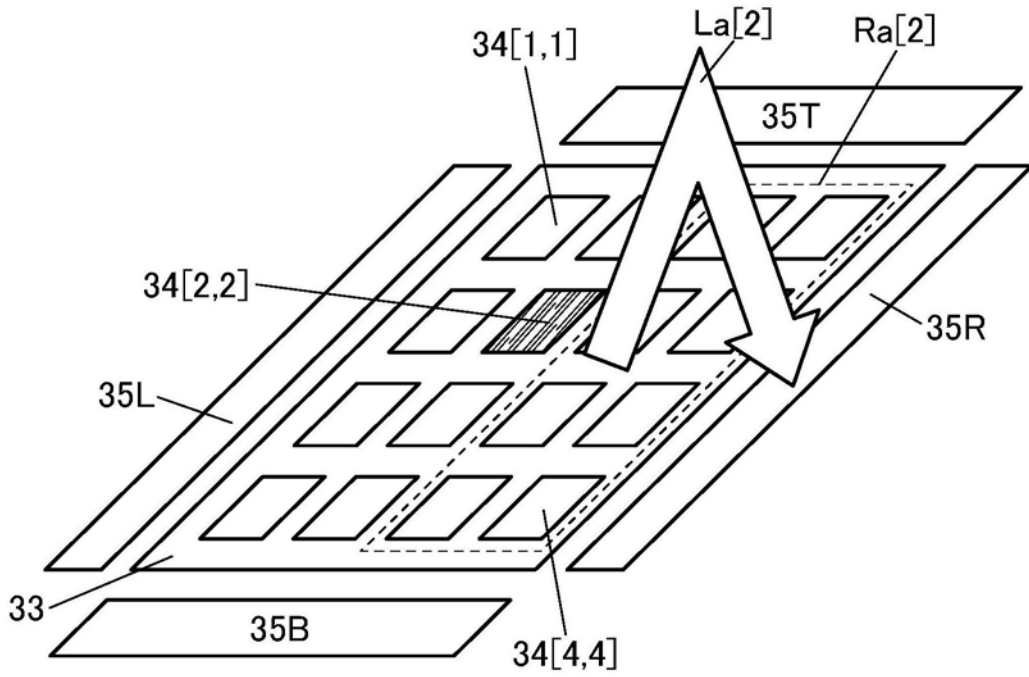


图5B

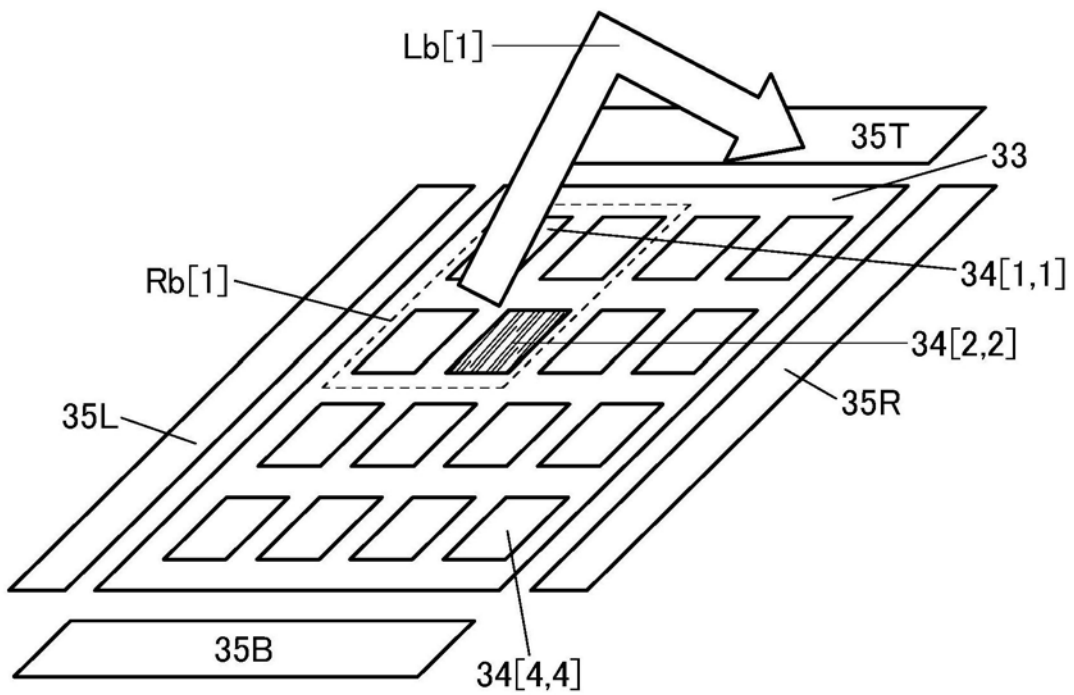


图6A

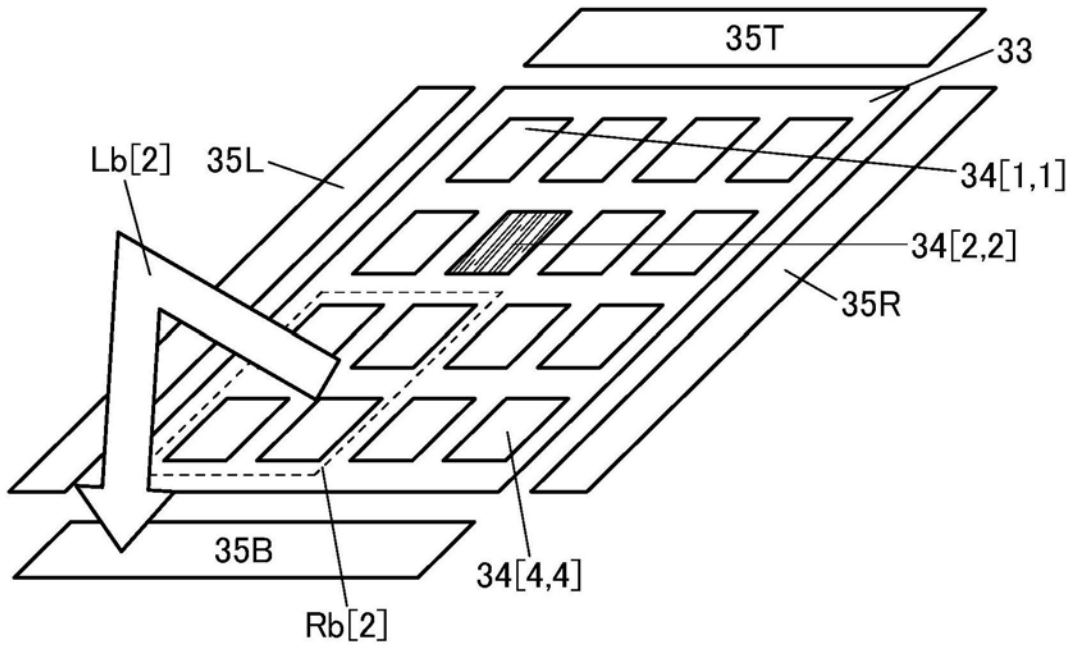


图6B

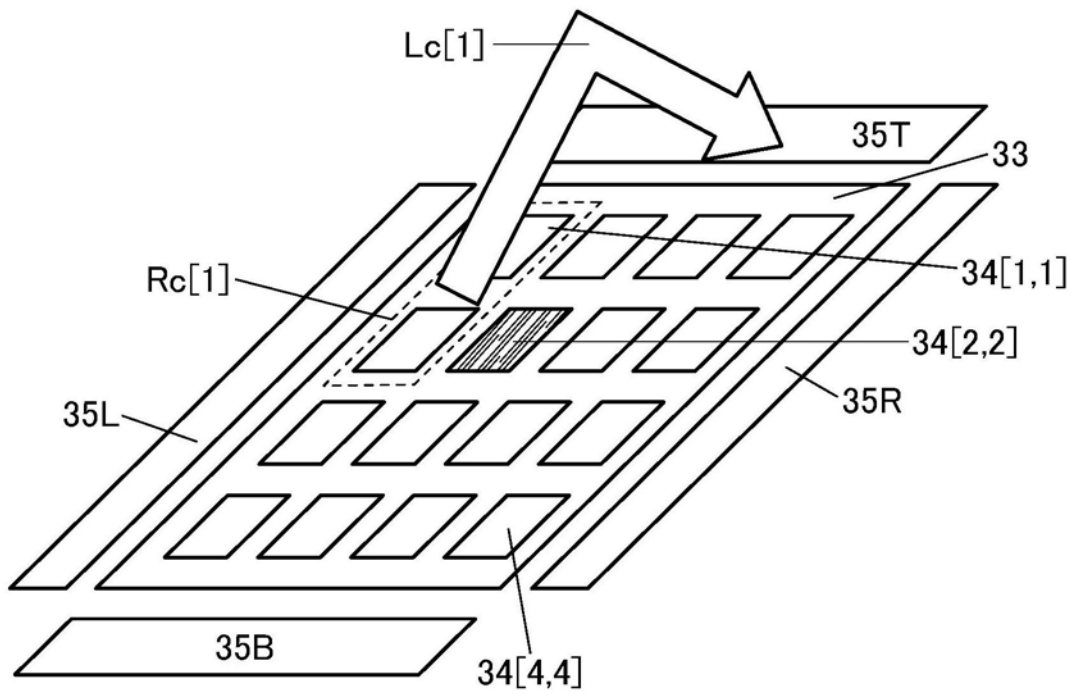


图7A

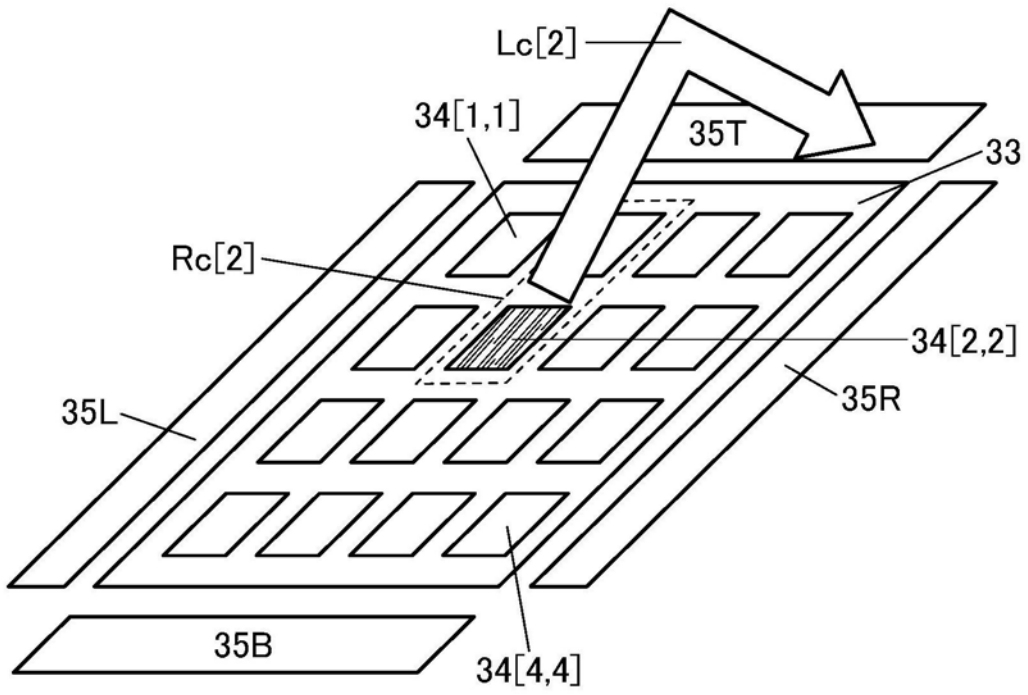


图7B

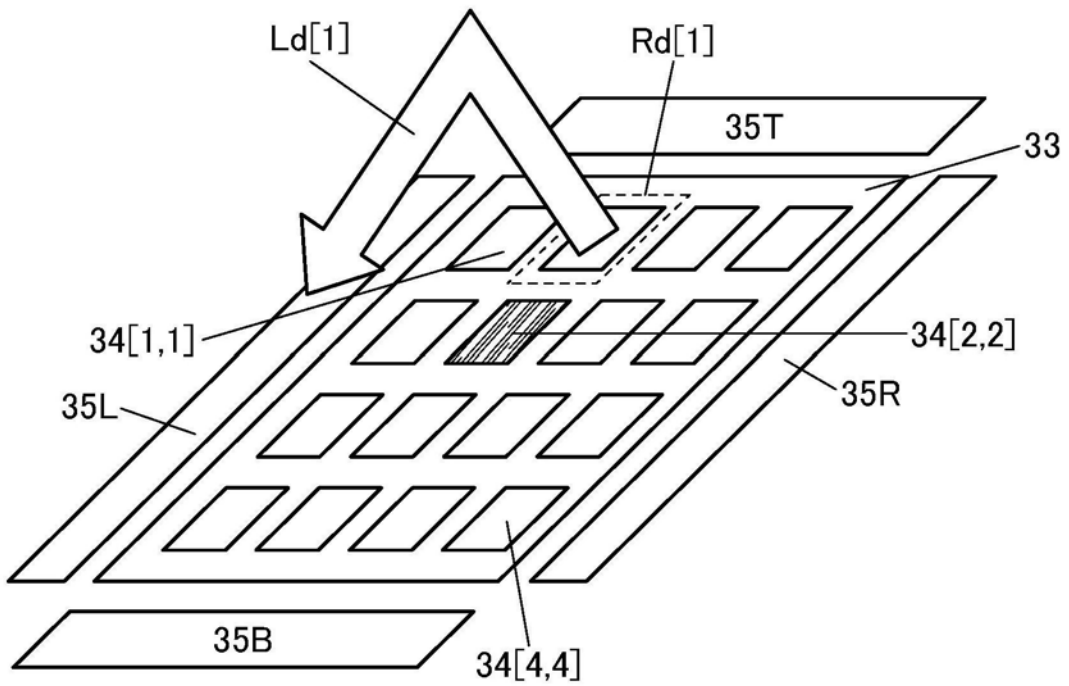


图8A

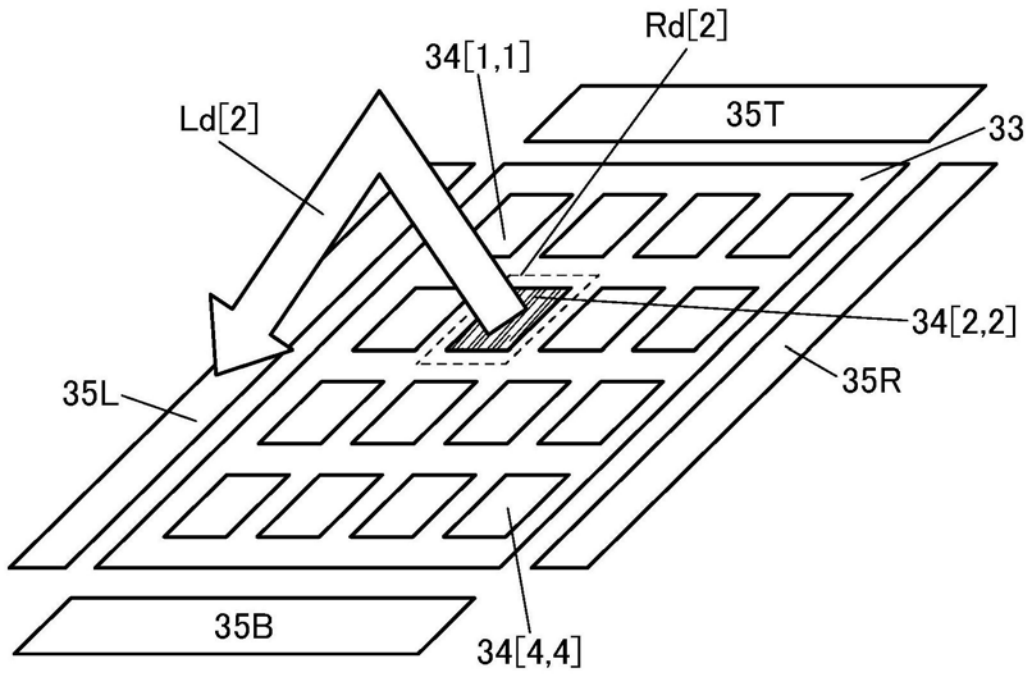


图8B

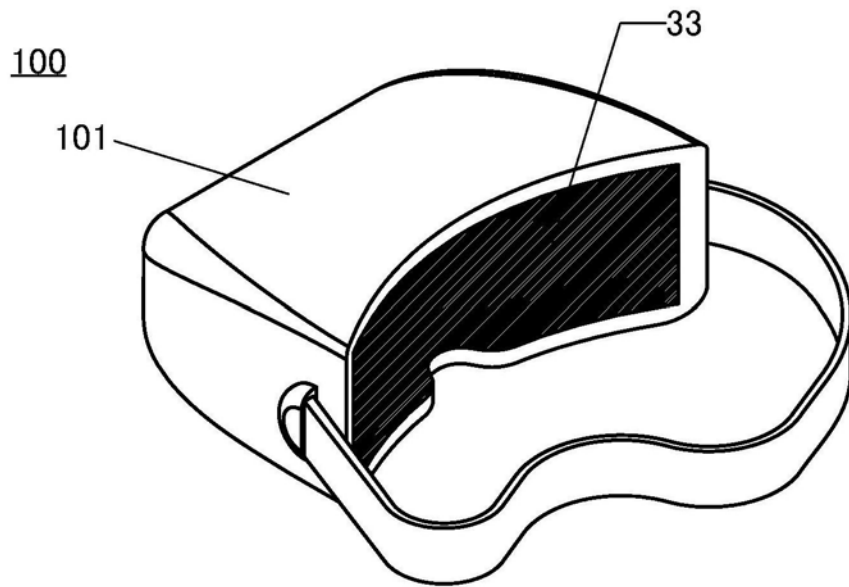


图9A

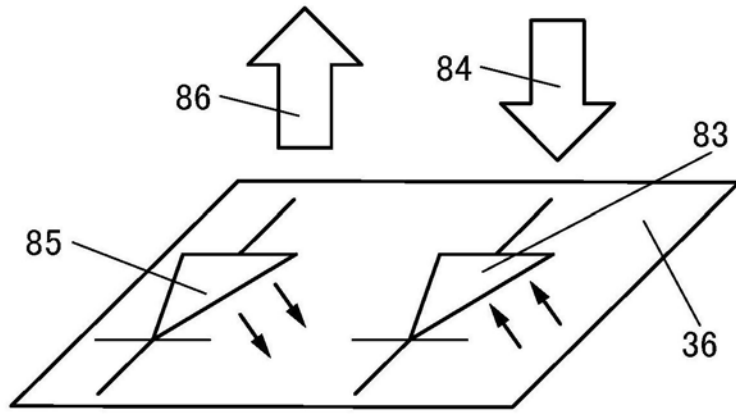


图9B

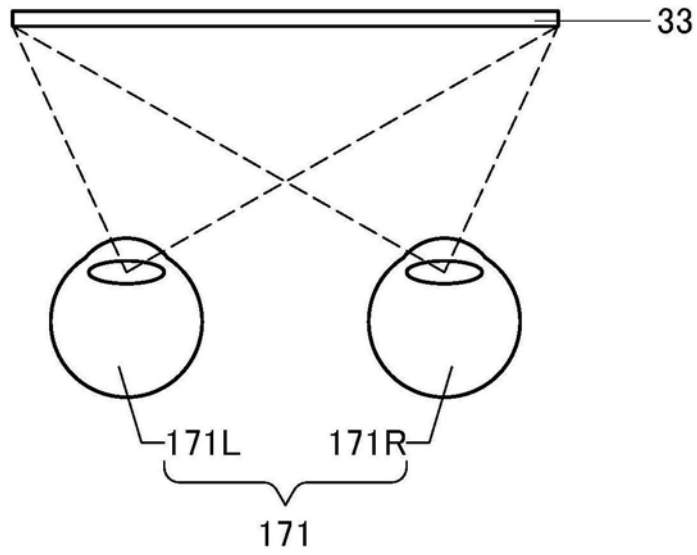


图10A

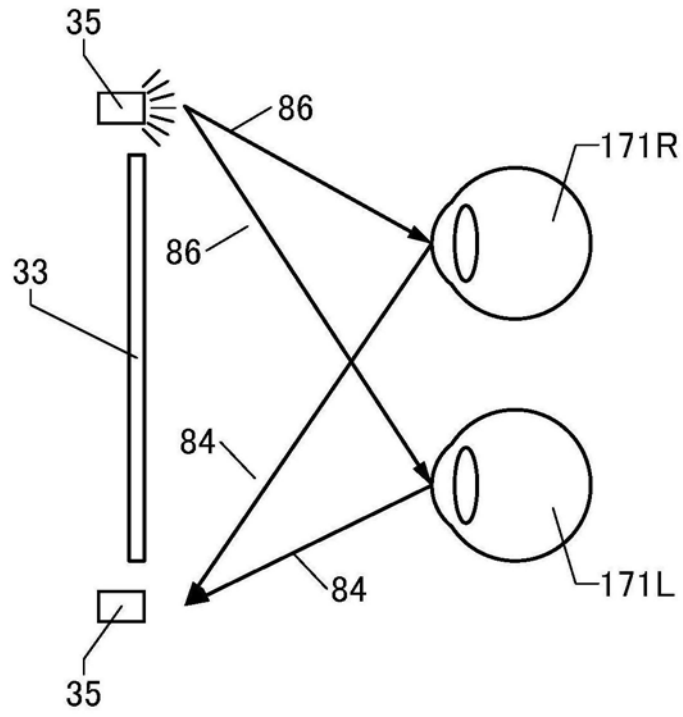


图10B

模式1



图11

判定表1

眨眼次数 (次/分)	判定
10以上且少于30	A
30以上	B
40以上	C
少于10	D
少于5	E

图12A

判定表2

判定	警告信息
B	眼睛疲劳累积了。你需要休息一下。
C	眼睛疲劳极度累积了。经5分种后停止显示。
D	眨眼次数减少了。请注意干眼。
E	眨眼次数极度减少了。经5分种后停止显示。

图12B

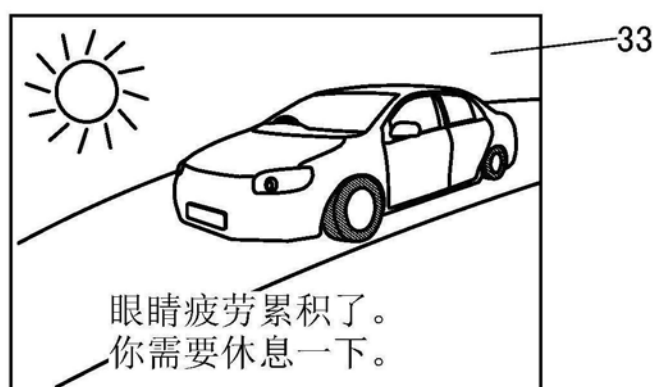


图12C

模式2

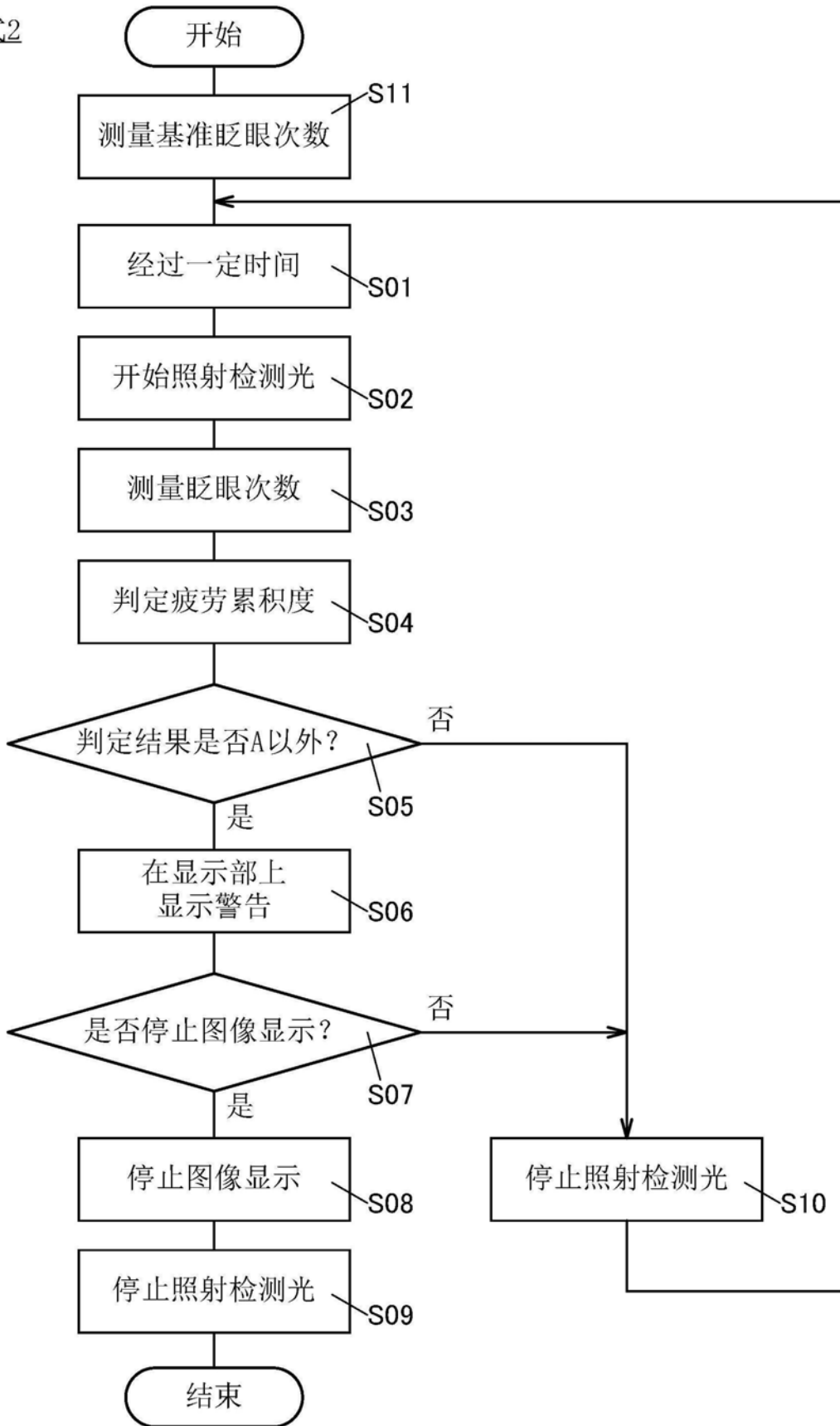


图13

判定表3

眨眼倍率	判定
0.7以上且小于2.0	A
2.0以上	B
2.3以上	C
小于0.7	D
小于0.4	E

图14A



图14B

10

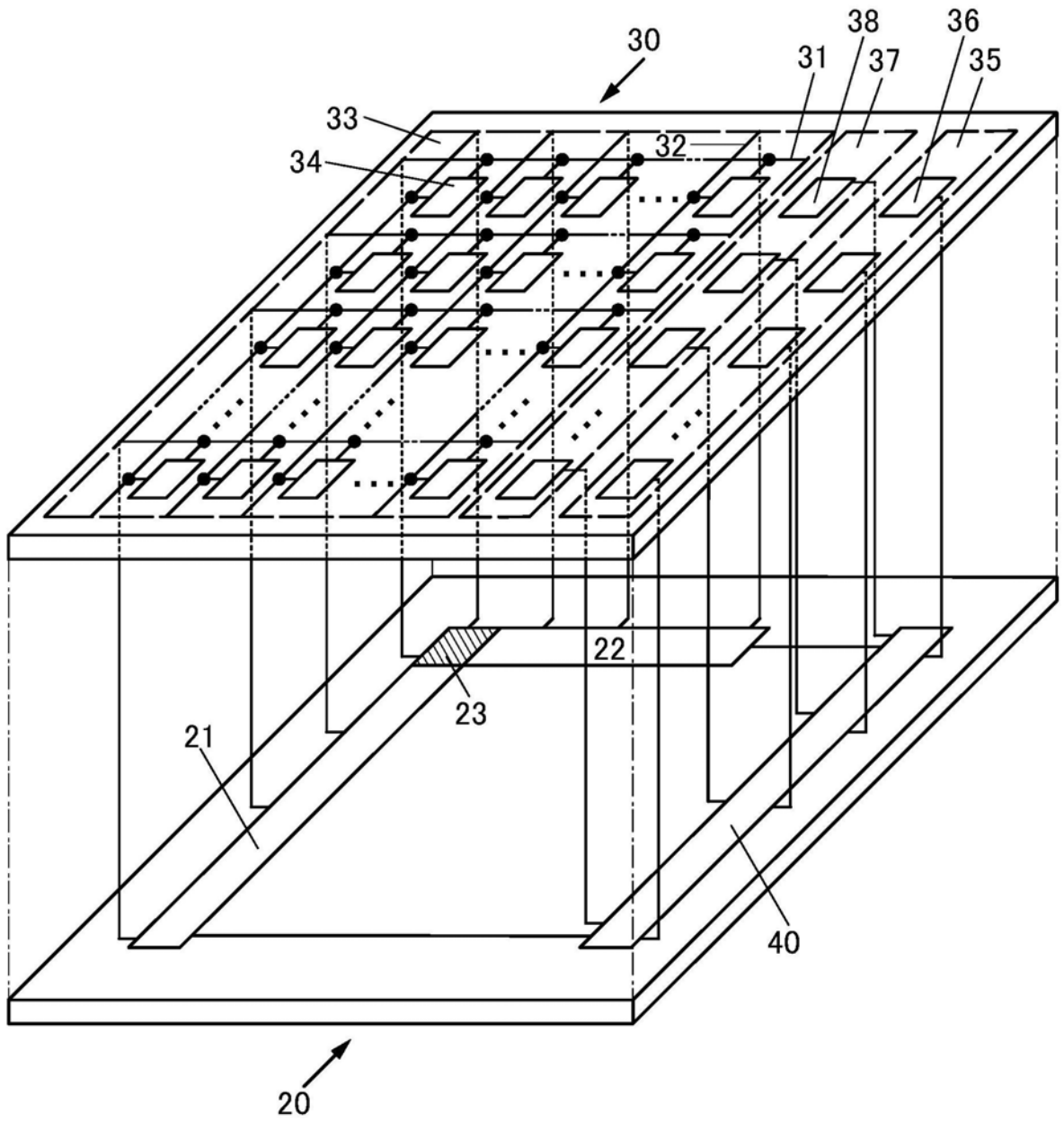


图15

10

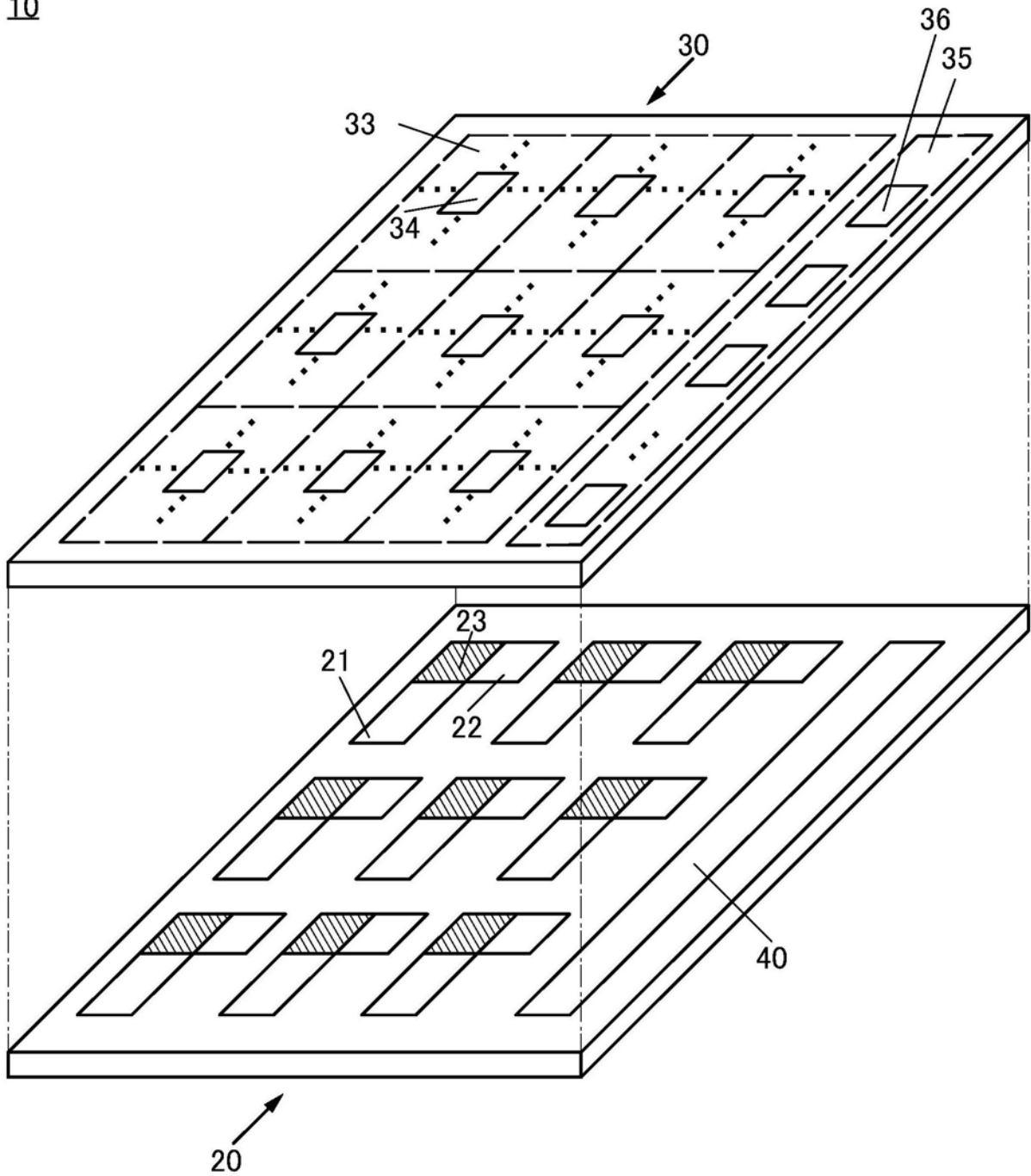


图16

10

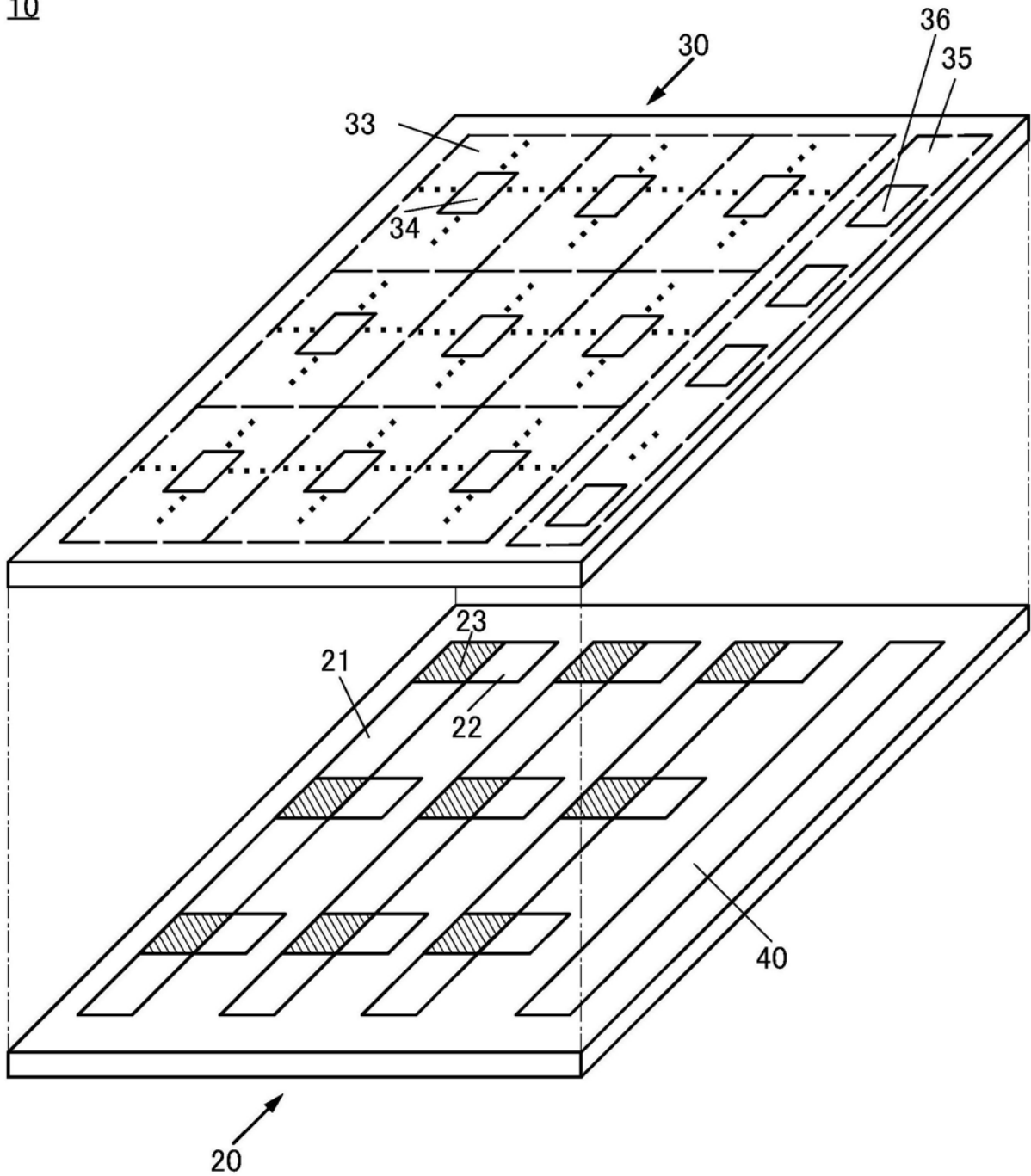


图17

10

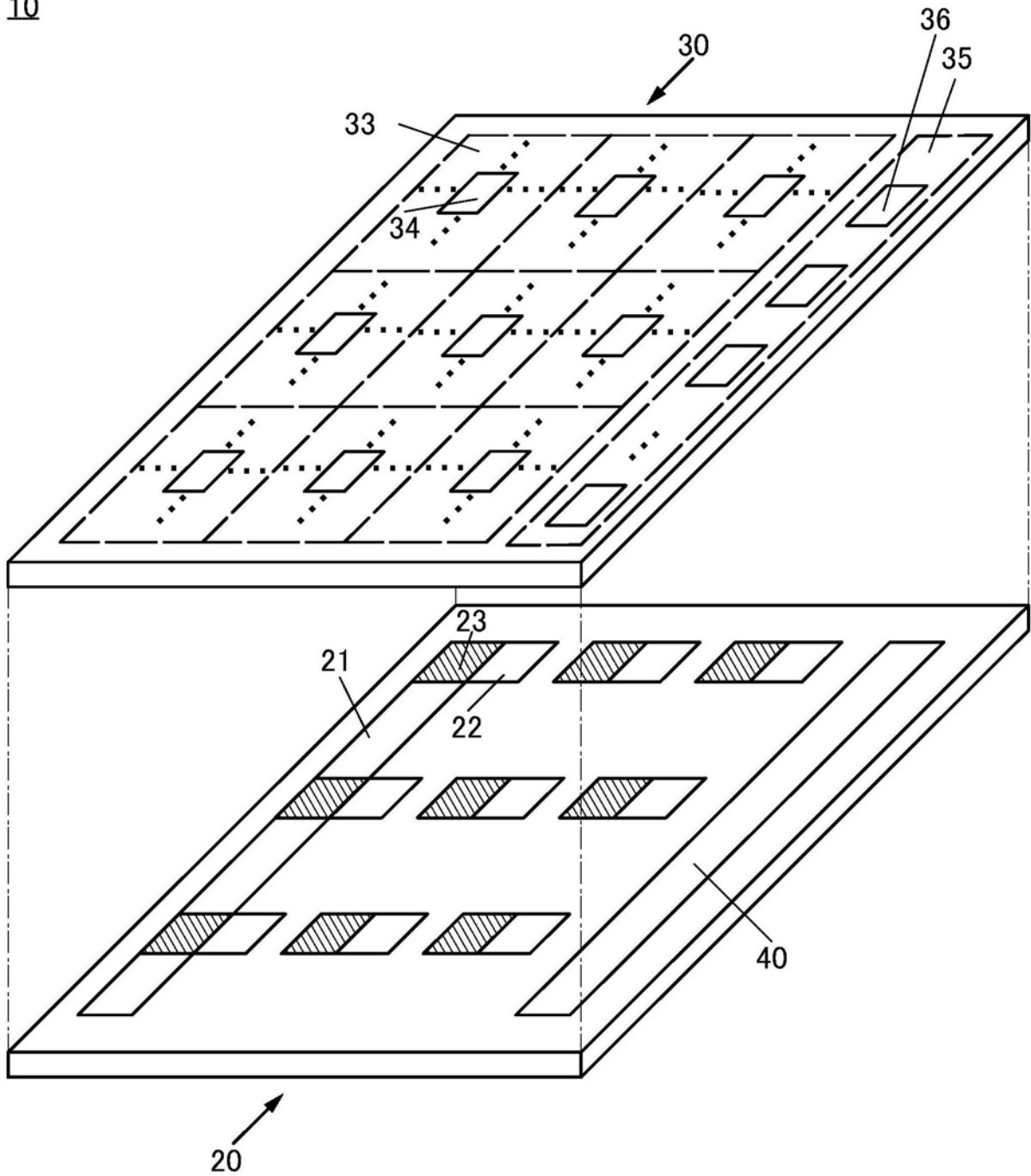


图18

10

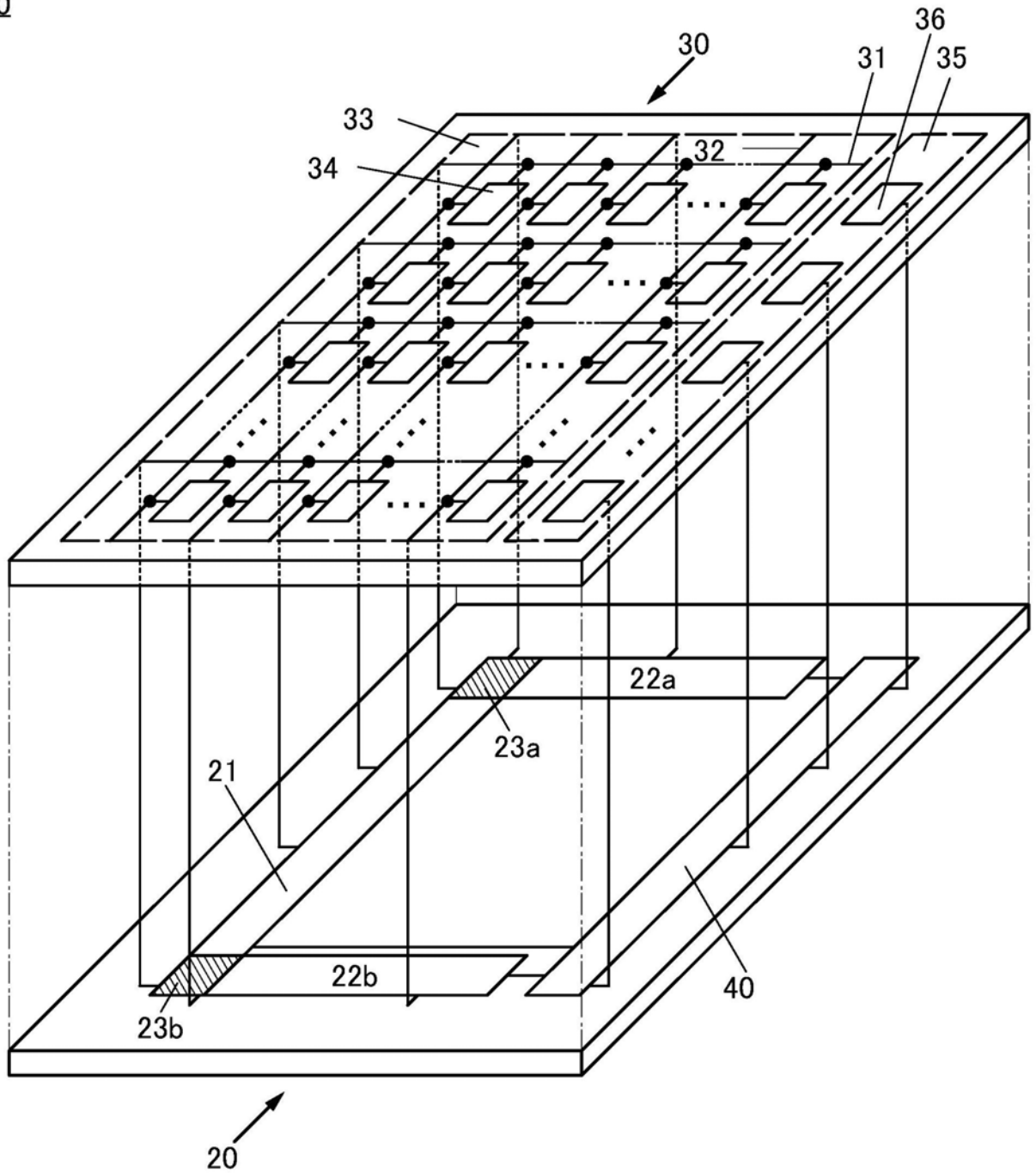


图19

10

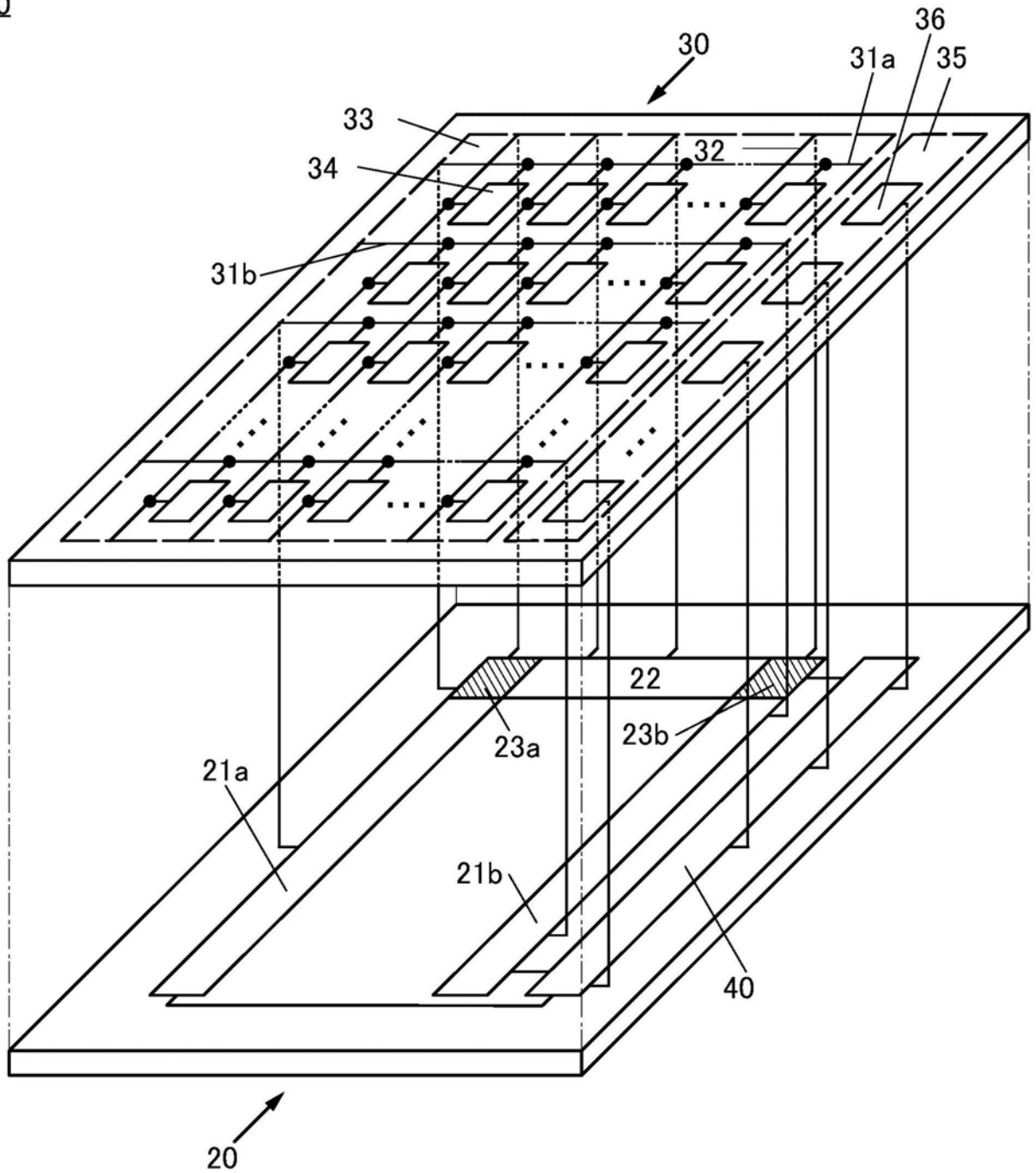


图20

10

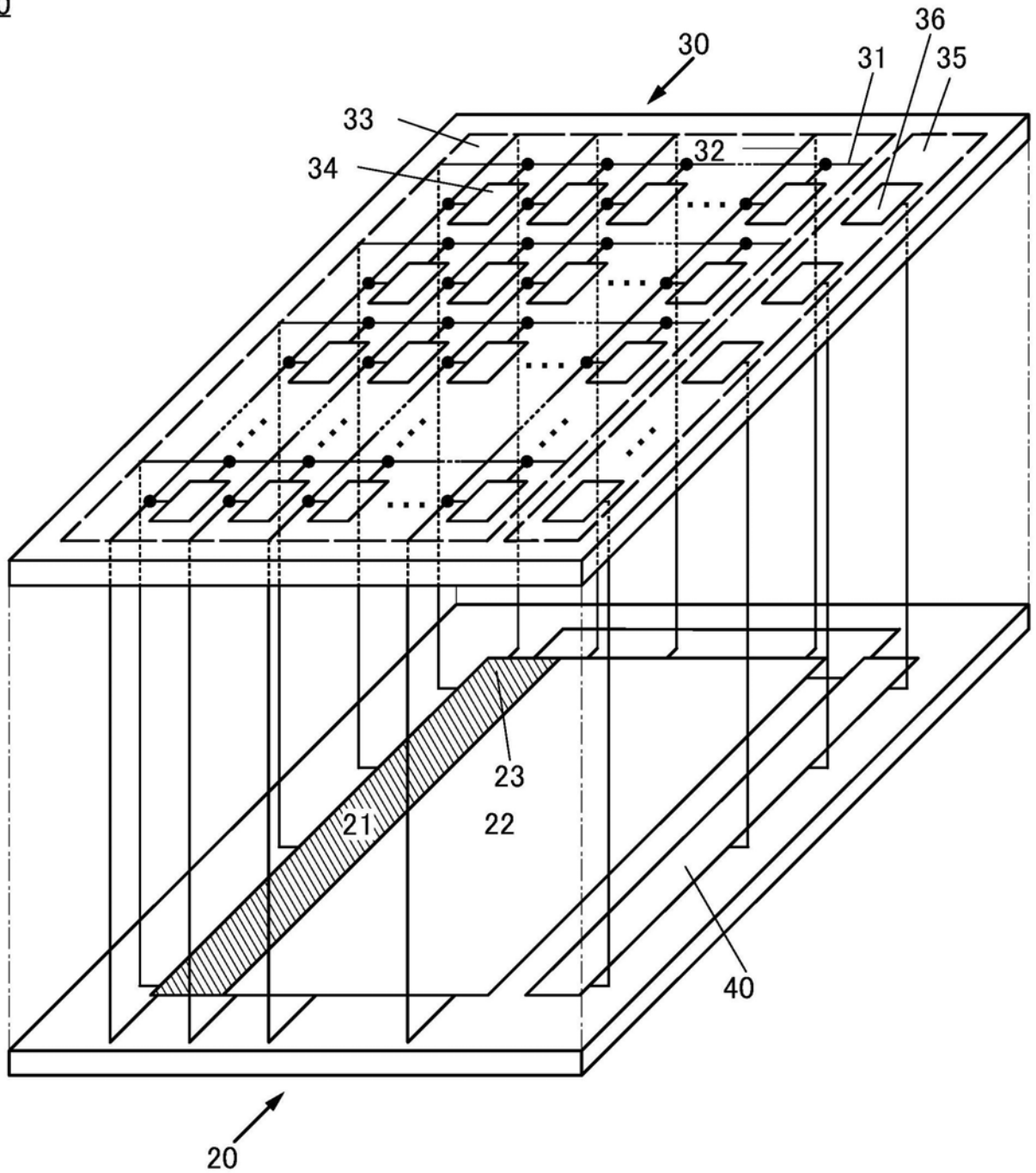


图21

21

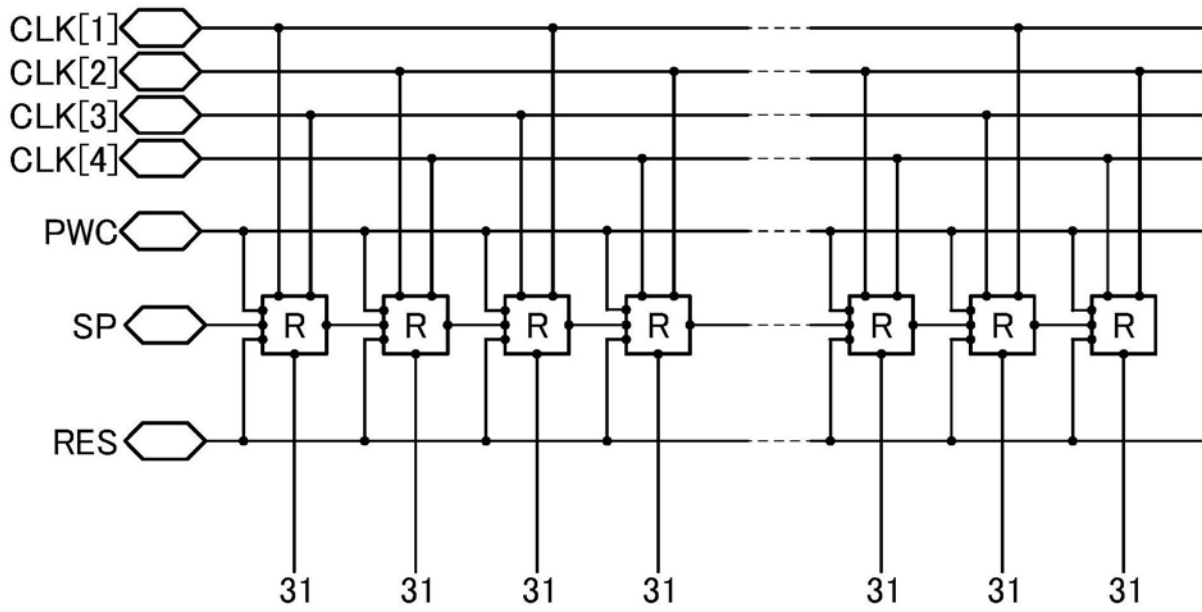


图22

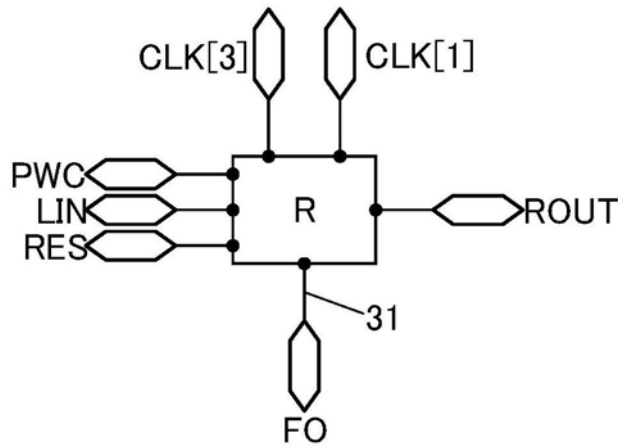


图23A

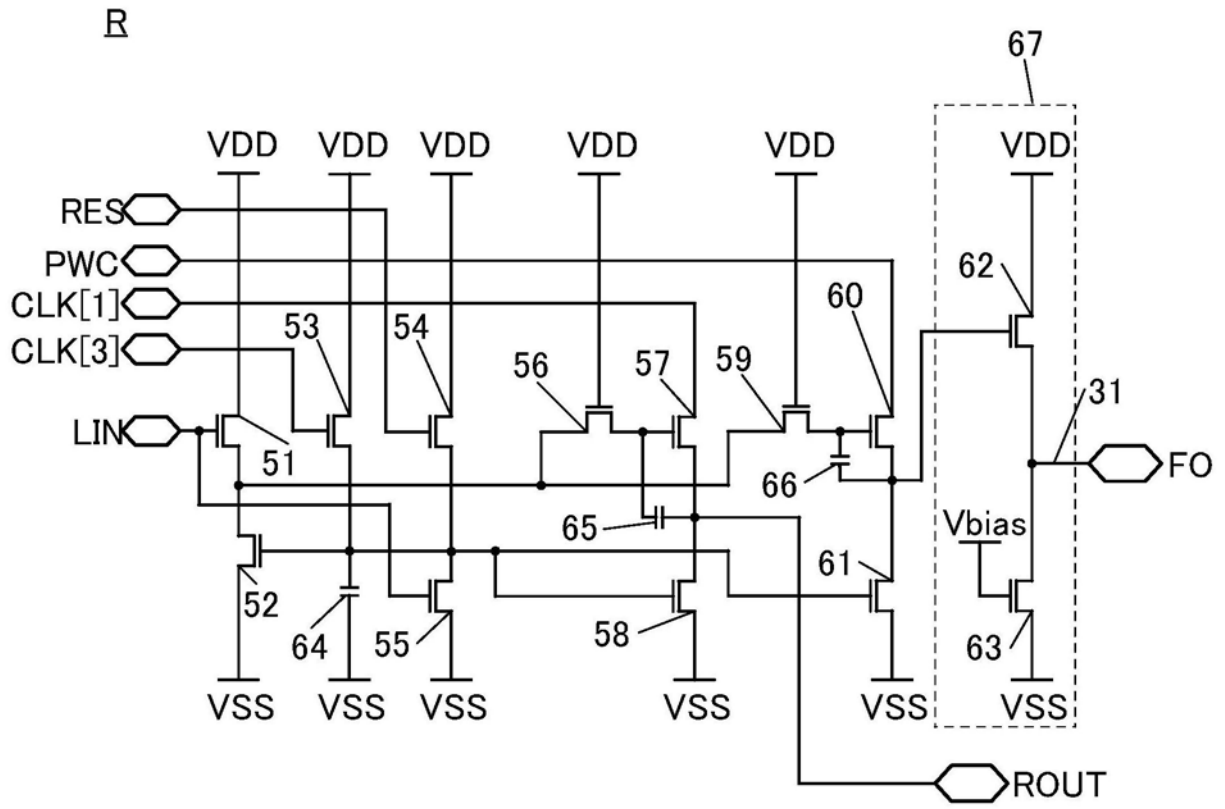


图23B

23

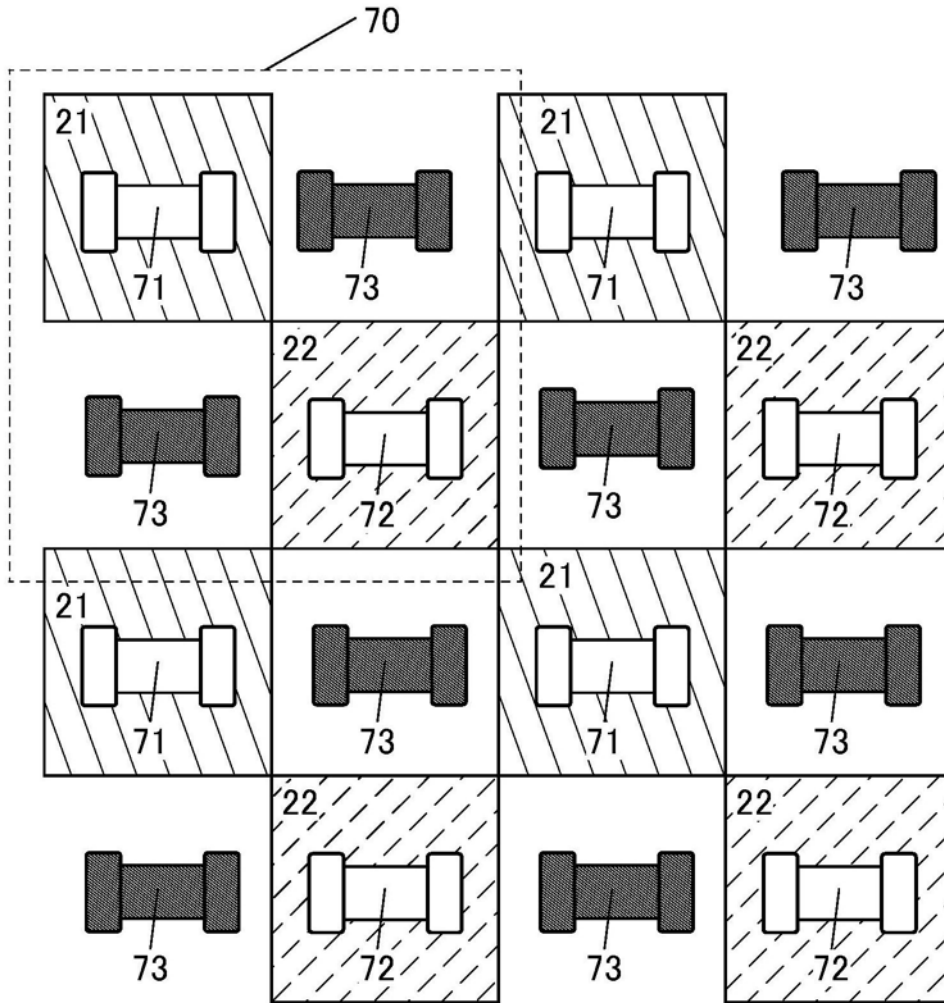


图24

70

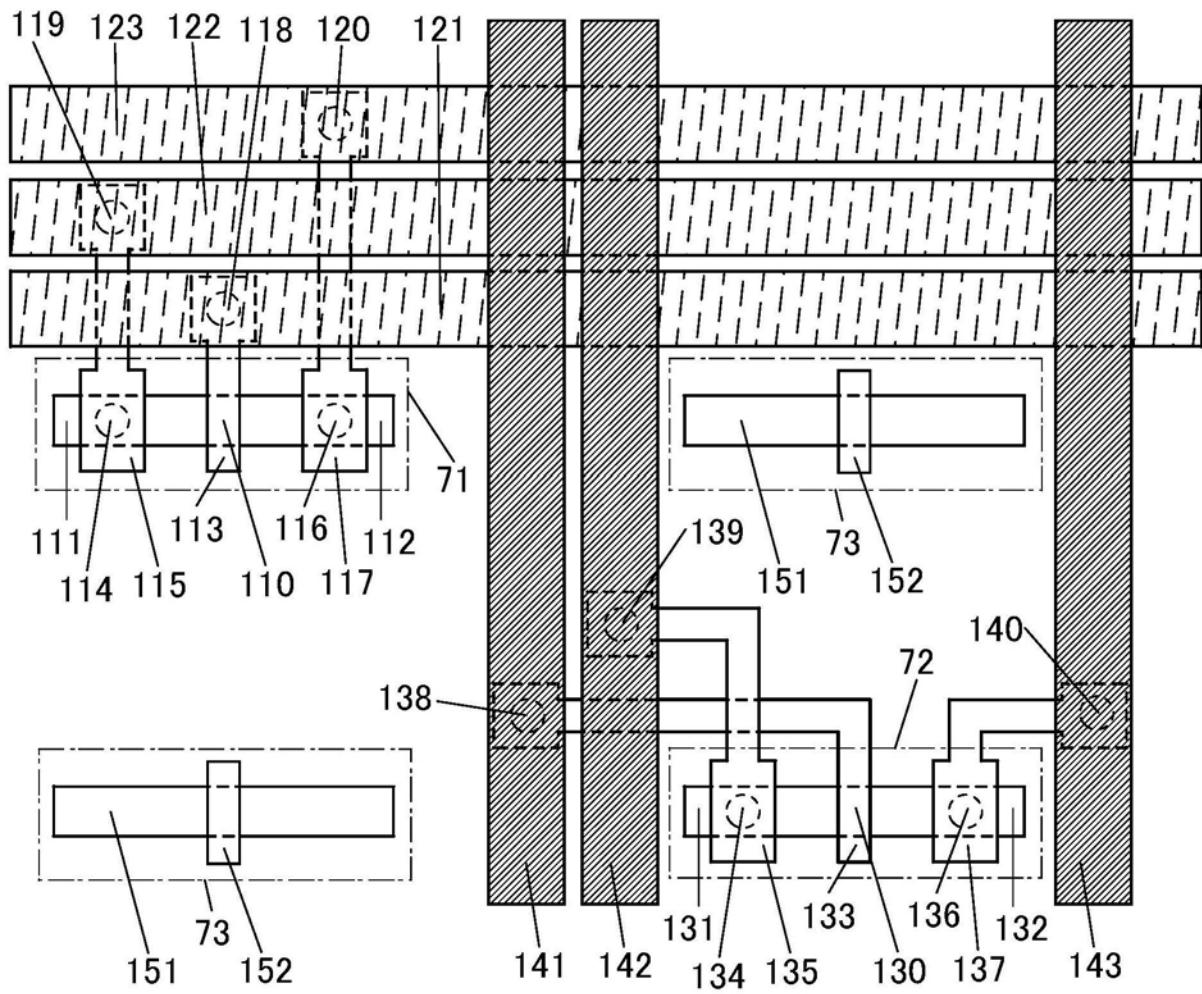


图25

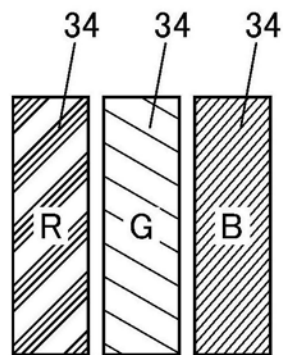


图26A

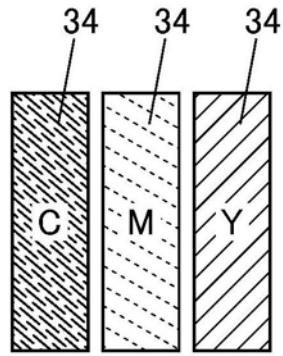


图26B

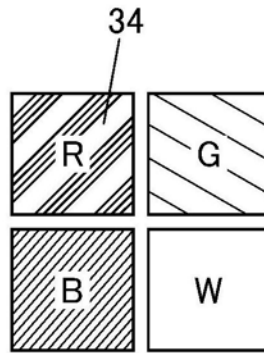


图26C

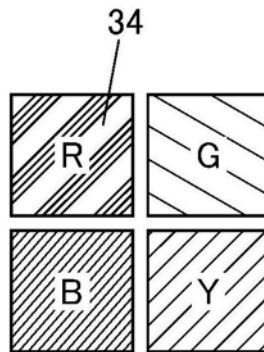


图26D

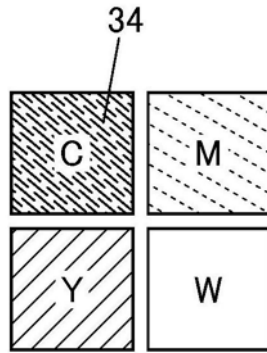


图26E

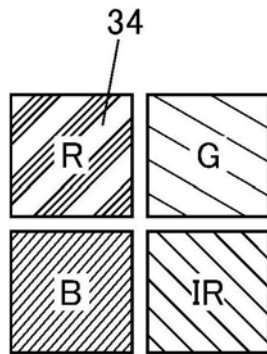


图26F

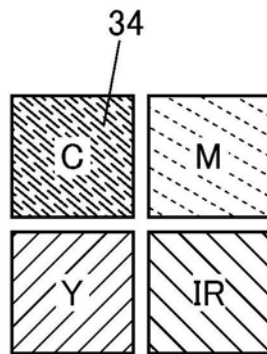


图26G

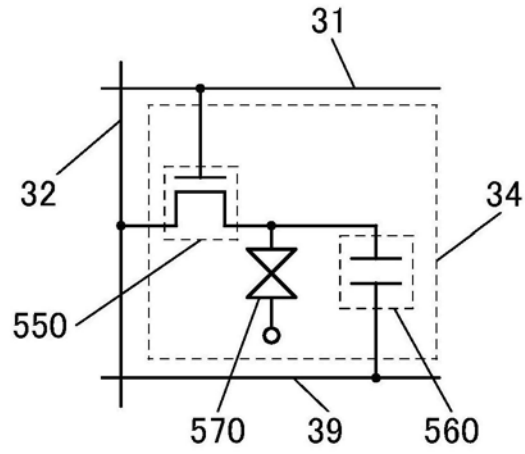


图27A

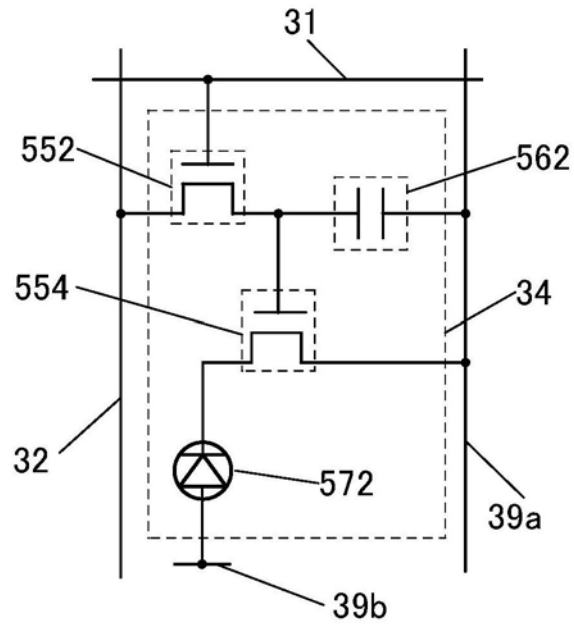


图27B

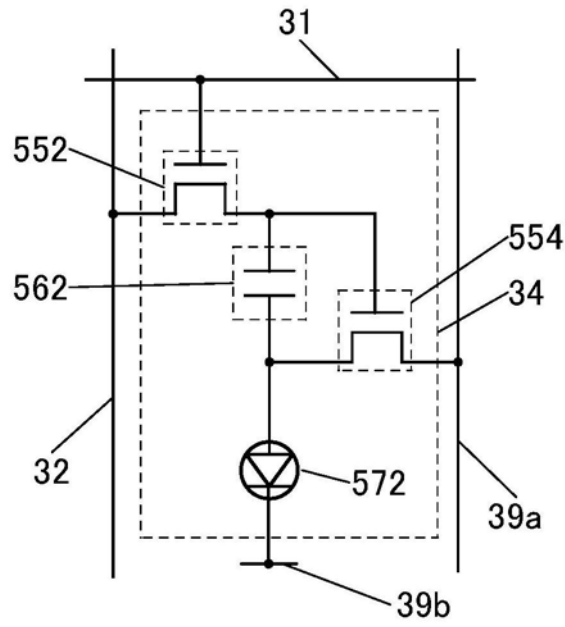


图27C

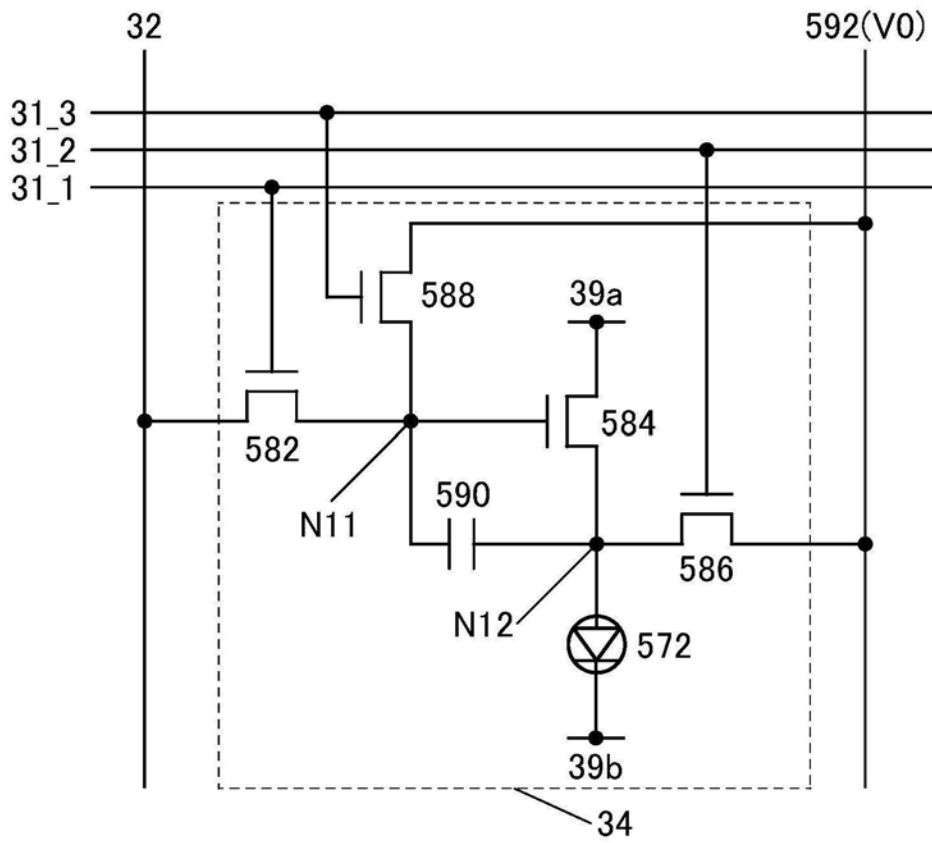


图28A

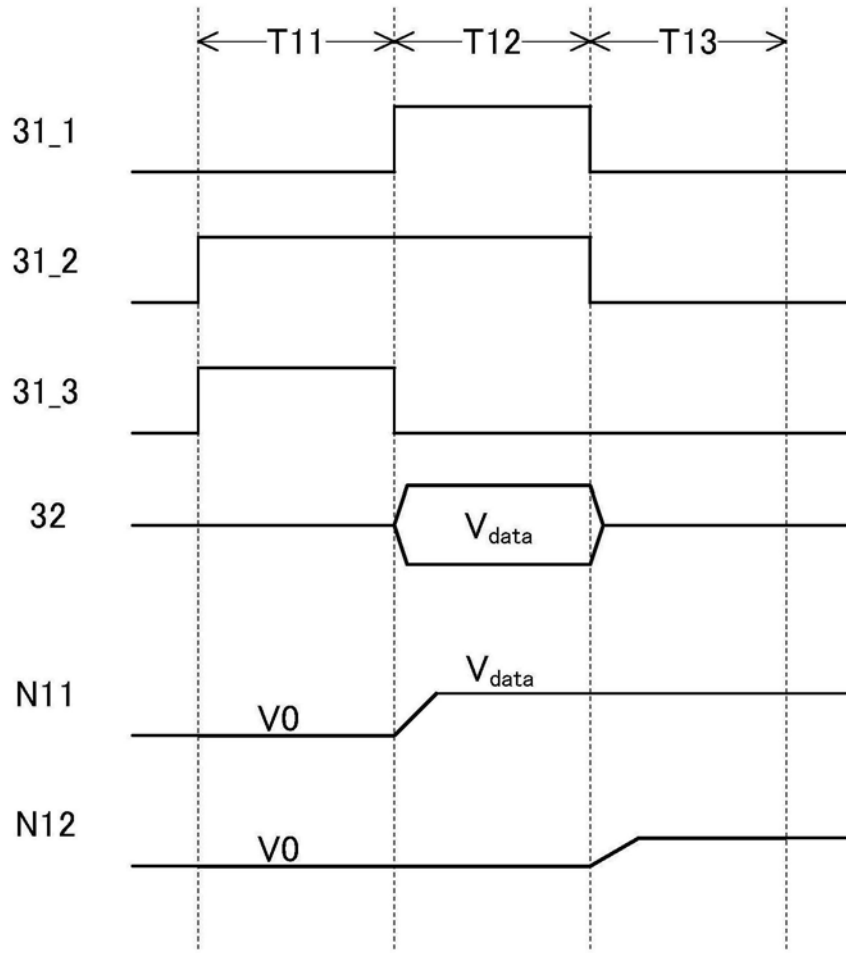


图28B

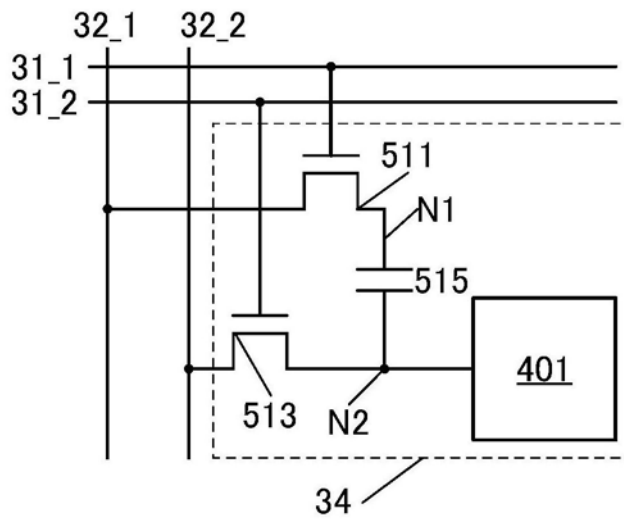


图29A

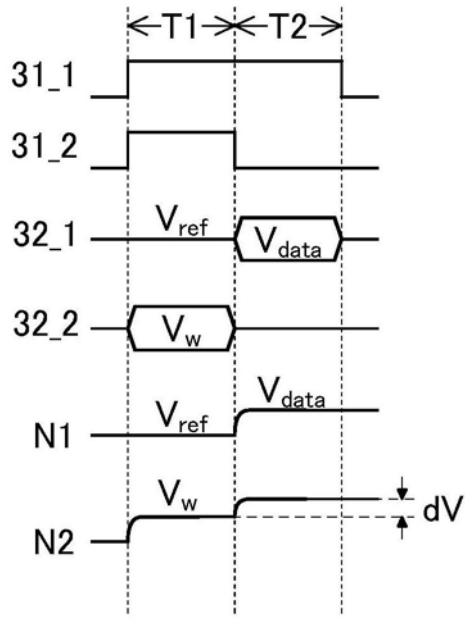


图29B

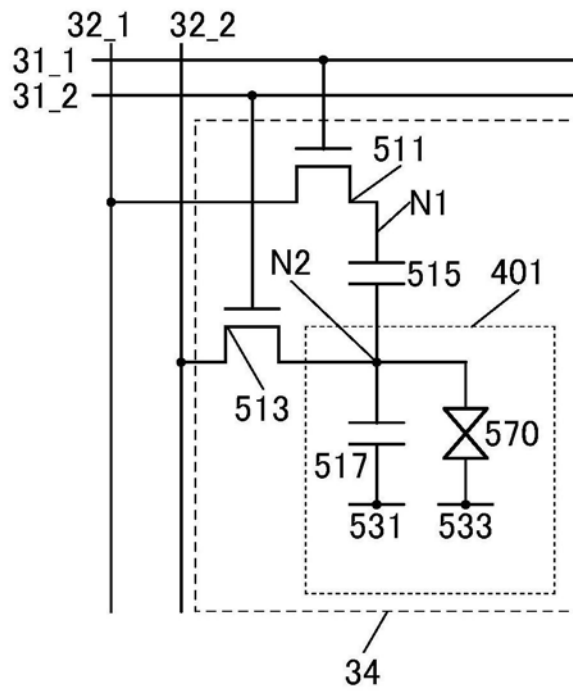


图29C

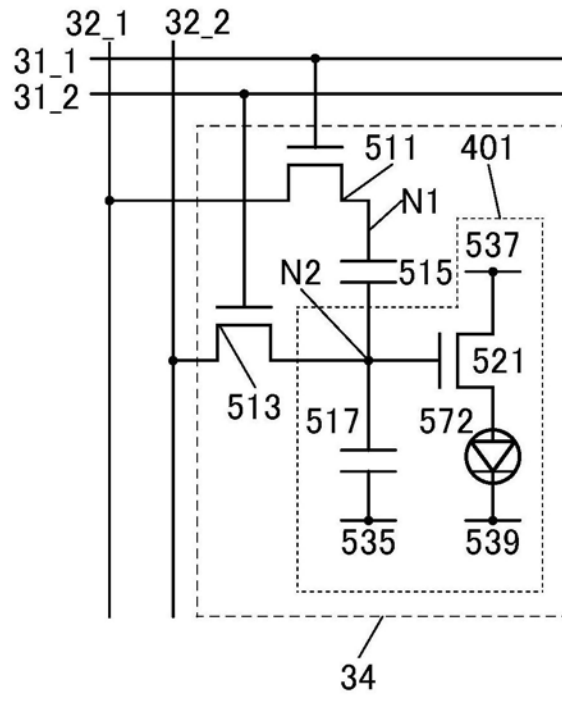


图29D

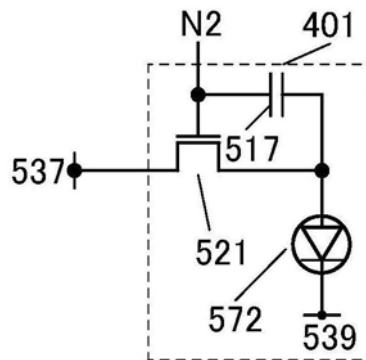


图30A

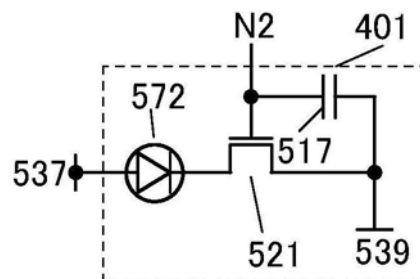


图30B

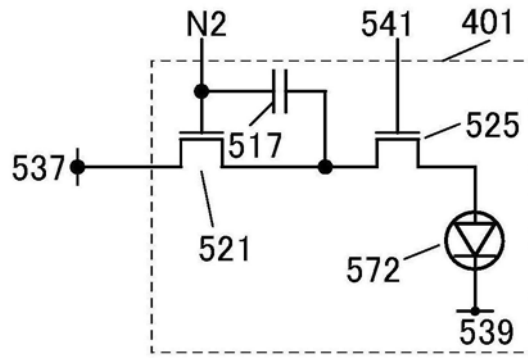


图30C

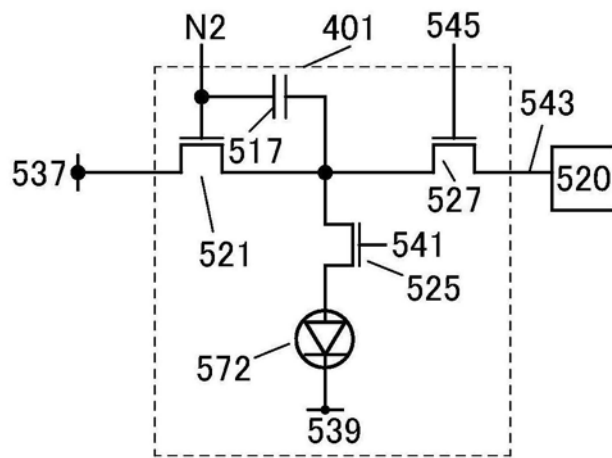


图30D

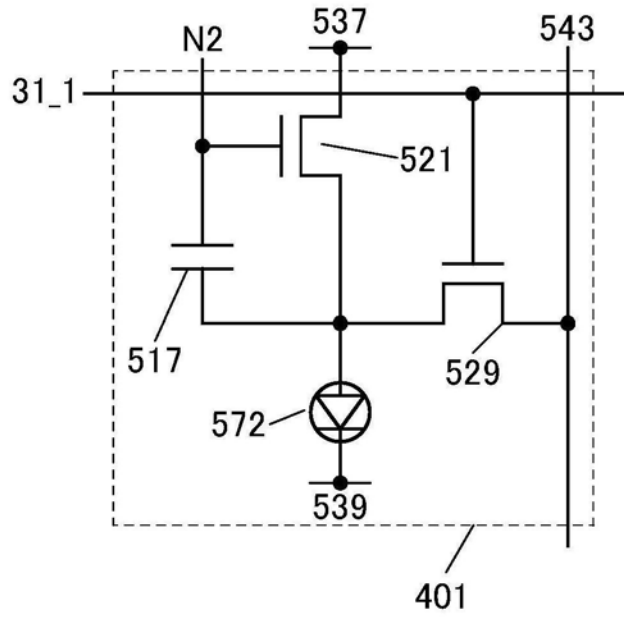


图30E

10

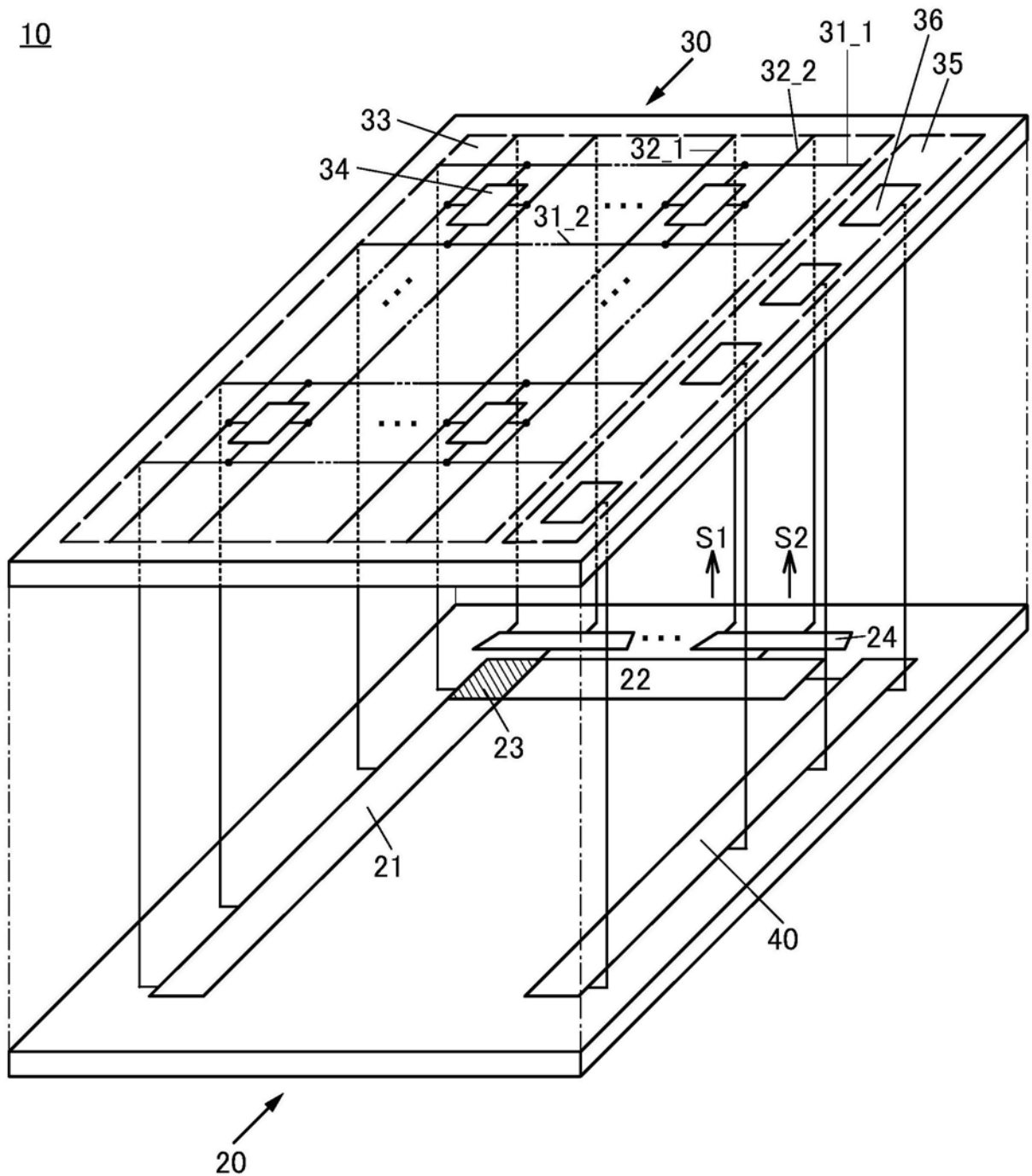


图31

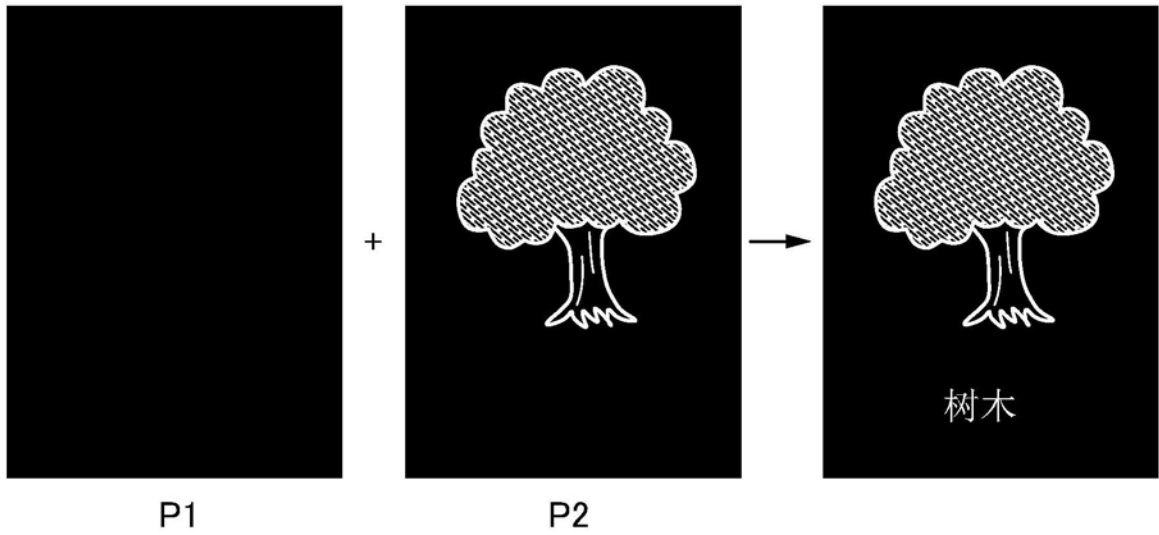


图32

10

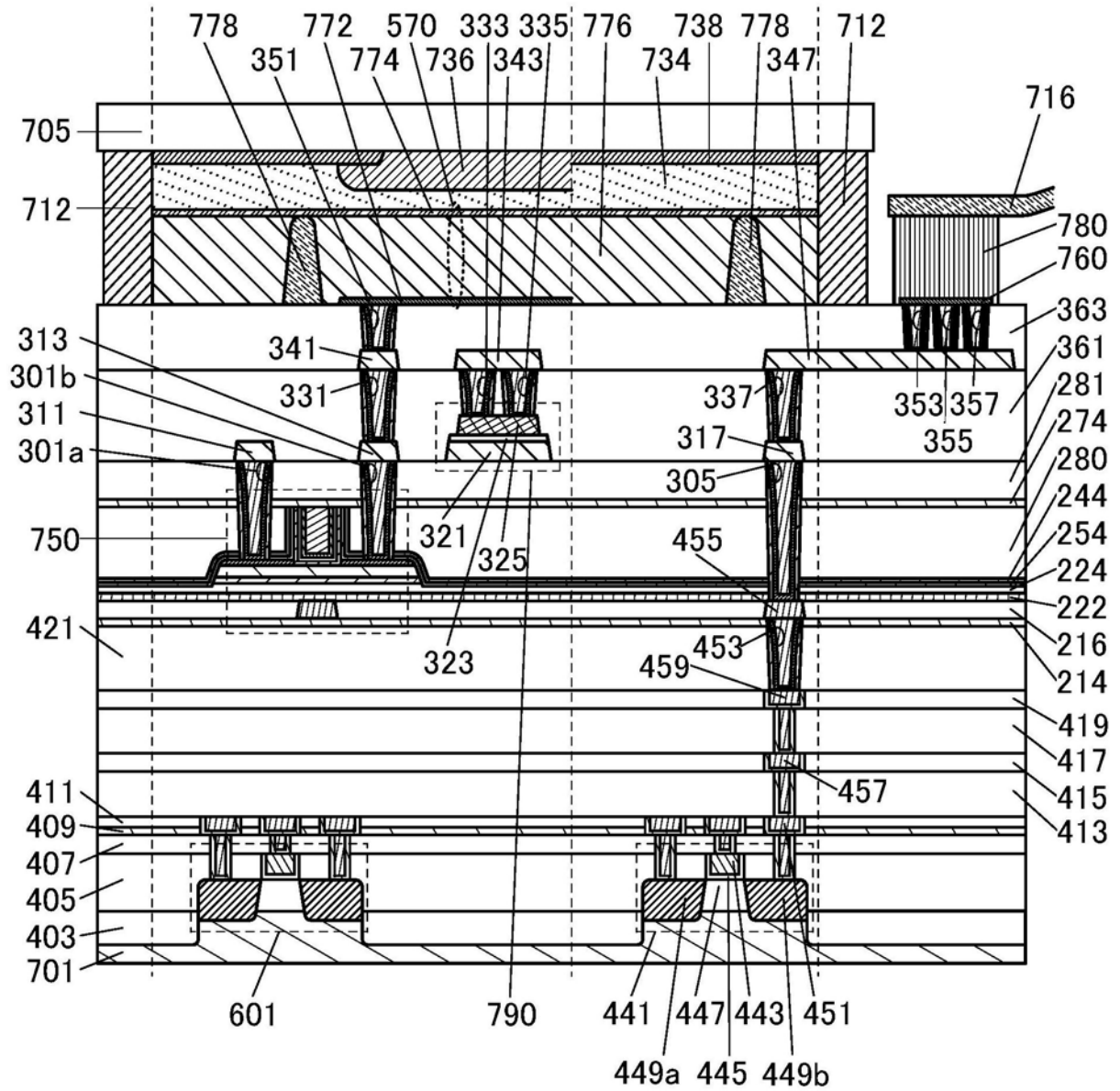


图33

10

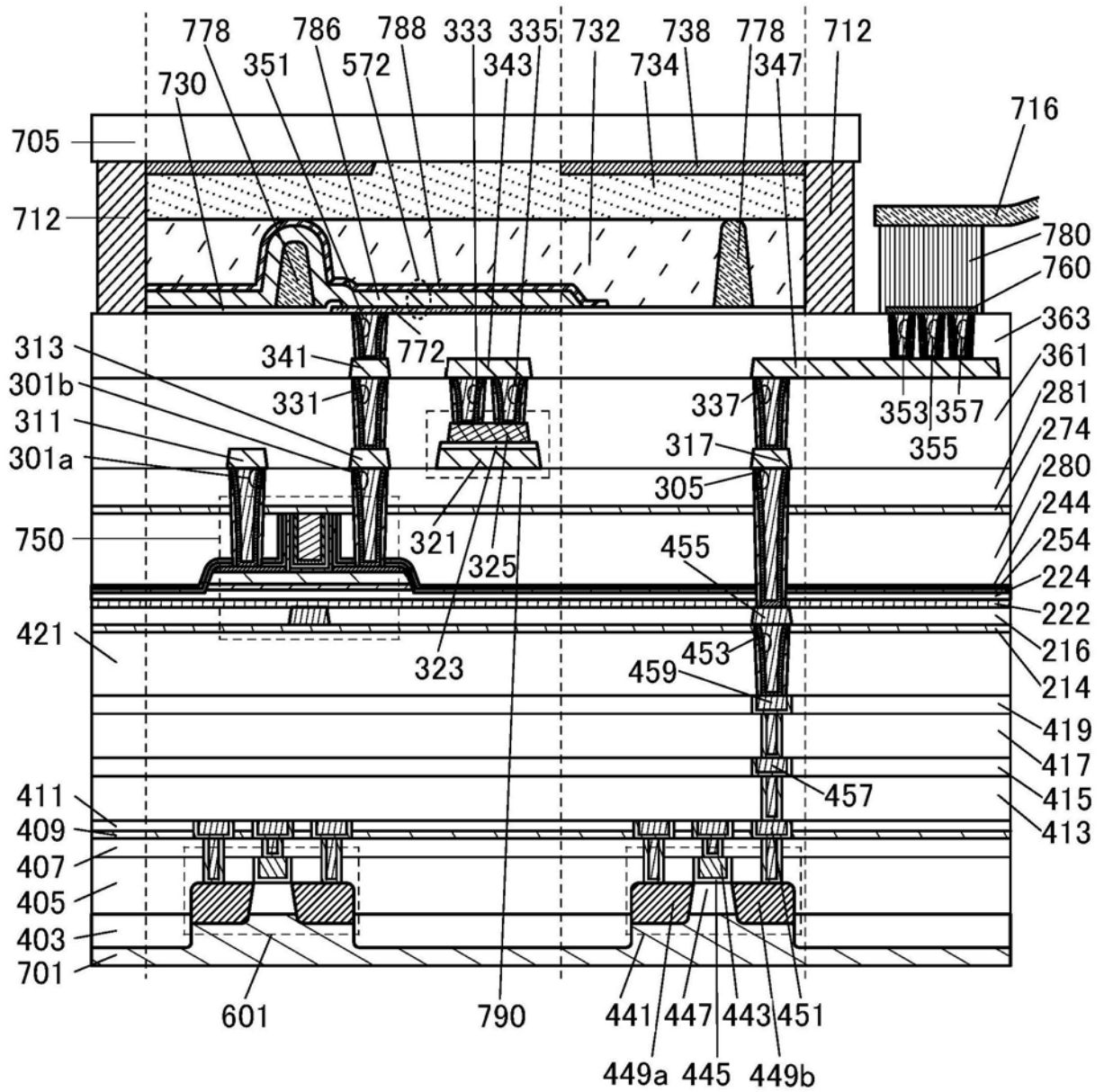


图34

10

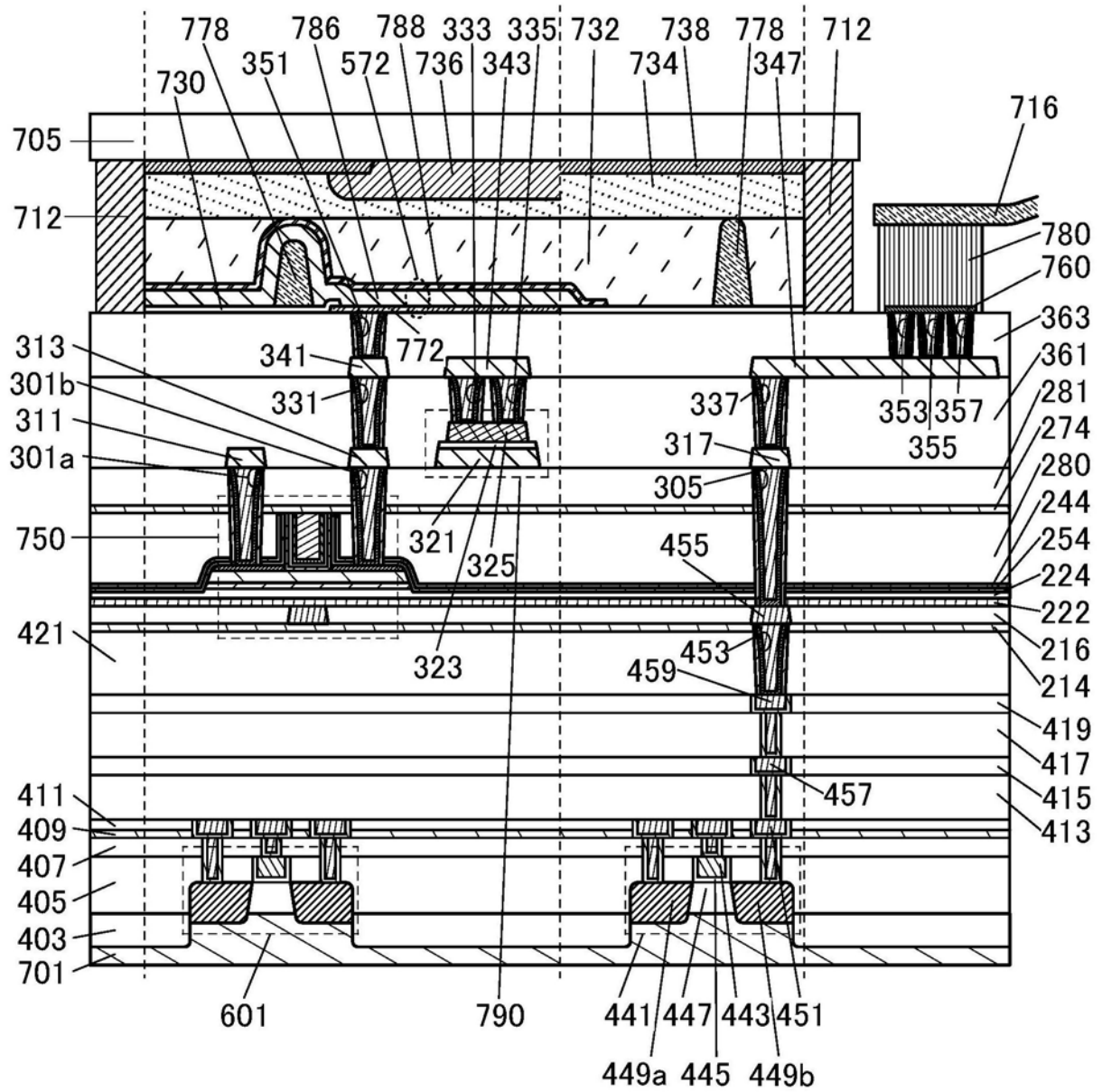


图35

10

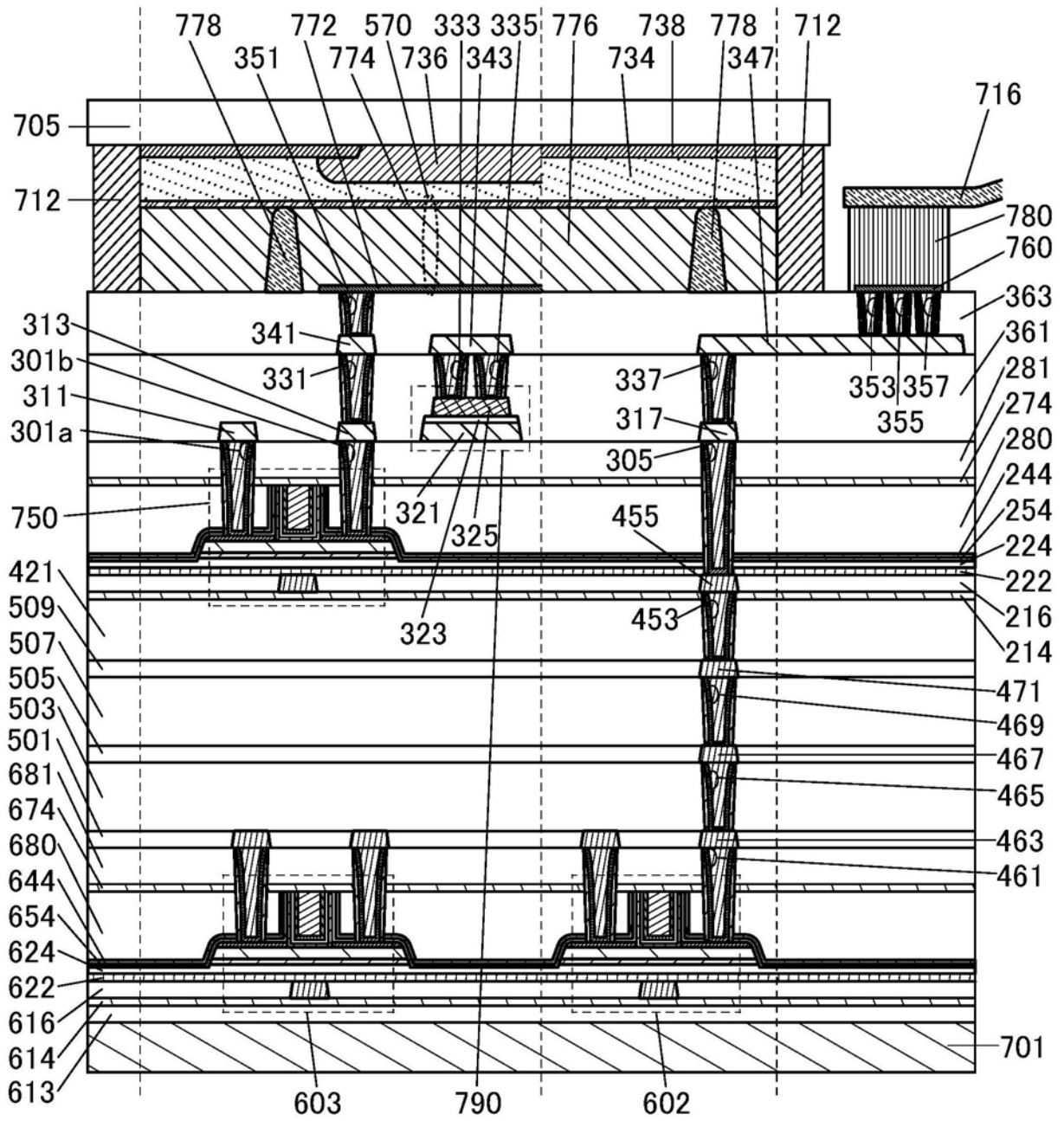


图36

10

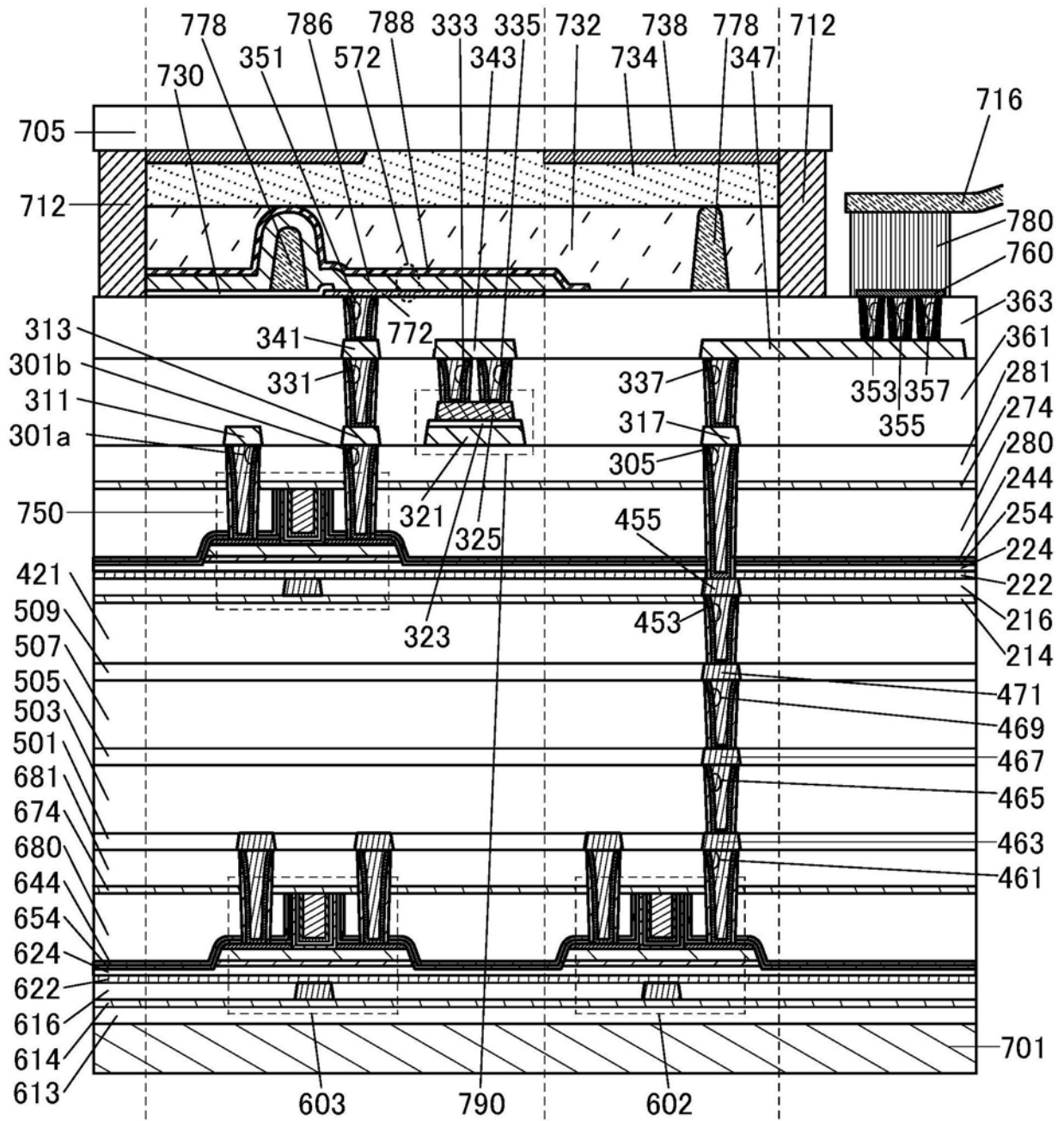


图37

10

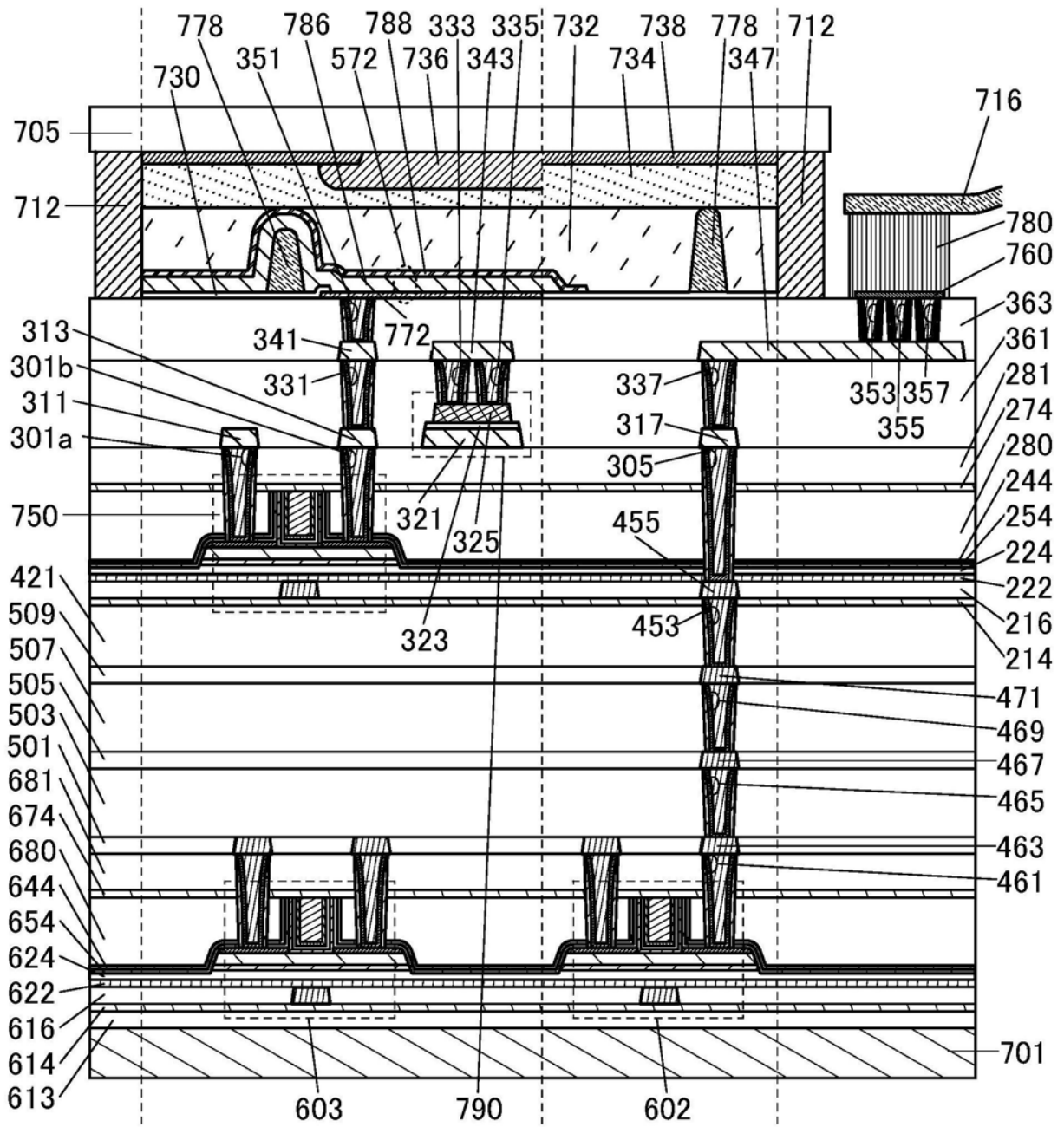


图38

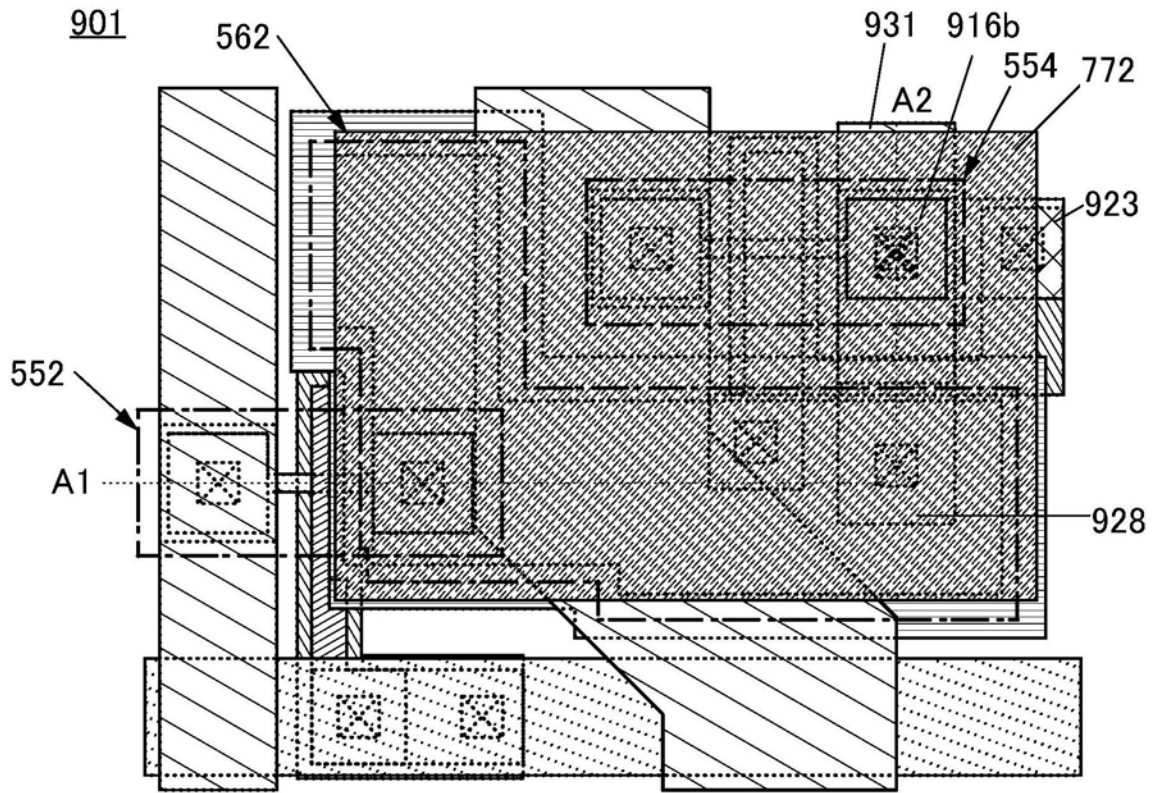


图39B

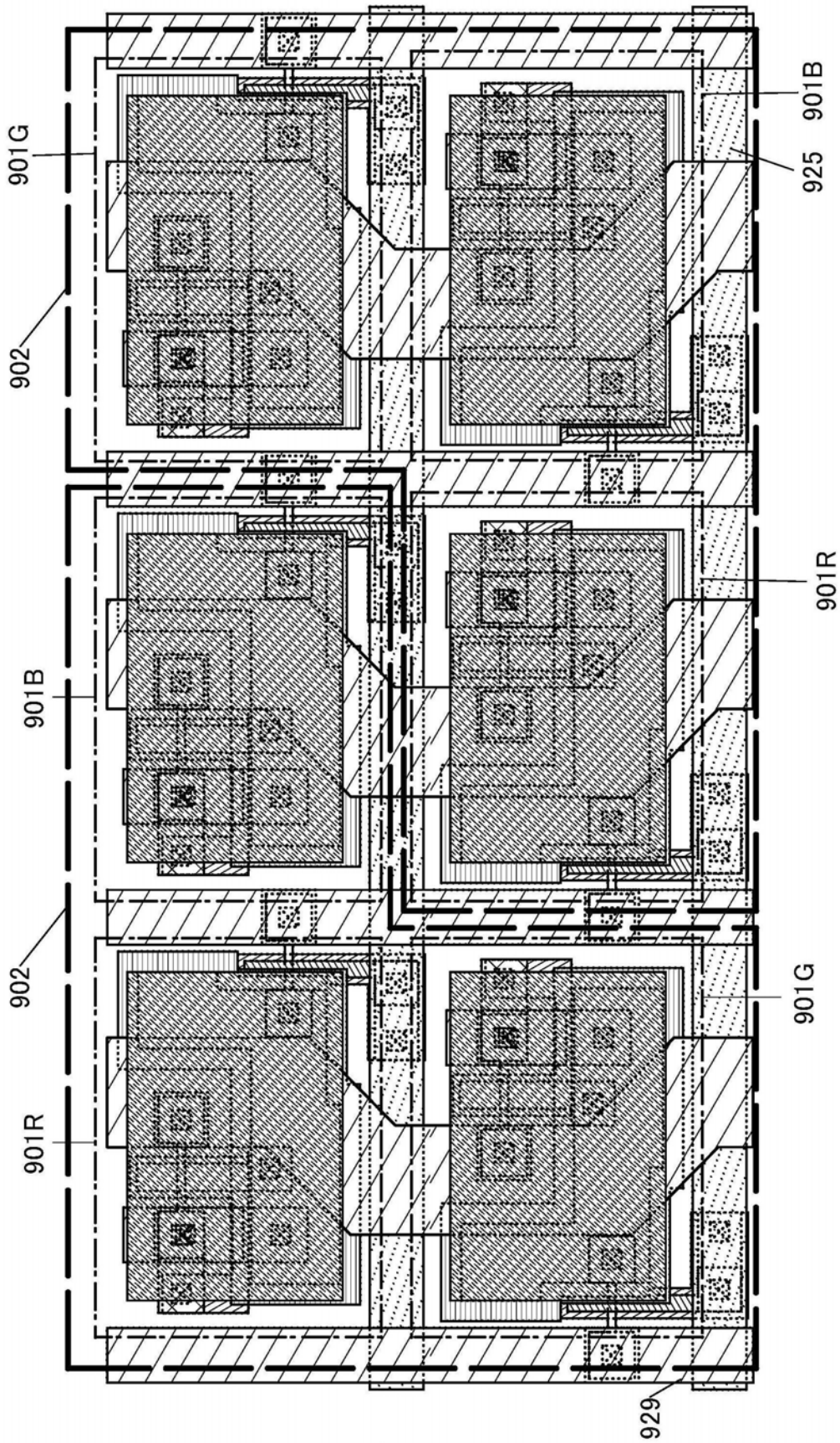


图40

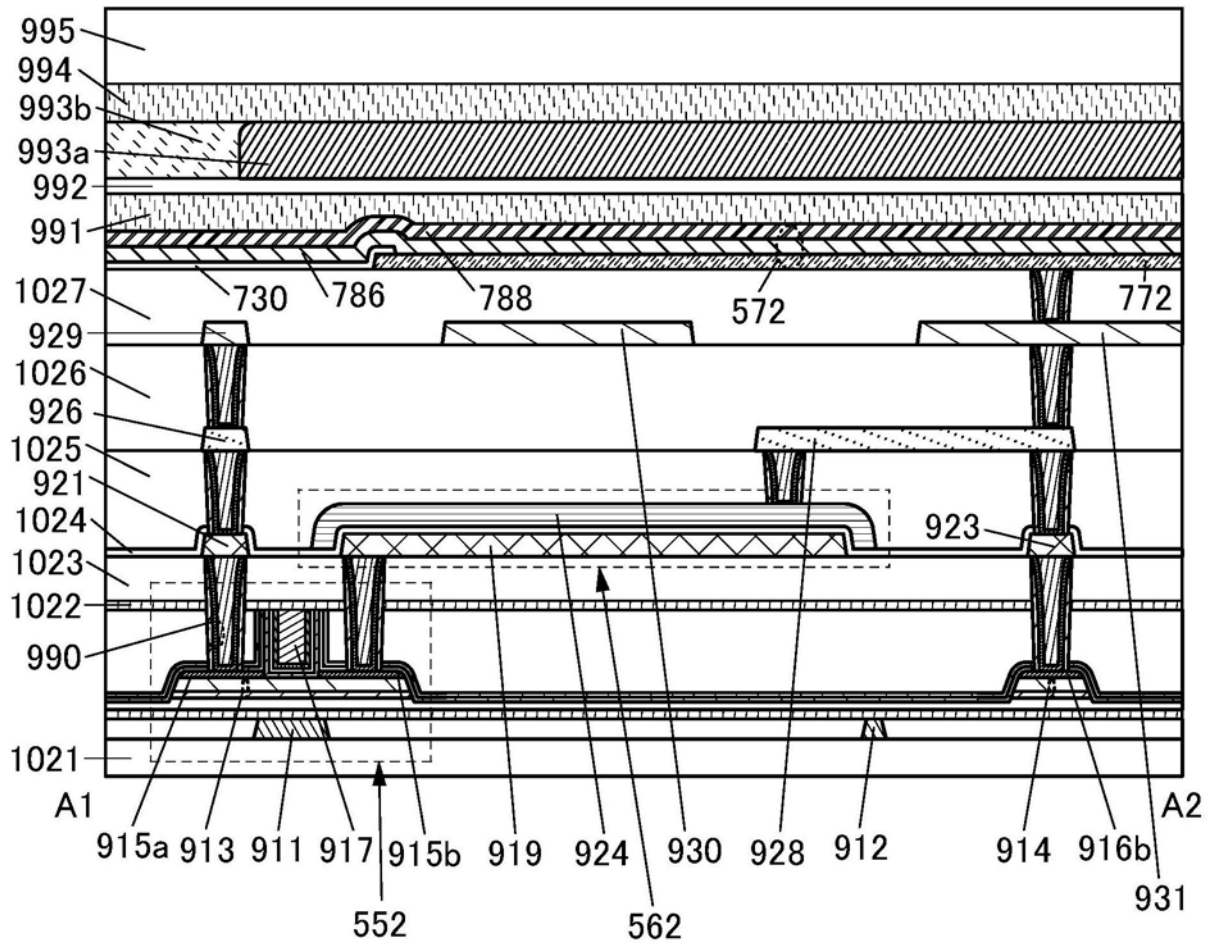


图41

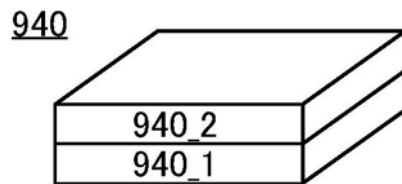


图42A

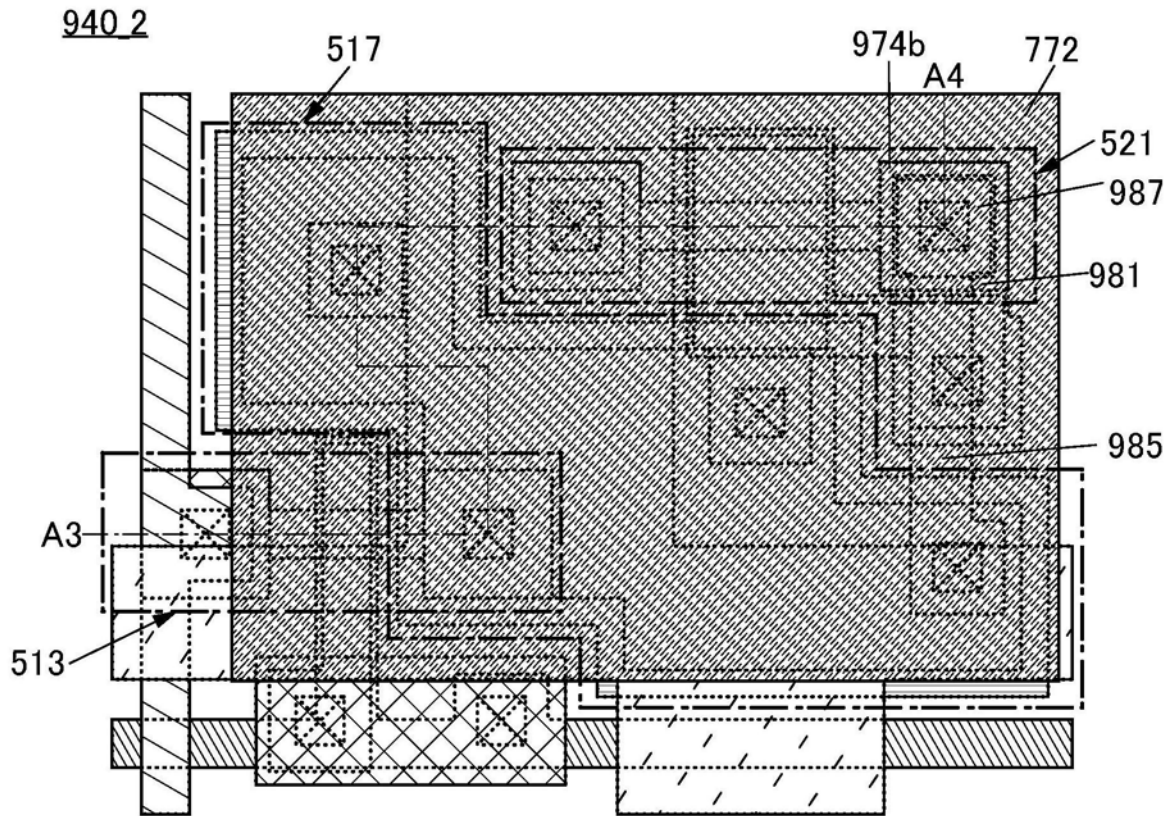


图43B

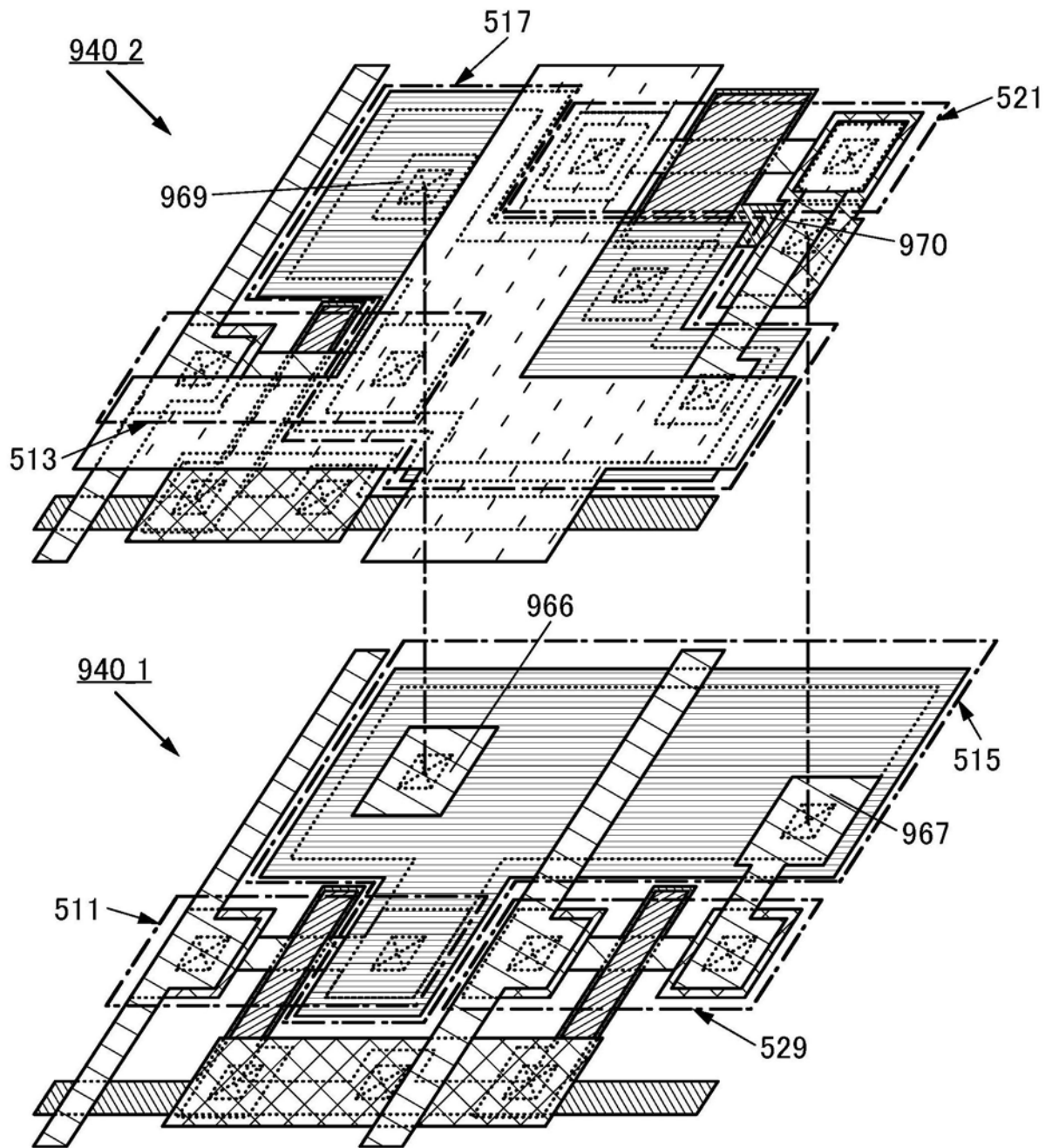


图44

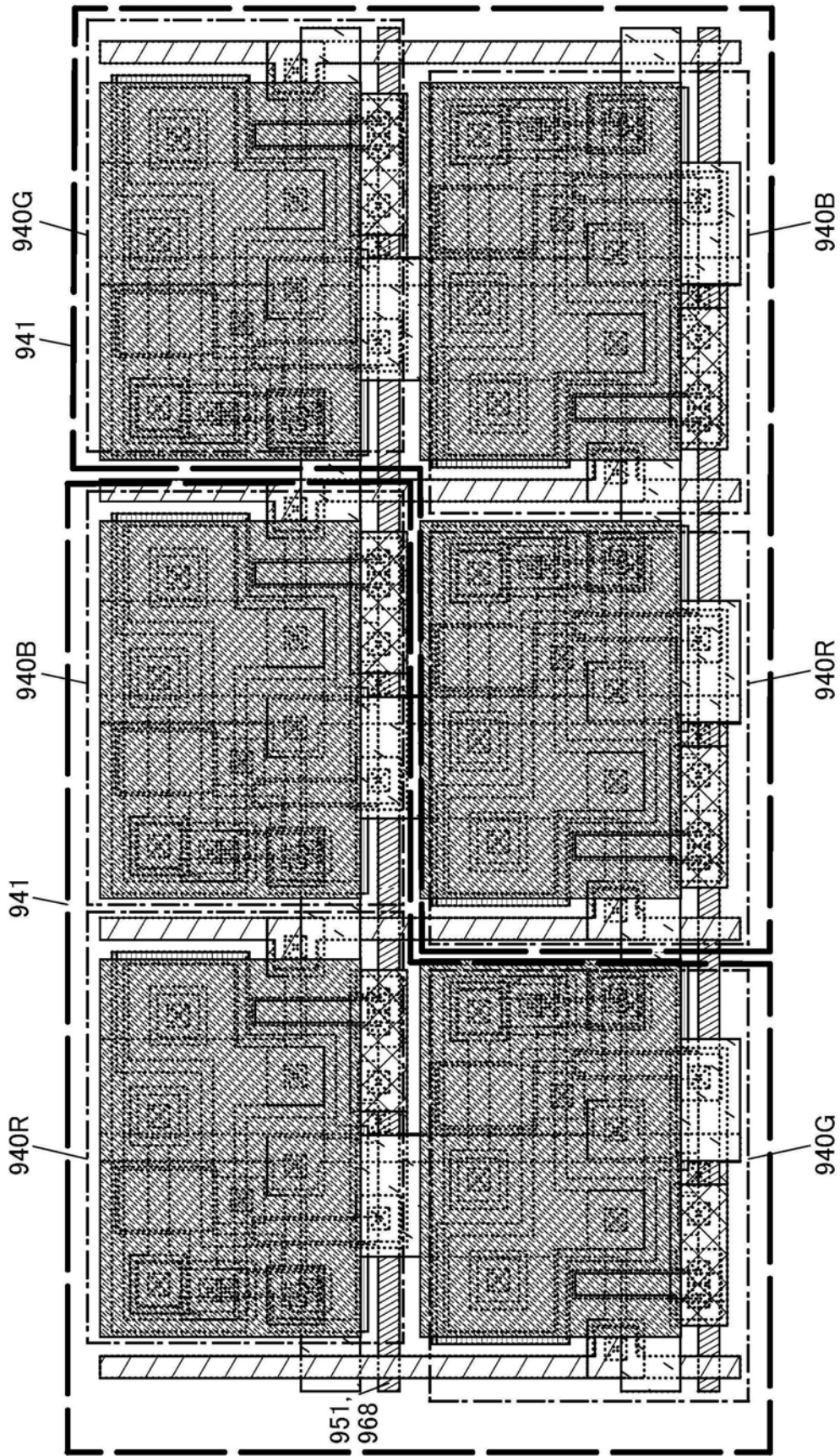


图45

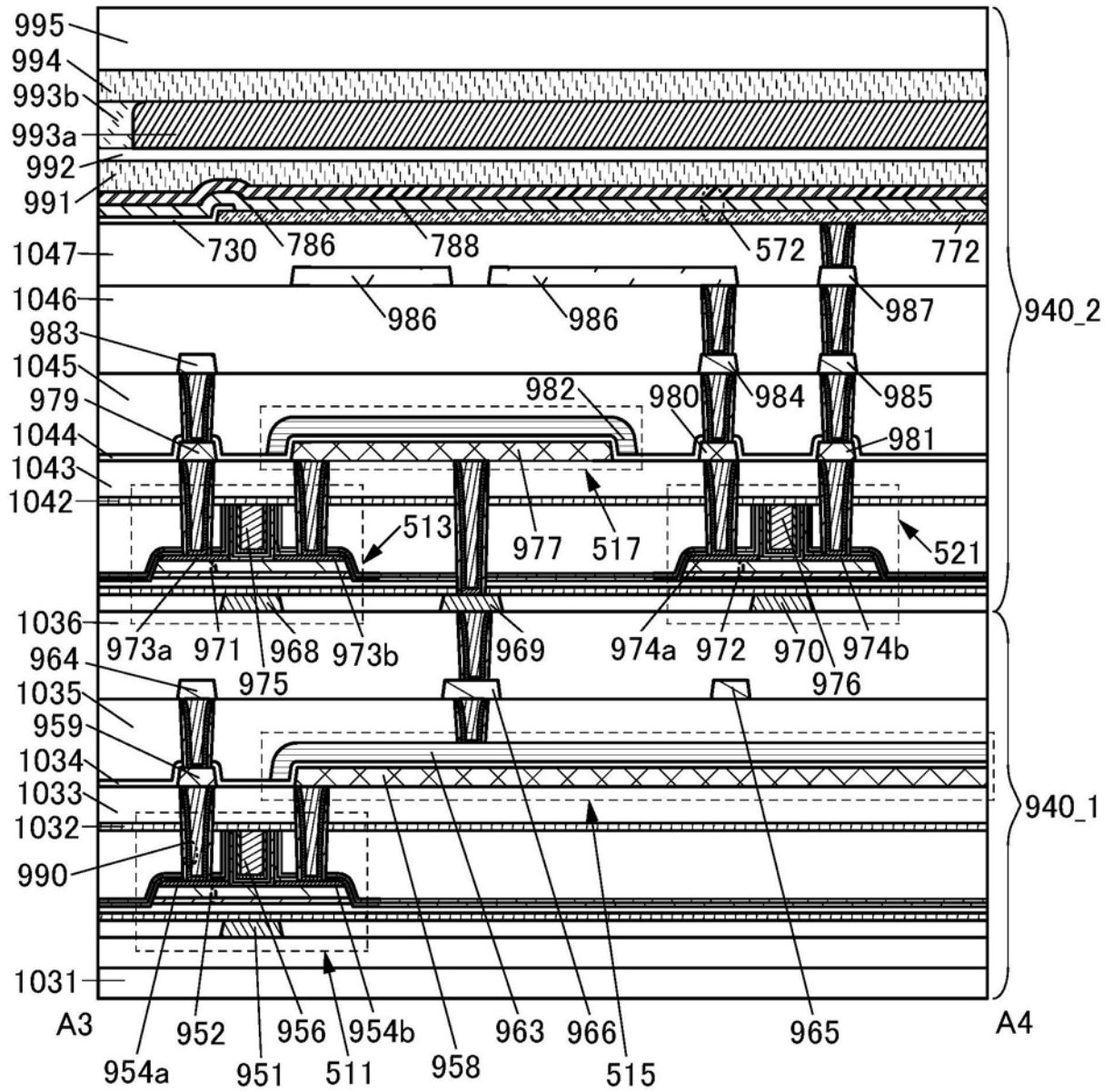


图46

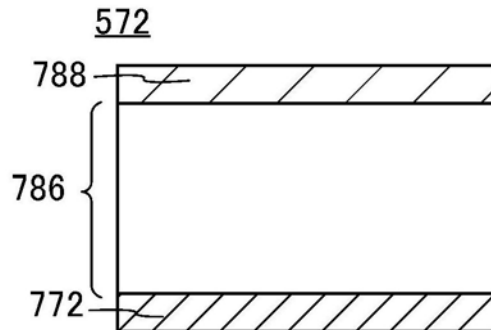


图47A

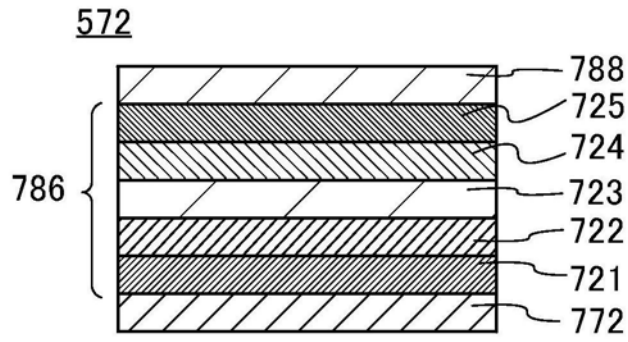


图47B

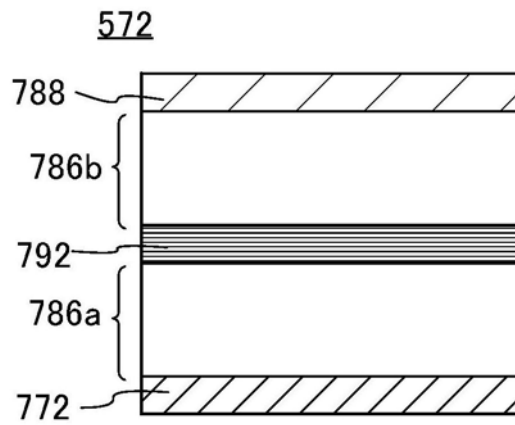


图47C

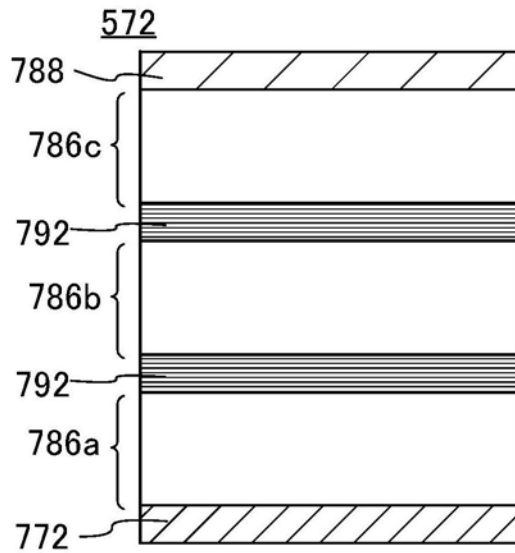


图47D

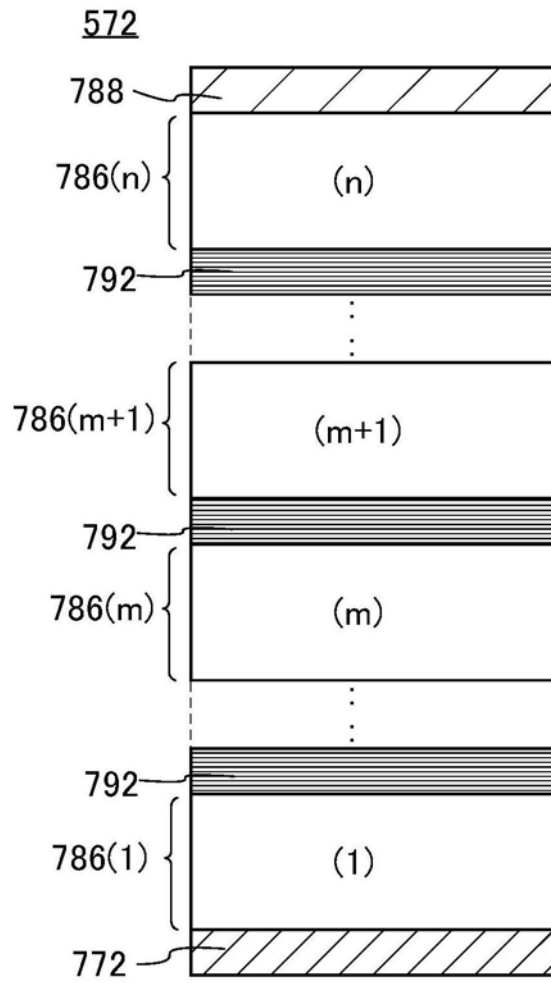


图47E

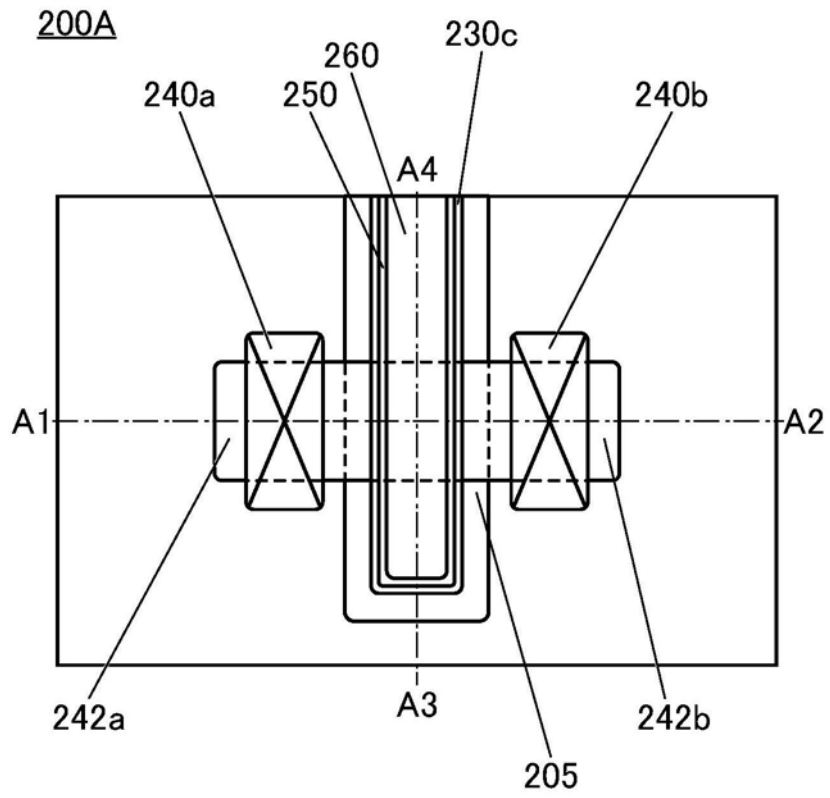


图48A

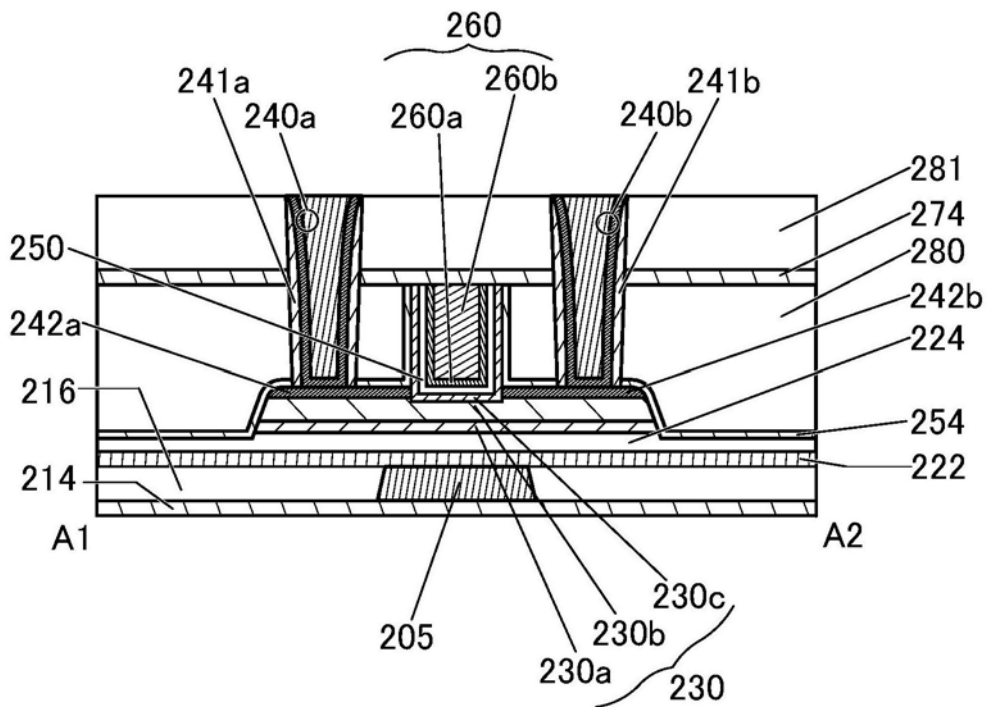


图48B

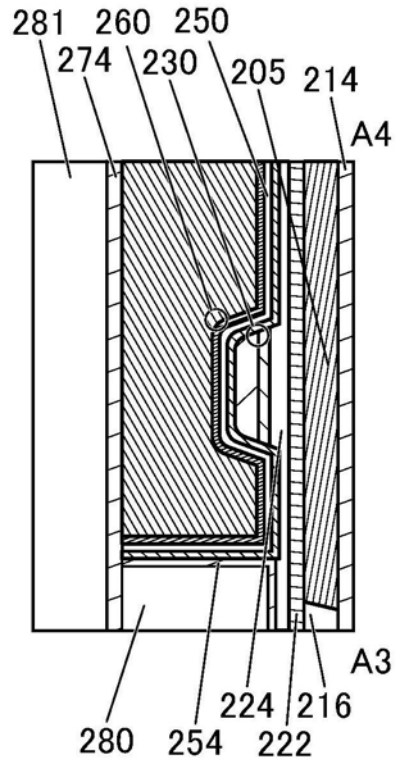


图48C

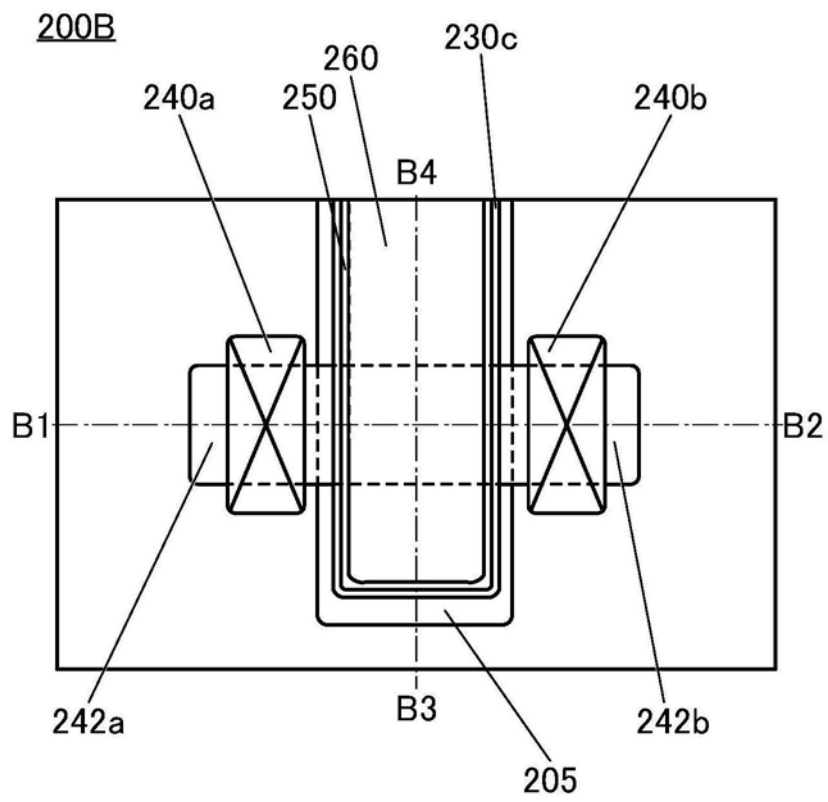


图49A

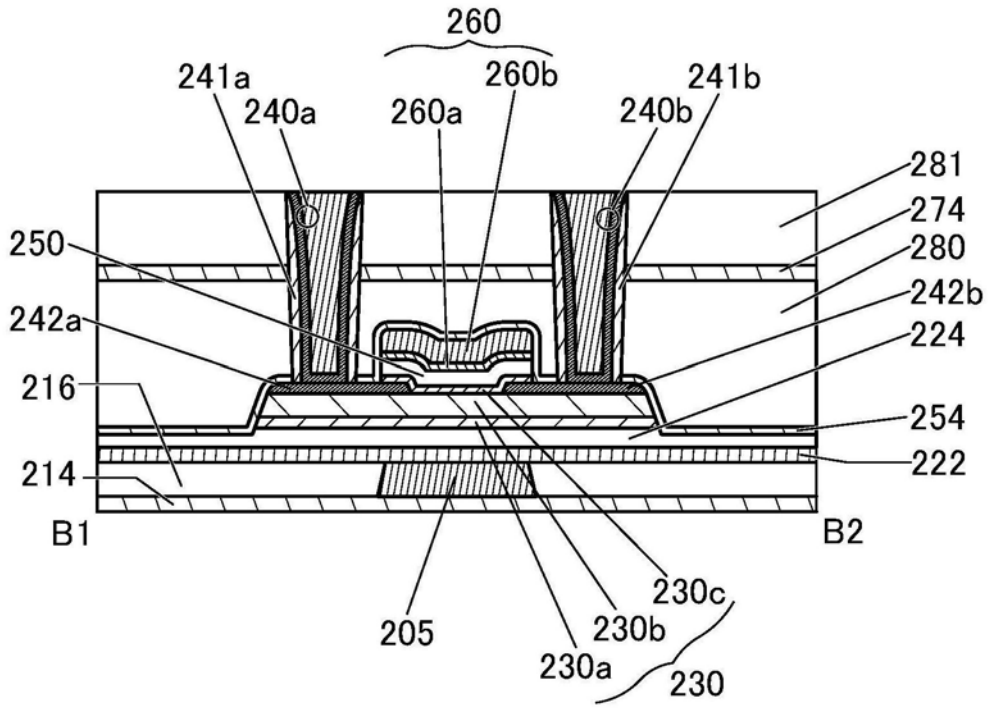


图49B

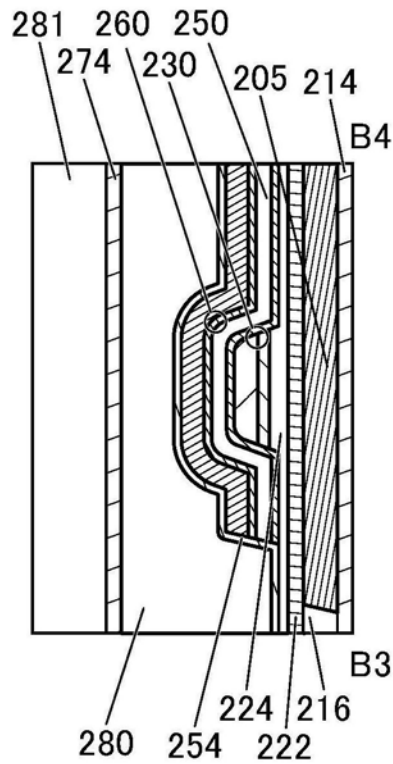


图49C

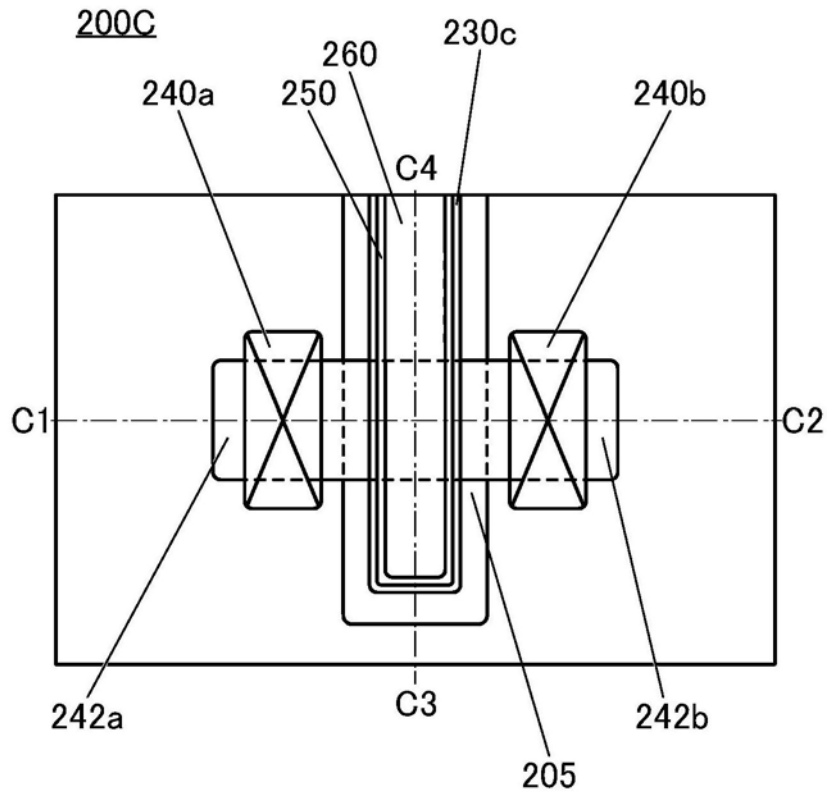


图50A

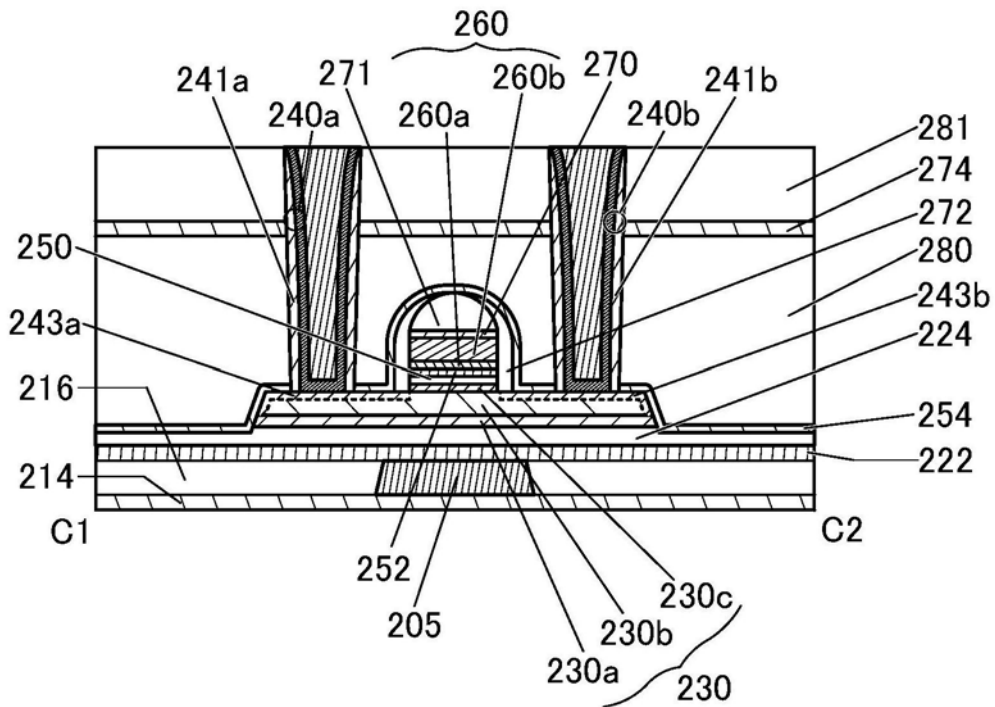


图50B

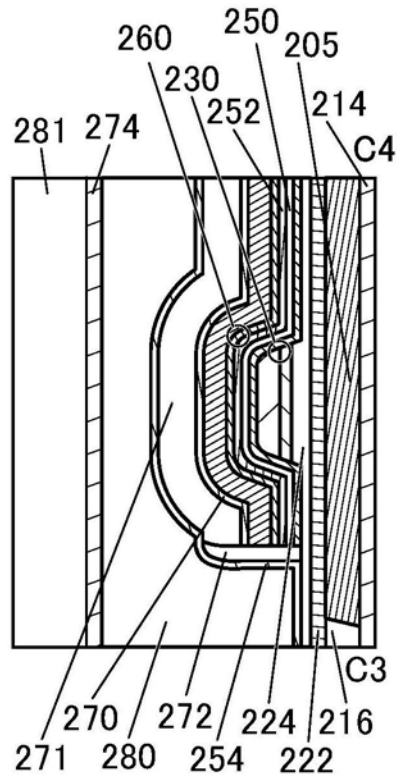


图50C

中间状态
新边界区域

Amorphous (无定形)	Crystalline (结晶性)	Crystal (结晶)
<ul style="list-style-type: none"> completely amorphous 	<ul style="list-style-type: none"> CAAC nc CAC 不包含 single crystal 及poly crystal	<ul style="list-style-type: none"> single crystal poly crystal

图51A

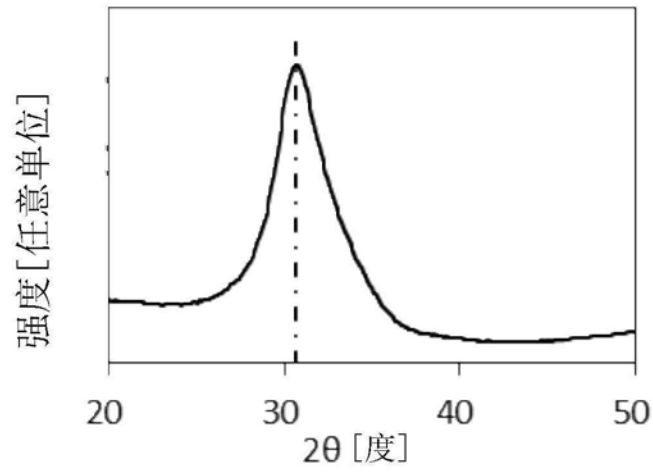


图51B

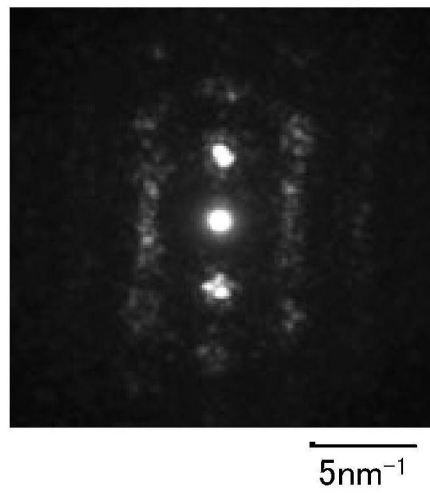


图51C

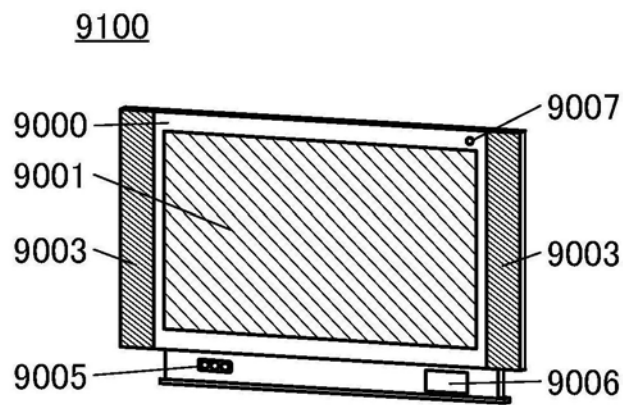


图52A

9101

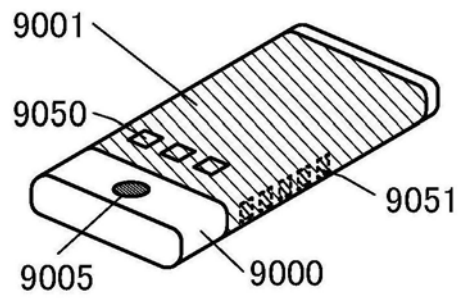


图52B

9102

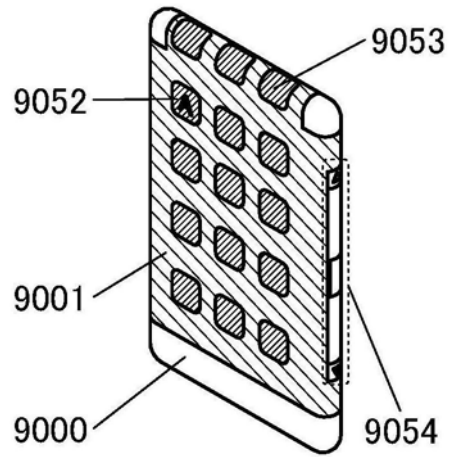


图52C

9200

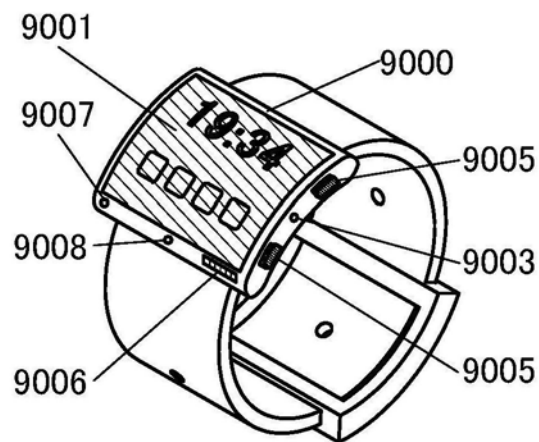


图52D

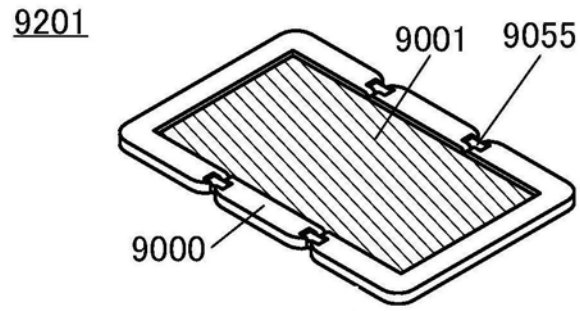


图52E

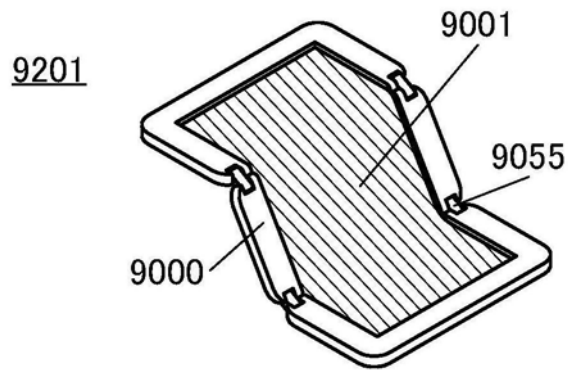


图52F

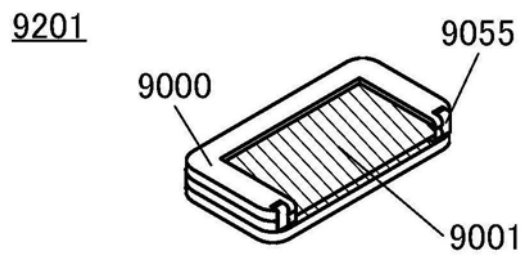


图52G

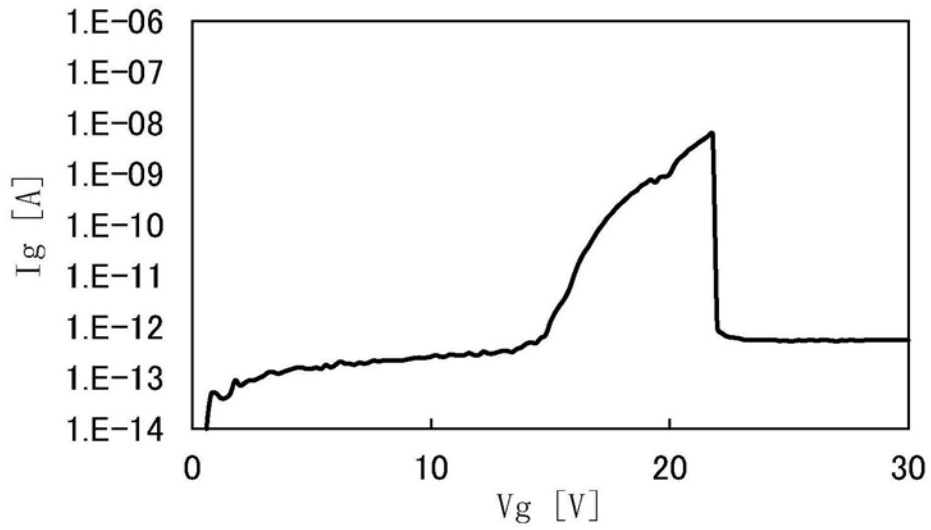


图53A

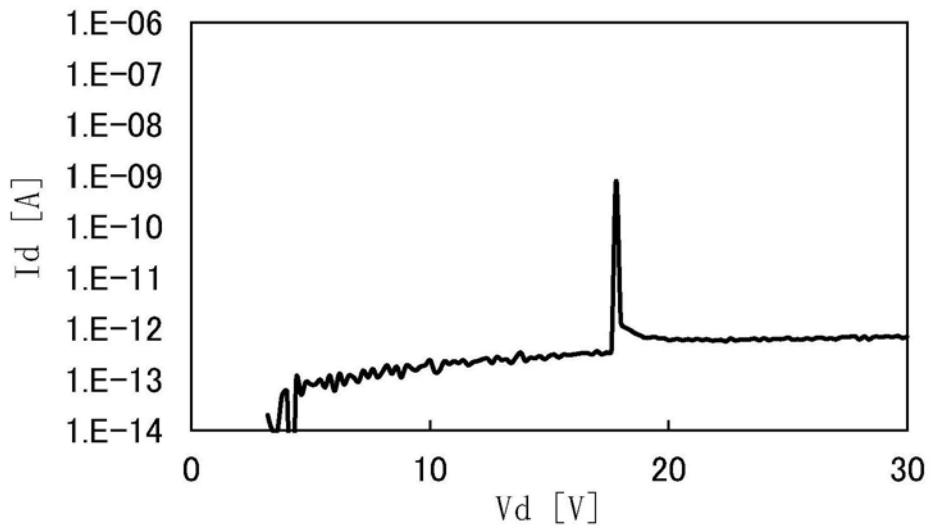


图53B

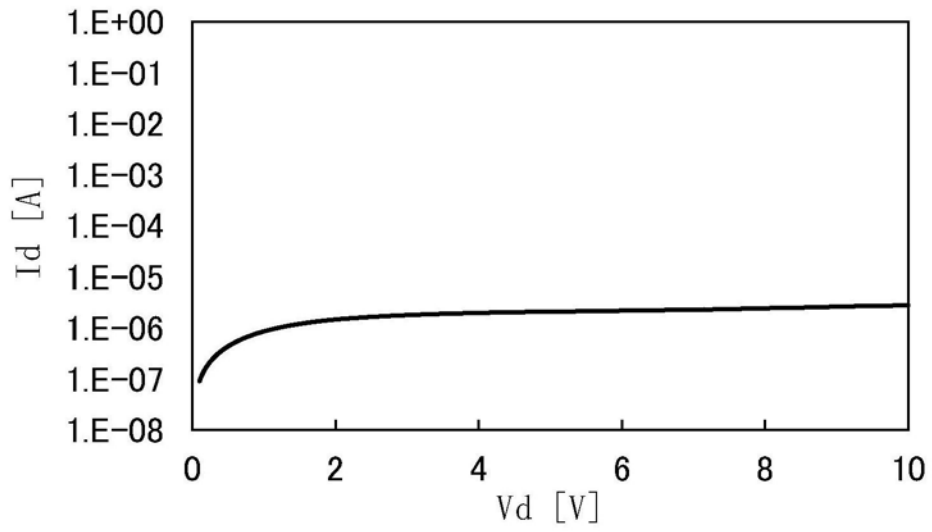


图53C

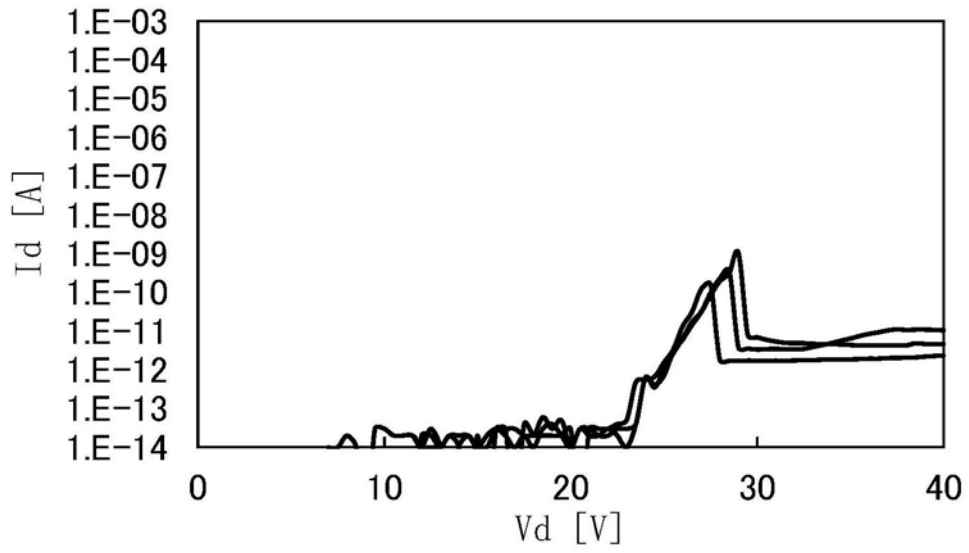


图54A

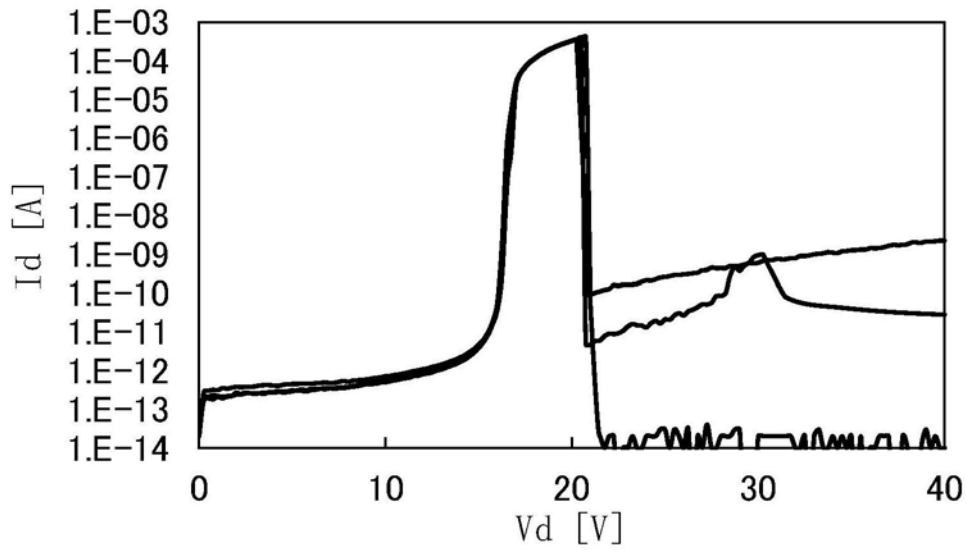


图54B