

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 1 月 24 日 (24.01.2019)



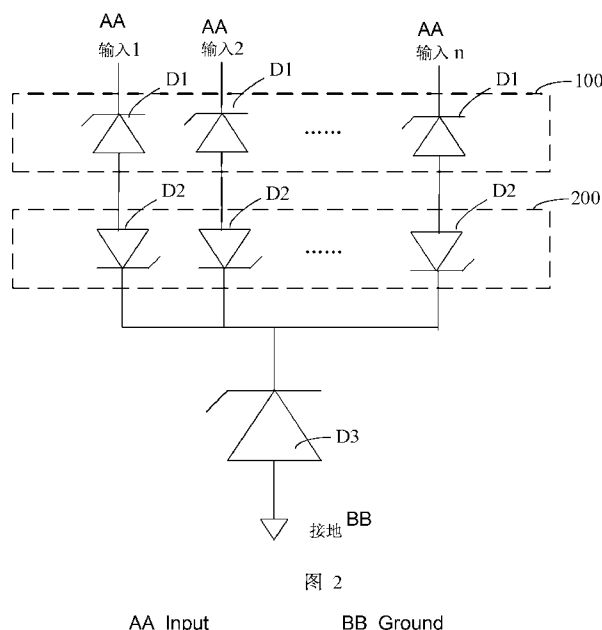
(10) 国际公布号
WO 2019/015076 A1

- (51) 国际专利分类号:
G02F 1/133 (2006.01) **G09G 3/36** (2006.01)
- (21) 国际申请号: PCT/CN2017/102466
- (22) 国际申请日: 2017 年 9 月 20 日 (20.09.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201710602849.X 2017 年 7 月 21 日 (21.07.2017) CN
- (71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。 重庆惠科金渝光电科技有限公司(CHONGQING HKC OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国重庆市巴南区界石镇石景路 1 号, Chongqing 400054 (CN)。
- (72) 发明人: 陈猷仁(CHEN, Yu-jen); 中国重庆市巴南区界石镇石景路 1 号, Chongqing 400054 (CN)。

- (74) 代理人: 深圳精智联合知识产权代理有限公司(SHENZHEN JINGZHI INTELLECTUAL PROPERTY AGENCY CO., LTD.); 中国广东省深圳市盐田区沙头角盐田国际创意港 6 栋 2C, Guangdong 518000 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: DRIVING DEVICE FOR DISPLAY PANEL

(54) 发明名称: 显示面板的驱动装置



(57) Abstract: A driving device for a display panel, comprising a protection circuit disposed in a chip, the protection circuit comprising: multiple chip input terminals; multiple first diodes (D1) corresponding to the multiple chip input terminals and arranged in parallel, negative electrodes of the first diodes (D1) being connected to the chip input terminals; a third diode (D3), a negative electrode of a third diode (D3) being connected to a positive electrode of a first diode (D1), a positive electrode of a third diode (D3) being grounded, the surface area of the third diode (D3) being greater than the surface area of the first diode (D1), and the number of third diodes (D3) being smaller than the number of first diodes (D1).

(57) 摘要: 一种显示面板的驱动装置, 包括设置在芯片内的保护电路, 保护电路包括: 多个芯片输入端; 对应多个芯片输入端并联设置的多个第一二极管 (D1), 第一二极管 (D1) 负极连接芯片输入端; 第三二极管 (D3), 第三二极管 (D3) 的负极连接第一二极管 (D1) 的正极, 第三二极管 (D3) 的正极接地, 第三二极管 (D3) 的面积大于第一二极管 (D1) 的面积, 第三二极管 (D3) 的数量小于第一二极管 (D1) 的数量。

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

显示面板的驱动装置

技术领域

本公开涉及显示技术领域，特别是涉及一种显示面板的驱动装置。

5

背景技术

薄膜晶体管液晶显示器（TFT-LCD Thin Film Transistor Liquid Crystal Display）是当前平板显示的主要品种之一，已经成为了现代 IT、视讯产品中重要的显示平台。薄膜晶体管液晶显示器主要驱动原理是，系统主板将 R/G/B 压缩信号、控制信号及动力通过线材与印制电路板（PCB 板）上的连接器（connector）相连接，数据经过印制电路板上的时序控制器（TCON Timing Controller）芯片处理后，经印制电路板，通过源极驱动芯片（S-COF Source-Chip on Film）和栅极驱动芯片（G-COF Gate-Chip on Film）与显示区连接，从而使得显示器获得所需的电源、信号。

随着用户对于产品可靠性要求的不断提高，以及系统客户对产品品质要求的不断严苛，静电放电（ESD Electronic Static Discharge）防护等级及可靠性的要求越来越高，这就需要系统内各元件的静电放电防护能力随之提高。而芯片的静电放电防护能力与静电放电二极管的面积成正比，这就造成静电放电二极管的面积上升，造成芯片成本的增加。

20

公开内容

本公开提供一种既提高芯片静电放电防护能力且控制成本的显示面板的驱动装置。

一种显示面板的驱动装置，包括保护电路，所述保护电路包括：

多个芯片输入端；

多个第一二极管，所述多个第一二极管对应多个芯片输入端并联设置，所述第一二极管负极连接芯片输入端；

第三二极管，所述第三二极管的负极连接第一二极管的正极，所述第三二

极管的正极接地，所述第三二极管的面积大于第一二极管的面积，所述第三二极管的数量小于第一二极管的数量。

在其中一个实施例中，所述第三二极管的面积大于等于第一二极管的面积
的 10 倍。

5 在其中一个实施例中，所述保护电路内包括第一二极管区域和第三二极管区域，所述第一二极管区域包括并联的多个第一二极管，所述第三二极管区域为一个第三二极管。

在其中一个实施例中，所述保护电路还包括第二二极管，所述第一二极管
通过第二二极管与第三二极管连接；所述第二二极管的正极连接第一二极管的
10 正极；所述第二二极管的负极连接第三二极管的负极。

在其中一个实施例中，所述第二二极管的反向击穿电压值大于第一二极管
和第三二极管的反向击穿电压值。

在其中一个实施例中，所述第一二极管和/或第三二极管的反向击穿电压为
18V-25V，所述第二二极管的反向击穿电压大于 30V。

15 在其中一个实施例中，所述第一二极管的面积等于第二二极管的面积。

在其中一个实施例中，所述保护电路包括第一二极管区域、第二二极管区
域和第三二极管区域，所述第一二极管区域包括并联的多个第一二极管，所述
第二二极管区域包括一个第二二极管或并联的多个第二二极管，所述第三二极
管区域为一个第三二极管；所述第二二极管的负极都连接于第三二极管的负极。

20 在其中一个实施例中，所述多个第二二极管对应多个第一二极管设置，所
述多个第二二极管的负极都连接于第三二极管的负极。

在其中一个实施例中，所述显示面板的驱动装置用于驱动所述显示面板，
所述显示面板包括显示区域和位于所述显示区域周边的非显示区域；所述驱动
装置具有多个驱动芯片，所述保护电路位于所述多个驱动芯片中的至少其中之
25 一内；所述多个驱动芯片位于所述显示区域同一侧的非显示区域上。

在其中一个实施例中，多个驱动芯片多个源极驱动芯片和至少一个栅极驱
动芯片。

在其中一个实施例中，所述保护电路设置在所述源极驱动芯片内靠近所述

源极驱动芯片输入端的位置。

在其中一个实施例中，所述保护电路设置在所述栅极驱动芯片内靠近所述栅极驱动芯片输入端的位置。

一种显示面板的驱动装置，包括保护电路，所述保护电路包括：

5 多个芯片输入端；

第一二极管区域，所述第一二极管区域包括多个第一二极管，所述多个第一二极管对应多个芯片输入端并联设置，所述第一二极管负极连接芯片输入端；

第二二极管区域，所述第二二极管区域包括一个第二二极管，所述第二二极管的正极连接所述第一二极管的正极，所述第二二极管的面积等于所述第一
10 二极管的面积；

第三二极管区域，所述第三二极管区域包括一个第三二极管，所述第三二极管的负极连接所述第二二极管的负极，所述第三二极管的正极接地，所述第三二极管的面积大于第一二极管的面积；

其中，所述第二二极管的反向击穿电压值大于第一二极管和第三二极管的
15 反向击穿电压值。

在其中一个实施例中，所述第二二极管的反向击穿电压值大于第一二极管和第三二极管的反向击穿电压值。

在其中一个实施例中，所述第一二极管和/或第三二极管的反向击穿电压为 18V-25V，所述第二二极管的反向击穿电压大于 30V。

20 一种显示面板的驱动装置，其包括保护电路，所述保护电路包括：

多个芯片输入端；

多个第一二极管，所述多个第一二极管对应多个芯片输入端并联设置，所述第一二极管负极连接芯片输入端；

第二二极管，所述第二二极管的正极连接第一二极管的正极，所述第二二
25 极管的面积等于所述第一二极管的面积；

第三二极管，所述第三二极管的负极连接所述第二二极管的负极，所述第三二极管的正极接地，所述第三二极管的面积大于等于第一二极管的面积的 10 倍；

其中，所述第二二极管的反向击穿电压值大于第一二极管和第三二极管的反向击穿电压值。

在其中一个实施例中，所述显示面板的驱动装置用于驱动所述显示面板，所述显示面板包括显示区域和位于所述显示区域周边的非显示区域；所述驱动
5 装置具有多个驱动芯片，所述保护电路位于所述多个驱动芯片中的至少其中之一内；所述多个驱动芯片位于所述显示区域同一侧的非显示区域上。

在其中一个实施例中，多个驱动芯片多个源极驱动芯片和至少一个栅极驱动芯片。

上述显示面板的驱动装置中，该驱动装置包括保护电路，保护电路包括芯
10 片输入端、第一二极管和第三二极管；其中第一二极管负极连接芯片输入端；第三二极管的负极连接第一二极管的正极，第三二极管的正极接地，第三二极管的面积大于第一二极管的面积。第三二极管面积大具有较高的静电放电防护能力，当芯片输入端有静电放电信号，使得第一二极管反向击穿后，静电放电信号的能量再反向击穿高静电放电防护能力的第三二极管，最终传导至地，起
15 到提高静电放电防护的作用。其中第三二极管的数量小于第一二极管的数量，减少芯片内第二二极管的数量，有效减小芯片内二极管的总面积，进而控制成本。

附图说明

为了更清楚地说明本公开实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他实施例的附图。

20 图 1 为一实施例中的显示面板的驱动装置的保护电路的示意图；

图 2 为另一实施例中的保护电路的示意图；

图 3 为又一实施例中的保护电路的示意图；

图 4 为一实施例中的显示装置的驱动架构图；

图 5 为另一实施例中的显示装置的驱动架构图。

具体实施方式

为了使本公开的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本公开进行进一步详细说明。应当理解，此处所描述的具体实施例仅
5 仅用以解释本公开，并不用于限定本公开。

图 1 为显示面板的驱动装置的保护电路的示意图，该保护电路包括多个芯片输入端、多个第一二极管 D1 和第三二极管 D3。其中多个第一二极管 D1 对应多个芯片输入端并联设置，第一二极管 D1 负极连接芯片输入端；第三二极管 D3 的负极连接第一二极管 D1 的正极，第三二极管 D3 的正极接地，第三二极管
10 D3 的面积大于第一二极管 D1 的面积，第三二极管 D3 的数量小于第一二极管 D1 的数量。

第三二极管 D3 面积大具有较高的静电放电防护能力，当芯片输入端有静电放电信号，使得第一二极管 D1 反向击穿后，静电放电信号的能量再反向击穿高静电放电防护能力的第三二极管 D3，最终传导至地，起到提高静电放电防护的作用。其中第三二极管 D3 的数量小于第一二极管 D1 的数量，减少芯片内第三
15 二极管 D3 的数量，有效减小芯片内二极管的总面积，进而控制成本。如第三二极管 D3 可以设置 1 个、2 个、3 个等，用较少的第三二极管 D3，可以缩小芯片的体积，减小成本。该保护电路主要设置在源极驱动芯片内，源极驱动芯片和栅极驱动芯片配合驱动显示面板中的显示子像素。

20 根据需要对需静电放电防护的芯片输入端设置第一二极管 D1，然后在芯片内设置一个或多个面积大的第三二极管 D3。第一二极管 D1、第三二极管 D3 均为芯片内部靠近芯片输入端。

进一步地，第三二极管的面积可以设置为大于第一二极管的面积 5 倍，为了获取更好的静电放电防护能力，第三二极管的面积可以设置为大于第一二
25 极管的面积 8 倍、10 倍、15 倍、20 倍等。为了获取更好的静电放电防护能力同时考虑到成本，第三二极管的面积可以设置为等于第一二极管的面积 10 倍。

具体的，保护电路包括第一二极管区域 100 和第三二极管区域，第一二极管区域 100 包括并联的多个第一二极管 D1，第三二极管区域为一个第三二极管

D3。保护电路的多个输入端连接的多个第一二极管 D1 共用一个大面积高静电放电防护能力的第三二极管 D3，实现保护电路静电放电防护能力提升的同时，有效的控制成本的上升。第一二极管区域 100 内的第一二极管 D1 的数量对应芯片输入端的数量设置，第一二极管区域 100 的面积为多个第一二极管 D1 的面积总和。第一区域和第三区域的总面积小于传统设计的第一区域的面积，即将传统的第一区域中的每个第一二极管的面积都变小一点，则第一区域变小，然后增加一个大面积的第三二极管，使多个第一二极管和第三二极管的总面积小于传统设计的多个第一二极管的总面积，如此不仅实现每条输入端的 ESD 防护能力都提升了，而总的占用面积变小，节约成本。

图 2 为另一实施例中保护电路的示意图，本实施例与上述实施例的主要区别在于，该保护电路还包括第二二极管 D2，具体的，第一二极管 D1 通过第二二极管 D2 与第三二极管 D3 连接；第二二极管 D2 的正极连接第一二极管 D1 的正极；第二二极管 D2 的负极连接第三二极管 D3 的负极。利用反向第二二极管 D2 对输入端进行隔绝，静电放电能量不会反灌回输入端，而是反向击穿高静电放电防护能力的第三二极管 D3，并最终传导至地。

其中，第二二极管的反向击穿电压值大于第一二极管和第三二极管的反向击穿电压值。第一二极管与第三二极管在设计时，设计其反向击穿电压值较低；第二二极管的反向击穿电压值较高；当输入端有静电放电信号，使得第一二极管反向击穿后，静电放电的能量正向通过其对应的第二二极管，此时因为第二二极管的反向击穿电压值较高，静电放电能量不会反灌回输入端，而是反向击穿高静电放电防护能力的第三二极管，并最终传导至地。最终起到静电放电防护的作用。具体的，第一二极管和第三二极管的反向击穿电压根据需要设置，如第一二极管的反向击穿电压可以设置为 18V、20V、22V、25V 等，第三二极管的反向击穿电压可以设置为 18V、20V、22V、25V，第一二极管和第三二极管的反向击穿电压可以设置为一样也可以不一样，如第三二极管的反向击穿电压小于第一二极管的反向击穿电压，有利于静电放电的能量通过第三二极管传导到地。第二二极管的反向击穿电压根据需要设置，如可以设置为大于 30V，也可以设置为大于 40V。

进一步地，第一二极管的面积等于第二二极管的面积。方便生产。当然第一二极管的面积也可以不等于第二二极管的面积，可以根据需要进行设定。

具体的，如图 2 所示，保护电路包括第一二极管区域 100、第二二极管区域 200 和第三二极管区域，第一二极管区域 100 包括并联的多个第一二极管 D1，
5 第二二极管区域 200 包括并联的多个第二二极管 D2，第三二极管区域为一个第三二极管 D3；第二二极管 D2 的负极都连接于第三二极管 D3 的负极。可以设置多个第二二极管 D2 起到防止静电放电能量通过反灌回芯片输入端。进一步地，多个第二二极管 D2 对应多个第一二极管 D1 设置，多个第二二极管 D2 的负极都连接于第三二极管 D3 的负极。起到防止静电放电能量通过反灌回各个芯片输入端。其中第一二极管区域 100、第二二极管区域 200 和第三二极管区域均为芯片内部靠近芯片输入端处。第一区域、第二区域和第三区域的总面积小于传统设计的第一区域和第二区域的面积，即将传统的第一区域中的每个第一二极管的面积都变小一点，则第一区域变小，然后增加一个大面积的第三二极管，使
10 多个第一二极管和第三二极管的总面积小于传统设计的多个第一二极管的总面积，如此不仅实现每条输入端的 ESD 防护能力都提升了，而总的占用面积变小，节约成本。

在一个实施例中，如图 3 所示，保护电路包括第一二极管区域 100、第二二极管区域 200 和第三二极管区域，第一二极管区域 100 包括并联的多个第一二极管 D1，第二二极管区域 200 包括一个第二二极管 D2，第三二极管区域为一个
20 第三二极管 D3；第一二极管 D1 的正极都连接与第二二极管 D2 的正极，第二二极管 D2 的负极连接于第三二极管 D3 的负极。通过设置一个第二二极管 D2 起到防止静电放电能量通过反灌回芯片输入端。其中第一二极管区域 100、第二二极管区域 200 和第三二极管区域均为芯片内部靠近芯片输入端处。

第一二极管区域 100 内的第一二极管 D1 的数量对应芯片输入端的数量设置，第二二极管 D2 的面积等于第一二极管 D1 的面积，第一二极管区域 100 的面积为多个第一二极管 D1 的面积总和，第二二极管区域 200 的面积为多个第二
25 二极管 D2 的面积总和。

图 4 为一种显示装置的驱动架构图，该显示装置包括显示面板以及上述任

一实施方式中的驱动装置。具体的，该显示面板可以包括显示区域 110 和非显示区域 120，其中，显示区域 110 包括多个显示子像素、多个薄膜晶体管（TFT）、多条数据线（Data line）和多条扫描线（Gate line），其中多个显示子像素呈矩阵排列，多个薄膜晶体管用于驱动与薄膜晶体管连接的显示子像素以显示图像；

5 多条数据线呈竖直方向设置，多条扫描线呈水平方向设置，多条数据线和扫描线配合驱动薄膜晶体管以显示图像。驱动装置包括源极驱动芯片、栅极驱动芯片，源极驱动芯片和/或栅极驱动芯片内设有上述任一实施方式中的保护电路。该保护电路可以设置在源极驱动芯片内靠近源极驱动芯片输入端的位置，同样的，该保护电路可以设置在栅极驱动芯片内靠近栅极驱动芯片输入端的位置。

10 非显示区域 120 为围绕显示区域 110 的边界线设置的预留的区域，在非显示区域 120 的竖直方向上设置有多个源极驱动芯片 210，用来控制数据线，以及在非显示区域 120 的水平方向上的设置多个栅极驱动芯片 220，用来控制扫描线。显示装置对应源极驱动芯片 210 还设有印刷电路板 300，印刷电路板 300 上设有

15 时序控制器，时序控制器将显示图像信号、控制信号处理后通过源极驱动芯片 210 和栅极驱动芯片 220 与显示区域 110 连接，从而使得显示区域 110 获得所需的显示信号。

其中，时序控制器将显示图像信号、控制信号处理后传输给显示区域的信号可以是 R、G、B 数据信号、时钟信号、垂直同步信号和水平同步信号等信号。时序控制器可以将 R、G、B 数据信号、行起始信号、锁存信号等信号传送给源

20 极驱动芯片，将列起始信号、列时钟信号与输出使能信号传送给栅极驱动芯片。

源极驱动芯片还包括多个芯片输出端，每个芯片输出端连接一条数据线，用于将数据信号输出至一一对应的数据线，对应每一个芯片输出端设置有用将数据信号进行放大的运算放大器。源极驱动芯片内还包括控制器，该控制器用于控制数据信号输出端对应的运算放大器的输出电流大小。其中，时序控制

25 器还传输设定信号至控制器，控制器根据该设定信号控制运算放大器的输出电流大小。

栅极驱动芯片包括多个栅扫描信号输出端，每个栅扫描信号输出端连接一条栅极扫描线，用于将栅扫描信号输出至一一对应的栅线扫描线，每一条栅线

扫描线与对应的显示子像素的薄膜晶体管的栅电极电性连接，用于打开或关闭薄膜晶体管。每一条数据线与对应的显示子像素的薄膜晶体管的源电极电性连接，通过薄膜晶体管将数据信号传输至显示子像素。对应每一个栅扫描信号输出端可以设置有用将信号进行放大的运算放大器。具体的，当栅极扫描线控制薄膜晶体管打开时，数据线上的数据信号通过薄膜晶体管传输至显示子像素。时序控制器可以控制栅极扫描线逐行打开一行的薄膜晶体管，再控制数据线将数据信号逐列传输至对应的显示子像素；进而将数据信号传输给显示区域内每一个的显示子像素，最终形成需要显示的图像。

上述显示图像信号可以是 R/G/B 压缩信号，也可以是 R/G/B/W 压缩信号，也可以是 R/G/B/Y 压缩信号。

该显示面板可以为 TN (Twisted Nematic，扭曲向列)、OCB (Optically Compensated Birefringence，光学补偿弯曲排列)、VA (Vertical Alignment，垂直配向) 型液晶显示面板，但并不限于此。该显示面板可以为 RGB 三原色面板、RGBW 四色面板或者 RGBY 四色面板，但并不限于此。该驱动面板可以为曲面面板。

在某些实施方式中，显示面板还可例如为 OLED 显示面板、QLED 显示面板、曲面显示面板或其他显示面板。

图 5 为另一种显示装置的驱动架构图，该显示装置与上述显示装置相似，包括显示面板以及上述任一实施方式中的驱动装置。具体的，该显示面板可以包括显示区域 110' 和非显示区域 120'，其中，显示区域 110' 包括多个显示子像素、多个薄膜晶体管 (TFT)、多条数据线 (Data line) 和多条扫描线 (Gate line)，其中多个显示子像素呈矩阵排列，多个薄膜晶体管用于驱动与薄膜晶体管连接的显示子像素以显示图像；多条数据线呈竖直方向设置，多条扫描线呈水平方向设置，多条数据线和扫描线配合驱动薄膜晶体管以显示图像。驱动装置包括源极驱动芯片、栅极驱动芯片，源极驱动芯片和/或栅极驱动芯片内设有上述任一实施方式中的保护电路。该保护电路可以设置在源极驱动芯片内靠近源极驱动芯片输入端的位置，同样的，该保护电路可以设置在栅极驱动芯片内靠近栅极驱动芯片输入端的位置。

非显示区域 120' 为围绕显示区域 110' 的边界线设置的预留的区域，在显示面板的同一侧的非显示区域 120'（如图中竖直方向上的非显示区域 120'）设置

5 有多个源极驱动芯片 210' 和至少一个栅极驱动芯片 220'。源极驱动芯片 210' 用来控制数据线，栅极驱动芯片 220' 用来控制扫描线。显示装置对应源极驱动芯片 210' 还设有印刷电路板 300'，印刷电路板 300' 上设有时序控制器，时序控制器将显示图像信号、控制信号处理后通过源极驱动芯片 210' 和栅极驱动芯片 220' 与显示区域 110' 连接，从而使得显示区域 110' 获得所需的显示信号。

在本实施例中，栅极驱动芯片 220' 和源极驱动芯片 210' 设置在显示区域 110' 的同一侧的非显示区域 120' 上，并且栅极驱动芯片 220' 和源极驱动芯片 210' 沿显示区域 110' 的同一侧边依次并列设置。显示面板可为长条屏，栅极驱动芯片 220' 和源极驱动芯片 210' 依次设置在显示区域 110' 的横向侧的非显示区域 120' 上（也即沿显示区的长度方向依次设置在非显示区域 120' 上）。显示区域 110' 的其他三侧的非显示区域 120' 则无预留芯片的位置。如图 5 中的显示区域 110' 的其他三侧的非显示区域 120' 上均无需设置控制芯片，从而

10 使得对应区域的非显示区域 120' 的宽度可按照需求缩小到预定尺寸，以实现窄边框的发展需求。同时，栅极驱动芯片 220' 和源极驱动芯片 210' 设置在显示区域 110' 的同一侧的非显示区域 120' 上，源极驱动芯片 210' 和栅极驱动芯片 220' 可以在同一道邦定工序中进行邦定，进而减少一道邦定工序，可以降低制作成本同时还可以提高生产效率。

20 以上所述实施例的各技术特征可以进行任意的组合，为使描述简洁，未对上述实施例中的各个技术特征所有可能的组合都进行描述，然而，只要这些技术特征的组合不存在矛盾，都应当认为是本说明书记载的范围。

以上所述实施例仅表达了本公开的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对公开专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本公开构思的前提下，还可以做出若干变形和改进，这些都属于本公开的保护范围。因此，本公开专利的保护范围应以所附权利要求要求为准。

25

权 利 要 求 书

1、一种显示面板的驱动装置，其包括保护电路，所述保护电路包括：

多个芯片输入端；

多个第一二极管，所述多个第一二极管对应多个芯片输入端并联设置，所述第一二极管负极连接芯片输入端；

5 第三二极管，所述第三二极管的负极连接第一二极管的正极，所述第三二极管的正极接地，所述第三二极管的面积大于第一二极管的面积，所述第三二极管的数量小于第一二极管的数量。

2、根据权利要求1所述的显示面板的驱动装置，其特征在于，所述第三二极管的面积大于等于第一二极管的面积10倍。

10 3、根据权利要求1所述的显示面板的驱动装置，其中，所述保护电路内包括第一二极管区域和第三二极管区域，所述第一二极管区域包括并联的多个第一二极管，所述第三二极管区域为一个第三二极管。

4、根据权利要求1所述的显示面板的驱动装置，其中，所述保护电路还包括第二二极管，所述第一二极管通过第二二极管与第三二极管连接；所述第二
15 二极管的正极连接第一二极管的正极；所述第二二极管的负极连接第三二极管的负极。

5、根据权利要求4所述的显示面板的驱动装置，其中，所述第二二极管的反向击穿电压值大于第一二极管和第三二极管的反向击穿电压值。

6、根据权利要求5所述的显示面板的驱动装置，其中，所述第一二极管和
20 /或第三二极管的反向击穿电压为18V-25V，所述第二二极管的反向击穿电压大于30V。

7、根据权利要求4所述的显示面板的驱动装置，其中，所述第一二极管的面积等于第二二极管的面积。

8、根据权利要求4所述的显示面板的驱动装置，其中，所述保护电路包括
25 第一二极管区域、第二二极管区域和第三二极管区域，所述第一二极管区域包括并联的多个第一二极管，所述第二二极管区域包括一个第二二极管或并联的多个第二二极管，所述第三二极管区域为一个第三二极管；

所述第二二极管的负极都连接于第三二极管的负极。

9、根据权利要求 8 所述的显示面板的驱动装置，其中，所述多个第二二极管对应多个第一二极管设置，所述多个第二二极管的负极都连接于第三二极管的负极。

10、根据权利要求 1 所述的显示面板的驱动装置，其中，所述显示面板的驱动装置用于驱动所述显示面板，所述显示面板包括显示区域和位于所述显示区域周边的非显示区域；所述驱动装置具有多个驱动芯片，所述保护电路位于所述多个驱动芯片中的至少其中之一内；所述多个驱动芯片位于所述显示区域同一侧的非显示区域上。

11、根据权利要求 10 所述的显示面板的驱动装置，其中，多个驱动芯片多个源极驱动芯片和至少一个栅极驱动芯片。

12、根据权利要求 11 所述的显示面板的驱动装置，其中，所述保护电路设置在所述源极驱动芯片内靠近所述源极驱动芯片输入端的位置。

13、根据权利要求 11 所述的显示面板的驱动装置，其中，所述保护电路设置在所述栅极驱动芯片内靠近所述栅极驱动芯片输入端的位置。

14、一种显示面板的驱动装置，包括保护电路，其中，所述保护电路包括：多个芯片输入端；

第一二极管区域，所述第一二极管区域包括多个第一二极管，所述多个第一二极管对应多个芯片输入端并联设置，所述第一二极管负极连接芯片输入端；

第二二极管区域，所述第二二极管区域包括一个第二二极管，所述第二二极管的正极连接所述第一二极管的正极，所述第二二极管的面积等于所述第一二极管的面积；

第三二极管区域，所述第三二极管区域包括一个第三二极管，所述第三二极管的负极连接所述第二二极管的负极，所述第三二极管的正极接地，所述第三二极管的面积大于第一二极管的面积；

其中，所述第二二极管的反向击穿电压值大于第一二极管和第三二极管的反向击穿电压值。

15、根据权利要求 14 所述的显示面板的驱动装置，其中，所述第二二极管的反向击穿电压值大于第一二极管和第三二极管的反向击穿电压值。

16、根据权利要求 15 所述的显示面板的驱动装置，其中，所述第一二极管和/或第三二极管的反向击穿电压为 18V-25V，所述第二二极管的反向击穿电压大于 30V。

17、一种显示面板的驱动装置，其包括保护电路，所述保护电路包括：

5 多个芯片输入端；

多个第一二极管，所述多个第一二极管对应多个芯片输入端并联设置，所述
第一二极管负极连接芯片输入端；

第二二极管，所述第二二极管的正极连接第一二极管的正极，所述第二二
极管的面积等于所述第一二极管的面积；

10 第三二极管，所述第三二极管的负极连接所述第二二极管的负极，所述第
三二极管的正极接地，所述第三二极管的面积大于等于第一二极管的面积的 10
倍；

其中，所述第二二极管的反向击穿电压值大于第一二极管和第三二极管的
反向击穿电压值。

15 18、根据权利要求 17 所述的显示面板的驱动装置，其中，所述显示面板的
驱动装置用于驱动所述显示面板，所述显示面板包括显示区域和位于所述显示
区域周边的非显示区域；所述驱动装置具有多个驱动芯片，所述保护电路位于
所述多个驱动芯片中的至少其中之一内；所述多个驱动芯片位于所述显示区域
同一侧的非显示区域上。

20 19、根据权利要求 18 所述的显示面板的驱动装置，其中，多个驱动芯片多
个源极驱动芯片和至少一个栅极驱动芯片。

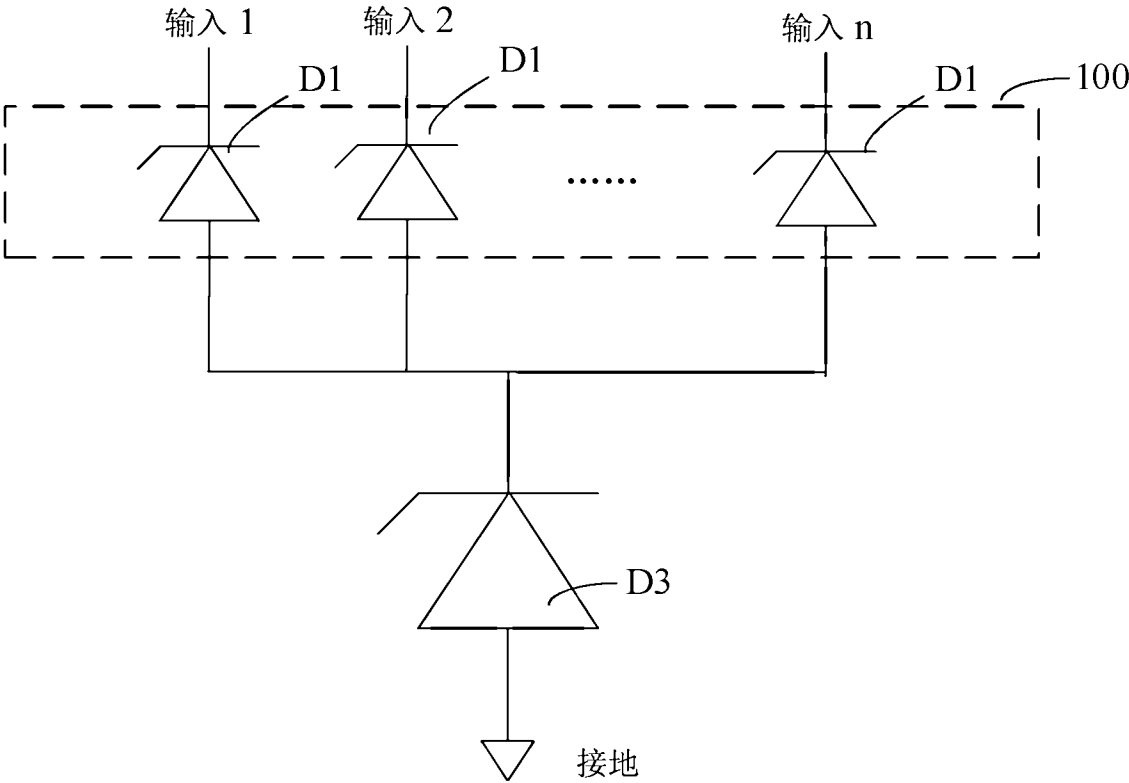


图 1

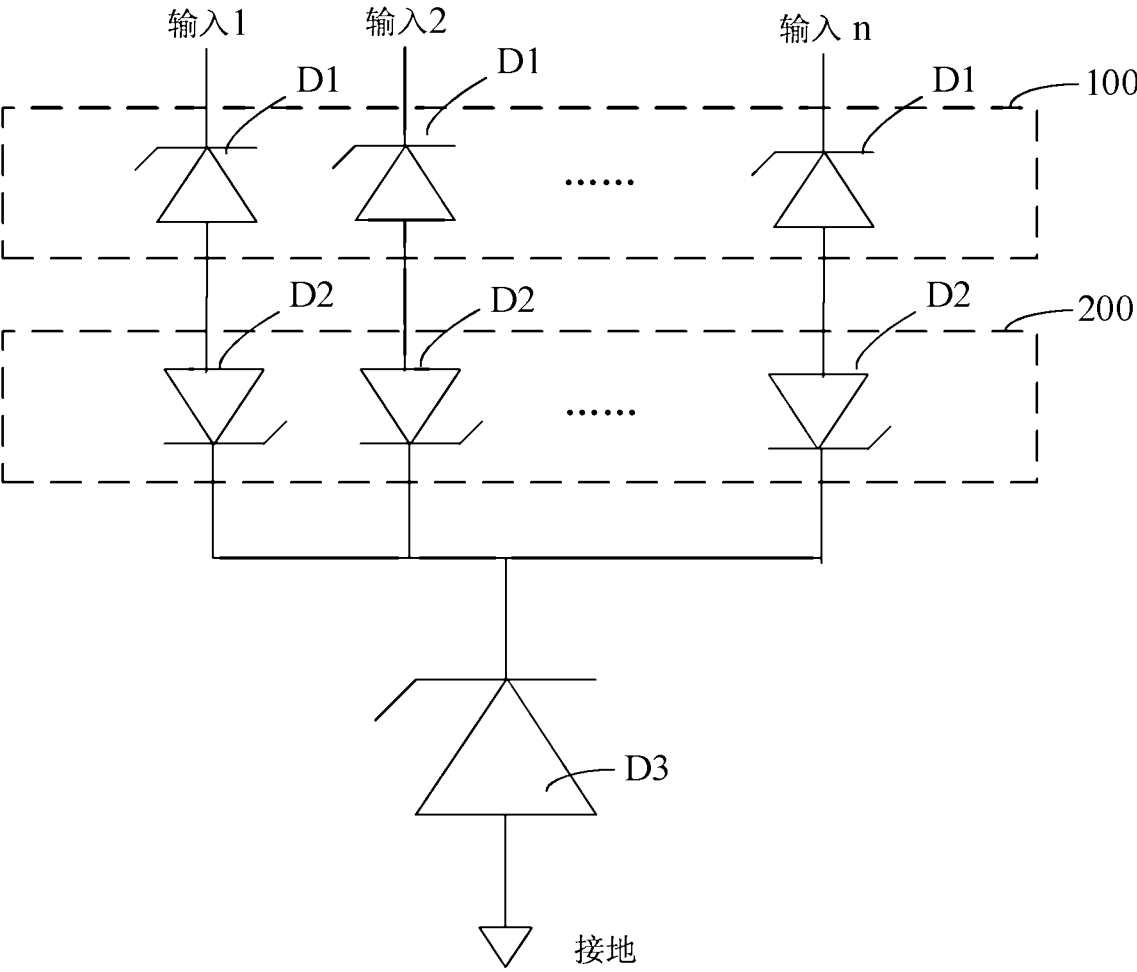


图 2

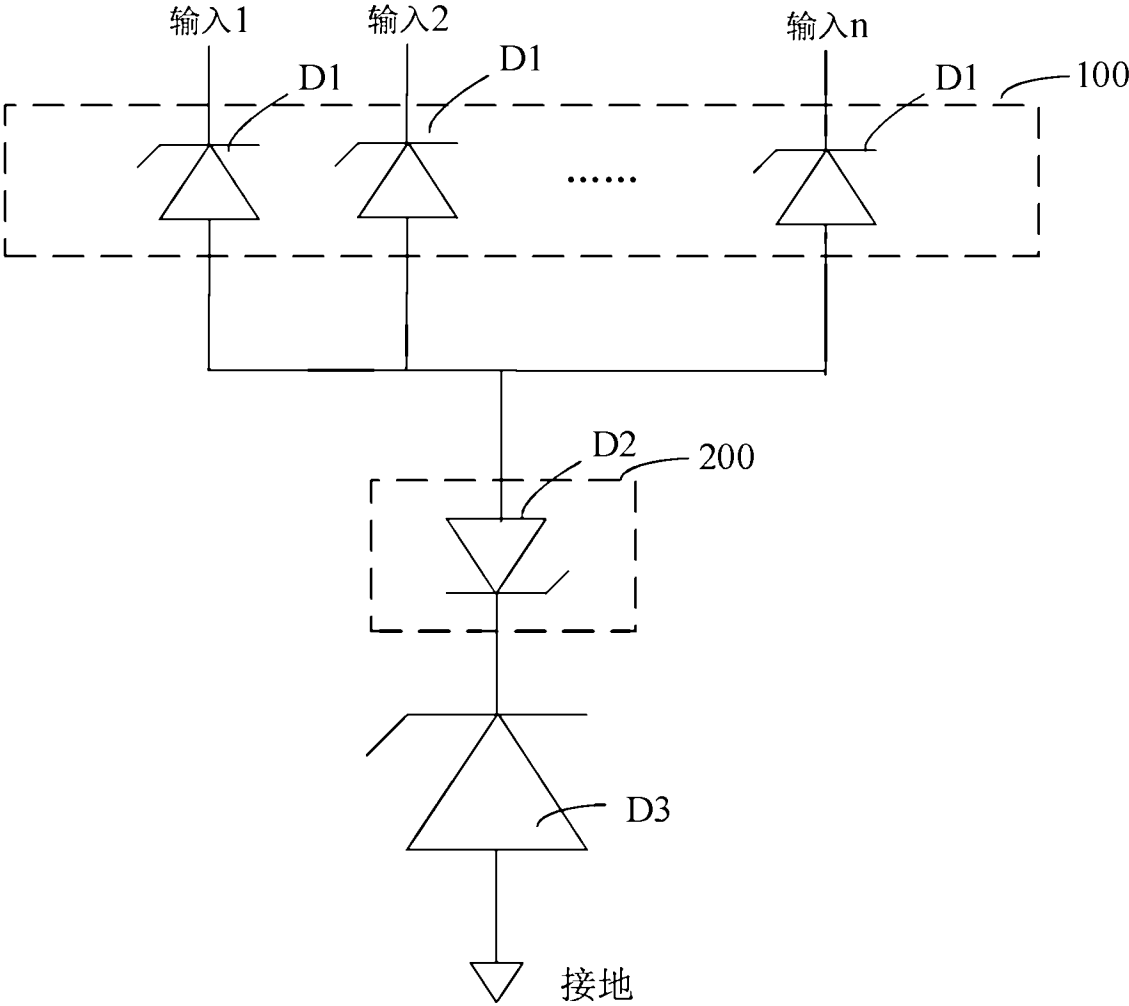


图 3

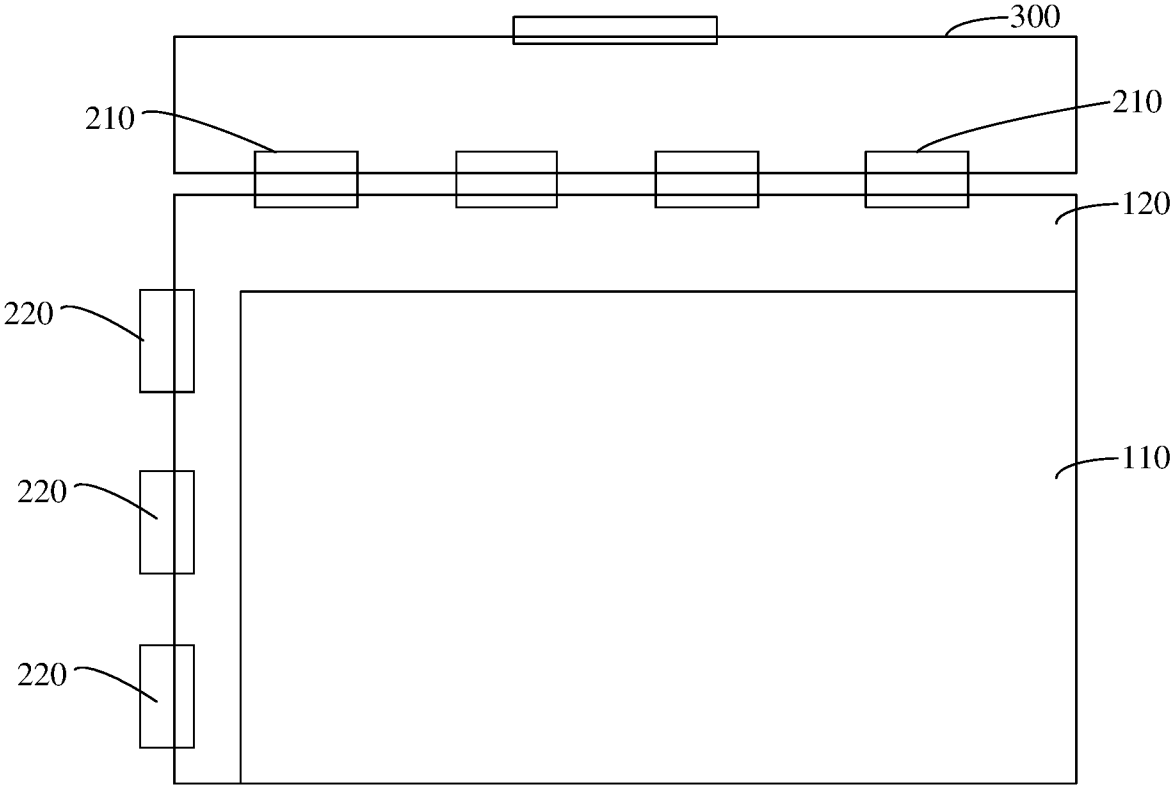


图 4

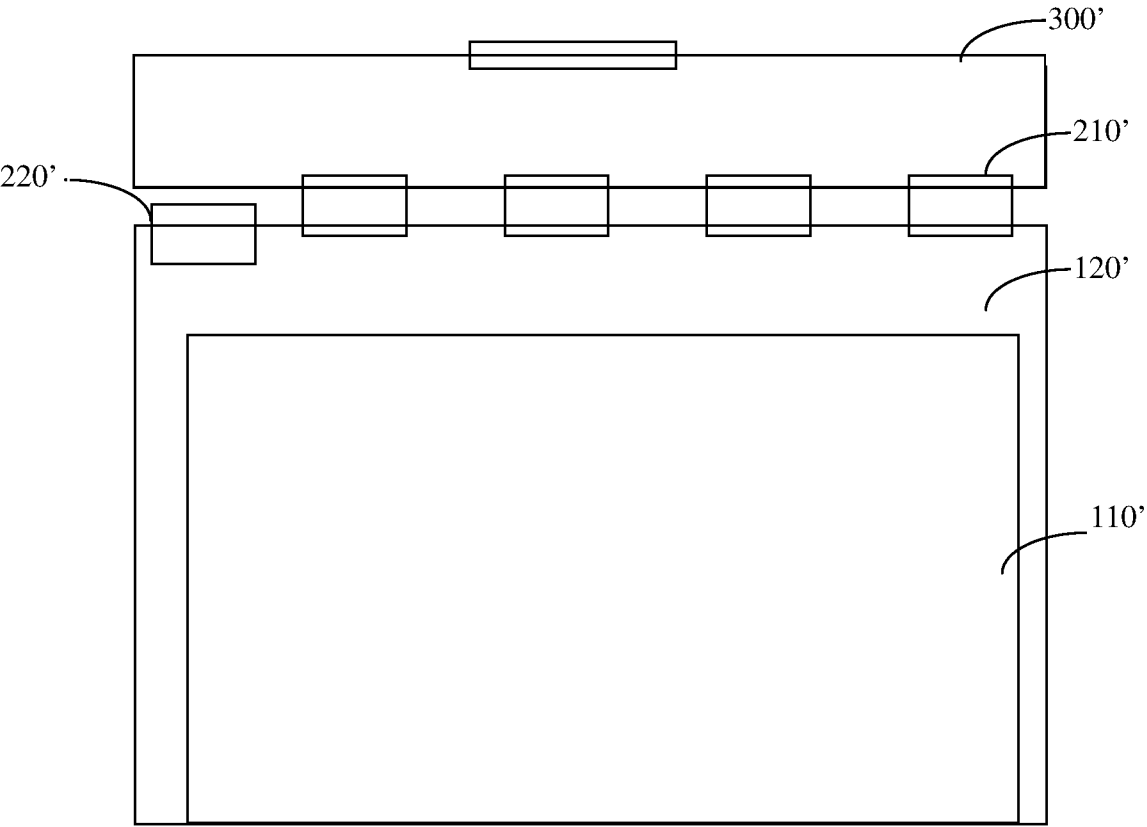


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/102466

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/133 (2006.01) i; G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 二极管, 并联, 串联, 正, 负, 地, 接地, 静电, 芯片, 集成电路, 面积, 击穿, 保护, 防护, diode?, protect+, parallel+, series, ground, GND, IC, chip, area

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 9962158 A1 (PORTA SYSTEMS), 02 December 1999 (02.12.1999), description, page 17, paragraphs 3 and 4, and figure 12	1-3, 10-13
Y	WO 9962158 A1 (PORTA SYSTEMS), 02 December 1999 (02.12.1999), description, page 17, paragraphs 3 and 4, and figure 12	4-9, 14-19
Y	CN 204030579 U (BEIJING AEROSPACE AUTOMATIC CONTROL RESEARCH INSTITUTE et al.), 17 December 2014 (17.12.2014), description, paragraphs [0016]-[0019], and figure 1	4-9, 14-19
X	CN 1399336 A (MACRONIX INTERNATIONAL CO., LTD.), 26 February 2003 (26.02.2003), description, page 3, 3rd paragraph from the bottom to page 4, paragraph 2, and figure 1C	1-3, 10-13
A	CN 1841873 A (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY LIMITED), 04 October 2006 (04.10.2006), entire document	1-19
A	US 7990664 B1 (ALTERA CORPORATION), 02 August 2011 (02.08.2011), entire document	1-19
A	JP 2008288236 A (NEW JAPAN RADIO CO., LTD.), 27 November 2008 (27.11.2008), entire document	1-19

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 02 April 2018	Date of mailing of the international search report 17 April 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LI, Wenfei Telephone No. (86-10) 53962508

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/102466

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
WO 9962158 A1	02 December 1999	GB 2354381 A	21 March 2001
		GB 2354381 B	26 March 2003
		CA 2339062 A1	02 December 1999
		CA 2339062 C	19 April 2011
		US 6421220 B2	16 July 2002
		US 2001000985 A1	10 May 2001
		AU 4321199 A	13 December 1999
		US 6195245 B1	27 February 2001
		MX 2000011765 A	01 October 2002
		MX 228017 B	25 May 2005
CN 204030579 U	17 December 2014	None	
CN 1399336 A	26 February 2003	CN 1202574 C	18 May 2005
CN 1841873 A	04 October 2006	US 7518843 B2	14 April 2009
		CN 100461576 C	11 February 2009
		US 2006215337 A1	28 September 2006
		TW 200635025	01 October 2006
		TW I286378 B	01 September 2007
US 7990664 B1	02 August 2011	None	
JP 2008288236 A	27 November 2008	JP 5192726 B2	08 May 2013

国际检索报告

国际申请号

PCT/CN2017/102466

A. 主题的分类

G02F 1/133(2006.01)i; G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F; G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPDOC:二极管, 并联, 串联, 正, 负, 地, 接地, 静电, 芯片, 集成电路, 面积, 击穿, 保护, 防护, diode?, protect+, parallel+, series, ground, GND, IC, chip, area

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	WO 9962158 A1 (PORTA SYSTEMS) 1999年 12月 2日 (1999 - 12 - 02) 说明书第17页第3、4段, 附图12	1-3、10-13
Y	WO 9962158 A1 (PORTA SYSTEMS) 1999年 12月 2日 (1999 - 12 - 02) 说明书第17页第3、4段, 附图12	4-9、14-19
Y	CN 204030579 U (北京航天自动控制研究所 等) 2014年 12月 17日 (2014 - 12 - 17) 说明书第[0016]-[0019]段, 附图1	4-9、14-19
X	CN 1399336 A (旺宏电子股份有限公司) 2003年 2月 26日 (2003 - 02 - 26) 说明书第3页倒数第3段到第4页第2段, 附图1C	1-3、10-13
A	CN 1841873 A (台湾积体电路制造股份有限公司) 2006年 10月 4日 (2006 - 10 - 04) 全文	1-19
A	US 7990664 B1 (ALTERA CORPORATION) 2011年 8月 2日 (2011 - 08 - 02) 全文	1-19
A	JP 2008288236 A (NEW JAPAN RADIO CO., LTD.) 2008年 11月 27日 (2008 - 11 - 27) 全文	1-19

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 4月 2日

国际检索报告邮寄日期

2018年 4月 17日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

李文斐

电话号码 (86-10)53962508

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/102466

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
WO	9962158	A1	1999年 12月 2日	GB	2354381	A	2001年 3月 21日
				GB	2354381	B	2003年 3月 26日
				CA	2339062	A1	1999年 12月 2日
				CA	2339062	C	2011年 4月 19日
				US	6421220	B2	2002年 7月 16日
				US	2001000985	A1	2001年 5月 10日
				AU	4321199	A	1999年 12月 13日
				US	6195245	B1	2001年 2月 27日
				MX	2000011765	A	2002年 10月 1日
				MX	228017	B	2005年 5月 25日
CN	204030579	U	2014年 12月 17日	无			
CN	1399336	A	2003年 2月 26日	CN	1202574	C	2005年 5月 18日
CN	1841873	A	2006年 10月 4日	US	7518843	B2	2009年 4月 14日
				CN	100461576	C	2009年 2月 11日
				US	2006215337	A1	2006年 9月 28日
				TW	200635025		2006年 10月 1日
				TW	I286378	B	2007年 9月 1日
US	7990664	B1	2011年 8月 2日	无			
JP	2008288236	A	2008年 11月 27日	JP	5192726	B2	2013年 5月 8日

表 PCT/ISA/210 (同族专利附件) (2009年7月)