

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 7 月 2 日 (02.07.2020)



(10) 国际公布号
WO 2020/135378 A1

- (51) 国际专利分类号:
H01L 29/06 (2006.01) *H01L 29/10* (2006.01)
H01L 29/08 (2006.01) *H01L 29/78* (2006.01)
- (21) 国际申请号: PCT/CN2019/127710
- (22) 国际申请日: 2019 年 12 月 24 日 (24.12.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201811593168.2 2018 年 12 月 25 日 (25.12.2018) CN
- (71) 申请人: 无锡华润上华科技有限公司 (CSMC TECHNOLOGIES FAB2 CO., LTD.) [CN/CN]; 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。
- (72) 发明人: 肖魁 (XIAO, Kui); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。方冬 (FANG, Dong); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。卞铮 (BIAN, Zheng); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。
- (74) 代理人: 广州华进联合专利商标代理有限公司 (ADVANCE CHINA IP LAW OFFICE); 中国广东省广州市天河区珠江东路 6 号 4501 房 (部位: 自编 01-03 和 08-12 单元) (仅限办公用途), Guangdong 510623 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,

(54) Title: CELLULAR LAYOUT STRUCTURE FOR TRENCH-TYPE VDMOS

(54) 发明名称: 一种沟槽型 VDMOS 的元胞版图结构

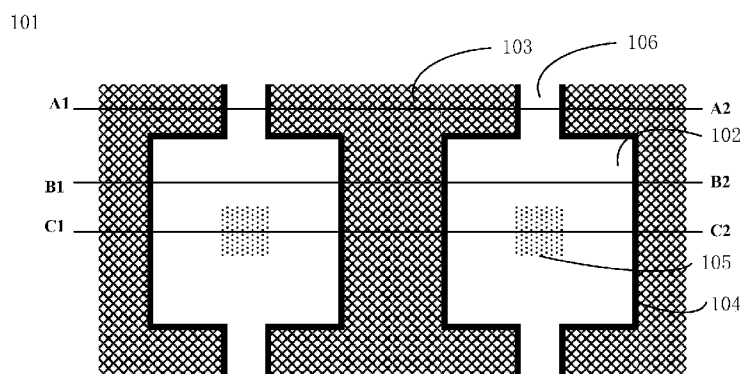


图1

(57) Abstract: A cellular layout structure for a trench-type VDMOS, comprising at least one cell. The cell comprises a plurality of source regions (102) arranged in parallel, and a trench (103) disposed around each of the source regions (102); the trench (103) is used for forming a gate structure; the boundary of the trench (103) coincides with the boundary of the source region (102), so as to define a channel (104) of the cell; wherein a protruding structure extending in the direction of the channel is provided on the boundary of the source region (102), so as to increase the perimeter of the channel of each cell.

(57) 摘要: 一种沟槽型 VDMOS 的元胞版图结构, 包括至少一个元胞, 所述元胞包括: 若干个并联设置的源区 (102); 沟槽 (103), 环绕每个所述源区 (102) 设置, 所述沟槽 (103) 用于形成栅极结构, 所述沟槽 (103) 的边界和所述源区 (102) 的边界重合, 以限定所述元胞的沟道 (104); 其中, 所述源区 (102) 的边界上设置有向所述沟槽方向延伸的凸出结构, 以增加每个所述元胞的沟道的周长。

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,
LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区
保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告 (条约第21条(3))。

一种沟槽型 VDMOS 的元胞版图结构

技术领域

本申请涉及半导体技术领域，具体而言涉及一种沟槽型 VDMOS 的元胞版图结构。

背景技术

随着半导体技术的不断发展，VDMOS（垂直双扩散金属氧化物半导体场效应管，Vertical Double-diffuse MOS）器件因具有开关损耗小、输入阻抗高、驱动功率小、频率特性好、跨导高度线性等优点，被越来越广泛地应用在模拟电路和驱动电路，尤其是高压功率部分。

沟槽型 VDMOS 产品是较为广泛应用的功率器件，一方面，沟槽工艺的成熟使单个元胞的尺寸进一步降低，另一方面，由于沟槽区域穿过 P 型基区最下端，形成的沟道位于源区与漂移区之间，相比普通 VDMOS，可以消除 JFET 区，导通电阻大大减小，所以沟槽型 VDMOS 极大提高了 MOS 功率器件的性能。

发明内容

本申请提供一种沟槽型 VDMOS 的元胞版图结构及其制造方法，以进一步增大沟道密度，使得在同等电流的情况下，进一步减小芯片面积。

在发明内容部分中引入了一系列简化形式的概念，这将在具体实施方式部分中进一步详细说明。本申请的发明内容部分并不意味着要试图限定出所要求保护的技术方案的关键特征和必要技术特征，更不意味着试图确定所要求保护的技术方案的保护范围。

本申请提供一种沟槽型 VDMOS 的元胞版图结构，包括至少一个元胞，所述元胞包括：

若干个并联设置的源区；以及

沟槽，环绕每个所述源区设置，所述沟槽用于形成栅极结构，所述沟槽的边界和所述源区的边界重合，以限定所述元胞的沟道；

其中，所述源区的边界上设置有向所述沟槽方向延伸的凸出结构，以增

加所述元胞的沟道的周长。

综上所述，根据本申请的元胞版图结构，对所述源区进行了改进，在所述源区的边界上增加了凸出结构，增加了由沟槽的边界限定的沟道的长度，其可以增大沟道密度，使得在同等电流的情况下，进一步减小芯片面积。

5

附图说明

本申请的下列附图在此作为本申请的一部分用于理解本申请。附图中示出了本申请的实施例及其描述，用来解释本申请的原理。

附图中：

- 10 图 1 为根据本申请实施例的沟槽型 VDMOS 的元胞版图结构的示意图；
图 2A-图 2C 为图 1 所示的沟槽型 VDMOS 的元胞版图结构分别沿 A1-A2、B1-B2 和 C1-C2 的截面图；
图 3A-3H 为本申请实施例的沟槽型 VDMOS 的元胞版图结构的变形的示意图。

15

具体实施方式

- 在下文的描述中，给出了大量具体的细节以便提供对本申请更为彻底的理解。然而，对于本领域技术人员而言显而易见的是，本申请可以无需一个或多个这些细节而得以实施。在其他的例子中，为了避免与本申请发生混淆，对于本领域公知的一些技术特征未进行描述。

- 20 为了彻底理解本申请，将在下列的描述中提出详细的步骤，以便阐释本申请提出的沟槽型 VDMOS 的元胞版图结构。显然，本申请的施行并不限于半导体领域的技术人员所熟习的特殊细节。本申请的较佳实施例详细描述如下，然而除了这些详细描述外，本申请还可以具有其他实施方式。

- 25 应当理解的是，当在本说明书中使用术语“包含”和/或“包括”时，其指明存在所述特征、整体、步骤、操作、元件和/或组件，但不排除存在或附加一个或多个其他特征、整体、步骤、操作、元件、组件和/或它们的组合。

- 30 为增大器件工作电流，则需尽量增大器件的沟道宽度，为了在一定的硅片面积内获得尽量大的沟道宽度，一般采用多个元胞并联的方式，并联的元胞越多，器件电流越大，每个元胞的沟道宽度越大，器件电流越大，或者说，元胞沟道密度（元胞沟道周长/元胞面积）越大，器件电流越大。

为了进一步增大沟道密度，使得在同等电流的情况下，进一步减小芯片面积，本申请提出了一种沟槽型 VDMOS 的元胞版图结构，其中，所述元胞版图结构除了用于 VDMOS 器件以外，还可以应用于其他类似的结构，下面首先对沟槽型 VDMOS 的结构进行说明，然后再对所述沟槽型 VDMOS 的元胞版图结构作进一步的说明。

其中，沟槽型 VDMOS 的通常结构如图 2C 所示，其中，图 2C 为图 1 所示的沟槽型 VDMOS 的元胞版图结构分别沿 C1-C2 的截面图，所述沟槽型 VDMOS 包括：

半导体衬底 201，所述半导体衬底 201 包括本体层 2011 和位于所述本体层 2011 之上的外延层 2012；

沟槽 202，位于所述外延层 2012 中；

体区 203，位于所述沟槽 202 两侧的所述外延层 2012 中；

第一源漏区 2041，位于所述体区 203 内，所述第一源漏区 2041 的掺杂离子导电类型与所述体区 203 的掺杂离子导电类型相同；

第二源漏区 2042，位于所述沟槽 202 两侧的所述体区 203 之上，所述第二源漏区 2042 的掺杂离子导电类型与所述体区 203 的掺杂离子导电类型相反；

栅极结构 205，位于所述沟槽 202 内部；

层间介电层 206，位于所述第二源漏区 2042 和所述栅极结构 205 之上；

接触孔 207，位于所述层间介电层 206 中，并延伸至所述第二源漏区 2042 和部分所述第一源漏区 2041。

其中，所述体区 203 的掺杂离子为 P 型，如硼或其他三价元素；所述第一源漏区 2041 的掺杂离子为 P 型，如硼或其他三价元素；所述第二源漏区 2042 的掺杂离子为 N 型，如磷或其他五价元素。

所述栅极结构 205 包括位于所述沟槽 202 底部及侧壁的栅氧化层 2051 以及位于所述栅氧化层 2051 之上的多晶硅层 2052。

本申请中所述器件的栅极结构 205，位于所述沟槽 202 内部、通过在所述沟槽内填充栅极材料之后形成，因此沟槽的形状和栅极结构的形状相同，下面以在形成沟槽之后并且在没有填充所述栅极材料之前的结构对本申请的所述元胞版图结构进行说明。

具体地，其中，图 1 为图 2A 中栅极结构 205 的上表面沿水平面进行切割的剖面图，如图 1 所示，所述元胞版图结构包括：元胞区 101、围绕所述

元胞区 101 的过渡区 (未示出) 和设置在所述过渡区外围的终端区 (未示出),

其中, 所述元胞区 101 包括若干个并联设置的源区 102, 若干个所述源区 102 之间由沟槽 103 隔离, 所述沟槽用于在后续的步骤中形成栅极结构, 因此所述沟槽的边界即为栅极结构的边界, 同时所述沟槽的边界与所述源区 102 的边界重合, 因此沟道为沟槽与源区的相邻界面位置, 所述沟槽 103 的边界或源区 102 的边界可以用来限定所述元胞中的沟道 104。

所述沟槽型 VDMOS 的元胞版图结构, 包括至少一个元胞, 所述元胞包括:

若干个并联设置的源区;

沟槽, 环绕每个所述源区设置, 所述沟槽用于形成栅极结构, 所述沟槽的边界和所述源区的边界重合, 以限定所述元胞的沟道;

其中, 所述源区的边界上设置有向所述沟槽方向延伸的凸出结构, 以增加沟道的周长。

需要说明的是, 在本申请的实施例中, 所述元胞是指在元胞版图结构中并联设置的重复最小单元, 即元胞既包括沟槽 103 也包括源区 102 (即非沟槽区), 其中, 所述凸出结构设置于所述源区的边界上。

其中, 在本申请中所述元胞结构并联的源区越多, 器件电流越大, 每个源区的沟道宽度越大, 器件电流越大, 因此在此对元胞结构包含的源区 102 的数目不做限制, 其作为重复单元可以根据实际需要进行添加。

其中, 所述沟槽为填充栅极材料之前的沟槽, 用于形成栅极结构, 进而形成沟槽型 VDMOS, 在本申请中为了进一步提高元胞沟道密度 (元胞沟道周长/元胞面积), 从而获得更大器件电流, 对所述元胞中沟道的轮廓进行了改进, 以增加元胞中沟道周长。

具体地, 为了增加元胞中沟道的轮廓, 在元胞中所述源区的边界上设置了凸出结构, 通过所述凸出结构的设置, 使得所述源区的边界的长度得以延伸, 从而使所述源区限定的沟道的周长增加。

需要说明的是, 在本申请中由于所述源区被所述沟槽包围并且直接接触, 因此, 所述沟槽的边界与所述源区的边界完全重合, 因此当所述源区的形状改进之后, 所述沟槽的形状则会进行相应的改进, 两者为相互匹配的关系。

例如在所述源区上设置凸出结构时, 在所述沟槽形成于水平面上的投影中, 在所述沟槽上设置有至少一个缺口, 以增加相应位置处的所述沟道的周长, 其中所述缺口对应所述凸出结构。

下面结合附图对本申请所述凸出结构做进一步的说明，其中，图 3A-3H 为图 2A 中栅极结构 205 的上表面沿水平面进行切割的各实施例剖面图。

其中，如图 3G 所示，所述源区的至少一个边界上设置有若干相互间隔的凸出结构并且所述凸出结构并非贯穿所述沟槽，以使所述源区的边界呈凹凸不平的形状，通过将所述源区的侧壁设置为凹凸不平的形状来增加元胞中沟道的长度。对应地，所述缺口设置于所述沟槽的内侧壁和/或外侧壁，并且所述缺口并非贯穿所述沟槽，所述沟槽为侧壁凹凸不平的密闭的结构。在所述结构中，只要所述源区的侧壁为非平面形状即可，通过所述设置即可增加所述沟道的周长。

另外，如图 3A-3F 以及 3H 所示，在所述图示的结构中，所述源区的至少一个边界上设置有贯穿所述沟槽的所述凸出结构，以将所述沟槽隔断并使所述源区与其相邻的至少另一个源区通过所述凸出结构相连通。相应地，在所述沟槽中，所述缺口贯穿所述沟槽，以将所述沟槽隔断。

在上述示例中，所述凸出结构穿通所述沟槽，以将所述沟槽间断开，使所述沟槽成为不连续、平面上不密闭的结构。其中，凸出结构的侧壁使得源区边界的周长增加，进而增加沟道的周长。

在本申请中所述凸出结构至少包括上述穿通和不穿通所述沟槽的两种方式，下面对两种方式中共同的部分进行说明。

首先，对于本申请中所述源区的在水平面上的投影形状，即所述源区的平面俯视图的形状，在此并不进行限定，可以为任意多边形，例如三角形、四方形、六边形等。

例如附图 3A-图 3E、3F、3G 所示的正方形，或者如附图 3H 所示的六边形，当然所述源区的形状不局限于上述示例，还可以为其他任何合适的形状，在此不再一一列举。

其中，所述源区有多个边，其中，在所述多边形的结构的至少一边上设置所述凸出结构。

可选地，在所述源区中相对设置的两个边上设置至少一个所述凸出结构。

进一步，所述凸出结构可以设置于所述源区的一个边界上的任意位置，例如位于所述源区的一个边界的中间位置，如图 3A 和图 3E 所示；还可以位于所述源区的一个边界的一端的位置，如图 3B-3F 所示。

进一步，当所述凸出结构位于所述源区的一个边界的一端的位置，还至少包括以下几种：

第一,如图 3B 所示,所述源区为方形结构,所述元胞版图结构的元胞(基本重复单元)包括四个源区,其中,所述凸出结构位于每个源区的对角线处,并且所述四个源区的一个凸出结构重叠设置,以形成所述重复单元。

第二,如图 3C 所示,所述源区为方形结构,所述元胞版图结构的元胞(基本重复单元)包括两个源区,其中,所述凸出结构位于每个源区的对角线处,并且所述两个源区的一个凸出结构重叠设置,然后以此为重复单元设置多个,例如如图 3C 所示,设置两个上述的重复单元,以形成具有四个源区的结构,并且所述重复单元共用一个沟槽。

其中,附图 3F 为附图 3C 的变形,区别仅在于所述凸出结构的位置,例如在附图 3C 中所述凸出结构位于源区的右侧,在附图 3F 中所述凸出结构位于源区的左侧。

第三,如图 3D 所示,所述源区为方形结构,所述元胞版图结构的元胞(基本重复单元)包括四个源区,其中,所述凸出结构位于每个源区的一个边的两端,将四个源区结合形成重复单元之后,所述凸出结构位于所述重复单元的四个顶角上。

进一步,每个所述源区被单独的所述沟槽环绕,或相邻的所述源区共用部分所述沟槽。

在上述示例中,如图 3A 所示,在所述四个源区中,相邻的源区可以共用一个沟槽。在其他实施例中,源区也可以各自有单独的沟槽,但是相邻的沟槽相互连通,即沟槽的宽度为正常宽度的 2 倍,如图 3H 所示,在此不做限定。

进一步,可选地,所述源区的侧壁轮廓为竖直平面或弯曲面。相应地,所述缺口的断面为平面或曲面。

具体地,如图 3A-3E 所示,所述源区的侧壁为竖直的平面,其侧壁在水平面上的投影为直线。在图 3F 所示的实施例中,所述源区的侧壁为弯曲的曲面,其侧壁在水平面上的投影为具有一定弧度的曲线,当然所述源区的侧壁还可以为其他形状,只要能够增加沟槽长度,均可以应用于本申请。

进一步,所述凸出结构的侧壁的轮廓为竖直平面,或所述凸出结构的至少一个侧壁的轮廓为弯曲面。

具体地,如图 3A-3E 所示,所述凸出结构的侧壁的轮廓为竖直平面,其侧壁在水平面上的投影为方形,凸出结构的侧壁轮廓可以为立方体形结构,例如长方体结构等。

进一步，所述凸出结构的侧壁的轮廓还可以为渐变式的，例如宽度沿向沟槽延伸的方向逐渐减小，比如所述凸出结构在水平面上的投影形状为台阶形结构，如图 3E 所示。当然还可以是其他宽度梯度减小的形状，在此不做限定。

5 上述为沟槽型 VDMOS 的元胞版图结构中源区的形状和沟槽所做的描述，下面结合附图对所述沟槽型 VDMOS 的元胞版图结构中其他结构作进一步的说明。其中，图 2A-图 2C 为图 1 所示的元胞结构的截面图，其中图 2A 为图 1 源区 102 沿平行地穿过所述凸出结构的沟槽表面（开口 106）的直线（即 A1-A2）的截面图，其包括：半导体衬底 201，所述半导体衬底 201 包
10 括本体层 2011 和位于所述本体层 2011 之上的外延层 2012；沟槽 202，位于所述外延层 2012 中；自下而上设置的体区 203 和源漏区 204，位于所述沟槽 202 两侧的所述外延层 2012 中，所述源漏区 204 的掺杂离子导电类型与所述体区 203 的掺杂离子导电类型相反；栅极结构 205，位于所述沟槽 202 内部；层间介电层 206，位于所述源漏区 204 和所述栅极结构 205 之上。

15 具体地，所述半导体衬底的本体层 2011 可以是以下所提到的材料中的至少一种：硅、绝缘体上硅（SOI）、绝缘体上层叠硅（SSOI）、绝缘体上层叠锗化硅（S-SiGeOI）、绝缘体上锗化硅（SiGeOI）以及绝缘体上锗（GeOI）等。半导体衬底 201 上可以被定义有源区。可选地，其中所述半导体衬底进行 N 型掺杂，即所述本体层 2011 和所述外延层 2012 的掺杂离子为 N 型，如
20 磷或其他五价元素。

所述体区 203 的掺杂离子为 P 型，如硼或其他三价元素，所述源漏区 204 的掺杂离子为 N 型，如磷或其他五价元素。

所述栅极结构 205 包括位于所述沟槽 202 底部及侧壁的栅氧化层 2051 以及位于所述栅氧化层 2051 之上的多晶硅层 2052。在其他实施例里，栅极结
25 构 205 也可为现有技术中的任意分离式栅极结构。

图 2B 为源区 102 沿未穿过接触孔 105、平行于且未穿过所述凸出结构的沟槽表面（开口 106）的直线（B1-B2）的截面图，其包括：半导体衬底 201，所述半导体衬底 201 包括本体层 2011 和位于所述本体层 2011 之上的外延层 2012；沟槽 202，位于所述外延层 2012 中；自下而上设置的体区 203 和源漏
30 区 204，位于所述沟槽 202 两侧的所述外延层 2012 中，所述源漏区 204 的掺杂离子导电类型与所述体区 203 的掺杂离子导电类型相反；栅极结构 205，位于所述沟槽 202 内部；层间介电层 206，位于所述源漏区 204 和所述栅极

结构 205 之上。

所述体区 203 的掺杂离子为 P 型，如硼或其他三价元素，所述源漏区 204 的掺杂离子为 N 型，如磷或其他五价元素。

所述栅极结构 205 包括位于所述沟槽 202 底部及侧壁的栅氧化层 2051 以及位于所述栅氧化层 2051 之上的多晶硅层 2052。

对比图 2A 和图 2B 可以发现，两者的区别在于沟槽区域和沟道区域的比例，图 2A 中的沟槽区域的比例大于图 2B 中的沟槽区域的比例，而图 2A 中的沟道区域的比例小于图 2B 中的沟道区域的比例，即在元胞版图结构中，由于所述凸出结构的设置可以增加由沟槽的边界限定的沟道的长度，进而可以增大沟道密度，使得在同等电流的情况下，进一步减小芯片面积。

根据本申请的元胞版图结构，对所述源区进行了改进，在所述源区的边界上增加了凸出结构，充分利用了源区中的非必要区域增加了由沟槽的边界限定的沟道的长度，其可以增大沟道密度，使得在同等电流的情况下，进一步减小芯片面积。

本申请已经通过上述实施例进行了说明，但应当理解的是，上述实施例只是用于举例和说明的目的，而非意在将本申请限制于所描述的实施例范围内。此外本领域技术人员可以理解的是，本申请并不局限于上述实施例，根据本申请的教导还可以做出更多种的变型和修改，这些变型和修改均落在本申请所要求保护的范围以内。本申请的保护范围由附属的权利要求书及其等效范围所界定。

权利要求书

1、一种沟槽型 VDMOS 的元胞版图结构，包括至少一个元胞，所述元胞包括：

若干个并联设置的源区；以及

沟槽，环绕每个所述源区设置，所述沟槽用于形成栅极结构，所述沟槽
5 的边界和所述源区的边界重合，以限定所述元胞的沟道；

其中，所述源区的边界上设置有向所述沟槽方向延伸的凸出结构，以增加所述元胞的沟道的周长。

2、根据权利要求 1 所述的元胞版图结构，其中，所述源区的至少一个边界上设置有若干相互间隔的所述凸出结构并且所述凸出结构并非贯穿所述沟槽，以使所述源区的边界呈凹凸不平的形状。
10

3、根据权利要求 1 所述的元胞版图结构，其中，所述源区的至少一个边界上设置有贯穿所述沟槽的所述凸出结构，以将所述沟槽隔断并使所述源区与其相邻的至少另一个源区通过所述凸出结构相连通。

4、根据权利要求 1 所述的元胞版图结构，其中，所述源区的侧壁轮廓为
15 竖直平面或弯曲面。

5、根据权利要求 1 所述的元胞版图结构，其中，所述凸出结构的侧壁的轮廓为竖直平面，或所述凸出结构的至少一个侧壁的轮廓为弯曲面。

6、根据权利要求 1 所述的元胞版图结构，其中，所述凸出结构在水平面上的投影形状为方形或台阶形，或所述凸出结构在水平面上的投影的轮廓为
20 曲线。

7、根据权利要求 1 所述的元胞版图结构，其中，所述凸出结构设置于所述源区的至少一边上的中间位置，和/或所述凸出结构设置于所述源区的至少一边上的端部上。

8、根据权利要求 7 所述的元胞版图结构，其中，所述源区为方形结构，
25 每个所述元胞包括四个源区，所述凸出结构位于每个源区的对角线处，并且所述四个源区的一个凸出结构重叠设置。

9、根据权利要求 7 所述的元胞版图结构，其中，所述源区为方形结构，每个所述元胞包括两个源区，所述凸出结构位于每个源区的对角线处，并且所述两个源区的一个凸出结构重叠设置。

10、根据权利要求 7 所述的元胞版图结构，其中，所述源区为方形结构，每个所述元胞包括四个源区，所述凸出结构位于每个源区的一个边的两端。

11、根据权利要求 1 所述的元胞版图结构，其中，在每个源区相对的两个边上各设置有一个所述凸出结构；和/或所述凸出结构位于所述源区的对角线的端部上；和/或所述凸出结构位于所述源区的一条边的两个端部上。

12、根据权利要求 1 所述的元胞版图结构，其中，每个所述源区被单独的所述沟槽环绕，或相邻的所述源区共用部分所述沟槽。

13、根据权利要求 1 所述的元胞版图结构，其中，所述元胞还包括：

5 半导体衬底，所述半导体衬底包括本体层和位于所述本体层之上的外延层，所述沟槽位于所述外延层中；

体区，位于所述外延层中且位于所述沟槽两侧；

第一源漏区，位于所述体区内，所述第一源漏区的掺杂离子导电类型与所述体区的掺杂离子导电类型相同；

15 第二源漏区，位于所述体区之上且位于所述沟槽两侧，所述第二源漏区的掺杂离子导电类型与所述体区的掺杂离子导电类型相反；

栅极结构，填充于所述沟槽内部；

层间介电层，位于所述第二源漏区和所述栅极结构之上；以及

接触孔，位于所述源区内的所述层间介电层中，并延伸至所述第二源漏区和部分所述第一源漏区。

20 14、根据权利要求 13 所述的元胞版图结构，其中，所述栅极结构包括位于所述沟槽底部及侧壁的栅氧化层，以及位于所述栅氧化层之上的多晶硅层。

15、根据权利要求 13 所述的元胞版图结构，其中，所述体区的掺杂离子为 P 型，所述第二源漏区的掺杂离子为 N 型。

101

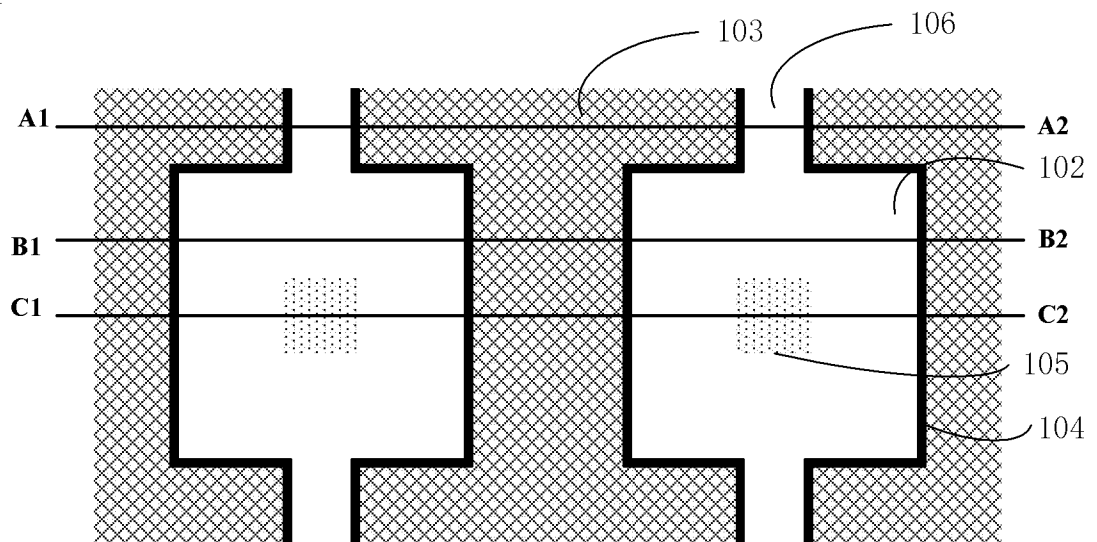


图1

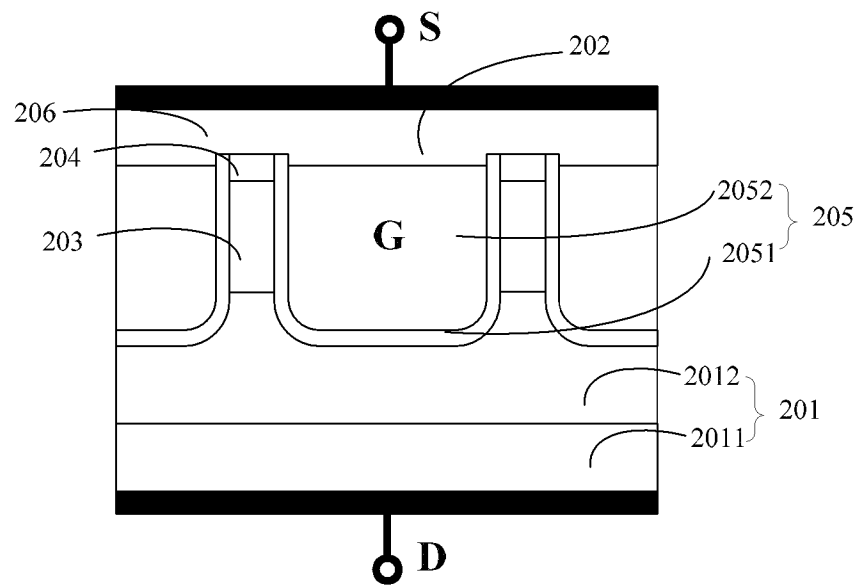


图2A

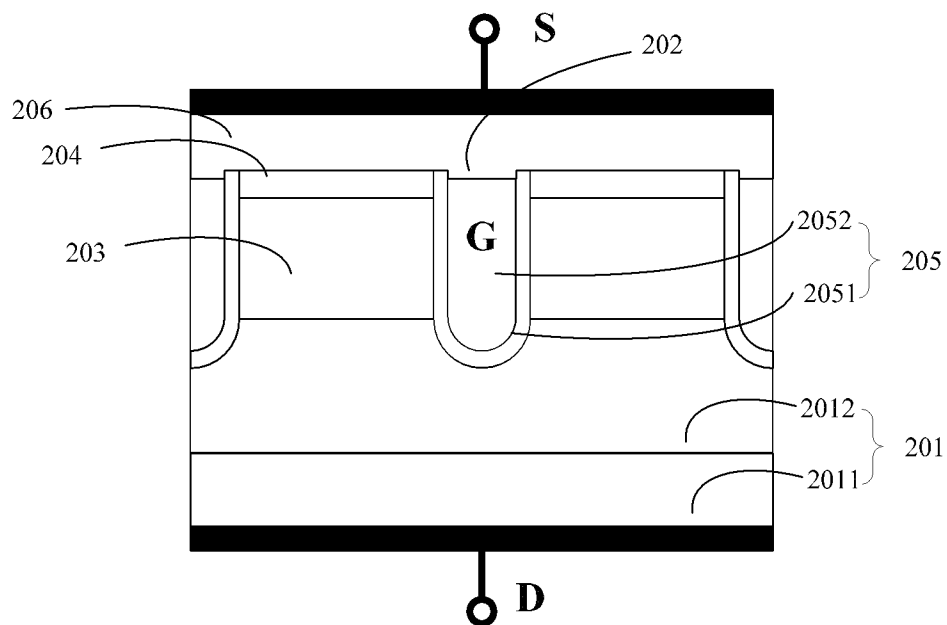


图2B

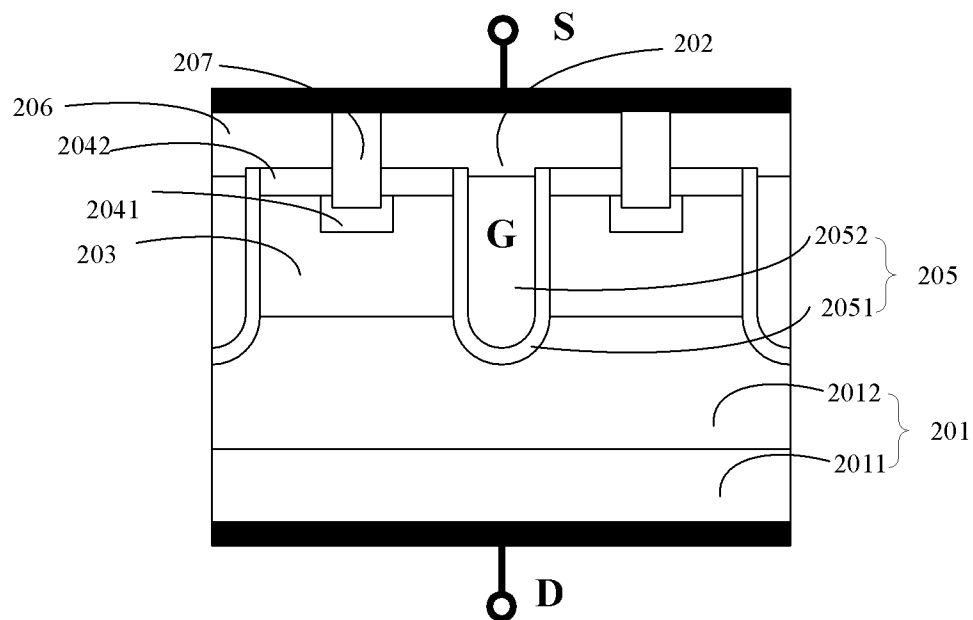


图2C

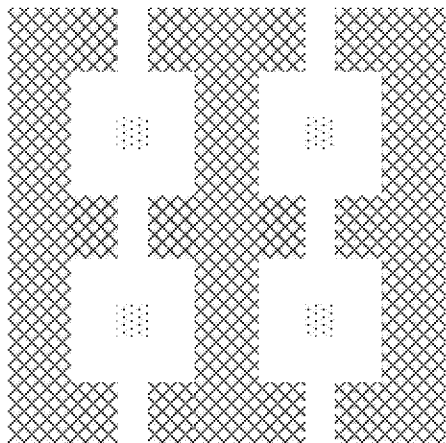


图3A

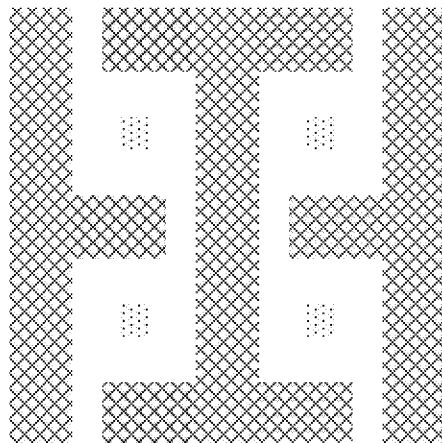


图3B

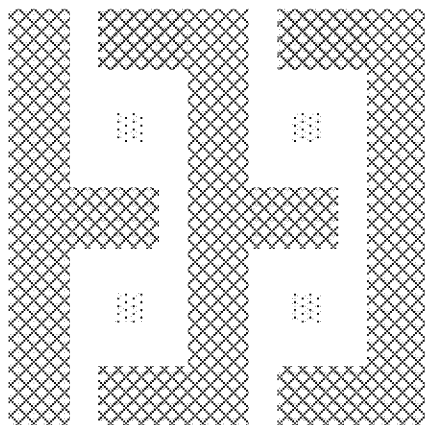


图3C

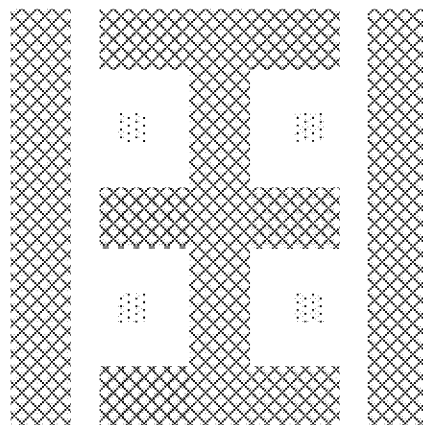


图3D

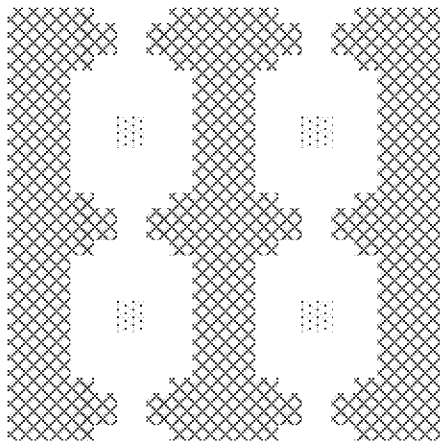


图3E

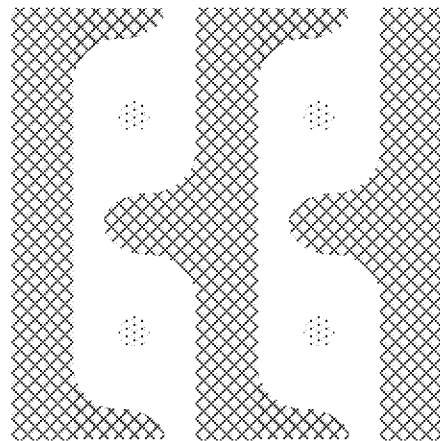


图3F

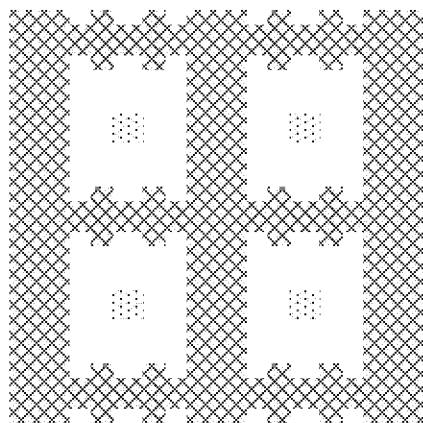


图3G

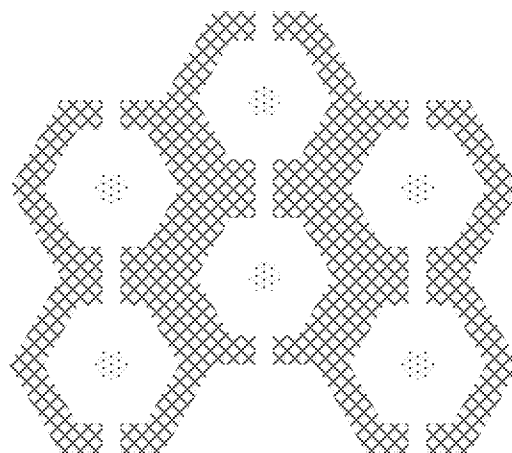


图3H

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/127710

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/06(2006.01)i; H01L 29/08(2006.01)i; H01L 29/10(2006.01)i; H01L 29/78(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, WPI, EPODOC, IEEE, CNKI, GOOGLE: 沟槽, 晶体管, VMOS, VDMOS, 元胞, 布局, 版图, 俯视, 沟道, 长度, 源区, 源极, TRENCH, GATE, IGBT, LAYOUT, TRANSISTOR, CHANNEL, LENGTH, VERTICAL

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2006226475 A1 (NEC ELECTRONICS CORP.) 12 October 2006 (2006-10-12) description, paragraphs 31-42, figure 1	1-15
Y	CN 201936884 U (WUXI ZHONGXING MICRO-ELECTRONICS INC.) 17 August 2011 (2011-08-17) description, paragraphs 35-50, figure 2	1-15
Y	CN 108899318 A (WUXI MOSIFATE ELECTRONIC CO., LTD.) 27 November 2018 (2018-11-27) description, paragraphs 43-51, figures 8-9	3, 12
A	CN 101771084 A (UNIVERSITY OF ELECTRONIC SCIENCE AND TECHNOLOGY OF CHINA) 07 July 2010 (2010-07-07) entire document	1-15
A	CN 202758893 U (CHENGDU STATEMICRO ELECTRONICS CO., LTD.) 27 February 2013 (2013-02-27) entire document	1-15
A	CN 105633132 A (INFINEON TECHNOLOGIES AUSTRIA AG) 01 June 2016 (2016-06-01) entire document	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

12 March 2020

Date of mailing of the international search report

23 March 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/127710

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2006226475	A1	12 October 2006	JP	4890780	B2	07 March 2012
				JP	2006294853	A	26 October 2006
				TW	200636994	A	16 October 2006
				US	7705408	B2	27 April 2010
				TW	I264817	B	21 October 2006
CN	201936884	U	17 August 2011	None			
CN	108899318	A	27 November 2018	CN	208570602	U	01 March 2019
CN	101771084	A	07 July 2010	CN	101771084	B	13 June 2012
CN	202758893	U	27 February 2013	None			
CN	105633132	A	01 June 2016	DE	102015120272	A1	02 June 2016
				US	2016372538	A1	22 December 2016
				US	10199456	B2	05 February 2019
				DE	102015120272	B4	26 July 2018
				CN	105633132	B	03 September 2019
				US	9443973	B2	13 September 2016
				US	2016149028	A1	26 May 2016

国际检索报告

国际申请号

PCT/CN2019/127710

A. 主题的分类 H01L 29/06(2006.01)i; H01L 29/08(2006.01)i; H01L 29/10(2006.01)i; H01L 29/78(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, WPI, EPDOC, IEEE, CNKI, GOOGLE:沟槽, 晶体管, VMOS, VDMOS, 元胞, 布局, 版图, 俯视, 沟道, 长度, 源区, 源极, TRENCH, GATE, IGBT, LAYOUT, TRANSISTOR, CHANNEL, LENGTH, VERTICAL																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>US 2006226475 A1 (NEC ELECTRONICS CORP.) 2006年 10月 12日 (2006 - 10 - 12) 说明书第31-42段、附图1</td> <td>1-15</td> </tr> <tr> <td>Y</td> <td>CN 201936884 U (无锡中星微电子有限公司) 2011年 8月 17日 (2011 - 08 - 17) 说明书第35-50段、附图2</td> <td>1-15</td> </tr> <tr> <td>Y</td> <td>CN 108899318 A (无锡摩斯法特电子有限公司) 2018年 11月 27日 (2018 - 11 - 27) 说明书第43-51段、附图8-9</td> <td>3, 12</td> </tr> <tr> <td>A</td> <td>CN 101771084 A (电子科技大学) 2010年 7月 7日 (2010 - 07 - 07) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 202758893 U (成都国微电子有限公司) 2013年 2月 27日 (2013 - 02 - 27) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 105633132 A (英飞凌科技奥地利有限公司) 2016年 6月 1日 (2016 - 06 - 01) 全文</td> <td>1-15</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	US 2006226475 A1 (NEC ELECTRONICS CORP.) 2006年 10月 12日 (2006 - 10 - 12) 说明书第31-42段、附图1	1-15	Y	CN 201936884 U (无锡中星微电子有限公司) 2011年 8月 17日 (2011 - 08 - 17) 说明书第35-50段、附图2	1-15	Y	CN 108899318 A (无锡摩斯法特电子有限公司) 2018年 11月 27日 (2018 - 11 - 27) 说明书第43-51段、附图8-9	3, 12	A	CN 101771084 A (电子科技大学) 2010年 7月 7日 (2010 - 07 - 07) 全文	1-15	A	CN 202758893 U (成都国微电子有限公司) 2013年 2月 27日 (2013 - 02 - 27) 全文	1-15	A	CN 105633132 A (英飞凌科技奥地利有限公司) 2016年 6月 1日 (2016 - 06 - 01) 全文	1-15
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
Y	US 2006226475 A1 (NEC ELECTRONICS CORP.) 2006年 10月 12日 (2006 - 10 - 12) 说明书第31-42段、附图1	1-15																					
Y	CN 201936884 U (无锡中星微电子有限公司) 2011年 8月 17日 (2011 - 08 - 17) 说明书第35-50段、附图2	1-15																					
Y	CN 108899318 A (无锡摩斯法特电子有限公司) 2018年 11月 27日 (2018 - 11 - 27) 说明书第43-51段、附图8-9	3, 12																					
A	CN 101771084 A (电子科技大学) 2010年 7月 7日 (2010 - 07 - 07) 全文	1-15																					
A	CN 202758893 U (成都国微电子有限公司) 2013年 2月 27日 (2013 - 02 - 27) 全文	1-15																					
A	CN 105633132 A (英飞凌科技奥地利有限公司) 2016年 6月 1日 (2016 - 06 - 01) 全文	1-15																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期		国际检索报告邮寄日期																					
2020年 3月 12日		2020年 3月 23日																					
ISA/CN的名称和邮寄地址		受权官员																					
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		陆然 电话号码 86-(10)-53961226																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/127710

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2006226475	A1	2006年 10月 12日	JP	4890780	B2	2012年 3月 7日
				JP	2006294853	A	2006年 10月 26日
				TW	200636994	A	2006年 10月 16日
				US	7705408	B2	2010年 4月 27日
				TW	1264817	B	2006年 10月 21日
CN	201936884	U	2011年 8月 17日	无			
CN	108899318	A	2018年 11月 27日	CN	208570602	U	2019年 3月 1日
CN	101771084	A	2010年 7月 7日	CN	101771084	B	2012年 6月 13日
CN	202758893	U	2013年 2月 27日	无			
CN	105633132	A	2016年 6月 1日	DE	102015120272	A1	2016年 6月 2日
				US	2016372538	A1	2016年 12月 22日
				US	10199456	B2	2019年 2月 5日
				DE	102015120272	B4	2018年 7月 26日
				CN	105633132	B	2019年 9月 3日
				US	9443973	B2	2016年 9月 13日
				US	2016149028	A1	2016年 5月 26日