

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G06F 1/32 (2006.01)



[12] 发明专利说明书

专利号 ZL 03805462.0

[45] 授权公告日 2007 年 4 月 18 日

[11] 授权公告号 CN 1311318C

[22] 申请日 2003.3.26 [21] 申请号 03805462.0

[30] 优先权

[32] 2002. 3. 28 [33] US [31] 60/368,474

[32] 2002. 5. 13 [33] US [31] 10/144,333

[86] 国际申请 PCT/US2003/009636 2003. 3. 26

[87] 国际公布 WO2003/083677 英 2003. 10. 9

[85] 进入国家阶段日期 2004. 9. 7

[73] 专利权人 高级模拟技术有限公司

地址 美国加利福尼亚州

[72] 发明人 凯文·德安格鲁 戴维·A·布朗

约翰·K·宋 简·尼尔森

理查德·K·威廉姆斯

[56] 参考文献

US 6141764 A 2000. 10. 31

US 4310828 1982. 1. 12

US 3940567 1976. 2. 24

审查员 李 科

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 郭思宇

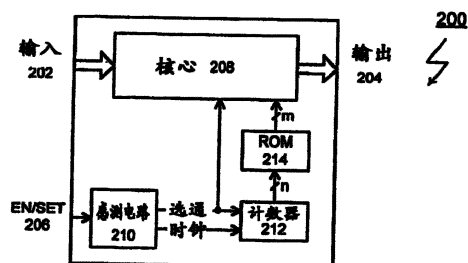
权利要求书 3 页 说明书 10 页 附图 4 页

[54] 发明名称

单线串行接口

[57] 摘要

本发明提供了一种用于电源 IC 和其它装置的单线串行接口。为了使用这种接口，一个装置被配置使得包括 EN/SET 输入管脚。在装置内的计数器计数发送给 EN/SET 输入管脚的时钟脉冲。使计数器的输出通过一个 ROM 或其它的译码器电路。所述 ROM 选择一个相应于所述计数器的值的所述装置的操作状态。用这种方式，通过向 EN/SET 管脚发送相应的时钟脉冲可以选择所述装置的控制状态。保持 EN/SET 管脚为高使所述装置保持其操作状态。在一个预定的超时间隔内保持 EN/SET 管脚为低使得所述计数器复位，并使所述装置采取一个预定的配置(例如截止)，直到在 EN/SET 管脚接收到新的时钟脉冲。



1.一种用于控制一个装置的接口，所述接口包括：

第一电路，用于累计在接收的信号中编码的时钟脉冲的计数；

第二电路，用于把编码的时钟脉冲的计数映射到所述装置的相应的控制状态；以及

第三电路，用于当接收的信号保持为低一段超过一预定的超时值的时间间隔时，将编码的时钟脉冲的计数复位到 0，所述预定的超时值长于一个所述编码的时钟脉冲的宽度。

2.如权利要求 1 所述的接口，还包括第四电路，用于维持在前的控制状态直到编码的脉冲的计数已被累积。

3.如权利要求 2 所述的接口，还包括第五电路，用于当接收的信号保持为高一段超过预定的锁存超时值的时间间隔时，丢弃在前的控制状态。

4.如权利要求 1 所述的接口，其中第二电路还包括只读存储器 (ROM)，所述只读存储器包括用于所述装置的每个控制状态的一个字，每个字可由编码的时钟脉冲的相应的计数寻址。

5.如权利要求 1 所述的接口，其中所述第二电路还包括一个逻辑元件的阵列，所述逻辑元件的阵列被配置用于直接把编码的时钟脉冲的每个计数映射到所述装置的一个相应的控制状态。

6.如权利要求 1 所述的接口，其中第一电路还包括一个计数器，所述计数器被配置用于随着接收的信号每个编码的时钟脉冲的上升沿而递增。

7.如权利要求 1 所述的接口，其中所述第三电路被配置用于在接收的信号的第一编码的时钟脉冲的上升沿选通所述第一电路，所述第三电路维持所述第一电路在选通状态，直到接收的信号保持为低所述一段超过所述预定的超时值的时间间隔。

8.一种用于控制一种装置的方法，所述方法包括：

累计在接收的信号中编码的时钟脉冲的计数；

把所述编码的时钟脉冲的计数映射到所述装置的相应的控制状态；以及

当接收的信号保持为低一段超过一预定的超时值的时间间隔时，将所述编码的时钟脉冲的计数复位到 0，所述预定的超时值长于一个所述编码的时钟脉冲的宽度。

9.如权利要求 8 所述的方法，还包括在等于编码的时钟脉冲的计数的地址访问一个只读存储器(ROM)，以便检索所述相应的控制状态的步骤。

10.如权利要求 8 所述的方法，还包括译码所述编码的时钟脉冲的计数以便产生相应的控制状态的步骤。

11.如权利要求 8 所述的方法，还包括随着接收的信号的每个编码的时钟脉冲的每个上升沿使一个计数器递增的步骤。

12.如权利要求 8 所述的方法，还包括维持以前的控制状态直到累计编码的时钟脉冲的计数的步骤已完成的步骤。

13.一种用于控制一种装置的方法，所述方法包括：

把输入信号切换到所述装置以便编码一系列的时钟脉冲，时钟脉冲的数量对应于所述装置的所需控制状态；

在一个时间间隔内保持所述输入信号在逻辑高状态，所述时间间隔等于被缩短一个预定的超时间隔的一段持续时间，在此持续时间内所需的控制状态要保持有效，所述预定的超时间隔长于一个所述编码的时钟脉冲的宽度；以及

保持所述输入信号为逻辑低状态一个超过预定的超时间隔的持续时间，以便终止所需的状态。

14.一种装置，包括：

一个核心部分，其被配置用于支持一系列的控制状态，每个控制状态限定所述装置的一组操作参数；

计数器，用于累计在接收的信号中编码的脉冲的计数；

用于把编码的时钟脉冲的计数映射到相应的控制状态的电路；以及

感测电路,用于当接收的信号保持为低一段超过一个预定的超时值的时间间隔时把编码的时钟脉冲的计数复位到 0,所述预定的超时值长于一个所述编码的时钟脉冲的宽度。

15.如权利要求 14 所述的装置,还包括一个锁存器,用于维持一个在前的控制状态,直到编码的脉冲计数已被累积。

16.如权利要求 15 所述的装置,还包括锁存驱动器,用于当接收的信号保持为高一段超过一个预定的锁存超时值的时间间隔时,使锁存器丢弃在前的控制状态。

17.如权利要求 14 所述的装置,其中用于映射的电路还包括只读存储器(ROM),所述只读存储器包括用于所述装置的每个控制状态的一个字,每个字可以借助于相应的编码的时钟脉冲计数被寻址。

18.如权利要求 14 所述的装置,其中所述用于映射的电路还包括一个逻辑元件的阵列,所述逻辑元件的阵列被配置用于直接把编码的时钟脉冲的每个计数映射到所述装置的一个相应的控制状态。

19.如权利要求 14 所述的装置,还包括一个或多个 LED 电流源输出,其中每个控制状态相应于所述 LED 电流源输出的一个不同的输出级。

20.如权利要求 14 所述的装置,还包括一系列的负载开关输出,并且其中每个控制状态相应于所述负载开关输出的截止状态和导通状态的不同的组合。

21.如权利要求 14 所述的装置,还包括一系列的电流限制负载开关输出,并且其中每个控制状态相应于所述电流限制负载开关输出的一个电流限制。

单线串行接口

技术领域

本发明一般涉及用于集成电路和其它装置的控制接口。更具体地说，本发明包括可用于控制电源 IC 和其它装置的单线串行接口。

背景技术

在电源 IC 应用中，接口一般用于管理功能，例如电源电平，或者电源的接通和断开。在负载开关电源 IC 的情况下，IC 或者对子系统输送功率，或者不依赖于 on/off 管脚的状态。在更复杂的电源控制器中，利用更复杂的接口例如集成的 5 脚数字对模拟接口设置调节的输出电压。当在同一系统存在许多子系统时，可以实现甚至更复杂的接口，例如 SMBUS 接口。

复杂的电源 IC 可以容易地提供多脚控制接口，因为其已经在大的封装中，并具有不同的功能密度。由于管芯尺寸和封装尺寸的约束，可独立应用的电源管理功能一般不能提供复杂的控制接口。例如，可能需要在不同的负载情况下改变电流限制。不过，因为大多数管脚由电源功能使用，只有少数的管脚可用于简单的负载开关的控制，并且对于较大的封装没有电路板的空间或用于较大的封装的预算。借助于模拟接口可以增加某些功能，但是因为大部分应用由微处理器控制，数字接口最容易实现，并具有好的成本效果比。串行接口是高效的，但是普通的简单的串行接口例如 3 线或 2 线的串行接口需要太多的管脚。复杂的串行接口例如 SMBUS 一般太复杂和昂贵，以致于对于独立应用的电源管理功能不值得实施。

由于这些和其它的原因，需要一种可用于控制单独应用的电源和其它类型的 IC 的接口。理想地，这个接口将能够适应各种不同的控制需要，并且可以缩放为许多复杂性等级。还需要使用最小的管脚，

其构思是使用在操作上可以和另外的功能共用的一个管脚。

发明内容

本发明的一个方面提供一种可用于控制单独应用的电源 IC 和其它装置的单线串行接口。为实现这个方面，一个 IC 被配置成包括一个感测电路，计数器，以及 ROM 或类似的译码器。感测电路监视在 IC 的一个管脚上的电压。一般地说，所述管脚是 on/off 管脚，并被称为 EN/SEN 管脚。感测电路确定在 EN/SET 管脚上的电压是否为高、低或者正在被转换。

当在 EN/SET 管脚上的电压正在被转换时，计数器被选通。这使得计数器计数发送给 EN/SET 管脚的每个时钟脉冲的上升沿。使在 EN/SET 管脚的电压保持为高使得计数器停止计数并保持其计数值。保持在 EN/SET 管脚的电压为低超过一个预定的时间间隔使得计数器复位到 0。

ROM 含有 m 位的 2^n 个字。每个 m 位字相应于 IC 的一个控制状态。计数器的输出是 ROM 内的一个地址，用于选择一个特定的 m 位字和控制状态。对于简单的功能，计数器可以是一种少数位的计数器，在这种情况下，计数器的输出可以直接按照逻辑译码，而没有 ROM 的复杂性。

本发明的另一个方面是一种包括所述单线串行接口的 LED 电流源 IC。LED 电流源包括至少一个电流输出和一个 EN/SET 输入。作为一种代表性的实施，ROM 包括总共 32 个字。每个字相应于一个或几个电流输出的输出级。所述输出级最好被配置为对数的刻度，产生两个十进制输出级和 LED 亮度。

本发明的另一个方面是一种包括单线串行接口的负载开关 IC。所述负载开关包括一个 EN/SET 输入和 n 个输出，其中 n 大于 1。对于负载开关的情况，可以使用计数器中的位直接控制各个输出的状态（即每个位确定相应的输出的状态）。这使得能够从负载开关 IC 中省略 ROM，从而简化其设计。在计数器中的位产生总共 2^n 个不同的

输出配置（即所有可能的配置）。

本发明的另一个方面是包括单线串行接口的电流限制的负载开关 IC。电流限制的负载开关包括一个或几个输出和一个 EN/SET 输入。在 ROM 中的每个字相应于对于输出的不同的电流限制。

从下面的说明和附图将清楚地看出本发明的其它方面和优点。

附图说明

为了更完整地理解本发明和其它特征和优点，现在结合附图参看以下的说明，其中

图 1 是说明按照本发明的一个方面的单线协议的使用的定时图；

图 2 表示使用按照本发明的一个方面的单线串行接口的 IC 的方块图；

图 3 是用于说明图 2 的 IC 的单线串行接口的使用的定时图；

图 4 是表示适用于图 2 的 IC 的感测电路的示意图；

图 5 是表示使用按照本发明的一个方面的单线串行接口的锁存的实施的方块图；

图 6 是说明图 5 的单线串行接口的使用的定时图；以及

图 7 是表示适用于图 2 的 IC 中的锁存驱动电路的原理图。

具体实施方式

通过参看图 1-7 可以最好地理解本发明的优选实施例及其优点。在各个图中使用相同的标号表示相同和相应的部件。

单线串行协议

本发明的一个方面提供一种可用于控制 IC 以及其它的可兼容的装置的单线串行协议。为了使用所述单线串行协议，一个装置必须支持一系列不同的操作状态或操作模式。作为一个例子，可独立应用的电源 IC 可被配置而支持一个不同的输出值范围。一般地说，这些输出值应当以均匀的增量从无功率或断开状态进展到全功率状态。每个不同的输出值应当限定一个特定的操作状态。单线串行协议使得可兼

容的装置的操作状态能够被动态地控制。因而，对于可独立应用的电源 IC 的例子，单线串行协议应当用于选择不同的操作状态和相关的输出功率值。

支持单线串行协议的装置被配置用于接收 EN/SET 信号。如图 1 的定时图所示，EN/SET 信号的特征在于具有 3 个不同的波形。第一个波形是切换波形，其中 EN/SET 信号由一系列时钟脉冲构成。第二个波形是其中 EN/SET 信号被要求具有一个恒定的高的值。第三个波形是其中 EN/SET 信号被要求具有恒定的低的值。

切换波形使兼容装置选择特定的操作状态。时钟脉冲(或上升沿)的总数确定将被选择的特定的操作状态(即 4 个时钟脉冲选择第四个操作状态，依此类推)。超过由可兼容装置支持的操作状态的数量附加的时钟脉冲一般将引起计数翻转并再次以第一个操作状态开始。

恒定高波形使可兼容装置维持其先前选择的操作状态。如图 1 所示，用这种方式，可以使当前的操作状态持续任意的时间间隔。

恒定低波形使可兼容装置在经过一个预定的超时间隔之后切断电源(或者否则采用预定的配置)。超时间隔使得可兼容装置能够在恒定低波形和切换波形的更短的低的部分之间进行识别。作为一种典型的实施，在 EN/SET 信号具有 1 MHz 到 10 kHz 的频率的情况下，超时值为 400 微秒。也可以使用更高或更低的频率。

单线串行接口

为了使用单线串行协议，可兼容装置必须提供单线串行接口。为了说明的目的，图 2 表示被配置用于提供这种接口的 IC(总体上用 200 表示)的方块图。IC 200 包括一个或几个输入 202 和一个或几个输出 204。IC 200 还包括 EN/SET 输入 206 和核心部分 208。核心部分 208 旨在用于代表一些电路，这些电路的功能是使用输入 202 以及和感测电路 210 相连的 EN/SET 输入 206 产生输出 204。感测电路 210 监视在 EN/SET 输入 206 的 EN/SET 信号，并确定其电压是否一直为高、一直为低或者一直为切换波形。根据这个确定，感测电路 210 产生两个信号：时钟信号和选通信号。时钟信号和选通信号控制具有 n

位的计数器 212 的操作。每当感测电路 210 确定是选通信号时，计数器 212 计数时钟信号的上升转换。每当未确定是选通信号时，计数器 212 复位。

在 EN/SET 信号和时钟信号以及选通信号之间的关系更详细地示于图 3 的定时图中。如该图所示，EN/SET 信号的上升转换引起感测电路 210 断定选通信号。感测电路 210 保持选通信号为高，直到 EN/SET 信号转换为逻辑低状态，并保持在逻辑低状态直到经过预定的超时间隔。选通信号用于门控时钟信号。只要选通信号保持为高，感测电路便传递 EN/SET 信号作为时钟信号。计数器 212 接收时钟信号和选通信号。EN/SET 信号的第一个上升转换升高选通信号，并使 EN/SET 信号作为时钟信号被传递。计数器 212 通过使其值加一作为响应。随后的上升转换使计数器 212 的值增加到 2、3，依此类推。当感测电路 210 转换选通信号到一个低值时，计数器 212 复位到 0。

计数器 212 的 n 个输出位控制 ROM214。ROM 214 共具有 2^n 个字，每个具有 m 位。每个 m 位字相应于 IC 200 的一个控制状态。计数器 212 的 n 位输出选择在 ROM 214 内的一个特定的 m 位字。选择的控制状态和选通信号被送到核心部分 208。核心部分 208 被配置用于调节其操作，以便匹配选择的控制状态。

感测电路

图 4 表示感测电路 210 的一个代表性的实施例。如该图所示，感测电路 210 通过定时 EN/SET 信号的逻辑低时间间隔来产生选通和时钟信号。只要未超过超时间隔，选通信号将保持为高，并且 EN/SET 信号将通过逻辑门 AND1 送出而成为时钟信号。在所述的实施中，定时器由电容器 C1 和电流源 I1 构成。晶体管 MN2 和 MN3 监视电流源 I1。当 EN/SET 信号为逻辑低并且晶体管 MP1 截止时，这使电容器 C1 线性放电。如果 EN/SET 信号保持为逻辑低状态足够长，电容器 C1 将放电到一个低于晶体管 MN1 的门限的电压，因而 MN1 截止。当 MN1 截止时，R1 提升节点“2”到施密特触发器 ST1 的门限，并且选通信号变为逻辑低状态。只要 EN/SET 信号保持为低一个小于超时

间隔的一个时间间隔，选通信号将保持在逻辑高状态。超时间隔由电源电压、晶体管 MN1 的门限 (V_{tMN1})、电容器 C1 的值以及电流源 I1 的大小决定，由下式给出：

$$\text{超时间隔} = C * (V_{CC} - V_{tMN1}) / I_1$$

一般地。当 $C1=10\text{pF}$ ， $V_{cc}=5\text{v}$ ， $V_{tMN1} = 1\text{v}$ ，和 $I1 = 0.1\mu\text{A}$ 时，产生 $400\mu\text{s}$ 的超时间隔。感测电路 210 可以响应 EN/SET 信号的 400 ns 的信号。结果，能够在作为时钟信号的 EN/SET 信号和作为选通信号的 EN/SET 之间进行区分。可以设计一种 EN/SET 频率的范围在 1 Mhz 到 10kHz 如果需要或更低的范围内的典型的应用。

锁存的单线串行接口

实现刚刚所述的单线串行接口的装置每当收到时钟脉冲的一个上升沿时便选择一个新的控制状态。一个结果是，可兼容的装置进展地依次选择每个控制状态，直到达到所需的控制状态。因此，选择第八个控制状态意味着，在最后选择第八个（所需的）控制状态之前，可兼容的装置将进展地选择控制状态 1 到 7。对于一些装置，这个行为是可以接受的，或者甚至是需要的。这可能如此，例如当所述装置是电流源时，其中渐进地增加的输出可能是良性的，或者甚至是有用的。在其它情况下，中间控制状态的选择可能具有不利的负面影响。对于下面要说明的多负载开关，这可能如此。

图 5 表示使用消除中间控制状态的单线串行接口的实施例的 IC（在总体上用标号 500 表示）的方块图。IC 500 包括前面对于图 2 和 IC 200 所述的主要元件。在这种情况下，使计数器 212 的输出在达到 ROM 214 之前通过锁存器 502。锁存器 502 被锁存驱动器电路 504 产生的锁存信号控制。

图 6 表示在 EN/SET，时钟，选通和锁存信号之间的关系。如图所示，锁存信号保持为低，直到 EN/SET 信号被保持为高状态一个超过一个预定锁存超时间隔的时间间隔。保持 EN/SET 信号为高一个大于锁存超时间隔使得锁存驱动器 504 确定锁存信号。这又引起锁存 502 向 ROM 214 传递计数器 212 的累计值。其结果是，计数器 212 被阻

止传送中间控制状态，直到 EN/SET 信号在时钟脉冲链被完成之后 EN/SET 信号被确定为高。

锁存驱动器电路

图 7 表示锁存驱动器 504 的一种代表性的实施方案。如该图所示，通过定时 EN/SET 信号的逻辑高时间间隔，锁存驱动器 504 产生锁存信号。只要 EN/SET 在一个小于锁存超时间隔的时间间隔内为高，锁存信号便保留为低。在所述的实施方案中，定时器由电容器 C1 和电流源 I1 构成。晶体管 MN2 和 MN3 映出电流源 I1。这使得当 EN/SET 信号为逻辑高时线性地放电电容器 C1，并且晶体管 MP1 截止。如果 EN/SET 信号保持在逻辑高状态足够长，则电容器 C1 将放电到一个小于晶体管 MN1 的门限的电压，并使 MN1 截止。当 MN1 截止时，R1 把节点“2”拉到施密特触发器 ST1 的门限，并且锁存信号成为逻辑高状态。只要 EN/SET 信号在一个小于锁存超时间隔的时间间隔内保持为高，锁存信号将保持在逻辑低状态。锁存超时间隔由电源电压、晶体管 MN1 的门限 (V_{tMN1})、电容器 C1 的值以及电流源 I1 的大小决定，由下式给出：

$$\text{锁存超时间隔} = C * (V_{CC} - V_{tMN1}) / I_1$$

一般地。当 $C1=10\text{pF}$ ， $V_{CC}=5\text{v}$ ， $V_{tMN1}=1\text{v}$ ，和 $I1=0.1\mu\text{A}$ 时，产生 $400\mu\text{s}$ 的锁存超时间隔。锁存驱动器 504 可以响应 EN/SET 信号的 400ns 的信号。结果，能够在作为时钟信号的 EN/SET 信号和作为锁存信号的 EN/SET 之间进行区分。可以设计一种 EN/SET 频率的范围在 1Mhz 到 10kHz 如果需要或更低的范围内的典型的应用。

译码器

ROM214 提供在 EN/SET 信号和 IC 200 的相关的控制状态之间的映射。在一些情况下，可能具有相当少的控制状态。在其它情况下，所述映射可能在功能上被限定。在这些情况下，可以利用译码器代替 ROM 214。这使得计数器 212 的输出能够按照逻辑被直接地译码，而没有 ROM 的复杂性。

LED 驱动器

白色的 LED 已经成为一些小的显示器选用的背面光光源，这种显示器用于一般使用锂离子电池作为电源的产品例如蜂窝电话中。白色 LED 是一种极好的光源。不过，其要求 3.6V 到 4.1 V 的正向偏压来传导电流和发光。因为锂离子电池在 4.1 和 2.9 V 之间工作，必须产生一个被调节的升高电压来为 LED 供电。在显示器中一般使用 4 个 LED；它们或者串联或者并联连接。

成本最低的一种方案是和一个电荷泵并联地驱动驱动 4 个 LED。成本较高的一个方案是和一个 DC/DC 升压变换器串联地驱动 4 个 LED，所述升压变换器能够把锂离子电池提升到 4 倍的 LED 的正向电压（例如 $4 \times 4.1 = 16.4$ V）。DC/DC 升压变换器的成本较高，这是因为所需的电感器的成本和尺寸所致，不过因为 LED 实际上是一种电流模式器件，因为所有串联连接的 LED 由相同的电流偏置并均分相同的发光度，因而性能较好。

电荷泵方案是有吸引力的，这是因为可以使用小的成本低的电容器来产生高达 1.5 或 2 倍的电池电压。电荷泵方案的缺点是，所得电压必须作为用于 LED 的亮度控制的电流来感测。一个电压可以驱动多个 LED，不过只有一个 LED 被用作电流参考。这通过增加和其串联的电流设置与感测电阻来实现。附加的 LED 具有串联连接的匹配电阻，但是除非它们的正向电压和参考 LED 的正弦电压匹配，它们将具有十分不同的电流，因而具有十分不同的亮度值。一种较好的方案应当具有并联的电流输出用于利用电流驱动 LED。用这种方式，所有的 LED 将具有相同的偏流和发光度。不过，并联的输出需要更多的管脚和较大的封装，这是一个严重的缺点。

另一个问题是亮度控制。亮度控制可以通过设置一个参考电流并使其保持恒定来实现，或者通过对 DC/DC 变换器应用一些控制装置来获得不同的输出电压或电流来实现。一种用于控制 LED 的亮度的方法是以比人的眼睛可以检测到的频率较高的频率简单地使其导通和截止，并脉宽调制导通时间。一种较容易的系统方案一种接口，借以使一个电流控制输入到 DC/DC 变换器，用于控制输出电流。这可以通

过一个控制电压或者通过一个数字接口来实现。一种简单的方案是一种数字接口，不过为了具有足够的分辨率，或者具有一个足够大的范围，需要许多的控制位。这又导致不希望的较高的管脚数量。

因为人的眼睛用对数方式检测亮度，一种有用的数字控制将得到对数亮度等级。足够覆盖两个十的发光度 (two decades of luminosity) 的对数等级至少需要 5 位或 32 个等级。

本发明的一个方面提供一种能够有效地满足所有这些要求的 LED 驱动器。所述驱动器最好被配置成一个 12 脚的器件，具有 4 个 LED 电流源输出。所述 LED 驱动器还包括一个 EN/SET 输入，其支持上述的单线串行协议。EN/SET 输入作为通/断控制以及亮度控制。在内部，所述 LED 驱动器包括一个 5 位的计数器和一个 32 个字的 ROM。包括在 ROM 中的控制状态被配置用于提供按照对数增加发光度等级。所述计数器和 ROM 可以缩放为大于或小于 32 的任何数量的等级。

多负载开关

本发明的另一个方面是一种包括上述的接口的负载开关 IC。对于 8 脚的封装，所述负载开关包括一个 EN/SET 输入，5 个输出，电源输入和接地输入。对于负载开关的情况，计数器中的位可用于直接控制各个输出的状态（即每个位确定相应的输出的状态）。这使得能够从负载开关 IC 中省略 ROM，从而简化其设计。在计数器中的位产生总共 2^5 或 32 个不同的输出配置（即所有可能的配置）。如果负载开关的响应非常慢，则单线串行接口可以在比开关可以响应的频率高得多的频率下操作，因而输出将具有好的行为。在开关速度快的情况下，必须进行附加借以使被时钟同步成单线串行接口的值不被锁存，直到时钟停止。

具有可配置的电流限制的电流限制负载开关

本发明的另一个方面是一种包括上述的接口的电流限制负载开关 IC。电流限制负载开关包括一个或几个输出和一个 EN/SET 输入。在 ROM 中的每个字相应于对于一个或几个输出的一个不同的电流限

制。在 EN/SET 转换为低状态后一个预定时间间隔，电流限制负载开关被禁止。

虽然已经说明了本发明的特定的实施例，本领域技术人员应当理解，在本发明的较宽的方面，不脱离的本发明的构思，可以作出许多改善和改型，因此，这些落在本发明的所附权利要求的真正的范围内的改变和改型都应当包括在本发明的权利要求的范围内。

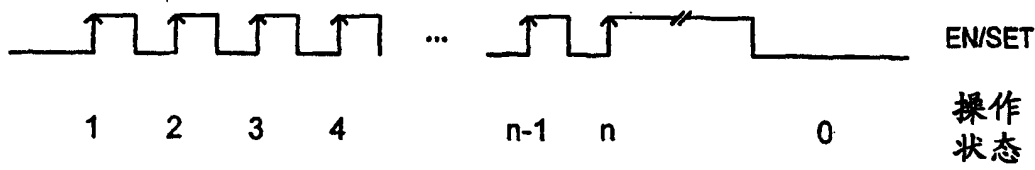


图1

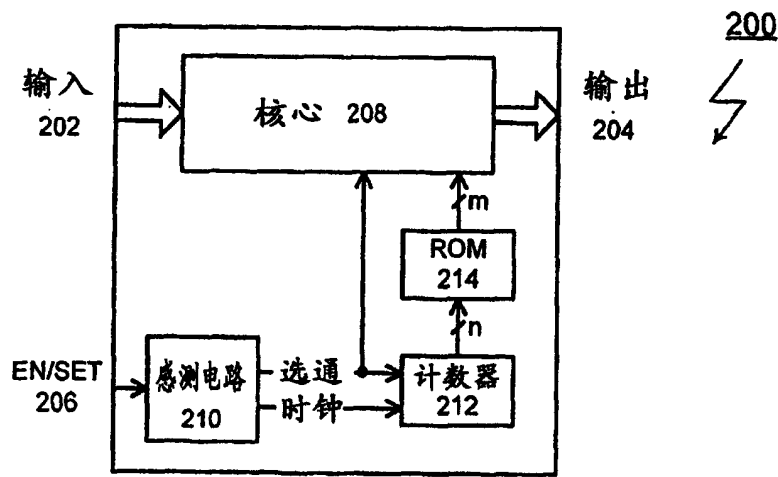


图2

图 3

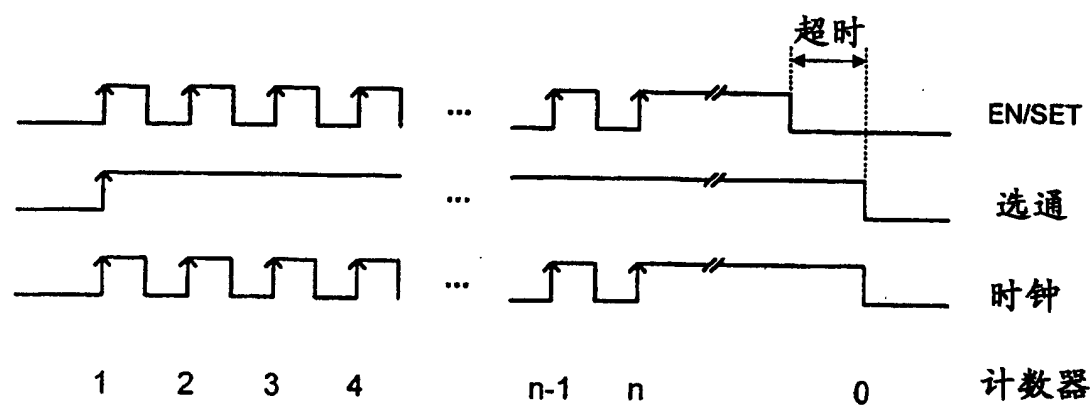


图 4

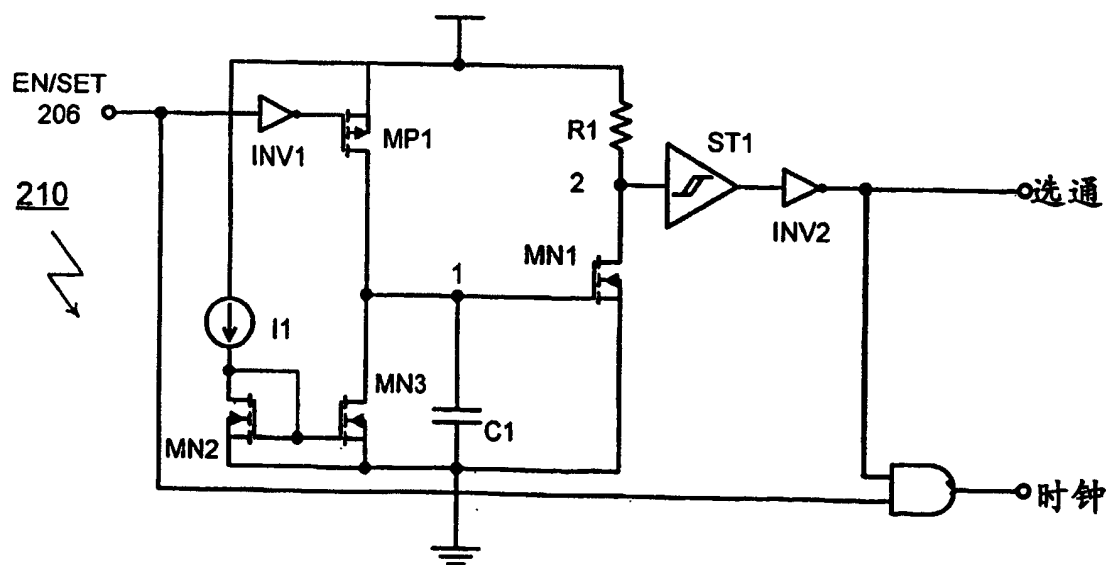


图5

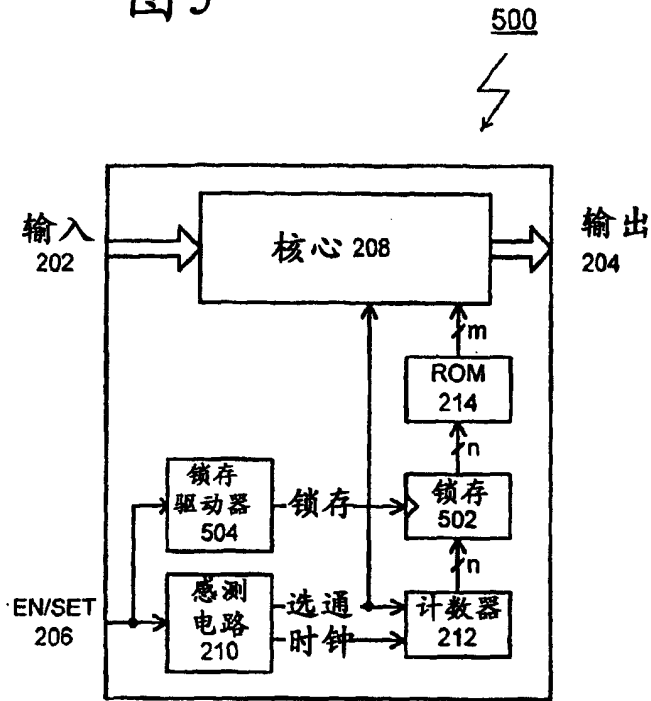


图6

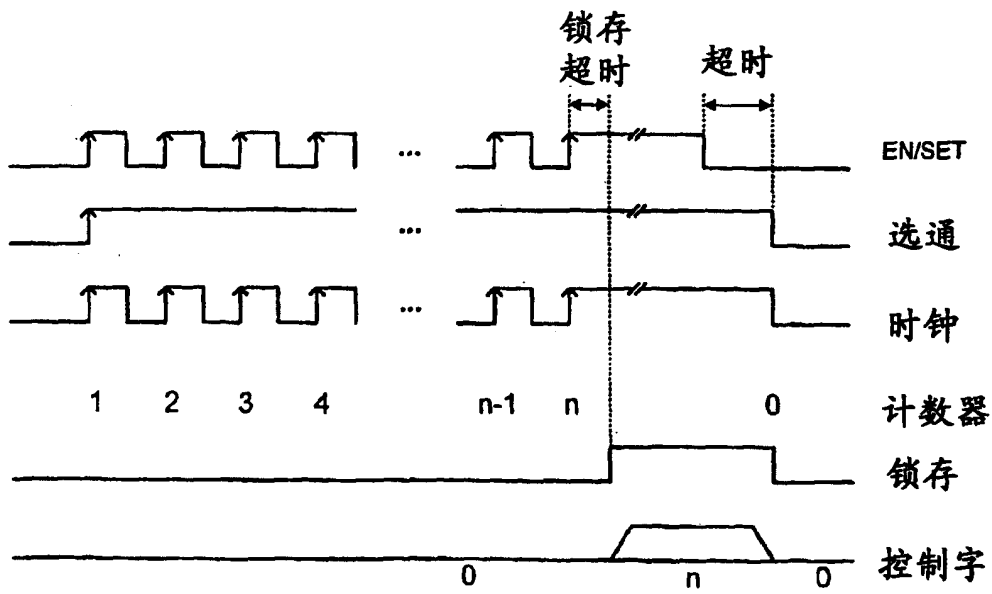


图 7

