

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2015-507798  
(P2015-507798A)

(43) 公表日 平成27年3月12日(2015.3.12)

(51) Int.Cl.

G06F 12/00 (2006.01)  
G06F 12/02 (2006.01)

F 1

G06F 12/00  
G06F 12/00  
G06F 12/02

テーマコード(参考)

597U  
550A  
530C

審査請求 有 予備審査請求 未請求 (全 21 頁)

(21) 出願番号 特願2014-549505 (P2014-549505)  
 (86) (22) 出願日 平成23年12月29日 (2011.12.29)  
 (85) 翻訳文提出日 平成26年6月30日 (2014.6.30)  
 (86) 國際出願番号 PCT/FI2011/051168  
 (87) 國際公開番号 WO2013/098463  
 (87) 國際公開日 平成25年7月4日 (2013.7.4)

(71) 出願人 514009753  
 メモリー テクノロジーズ リミティド  
 ライアビリティ カンパニー  
 アメリカ合衆国、ネバダ 89103、ラ  
 スベガス、ウエスト トロピカーナ アベ  
 ニュ 6787、スイート 238  
 (74) 代理人 100099759  
 弁理士 青木 篤  
 (74) 代理人 100092624  
 弁理士 鶴田 準一  
 (74) 代理人 100141162  
 弁理士 森 啓  
 (74) 代理人 100141254  
 弁理士 横原 正巳

最終頁に続く

(54) 【発明の名称】メモリ・モジュールにおいてデータ・エンティティを消去するための方法

## (57) 【要約】

【課題】メモリ・モジュールにおけるデータ・エンティティを消去すること。

【解決手段】メモリ・デバイスの少なくとも2つのセクタを使用するデータ・エンティティを格納するステップであって、この少なくとも2つのセクタは、同一のデータ・エンティティに結びついている、ステップと、メモリ・コントローラにおいて、このメモリ・デバイスの少なくとも2つのセクタのうちの少なくとも1つへのポインターを含むデータ・エンティティのコンテキスト情報を維持するステップと、を含む方法。この方法は、このコンテキスト情報を使用して、このメモリ・デバイスの少なくとも2つのセクタを消去するステップを更に含む。

【選択図】図1

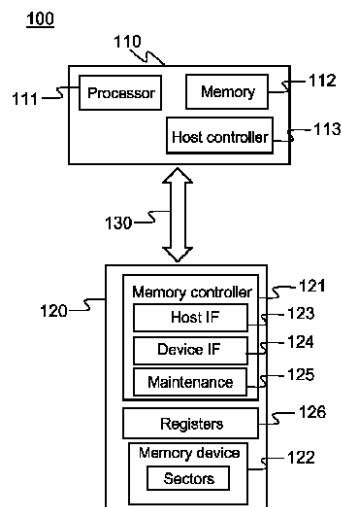


Fig. 1

**【特許請求の範囲】****【請求項 1】**

メモリ・デバイスの少なくとも 2 つのセクタを使用するデータ・エンティティを格納するステップであって、該少なくとも 2 つのセクタは、同一のデータ・エンティティに結びついている、ステップと、

メモリ・コントローラにおいて、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの少なくとも 1 つへのポインターを含むデータ・エンティティのコンテキスト情報を維持するステップと、

前記コンテキスト情報を使用して、前記メモリ・デバイスの前記少なくとも 2 つのセクタを消去するステップと、

を含む方法。

**【請求項 2】**

前記メモリ・コントローラにおいて、前記少なくとも 2 つのセクタのうちの少なくとも 1 つを、前記メモリ・デバイスから消去することを示す信号を規定するステップを更に含む請求項 1 に記載の方法。

**【請求項 3】**

ホストによって、外部ホスト・アプリケーションからの削除信号に応じて、ファイル・アロケーション・テーブルから、データ・エンティティ・エントリを削除するステップと、

前記少なくとも 2 つのセクタのうちの少なくとも 1 つを、前記ファイル・アロケーション・テーブルから前記データ・エンティティ・エントリの削除に対応して、メモリ・デバイスから、消去することを示す信号を生成するステップと  
を更に含む請求項 1 または 2 に記載の方法。

**【請求項 4】**

前記ポインターは、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの第 1 のセクタの論理アドレスを示している開始アドレスと、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの第 2 のセクタの論理アドレスを示している開始アドレスと、を含む、請求項 1 ないし 3 のいずれか 1 項に記載の方法。

**【請求項 5】**

前記ポインターは、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの第 1 のセクタの物理アドレスを示している開始アドレスと、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの第 2 のセクタの物理アドレスを示している開始アドレスと、を含む、請求項 1 ないし 3 のいずれか 1 項に記載の方法。

**【請求項 6】**

前記コンテキスト情報に対するコンテキスト識別子を規定するステップを更に含む請求項 1 ないし 5 のいずれか 1 項に記載の方法。

**【請求項 7】**

前記コンテキスト情報に対するグループ番号を規定するステップを更に含む請求項 1 ないし 5 のいずれか 1 項に記載の方法。

**【請求項 8】**

前記コンテキスト情報に対する連想コマンドを規定するステップを更に含む請求項 1 ないし 5 のいずれか 1 項に記載の方法。

**【請求項 9】**

前記コンテキスト識別子と結びつけられた、前記少なくとも 2 つのセクタのうちの少なくとも 1 つを消去することを示す前記信号に応じて、前記メモリ・デバイスの前記少なくとも 2 つのセクタを消去するステップを更に含む請求項 6 に記載の方法。

**【請求項 10】**

- E R A S E、

- T R I M、

- S e c u r e T R I M、

10

20

30

40

50

- S e c u r e E R A S E 、
- D I S C A R D 、
- S a n i t i z e 、
- U n m a p ( U F S )

のコマンドのうちの少なくとも 1 つを用いる消去機能によって、前記メモリ・デバイスの前記少なくとも 2 つのセクタを消去するステップを更に含む請求項 1 ないし 9 のいずれか 1 項に記載の方法。

【請求項 11】

前記消去機能によって、前記第 1 のセクタを消去することを示す第 1 の信号と、前記第 2 のセクタを消去することを示す第 2 の信号とを生成するステップを更に含む請求項 1 0 10 に記載の方法。

【請求項 12】

前記セクタは、

- 消去ブロック、
- 書き込みブロック、
- ページ、
- スーパー・ページ、および
- ハードディスクのセクタ、

のうちの少なくとも 1 つを含む、請求項 1 ないし 1 1 のいずれか 1 項に記載の方法。

【請求項 13】

少なくとも 1 つのメモリ・デバイスと、

外部ホストへの、および、前記少なくとも 1 つのメモリ・デバイスへのインターフェースを有するメモリ・コントローラと、

を備えるメモリ・モジュールであって、

前記メモリ・デバイスは、コンピュータ・プログラムコードを含み、

該コンピュータ・プログラムコードは、前記メモリ・コントローラを用いて、前記メモリ・モジュールに、

少なくとも、メモリ・デバイスの少なくとも 2 つのセクタを使用するデータ・エンティティを格納することであって、該少なくとも 2 つのセクタは、同一のデータ・エンティティに結びついている、ことと、

メモリ・コントローラにおいて、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの少なくとも 1 つへのポインターを含むデータ・エンティティのコンテキスト情報を維持することと、

前記コンテキスト情報を使用して、前記メモリ・デバイスの前記少なくとも 2 つのセクタを消去することと、

をさせるように構成されている、メモリ・モジュール。

【請求項 14】

前記コンピュータ・プログラムコードは、前記メモリ・コントローラを用いて、前記メモリ・モジュールに、少なくとも、

前記メモリ・コントローラにおいて、前記少なくとも 2 つのセクタのうちの少なくとも 1 つを、前記メモリ・デバイスから消去することを示す信号を規定することとをさせるように更に構成されている、請求項 1 3 に記載のメモリ・モジュール。

【請求項 15】

前記コンピュータ・プログラムコードは、前記メモリ・コントローラを用いて、前記メモリ・モジュールに、少なくとも、

前記ホストによって、外部ホスト・アプリケーションからの削除信号に応じて、ファイル・アロケーション・テーブルから、データ・エンティティ・エントリ削除することと、

前記少なくとも 2 つのセクタのうちの少なくとも 1 つを、前記ファイル・アロケーション・テーブルから前記データ・エンティティ・エントリの削除に対応して、メモリ・デバイスから、消去することを示す信号を生成することと

10

20

30

40

50

をさせるように更に構成されている、請求項 13 または 14 に記載のメモリ・モジュール。

【請求項 16】

前記セクタは、- 消去ブロック、- 書き込みブロック、- ページ、- スーパー・ページ、- ハードディスクのセクタ、のうちの少なくとも 1 つを含む、請求項 13 ないし 15 のいずれか 1 項に記載のメモリ・モジュール。

【請求項 17】

前記メモリ・モジュールは、

- 埋め込み型マルチ・メディア・カード ( eMMC : E m b e d d e d M u l t i M e d i a C a r d ) 、
- メモリー・カード ( SD ) 、
- アドバンスト・テクノロジー・アタッチメント ( ATA ) 、および
- ユニバーサル・フラッシュ・ストレージ ( UFS : U n i v e r s a l F l a s h S t o r a g e )

のうちの少なくとも 1 つを含む、請求項 13 ないし 16 のいずれか 1 項に記載のメモリ・モジュール。

【請求項 18】

コンピュータ実行可能プログラムコードを含むコンピュータ読み取り可能媒体の上で具体化されたコンピュータ・プログラムであって、

該コンピュータ実行可能プログラムコードは、メモリ・モジュールの少なくとも 1 つのコントローラによって実行されるとき、該メモリ・モジュールに、

メモリ・デバイスの少なくとも 2 つのセクタを使用するデータ・エンティティを格納することであって、該少なくとも 2 つのセクタは、同一のデータ・エンティティに結びついている、ことと、

メモリ・コントローラにおいて、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの少なくとも 1 つへのポインターを含むデータ・エンティティのコンテキスト情報を維持することと、

前記コンテキスト情報を使用して、前記メモリ・デバイスの前記少なくとも 2 つのセクタを消去することと、

をさせる、コンピュータ・プログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本願発明は、一般に、メモリ・モジュールに関するものである。本願発明は、特に、排他的ではないが、メモリ・モジュールにおけるデータ・エンティティを消去することに関する。

【背景技術】

【0002】

今日のメモリ・モジュール・インターフェースは、使用されているメモリ技術を隠すことができる。ホスト・ソフトウェアは、種々のメモリ技術とアーキテクチャに適応しなければならないことはない。しかしながら、これは、メモリ・モジュールが、損耗平均化および消去機能を効率的に取り扱うことができないという問題を起こす。例えば、メモリー・カードが、一旦、いっぱいに書き込まれたならば、たとえ、その中に格納されたすべてのファイルが削除されたとしても、いっぱいであるように、内部的には見える。この理由は、通常のファイル・システム・インプリメンテーションにおいて、データは、メモリー・カードへ書き込まれるだけであり、新しいデータは、古いものに上書きするだけであることである。ファイルは、ファイル／クラスタ・エントリを、「予約されていない」と書き込むことによって、ファイル・アロケーション・テーブルだから削除される。

【0003】

管理された N A N D メモリ・サブシステムにおいて、メモリ・コントローラは、不良ブ

10

20

30

40

50

ロック管理と損耗平均化のようなフラッシュ管理機能の面倒を見る。メモリ・コントローラは、データのファイル・システム・レベルの詳細を知らないが、しかし、（例えば、特定のセクタが、同じであるか異なるファイルに属しているか、など）異なるセクタの間での可能な関係を理解することなく、データのセクタの読み出し／書き込みを管理するだけである。

#### 【0004】

外部ホストがファイルを削除するときに、ホストは、ファイル・アロケーション・テーブル（FAT）における対応するアロケーションを、フリーとしてマークする。高度なホスト・オペレーティング・システム、および／または、ファイル・システムは、また、そのファイルがカバーしたセクタに、いわゆるトリミング機能を実行することもできる。ファイル・アロケーション・テーブル（FAT）がどれくらい断片的であるか、に依存して、いくつかのコマンドは、ファイルに属しているすべてのセクタのトリミングをすることが必要でありえる。

#### 【発明の概要】

#### 【0005】

本願発明の第1の例の態様にしたがって、メモリ・デバイスの少なくとも2つのセクタを使用するデータ・エンティティを格納するステップであって、該少なくとも2つのセクタは、同一のデータ・エンティティに結びついている、ステップと、メモリ・コントローラにおいて、前記メモリ・デバイスの前記少なくとも2つのセクタのうちの少なくとも1つへのポインターを含むデータ・エンティティのコンテキスト情報を維持するステップと、このコンテキスト情報を使用して、このメモリ・デバイスの少なくとも2つのセクタを消去するステップと、を含む方法が提供される。

#### 【0006】

実施形態においては、この方法は、前記メモリ・コントローラにおいて、前記少なくとも2つのセクタのうちの少なくとも1つを、前記メモリ・デバイスから消去することを示す信号を規定するステップを更に含むことができる。

#### 【0007】

実施形態においては、この方法は、前記ホストによって、外部ホスト・アプリケーションからの削除信号に応じて、ファイル・アロケーション・テーブルから、データ・エンティティ・エントリを削除するステップと、前記少なくとも2つのセクタのうちの少なくとも1つを、前記ファイル・アロケーション・テーブルから前記データ・エンティティ・エントリの削除に対応して、メモリ・デバイスから、消去することを示す信号を生成するステップとを更に含むことができる。

#### 【0008】

このポインターは、前記メモリ・デバイスの第1のセクタの論理アドレスを示している開始アドレスと、前記メモリ・デバイスの第2のセクタの論理アドレスを示している開始アドレスと、を含むことができる。このポインターは、また、前記メモリ・デバイスの第1のセクタの物理アドレスを示している開始アドレスと、前記メモリ・デバイスの第2のセクタの物理アドレスを示している開始アドレスと、を含むことができる。

#### 【0009】

コンテキスト識別子を、前記コンテキスト情報を対して規定することができる。さらにまた、グループ番号または連想コマンドを、前記コンテキスト情報を対して規定することができる。

#### 【0010】

実施形態においては、この方法は、前記コンテキスト識別子と結びつけられた、前記少なくとも2つのセクタのうちの少なくとも1つを消去することを示す前記信号に応じて、このメモリ・デバイスの少なくとも2つのセクタを消去するステップを更に含むことができる。

#### 【0011】

実施形態においては、この方法は、

10

20

30

40

50

- E R A S E 、
- T R I M 、
- S e c u r e T R I M 、
- S e c u r e E R A S E 、
- D I S C A R D 、
- S a n i t i z e 、
- U n m a p ( U F S )

のコマンドのうちの少なくとも 1 つを用いた消去機能によって、前記メモリ・デバイスの前記少なくとも 2 つのセクタを消去するステップを更に含むことができる。

【 0 0 1 2 】

10

実施形態においては、この方法は、前記消去機能によって、前記第 1 のセクタを消去することを示す第 1 の信号と、前記第 2 のセクタを消去することを示す第 2 の信号とを生成するステップを更に含むことができる。前記セクタは、

- 消去ブロック、
- 書き込みブロック、
- ページ、
- スーパー・ページ ( ページのセット ) 、
- ( 例えば、ハードディスクの ) セクタ、

のうちの少なくとも 1 つを含むことができる。

【 0 0 1 3 】

20

本願発明の第 2 の例の態様にしたがって、少なくとも 1 つのメモリ・デバイスと、外部ホストへの、および、前記少なくとも 1 つのメモリ・デバイスへのインタフェースを有するメモリ・コントローラと、を備えるメモリ・モジュールであって、前記メモリ・デバイスは、コンピュータ・プログラムコードを含み、該コンピュータ・プログラムコードは、前記メモリ・コントローラを用いて、前記メモリ・モジュールに、少なくとも、メモリ・デバイスの少なくとも 2 つのセクタを使用するデータ・エンティティを格納することであって、該少なくとも 2 つのセクタは、同一のデータ・エンティティに結びついている、ことと、メモリ・コントローラにおいて、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの少なくとも 1 つへのポインターを含むデータ・エンティティのコンテキスト情報を維持することと、このコンテキスト情報を使用して、前記メモリ・デバイスの前記少なくとも 2 つのセクタを消去することと、をさせるように構成されている、メモリ・モジュールが提供される。

30

【 0 0 1 4 】

実施形態においては、前記コンピュータ・プログラムコードは、前記メモリ・コントローラを用いて、前記メモリ・モジュールに、少なくとも、前記メモリ・コントローラにおいて、前記少なくとも 2 つのセクタのうちの少なくとも 1 つを、前記メモリ・デバイスから消去することを示す信号を規定することをさせるように更に構成されている。

【 0 0 1 5 】

40

データ・エンティティ・エントリは、外部ホスト・アプリケーションからの削除信号に応じて、ホストによって、ファイル・アロケーション・テーブルから、削除することができる。また、前記少なくとも 2 つのセクタのうちの少なくとも 1 つを、メモリ・デバイスから、消去することを示す信号は、前記ファイル・アロケーション・テーブルから前記データ・エンティティ・エントリの削除に対応して、生成することができる。

【 0 0 1 6 】

50

実施形態においては、前記セクタは、

- 消去ブロック、
- 書き込みブロック、
- ページ、
- スーパー・ページ ( ページのセット ) 、
- ( 例えば、ハードディスクの ) セクタ、

のうちの少なくとも 1 つを含む。

【0017】

実施形態においては、前記メモリ・モジュールは、

- 埋め込み型マルチ・メディア・カード ( eMMC : E m b e d d e d M u l t i M e d i a C a r d ) 、
- メモリー・カード ( S D ) 、
- アドバンスト・テクノロジー・アタッチメント ( A T A ) 、
- ユニバーサル・フラッシュ・ストレージ ( U F S : U n i v e r s a l F l a s h S t o r a g e )

のうちの少なくとも 1 つを含む。

10

【0018】

本願発明の第 3 の例の態様にしたがって、コンピュータ実行可能プログラムコードを含むコンピュータ読み取り可能媒体の上で具体化されたコンピュータ・プログラムであって、該コンピュータ実行可能プログラムコードは、メモリ・モジュールの少なくとも 1 つのコントローラによって実行されるとき、該メモリ・モジュールに、メモリ・デバイスの少なくとも 2 つのセクタを使用するデータ・エンティティを格納することであって、該少なくとも 2 つのセクタは、同一のデータ・エンティティに結びついている、ことと、メモリ・コントローラにおいて、前記メモリ・デバイスの前記少なくとも 2 つのセクタのうちの少なくとも 1 つへのポインターを含むデータ・エンティティのコンテキスト情報を維持することと、このコンテキスト情報を使用して、前記メモリ・デバイスの前記少なくとも 2 つのセクタを消去することと、をさせる、コンピュータ・プログラムが提供される。

20

【0019】

いかなる前述のメモリ媒体でも、例えば、データ・ディスクまたはディスクケットのようなディジタル・データ・ストレージ、光学ストレージ、磁気ストレージ、ホログラフィック・ストレージ、光磁気ストレージ、ソリッド・ステート・メモリ、相変化メモリ、抵抗変化ランダム・アクセス・メモリ、磁気ランダム・アクセス・メモリ、固体電解質メモリ、強誘電体ランダム・アクセス・メモリ、有機メモリまたはポリマー・メモリを含むことができる。メモリ媒体は、メモリを格納するほかの実質的な機能を有することなくデバイスに形成することができる。または、コンピュータのメモリ、チップ・セット、および、電子デバイスのサブ・アセンブリを含むが、これに限らず、他の機能を有するデバイスの一部として形成することができる。

30

【0020】

本願発明の異なる拘束力のない例の態様と実施形態が、前述において図示された。上記の実施形態は、単に、本願発明の実現において利用することができるよう選ばれた態様またはステップを説明するためだけに用いられる。いくつかの実施形態は、本願発明の特定の例の態様に関してだけ、提示することができる。対応する実施形態は、同様に他の例の態様に適用できることは理解されるべきである。本願発明は、添付の図面を参照して、記述されるが、例としてのみである。

【図面の簡単な説明】

【0021】

【図 1】本願発明の種々の実施形態が適用することができるシステムアーキテクチャーのいくつかの詳細を示す。

40

【図 2】本願発明の種々の実施形態が適用することができるメモリ・デバイスのいくつかの詳細を示す。

【図 3】本願発明の種々の実施形態が適用することができるユーザ装置の例のブロック図を提示する。

【図 4】本願発明の例の実施形態に従って、メモリ・モジュールにおける動作を示すフローチャートを示す。

【発明を実施するための形態】

【0022】

50

以下の記載において、同じ数字は、同じ要素を意味する。

【0023】

図1は、本願発明の種々の実施形態が適用することができるシステム100のいくらかの詳細を示す。このシステムは、例えば、ユーザ装置、ユーザ機器(UE)、および、メモリ・モジュール120のような外部ホスト110を含む。加えて、システムは、ホスト110とメモリ・モジュール120との間のデータ、制御信号およびクロック信号を通信するためのインターフェース130を備える。

【0024】

メモリ・モジュール120は、たとえば、メモリー・カード、マルチ・メディア・カード(MMC: Multi Media Card)、セキュア・デジタル(SD)カード、あるいは、埋め込みメモリを備えることができる。メモリ・モジュール120は、メモリ・コントローラ121および、少なくとも1つのメモリ・デバイス122を備えることができる。メモリ・デバイス122は、データを格納するための複数のセクタを有するメモリ・ブロックを備えることができる。メモリ・コントローラ120は、ホスト・デバイス110との通信を容易にするためのホスト・インターフェース・コントローラ123、メモリ・デバイス122やメモリ・メンテナンス・コントローラ125との通信、および、動作(例えば、読み取り、書き込み、消去操作)を容易にするためのメモリ・インターフェース・コントローラ124を備えることができる。実施形態においては、コントローラ121、123-125は論理回路であることができる。

10

【0025】

実施形態においては、メモリ・モジュール120がホスト(電子)デバイス110に接続しているとき、ホスト・コントローラ113は、インターフェース130を介して、ホスト・インターフェース・コントローラ123へコマンド信号を提供することができる。メモリ・デバイス122において、例えば、ファイルのようなデータ・エンティティは、メモリ・デバイス122の少なくとも2つのセクタを使って格納される。

20

【0026】

実施形態においては、セクタは、

- 消去ブロック(NAND)、
- 書き込みブロック(eMMC)、
- ページ(NAND)、
- スーパー・ページ(ページのセット)、
- (例えば、ハードディスクの)セクタ

30

のうちの少なくとも1つを備えることができる。

【0027】

よりよく区別するために、大きなシーケンシャル操作と小さなランダム操作との間で、また、マルチタスキングのサポートを改善するために、コンテキストは、読み込み、または、書き込みコマンドのグループと結びついていることができる。コマンドのグループを単一のコンテキストと結びつけることは、このデバイスが、データのハンドリングを最適化することを許容する。断片化したセクタを消去するために、より速いソリューションもまた、必要である。

40

【0028】

コンテキストは、特定の読み取り・書き込みパターン(例えば、ある粒状度でシーケンシャルな)に対して構成されたアクティブなセッションとみることができる。マルティプルな読み込みまたは書き込みコマンドは、デバイスにパフォーマンスを最適化することを許容するために、それらの間のある論理的関係をつくる、このコンテキストと結びついている。例えば、大きなシーケンシャル書き込みパターンは、デバイスが、内部の局所性を改善し、いくつかのオーバーヘッドを減少することを許容することによって、より良いパフォーマンスを有することができる。(例えば、データのある大規模ユニットが、書き込みが実行されている間の全体として電源異常に影響を受けることが許容されるならば、このユニットを満たすすべてのコマンドは、より速く動作することができる。電源異常の場合には通常

50

、個々の書き込みを各々保護することが要求されるオーバーヘッドを減らすことができるからである。)

【0029】

デバイスは、1つ以上の並列のコンテキストをサポートすることができ、これは、コンテキスト識別子（コンテキストID）によって識別される。コンテキストを使用するため、利用できるコンテキストIDが選択される。つぎに、それは、構成レジスタに書き込むことによって初期化される。すると、読み取り・書き込みコマンドを送る前に、コマンドにおけるコンテキストIDを指定することによってそのコンテキストに関連して、データを、読み取り・書き込みすることができる。そのコンテキストがもはや使用されないとき、コンテキストIDを閉じるために、構成レジスタは更新されなければならない。コンテキストは、別の構成/使用のためにそれを変更する前に、閉じられなければならない。

10

【0030】

実施形態においては、例えば、セクタのようなメモリ・デバイス・ロケーションは、ポインターを使用して示すことができる。このポインターは、たとえば、メモリ・デバイス・ロケーションの論理アドレスまたは物理アドレスを含むことができる。

【0031】

メモリ・モジュール120のメモリ・コントローラ121において、コンテキスト情報は、データ・エンティティについて維持されることができる。コンテキスト情報は、メモリ・デバイス122の少なくとも2つのセクタの論理アドレスを含むことができる。メモリ・コントローラ121において、信号を、少なくとも2つのセクタをメモリ・デバイス122から消去することを示すように規定することができる。メモリ・デバイス122の少なくとも2つのセクタは、つぎに、コンテキスト情報を使って消去することができる。

20

【0032】

ここに記載されたように、ホスト110から受信される信号は、少なくとも2つのセクタに含まれる、メモリ・デバイス122から消去されるデータ・エンティティのためのコンテキストIDを含むことができる。コンテキストIDは、ポインターを備えているコンテキスト情報を識別する。ポインターは、メモリ・デバイス122の第1のセクタの論理アドレスを示す開始アドレスと、メモリ・デバイス122の第2のセクタの論理アドレスを示す開始アドレスとを備えることができる。データ・エンティティの消去は、そのデータ・エンティティまたは、そのデータ・エンティティに関係するデータを含む少なくとも1つのセクタに関するデータを含むすべてのセクタを消去することを含むことができる。

30

【0033】

実施形態においては、消去は、

- E R A S E ( e M M C ) ,
- T R I M ( e M M C / A T A ) ,
- S e c u r e T R I M / S e c u r e E R A S E ( e M M C ) ,
- D I S C A R D ( e M M C ) ,
- S a n i t i z e ( e M M C ) ,
- U n m a p ( U F S )

機能のうちの少なくとも1つを使ってインプリメントすることができる。

40

【0034】

実施形態においては、消去可能な単位は、消去グループとして規定することができる。この消去グループは、書き込みブロックにおいて測定される。それは、基本的な書き込み可能な単位である。消去グループのサイズは、デバイスに特有のパラメータである。明示的に消去されたメモリ範囲のコンテンツは、異なるメモリ技術に依存して、「0」または「1」である。E R A S Eコマンドが正常に完了すると、消去されたマップされたデバイス・アドレス範囲は、異なるメモリ技術に依存して、すべて「0」または、すべて「1」で上書きされたかのようにふるまう。E R A S Eコマンドの影響は、単にマップされたホスト・アドレス範囲を、マップされていないホスト・アドレス範囲へ動かすことである。ホストは、E r a s e グループの隣接する範囲を消去することができる。消去プロセスを

50

始めることは、3つのステップのシーケンスである。まず、ホストは、ERASE\_GROUP\_STARTコマンドを用いて、その範囲の開始アドレスを規定し、次に、ERASE\_GROUP\_ENDコマンドを用いて、その範囲の最終アドレスを規定する。最後に、ゼロにセットする引数ビットを有するERASEコマンドを発行することによって、それは消去プロセスを始める。eraseコマンドのアドレス・フィールドは、バイト単位で、2GBまでの密度、セクタ単位で、2GBより大きい密度に対する消去グループアドレスである。

#### 【0035】

実施形態においては、トリミング機能TRIMは、上述のERASE機能と同様である。その機能は、グループを消去する代わりに、ブロックを書き込むために消去動作を適用する。トリミング機能TRIMは、ホストが、もはや要求されないデータを識別し、バックグラウンド消去イベントの間に、必要に応じてデータを消去することを許容する。トリム機能が適用される書き込みブロックのコンテンツは、異なるメモリ技術に依存して、「0」または「1」であることができる。

10

#### 【0036】

トリミング機能が正常に完了すると、トリミングされたマップされたデバイス・アドレス範囲は、異なるメモリ技術に依存して、すべて「0」または、すべて「1」で上書きされたかのようにふるまう。TRIMコマンドの影響は、単にマップされたホスト・アドレス範囲を、マップされていないホスト・アドレス範囲へ動かすことである。TRIMプロセスを完了することは、3つのステップのシーケンスである。まず、ホストは、ERASE\_GROUP\_STARTコマンドを用いた範囲の開始アドレスを規定することができ、次に、ERASE\_GROUP\_ENDコマンドを用いて範囲の最終アドレスを規定し、最後に、引数ビット0を、1にセットし、そして、引数の残りをゼロにセットして、ERASEコマンドを発行することにより消去プロセスを開始する。

20

#### 【0037】

実施形態においては、SANITIZE機能を、デバイスからデータを取り除くために用いることができる。SANITIZE操作の使用は、デバイスにマップされていないユーザ・アドレス空間から物理的にデータを取り除くことを要求する。SANITIZE操作が完了されたあと、マップされていないホスト・アドレス空間には、データが存在してはならない。操作されている領域は、ホストによりアクセスできないので、この特徴を要求しているアプリケーションは、個々のデバイス・メーカーとともに、この操作が、適切に実行されることを確実とし、デバイス信頼性に対するインパクトを理解するために、機能しなければならない。

30

#### 【0038】

実施形態においては、DISCARD機能は、消去のために使用することができる。DISCARDは、TRIMと同様の操作である。DISCARD機能は、ホストが、バックグラウンド消去イベントの間に、デバイスが必要に応じてデータを消去することができるよう、もはや要求されないデータを識別することを許容する。DISCARD機能が適用される書き込みブロックのコンテンツは、「ドント・ケア」となる。DISCARD操作の後、オリジナルデータは、部分的に、あるいは、完全に、デバイスに依存するままにすることができる。デバイスは、廃棄された書き込みブロックのコンテンツを決定する。DISCARDとTRIMの区別は、デバイスが、ホストは、読み込み操作が指示されるときに、消去としてマークされた1つ以上の論理的ブロック・アドレスからオリジナルデータを取り出さないことを保証することを要求されない、装置の動作である。TRIMは、異なるメモリ技術に依存して、「0」か「1」によって応答する。廃棄プロセスを始めることは、3つのステップのシーケンスである。まず、ホストは、ERASE\_GROUP\_STARTコマンドを用いて、その範囲の開始アドレスを規定し、次に、ERASE\_GROUP\_ENDコマンドを用いて、その範囲の最終アドレスを規定する。最後に、1にセットされる引数ビット0およびビット1、および、ゼロにセットされる引数の残りを有するERASEコマンドを発行することによって、それは消去プロセスを始める。

40

50

D I S C A R D 操作の場合には、そのコマンドは、消去グループよりはむしろ書き込みブロックのアドレスを識別することができる。

#### 【 0 0 3 9 】

実施形態においては、Secure E R A S E 機能を使用することができる。セキュアなページを示すSecure E R A S E コマンドは、消去グループの上で実行することができる。セキュアな消去は、この消去グループにおけるデータだけにされるのではなく、別の消去グループにおけるこのデータのいかなるコピーにおいても行われなければならない。このコマンドは、直ちに実行され、メモリ・デバイスは、必要なすべての消去グループがページされるまで、ホストに、コントロールを返さない。1つの消去グループは、例えば、特定のN A N D フラッシュにおいて消去することができる最小限のメモリ・ブロックである。

10

#### 【 0 0 4 0 】

実施形態においては、Secure T R I M 機能を使用することができる。Secure E R A S E と同様に、Secure T R I M コマンドは、消去グループではなく、書き込みブロックのうえで動作する。これを適切に取り扱うために、この操作は、2つのステップに分割されることができる。第1のステップは、第2のステップが呼び出される前に、ブロックの複数のセットに行うことができるセキュア・ページのブロックをマークする。第2のステップは、すべての要求されたセキュア・トリミングを実行する別のビット・フラグシーケンスによる消去である。

20

#### 【 0 0 4 1 】

メモリ・デバイス122のセクタを消去することは、例えば、本願発明の実施形態にしたがうホスト110によって利用されることができる。ここに記載されたように、メモリ・メンテナンス・コントローラ125は、可能性がある消去セクタまたはブロックを備えるメモリ・メンテナンスを管理することができる。ファイル・アロケーション・テーブル(F A T)からファイル・システム・レベルにおいてデータ・アイテムを削除した後に、ホスト110は、削除されたとしてマークされたすべてのセクタを収集すること、削除されたとしてマークされた複数のセクタを、できる限り、論理的ないし物理的に消去することを実行するようにさらに構成することができる。ホスト110は、また、ガーベッジ・コレクション削除した後のメモリ・デバイス122のメモリ損耗平均化を実行することもできる。さらには、メモリ・メンテナンス・コントローラ125は、ホストからの命令に基づいて、消去されるべきとマークされたすべてのセクタを収集すること、その複数のセクタを、できる限り、論理的ないし物理的に消去することを実行するようにさらに構成されることができる。ホスト110からの命令に基づいて、メモリ・メンテナンス・コントローラ125は、消去の後、メモリ・デバイス122のメモリ損耗平均化を実行することができる。

30

#### 【 0 0 4 2 】

実施形態においては、メモリ・コントローラ121、ホスト・インターフェース・コントローラ123、メモリ・デバイス・コントローラ124、メモリ・メンテナンス・コントローラ125、および、メモリ・デバイス122は、ソフトウェアモジュール、ハードウェアモジュールまたはその組合せとしてインプリメントすることができる。さらには、モジュール121-125の各々は、別々のモジュール/ブロックとしてインプリメントされることができる、あるいは、メモリ・モジュール120の任意の他の標準モジュール/ブロックとも結合することができる、あるいは、それらの機能性によって、数ブロックに分けることができる。すべての、または、選択したメモリ・モジュール120のモジュール/ブロックは、1つの集積回路を使ってインプリメントすることができる。

40

#### 【 0 0 4 3 】

実施形態においては、図1に示されるレジスタ126は、以前に記載された構成レジスタ等のレジスタ情報を格納するように構成される。レジスタ126は、例えば、メモリ・デバイス122に位置することもできる、レジスタは、メモリ・コントローラ121によってアクセスされることができる。

50

## 【0044】

図2は、本願発明の種々の実施形態が適用することができるメモリ・デバイス122のいくつかの詳細を示す。

## 【0045】

実施形態においては、ファイル・システム・インプリメンテーションにおいて、データは、例えば、メモリ・デバイスへ書き込まれ、そして、新しいデータは、古いものに上書きするだけである。ファイルは、ファイル／クラスタ／セクタ・エントリを、「予約されていない」と書き込むことによって、ファイル・アロケーション・テーブル(FAT)から削除されるだけである。データをメモリ・デバイスから消去することは、別の機能である。

10

## 【0046】

論理インターフェースを介して、フラッシュ・メモリにデータを書き込むときに、ホストは、典型的には、メモリ・システムの連続仮想アドレス空間の中で、ユニークな論理アドレスを、セクタに、クラスタまたはデータの他の単位に割り当てる。ホストは、ファイル・システムを典型的には維持し、ファイルデータを論理的クラスタに割り当てる。ここで、クラスタ・サイズは、典型的には固定である。フラッシュ・デバイスは、複数論理セクタに分割され、ホストは、複数の論理セクタを備えるクラスタの中に、スペースを割り当てる。クラスタは、論理アドレスの細区分であり、クラスタ・マップは、ファイル・アロケーション・テーブル(FAT)として指定されることができる。ファイル・アロケーション・テーブル(FAT)は、通常、格納デバイス自体の上に格納される。

20

## 【0047】

連続論理アドレス空間は、メモリ・デバイス122の中に格納することができるデータのすべてに対してアドレスを提供するのに十分大きい。ホスト・アドレス空間は、セクタのインクリメントまたはデータのクラスタに、典型的には分割される。各々のクラスタは、所与のホストシステムにおいて、データのいくつかのセクタ、だいたい、典型的には、4つのセクタと64のセクタとの間のセクタを含むように設計されることができる。標準的なセクタは、例えば、512または4096バイトのデータを含む。

20

## 【0048】

図2は、典型的には、メモリ・デバイス122がどのように分割されるかの例を示す。格納デバイス122は、複数の分割を含むことができる。そして、図2においては、単一の分割210が、単純さのために示される。分割210は、システム領域220とデータエリア230とを含む。システム領域220は、種々のセグメント、例えば、マスター・ブート・レコード(「MBR」)領域、分割ブート・レコード(「PBR」)領域、FAT1領域、FAT2領域、および、ルート・ディレクトリ領域を有する。

30

## 【0049】

MBR領域は、全体的な分割情報を格納し、媒体がブート可能なデバイスである場合には、MBRは、MBR領域からPBR領域にジャンプする命令を含む。MBR領域も、隠された領域を含み、それはMBR領域とPBR領域との間の予約スペースである。

## 【0050】

PBR領域は、分割に対する分割／ブート情報を含む。例えば、PBR領域は、ファイル・アロケーション・テーブル(FAT)(たとえば、12/16/32ビット)のタイプ、ラベル(すなわち、ドライブの名前)、ドライブの寸法、クラスタ・サイズ(すなわち、アロケーションユニットごとのセクタの数)、多くのファイル・アロケーション・テーブル(FAT)領域、(図(2)に示される2つのFAT領域、FAT1およびFAT2)、および、ファイル・アロケーション・テーブル(FAT)ごとのセクタ数に対する情報を含む。ファイル・アロケーション・テーブル(FAT)領域は、各々のファイルに対するセクタ／クラスタ情報を含む。例えば、FAT-12に対して、ファイル・アロケーション・テーブル(FAT)域における各々のエントリは12ビットを含み、そして、合計で4096のエントリがある。ルート・ディレクトリは、各々のファイルに対するエントリを含む。各々のディレクトリ・エントリは、ファイル名またはディレクトリに対する

40

50

る特定数のバイト（たとえば、8バイト）、拡張のためのいくつかのバイト（たとえば、3バイト）、ファイル属性（たとえば、ファイルがリードオンリーであるか、隠されているか、システムファイルであるか、ボリュームラベルであるか、ディレクトリであるか、修正されたものであるか、など）に対して、いくつかのバイト（たとえば、1バイト）、ファイルが作成されたときの日時を示しているいくつかのバイト、開始セクタ／クラスタに対する特定数のバイト数（たとえば、2）、および、ファイルの長さを示している特定数のバイト（たとえば4）を含む。開始セクタ／クラスタに対するいくつかのバイトは、ファイル・アロケーション・テーブル（FAT）における第1のセクタ／クラスタを指しており、終了セクタ／クラスタは、例えば、0×FFFまたは0×fffffにより、示すことができる。

10

#### 【0051】

ディレクトリにファイル名を書き込むために、ホストシステムは、フリーのセクタ／クラスタ・スペースをFAT1領域で見つけ、データが、データエリア230で書き込まれる。FAT1およびFAT2のエントリの両方が、つぎに、更新される。ディレクトリ・エントリ、すなわち、日付／時間／開始セクタ／クラスタ／ファイル長も、また更新される。

#### 【0052】

実施形態においては、データ・エンティティ、たとえば、ファイル、は、パーティション210において、メモリ・デバイス122に格納される。データ・エンティティは、2つのセクタ231、232に格納される。コンテキスト構成を、このデータ・エンティティに対して規定することができ、コンテキストIDによって識別される。構成は、要求された特定のコンテキストIDの構成レジスタに書き込むことによって、なされることができる。つぎに、このコンテキストIDに結びついているすべての読み出しコマンド、または、書き込みコマンドは、そのIDとともに送られる。そのコンテキストが、もはや必要でないとき、それは、「0」バイトを、構成レジスタへ書き込むことによって閉じなければならない。この構成レジスタは、例えば、各コンテキスト（固定、定義済み#0を除いて）につき1つの15バイト・レジスタのアレイである。異なる規則は、また、同じファイル／コンテキストIDに後ほど追加される新しいデータに対して規定することができる。構成レジスタのIDインデックスは、それを閉じた後に再開することができ、IDインデックスは、常に、新しいエンティティをつくることができる。しかしながら、データがIDインデックスへうまく書き込まれて、コンテキストIDは閉じられたあとに、データは、論理的にグループ化される。ホストに対する、このグループの露出はないが、しかし、メモリ・コントローラは、NANDの予備のページから、例えば、ページまたは格納データのヘッダを見つけ出すための手段を有する。

20

#### 【0053】

実施形態においては、ホストは、例えば、ファイルのようなデータ・エンティティを削除することに決める。ホスト・アプリケーションから削除信号を受信することに応じて、ホストは、ファイル・アロケーション・テーブル（FAT）において、フリーとして、対応するアロケーションを、マークするさらには、メモリ・デバイスのセクタ231、232に位置するデータ・エンティティを消去することは、また、望ましいことである。セクタ231、232は、セクタ231、232に対して別々のトリミング機能を使用して、消去することができる。

30

#### 【0054】

実施形態においては、複数のセクタに含まれるファイルを消去するための、より効率的な方法がホストからメモリ・デバイスに複数のトリミング・コマンドを送ることのオーバーヘッドを減らすことによって、導入される。メモリ・コントローラは、データ・エンティティ（ファイル）の特定の部分が、互いに属しており、特定の単一のトリミング機能は、全体としてそのようなデータに適用するように規定することができることを通知される。そのような機能は、そのファイルでおおわれるセクタの数／アドレスから独立している。コンテキストIDの機能は、例えばファイルなど、データ・エンティティを備えてい

40

50

るセクタ 231、232を消去するために使用することができる。少なくとも、次のようなオプションが存在することができる。

#### 【0055】

第1のオプションは、特定のコンテキストID消去機能を導入することである。別々の特定のコマンド、あるいは、既存のコマンドにおける特別なパラメータを、使用することができる。さらには、レジスタの設定を用いることができる。第1のオプションは、既存の消去機能をそのまま利用することができる。そのような消去機能は、また、特定のデータ・エンティティの単一のセクタ、IDまたはファイルを消去するために使用することができる。消去機能は、例えば、JEDDEC eMMC およびUFSメモリ標準の、Erase、SecureErase、TRIM、SecureTRIM、または、Discardコマンドを備えることができる。10

#### 【0056】

第2のオプションは、消去機能により用いられるコンテキストIDのアドレスを導入することである。消去機能は、開始アドレスまたは、コンテキストIDのどんなアドレスでも使うことができ、そして、自動的に、同じコンテキストIDに属しているすべてのセクタを消去する。

#### 【0057】

第3のオプションは、階層的な消去機能を導入することである。コンテキストは、他のコンテキストIDのスーパーセットを提供しているコンテキストIDに対応する他のコンテキストのスーパーセットを含むことができる。そのような階層は、コンテキストID1へ書き込まれるデータが例えば、データベースであり、コンテキストID2へ書き込まれるデータがID1データベースのアイテムであることを可能にすることができます。結局、ID2のアドレスへの単一のトリミング・コマンドは、このアイテムに属しているセクタの位置がどんなに断片的であっても、このアイテムをデータベースから無効にすることができます、消去することができる。さらには、ID1のアドレスへの単一のトリミング・コマンドは、全部のデータベース、また、ID2に当初書き込まれたもの以外のそれに属しているすべてのアイテムを無効にすることができます、また、インデックスの階層に関係する制御レジスタも存在する。20

#### 【0058】

図3は、本願発明の種々の実施形態が適用することができるユーザ装置300の例のブロック図を提示する。これは、例えば、移動端末、ラップトップ、タブレット、または、他の通信装置のようなユーザ機器(UE)、ユーザ・デバイスまたは装置、であることができる。30

#### 【0059】

ユーザ装置300の一般的な構成は、通信インターフェース・モジュール350、通信インターフェース・モジュール350に結合されたプロセッサ310、および、プロセッサ310に結合されたメモリ320を備える。ユーザ装置は、更に、メモリ・320における格納されたソフトウェア330を備え、プロセッサ310へロードされて、実行されるように動作可能である。ソフトウェア330は、1つ以上のソフトウェアモジュールを含むことができ、コンピュータ・プログラム・プロダクトの形であることができる。ユーザ装置300は、更に、プロセッサ310に結合されたユーザー・インターフェース・コントローラ360を備える。40

#### 【0060】

通信インターフェース・モジュール350は、本願発明の種々の実施形態に関連して議論されたユーザ・データ・ラジオの少なくとも部分的にインプリメントする。通信インターフェース・モジュール350は、例えば、WLAN、ブルートゥース(Bluetooth(登録商標))、GSM/GPRS、CDMA、WCDMA、または、LTE(Long Term Evolution)無線モジュールのようなラジオ・インターフェース・モジュールであることができる。通信インターフェース・モジュール350は、ユーザ装置300に、または、アダプタ、カードまたは、ユーザ装置300の適当なスロットまたはポ

ートに挿入することができるような他のものに統合化することができる。通信インターフェース・モジュール 350 は、1 つのラジオ・インターフェース技術または複数のテクノロジーをサポートすることができる。図 3 は、1 つの通信インターフェース・モジュール 350 を示すが、しかし、ユーザ装置 300 は、複数の通信インターフェース・モジュール 350 を備えることできる。

【0061】

プロセッサ 310 は、例えば、中央処理装置 (CPU)、マイクロプロセッサー、デジタルシグナルプロセッサ (DSP)、グラフィック処理装置、その他であることができる。図 3 は、1 つのプロセッサ 310 を示すが、しかし、ユーザ装置 300 は、複数のプロセッサを備えることができる。

10

【0062】

メモリ・320 は、たとえば、読み取り専用メモリ (ROM)、プログラム可能読み取り専用メモリ (PROM)、消去可能・プログラム可能読み取り専用メモリ (消去可能 PROM)、ランダム・アクセスで・メモリ (RAM)、フラッシュ・メモリ、データ・ディスク、光学ストレージ、磁気ストレージ、スマート・カード、その他のような不揮発性あるいは揮発性メモリであることができる。ユーザ装置 300 は、複数のメモリを備えることができる。メモリ 320 は、装置 300 の一部として構築することができる。あるいは、それは、ユーザによって、スロット、ポート、または、ユーザ装置 300 のその他に挿入することができる。メモリ 320 は、データを格納するという唯一の目的に、役立つことができる、または、それは、例えば、データ処理など他の目的に役立つ装置の一部として構成することができる。

20

【0063】

メモリ・モジュール 340 は、ユーザ装置 300 で使われるスマート・カードとして含まれることができる。メモリ・モジュールは、たとえば、読み取り専用メモリ (ROM)、プログラム可能読み取り専用メモリ (PROM)、消去可能・プログラム可能読み取り専用メモリ (消去可能 PROM)、ランダム・アクセスで・メモリ (RAM)、フラッシュ・メモリ、データ・ディスク、光学ストレージ、磁気ストレージ、スマート・カード、その他のような不揮発性あるいは揮発性メモリであることができる。ユーザ装置 300 は、複数のメモリ・モジュール 340 を備えることができる。メモリ・モジュール 340 は、ユーザによって、スロット、ポート、または、ユーザ装置 300 のその他に挿入することができる。メモリ 340 は、データを格納するという唯一の目的に、役立つことができる、または、それは、例えば、データ処理など他の目的に役立つ装置の一部として構成することができる。

30

【0064】

ユーザ・インターフェース・コントローラ 360 は、ユーザ装置 300 のユーザから、例えば、キーボード、ユーザ装置 300 のディスプレイの上で示されるグラフィカル・ユーザ・インターフェース、音声認識回路、または、例えば、ヘッドセットのようなアクセサリー・デバイスを介して、入力を受信するための回路、および、ユーザに対して、例えば、グラフィカル・ユーザ・インターフェースまたは、ラウド・スピーカを介して出力を提供するための回路を備えることができる。

40

【0065】

当業者は、図 3 に示される要素に加えて、ユーザ装置 300 は、たとえば、入出力 (I/O) 回路、メモリー・チップ、特定用途向け集積回路 (ASIC)、ソースコーディング/デコーディング回路のような特定の目的のための処理回路、チャネルコーディング/デコーディング回路、暗号化/暗号解読回路、など追加的な回路とならんで、例えば、マイクロフォン、ディスプレイなど他の要素を備えることができることを理解する。加えて、ユーザ装置 300 は、外部電源もしも外部電源供給が利用できないときに、ユーザ装置 300 を動かすための使い捨て、または充電式電池 (図示せず) を含むことができる。

【0066】

図 4 は、本願発明の例の実施形態に従って、メモリ・モジュールにおける動作を示すフ

50

ローチャートを示す。ステップ400において、この方法は、開始する。ステップ410において、データ・エンティティは、メモリ・デバイスの少なくとも2つのセクタを使って格納され、この少なくとも2つのセクタは、同一のデータ・エンティティに結びついている。ステップ420において、メモリ・モジュールのメモリ・コントローラにおいて、このメモリ・デバイスの少なくとも2つのセクタのうちの少なくとも1つへのポインターを含むデータ・エンティティのコンテキスト情報が、維持される。ステップ430において、メモリ・コントローラにおいて、信号を、少なくとも2つのセクタを、メモリ・デバイス122から消去することを示すように規定する。ステップ440において、このメモリ・デバイスの少なくとも2つのセクタは、コンテキスト情報を使って消去される。ステップ450において、この方法は終了する。

10

#### 【0067】

種々の実施形態は提示された。この文書において、単語は、除外する意図がないオープン・エンドな表現を備え、含み、相当し、そのようなものとして用いられていることは理解されるべきである。

#### 【0068】

前述の説明は、本願発明の特定のインプリメンテーションと実施形態の非限定的な例として、本願発明を実行するための現在、発明者によって考えられるベスト・モードの完全で有益な説明を提供した。しかしながら、本願発明は、上で提示された実施形態の詳細に制限されず、同等の手段を用いて、または、実施形態の異なる組合せにより、本願発明の特性からそれることなく、他の実施形態においてインプリメントすることができることは、当業者には明らかである。

20

#### 【0069】

さらには、上で開示したこの発明の実施形態の特徴のいくつかは、他の特徴に対応したものを使用しなくとも、優位なものとして使用することができる。したがって、前述の説明は、単に、本願発明の原理を説明するものであり、それらに、制限されるものではないと考えられるべきである。これゆえに、本願発明の範囲は、添付の特許請求の範囲によってのみ、制限されるものである。

【図1】

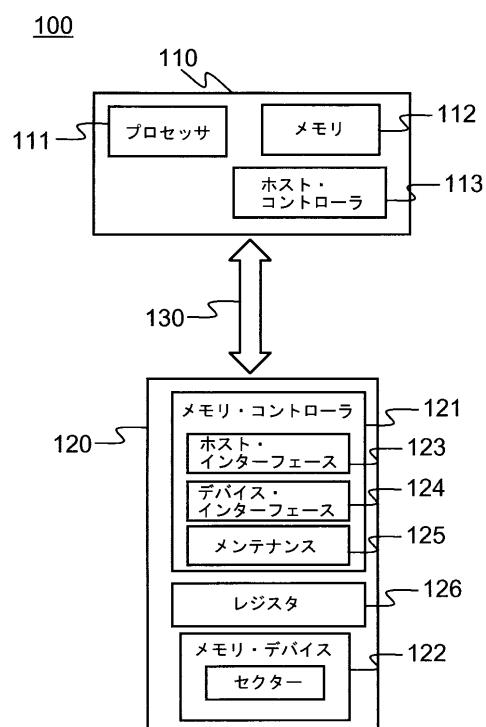


Fig. 1

【図2】

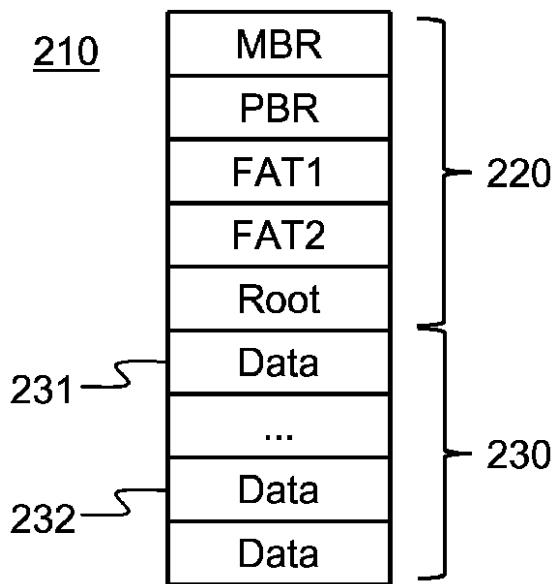


Fig. 2

【図3】

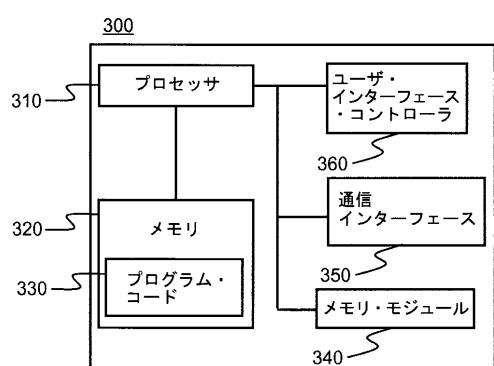


Fig. 3

【図4】

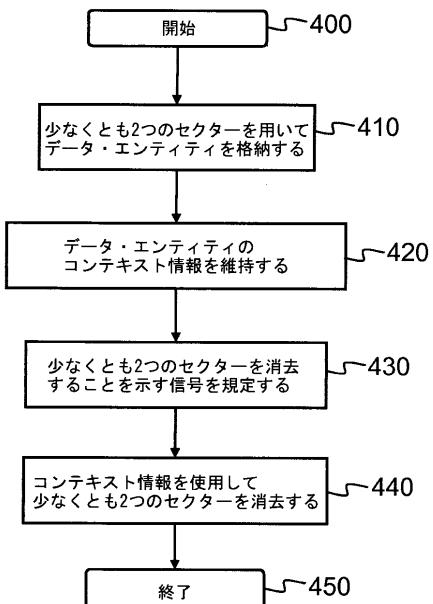


Fig. 4

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

		International application No PCT/FI2011/051168
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> INV. G06F12/02 G06F3/06 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) G06F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data, IBM-TDB, COMPENDEX, INSPEC		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category <sup>a</sup>	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 2 006 774 A1 (BEIJING WATCH DATA SYS CO LTD [CN]) 24 December 2008 (2008-12-24) abstract paragraph [0007] - paragraph [0028] figures 3-5 claims 4, 5, 8, 13  -----	1-3, 5-16,18
X	US 2008/059695 A1 (TANAKA YOSHIYUKI [JP] ET AL) 6 March 2008 (2008-03-06) abstract paragraph [0021] - paragraph [0052] paragraph [0268] - paragraph [0277] paragraph [0338] - paragraph [0343] figures 16, 20, 40, 41, 49  -----	1-4,6-18
		-/-
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.
<b>* Special categories of cited documents :</b> "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent published on or after the international filing date "L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search  27 April 2012		Date of mailing of the international search report  14/05/2012
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040 Fax: (+31-70) 340-3016		Authorized officer  Mandato, Davide

## INTERNATIONAL SEARCH REPORT

International application No PCT/FI2011/051168
---------------------------------------------------

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT
------------------------------------------------------

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2006/020744 A1 (SINCLAIR ALAN W [GB] ET AL SINCLAIR ALAN WELSH [GB] ET AL) 26 January 2006 (2006-01-26) abstract paragraph [0040] - paragraph [0042] paragraph [0048] - paragraph [0056] figures 1-8	1,13,18
A	----- WO 2011/095516 A1 (ST ERICSSON SA [CH]; DAS PURKAYASTHA SAUGATA [IN]) 11 August 2011 (2011-08-11) abstract	2-12, 14-17
A	----- US 5 337 275 A (GARNER RICHARD P [US]) 9 August 1994 (1994-08-09) abstract	1-18
	-----	

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No  
PCT/FI2011/051168

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
EP 2006774	A1	24-12-2008	CN	101042696 A	26-09-2007	
			EP	2006774 A1	24-12-2008	
			KR	20090007357 A	15-01-2009	
			US	2009307291 A1	10-12-2009	
			WO	2007107073 A1	27-09-2007	
<hr/>						
US 2008059695	A1	06-03-2008	US	2008059695 A1	06-03-2008	
			US	2010023680 A1	28-01-2010	
<hr/>						
US 2006020744	A1	26-01-2006	CN	101027651 A	29-08-2007	
			EP	2254053 A2	24-11-2010	
			US	2006020744 A1	26-01-2006	
<hr/>						
WO 2011095516	A1	11-08-2011		NONE		
<hr/>						
US 5337275	A	09-08-1994		NONE		
<hr/>						

---

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE,PG,PH,PL,PT,QA,RO,RS,RW,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN

(特許庁注：以下のものは登録商標)

- 1 . GSM
- 2 . WCDMA

(72)発明者 キンモ ミリー

フィンランド国, エフィー - 33480 ユロヤルビ, リーサンニーティンティエ 20

F ターム(参考) 5B060 AB30