

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY

65235

Patent dodatkowy
do patentu _____

Zgłoszono: 01.VII.1970 (P 141 755)

Pierwszeństwo: _____

Opublikowano: 31.V.1972

Kl. 42 m³, 5/04

MKP G 06 f 5/04



Współtwórcy wynalazku: Walerian Gruszczyński, Henryk Wierzbą,
Marian Ligmanowski

Właściciel patentu: Politechnika Gdańska, Gdańsk (Polska)

Układ sekwencyjny dwutaktowy statyczny

1

Przedmiotem wynalazku jest układ sekwencyjny dwutaktowy statyczny, sterowany dwoma ciągami impulsów taktowych, który może być między innymi wykorzystany jako rejestr dwutaktowy.

Znane dwutaktowe układy sekwencyjne zawierają zwykle przerzutniki impulsowe, które dzięki zastosowaniu elementów przetwarzających sygnały statyczne (poziomy) na impulsowe, złożonych z oporników, kondensatorów i diod, reagują tylko na określone zmiany sygnałów sterujących, na przykład od wartości logicznej 1 do wartości logicznej 0. Spotykane rozwiązania statyczne zachowują strukturę układu jak przy zastosowaniu przerzutników impulsowych, jedynie przerzutniki są zastępowane przez układy spełniające funkcje przerzutników statycznych, które reagują na określone zmiany sterujących sygnałów statycznych, na przykład od wartości 1 do 0. Wymagają one jednak dużej liczby elementów. Typowe układy spełniające funkcje przerzutników statycznych zawierają co najmniej sześć elementów logicznych NOR (negacja sumy logicznej). Zasadniczą cechą struktur dwutaktowych układów sekwencyjnych, w których występują przerzutniki impulsowe lub zastępujące je odpowiedniki statyczne jest doprowadzenie do wejść zerujących ciągów impulsów taktowych w ten sposób, że do wszystkich przerzutników nieparzystych są doprowadzone impulsy jednego ciągu, a do wszystkich parzystych — impulsy drugiego ciągu oraz, że wyjś-

2

cie każdego przerzutnika jest połączone z wejściem zapisującym następnego przerzutnika.

Wymienione rozwiązania są niezadawalające pod względem ekonomicznym, gdyż wymagają zastosowania dużej liczby elementów, a ponadto nie nadają się dla znacznie prostszych, na przykład w realizacji kontaktronowej, statycznych elementów pamięciowych, których stan wyjściowy zależy od zmian sygnałów sterujących od wartości 0 do wartości 1. Istniejące struktury mogą być wprawdzie stosowane również dla takich elementów, ale wymaga to innych aniżeli powszechnie używane generatorów impulsów taktowych, które muszą zapewniać, aby w każdej chwili czasu istniał impuls prądowy przynajmniej w jednym ciągu taktowym, co powoduje także istotne zwiększenie zużycia energii. Z tym wiąże się również niedogodny sposób odczytu stanu układu, który jest określony przez jeden element znajdujący się tylko w stanie spoczynkowym. Wymaga to zastosowania dodatkowego układu dekodującego, który ma na celu wytworzenie sygnału wyjściowego na jednym wyjściu odpowiadającym danemu stanowi układu sekwencyjnego. Ponadto rozwiązanie z przerzutnikami impulsowymi nie pozwala na uzyskanie wymaganej niezawodności, ze względu na stosunkowo znaczny wpływ zakłóceń.

Celem wynalazku jest opracowanie dwutaktowego statycznego układu sekwencyjnego, który eliminuje wymienione wady i niedogodności.

Cel ten został osiągnięty dzięki zastosowaniu elementów logicznych zakazu, w których wyjście jest połączone z wejściem komutującym tego samego elementu, a także z wejściem komutującym pierwszego z kolei elementu następnego, oraz z wejściem zakazującym drugiego z kolei elementu następnego. Ponadto dodatkowe wejścia zakazujące nieparzystych elementów logicznych zakazu połączone są z pierwszym przewodem, do którego doprowadza się pierwszy ciąg impulsów taktowych a dodatkowe wejścia zakazujące elementów parzystych z drugim przewodem do którego doprowadza się drugi ciąg impulsów taktowych.

Korzyści techniczne osiągane w wyniku zastosowania wynalazku polegają na zwiększeniu niezawodności działania układu sekwencyjnego, możliwości zastosowania w układzie jednolitych standardowych modułów, co ma duże znaczenie z punktu widzenia technologii wykonania. Dodatkową korzyścią w zastosowaniach praktycznych jest dogodny sposób odczytu stanu układu sekwencyjnego nie wymagający dekodowania sygnałów wyjściowych układu.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia przykład wykonania elementu logicznego zakazu, fig. 2 — schemat fragmentu układu sekwencyjnego, a fig. 3 — przebiegi napięć w poszczególnych punktach układu sekwencyjnego.

Na fig. 1 wejścia komutujące I elementu logicznego zakazu są dołączone poprzez diody do pierwszego uzwojenia 1 przekątnika kontaktronowego, zaś do drugiego uzwojenia 2 przekątnika dołączone są również poprzez diody wejścia zakazujące II elementu logicznego zakazu. Drugie uzwojenie 2 przekątnika nawinięte jest w przeciwnym kierunku do pierwszego uzwojenia 1 i połączone z nim za pośrednictwem diody tak, że wzbudzenie drugiego uzwojenia 2 powoduje zawsze wzbudzenie pierwszego uzwojenia 1. Jedna końcówka zestyku zwierzonego przekątnika kontaktronowego połączona jest z dodatnim biegunem źródła napięcia zasilania, a druga stanowi wyjście elementu logicznego zakazu.

W przypadku pojawienia się dodatniego napięcia tylko na wejściu komutującym I następuje przepływ prądu przez pierwsze uzwojenie 1 przekątnika kontaktronowego, który spowoduje zwarcie jego zestyku. Natomiast po podaniu napięcia dodatniego na wejście zakazujące II prąd przepływa przez obydwa uzwojenia i zestyk przekątnika zostaje rozwarty.

Układ sekwencyjny (fig. 2) składa się z elementów logicznych zakazu A o wejściach komutujących I i wejściach zakazujących II. Wyjście każdego elementu logicznego zakazu A jest połączone z wej-

ciem komutującym I pierwszego z kolei następnego elementu logicznego zakazu A, a także z wejściem zakazującym II drugiego z kolei następnego elementu logicznego zakazu A. Wyjście to jest również połączone z wejściem komutującym I tego samego elementu, dzięki czemu uzyskuje się funkcję pamięci. Dodatkowe wejścia zakazujące II nieparzystych elementów logicznych zakazu A połączone są z pierwszym przewodem 3, do którego doprowadza się impulsy taktowe pierwszego ciągu X_1 , a wejścia zakazujące II parzystych elementów z drugim przewodem 4, do którego doprowadza się impulsy taktowe drugiego ciągu X_2 .

Takie połączenie elementów logicznych zakazu A umożliwia przekazanie stanu wzbudzenia danego elementu na element następny w czasie gdy na wejściu zakazującym II tego ostatniego nie występuje impuls taktowy, przy czym kolejny dalszy element nie może zmieniać swego stanu do czasu pojawienia się i zaniku właściwego impulsu taktowego. Zapewnia to przesunięcie stanu wzbudzenia o jeden element logiczny zakazu A pod wpływem każdego impulsu taktowego.

Działanie układu według wynalazku można opisać za pomocą przebiegów napięć w poszczególnych punktach układu (fig. 3). Na fig. 3 diagram X_1 przedstawia impulsy taktowe pierwszego ciągu, X_2 — impulsy taktowe drugiego ciągu, natomiast $y_1, y_2, y_3, y_4, y_5, y_6$ — przebiegi napięć na wyjściach kolejnych elementów logicznych zakazu.

Zastrzeżenie patentowe

Układ sekwencyjny dwutaktowy statyczny, składający się z elementów logicznych lub pamięciowych, sterowany za pomocą dwóch ciągów impulsów taktowych, z których jeden doprowadzany jest do wejść elementów nieparzystych, a drugi do wejść elementów parzystych, **znamienny tym**, że wymienione elementy logiczne lub pamięciowe są elementami logicznymi zakazu (A) o wejściach komutujących (I) i zakazujących (II), przy czym wyjście każdego elementu zakazu (A) jest połączone z wejściem komutującym (I) tego samego elementu, a także z wejściem komutującym (I) pierwszego z kolei następnego elementu logicznego zakazu (A) oraz z wejściem zakazującym (II) drugiego z kolei następnego elementu logicznego zakazu (A), zaś dodatkowe wejścia zakazujące (II) nieparzystych elementów logicznych zakazu (A) połączone są z pierwszym przewodem (3), do którego doprowadza się pierwszy ciąg impulsów taktowych, a wejścia zakazujące (II) parzystych elementów logicznych zakazu (A) połączone są z drugim przewodem (4), do którego doprowadza się drugi ciąg impulsów taktowych.

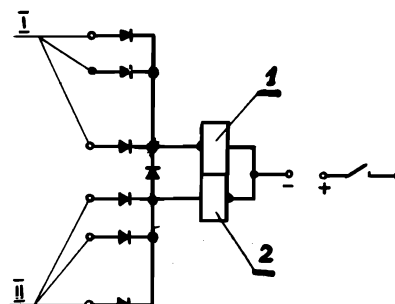


Fig. 1

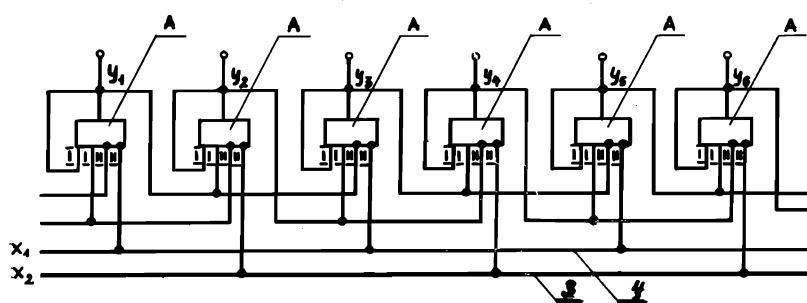


Fig. 2

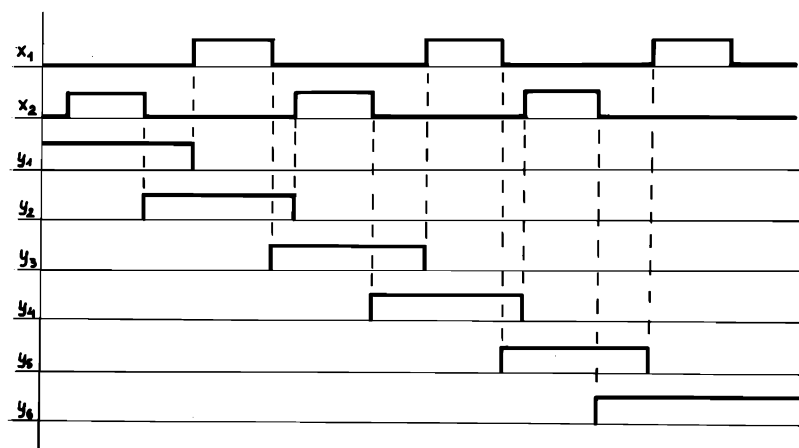


Fig. 3