

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200710089734.1

[43] 公开日 2007 年 10 月 17 日

[51] Int. Cl.

H04B 7/26 (2006.01)

H04B 1/707 (2006.01)

H04J 13/02 (2006.01)

[22] 申请日 2007.3.23

[21] 申请号 200710089734.1

[30] 优先权

[32] 2006.3.23 [33] EP [31] 06005943.3

[71] 申请人 索尼德国有限责任公司

地址 德国柏林

[72] 发明人 王昭诚 宇野雅博

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 曾祥菱 刘杰

[11] 公开号 CN 101056140A

权利要求书 5 页 说明书 12 页 附图 5 页

[54] 发明名称

用于同步的前置码

[57] 摘要

提出了一种接收机，包括：接收装置，用以接收前置码信号(26)，它包括一个作为多个短 PN 序列(29, 30, 31, 32)的结合的长 PN 序列(33)，其中所述短 PN 序列(29, 30, 31, 32)根据它们的自相关和/或互相关特性选定，称作粗定时短 PN 序列(PN1)的所述短 PN 序列(29, 30, 31, 32)中至少一个适于完成粗定时同步；从所述长 PN 序列(33)提取所述粗定时短 PN 序列(PN1)的提取装置(41)；利用所述粗定时短 PN 序列(PN1)完成粗定时同步用的第一自相关装置(42, 43, 44, 45)；和利用所述长 PN 序列(33)完成细定时同步用的第二自相关装置(52, 53, 54, 55)。

a1 a2 a3 . . . a29 a30 a31 } 29

b1 b2 b3 . . . b29 b30 b31 } 30

c1 c2 c3 . . . c29 c30 c31 } 31

d1 d2 d3 . . . d29 d30 d31 } 32

a1 b1 c1 d1 a2 b2 c2 d2 a3 b3 c3 d3 . . .
. . . a29 b29 c29 d29 a30 b30 c30 d30 a31 b31 c31 d31 } 33

1. 一种生成用于无线通信系统的前置码信号的方法，其中所述前置码信号包括长 PN 序列 (33)，它是通过结合多个短 PN 序列 (29, 30, 31, 32)获得的，所述多个短 PN 序列 (29, 30, 31, 32)中的至少一个适于粗定时同步，而所述长 PN 序列 (33) 适于细定时同步。

2. 按照权利要求 1 所述的方法，包括以下步骤：

- 选择 M 个具有长度 N 的不同的短 PN 序列 (29, 30, 31, 32)，
- 结合所述 M 个不同的短 PN 序列 (29, 30, 31, 32)或其反相值，以便获得长度为 M*N 的所述长 PN 序列 (33)。

3. 按照权利要求 1 所述的方法，其中

- 选定 M 个不同的短 PN 序列 (29, 30, 31, 32)，具有相应的二进制序列 $S'_{short,i} = \{b_{i,1} b_{i,2} \dots b_{i,N}\}$ ，i 包括在 1 和 M 之间，和
- 所述长 PN 序列 (33) 的二进制序列 S'_{long} 构造如下：

$$S'_{long} = \{b_{1,1} b_{2,1} \dots b_{M,1}$$

$$b_{1,2} b_{2,2} \dots b_{M,2}$$

...

$$b_{1,N} b_{2,N} \dots b_{M,N}\}$$

4. 按照权利要求 3 的所述方法，包括附加步骤：

- 通过改变至少一个短 PN 序列的符号，构造至少一个附加的长 PN 序列 $S'_{long,add}$ ，

-在所构造的长 PN 序列 S'_{long} 和 $S'_{long,add}$ 当中，选择具有最佳自相关特性并将其包括在所述前置码信号中的那个。

5. 按照权利要求 3 所述的方法，其中该二进制序列 $S'_{short,1} = \{b_{1,1} b_{1,2} \dots b_{1,N}\}$ 分配给适于粗定时同步的短 PN 序列。

6. 按照权利要求 1 所述的方法，其中所述短 PN 序列 (29, 30, 31, 32) 选自一组长度为 N 的 m 序列、Gold 序列或 Kasami 序列。

7. 按照权利要求 1 所述的方法，其中所述短 PN 序列 (29, 30, 31,

32)根据它们的自相关和/或互相关特性选定。

8. 按照权利要求 1 所述的方法，其中适于粗定时同步的所述短 PN 序列是用来构建所述长 PN 序列(33)的多个短 PN 序列(29, 30, 31, 32)当中具有最佳的自相关和互相关特性的序列。

9. 一种无线通信系统的发射机，包括设计用来实现按照权利要求 1 生成前置码信号的方法的装置。

10. 一种无线通信系统中用于定时同步的前置码信号，包括长 PN 序列 (33)，它是多个短 PN 序列 (29, 30, 31, 32)的结合，其中所述多个短 PN 序列 (29, 30, 31, 32)中的至少一个用于粗定时同步，而所述长 PN 序列 (33) 用于所述细定时同步。

11. 一种接收机，包括

-接收装置，用以接收前置码信号(26)，它包括长 PN 序列 (33)，它是多个短 PN 序列 (29, 30, 31, 32)的结合，其中称作粗定时短 PN 序列 (PN1)的所述短 PN 序列 (29, 30, 31, 32)中的至少一个适于完成粗定时同步，

-提取装置 (41)，用以从所述长 PN 序列 (33) 提取所述粗定时短 PN 序列 (PN1)，

-第一自相关装置 (42, 43, 44, 45)，利用所述粗定时短 PN 序列 (PN1) 完成粗定时同步，和

-第二自相关装置 (52, 53, 54, 55)，用以利用所述长 PN 序列 (33) 完成细定时同步。

12. 按照权利要求 11 所述的接收机，其中

-所述提取装置 (41) 适于从所述长 PN 序列 (33) 提取所述短 PN 序列 (29, 30, 31, 32)，

-所述第二自相关装置适于利用所述短 PN 序列 (29, 30, 31, 32) 完成细定时同步。

13. 按照权利要求 11 所述的接收机，其中所述提取装置 (41) 是串至并单元。

14. 按照权利要求 11 所述的接收机，其中所述长 PN 序列 (33) 是 M 个长度 N 的不同的短 PN 序列 (29, 30, 31, 32) 的结合，其中 M 和 N 是大于 1 的整数。

15. 按照权利要求 11 所述的接收机，其中
 -所述长 PN 序列(33)具有二进制序列 $S_{long} = \{c_1 c_2 \dots c_{M^*N-1} c_{M^*N}\}$ ，
 M 和 N 是大于 1 的整数，和
 -所述提取装置 (41) 适于从所述长 PN 序列 (33) 提取 M 个长
 度 N 的具有下列二进制序列的短 PN 序列 (29, 30, 31, 32):

$$S_{short,1} = \{c_1 c_{M+1} \dots c_{M^*(N-1)+1}\},$$

$$S_{short,2} = \{c_2 c_{M+2} \dots c_{M^*(N-1)+2}\},$$

...,

$$S_{short,M} = \{c_M c_{M*2} \dots c_{M^*N}\},$$

16. 按照权利要求 15 所述的接收机，其中所述二进制序列 $S_{short,1}$ 用作粗定时短 PN 序列 (PN1)。

17. 按照权利要求 11 所述的接收机，其中
 -所述提取装置 (41) 包括多个并行输出 (42', 43', 44', 45')，
 -每一个所述输出 (42', 43', 44', 45') 都连接到多个所述第一自相
 关装置 (42, 43, 44, 45) 中的一个，以便进行所述粗定时短 PN 序列
 (PN1) 的自相关，
 -每一个所述第一自相关装置 (42, 43, 44, 45) 都连接到多个峰值
 检测器 (46, 47, 48, 49) 中的一个，用于峰值检测和粗的帧定时。

18. 按照权利要求 11 所述的接收机，其中
 -所述提取装置 (41) 包括多个并行输出(42', 43', 44', 45')，
 -所述输出(42', 43', 44', 45') 连接到多路复用器 (51)，用以生成
 多路复用信号，
 -所述第一自相关装置 (53) 使用所述多路复用信号进行所述粗
 定时短 PN 序列 (PN1) 的自相关，
 -峰值检测器 (54) 适于完成峰值检测和粗的帧定时。

19. 按照权利要求 11 所述的接收机，其中

-所述第二自相关装置 (52, 53, 54, 55)适于并行地对每一个短 PN 序列 (29, 30, 31, 32)进行自相关，
 -加法器 (58) 适于对所述第二自相关装置 (52, 53, 54, 55) 的自相关结果相加，以便确定细的帧定时。

20. 按照权利要求 11 所述的接收机，其中至少一个模数转换器 (15, 16) 放置在所述第一 (42, 43, 44, 45) 和第二 (52, 53, 54, 55) 自相关装置之前。

21. 一种无线通信系统的移动终端，包括按照权利要求 11 的接收机。

22. 一种无线通信系统中用于接收机的同步方法，包括以下步骤：

-接收前置码信号 (26)，它包括一个作为多个短 PN 序列 (29, 30, 31, 32) 组合的长 PN 序列 (33)，

-从所述长 PN 序列 (33) 提取所述短 PN 序列 (29, 30, 31, 32) 中的至少一个，用于粗的定时同步，

-利用所述提取的短 PN 序列 (PN1) 完成粗定时同步，和

-利用所述长 PN 序列 (33) 完成细定时同步。

23. 按照权利要求 22 所述的方法，包括：

-接收一个具有以下二进制序列： $S_{long} = \{c_1 c_2 \dots c_{M*N}\}$ 的长 PN 序列 (33)，M 和 N 是大于 1 的整数，

-从所述长 PN 序列 (33) 提取以下 M 个长度 N 的短 PN 序列 (29, 30, 31, 32)：

$$S_{short,1} = \{c_1 c_{M+1} \dots c_{M*(N-1)+1}\},$$

$$S_{short,2} = \{c_2 c_{M+2} \dots c_{M*(N-1)+2}\},$$

...

$$S_{short,M} = \{c_M c_{M*2} \dots c_{M*N}\},$$

24. 按照权利要求 23 所述的方法，其中所述短 PN 序列 $S_{short,1}$ 用于粗定时同步。

25. 按照权利要求 22 所述的方法，包括：

- 接收二进制数据流，
- 把所述二进制数据流多路分解(41)成M个并行二进制数据流，
- 并行地对用于粗定时同步的所述短PN序列与每一个并行二进制数据流进行相关(42, 43, 44, 45)，
- 把相关结果与预定阈值比较，以便确定粗的帧定时。

26. 按照权利要求22所述的方法，包括：

- 接收二进制数据流，
- 把所述二进制数据流多路分解(41)成M个并行二进制数据流，
- 按照短PN序列的长度N多路复用(51)所述并行二进制数据流，
- 把用于粗定时同步的所述短PN序列与多路复用后的二进制数据流进行相关(53)，
- 把相关结果与预定阈值比较，以便确定粗的帧定时。

27. 按照权利要求22所述的方法，包括：

- 接收二进制数据流，
- 把所述二进制数据流多路分解(41)成M个并行二进制数据流，
- 并行地把每一个短PN序列与不同的并行二进制数据流相关(52, 53, 54, 55)，
- 把M个相关值相加(58)，以便确定细的帧定时。

用于同步的前置码

本发明一般涉及无线通信领域，具体地说，涉及生成用于无线通信系统的前置码信号的方法、无线通信系统中接收机用的同步方法以及与此适应的发射机和接收机。

在无线通信系统中，使用包括前置码、后跟数据字段的帧结构是普遍公知的。在该数据字段包含有用数据的同时，该前置码用来获得准确的帧定时。该前置码一般由伪噪声（PN）序列构成，该序列包括数值+1 或-1 的二进制元素。在接收机侧借助于使到来的信号和预先存储的 PN 序列相关的同步或相关的方法可以达到帧定时。

在 Shriram Kulkarni, Pinaki Mazumder 和 George I. Haddad 所著的文档"扩频通信用的高速 32 位并行相关器"（参见"A high-speed 32-bit parallel correlator for spread spectrum communication", IEEE, Ninth International Conference on VLSI design, 1995）中，提出了相关方法和相应的相关器。所提出的相关器特别适用于使用二进制相移键控作为数字调制的直接序列扩频系统。由接收机接收的位流以每一个时钟周期移位，并在固定的 PN 序列与长度同该 PN 序列相同的那么多到来位流的贮存位之间完成相关。对每一个时钟周期产生到来的位流和该 PN 序列之间的相关值。

这个已知的并行相关器具有流水线结构，设计得允许进行该相关器的并行处理。但是，由于流水线结构，该电路变得复杂。因此，最大工作频率受限于多级处理，使得所述最大频率可能无法快得足以用于高数据速率处理，尤其是高于 1Gbps。

鉴于上述情况，本发明的目标是提供一种简化的相关技术。

本发明的解决方案由作为几个短的 PN 序列的结合的新 PN 序列构成，其中所述新 PN 序列可以包括在通信帧的前置码中。所述短 PN

序列中的至少一个由接收机用来完成第一粗定时同步，而同时新的 PN 序列，亦即其中的多个短 PN 序列用来完成第二细定时同步。

对于高数据速率无线通信系统，一般在 1Gbps 附近或更高，本发明允许进行并行处理，以便获得准确的帧定时和检测该前置码的相关峰值。该并行处理允许减小基带系统时钟，以便减少该电路的功率消耗，以避免高速半导体芯片开发和印刷电路板上布线的困难。

另外，本发明的接收机可以简化，因为它只须以低速率和低频率处理短 PN 序列，使得无线通信可以按较高的数据速率处理。当利用本发明的新的前置码或多层前置码时，该接收机可以具有简单的体系结构，带有并行相关器或并行匹配滤波器，以方便例如 1Gbps 以上的通信系统的可靠和准确的帧定时。

由于引入本发明的新的前置码或多层前置码，以下便是可能的：

- 达到 1Gbps 以上的高速率无线通信系统的可靠定时，
- 实现一种其中使并行相关器或匹配滤波器得以被启用并实现的接收机，
 - 减小该接收机并行电路的复杂性，
 - 改善该接收机的处理速度， 和
 - 增加无线通信的数据速率。

按照本发明的第一方面，提出一种接收机，包括接收前置码信号用的接收装置，该前置码信号包括一个作为多个短 PN 序列的结合的长 PN 序列，其中所述短 PN 序列中的至少一个称作粗定时短 PN 序列，适于完成粗定时同步。提取装置用来从所述长 PN 序列提取所述粗定时短 PN 序列并进行优化。该接收机还包括利用所述粗定时的短 PN 序列完成粗定时同步用的第一自相关装置和利用所述长 PN 序列完成细定时同步用的第二自相关装置。

所述提取装置可适于从所述长 PN 序列提取所述短 PN 序列，而所述第二自相关装置可适于利用所述短 PN 序列完成细定时同步。

所述提取装置可以是串到并单元。

具体地说，所述长 PN 序列可以是 M 个长度为 N 的不同的短 PN 序列的结合，其中 M 和 N 是大于 1 的整数。

所述长 PN 序列可具有二进制序列 $S_{long} = \{c_1 c_2 \dots c_{M^*N-1} c_{M^*N}\}$ ，M 和 N 是大于 1 的整数，而所述提取装置可适于从所述长 PN 序列提取 M 个长度为 N 具有以下二进制序列的短 PN 序列：

$$S_{short,1} = \{c_1 c_{M+1} \dots c_{M^*(N-1)+1}\},$$

$$S_{short,2} = \{c_2 c_{M+2} \dots c_{M^*(N-1)+2}\},$$

…,

$$S_{short,M} = \{c_M c_{M+2} \dots c_{M^*N}\},$$

该二进制序列 $S_{short,1}$ 可以用作粗定时短 PN 序列。

所述提取装置可以包括多个并行输出，连接到多个使所述粗定时短 PN 序列自相关用的所述第一自相关装置中的一个。另外，每一个所述第一自相关装置连接到峰值检测和粗帧定时用的多个峰值检测器中的一个。

所述提取装置可以包括多个并行输出，而所述输出可以连接到生成多路复用信号用的多路复用器。所述第一自相关装置可以用所述多路复用信号对所述粗定时短 PN 序列进行自相关。峰值检测器可适于完成峰值检测和粗帧定时。

所述第二自相关装置可适于并行地对每一个短 PN 序列进行自相关。另外，加法器可适于把所述第二自相关装置的自相关结果相加，以便确定细帧定时。

至少一个模数转换器可以放置在所述第一和第二自相关装置之前。

按照本发明的再一方面，提出了包括按照上述的接收机的无线通信系统的移动终端。

按照本发明的再一个方面，提出了一种无线通信系统中接收机用的同步方法。所述方法包括以下步骤：接收前置码信号，它包括一个作为多个短 PN 序列的组合的长 PN 序列；从所述长 PN 序列提取所述短 PN 序列中的至少一个用于粗定时同步；利用所述提取的短

PN 序列完成粗定时同步；和利用所述长 PN 序列完成细定时同步。

按照本发明的再一方面，提出了生成无线通信系统用的前置码用的方法。所述前置码包括一个长 PN 序列，它是通过结合多个短 PN 序列而获得的，而所述多个短 PN 序列中的至少一个适于粗定时同步，而所述长 PN 序列适于细定时同步。

按照本发明的再一方面，提供了无线通信系统的发射机，所述发射机包括设计来实现按照上述生成前置码信号用的方法的装置。

按照本发明的再一方面，提供了无线通信系统中定时同步用的前置码。所述前置码包括一个作为多个短 PN 序列结合的长 PN 序列。所述多个短 PN 序列中的至少一个用于粗定时同步，而所述长 PN 序列用于细定时同步。

应该指出，本发明称作“装置”的不同元件和相应功能性可以用任何类型的各种装置、单元、软件或硬件元件和部件以及其它在这里没有明确指出的任何适当的实现来实现。

从以下结合附图提出的详细说明中，本发明的特征、目的和优点将变得更加显而易见，在所有附图中类似的附图标记标示相应的部分，其中：

图 1 是按照本发明的无线通信系统的接收机的框图；

图 2 表示按照本发明的无线通信用的帧的结构；

图 3 表示按照本发明的伪噪声序列的结构；

图 4 是按照本发明生成伪噪声序列用的电路框图；

图 5 表示按照本发明生成伪噪声序列和前置码用的方法；

图 6 表示按照本发明生成伪噪声序列和前置码用的备选方法；

图 7 是按照本发明支持粗定时同步用的并行处理的帧定时检测电路的框图；

图 8 是按照本发明支持粗定时同步用的串行处理的帧定时检测电路的框图；

图 9 是按照本发明支持细定时同步用的并行处理的帧定时检测

电路的框图；以及

图 10 表示按照本发明的伪噪声序列的分段。

现将参照图 1 描述按照本发明的无线通信系统的接收机。包含数据并以无线方式通过无线通信系统的发射机发射的信号借助于天线 2 由接收机 1 接收。所述天线 2 能够在不同频率和不同的频率范围内接收信号。所述天线 2 适于来接收的信号宜为高频信号而且最好是 1GHz 以上的信号。按照本发明一个特定的实施例，该天线 2 能够接收范围从 54GHz 至 64GHz 的到来的无线信号。

所述天线 2 所接收的到来信号由前端带通滤波器 3 滤波，用以除去带外信号能量以及部分地抑制图像频带信号。这个滤波之后，所接收的信号由低噪声放大器 (LNA) 4 放大。所述 LNA 4 输出上的信号是一个带通信号，其频率被下变频到基带并由同相/正交 (IQ) 混频器 5 和第一本地振荡器 6 解调。该 LNA 4 的输出首先用 IQ 混频器 5 乘以第一本地振荡器 6 的输出或与之混频，以便获得基带信号。然后对该基带信号进行解调，使得该 IQ 混频器 5 的两个输出对应于该信号的同相分量和正交分量。

同相和正交分量中的每一个都提供给第一低通滤波器 7,8、第一放大器 9,10、第二可变增益放大器 11,12、第二低通滤波器 13,14 和模/数 (A/D) 转换器 15,16。该 AD 转换器 15,16 把该信号的模拟同相和正交分量转换为相应的同相和正交数字数据流 15',16'。该数据流 15',16' 的采样速率由第二本地振荡器 17 规定，后者在采样频率下向该 A/D 转换器 15,16 输出时钟信号。

该数字数据流 15',16' 发送到数字信号处理器 (DSP) 单元 17，并由之进行处理。所述数字信号处理器单元 17 具有 3 个输入端，用以两个数据流 15',16' 和 DSP 单元 17 的系统时钟信号 18。该数据流 15',16' 提供给该数字信号处理器单元 17 的多路分解器 19,20，以便把数据流 15',16' 中的每一个分解为多个较低数据速率流或多路分解流 19',20'。每一个多路分解器 19,20 最好都产生 M 个不同的并行多路分

解流 19',20'，它们可以分别由 19'_1 至 19'_{M_1} 和 20'_1 至 20'_{M_1} 表示。

所述数字信号处理器单元 17 还包括按照本发明的帧定时单元 21、时钟恢复单元 22、载波和相位恢复单元 23 和解调单元 24。所述帧定时单元 21 使用多路分解流 19',20' 来产生所述多路分解流 19',20' 定时同步用的控制信号 21'。该控制信号 21' 传送到所述时钟恢复单元 22，以便同步和准确恢复数据流 15',16' 的时钟。一旦达到同步，便有可能借助于所述载波和相位恢复单元 23 恢复数据流 15',16' 的相位以及载波。然后所述解调单元 24 负责解调，它可以是 QPSK 解调。

该无线通信系统还包括发射机（未示出），用以按无线方式向接收机 1 发射信号。该发射机包括：多路复用器，用以对要发射的多个数据流多路复用或结合为数据速率较高的数据流；调制器，用以对数据流进行调制或符号映射；和天线，用以发射包含调制后的数据的信号。

图 2 表示所述发射机以无线方式发送的和所述接收机 1 以无线方式接收的信号的帧结构。该信号包括一连串帧 25，包含数据或有用数据 27。除所述数据 27 以外，帧 25 还包括前置码 26，它提供同步信息供接收机 1 使用。事实上，接收机 1 接收帧 25 并根据包含在该帧 25 中的时域前置码 26 获得帧同步和频率同步。前置码 26 包括一个或多个伪噪声（PN）序列。所述 PN 序列是众所周知的取值 +1 或 -1 的二进制元素或所谓码片的序列。事实上，一个 PN 序列包含码片的确定性序列并当调制在载波上时，产生一个类似于噪声的信号。

该帧 25 最好在所述前置码 26 和所述数据 27 之后还包括循环冗余码校验（CRC）字段 28。该 CRC 字段 28 可以用来产生校验和，用以检测和/或甚至修正传输信道中的噪声所引起的错误。该发射机在发射之前计算该 CRC 并附在该帧之后，并在之后由接收机 1 进行验证，以便确认该数据 27 是否在传输过程中被修改或破坏。

下面将参照图 3 至 6 描述所述多路分解流 19',20' 并行处理用的本发明的前置码 26 的结构。前置码 26 的结构算法被实现在发射机

中用以生成该前置码 26，而在接收机 1 中用以生成所述前置码 26 的本地基准，使所接收的数据流与所述本地基准的相关得以完成。

按照本发明的前置码 26 包括第一或长 PN 序列 33，它是 M 个第二或短 PN 序列 29,30,31,32 的结合，见图 3。每一个短 PN 序列 29 至 32 最好都具有长度 N，使得该长 PN 序列 33 具有数目为 $M \times N$ 的码片。生成前置码 26 的方法包括产生所述长 PN 序列 33 和产生所述短 PN 序列 29 至 32。

这样的产生方法示于图 5。第一步，产生 (S1) 长度 N 的第一组或基本组序列，用引用号 34 标示。该基本组序列 34 例如可以整个组由长度 N 的 M 序列、Gold 或 Kasami 序列构成。M 序列，亦称最大长度序列或最大长度码，以及 Gold 序列和 Kasami 序列是现有技术众所周知的 PN 序列。所述现有技术 PN 序列的描述可以在网站 “<http://en.wikipedia.org>” 或在 Tapani Ristaniemi 教授关于扩频技术的讲稿（网址 “<http://en.wikipedia.org>”）上找到。

第二步，从所述基本组序列 34 当中选择 (S2) M 个不同的短 PN 序列 29 至 32。选自基本组序列 34 的短 PN 序列 29 至 32 必须满足下列要求：

- 与未被选定的短 PN 序列相比，选定的短 PN 序列 29 至 32 的自相关值良好。最好选定的短 PN 序列 29 至 32 的自相关好于未被选定的短 PN 序列。此外，选定的短 PN 序列 29 至 32 的非峰值小，最好低于给定的阈值。

- 选定的一个短 PN 序列 29 至 32 的互相关值被优化到低水平。第一选定的短 PN 序列与第二选定的短 PN 序列的互相关最好小于所述第一选定的短 PN 序列与未被选定的短 PN 序列的互相关。为了达到这个要求，可以在基本组序列 34 当中进行计算机搜索，以便找出呈现最佳的，亦即最小互相关值的短 PN 序列。

在备选的第二步，该选定的短 PN 序列 29 至 32 是包括在长度 N 的基本组序列内的长度 N 的任何不同的 PN 序列。该基本组序列例

如可以整个组由长度 N 的 M 序列、Gold 或 Kasami 序列构成:

第三步, 把已经选定的短 PN 序列 29 至 32 级联或多路复用 (S3) 为长度为 M^*N 的所述长 PN 序列 33。图 3 表示获得该长 PN 序列 33 用的级联的一个示例。在图 3 的实施例中, 长度为 31 的四个短 PN 序列 29 至 32 已经按照上述第一和第二步选定。因而, 第一短 PN 序列 29 包括数目为 31 的标示为 a_1, a_2, \dots, a_{31} 的码片。第二、第三和第四短 PN 序列 30, 31, 32 包括数目为 31 的分别标示为 b_1 至 b_{31}, c_1 至 c_{31} 和 d_1 至 d_{31} 的码片。

按照图 3 的实施例, 该长 PN 序列 33 是通过依次结合每一个短 PN 序列 29 至 32 的一个码片获得的。长 PN 序列 33 的码片结构如下: $a_1, b_1, c_1, d_1, a_2, b_2, c_2, d_2, a_3, b_3, c_3, d_3, \dots, a_{N-1}, b_{N-1}, c_{N-1}, d_{N-1}, a_N, b_N, c_N, d_N$ 。

该长 PN 序列 33 是通过多路复用或交织该短 PN 序列 29 至 32 产生的。这可以通过计算装置或通过与接收机 1 的多路分解器 19,20 互补的多路复用器或交织器完成。该发射机最好包括这样一个互补的多路复用器, 用以生成将要发射的信号帧 25 的前置码 26。

图 6 表示生成短的和长的 PN 序列 29 至 33 的备选方法。按照图 6 的方法, 产生 (S1) 长度 N 的 PN 序列的基本组 34, 和图 5 的方法一样选定 (S2) M 个不同的 PN 序列 29 至 32。

下一步, 通过多路复用所述 M 个不同的 PN 序列 29 至 32 产生 (S4) 第一长 PN 序列 35。与其并行地, 反转 (S5) 该短 PN 序列 29,32 中的至少一个, 亦即, 改变该短 PN 序列 29,32 中的至少一个的所有码片的符号, 以便获得新的几组 M 个短 PN 序列 29'至 32'。然后按照与获得所述第一长 PN 序列 35 相同的多路复用方案, 通过多路复用反转后的短 PN 序列 29'至 32'和剩余的非反转短 PN 序列 29 至 32 产生 (S6) 第二长 PN 序列 36。

然后提出从第一长 PN 序列 35 和至少一个第二长 PN 序列 36 当中选择 (S7) 具有良好的和最好是最佳的自相关值和/或互相关值的

序列，用以构造前置码 26 的长 PN 序列 33。这意味着把所有非峰值的最大值减到最小。

若还需要长 PN 序列，则可以再次进行上一步（S7），以便选择其他具有良好的或最好是最佳的自相关和/或互相关特性的长 PN 序列。

图 4 表示利用 Gold 序列生成不同的短 PN 序列 29,32 的方法。按照本发明，接收机 1 上的同步包括两个步骤：粗定时同步，根据称作粗的短 PN 序列或主要的短 PN 序列 PN1 的短 PN 序列 29 至 32 之一的相关；和细定时同步，根据整个长 PN 序列 33，亦即所有短 PN 序列 29 至 32 的相关。用以粗定时同步的所述主要的短 PN 序列 PN1 是由该接收机 1 从短 PN 序列 29 至 32 当中选择，具有最佳的自相关和互相关特性。

现将参照图 4 描述选择所述主要的短 PN 序列 PN1 用的方法。第一序列发生器 37 产生第一 M 序列 37'，而第二序列发生器 38 产生第二 M 序列 38'。作为示例，所述第一 M 序列 37'的发生器多项式可以是

$$g_1(p)=p^5+p^2+1$$

而所述第二 M 序列 38'的发生器多项式可以是

$$g_2(p)=p^5+p^4+p^2+p+1$$

因此，第一 M 序列 37' 和第二 M 序列 38' 的发生器多项式必须不同。在该示例中，第一 M 序列 37' 和第二 M 序列 38' 都有 31 个码片的长度。

和所述第一序列发生器 37 和第二序列发生器 38 一起，还设有“异或”单元 39。第一 M 序列 37' 和第二 M 序列 38' 提供给“异或”单元 39 的输入，其中“异或”函数产生 31 个不同的 Gold 序列 39'，对应于两个 M 序列 37',38' 的 31 个相对相位。

最好选定第一 M 序列 37' 作为主要的短 PN 序列 PN1，用以完成粗定时同步。称作 PN2、PN3 和 PN4 的粗定时同步用的剩余的短 PN

序列从该“异或”单元 39 所产生的序列组 39'当中选定。在本发明的一个实施例中，其中使用四个短 PN 序列 29,32，因而，该主要的短 PN 序列 PN1 对应于该“异或”单元 39 的输入之一，而同时 3 个其它的短 PN 序列 PN2、PN3、PN4 从该“异或”单元 39 的输出当中选定。结果，当该主要的短 PN 序列 PN1 的相关达到峰值时，PN1 和 PN2、PN1 和 PN3、PN1 和 PN4 之间的互相关可以忽略不计。

现将参照图 10 描述长 PN 序列 33 如何分割或多路分解，来获得所述短 PN 序列 29 至 32。具体地说该多路分解方法是在接收机 1 收到一帧 25 时完成的。接收机 1 以给定的速率接收包括长 PN 序列 33 的帧 25，而该多路分解器 19,20 以低于长 PN 序列 33 并行同步处理用的给定速率的速率，把所述长 PN 序列 33 拆分为 M 个并行短 PN 序列 29 至 32。

按照图 10 所示的实施例， M^N 长度的长 PN 序列 33 具有 $a_1, a_2, a_3, \dots, a_{M^N-1}, a_{M^N}$ 的码片结构。多路分解器 19,20 将每第 M 个码片分配给另一个平行行。当该多路分解后的信号是该长 PN 序列 33 时，对于 $M=4$ ，构造出以下四个短 PN 序列 29 至 32：

$$PN1 = a_1, a_5, a_9, \dots, a_{M^N-3}$$

$$PN2 = a_2, a_6, a_{10}, \dots, a_{M^N-2}$$

$$PN3 = a_3, a_7, a_{11}, \dots, a_{M^N-1}$$

$$PN4 = a_4, a_8, a_{12}, \dots, a_{M^N}$$

现将参照图 7 至 9 的电路，描述按照本发明接收机 1 如何完成粗和细定时同步。如上所述，短 PN 序列 29 至 32 包括粗定时同步用的所述主要的短 PN 序列 PN1。另一方面，通过所有短 PN 序列 29 至 32 的相关达到细定时同步。

如图 7 所示，接收机所接收的信号由 A/D 转换器 40 采样。然后，采样后的信号通过串至并单元 41，例如，它可以是多路分解器或去交织器，用于生成多个并行多路分解信号 42',43',44',45'。在图 7 特定的实施例中，串至并单元 41 产生四个多路分解信号 42' 至 45'。然后把所述每一个多路分解信号 42' 至 45' 发送至匹配滤波器或相关器

42,43,44,45，后者把到来的多路分解信号 42'至 45'与已经选定用于粗定时同步的主要的短 PN 序列 PN1 相关。每一个匹配滤波器 42 至 45 从多路分解信号 42'至 45'中的一个和该主要的短 PN 序列 PN1 产生一个互相关信号。

多个峰值检测器 46,47,48,49 接收所述匹配滤波器 42 至 45 的相关结果，并把该峰值结果发送至最大峰值单元 50。由于所述主要的短 PN 序列 PN1 的自相关函数的峰值，只有接收与主要的短 PN 序列 PN1 对齐或与之对应的信号的匹配滤波器 42 至 45 才会输出尖峰。

与之对照，其他匹配滤波器 42 至 45 将输出一个小数值或峰值。若最大峰值单元 50 从该峰值检测器 46 至 49 收到一个超过预定阈值水平的信号，则产生一个峰值定时信号 50'。因而，峰值定时信号 50'可以由接收机 1 用来达到粗定时同步，因为只在该主要的短 PN 序列 PN1 包含在多路分解信号 42'至 45'时，才会产生所述峰值定时信号 50'。

图 8 表示确定该粗定时同步用的备选电路。所接收的信号被 A/D 转换器 40 采样和被串至并单元 41 多路分解之后，所获得的并行信号 42'至 45'由多路复用器 51 进行多路复用。多路复用器 51 的信号提供给匹配滤波器或相关器 53，完成与主要的短 PN 序列 PN1 的相关。然后，峰值检测器 54 根据在该相关信号中检测出来的峰值产生峰值定时信号 50'。在图 8 的实施例中，多路复用器 51 是一个受选择信号 52 控制的 4: 1 多路复用器，它可以被从 0 至 3 操纵来选择不同的并行信号 42'至 45'。

图 9 表示细定时同步用的电路，它可以是接收机 1 的一部分。粗定时同步之后，记录该时间位置并首先通过生成所述并行多路分解信号 42'至 45'来完成细定时同步。所获得的多路分解信号 42'至 45'馈送到匹配滤波器或相关器 52,53,54,55，用以使每一个并行信号 42'至 45'与一个不同的短 PN 序列 29 至 32 相关。

在粗定时同步步骤过程中已经检测出峰值的一个多路分解信号 44'，与主要的短 PN 序列 PN1 相关，而剩余的多路分解信号 42',43',45'

与剩余的短 PN 序列 PN2、PN3、PN4 相关。为了在串至并单元 41 的不同输出 42'至 45'之间对齐定时，可以把操作一个符号或一个码片延迟的延迟单元 56,57 放置在某些相关器 52 至 55 之后。

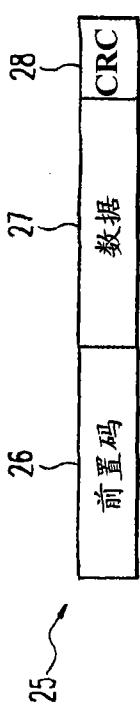
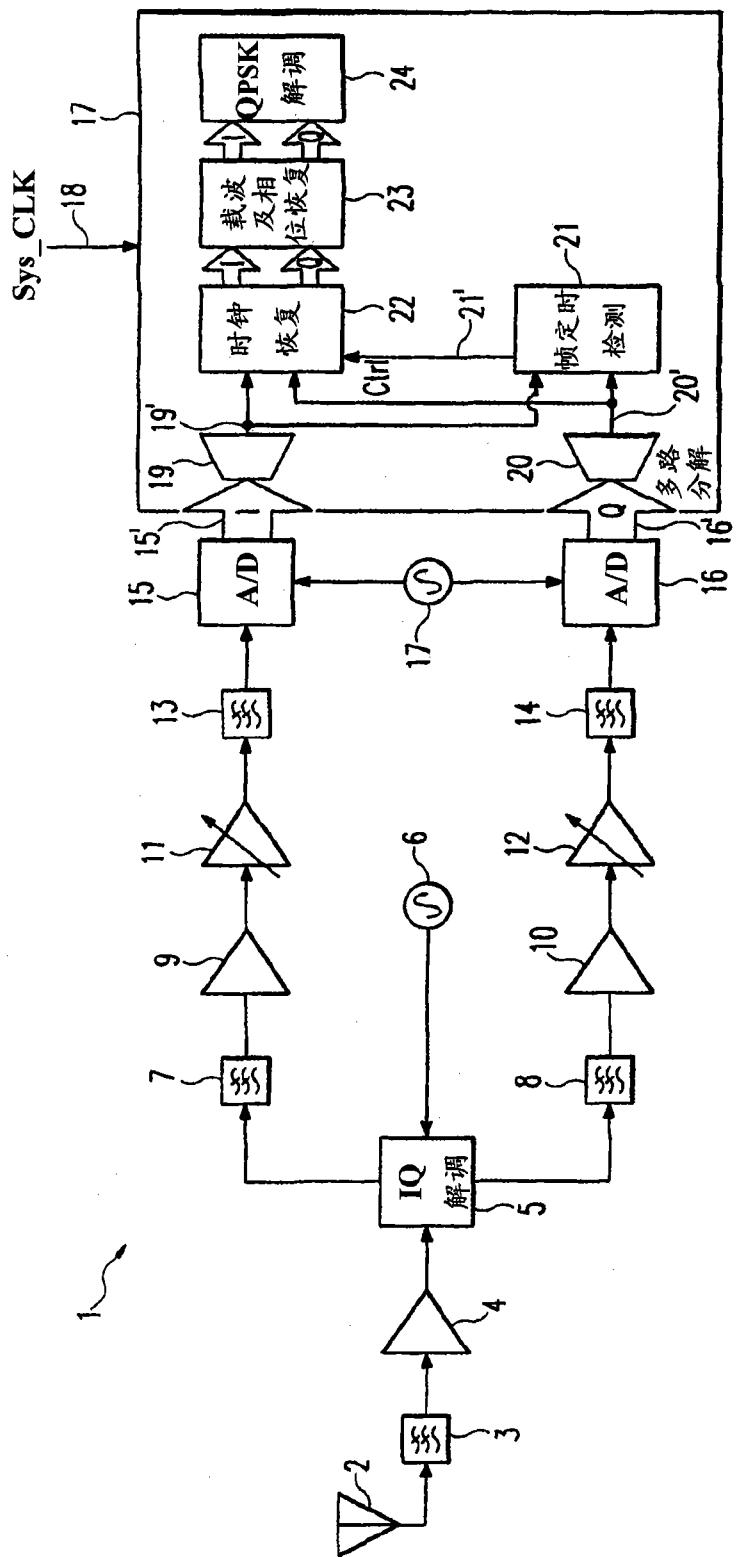
不同的相关器 52 至 55 最后延迟的输出 52',53',54',55'由加法器 58 相加，然后提供给峰值检测器 59，它在确实检测出峰值时产生定时信号 59'。该定时信号 59'控制多路复用器 60，它从不同的相关器 52 至 55 的最后延迟的输出 52'至 55'产生数据 60'。

下面将描述接收机 1 如何按照本发明完成定时同步用的自相关。

在接收机 1 上，由发射机按照帧结构 25 格式化的到来的数据流通过完成由前置码 26 提取的短 PN 序列 29-32 中的至少一个的自相关来同步。事实上，当接收机 1 收到包含所述长 PN 序列 33 前置码 26 时，所述长 PN 序列 33 传送到多路分解器 19,20，而它又产生多个短 PN 序列 29 至 32。

由接收机 1 进行的该自相关过程涉及相关器电路的使用，后者用以把所收到和多路分解的信号 42'至 45'与短 PN 序列 29 至 32 的本地基准码片序列进行相关，以便自相关。这个本地基准码片序列可以按照上面参照图 3 至 6 和 10 介绍的生成短 PN 序列用的方法获得。更具体地说，所收到的二进制值或码片进入移位寄存器，并且所接收的码片在该移位寄存器中每一个码片时间周期移一个位置。在每个码片时间周期，获得在本地基准序列和该移位寄存器中所接收的码片之间匹配的数目。

在一个无噪声系统中，该自相关和因而同步是由该移位寄存器内所接收的码片和该基准序列之间的总匹配数表明的。在实际的系统中噪声阻止所有的码片被正确接收，使得同步判决的依据是匹配数是否在一个预定的上阈值之上。或者，可以使用峰值检测代替该上阈值。使用峰值检测时，同步是非常准确的，因为该判决取决于移位寄存器中所接收的信号和该短 PN 序列 29 至 32 的本地基准之间的匹配最大值。



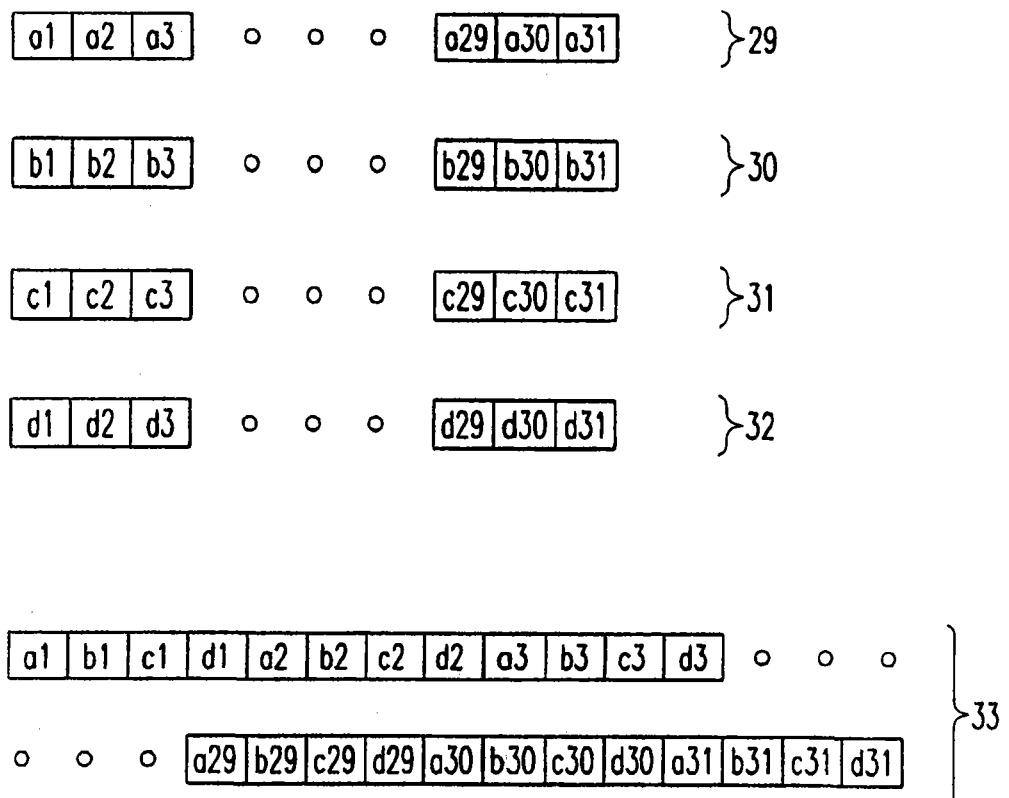


图 3

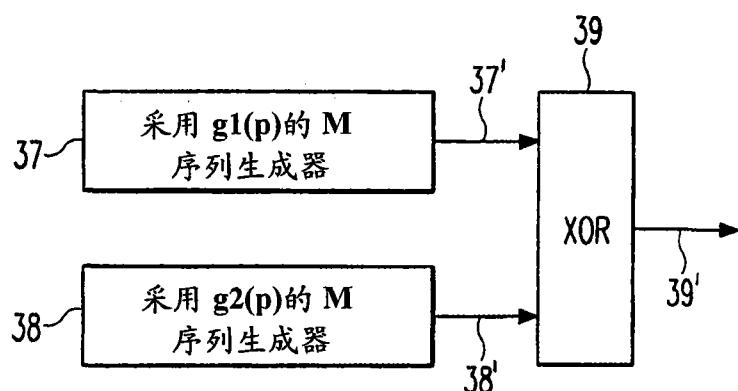


图 4

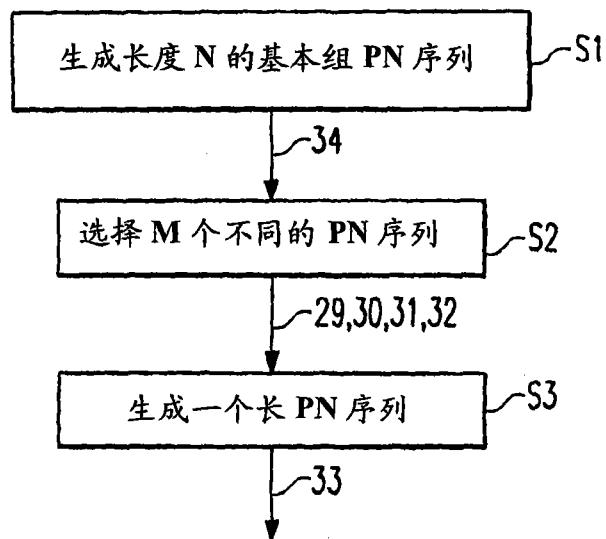


图 5

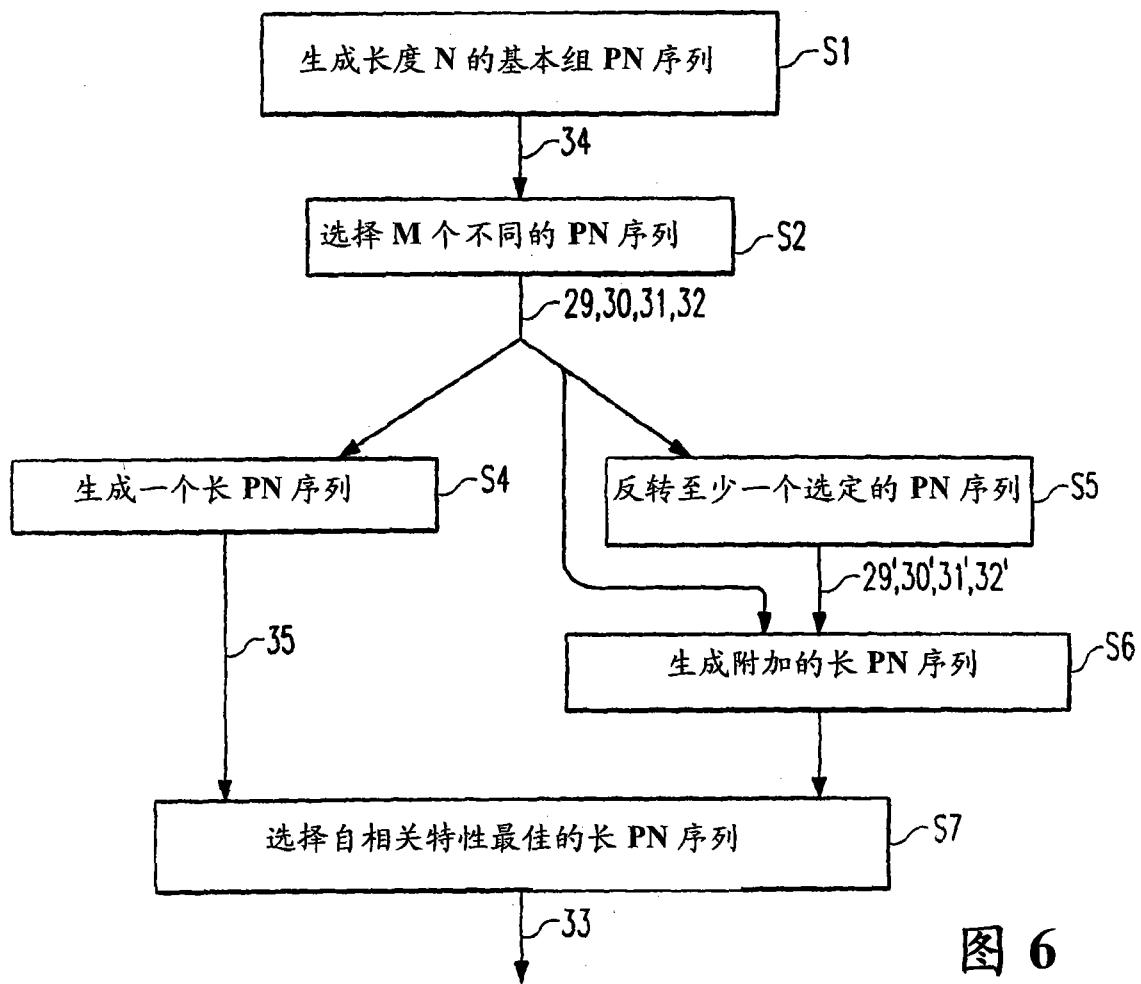


图 6

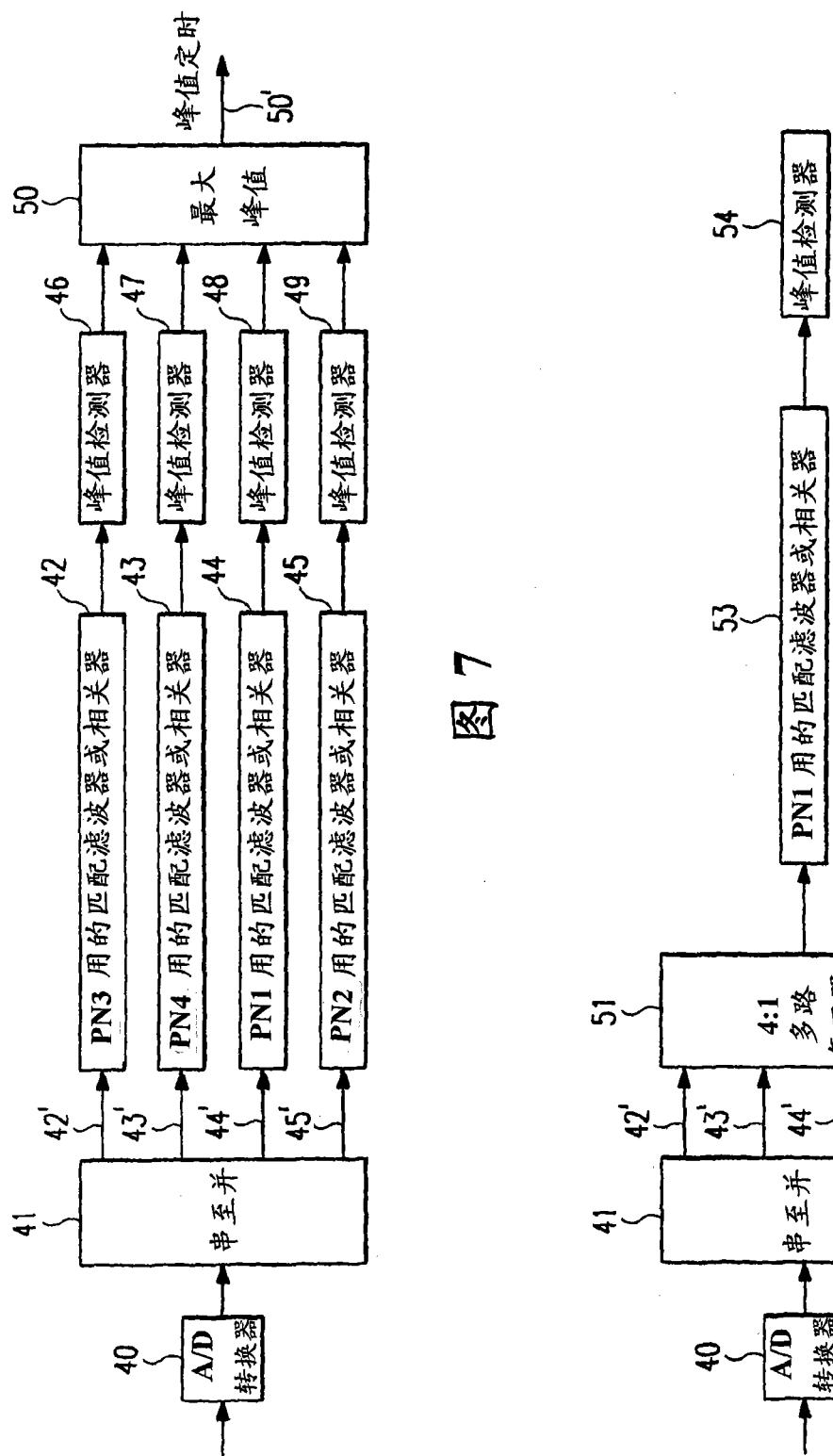


图 7

