

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-206265

(P2009-206265A)

(43) 公開日 平成21年9月10日(2009.9.10)

(51) Int.Cl.
H01L 33/00 (2006.01)F1
H01L 33/00テーマコード (参考)
5F041

審査請求 未請求 請求項の数 10 O L (全 31 頁)

(21) 出願番号 特願2008-46357(P2008-46357)
(22) 出願日 平成20年2月27日(2008.2.27)(71) 出願人 000005120
日立電線株式会社
東京都千代田区外神田四丁目14番1号
(74) 代理人 100071526
弁理士 平田 忠雄
(74) 代理人 100099597
弁理士 角田 賢二
(74) 代理人 100119208
弁理士 岩永 勇二
(74) 代理人 100124235
弁理士 中村 恵子
(74) 代理人 100124246
弁理士 遠藤 和光
(74) 代理人 100128211
弁理士 野見山 孝

最終頁に続く

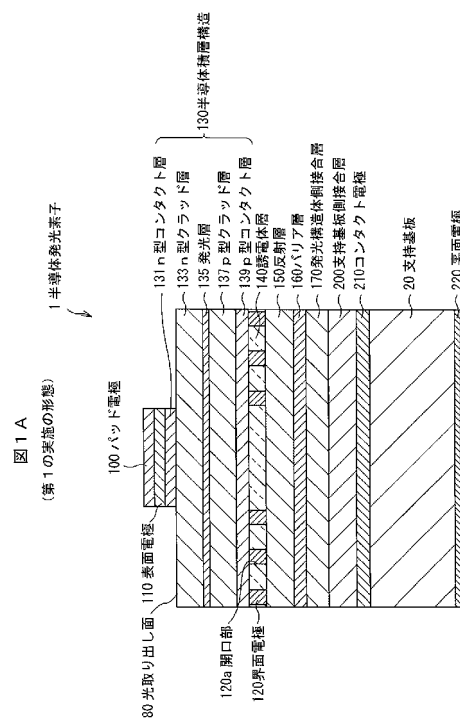
(54) 【発明の名称】 半導体発光素子及び半導体発光素子の製造方法

(57) 【要約】

【課題】半導体積層構造の結晶性を実質的に維持できる範囲の基板オフ角を有する成長基板上に成長した半導体積層構造を有し、光取り出し効率を向上させる粗面を形成できる半導体発光素子及びその製造方法を提供する。

【解決手段】支持構造体6と発光構造体5とを備える半導体発光素子1において、支持構造体6は、支持基板20と、支持基板20の表面上方に設けられる支持基板側接合層200とを有し、発光構造体5は、支持基板側接合層200と接合する発光構造側接合層170と、発光構造側接合層170の支持基板20の反対側に設けられる反射層150と、反射層150の発光構造側接合層170の反対側に設けられる発光層135を含む半導体積層構造130とを有し、半導体積層構造130は、反射層150の反対側の表面に、{100}面から22.5±5度の範囲で面方位が傾斜している光取り出し面180を含む。

【選択図】図1A



【特許請求の範囲】

【請求項 1】

支持構造体と発光構造体とを備える半導体発光素子において、
前記支持構造体は、
支持基板と、
前記支持基板の一の表面の上方に設けられる支持基板側接合層と
を有し、
前記発光構造体は、
前記支持基板側接合層と接合する発光構造側接合層と、
前記発光構造側接合層の前記支持基板の反対側に設けられる反射層と、
前記反射層の前記発光構造側接合層の反対側に設けられ、所定の波長の光を発する発光層を含む半導体積層構造と
を有し、
前記半導体積層構造は、前記反射層の反対側の表面に、 $\{100\}$ 面から 22.5 ± 5 度の範囲で結晶面方位が傾斜している光取り出し面を含む半導体発光素子。

【請求項 2】

前記光取り出し面は、前記 $\{100\}$ 面から $[011]$ 方向に結晶面方位が傾斜している請求項 1 に記載の半導体発光素子。

【請求項 3】

前記光取り出し面は、算術平均面粗さが前記光の前記波長の略 4 分の 1 以上の不規則構造を有する非平滑面を含む乱反射発生構造を有する
請求項 1 又は 2 に記載の半導体発光素子。

【請求項 4】

前記光取り出し面は、前記発光層が有する面を基準面とした場合に、前記基準面に対し、 22.5 ± 5 度の範囲で傾斜する傾斜面を含む
請求項 1 又は 2 に記載の半導体発光素子。

【請求項 5】

前記光取り出し面は、前記発光層を露出させずに、 $(11-1)$ 面及び $(-11-1)$ 面からなる第 1 の傾斜構造と、 $[011]$ 方向へ 22.5 ± 5 度の範囲において傾斜する面からなる第 2 の傾斜構造とを含む請求項 1 に記載の半導体発光素子。

【請求項 6】

前記発光構造体は、前記反射層と前記半導体積層構造との間の一部分に、前記半導体積層構造の前記光取り出し面の反対側の面と前記反射層とを電気的に接続する界面電極を有する請求項 1 から 5 のいずれか 1 項に記載の半導体発光素子。

【請求項 7】

前記界面電極は、前記界面電極と前記半導体積層構造の前記反射層側の面とが接する部分の面積の割合が、前記半導体積層構造の前記反射層側の前記面の面積に対して、30% 以下に形成される
請求項 6 に記載の半導体発光素子。

【請求項 8】

前記界面電極は、前記界面電極と前記半導体積層構造の前記反射層側の面とが接する部分の面積の割合が、前記半導体積層構造の前記反射層側の前記面の面積に対して、10% 以下に形成される
請求項 6 に記載の半導体発光素子。

【請求項 9】

支持構造体と発光構造体とを備える半導体発光素子の製造方法において、
支持基板と、前記支持基板の一の表面の上方に設けられる支持基板側接合層とを有する前記支持構造体を準備する支持構造体準備工程と、
所定の波長の光を発する発光層を含む半導体積層構造を、 $\{100\}$ 面から $[011]$ 方向に 22.5 ± 5 度の範囲で結晶面方位が傾斜している成長基板上に形成してエピタキ

シャルウエハを準備するエピタキシャルウエハ準備工程と、

前記エピタキシャルウエハに、前記光を反射する反射層を形成する反射層形成工程と、

前記反射層上に前記支持基板側接合層と接合する発光構造側接合層を形成して前記発光構造体を形成する発光構造体形成工程と、

前記支持基板側接合層と前記発光構造側接合層とを接合する接合工程と、

前記成長基板を除去して光取り出し面を露出させる成長基板除去工程と

を備える半導体発光素子の製造方法。

【請求項 10】

前記光取り出し面に対し異方性エッチングを施して、前記光取り出し面の表面を粗面化する粗面化工程

を更に備える請求項 10 に記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体発光素子及び半導体発光素子の製造方法に関する。特に、本発明は、光取り出し効率を向上させることのできる半導体発光素子及び半導体発光素子の製造方法に関する。

【背景技術】

【0002】

従来の光取り出し効率を向上させた半導体発光素子として、伝導性ホルダと、反射層及び複数の界面電極を含む誘電体層を介して伝導性ホルダの上方に設けられ、発光層を有する半導体積層構造と、半導体積層構造上に形成される表面電極とを備え、複数の界面電極が、表面電極の直下を除く領域に設けられている半導体発光素子が知られている（例えば、特許文献 1 参照）。

【0003】

特許文献 1 に係る半導体発光素子によれば、発光層が発した光が反射層により外部に向けて反射されると共に、表面電極の直下に界面電極が存在しないことにより、発光層が発した光が表面電極に遮られることを抑制できるので、表面電極の直下に界面電極が存在する場合に比べて光取り出し効率が向上する。また、この半導体発光素子の半導体積層構造の表面に粗面化処理を施すことにより光取り出し効率を更に向上させることができる。

【0004】

ここで、AlGaInP 系の化合物半導体から構成される発光層を有する半導体積層構造においては、従来、GaAs 基板の (100) 面上に形成される GaInP や AlGaInP 等に対する不純物のドーピング効率の低下の抑制等の観点から、10 度から 15 度程度、(100) 面から結晶面方位をオフさせたオフ基板が用いられている。

【0005】

10 度から 15 度程度の角度を有するオフ基板上にエピタキシャル成長させて得られる半導体積層構造の表面にエッチング処理を施すと、成長基板の基板オフ角に応じた傾斜面が、エピタキシャル成長により形成された半導体積層構造の表面に生じる。この傾斜面は、基板オフ角に応じて 10 度から 15 度の角度を有するので、エッチング処理を施さない場合に比べて光取り出し効率を向上させることができる。

【0006】

【特許文献 1】特表 2005-513787 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかし、半導体積層構造の表面が 10 度から 15 度の角度の傾斜面を有していても、この角度は、半導体積層構造が有する発光層の表面に対する角度としては非常に鈍角であり、光取り出し効率の大幅な向上を図るのには不十分である。一方、傾斜面の角度を大きくするために成長基板の基板オフ角を大きくしすぎると、成長基板上に形成される半導体積

10

20

30

40

50

層構造の結晶性が低下して、半導体積層構造中の結晶欠陥等により発光効率が低下するという不都合がある。

【0008】

したがって、本発明の目的は、半導体積層構造の結晶性を実質的に維持できる範囲の基板オフ角を有する成長基板上に成長した半導体積層構造を有すると共に、基板オフ角に応じて光取り出し効率を向上させる粗面を形成できる半導体発光素子及び半導体発光素子の製造方法を提供することにある。

【課題を解決するための手段】

【0009】

本発明は、上記目的を達成するため、支持構造体と発光構造体とを備える半導体発光素子において、支持構造体は、支持基板と、支持基板の一の表面の上方に設けられる支持基板側接合層とを有し、発光構造体は、支持基板側接合層と接合する発光構造側接合層と、発光構造側接合層の支持基板の反対側に設けられる反射層と、反射層の発光構造側接合層の反対側に設けられ、所定の波長の光を発する発光層を含む半導体積層構造とを有し、半導体積層構造は、反射層の反対側の表面に、 $\{100\}$ 面から 22.5 ± 5 度の範囲で結晶面方位が傾斜している光取り出し面を含む半導体発光素子が提供される。

【0010】

また、上記半導体発光素子は、光取り出し面は、 $\{100\}$ 面から $[011]$ 方向に結晶面方位が傾斜していてもよい。また、光取り出し面は、算術平均面粗さが光の波長の略4分の1以上の不規則構造を有する非平滑面を含む乱反射発生構造を有していてもよい。更に、光取り出し面は、発光層が有する面を基準面とした場合に、基準面に対し、 22.5 ± 5 度の範囲で傾斜する傾斜面を含んでいてもよい。

【0011】

また、上記半導体発光素子は、光取り出し面は、発光層を露出させずに、 $(11-1)$ 面及び $(-11-1)$ 面からなる第1の傾斜構造と、 $[011]$ 方向へ 22.5 ± 5 度の範囲において傾斜する面からなる第2の傾斜構造とを含んでいてもよい。また、発光構造体は、反射層と半導体積層構造との間の一部分に、半導体積層構造の光取り出し面の反対側の面と反射層とを電気的に接続する界面電極を有していてもよい。

【0012】

また、上記半導体発光素子は、界面電極は、界面電極と半導体積層構造の反射層側の面とが接する部分の面積の割合が、半導体積層構造の反射層側の面の面積に対して、30%以下に形成されてもよく、界面電極は、界面電極と半導体積層構造の反射層側の面とが接する部分の面積の割合が、半導体積層構造の反射層側の面の面積に対して、10%以下に形成されてもよい。

【0013】

また、本発明は、上記目的を達成するため、支持構造体と発光構造体とを備える半導体発光素子の製造方法において、支持基板と、支持基板の一の表面の上方に設けられる支持基板側接合層とを有する支持構造体を準備する支持構造体準備工程と、所定の波長の光を発する発光層を含む半導体積層構造を、 $\{100\}$ 面から $[011]$ 方向に 22.5 ± 5 度の範囲で結晶面方位が傾斜している成長基板上に形成してエピタキシャルウエハを準備するエピタキシャルウエハ準備工程と、エピタキシャルウエハに、光を反射する反射層を形成する反射層形成工程と、反射層上に支持基板側接合層と接合する発光構造側接合層を形成して発光構造体を形成する発光構造体形成工程と、支持基板側接合層と発光構造側接合層とを接合する接合工程と、成長基板を除去して光取り出し面を露出させる成長基板除去工程とを備える半導体発光素子の製造方法を提供する。

【0014】

また、上記半導体発光素子の製造方法は、光取り出し面に対し異方性エッチングを施して、光取り出し面の表面を粗面化する粗面化工程を更に備えてもよい。

【発明の効果】

【0015】

本発明の半導体発光素子及び半導体発光素子の製造方法によれば、半導体積層構造の結晶性を実質的に維持できる範囲の基板オフ角を有する成長基板上に成長した半導体積層構造を有すると共に、基板オフ角に応じて光取り出し効率を向上させる粗面を形成できる半導体発光素子及び半導体発光素子の製造方法を提供することができる。

を提供できる。

【発明を実施するための最良の形態】

【0016】

[実施の形態]

図1Aは、本発明の実施の形態に係る半導体発光素子の断面の概要を示す。また、図1Bの(a)は、本発明の実施の形態に係る半導体発光素子の上面図の一例を示しており、図1Bの(b)は、本発明の実施の形態に係る半導体発光素子を誘電体層において切断した場合の切断上面図の一例を示す。

10

【0017】

(半導体発光素子1の構成)

本発明の実施の形態に係る半導体発光素子1は、所定の波長の光を発する活性層としての発光層135を含む半導体積層構造130と、半導体積層構造130の一の表面の一部と電氣的に接続する表面電極110と、表面電極110の上に設けられるワイヤボンディング用のパッド電極100とを備える。

【0018】

更に、半導体発光素子1は、半導体積層構造130の一の表面の反対側の他の表面の一部と電氣的に接続する界面電極120と、界面電極120が設けられている領域を除く半導体積層構造130の他の表面を覆う誘電体層140と、界面電極120及び誘電体層140の半導体積層構造130の他の面と接する面の反対側に設けられる反射層150とを備える。更に、半導体発光素子1は、反射層150の界面電極120及び誘電体層140と接する面の反対側に設けられるバリア層160と、バリア層160の反射層150と接する面の反対側に設けられる発光構造体側接合層170とを備える。

20

【0019】

そして、半導体発光素子1は、発光構造体側接合層170と電氣的・機械的に接合する支持基板側接合層200と、支持基板側接合層200の発光構造体側接合層170と接合している面の反対側に設けられるコンタクト電極210と、コンタクト電極210の支持基板側接合層200と接する面の反対側に設けられる電気導電性の支持基板20と、支持基板20のコンタクト電極210が設けられている面の反対側の面に設けられるダイボンディング用電極としての裏面電極220とを備える。

30

【0020】

本実施の形態に係る半導体発光素子1は、図1B(a)に示すように、上面視にて略正方形に形成される。一例として、半導体発光素子1の平面寸法は、縦寸法L1及び横寸法L1がそれぞれ略300 μ mである。また、半導体発光素子1の厚さは、一例として、略300 μ mに形成される。

【0021】

本実施形態に係る半導体積層構造130は、誘電体層140に接する位置に設けられるp型コンタクト層139と、p型コンタクト層139の誘電体層140と接している面の反対側の面に設けられるp型クラッド層137と、p型クラッド層137のp型コンタクト層139と接している面の反対側の面に設けられる発光層135と、発光層135のp型クラッド層137と接している面の反対側の面に設けられるn型クラッド層133と、n型クラッド層133の発光層135と接している面の反対側の面の略中央部分に設けられるn型コンタクト層131とを有する。

40

【0022】

ここで、n型クラッド層133は、発光層135と接している面の反対側に発光層135が発した光が半導体発光素子1の外部に放出される面としての光取り出し面180を含む。光取り出し面180は、その結晶方位が{100}面から所定の方向({100}面

50

とは異なる面に垂直な方向)に所定の角度(光取り出し面180と同一の面方位を有している面上に化合物半導体をエピタキシャル成長した場合に、成長した半導体層の結晶性を実質的に維持できる範囲の角度以下)だけ傾斜した面である。光取り出し面180は、互いに異なる方向に互いに異なる角度だけ傾斜した複数の面及び/又は露出部分(二次元的な平面を除く一次元的な露出部分)を含んで構成することもできる。

【0023】

なお、本実施の形態に係る光取り出し面180は、{100}面から所定の方向に 22.5 ± 5 度の範囲で結晶面方位が傾斜している面を含む。具体的に、光取り出し面180は、発光層135が有する面(すなわち、発光層135の厚さ方向に垂直な方向の2つの平面からなる平行平板の傾斜角度を0度とした場合の平行平板)を基準面とした場合に、基準面に対して 22.5 ± 5 度の範囲で傾斜する傾斜面を含む。ここで、光取り出し面180は、バンドギャップ異常の解消に有効な方向であり、半導体積層構造130のエピタキシャル成長時における結晶性の悪化が、実用上、実質的に問題となる範囲では起こらず、不純物のドーピング効率の低下が起こらない方向として、{100}面から(011)面に垂直な[011]方向に 22.5 ± 5 度の範囲で結晶面方位が傾斜している面を含む。

10

【0024】

そして、光取り出し面180は、発光層135が発した光を乱反射させる構造(粗面化形状)を含んで形成される。光取り出し面180が含む光を乱反射させる構造は、不規則構造又は所定の規則性を有する構造である。粗面化形状を含む光取り出し面180を設けることにより、発光層135が発した光が光取り出し面180に到達した場合に、光の反射角に変動がもたらされ、光が乱反射する。この光の乱反射により、半導体発光素子1の外部に向かう方向にその伝搬方向を変動させられる光が増加する。

20

【0025】

なお、立方晶系に属する閃亜鉛鉱型結晶構造のGaAs等においては、結晶方位のa軸方向、b軸方向、及びc軸方向は互いに等価であり、本実施の形態に係る半導体積層構造130の結晶面方位は、a軸方向、b軸方向、及びc軸方向の交換に関しては何ら制限されない。

【0026】

また、{100}面は、(100)面に等価な対称性を持つ面の全てを表す。すなわち、例えば{100}面と表現した場合、(100)面、(010)面、(001)面、(-100)面、(0-10)面、及び(00-1)面の全てを含む。また、例えば(-100)のようなミラー指数の表記において $-n$ (n :自然数)は、所定の座標軸と負の方向で交差することを意味する。

30

【0027】

なお、半導体積層構造130は、一例として、III-V族化合物半導体としてのAlGaInP系の化合物半導体のダブルヘテロ構造を有する。具体的に、半導体積層構造130は、AlGaInP系の化合物半導体を含んで形成されるアンドープのバルク層としての発光層135を、第1導電型の化合物半導体としてのn型AlGaInPを含んで形成されるn型クラッド層133と、第1導電型とは異なる第2導電型の化合物半導体としてのp型AlGaInPを含んで形成されるp型クラッド層137とで挟んだ積層構造を含む。発光層135は、外部から電流が供給されると所定の波長の光を発する。一例として、発光層135は、発光波長が630nmの赤色光を発するように形成される。

40

【0028】

なお、本実施形態において、アンドープ(undoped)とは、発光層135等を含む化合物半導体層への不純物の添加を積極的には実施しないことを意味する。したがって、半導体積層構造130を製造する工程において不可避免的に混入する不純物成分の含有は排除されない。半導体積層構造130を構成する化合物半導体層に不可避免的に混入する不純物成分の濃度は、一例として、 $10^{13}/\text{cm}^3$ から $10^{16}/\text{cm}^3$ 程度の濃度である。

50

【0029】

更に、半導体積層構造130は、n型クラッド層133の発光層135の反対側に、n型GaAsを含んで形成されるn型コンタクト層131と、p型クラッド層137の発光層135の反対側にp型GaPを含んで形成されるp型コンタクト層139とを含む。ここで、n型コンタクト層131及びn型クラッド層133はそれぞれ、所定のn型不純物を所定の濃度含む。同様に、p型クラッド層137及びp型コンタクト層139はそれぞれ、所定のp型不純物を所定の濃度含む。なお、n型不純物としては、一例としてSi、Se、Te等を用いることができ、p型不純物としては、例えば、Mg、Zn、C等を用いることができる。

【0030】

なお、半導体積層構造130は、例えば、有機金属気相成長(Metal Organic Vapor Phase epitaxy:MOVPE)法、有機金属化学気相成長(Metal Organic Chemical Vapor Deposition:MOCVD)法を用いて形成する。この場合、MOVPE法又はMOCVD法に用いる半導体積層構造130の原料としては、例えば、トリメチルガリウム(TMGa)、トリエチルガリウム(TEGa)、トリメチルアルミニウム(TMAI)、トリメチルインジウム(TMI n)等の有機金属化合物、アルシン(AsH₃)、ホスフィン(PH₃)等の水素化物ガスを用いる。

【0031】

また、n型用の不純物の添加物の原料としては、モノシラン(SiH₄)、セレン化水素(H₂Se)、ジエチルテルル(DETe)、ジメチルテルル(DMTe)等を用いる。また、p型用の不純物の添加物の原料としては、ビスシクロペンタジエニルマグネシウム(Cp₂Mg)、ジメチルジンク(DMZn)、ジエチルジンク(DEZn)等を用いる。

【0032】

表面電極110は、半導体積層構造130の上に所定の形状を有して形成される。例えば、表面電極110は、n型コンタクト層131上において、十字付きの円形状に形成される。一例として、表面電極110は、図1B(a)に示すように、所定の直径($\phi 1$)を有する円形部分と、長さL2、幅W1を有する複数の足部分とを有して形成される。例えば、表面電極110は、長手方向の方向が互いに90度ずれた方向に向いている4本の足部分が、円形部分に付加された形に形成される。円形部分の直径 $\phi 1$ は、一例として100 μ mであり、足部分の長さL2は100 μ m、幅W1は15 μ mである。そして、4本の足部分はそれぞれ、半導体発光素子1の上面視における略矩形の表面の各角の方向に長手方向を向けて形成される。

【0033】

表面電極110は、n型コンタクト層131とオーミック接合する導電性材料から形成され、例えば、n型用電極材料としてのAu、Ge、及びNi等の金属材料を含んで形成される。一例として、表面電極110は、n型コンタクト層131の側からAuGe(50nm厚)/Ni(10nm厚)/Au(300nm厚)の順に積層されて形成される。また、パッド電極100は、上面視にて直径 $\phi 1$ を有する略円形状又は略多角形状に形成される。そして、パッド電極100の中心を表面電極110の円形部分の中心と略一致させて、表面電極110上にパッド電極100は設けられ、表面電極110と電氣的に接続する。

【0034】

パッド電極100を略円形状に形成する場合、パッド電極100の直径 $\phi 1$ は、一例として100 μ mである。なお、パッド電極100の直径 $\phi 1$ は、パッド電極100に超音波接合するAuワイヤの端部のボール部分の直径に応じて、表面電極110の円形部分の直径よりも小さく形成することもできる。パッド電極100は、Ti、Pt、Au等の金属材料を含んで形成され、一例として、表面電極110の側からTi(50nm)/Au(1000nm)の順に積層されて形成される。そして、パッド電極100及び表面電極

10

20

30

40

50

110の円形部分の中心は、n型クラッド層133の略中央に対応しており、パッド電極100、及び表面電極110の円形部分、並びに表面電極110の足部分の直下を除く領域に、界面電極120が形成されることとなる。

【0035】

電流阻止層としての機能を有する誘電体層140は、半導体積層構造130と反射層150との間に設けられる。具体的に、誘電体層140は、p型コンタクト層139の発光層135が形成されている側の面の反対側の略全面に形成される。そして、誘電体層140の一部の領域には、誘電体層140を貫通する所定形状の開口部120aが設けられる。誘電体層140に設けられる開口部120aは、例えば、1つ又は複数の略円形状、1つ又は複数の略多角形状、若しくは、1つ又は複数の溝状に形成される。誘電体層140には、一例として、図1B(b)に示すように、六方最密充填構造状に所定のピッチで複数の開口部120aが形成される。ここで、開口部120aは、図1B(b)に表面電極の位置111と示した領域外、すなわち、表面電極110の直下を除く領域に形成される。なお、表面電極110の直下を除く領域に開口部120aが設けられる限り、開口部120aの配置は、マトリックス状等の規則的な配列、又はランダムな配列のいずれであってもよい。

10

【0036】

また、誘電体層140は発光層135が発する光に対して略透明である材料及び／又は電気絶縁性を有する材料から形成される。すなわち、誘電体層140は、発光層135が発する光の波長に対して光学的に透明な材料から形成される。誘電体層140は、例えば、二酸化ケイ素、窒化ケイ素、五酸化タンタル、フッ化マグネシウム、酸化ハフニウム、酸化インジウム、酸化錫、酸化亜鉛、又はこれらの酸化物材料を80wt%以上の濃度で含む金属酸化物から形成される。なお、誘電体層140は、界面電極120よりも高い抵抗を有している限り、高い電気絶縁性を有する材料から形成しなくてもよい。

20

【0037】

本実施の形態に係る誘電体層140は、容易に形成でき、発光層135が発する光の波長に対して良好な透過特性（光の波長の吸収損失が低い特性）を発揮する材料から形成することを目的として、一例として、二酸化ケイ素から形成される。また、誘電体層140に接する反射層150との密着性を向上させ、誘電体層140と反射層150との界面においてボイド等の発生を抑制することを目的とする場合においても、一例として、二酸化ケイ素から形成される。

30

【0038】

界面電極120は、半導体積層構造130と反射層150とを電氣的に接続する。具体的に、界面電極120は、誘電体層140に形成された開口部120aに所定の金属材料を充填して形成される。界面電極120は、例えば、1つ又は複数の略円形状、1つ又は複数の略多角形状、若しくは、1つ又は複数の溝状に形成された開口部120aを、金属材料で充填することにより形成される。図1B(b)に示すように、界面電極120は、一例として、直径φ2（例えば、15μm）の略円形状のドット状に形成される。そして、複数の界面電極120の中央間のピッチP1は、一例として、40μmである。界面電極120は、p型コンタクト層139とオーミック接合する導電性材料から形成され、例えば、p型用電極材料としてのAu、Zn、又はBe等の金属材料を含んで形成される。一例として、界面電極120は、AuZn合金からなる金属材料から形成される。

40

【0039】

反射層150は、発光層135が発した光に対して所定値以上の反射率を有する導電性材料から形成される。一例として、反射層150は、Alから主として形成される金属層である。また、反射層150は、界面電極120と電氣的に接続する。反射層150は、半導体発光素子1の光取り出し効率を向上させることを目的として、発光層135が発した光に対する反射率が所定値以上であれば、Al、Au、Cu、又はAg等の金属材料、若しくはこれらの金属材料の合金材料から形成することもできる。

【0040】

50

バリア層 160 は、反射層 150 と電氣的に接続する導電性材料から形成される。一例として、バリア層 160 は、Pt から主として形成される金属層である。バリア層 160 は、支持基板側接合層 200 を構成する材料が反射層 150 に拡散することを抑制して、反射層 150 の反射特性が低下することを抑制する。発光構造体側接合層 170 は、所定の厚さを有した導電性材料から形成される。発光構造体側接合層 170 は、バリア層 160 と電氣的に接続する。発光構造体側接合層 170 は、発光構造体側接合層 170 と支持基板側接合層 200 との界面の酸化を抑制することができ、発光構造体側接合層 170 と支持基板側接合層 200 とを強固に接合することを目的として、一例として、Au から主として形成される。

【0041】

また、支持基板側接合層 200 は、発光構造体側接合層 170 と同様の目的から、同様の材料から形成される。そして、支持基板側接合層 200 は、発光構造体側接合層 170 と電氣的・機械的に接合する。具体的には、発光構造体側接合層 170 と支持基板側接合層 200 とは、熱圧着法によって貼り合わせることにによって電氣的・機械的に接続される。なお、発光構造体側接合層 170 及び支持基板側接合層 200 はそれぞれ、Au、Ag、Al、Cu 等の金属材料、又はこれらの金属材料のうち少なくとも 1 種類の金属材料を 80 wt % 以上含む合金材料から形成することもできる。

【0042】

コンタクト電極 210 は、支持基板 20 とオーミック接合すると共に、支持基板 20 を構成する材料と支持基板側接合層 200 を構成する材料とが互いに拡散することを抑制することができる導電性材料から形成される。一例として、コンタクト電極 210 は Ti から主として形成され、支持基板側接合層 200 と電氣的に接続する。

【0043】

支持基板 20 は、所定の熱伝導率及び機械的強度を有すると共に、電気導電性を有する材料から形成される。支持基板 20 は、一例として、厚さが 300 μm 程度の Si 等の半導体材料から形成される。支持基板 20 を半導体材料から形成する場合、支持基板 20 に形成するコンタクト電極 210 及び裏面電極 220 と支持基板 20 との間の接触抵抗値を低減させ、半導体発光素子 1 の動作電圧を低減させることを目的として、支持基板 20 の抵抗率は少なくとも $0.1 \Omega \cdot \text{cm}$ 以下にして形成される。なお、支持基板 20 は電気導電性を有している限り、導電型は n 型又は p 型のいずれであってもよい。

【0044】

裏面電極 220 は、コンタクト電極 210 が接触している支持基板 20 の面の反対側の面において、支持基板 20 に電氣的に接続する。具体的に、裏面電極 220 は、支持基板 20 とオーミック接合する金属電極である。一例として、裏面電極 220 は、Ti と Au とから形成される。

【0045】

以上の構成を備える本実施形態の半導体発光素子 1 は、赤色領域の波長の光を発する LED である。例えば、半導体発光素子 1 は、順方向電圧が 2 V 程度であり、順方向電流が 20 mA の場合におけるピーク波長が 630 nm 付近の光を発する赤色 LED である。

【0046】

図 1C は、本発明の実施の形態に係る反射層を構成する材料の反射率を示す。

【0047】

反射層 150 は、発光層 135 が発した光に対して所定値以上の反射率を有する導電性材料から形成される。反射層 150 を Au から形成した場合、この反射層 150 は、波長 600 nm から 700 nm の光に対して約 90 % 以上の反射率を有する。また、反射層 150 を Al から形成した場合、この反射層 150 は、波長が 400 nm から 700 nm にわたって、約 85 % 以上の反射率を有する。更に、反射層 150 を Ag から形成した場合、この反射層 150 は、波長が 400 nm から 700 nm にわたって、略 100 % の反射率を有する。

【0048】

図1Dは、本発明の実施の形態に係る半導体発光素子をステムに搭載した状態の一例を示す。

【0049】

ステム30は、所定の位置に半導体発光素子搭載部と、半導体発光素子搭載部と絶縁部304を介して電氣的に絶縁する第1リード300と、半導体発光素子搭載部と電氣的に接続する第2リード302とを備える。ステム30は、良好な電気導電性、伝熱特性、機械的特性を発揮するCu、Al、Fe等の金属材料を含む材料から形成される。例えば、ステム30としては、TO-18ステム、TO-46ステム等を用いることができるが、これらのステムに限定されるものではない。例えば、所定のリードフレームに、本実施の形態に係る半導体発光素子1を搭載することもできる。

10

【0050】

半導体発光素子1は、Agペースト等の導電性材料、又はAuSn等のハンダ材料等を介してステム30の半導体発光素子搭載部に搭載される。機械的強度を向上させる観点からは、Agペースト等の導電性接着剤の硬化温度より高い共晶温度を有するAuSn等の材料を用いることができる。そして、半導体発光素子1のパッド電極100と第1リード300とが、Auワイヤ400を介して電氣的に接続される。これにより、第1リード300及び第2リード302を介して半導体発光素子1に所定の電力が供給され、半導体発光素子1が発光する。

【0051】

(半導体発光素子1の変形例)

なお、本実施形態に係る半導体発光素子1は、発光波長が630nmの赤色領域の光を発するが、半導体発光素子1の発光波長はこの波長に限定されない。半導体積層構造130の発光層135の構造を制御して、所定の波長範囲(例えば、発光波長が560nmから660nm)の光を発する半導体発光素子1を形成することもできる。また、本実施形態に係る発光層135の構造を、バルク層の構造ではなく、単一量子井戸構造、多重量子井戸構造、又は歪み多重量子井戸構造とすることもできる。また、本実施形態に係る半導体積層構造130は、上述した化合物半導体層に他の層(中間層)、分布型ブラック反射層(DBR層)等を更に加えて構成することもできる。更に、本実施形態に係る半導体積層構造130を構成する各半導体層は、AlGaInP系の化合物半導体から形成することに限られず、GaAs系、GaP系、InP系、AlGaAs系、InGaP系等の他の化合物半導体から形成することもできる。

20

30

【0052】

また、本実施形態に係る半導体積層構造130は、n型の化合物半導体層がパッド電極100側に位置しているが、n型とp型との導電性を逆にすることもできる。すなわち、変形例においては、パッド電極100側から反射層150側に向かって、p型コンタクト層139、p型クラッド層137、発光層135、n型クラッド層133、n型コンタクト層131の順に形成できる。この場合、表面電極110は、n型の半導体とオーミック接合する材料から形成され、界面電極120は、p型の半導体とオーミック接合する材料から形成される。

【0053】

更に、本実施形態に係る半導体発光素子1は、パッド電極100側から裏面電極220に向かって電力が供給される上下面電極構造を有して形成されているが、変形例においては、化合物半導体層130のp型コンタクト層139の一部を露出させ、露出した部分にp型用電極を設けることにより、いわゆる、上面2電極構造とすることもできる。この場合、支持基板20は、必ずしも導電性を有する材料から形成することを要せず、例えば、ガラス基板、サファイア基板等から形成することもできる。

40

【0054】

また、半導体発光素子1の平面寸法は上記の実施形態に限られない。例えば、半導体発光素子1の平面寸法は、縦寸法及び横寸法がそれぞれ略350mmとなるように設計することもでき、また、半導体発光素子1の使用用途に応じて、縦寸法及び横寸法を適宜変更

50

して半導体発光素子 1 を形成することもできる。

【0055】

また、支持基板 20 は、Ge、GaP、GaAs、InP、GaN、SiC 等の半導体基板、電気導電材料である Cu、Fe、Al 等の金属材料から形成される金属板、又は Cu-W、Cu-Mo 等の合金材料から形成される合金板から形成することもできる。また、支持基板 20 は、Cu、Al、W、Mo、C、又は Ag 等の金属材料、若しくはこれらの金属材料のうち少なくとも 1 種類の金属材料を 50 wt % 以上含有した合金材料から形成することもできる。また、支持基板 20 は、耐食性の向上、又はコンタクト電極 210 及び裏面電極 220 と支持基板 20 との間の接触抵抗を低減することを目的として、複数の導電性材料が積層された多層構造を有する基板から形成することもできる。

10

【0056】

(半導体発光素子 1 の製造方法)

図 2A から図 2E は、本発明の実施の形態に係る半導体発光素子の製造工程の流れを示す。

【0057】

まず、図 2A (a) に示すように、成長基板 10 (一例として、n 型 GaAs 基板) の上に、例えば、MOVPE 法によって複数の半導体層を含むエピタキシャル成長層としての半導体積層構造 130a を形成する。なお、本実施の形態に係る半導体積層構造 130a の MOVPE 法によるエピタキシャル成長は、一例として、成長基板 10 を加熱する成長温度を 650 °C、成長圧力を 50 Torr、複数の半導体層それぞれのエピタキシャル成長速度を 0.3 nm から 1.0 nm/sec、V/III 比を約 200 前後にして実施できる。なお、V/III 比とは、TMGa、TMAl 等の III 族原料のモル数を分母として、AsH₃、PH₃ 等の V 族原料のモル数を分子とした場合の比率 (商) である。また、本実施形態においては、成長基板 10 の成長面の結晶面方位は、{100} 面から [011] 方向に 22.5 度 ± 5 度の範囲で傾斜している。

20

【0058】

具体的には、成長基板 10 の上に、エッチングストップ層 190 と、n 型コンタクト層 131 と、n 型クラッド層 133 と、発光層 135 と、p 型クラッド層 137 と、p 型コンタクト層 139 とをこの順にエピタキシャル成長する。成長基板 10 上に半導体積層構造 130a はエピタキシャル成長されるので、半導体積層構造 130a を構成する半導体層はそれぞれ、下地基板としての成長基板 10 の結晶面方位を反映して形成される。これにより、成長基板 10 の上に複数のエピタキシャル成長層を含む半導体積層構造 130a が形成されたエピタキシャルウエハ 3 が得られる。なお、成長基板 10 の上の半導体積層構造 130a は、分子線エピタキシー法 (Molecular Beam Epitaxy: MBE) 等を用いて形成することもできる。

30

【0059】

MOVPE 法による半導体積層構造 130a の形成をした後、MOVPE 装置からエピタキシャルウエハ 3 を取り出す。そして、エピタキシャルウエハ 3 の p 型コンタクト層 139 の p 型クラッド層 137 と接している面の反対側の面の略全面に、化学気相蒸着法 (Chemical Vapor Deposition: CVD 法)、プラズマ CVD 法、真空蒸着法、又はスパッタ法を用いて、所定の厚さの誘電体層 140 を形成する。誘電体層 140 は、一例として、プラズマ CVD 装置を用いて形成される約 110 nm 厚の SiO₂ 膜である。

40

【0060】

次に、フォトリソグラフィー法及びエッチング法を用いて所定のレジストパターンを誘電体層 140 上に形成して、図 2A (b) に示すように、誘電体層 140 に開口部 120a を形成する。なお、開口部 120a を形成する場合であって、誘電体層 140 が SiO₂ から形成されている場合、フッ化水素酸を純水で所定の濃度に希釈したエッチャントを用いてエッチングする。これにより、開口部 120a から p 型コンタクト層 139 の表面が露出する。

50

【0061】

次に、真空蒸着法又はスパッタ法等を用いて、レジストパターンの上及び誘電体層140の開口部120aに、AuZnを含む金属合金材料（一例として、95wt%のAuと5wt%のZnとからなるAuZn合金）を蒸着する。続いて、リフトオフ法を用いて、開口部120a内に蒸着された金属合金材料だけ残存させる。これにより、図2A(c)に示すように、誘電体層140に形成された開口部120aに金属合金材料が充填されて、略110nm厚の界面電極120が形成される。

【0062】

続いて、図2B(d)に示すように、界面電極120及び誘電体層140の上に、真空蒸着法又はスパッタ法を用いて、反射層150（一例として、400nm厚のAl）と、バリア層160（一例として、50nm厚のPt）と、発光構造体側接合層170（一例として、500nm厚のAu）とをこの順に形成する。反射層150と、バリア層160と、発光構造体側接合層170とは真空蒸着装置又はスパッタ装置中において1回で連続して形成することができる。また、反射層150と、バリア層160と、発光構造体側接合層170とはそれぞれ、真空蒸着装置又はスパッタ装置により別々に形成することもできる。これにより、主として化合物半導体の積層構造から形成される発光構造体5が得られる。

【0063】

なお、反射層150の誘電体層140に対する密着性を向上させることを目的として、誘電体層140と反射層150との間には、誘電体層140と反射層150との密着性を向上させる密着層を形成することもできる。密着層は、電気伝導性を有すると共に、発光層135が発する光を透過しやすい材料から形成するか、又は、誘電体層140と反射層150との密着性を向上させることができる最低限度の厚さで形成することができる。

【0064】

次に、支持基板20としてのSi基板表面に、電気導電性を有するTiから主として形成されるコンタクト電極210（一例として、50nm厚のTi）と、Auから主として形成される支持基板側接合層200（一例として、500nm厚のAu）とを真空蒸着法又はスパッタ法により形成する。これにより、主として支持基板20から形成される支持構造体6が得られる。なお、支持基板20としてのSi基板として、一例として、直径が3インチであり、p型の導電性を有するSi基板を用いることができる。また、支持基板20の面方位に限定はなく、様々な面包囲を有する基板を用いることができる。本実施の形態においては、一例として、(100)面を有する、いわゆるjust基板のSi基板を支持基板20として用いることができる。

【0065】

続いて、図2B(e)に示すように、発光構造体5の発光構造体側接合層170の接合表面170aと、支持構造体6の支持基板側接合層200の接合表面200aとを向かい合わせて重ね、この状態を所定の治具で保持する。そして、発光構造体5と支持構造体6とが重なり合った状態を保持している治具をウエハ貼合せ装置内に導入する。そして、ウエハ貼合せ装置内を所定圧力（一例として、0.01 Torr）にする。そして、治具を介して互いに重なり合っている発光構造体5と支持構造体6とに所定の圧力（一例として、15 kgf/cm²）を均一に加える。次に、所定温度（一例として、350℃）まで所定の昇温速度で治具を加熱する。

【0066】

治具の温度が350℃程度に達した後、治具を当該温度で所定時間（例えば、30分間）保持する。その後、治具を徐冷する。治具の温度を、例えば室温まで十分に低下させる。治具の温度が低下した後、治具に加わっている圧力を開放する。そして、ウエハ貼合せ装置内の圧力を大気圧にして治具を取り出す。これにより、発光構造体5と支持構造体6とが熱圧着により貼り合わされる。

【0067】

なお、本実施形態に係る発光構造体側接合層170及び支持基板側接合層200の厚さ

は、一例として、それぞれ $0.5\ \mu\text{m}$ 以上 $2.0\ \mu\text{m}$ 以下の範囲で形成される。この理由は以下のとおりである。

【0068】

すなわち、発光構造体側接合層 170 及び支持基板側接合層 200 の厚さが所定値以上の場合、貼り合わせ時に発光構造体側接合層 170 の表面と支持基板側接合層 200 の表面との界面に異物が存在している場合であっても、発光構造体側接合層 170 及び／又は支持基板側接合層 200 中にこの異物が取り込まれ、発光構造体側接合層 170 及び／又は支持基板側接合層 200 が、いわば、発光構造体側接合層 170 と支持基板側接合層 200 との界面の接合を維持する緩衝層として機能する。これにより、発光構造体側接合層 170 と支持基板側接合層 200 との界面に存在する異物を起因として、接合不良部としてのボイドが発生することを抑制できる。

10

【0069】

したがって、ボイドの発生が抑制された半導体発光素子 1 を歩留り良く製造することを目的として、本実施の形態においては、発光構造体側接合層 170 及び支持基板側接合層 200 の厚さを所定値以上、一例として、 $0.5\ \mu\text{m}$ 以上に形成する。また、発光構造体側接合層 170 及び支持基板側接合層 200 の原料の費用の増加を防止することを目的として、発光構造体側接合層 170 及び支持基板側接合層 200 の厚さは所定値以下に形成される。すなわち、発光構造体側接合層 170 及び支持基板側接合層 200 の厚さが厚いほどボイド発生の抑制効果の向上が望めるものの、厚さの増加に応じて原料の費用も増加する。したがって、発光構造体側接合層 170 及び支持基板側接合層 200 の厚さを、半導体発光素子 1 を歩留り良く得られる範囲（一例として、 $2.0\ \mu\text{m}$ ）以下にして発光構造体側接合層 170 及び支持基板側接合層 200 を形成する。

20

【0070】

これにより、図 2C (f) に示すように、発光構造体 5 と支持構造体 6 とが発光構造体側接合層 170 と支持構造体側接合層 200 との間において機械的・電氣的に接合された、貼り合せウエハ 7 が形成される。なお、本実施形態において、発光構造体 5 は、バリア層 160 を有している。したがって、発光構造体 5 と支持構造体 6 とを接合させた場合であっても、反射層 150 が貼り合わせ時の圧力等により変形することを抑制できる。また、バリア層 160 は、貼り合わせ時の圧力・熱により発光構造体側接合層 170 及び支持基板側接合層 200 を形成する材料が反射層 150 に拡散することを抑制して、反射層 150 の反射特性が劣化することを抑制する。

30

【0071】

次に、所定の貼り付け用ワックスで貼り合せウエハ 7 を所定の機械的強度を有するセラミックス等から形成された研磨用の支持板に貼りつける。そして、成長基板 10 の厚さが所定の厚さ、例えば約 $30\ \mu\text{m}$ になるまで成長基板 10 を研磨する。続いて、研磨後の貼り合せウエハ 7 を研磨用の支持板から取り外して、貼り合せウエハ 7 の支持基板 20 の表面に付着しているワックスを洗浄除去する。

【0072】

そして、図 2C (g) に示すように、研磨後の貼り合せウエハ 7 を、所定のエッチャントを用いてエッチングする。成長基板 10 が GaAs 基板である場合、この所定のエッチャントは、一例として、アンモニア水と過酸化水素水とを所定の比率で混合した混合エッチャントを用いることができる。そして、貼り合せウエハ 7 から成長基板 10 を選択的に完全に除去して、エッチングストップ層 190 が露出した貼り合せウエハ 7 a を形成する。なお、成長基板 10 は、研磨工程を経ずに、エッチングのみによって除去することもできる。

40

【0073】

次に、エッチングストップ層 190 をウエットエッチングにより除去することにより、図 2D (h) に示すように、n 型コンタクト層 131 を露出させる。エッチングストップ層 190 が、例えば n 型 ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ から形成されている場合、エッチングストップ層 190 を除去するエッチャントとしては、塩酸を用いるこ

50

とができる。

【0074】

次に、露出したn型コンタクト層131の表面に、フォトリソグラフィ法を用いて、表面電極110を形成する。表面電極110は、一例として、n型コンタクト層131の側から、50nm厚の金ゲルマニウム合金(AuGe)、10nm厚のNi、300nm厚のAuをこの順で順次蒸着することにより形成する。そして、形成した表面電極110をマスクとして用い、表面電極110の直下を除くn型コンタクト層131を選択的にエッチングする。これにより、n型クラッド層133の表面が露出する。なお、n型コンタクト層131がGaAs系の半導体層であり、n型クラッド層133がAlGaInP系の半導体層である場合、n型コンタクト層131は、一例として、硫酸と過酸化水素水と水とを所定の比率で混合した混合エッチャントにより選択的にエッチングすることができる。

10

【0075】

更に、支持基板20のコンタクト電極210が形成されている面の反対側に裏面電極220を形成する。裏面電極220は、一例として、Ti(一例として、100nm厚)、Au(一例として、400nm厚)をこの順に支持基板20のコンタクト電極210が形成されている面の反対側の略全面に蒸着することにより形成する。裏面電極220は、例えば、真空蒸着法、スパッタ法等により形成することができる。

【0076】

そして、表面電極110及び裏面電極220を形成した後、表面電極110及び裏面電極220が形成された貼り合せウエハ7bを、アロイ装置に搬入する。アロイ装置は、電極の合金化を実施する装置であり、所定の雰囲気下、所定の温度下において、所定の時間、合金化処理を実施する装置である。本実施形態に係るアロイ装置は、例えば、重力方向に沿って上下方向に複数の独立ヒータ(上部ヒータ及び下部ヒータ)と、ウエハを搭載するグラファイト製のトレーとを備え、下部ヒータは、トレーを設置する下部プレートを有する。

20

【0077】

本実施の形態においては、表面電極110及び裏面電極220が形成された貼り合せウエハ7bを、一例として、不活性雰囲気としての窒素ガス雰囲気中において、所定の温度で加熱すると共に当該温度で所定時間、熱処理を実施する。この場合に、表面電極110とn型コンタクト層131との間、界面電極120とp型コンタクト層139との間、コンタクト電極210と支持基板20との間、及び裏面電極220と支持基板20との間をそれぞれオーミック接合させるべく、熱処理の温度及び時間を設定する。合金化処理は、一例として、窒素雰囲気中において400℃まで昇温して、400℃下で表面電極110及び裏面電極220が形成された貼り合せウエハ7bを5分間保持することにより実施する。これにより、図2D(i)に示すように、合金化処理が施された貼り合せウエハ7cが得られる。

30

【0078】

次に、貼り合せウエハ7cを、粗面化処理用エッチャントに所定時間ディップして異方性エッチングを実施することにより、図2E(j)に示すように、光取り出し面180を有する貼り合せウエハ7dを形成する。なお、粗面化処理用のエッチャントは、塩酸と酢酸とを所定の比率で混合した混酸エッチャントである。塩酸と酢酸とは、一例として、塩酸：酢酸＝約1：約2の比率で混合する。そして、貼り合せウエハ7cをこのエッチャントにディップして異方性エッチングする時間は、一例として、60秒間である。

40

【0079】

本実施の形態においては、異方性エッチングにより光取り出し面180を形成するので、n型クラッド層133の表面の結晶面方位の相違によってエッチング速度が異なる。例えば、閃亜鉛鉱型の結晶においては、{111}面は{110}面よりも原子密度が高いので、{111}面のエッチングレートは{110}面のエッチングレートよりも小さい。また、GaAsにおいては、(111)Ga面と(111)As面とでエッチングレ

50

トが異なり、(111) Ga面のエッチングレートは(111) As面のエッチングレートよりも小さい。本実施の形態において、n型コンタクト層133の結晶面方位は、{100}面から[011]方向に22.5±5度の範囲で傾斜しているため、異方性エッチングにより光取り出し効率の向上に有効な粗面形状を有する光取り出し面180が形成される。

【0080】

すなわち、本実施形態においては、成長基板10の成長面の結晶面方位は、{100}面から[011]方向に22.5±5度の範囲で傾斜している。したがって、光取り出し効率の向上に有効な粗面形状の形成に起因するエピタキシャル成長中の結晶表面に現れる原子ステップが減少することを抑制できる。これにより、成長基板10上にエピタキシャル成長された半導体積層構造130に含まれるn型コンタクト層133に異方性エッチングを施すと、光取り出し効率の向上に有効な斜面形状、凹凸形状等を含む光取り出し面180が形成されることとなる。

【0081】

したがって、結晶面方位の相違によるエッチング速度の相違により結晶面方位の相違に起因した形状が光取り出し面180の表面に形成されるので、エッチング時間を厳密に管理することを要せず、また、フォトリソグラフィ法を用いなくても所定形状を有する光取り出し面180を形成することができる。なお、等方性エッチャントを用いる場合には、フォトリソグラフィ法を用いて所定形状のレジストパターンをn型クラッド層133上に形成してからエッチングすることにより、光取り出し面180を形成することができる。等方性エッチャントを用いると、エッチングされる領域は、その断面が半球状に形成される。

【0082】

ここで、本実施の形態に係る貼り合せウエハ7dにおいては、粗面化処理後の光取り出し面180の表面は、発光層135が発する光の波長の4分の1以上の算術平均面粗さを有する不規則構造を含む。すなわち、不規則構造は、非平滑面を含む乱反射発生構造としての光取り出し面180の表面に形成される。したがって、本実施の形態においては、光取り出し面180に到達した光は光取り出し面180において乱反射する。例えば、粗面化処理により形成される乱反射発生構造としての光取り出し面180は、n型クラッド層133の面方位が17.5度から32.5度に増加するにつれて、320nmから370nmの算術平均面粗さが増加する不規則構造を有する非平滑面である。すなわち、n型クラッド層133の面方位が17.5度の場合、光取り出し面180は320nm程度の算術平均面粗さを有すると共に、n型クラッド層133の面方位が32.5度の場合、光取り出し面180は370nm程度の算術平均面粗さを有して形成される。なお、光取り出し面180の表面の粗さの測定には、原子間力顕微鏡(Atomic Force Microscope: AFM)を用いることができる。

【0083】

次に、フォトリソグラフィ法及び真空蒸着法を用いて、貼り合せウエハ7dの表面電極110の略中央部分と一致する領域に、パッド電極100を形成する。パッド電極100は、一例として、直径が100μmの円形状を有しており、表面電極110の略中央部分の円形部分と略一致する形状を有する。また、パッド電極100は、一例として、表面電極110側からTi(一例として、50nm厚)、Au(一例として、1000nm厚)の順に形成する。

【0084】

次に、表面電極110の円形部分が上面視にて略中央に配置される位置を規定して、パッド電極100を備える貼り合せウエハ7dをダイシング装置で切断することにより、複数の半導体発光素子1を形成する。これにより、図2E(k)に示すように、外部に露出していたn型クラッド層133の表面が粗面化処理されて形成される光取り出し面180を備える半導体発光素子1が形成される。なお、パッド電極100を形成した後、貼り合せウエハ7d及び半導体発光素子1に合金化処理は施さない。

【0085】

以上の工程により製造される本実施の形態に係る半導体発光素子1は要するに、支持構造体6と発光構造体5とを備え、支持構造体6は、支持基板20と、支持基板20の表面上に設けられるオーミック電極兼合金化バリア層としてのコンタクト電極210と、コンタクト電極210上に設けられる支持基板側接合層200と、支持基板20の表面の反対側の面（裏面）に設けられる裏面電極220とを有し、発光構造体5は、支持基板側接合層200と熱圧着により接合する発光構造側接合層170と、発光構造側接合層170の支持基板側接合層200と接している面の反対側に設けられるバリア層160と、バリア層160の発光構造側接合層170と接している面の反対側の面に設けられる反射層150と、反射層150のバリア層160と接している面の反対側の面に設けられ、所定の領域に開口部120aを有して設けられる誘電体層140と、開口部120aを充填して設けられる界面電極120と、誘電体層140の反射層150と接している面の反対側の面に設けられるp型コンタクト層139と、p型コンタクト層139の誘電体層140と接している面の反対側の面に設けられるp型クラッド層137と、p型クラッド層137のp型コンタクト層139と接している面の反対側の面に設けられ、所定の波長の光を発する発光層135と、発光層135のp型クラッド層137と接している面の反対側の面に設けられ、発光層135と接している面の反対側に、{100}面から[011]方向に 22.5 ± 5 度の範囲で結晶面方位が傾斜している光取り出し面180を含み、光取り出し面180に発光層135が発した光を乱反射させる不規則構造を含んで設けられるn型クラッド層133と、n型クラッド層133の発光層135と接している面の反対側の面の略中央部分に設けられるn型コンタクト層131と、n型コンタクト層131の光取り出し面180と接している面の反対側の面に設けられる表面電極110と、表面電極110のn型コンタクト層131と接している面の反対側の面に設けられるパッド電極100とを有する。

【0086】

なお、貼り合せウエハ7dを複数の半導体発光素子1に分離する場合、エッチング処理、又はハーフダイスを用いたメサ分離プロセスにより、複数の素子構造に分離することもできる。そして、メサ分離プロセス後の貼り合せウエハ7dにダイシング処理を施すことにより、複数の半導体発光素子1を形成することもできる。

【0087】

なお、本発明の実施の形態に係る半導体発光素子1の製造方法によれば、成長基板10の結晶面方位を反映した半導体積層構造130を成長することができ、形成される光取り出し面180の表面は、光取り出し効率の向上に大きな影響を与えることになる結晶方位に依存した形状を有して形成される。すなわち、エッチング（異方性エッチング）により形成される光取り出し面180の表面には、結晶面方位、オフ方向、及びオフ傾斜角を反映した形状が形成される。

【0088】

ここで、オフ傾斜角が大きいほど光取り出し面180の表面に形成される形状には大きな傾斜角を有した形状が形成されやすいものの、エッチング処理の容易さ及び成長基板10上にエピタキシャル成長させる半導体積層構造の結晶性の維持の点から、オフ傾斜角には最適な範囲が存在する。本実施の形態においては、オフ傾斜角が 17.5 度から 27.5 度の場合、半導体積層構造の結晶性が実質的に低下することなく（内部量子効率を実質的に低下することなく）、粗面化処理によって光取り出し効率を従来よりも向上させることができることを本発明者は見出した。更に、成長基板の結晶面が、{100}面から 22.5 ± 5 度の範囲で傾斜させると共に、オフ傾斜方向が[011]方向であることがより好ましいことを本発明者は見出した。

【0089】

（実施の形態の効果）

本発明の実施の形態に係る半導体発光素子1及び半導体発光素子1の製造方法によれば、半導体積層構造130をエピタキシャル成長させる成長基板10の結晶面方位のオフ角

を、半導体積層構造 130 の結晶性が実質的に低下しない範囲であって、半導体積層構造 130 の表面に粗面化処理を施した場合に、発光層 135 が発した光が効率的に外部に放射される光取り出し面 180 を形成できる範囲としたので、従来よりも光出力が向上した半導体発光素子 1 を提供することができる。

【0090】

すなわち、本発明の実施の形態に係る半導体発光素子 1 及び半導体発光素子 1 の製造方法によれば、{100} 面から [011] 方向に結晶面方位が 22.5 ± 5 度の範囲で傾斜した面を有する成長基板 10 上に半導体積層構造 130 をエピタキシャル成長させることにより、半導体積層構造 130 の結晶性を維持することができると共に、光取り出し効率が比較例より向上する光取り出し面 180 の粗面化形状をエッチングにより形成することができる。

10

【実施例 1】

【0091】

本発明の実施例 1 に係る半導体発光素子は、本発明の実施の形態で説明した半導体発光素子 1 の製造方法により製造した。具体的に、以下の構成を備える半導体発光素子を、実施例 1 に係る半導体発光素子として製造した。ここで、実施例 1 に係る n 型 GaAs 基板は、その成長面の結晶面方位が (100) 面から [011] 方向に 22.5 ± 5 度の範囲で傾斜している基板を 2.5 度刻みでそれぞれ準備して、それぞれの基板に以下に示す半導体積層構造 130a を形成した。

【0092】

20

すなわち、実施例 1 に係る半導体発光素子の半導体積層構造 130a は、成長基板 10 としての n 型 GaAs 基板（直径 3 インチ）側から、n 型 ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ エッチングストップ層 (Si ドープ、200 nm 厚、キャリア濃度 $1 \times 10^{18} / \text{cm}^3$)、n 型 GaAs コンタクト層 (Si ドープ、100 nm 厚、キャリア濃度 $1 \times 10^{18} / \text{cm}^3$)、n 型 ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ クラッド層 (Si ドープ、2000 nm 厚、キャリア濃度 $1 \times 10^{18} / \text{cm}^3$)、アンドープ ($\text{Al}_{0.1}\text{Ga}_{0.9}$) $_{0.5}\text{In}_{0.5}\text{P}$ 発光層 (300 nm 厚)、p 型 ($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ クラッド層 (Mg ドープ、400 nm 厚、キャリア濃度 $1.2 \times 10^{18} / \text{cm}^3$)、p 型 GaP コンタクト層 (Mg ドープ、100 nm 厚、キャリア濃度 $1 \times 10^{18} / \text{cm}^3$) の順に形成した。これにより、実施例 1 に係る複数のエピタキシャルウエハ 3 を製造した。

30

【0093】

エピタキシャルウエハ 3 に形成する誘電体層 140 は約 110 nm 厚の SiO_2 層であり、界面電極 120 は約 110 nm 厚の AuZn 合金 (Au: 95 wt%, Zn: 5 wt%) である。界面電極 120 (直径 15 μm) の配置は、実施の形態の図 1B で説明した配置とした。更に、反射層 150 として 400 nm 厚の Al、バリア層 160 として 50 nm 厚の Pt、発光構造体側接合層 170 として 500 nm 厚の Au を形成して発光構造体 5 を得た。一方、支持基板 20 としては、(100) 面の p 型の Si 基板（直径 3 インチ）を用い、Si 基板上に 50 nm 厚の Ti と 500 nm 厚の Au とを形成して支持構造体 6 を得た。

40

【0094】

そして、発光構造体 5 と支持構造体 6 とを実施の形態で説明したように熱圧着法によって貼り合せ、実施の形態で説明した製造方法を経ることにより、実施例 1 に係る半導体発光素子を製造した。なお、裏面電極 220 としては、100 nm 厚の Ti と 400 nm 厚の Au を形成した。そして、パッド電極 100 としては、50 nm 厚の Ti と 1000 nm 厚の Au を形成した。

【0095】

[比較例]

本発明の比較例に係る半導体発光素子は、成長基板 10 として n 型 GaAs 基板の結晶面方位が (100) 面から [011] 方向に 15 度、30 度、 32.5 度傾斜した基板を

50

用いた点を除き、実施例 1 と同様に製造したので、詳細な説明は省略する。なお、比較例に係る半導体発光素子の光取り出し面には、粗面化エッチング後、算術平均面粗さが 300 nm の不規則な非平滑面が形成された。

【0096】

実施例 1 及び比較例に係る半導体発光素子の発光の特性評価は、TO-18 ステムにダイボンディング及びワイヤボンディングにより半導体発光素子を実装して、20 mA 通電により実施した。そして、実施例 1 及び比較例に係る半導体発光素子共に、「粗面化処理未実施」とは、粗面化処理する前の状態での特性を示し、「粗面化処理実施」とは、粗面化処理を施した後の状態での特性を示す。

【0097】

表 1 には、実施例 1 及び比較例に係る半導体発光素子の特性評価結果を示す。

【0098】

【表 1】

	基板オフ 傾斜角度 (度)	粗面化処理未実施		粗面化処理実施		粗面化による 出力上昇率 (倍)
		発光出力 (mW)	動作電圧 (V)	発光出力 (mW)	動作電圧 (V)	
比較例	15	4.19	2.05	5.91	2.07	1.41
実施例 1	17.5	4.28	2.02	6.20	2.03	1.45
	20	4.36	2.01	6.41	2.03	1.47
	22.5	4.39	2.01	6.54	2.03	1.49
	25	4.25	2.02	6.50	2.04	1.53
	27.5	4.10	2.03	6.27	2.04	1.53
比較例	30	3.82	2.06	5.88	2.09	1.54
	32.5	3.52	2.08	5.46	2.12	1.55

(20 mA 評価時)

【0099】

図 3 (a) は、比較例に係る光取り出し面のウエハのオリエンテーションフラットに対し垂直な方向から観察した断面 SEM 観察像を示し、(b) は、比較例に係る光取り出し面のウエハのオリエンテーションフラットに対し平行な方向から観察した断面 SEM 観察像を示す。

【0100】

表 1 を参照すると、基板オフ角が 15 度の比較例に係る半導体発光素子では、粗面化処理によって発光出力が約 1.4 倍に向上した。一方、実施例 1 に係る半導体発光素子では、成長基板 10 としての n 型 GaAs 基板のオフ傾斜角度を増加させるにつれて、粗面化処理による出力上昇率が徐々に向上した。その出力上昇率は、1.45 倍から 1.53 倍であった。ここで、成長基板 10 のオフ傾斜角度が 30 度以上の場合、粗面化処理未実施の結果を鑑みると、成長基板 10 上にエピタキシャル成長させる半導体積層構造 130a の結晶性が低下し、内部量子効率が低下したものと考えられた（オフ傾斜角度が 30 度の場合、オフ傾斜角度が 15 度の場合に比べて粗面化処理未実施の場合における発光出力が約 10 % 低減しており、オフ傾斜角度が 32.5 度の場合、約 15 % 低下した）。したがって、結晶性の低下による内部量子効率の低下と粗面化処理による出力上昇（外部量子効率の向上）との関係から、基板オフ角は 17.5 度から 27.5 度の範囲にすることにより、比較例に係る半導体発光素子よりも光出力を向上させることができることが示された。

【0101】

すなわち、成長基板 10 のオフ角を 17.5 度から 27.5 度の範囲にすることにより、成長基板 10 上にエピタキシャル成長させる半導体積層構造 130a の結晶性を実質的に低下させることなく、かつ、粗面化処理による出力上昇を比較例よりも高めることができる。

【0102】

図 3 (a) 及び (b) を参照する。比較例に係る光取り出し面 180 には、算術平均面粗さ 300 nm 程度の不規則な非平滑面が形成されていることが分かる。なお、図示しないが、基板オフ傾斜角が 17.5 度から 32.5 度に増加した場合、基板オフ傾斜角の増加につれて約 320 nm から約 370 nm まで、光取り出し面 180 の表面の算術平均面粗さが増加していることが観察された。

10

【実施例 2】

【0103】

実施例 2 に係る半導体発光素子は、実施例 1 に係る半導体発光素子とは表面電極 110 及び界面電極 120 の形状、並びに配置が異なる点を除き、実施例 1 に係る半導体発光素子と略同一の構成を備える。したがって、相違点を除き詳細な説明は省略する。

【0104】

図 4 は、本発明の実施例 2 に係る表面電極と界面電極の配置とを示す。

【0105】

図 4 に示すように、実施例 2 に係る表面電極 110 は、半導体発光素子の上面視における表面（以下、上部表面という）の略中央に位置する円形部分（直径 $\phi 1$ が 100 μm ）と、円形部分の中央から上部表面の一の辺に沿った方向に延びる直線状の細線 110a（円形部分の端部からの長さ $L 3$ が 70 μm ）と、細線 110a の長手方向に対して 90 度で交差して互いに等間隔に設けられる細線 110b、110c、及び 110d とを含む。細線 110b、110c、及び 110d はそれぞれ、細線 110a の一の端、略中央、他の端から上部表面の他の辺に沿った方向に伸びた形状を有する。

20

【0106】

また、実施例 2 に係る界面電極 120 は、直径 $\phi 3$ を 5 μm とした。そして、実施例 1 と同様に、表面電極 110 の直下を除く領域に設けた。ただし、実施例 1 とは異なり、表面電極 110 の複数の細線（細線 110b、110c、及び 110d）の長手方向に沿って、これらの細線からの上面視における距離が一定となる位置に、複数の界面電極 120 のそれぞれを設けた。すなわち、細線 110b の側方から界面電極 120 までの上面視における距離と、細線 110c の側方から界面電極 120 までの上面視における距離と、細線 110d の側方から界面電極 120 までの上面視における距離とがそれぞれ一定となる位置に、複数の界面電極 120 を設けた。なお、各界面電極 120 間のピッチ $P 2$ は略 20 μm とした。そして、実施例 2 に係る 1 つの半導体発光素子が備える界面電極 120 は、数十個であった。

30

【0107】

表 2 には、実施例 2 及び比較例に係る半導体発光素子の特性評価結果を示す。

【0108】

【表 2】

	基板オフ 傾斜角度 (度)	粗面化処理未実施		粗面化処理実施		粗面化による 出力上昇率 (倍)
		発光出力 (mW)	動作電圧 (V)	発光出力 (mW)	動作電圧 (V)	
比較例	10	5.29	2.05	7.14	2.07	1.35
	15	5.35	2.04	7.43	2.06	1.39
実施例 2	17.5	5.54	2.05	7.92	2.06	1.43
	20	5.68	2.06	8.34	2.08	1.47
	22.5	5.70	2.04	8.49	2.06	1.49
	25	5.51	2.05	8.48	2.06	1.52
	27.5	5.22	2.05	8.03	2.07	1.54
比較例	30	4.81	2.09	7.40	2.12	1.54
	32.5	4.38	2.12	6.79	2.15	1.55

(20 mA 評価時)

【0109】

表 2 を参照すると、実施例 2 においても実施例 1 と同様の傾向を得ることができた。ここで、実施例 1 と比較して発光出力が増加しているのは、界面電極 120 の総面積及び界面電極 120 それぞれのサイズに起因する。すなわち、実施例 2 に係る半導体発光素子においては、界面電極 120 の直径は $5\ \mu\text{m}$ であり、反射率の低い領域が、界面電極 120 の直径が $15\ \mu\text{m}$ である実施例 1 に比べて低減されているためである。なお、実施例 2 に係る界面電極 120 の直径は、半導体発光素子の動作電圧の上昇の抑制と発光出力の向上との兼ね合いから、 $3\ \mu\text{m}$ から $5\ \mu\text{m}$ の範囲で規定する。

【0110】

また、表面電極 110 の細線の側方から界面電極 120 までの上面視における距離を一定（均等）にする位置関係に、表面電極 110 と全ての界面電極 120 との位置関係を設定することにより、半導体発光素子の面内における発光を均一化することができる。これにより、電流密度がいずれかの界面電極 120 に集中することを抑制でき、半導体発光素子の信頼性の向上、及び大電流通電時の半導体発光素子の局所加熱を抑制できる。したがって、実施例 2 に係る半導体発光素子によれば、電流－発光出力特性が向上する。

【実施例 3】

【0111】

実施例 3 に係る半導体発光素子は、実施例 1 に係る半導体発光素子とは表面電極 110 及び界面電極 120 の形状、並びに配置が異なる点を除き、実施例 1 に係る半導体発光素子と略同一の構成を備える。したがって、相違点を除き詳細な説明は省略する。

【0112】

図 5A は、本発明の実施例 3 に係る表面電極と界面電極の配置とを示す。

【0113】

実施例 3 に係る界面電極 120 は、単一の形状を有して形成される。実施例 3 に係る界面電極 120 は、楕形状の表面電極 110 と上面視にてかみ合う形で、楕形状の形状を含んで形成される。実施例 3 に係る界面電極 120 は、線幅を $5\ \mu\text{m}$ にして形成した。なお、界面電極 120 と表面電極 110 の細線 110b、110c、及び 110d との上面視における位置関係は、実施例 2 と同様にした。

【0114】

表 3 には、実施例 3 及び比較例に係る半導体発光素子の特性評価結果を示す。

【0115】

【表 3】

	基板オフ 傾斜角度 (度)	粗面化処理未実施		粗面化処理実施		粗面化による 出力上昇率 (倍)
		発光出力 (mW)	動作電圧 (V)	発光出力 (mW)	動作電圧 (V)	
比較例	10	4.74	2.00	6.35	2.02	1.36
	15	4.87	2.00	6.77	2.02	1.39
実施例 3	17.5	5.05	2.01	7.17	2.02	1.42
	20	5.10	1.99	7.45	2.01	1.46
	22.5	5.15	1.99	7.62	2.00	1.48
	25	5.03	2.01	7.54	2.03	1.50
	27.5	4.79	2.02	7.28	2.04	1.52
比較例	30	4.40	2.05	6.73	2.07	1.53
	32.5	4.02	2.08	6.19	2.10	1.54

(20mA評価時)

【0116】

表 3 を参照すると、実施例 3 に係る半導体発光素子も実施例 1 に係る半導体発光素子と同様の傾向を示した。実施例 2 に係る半導体発光素子と比較すると、実施例 3 に係る半導体発光素子の発光出力は多少低下しているものの、界面電極 120 の面積の増加を考慮すると、大幅には低下しなかった。これは、界面電極 120 の線幅が $5\mu\text{m}$ であり、光取り出し面 180 の面積に対して、反射率の低い界面電極 120 と半導体積層構造 130a との接触領域の面積が比較的小さいためである。なお、実施例 3 に係る界面電極 120 の線幅は、半導体発光素子の動作電圧の上昇の抑制と発光出力の向上との兼ね合いから、 $3\mu\text{m}$ から $5\mu\text{m}$ の範囲で規定する。

【0117】

図 5B は、本発明の実施例に係る界面電極の占有面積率に対する発光出力の関係の一例を示す。

【0118】

実施例において、界面電極 120 の占有面積率とは、半導体積層構造 130a の界面電極 120 が接している表面（例えば、p 型コンタクト層 130 の表面）の表面積に対して、半導体積層構造 130 の表面に接する界面電極 120 の表面積の割合を指す。発光層 135 が発した光のうち、反射層 150 の側に放射された光の一部は界面電極 120 に到達する。界面電極 120 の表面と半導体積層構造 130 の表面とは合金化により接合されており、この接合界面は、反射層 150 の反射率よりも反射率が低い領域である。したがって、この接合界面に到達した光の一部は半導体発光素子の外部に向かって反射されずに吸収される。よって、実施例に係る半導体発光素子の発光出力の低下を抑制することを目的として、界面電極 120 の占有面積率を所定値以下にして、界面電極 120 を形成する。

【0119】

ここで、図 5B を参照する。図 5B は、実施例 3 に係る半導体発光素子と同様の構成を備える半導体発光素子において、界面電極の占有面積率を様々に変化させた場合における発光出力の変動を示す。界面電極の占有面積率が 30% を超えた場合（例えば、占有面積率が 50% の場合）、半導体発光素子の発光出力は 2mW 未満である。一方、界面電極 120 の占有面積率が 30% 以下の場合、半導体発光素子の発光出力はいずれも 2mW 以上である。特に、界面電極 120 の占有面積率が 10% 以下の場合、発光出力が 3mW 以上である。したがって、実施例 3 においては、界面電極 120 の占有面積率を、一例として、30% 以下にする。また、半導体発光素子の発光出力の更なる向上を目的として、界面電極 120 の占有面積率を、10% 以下にすることもできる。

【実施例 4】

【0120】

実施例 4 に係る半導体発光素子は、実施例 3 に係る半導体発光素子とは光取り出し面 180 に施す粗面化処理が異なる点を除き、実施例 3 に係る半導体発光素子と略同一の構成を備える。したがって、相違点を除き詳細な説明は省略する。

【0121】

実施例 4 に係る半導体発光素子は、表面電極 110 を形成した後、フォトリソグラフィ法を用いて、フォトレジストからなる直径が $1\text{ }\mu\text{m}$ の周期的なドットパターンを、n 型クラッド層 133 としての n 型 $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ クラッド層の表面に形成した。なお、各ドットのピッチは $2\text{ }\mu\text{m}$ に設定すると共に、各ドットを正格子状に配置した。続いて、ドット状の開口を有するフォトレジストパターンが表面に形成された n 型 $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ クラッド層を含む貼り合せウエハ 7d を、塩酸と純水とを所定の比率で混合したエッチャントにディップした（約 30 秒間ディップ）。

【0122】

これにより、ドット状の開口を有する n 型 $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ クラッド層の粗面化処理を実施した。なお、この粗面化処理によりエッチングされる深さは、最も深い部分で約 $1\text{ }\mu\text{m}$ であった。続いて、フォトレジストパターンを有機溶剤による洗浄によって除去した。その後は、実施例 1 と同様にパッド電極 100 を形成した。

【0123】

図 6 は、本発明の実施例 4 に係る光取り出し面の概要を示す。

【0124】

実施例 4 に係る光取り出し面 180 は、実施例 1 乃至 3 と異なり、ウエハのオリエンテーションフラットに対して垂直な方向から観察した断面形状が、V 字状の溝と山とから構成される凹凸形状を有していた。また、ウエハのオリエンテーションフラットに対して水平な方向から観察した断面形状は、複雑で微細な凹凸と、比較的大きな斜面を有する形状を有していた。この大きな斜面の角度は、成長基板 10 の基板オフ傾斜角度を反映した角度であった。すなわち、実施例 4 に係る光取り出し面 180 は、2 つの斜面を有する凸形状部 134 を有しており、この 2 つの斜面は、 $(11-1)$ 面 134a と、 $(-11-1)$ 面 134b とから構成されていた。

【0125】

更に、実施例 4 に係る光取り出し面 180 が有する凸形状部 134 の谷部分において、発光層 135 は露出していなかった。すなわち、発光層 135 の表面から発光層 135 の面の法線方向に沿った 2 つの凸形状部 134 の間の谷までの間に、n 型 $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ クラッド層が残存していた。

【0126】

図 7 (a) は、比較例（基板オフ傾斜角度が 15 度）に係る光取り出し面のウエハのオリエンテーションフラットに対し垂直な方向から観察した断面 SEM 観察像を示し、(b) は、比較例に係る光取り出し面のウエハのオリエンテーションフラットに対し平行な方向から観察した断面 SEM 観察像を示す。

【0127】

比較例においても、ウエハのオリエンテーションフラットに対して垂直な方向から観察した断面形状が、V 字状の溝と山とから構成される凹凸形状を有していた。また、ウエハのオリエンテーションフラットに対して水平な方向から観察した断面形状は、複雑で微細な凹凸と、比較的大きな斜面を有する形状を有していた。

【0128】

表 4 には、実施例 4 及び比較例に係る半導体発光素子の特性評価結果を示す。

【0129】

【表 4】

	基板オフ 傾斜角度 (度)	粗面化処理未実施		粗面化処理実施		粗面化による 出力上昇率 (倍)
		発光出力 (mW)	動作電圧 (V)	発光出力 (mW)	動作電圧 (V)	
比較例	10	4.78	1.99	7.45	2.01	1.56
	15	4.88	1.99	7.80	2.00	1.60
実施例 4	17.5	5.08	2.00	8.33	2.01	1.64
	20	5.12	2.00	8.44	2.02	1.65
	22.5	5.16	2.00	8.56	2.01	1.66
	25	5.05	2.00	8.48	2.01	1.68
	27.5	4.80	2.03	8.11	2.04	1.69
比較例	30	4.39	2.06	7.46	2.07	1.70
	32.5	4.03	2.08	6.77	2.09	1.68

(20mA評価時)

【0130】

表 4 を参照すると、実施例 4 に係る半導体発光素子においても実施例 1 乃至 3 に係る半導体発光素子と同様の傾向を示した。実施例 4 に係る半導体発光素子においては、実施例 1 乃至 3 に係る半導体発光素子に比べて、粗面化による出力上昇率が高くなっているが、これは、粗面化した表面の形状の相違によるものである。すなわち、実施例 4 において採用した粗面化処理によって形成された形状が、光取り出し効率の向上に有効な形状であることを示している。

【0131】

以上、本発明の実施の形態及び実施例を説明したが、上記に記載した実施の形態及び実施例は特許請求の範囲に係る発明を限定するものではない。また、実施の形態及び実施例の中で説明した特徴の組合せの全てが発明の課題を解決するための手段に必須であるとは限らない点に留意すべきである。

【図面の簡単な説明】

【0132】

【図 1 A】実施の形態に係る半導体発光素子の断面の概要図である。

【図 1 B】(a) は、実施の形態に係る半導体発光素子の上面図であり、(b) は、実施の形態に係る半導体発光素子を誘電体層において切断した場合の切断上面図である。

【図 1 C】実施の形態に係る反射層を構成する材料の反射率を示す図である。

【図 1 D】実施の形態に係る半導体発光素子をステムに搭載した状態の図である。

【図 2 A】実施の形態に係る半導体発光素子の製造工程の流れを示す図である。

【図 2 B】実施の形態に係る半導体発光素子の製造工程の流れを示す図である。

【図 2 C】実施の形態に係る半導体発光素子の製造工程の流れを示す図である。

【図 2 D】実施の形態に係る半導体発光素子の製造工程の流れを示す図である。

【図 2 E】実施の形態に係る半導体発光素子の製造工程の流れを示す図である。

【図 3】(a) は、比較例に係る光取り出し面のウエハのオリエンテーションフラットに対し垂直な方向から観察した断面 SEM 観察像を示す図であり、(b) は、比較例に係る光取り出し面のウエハのオリエンテーションフラットに対し平行な方向から観察した断面 SEM 観察像を示す図である。

【図 4】実施例 2 に係る表面電極と界面電極の配置とを示す図である。

【図 5 A】実施例 3 に係る表面電極と界面電極の配置とを示す図である。

【図 5 B】実施例に係る界面電極の占有面積率に対する発光出力の関係の一例を示す図である。

10

20

30

40

50

【図 6】 実施例 4 に係る光取り出し面の概要を示す図である。

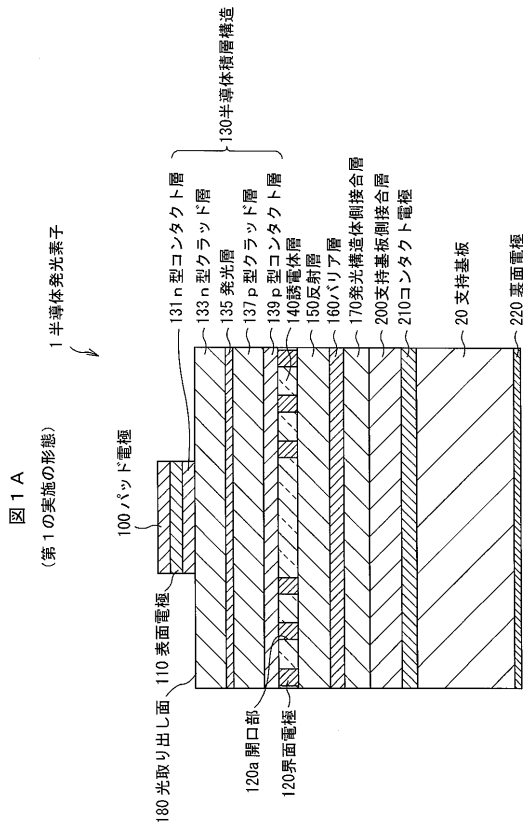
【図 7】 (a) は、比較例（基板オフ傾斜角度が 15 度）に係る光取り出し面のウエハのオリエンテーションフラットに対し垂直な方向から観察した断面 SEM 観察像を示す図であり、(b) は、比較例に係る光取り出し面のウエハのオリエンテーションフラットに対し平行な方向から観察した断面 SEM 観察像を示す図である。

【符号の説明】

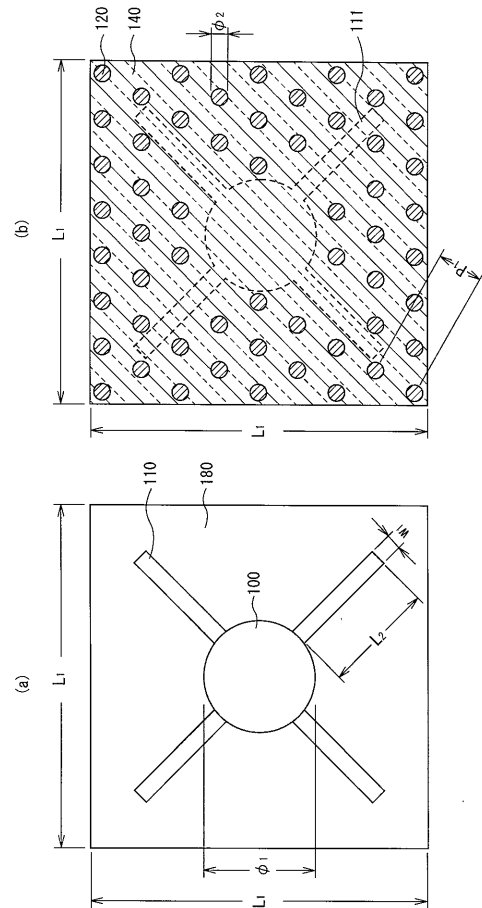
【0133】

- | | | |
|---------------------|------------|----|
| 1 | 半導体発光素子 | |
| 3 | エピタキシャルウエハ | |
| 5 | 発光構造体 | 10 |
| 6 | 支持構造体 | |
| 7、7a、7b、7c | 貼り合せウエハ | |
| 8 | 処理前発光素子 | |
| 10 | 成長基板 | |
| 20 | 支持基板 | |
| 30 | ステム | |
| 40 | Auワイヤ | |
| 100 | パッド電極 | |
| 110 | 表面電極 | |
| 110a、110b、110c、110d | 細線 | 20 |
| 111 | 表面電極の位置 | |
| 120 | 界面電極 | |
| 120a | 開口部 | |
| 130、130a | 半導体積層構造 | |
| 131 | n型コンタクト層 | |
| 133 | n型クラッド層 | |
| 134 | 凸形状部 | |
| 134a | (11-1)面 | |
| 134b | (-11-1)面 | |
| 135 | 発光層 | 30 |
| 137 | p型クラッド層 | |
| 139 | p型コンタクト層 | |
| 140 | 誘電体層 | |
| 150 | 反射層 | |
| 160 | バリア層 | |
| 170 | 発光構造体側接合層 | |
| 170a、200a | 接合表面 | |
| 180 | 光取り出し面 | |
| 190 | エッチングストップ層 | |
| 200 | 支持基板側接合層 | 40 |
| 210 | コンタクト電極 | |
| 220 | 裏面電極 | |
| 300 | 第1リード | |
| 302 | 第2リード | |
| 304 | 絶縁部 | |

【図 1 A】

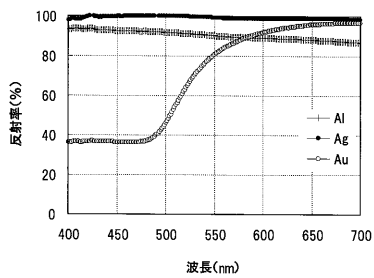


【図 1 B】



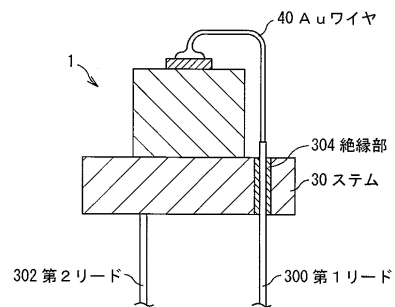
【図 1 C】

図 1 C
(第 1 の実施の形態)

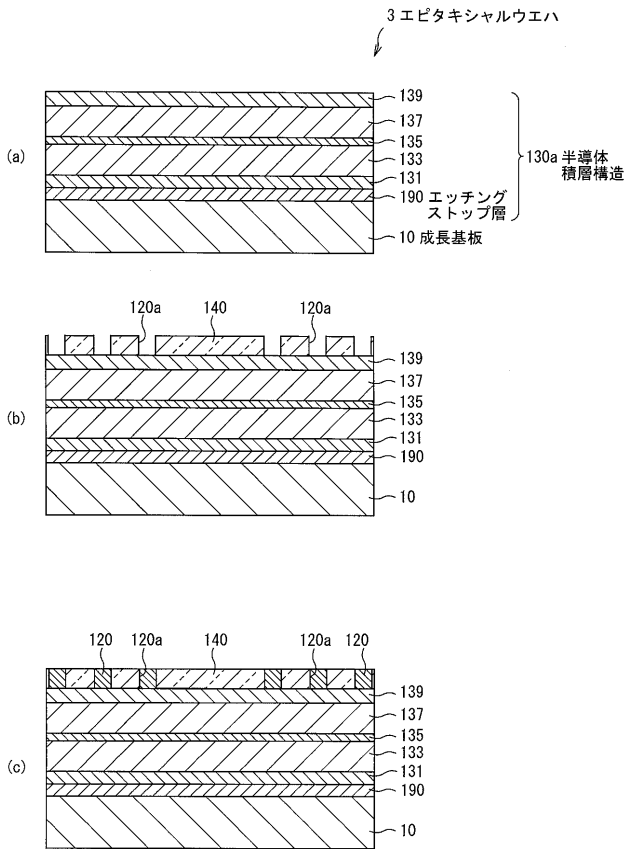


【図 1 D】

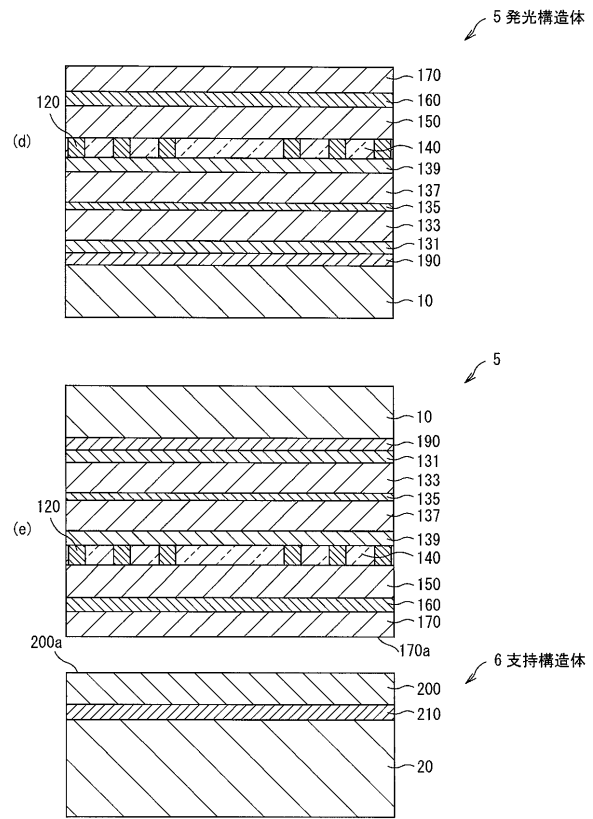
図 1 D
(実施の形態)



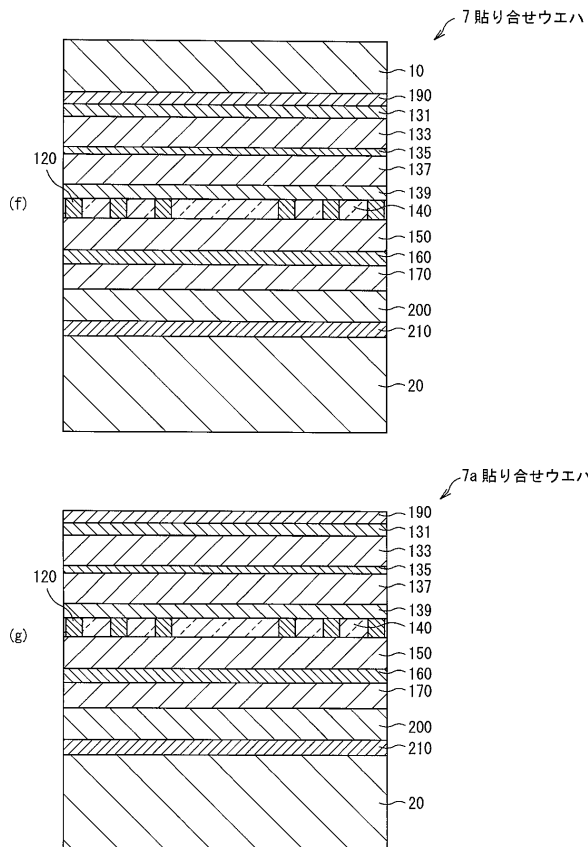
【図 2 A】

図 2 A
(実施の形態)

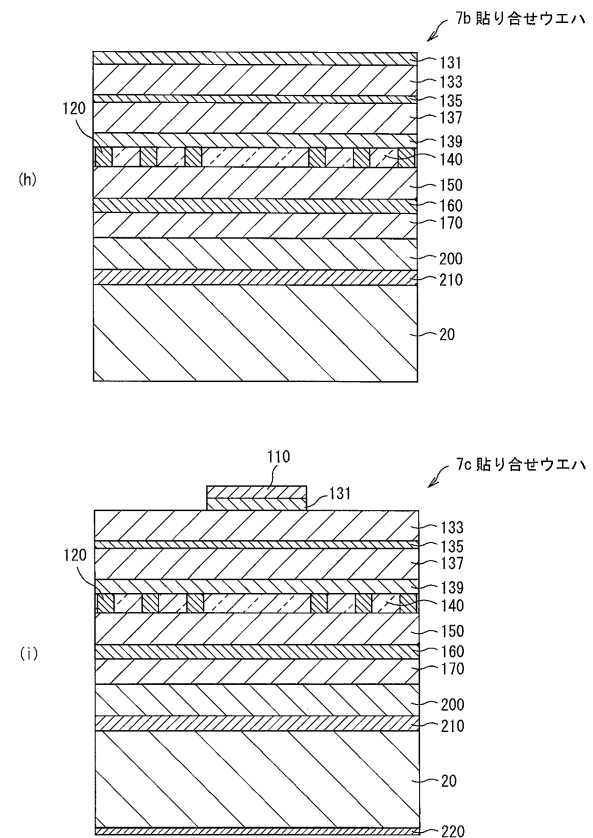
【図 2 B】

図 2 B
(実施の形態)

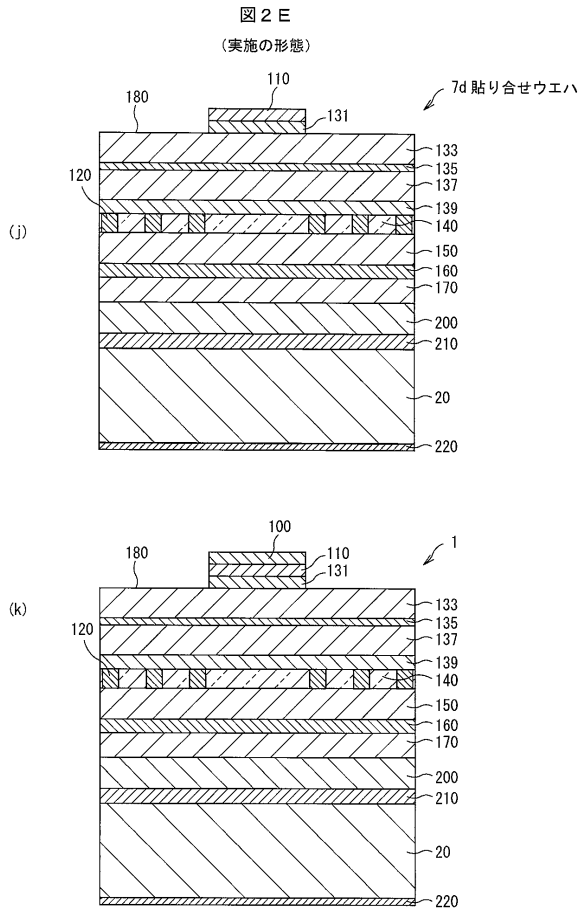
【図 2 C】

図 2 C
(実施の形態)

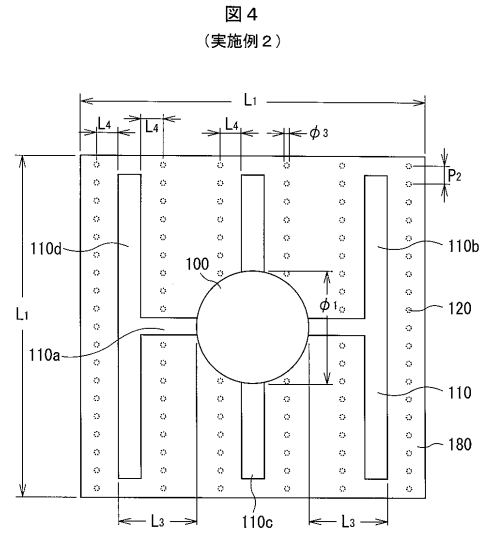
【図 2 D】

図 2 D
(実施の形態)

【図 2 E】

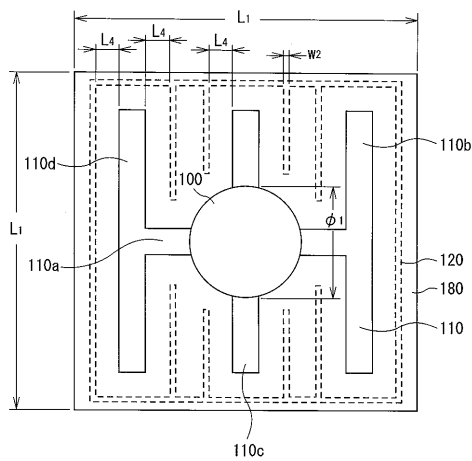


【図 4】



【図 5 A】

図 5 A
(実施例 3)



【図 5 B】

図 5 B
(実施の形態)

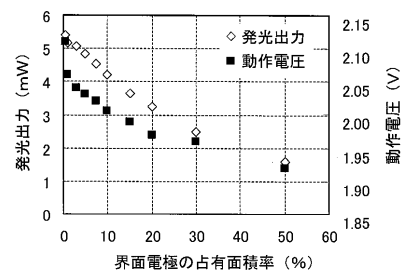
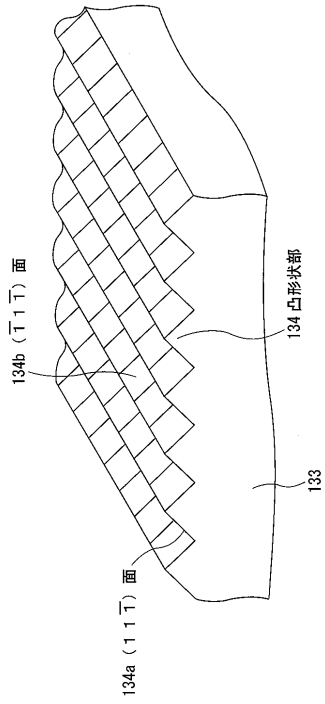


図6
(実施例4)

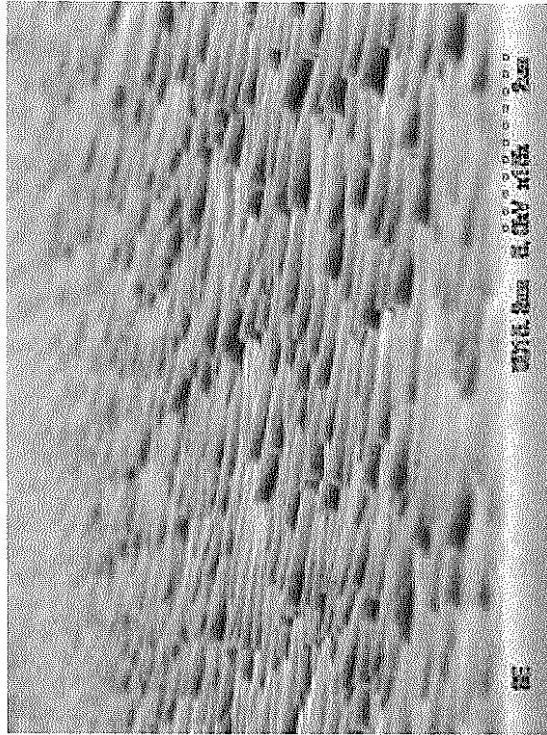
【図6】



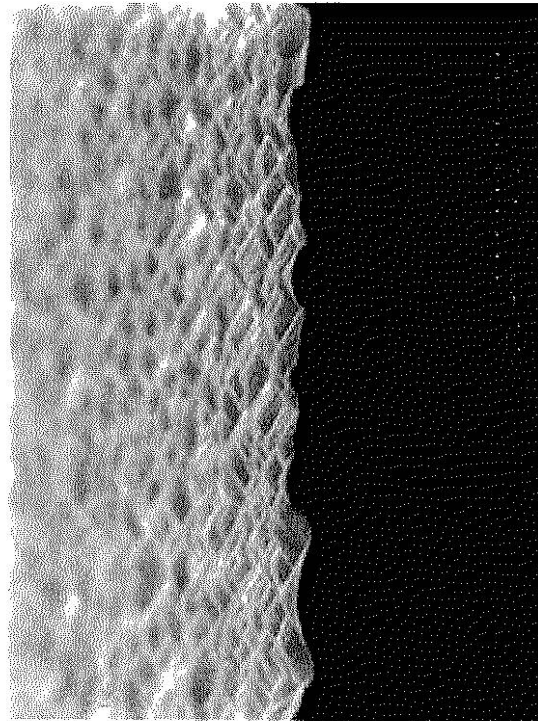
【図 3】

図 3
(比較例)

(b)



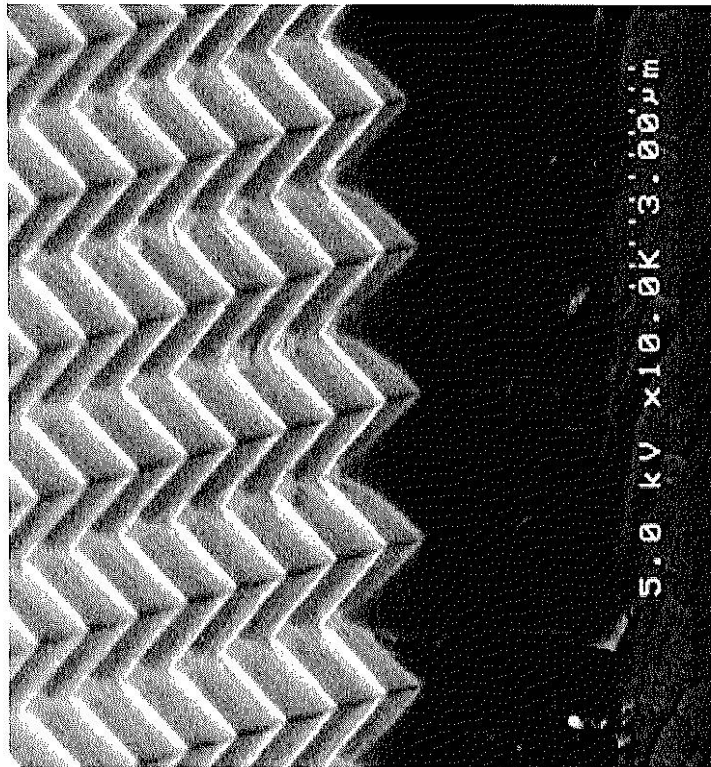
(a)



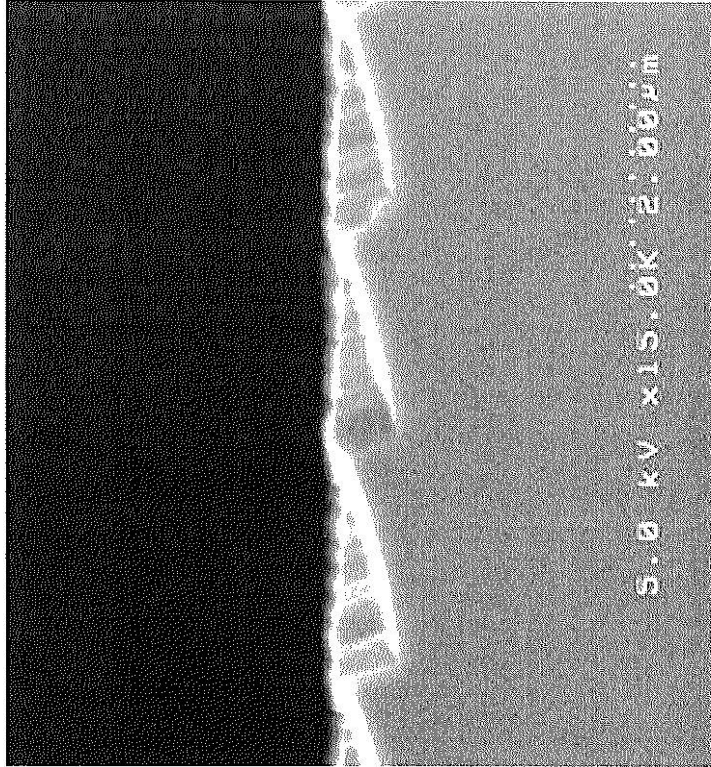
【図 7】

図 7
(実施例 4 の比較例)

(a)



(b)



フロントページの続き

(72)発明者 新井 優洋

東京都千代田区外神田四丁目1 4 番1 号 日立電線株式会社内

(72)発明者 飯塚 和幸

東京都千代田区外神田四丁目1 4 番1 号 日立電線株式会社内

Fターム(参考) 5F041 AA03 CA04 CA05 CA23 CA37 CA65 CA74 CA77 CA92 CA93
CB15 DA02 DA12 DA18