



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0102541
(43) 공개일자 2010년09월24일

(51) Int. Cl.

G02F 1/1339 (2006.01)

(21) 출원번호 10-2010-0020355

(22) 출원일자 2010년03월08일

심사청구일자 없음

(30) 우선권주장

JP-P-2009-057764 2009년03월11일 일본(JP)

(71) 출원인

가부시키가이샤 한도오파이 에네루기 켄큐쇼

일본국 가나가와켄 아쓰기시 하세 398

(72) 발명자

이시타니 테츠지

일본국 243-0036 가나가와켄 아쓰기시 하세 398

가부시키가이샤 한도오파이 에네루기 켄큐쇼 내

쿠보타 다이스케

일본국 243-0036 가나가와켄 아쓰기시 하세 398

가부시키가이샤 한도오파이 에네루기 켄큐쇼 내

(뒷면에 계속)

(74) 대리인

황의만

전체 청구항 수 : 총 32 항

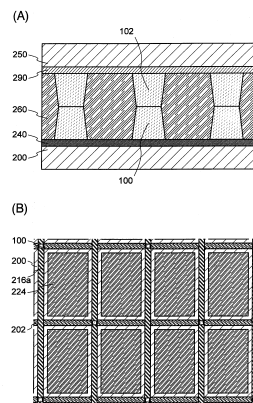
(54) 액정 표시 장치

(57) 요약

본 발명은 일정 이상의 셀 두께(액정층의 두께)를 확보한 액정 표시 장치를 제공하는 것을 목적의 하나로 한다. 또한, 액정 표시 장치의 생산성을 향상시키는 것을 목적의 하나로 한다.

제 1 기판과, 제 2 기판과, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층과, 제 1 기판과 제 2 기판 사이에 액정을 포함하는 액정층을 갖고, 제 1 스페이서층과 제 2 스페이서층이 접함으로써, 액정층의 두께가 $6\mu\text{m}$ 이상이 되도록 제어되고, 백 표시 조건에 있어서의 액정층의 복굴절(Δn)이 0.05 이하의 액정 표시 장치이다.

대표도 - 도1



(72) 발명자

야마시타 아키오

일본국 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오파이 에네루기 켄큐쇼 내

후카이 슈지

일본국 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오파이 에네루기 켄큐쇼 내

특허청구의 범위

청구항 1

제 1 기관과;
제 2 기관과;
상기 제 1 기관 위에 형성된 제 1 스페이서층과;
상기 제 2 기관 위에 형성된 제 2 스페이서층과;
상기 제 1 기관 및 상기 제 2 기관 사이에 액정을 포함하는 액정층을 포함하고,
상기 제 1 스페이서층 및 상기 제 2 스페이서층은 상기 제 1 기관 및 상기 제 2 기관 사이에 형성되고,
상기 제 2 스페이서층의 적어도 일부와 상기 제 1 스페이서층의 적어도 일부가 중첩되고,
상기 액정층의 두께는 $6\mu\text{m}$ 이상이고,
백 표시 조건에 있어서 상기 액정층의 복굴절(Δn)은 0.05 이하인, 액정 표시 장치.

청구항 2

제 1 항에 있어서,
상기 제 2 스페이서층 위의 영역을 포함하는 상기 제 1 스페이서층의 면적은 상기 제 1 스페이서층 위의 영역을 포함하는 상기 제 2 스페이서층의 면적보다 큰, 액정 표시 장치.

청구항 3

제 1 항에 있어서,
상기 제 1 스페이서층은 상기 제 1 기관의 주표면과 평행한 면 내에 장변 및 단변을 갖고,
상기 제 2 스페이서층은 상기 제 2 기관의 주표면과 평행한 면 내에 장변 및 단변을 갖고,
상기 제 1 스페이서층의 상기 장변은 상기 제 2 스페이서층의 상기 장변과 교차하는, 액정 표시 장치.

청구항 4

제 3 항에 있어서,
상기 제 1 스페이서층 및 상기 제 2 스페이서층의 장변 방향의 각각의 길이는 화소의 단변 방향의 길이보다 짧은, 액정 표시 장치.

청구항 5

제 1 항에 있어서,
블루상은 상기 액정층의 액정상으로서 사용된, 액정 표시 장치.

청구항 6

제 1 항에 있어서,

화소 전극 및 공통 전극은 상기 제 1 기관 위에 형성된, 액정 표시 장치.

청구항 7

제 1 항에 있어서,

상기 제 1 기관 및 상기 제 1 스페이서층 사이에 주사선 및 신호선을 더 포함하는, 액정 표시 장치.

청구항 8

제 1 항에 있어서,

상기 제 2 기관 및 상기 제 2 스페이서층 사이에 공통 전극을 더 포함하는, 액정 표시 장치.

청구항 9

제 1 기관과;

제 2 기관과;

상기 제 1 기관 위에 형성된 제 1 스페이서층과;

상기 제 2 기관 위에 형성된 제 2 스페이서층과;

상기 제 1 기관 및 상기 제 2 기관 사이에 액정을 포함하는 액정층을 포함하고,

상기 제 1 스페이서층 및 상기 제 2 스페이서층은 상기 제 1 기관 및 상기 제 2 기관 사이에 형성되고,

상기 제 2 스페이서층의 적어도 일부와 상기 제 1 스페이서층의 적어도 일부가 중첩되고,

상기 액정층의 두께는 $6\mu\text{m}$ 이상이고,

상기 액정층의 커 계수(Kerr coefficient)는 $1 \times 10^{-9} \text{ mV}^{-2}$ 이상인, 액정 표시 장치.

청구항 10

제 9 항에 있어서,

상기 제 2 스페이서층 위의 영역을 포함하는 상기 제 1 스페이서층의 면적은 상기 제 1 스페이서층 위의 영역을 포함하는 상기 제 2 스페이서층의 면적보다 큰, 액정 표시 장치.

청구항 11

제 9 항에 있어서,

상기 제 1 스페이서층은 상기 제 1 기관의 주표면과 평행한 면 내에 장변 및 단변을 갖고,

상기 제 2 스페이서층은 상기 제 2 기관의 주표면과 평행한 면 내에 장변 및 단변을 갖고,

상기 제 1 스페이서층의 상기 장변은 상기 제 2 스페이서층의 상기 장변과 교차하는, 액정 표시 장치.

청구항 12

제 11 항에 있어서,

상기 제 1 스페이서층 및 상기 제 2 스페이서층의 장변 방향의 각각의 길이는 화소의 단변 방향의 길이보다 짧

은, 액정 표시 장치.

청구항 13

제 9 항에 있어서,
블루상은 상기 액정층의 액정상으로서 사용된, 액정 표시 장치.

청구항 14

제 9 항에 있어서,
화소 전극 및 공통 전극은 상기 제 1 기판 위에 형성된, 액정 표시 장치.

청구항 15

제 9 항에 있어서,
상기 제 1 기판 및 상기 제 1 스페이서층 사이에 주사선 및 신호선을 더 포함하는, 액정 표시 장치.

청구항 16

제 9 항에 있어서,
상기 제 2 기판 및 상기 제 2 스페이서층 사이에 공통 전극을 더 포함하는, 액정 표시 장치.

청구항 17

제 1 기판과;
제 2 기판과;
상기 제 1 기판 위에 형성된 제 1 스페이서층과;
상기 제 2 기판 위에 형성된 제 2 스페이서층과;
상기 제 1 기판 및 상기 제 2 기판 사이에 액정을 포함하는 액정층을 포함하고,
상기 제 1 스페이서층 및 상기 제 2 스페이서층은 상기 제 1 기판 및 상기 제 2 기판 사이에 형성되고,
상기 제 2 스페이서층의 적어도 일부와 상기 제 1 스페이서층의 적어도 일부가 중첩하고,
상기 액정층의 두께는 $6\mu\text{m}$ 이상이고,
백 표시 조건에 있어서 $3.0 \times 10^6 \text{ V/m}$ 이상의 전계에 의하여 구동이 실행되는, 액정 표시 장치.

청구항 18

제 17 항에 있어서,
상기 제 2 스페이서층 위의 영역을 포함하는 상기 제 1 스페이서층의 면적은 상기 제 1 스페이서층 위의 영역을 포함하는 상기 제 2 스페이서층의 면적보다 큰, 액정 표시 장치.

청구항 19

제 17 항에 있어서,

상기 제 1 스페이서층은 상기 제 1 기관의 주표면과 평행한 면 내에 장변 및 단변을 갖고,

상기 제 2 스페이서층은 상기 제 2 기관의 주표면과 평행한 면 내에 장변 및 단변을 갖고,

상기 제 1 스페이서층의 상기 장변은 상기 제 2 스페이서층의 상기 장변과 교차하는, 액정 표시 장치.

청구항 20

제 19 항에 있어서,

상기 제 1 스페이서층 및 상기 제 2 스페이서층의 장변 방향의 각각의 길이는 화소의 단변 방향의 길이보다 짧은, 액정 표시 장치.

청구항 21

제 17 항에 있어서,

블루상은 상기 액정층의 액정상으로서 사용된, 액정 표시 장치.

청구항 22

제 17 항에 있어서,

화소 전극 및 공통 전극은 상기 제 1 기관 위에 형성된, 액정 표시 장치.

청구항 23

제 17 항에 있어서,

상기 제 1 기관 및 상기 제 1 스페이서층 사이에 주사선 및 신호선을 더 포함하는, 액정 표시 장치.

청구항 24

제 17 항에 있어서,

상기 제 2 기관 및 상기 제 2 스페이서층 사이에 공통 전극을 더 포함하는, 액정 표시 장치.

청구항 25

제 1 기관과;

제 2 기관과;

상기 제 1 기관 위에 형성된 제 1 스페이서층과;

상기 제 2 기관 위에 형성된 제 2 스페이서층과;

상기 제 1 기관 및 상기 제 2 기관 사이에 액정을 포함하는 액정층을 포함하고,

상기 제 1 스페이서층 및 상기 제 2 스페이서층은 상기 제 1 기관 및 상기 제 2 기관 사이에 형성되고,

상기 제 2 스페이서층의 적어도 일부와 상기 제 1 스페이서층의 적어도 일부가 중첩하고,
 상기 액정층의 두께는 $6\mu\text{m}$ 이상이고,
 백 표시 조건에 있어서 상기 액정층의 복굴절(Δn)은 0.05 이하이고,
 상기 액정층의 커 계수는 $1 \times 10^{-9} \text{mV}^{-2}$ 이상이고,
 백 표시 조건에 있어서 $3.0 \times 10^6 \text{V/m}$ 이상의 전계에 의하여 구동이 실행되는, 액정 표시 장치.

청구항 26

제 25 항에 있어서,
 상기 제 2 스페이서층 위의 영역을 포함하는 상기 제 1 스페이서층의 면적은 상기 제 1 스페이서층 위의 영역을 포함하는 상기 제 2 스페이서층의 면적보다 큰, 액정 표시 장치.

청구항 27

제 25 항에 있어서,
 상기 제 1 스페이서층은 상기 제 1 기판의 주표면과 평행한 면 내에 장변 및 단변을 갖고,
 상기 제 2 스페이서층은 상기 제 2 기판의 주표면과 평행한 면 내에 장변 및 단변을 갖고,
 상기 제 1 스페이서층의 상기 장변은 상기 제 2 스페이서층의 상기 장변과 교차하는, 액정 표시 장치.

청구항 28

제 27 항에 있어서,
 상기 제 1 스페이서층 및 상기 제 2 스페이서층의 장변 방향의 각각의 길이는 화소의 단변 방향의 길이보다 짧은, 액정 표시 장치.

청구항 29

제 25 항에 있어서,
 블루상은 상기 액정층의 액정상으로서 사용된, 액정 표시 장치.

청구항 30

제 25 항에 있어서,
 화소 전극 및 공통 전극은 상기 제 1 기판 위에 형성된, 액정 표시 장치.

청구항 31

제 25 항에 있어서,
 상기 제 1 기판 및 상기 제 1 스페이서층 사이에 주사선 및 신호선을 더 포함하는, 액정 표시 장치.

청구항 32

제 25 항에 있어서,

상기 제 2 기관 및 상기 제 2 스페이서층 사이에 공통 전극을 더 포함하는, 액정 표시 장치.

명세서

기술 분야

[0001] 본 발명이 개시하는 발명의 기술 분야는, 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 근년, 플랫패널 디스플레이가 실용화되어, 종래의 브라운관을 사용한 디스플레이를 플랫패널 디스플레이로 바꾸는 일이 진행되고 있다. 플랫패널 디스플레이에는, 액정 표시 소자를 갖는 액정 표시 장치를 비롯하여, 일렉트로 루미네선스 소자(EL소자)를 갖는 EL표시 장치나, 플라즈마 디스플레이 등이 존재하여, 시장에 있어서는 이들이 경쟁한다. 현재는, 다양한 기술에 의한 결점의 극복, 생산 비용의 억제 등에 의하여, 액정 표시 장치가 시장에 있어서 우위이다.

[0003] 상술한 액정 표시 장치가 다른 플랫패널 디스플레이와 비교하여 뒤떨어지는 점의 하나로서, 소자의 응답 속도(표시의 변환 속도)가 있다. 응답 속도의 결점을 극복하기 위해서, 과거에도 다양한 기술이 제안되어 왔다. 종래의, 소위 TN(Twisted Nematic) 모드라고 불리는 액정 구동 방식을 채용하는 액정 소자에서는, 그 응답 속도가 10ms 정도였지만, OCB(Optical Compensated Birefringence) 모드나 FLC(Ferroelectric Liquid Crystal) 모드라는 방식을 사용함으로써, 1ms 정도까지의 응답 속도의 향상이 실현된다(예를 들어, 특허 문헌 1 참조).

[0004] 이러한 액정의 구동 방식과 함께 주목 받는 기술로서, 블루상이라고 불리는 상태를 액정 표시 소자에 사용하는 기술이 있다(예를 들어, 특허 문헌 2 참조). 블루상은, 나선 피치가 비교적 짧은 키랄 네마틱(Chiral Nematic)상과 등방상 사이에 출현하는 액정상이며, 응답 속도가 매우 높다고 하는 특징을 갖는다. 이 블루상을 사용함으로써, 액정 표시 장치의 응답 시간을 1ms 이하로 할 수 있다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 일본특개평7-84254호 공보

(특허문헌 0002) 국제공개 제05/090520호

발명의 내용

해결하려는 과제

[0006] 상술한 블루상 액정에는, 응답 속도가 높다고 하는 특징 이외에도, 복굴절(複屈折)(Δn)이 작다는 특징이 있다. 일반적으로, 액정 표시 장치의 투과율은 이하의 식과 같이 정현(正弦) 함수로 표현된다. 이하의 식으로부터, 최대의 투과율을 주는 소자의 두께는, 복굴절(Δn)이 작아질수록 커지는 것을 알 수 있다. 또한, 이하의 수학적식에 있어서, $\lambda(m)$ 는 광의 파장, $d(m)$ 는 소자의 두께, Δn 은 복굴절이다.

[0007] [수학식 1]

$$T \propto \sin^2 \left(\frac{\pi \Delta n d}{\lambda} \right)$$

[0008]

[0009] 현상의 액정 표시 장치에서는, 소자의 두께(소위 셀 두께)는 4 μ m 정도이다. 한편, 블루상에 있어서는, 백 표시 조건에 있어서의 복굴절(Δn)은 1/10 정도이기 때문에, 셀 두께는 10배 정도(40 μ m 정도)가 최적하다. 구동 방식 등을 고려하는 경우에도, 적어도 6 μ m 이상(바람직하게는 10 μ m 이상)의 셀 두께로 하는 것이 바람직하다. 여기서, 백 표시 조건이란, 대상이 되는 액정 표시 장치에 있어서, 광의 투과율이 최대가 되는 조건을 가리키는 것으로 한다. 또는, 블루상을 사용한 액정 표시 장치는, 전압이 인가됨으로써 백 표시가 실현되는 소위 노멀리 블랙형이다.

[0010] 여기서, 액정 표시 장치의 셀 두께는, 박막 트랜지스터 등의 소자가 형성되는 소자 기판과 대향 기판의 간격을 유지하는 스페이서에 의하여 제어된다. 스페이서의 종류로서는, 일반적으로 구형 스페이서나 주형 스페이서가 알려져 있다.

[0011] 구형 스페이서를 사용하여 상술한 바와 같은 셀 두께를 실현하기 위해서는, 직경이 6 μ m 이상인 것을 사용하는 것이 요구된다. 이러한 큰 스페이서를 기판 위에 산포하여 사용하는 경우에는 표시 불량을 유발하는 가능성이 높고, 현실적이지 않다.

[0012] 또한, 주형 스페이서를 사용하는 경우에 있어서도, 그 두께를 6 μ m 이상으로 하는 것은 어렵다. 주형 스페이서는 스핀코팅 등의 방법에 의하여 형성한 수지층을, 선택적으로 에칭함으로써 형성되기 때문에, 그 원료의 점도를 높여서 수지층의 두께를 증가시키는 일은 어렵다.

[0013] 상술한 문제점을 감안하여, 본 명세서 등(적어도 명세서, 특허 청구 범위, 및 도면을 포함함)에 있어서 개시하는 발명의 일 형태에 대해서는, 일정 이상의 셀 두께(액정층의 두께)를 확보한 액정 표시 장치를 제공하는 것을 목적의 하나로 한다. 또는, 액정 표시 장치의 생산성을 향상시키는 것을 목적의 하나로 한다.

과제의 해결 수단

[0014] 개시하는 발명의 일 형태에서는, 액정 표시 장치를 구성하는 2개의 기판 각각에, 주상 스페이서를 배치하여, 이들에 의하여 기판의 간격(즉, 액정층의 두께)를 제어한다. 예를 들어, 다음과 같은 형태로 할 수 있다.

[0015] 개시하는 발명의 일 형태인 액정 표시 장치는, 제 1 기판과, 제 2 기판과, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층과, 제 1 기판과 제 2 기판 사이의 액정을 포함하는 액정층을 갖고, 제 1 스페이서층과 제 2 스페이서층이 접함으로써, 액정층의 두께가 6 μ m 이상이 되도록 제어되고, 백 표시 조건에 있어서의 액정층의 복굴절(Δn)이 0.05 이하인 것을 특징으로 한다.

[0016] 개시하는 발명의 다른 일 형태인 액정 표시 장치는, 제 1 기판과, 제 2 기판과, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층과, 제 1 기판과 제 2 기판 사이의 액정을 포함하는 액정층을 갖고, 제 1 스페이서층과 제 2 스페이서층이 접함으로써, 액정층의 두께가 6 μ m 이상이 되도록 제어되고, 액정층의 커 계수(Kerr coefficient)가 $1 \times 10^{-9} \text{ mV}^{-2}$ 이상인 것을 특징으로 한다.

[0017] 또한, 개시하는 발명의 다른 일 형태인 액정 표시 장치는, 제 1 기판과, 제 2 기판과, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층과, 제 1 기판과 제 2 기판 사이의 액정을 포함하는 액정층을 갖고, 제 1 스페이서층과 제 2 스페이서층이 접함으로써, 액정층의 두께가 6 μ m 이상이 되도록 제어되고, 소정의 조건에 있어서는, 액정은 $3.0 \times 10^6 \text{ V/m}$ 이상의 전계에 의하여 구동되는 것을 특징으로 한다.

[0018] 또한, 개시하는 발명의 다른 일 형태인 액정 표시 장치는, 제 1 기판과, 제 2 기판과, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층과, 제 1 기판과 제 2 기판 사이의 액정을 포함하는 액정층을 갖고, 제 1 스페이서층과 제 2 스페이서층이 접함으로써, 액정층의 두께가 6 μ m 이상이 되도록 제어되고, 백 표시 조건에 있어서의 액정층의 복굴절(Δn)이 0.05 이하이고, 액정층의 커 계수가 $1 \times 10^{-9} \text{ mV}^{-2}$ 이상인 것을 특징으로 한다.

- [0019] 또한, 개시하는 발명의 다른 일 형태인 액정 표시 장치는, 제 1 기관과, 제 2 기관과, 제 1 기관 위에 형성된 제 1 스페이서층과, 제 2 기관 위에 형성된 제 2 스페이서층과, 제 1 기관과 제 2 기관 사이의 액정을 포함하는 액정층을 갖고, 제 1 스페이서층과 제 2 스페이서층이 접함으로써, 액정층의 두께가 $6\mu\text{m}$ 이상이 되도록 제어되고, 백 표시 조건에 있어서의 액정층의 복굴절(Δn)이 0.05 이하이고, 액정층의 커 계수가 $1 \times 10^{-9} \text{ mV}^{-2}$ 이상이고, 소정의 조건에 있어서는, 액정은 $3.0 \times 10^6 \text{ V/m}$ 이상의 전계에 의하여 구동되는 것을 특징으로 한다.
- [0020] 상기에 있어서, 제 1 스페이서층의, 제 2 스페이서층과 접하는 영역을 포함하는 면의 면적은, 제 2 스페이서층의, 제 1 스페이서층과 접하는 영역을 포함하는 면의 면적보다 크게 하여도 좋다.
- [0021] 또는, 제 1 스페이서층은 제 1 기관의 주표면과 평행한 면 내에 있어서, 장변과 단변을 갖고, 제 2 스페이서층은 제 2 기관의 주표면과 평행한 면 내에 있어서, 장변과 단변을 갖고, 제 1 스페이서층과 제 2 스페이서층은, 서로 장변이 교차되도록 접하여도 좋다. 이 경우, 제 1 스페이서층 및 제 2 스페이서층의 장변 방향의 길이는, 화소의 단변 방향의 길이보다 짧게 하여도 좋다.
- [0022] 또한, 상기에 있어서, 액정상으로서, 블루상을 사용하여도 좋다. 또한, 제 1 기관 위에 화소 전극 및 공통 전극을 형성하고, 가로 방향(제 1 기관의 주표면에 평행한 방향)의 전계에 의하여 액정을 구동시키는 구성으로 하여도 좋다.

발명의 효과

- [0023] 개시하는 발명의 일 형태에서는, 제 1 기관 위에 형성된 제 1 스페이서층과, 제 2 기관 위에 형성된 제 2 스페이서층을 사용함으로써, $6\mu\text{m}$ 이상의 셀 두께를 확보한 액정 표시 장치를 제공할 수 있다. 또는, 스페이서층을 적절한 형상으로 함으로써, 액정 표시 장치의 생산성을 향상시킬 수 있다.

도면의 간단한 설명

- [0024] 도 1(A) 및 도 1(B)는 액정 표시 장치에 대해서 설명하는 도면.
 도 2는 투과 스펙트럼을 도시하는 도면.
 도 3(A) 내지 도 3(E)는 액정 표시 장치의 제조 공정에 대해서 설명하는 단면도.
 도 4(A) 내지 도 4(D)는 액정 표시 장치의 제조 공정에 대해서 설명하는 단면도.
 도 5는 액정 표시 장치에 대해서 설명하는 평면도.
 도 6(A) 및 도 6(B)는 액정 표시 장치에 대해서 설명하는 도면.
 도 7(A) 및 도 7(B)는 액정 표시 장치에 대해서 설명하는 도면.
 도 8(A) 내지 도 8(D)는 액정 표시 장치의 제조 공정에 대해서 설명하는 단면도.
 도 9는 액정 표시 장치에 대해서 설명하는 평면도.
 도 10은 액정 표시 장치에 대해서 설명하는 평면도.
 도 11(A1), 도 11(A2) 및 도 11(B)는 액정 표시 장치에 대해서 설명하는 도면.
 도 12는 액정 표시 장치에 대해서 설명하는 도면.
 도 13(A) 및 도 13(B)는 액정 표시 장치에 대해서 설명하는 도면.
 도 14(A) 내지 도 14(D)는 액정 표시 장치의 전극에 대해서 설명하는 도면

발명을 실시하기 위한 구체적인 내용

- [0025] 이하, 실시형태에 대해서, 도면을 사용하여 상세하게 설명한다. 다만, 발명은 이하에 나타내는 실시형태의 기재 내용에 한정되지 않고, 본 명세서 등에 있어서 개시하는 발명의 취지에서 이탈하지 않고, 형태 및 상세한 내용을 다양하게 변경할 수 있는 것은 당업자라면 용이하게 이해할 수 있다. 또한, 상이한 실시형태에 따른 구성

은, 적절히 조합하여 실시할 수 있다. 또한, 이하에 설명하는 발명의 구성에 있어서, 동일 부분 또는 같은 기능을 갖는 부분에는 동일한 부호를 사용하고, 그 반복 설명은 생략한다.

- [0026] (실시형태 1)
- [0027] 본 실시형태에서는, 개시하는 발명의 일 형태인 액정 표시 장치에 대해서, 도 1(A) 및 도 1(B)를 참조하여 설명한다. 또한, 도 1(A) 및 도 1(B)에 도시하는 구성은 일례에 불과하고, 다른 구성을 적용하여도 좋다.
- [0028] 도 1(A)는, 개시하는 발명의 일 형태인 액정 표시 장치의 단면을 도시하는 모식도이고, 도 1(B)는, 액정 표시 장치의 평면을 도시하는 모식도이다.
- [0029] 본 실시형태에 있어서 나타내는 액정 표시 장치에서는, 제 1 스페이서층(100)과 제 2 스페이서층(102)에 의하여, 제 1 기판(200)과 제 2 기판(250)의 간격이 유지된다(도 1(A) 참조). 보다 구체적으로는, 제 1 스페이서층(100)의, 제 1 기판(200)의 주표면과 대략 평행한 표면과, 제 2 스페이서층(102)의, 제 2 기판(250)의 주표면과 대략 평행한 표면이 접함으로써, 제 1 기판(200)과 제 2 기판(250)의 간격이 유지된다. 즉, 제 1 스페이서층(100)의 높이와, 제 2 스페이서층(102)의 높이의 합계가, 액정층(260)의 두께와 같은 정도가 된다.
- [0030] 또한, 제 1 스페이서층(100)과 제 2 스페이서층(102)의 높이에 대해서는, 특히 한정은 없지만, 원하는 셀 두께(액정층(260)의 두께)를 확보하는 관점에서는, 제 1 스페이서층(100) 및 제 2 스페이서층(102)의 높이는, 요구되는 셀 두께를 만족시킬 수 있는 것이 바람직하다. 예를 들어, 블루상을 사용한 액정 표시 장치에 있어서는, $6\mu\text{m}$ 이상(바람직하게는 $10\mu\text{m}$ 이상)의 셀 두께가 요구된다. 따라서, 제 1 스페이서층(100)과 제 2 스페이서층(102)의 높이는 각각, $4\mu\text{m}$ 이상(바람직하게는 $5\mu\text{m}$ 이상)으로 하는 것이 바람직하다. 한편, 셀 두께는 제 1 스페이서층(100)과 제 2 스페이서층(102)의 조합에 의하여 결정되기 때문에, 제 1 스페이서층(100)의 높이와 제 2 스페이서층(102)의 높이는 동일할 필요는 없다. 즉, 제 1 스페이서층(100)의 높이와 제 2 스페이서층(102)의 높이의 합계가 $6\mu\text{m}$ 이상(바람직하게는 $10\mu\text{m}$ 이상)이면 좋다. 또한, 상술한 수치 범위는, 블루상을 사용하는 경우의 일례이고, 개시되는 발명의 일 형태가 이것에 한정되어 해석되는 것이 아니다.
- [0031] 제 1 기판(200)에는 화소 전극이나 반도체 소자를 포함하는 층(240)이 형성되고, 제 2 기판(250)에는, 공통 전극(대향 전극이라고도 함)을 포함하는 층(290)이 형성된다. 물론, 각 구성의 위치 관계는 이것에 한정되지 않고, 필요에 따라 적절히 변경할 수 있다. 예를 들어, 제 1 기판(200) 측에 공통 전극을 포함하는 층(290)을 형성하고, 제 2 기판(250) 측에 화소 전극이나 반도체 소자를 포함하는 층(240)을 형성하여도 좋다. 또한, 횡전계를 사용한 액정 표시 장치로 하는 경우에는, 층(240)에, 공통 전극을 포함시켜, 층(290)을 형성하지 않는 구성으로 하여도 좋다. 이와 같이, 층(240)이나, 층(290) 등의 구성에 대해서는, 액정 표시 장치를 실현할 수 있는 구성이라면 특히 한정되지 않는다.
- [0032] 또한, 층(240)이나 제 1 스페이서층(100), 층(290)이나 제 2 스페이서층(102)을 덮도록 절연층이 형성되어도 좋다. 이 경우, 전술한 각 구성과 액정층(260)은, 절연층을 사이에 두고 떨어져 있다. 또한, 이 절연층에, 액정을 배향시키는 기능을 갖게 하여도 좋다.
- [0033] 제 1 스페이서층(100)이나 제 2 스페이서층(102)은, 절연층을 선택적으로 에칭함으로써 형성된다. 상기 절연층의 재료로서는, 아크릴, 폴리이미드, 폴리이미드아미드, 에폭시 등을 주성분으로 하는 유기 수지 재료, 또는, 산소, 질소, 실리콘 등을 포함하는 무기 재료(예를 들어, 산화실리콘, 질화실리콘, 질소를 포함하는 산화실리콘 등), 등을 사용할 수 있다. 또한, 제 1 스페이서층(100)이나 제 2 스페이서층(102)의 형성 방법은 상술한 내용에 한정되지 않는다. 예를 들어, 스크린 인쇄법이나 잉크젯법 등, 선택적으로 절연층을 형성할 수 있는 방법을 사용하여 제 1 스페이서층(100)이나 제 2 스페이서층(102)을 형성하여도 좋다.
- [0034] 제 1 기판(200)이나 제 2 기판(250)으로서, 유리, 금속(대표적으로는 스테인리스), 세라믹스, 플라스틱 등의 재료로 이루어지는 기판을 사용할 수 있다. 또한, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 액정 표시 장치가 실현 가능한 기판이라면, 어느 것을 사용하여도 좋다.
- [0035] 층(240)이나, 층(290)의 구성에 대해서도 특히 한정되지 않는다. 예를 들어, 층(240)에 있어서의 반도체 소자로서, 실리콘이나 게르마늄 등을 주성분으로 하는 반도체 재료를 사용한 박막 트랜지스터를 형성하여 사용할 수 있다. 또한, 소위 산화물 반도체 재료나, 유기 반도체 재료를 사용한 반도체 소자를 형성하여도 좋다. 화소 전극이나 공통 전극의 구성에 대해서도 특히 한정되지 않는다. 예를 들어, 산화 텅스텐을 포함하는 인듐산화물, 산화 텅스텐을 포함하는 인듐아연산화물, 산화티타늄을 포함하는 인듐산화물, 산화티타늄을 포함하

는 인듐주석산화물, 인듐주석산화물(이하, ITO라고 기재하는 경우가 있음), 인듐아연산화물, 산화실리콘을 첨가한 인듐주석산화물 등의, 투광성을 갖는 도전성 재료를 사용하여, 화소 전극이나 공통 전극을 형성할 수 있다. 회전계형의 액정 표시 장치로 하는 경우나, 반사형, 반투과형의 액정 표시 장치로 하는 경우 등, 화소 전극이나 공통 전극에 투광성이 요구되지 않는 경우에는, 알루미늄(Al), 텅스텐(W), 티타늄(Ti), 탄탈(Ta), 몰리브덴(Mo), 니켈(Ni), 백금(Pt), 구리(Cu), 금(Au), 은(Ag), 망간(Mn), 네오디뮴(Nd), 니오븀(Nb), 크롬(Cr), 세륨(Ce) 등의 전극 재료를 적절히 사용할 수 있다.

[0036] 액정층(260)은, 액정 재료를 포함한다. 액정 재료로서는, 예를 들어, 응답 속도가 뛰어난 블루상을 나타내는 액정 재료를 사용하는 것이 적합하다. 블루상을 나타내는 액정 재료는, 액정 이외의 키랄제(chiral agent)를 포함하는 것이 바람직하다. 예를 들어, 5중량% 이상의 키랄제를 혼합시킨 액정 재료를 사용함으로써, 블루상을 발현하는 것이 용이해진다. 또한, 액정 재료는 상술한 내용에 한정되지 않는다. 서모트로픽 액정, 저분자 액정, 고분자 액정, 강유전 액정, 반강유전 액정 등을 포함하는 액정 재료를 적절히 선택하여 사용할 수 있다. 또한, 사용하는 액정상에 대해서도 특히 한정되지 않고, 콜레스테릭(cholesteric)상, 콜레스테릭 블루상, 스멕틱(smectic)상, 스멕틱 블루상, 큐빅(Cubic)상, 키랄 네마틱상, 등방상 등을 적절히 사용할 수 있다.

[0037] 본 실시형태에 있어서 나타내는 액정 표시 장치에서는, 제 1 기판(200)의 주표면에 수직인 방향으로 봐서, 액정사각형이 되도록 제 1 스페이서층(100)을 형성하였지만(도 1(B) 참조), 개시하는 발명의 일 형태는 이것에 한정되어 해석되지 않는다. 제 2 스페이서층(102)과의 조합으로 셀 두께를 유지할 수 있으면, 제 1 스페이서층(100)의 형상은 특히 한정할 필요가 없기 때문이다. 이것은, 제 2 스페이서층(102)에 대해서도 마찬가지다. 또한, 도 1(B)에 있어서는, 개시하는 발명의 일 형태의 이해를 용이하게 하기 위해서, 제 2 기판(250) 등, 구성의 일부를 생략한다.

[0038] 도 1(B)에서는, 층(240)(도 1(A) 참조)의 구성 요소로서, 주사선으로서 기능하는 도전층(202), 신호선으로서 기능하는 도전층(216a), 화소 전극으로서 기능하는 도전층(224)만을 대표적으로 나타내지만, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 주사선으로서 기능하는 도전층(202), 신호선으로서 기능하는 도전층(216a), 화소 전극으로서 기능하는 도전층(224)의 형상 등에 대해서도 특히 한정되지 않는다.

[0039] 또한, 도 1(B)에서는, 주사선으로서 기능하는 도전층(202)과 신호선으로서 기능하는 도전층(216a)이 교차하는 영역에 제 1 스페이서층(100)이나 제 2 스페이서층(102)을 형성하였지만, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 또한, 차광 기능을 갖는 블랙 마스크(블랙 매트릭스)를 형성하는 경우에는, 상기 블랙 마스크와 중첩하는 영역에 제 1 스페이서층(100)이나 제 2 스페이서층(102)을 형성하여도 좋다.

[0040] 본 실시형태에서 나타낸 바와 같이, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층을 사용함으로써, $6\mu\text{m}$ 이상(바람직하게는 $10\mu\text{m}$ 이상)의 셀 두께를 확보한 액정 표시 장치를 제공할 수 있다. 따라서, 셀 두께를 크게 할 필요가 있는 액정 표시 장치(예를 들어, 백 표시 조건에 있어서의 복굴절(Δn)이 0.05 이하인 블루상을 사용하는 액정 표시 장치, 액정층의 커 계수가 $1 \times 10^{-9} \text{mV}^{-2}$ 이상인 액정 표시 장치 등)에 있어서도, 표시 특성을 향상시킬 수 있다. 또한, 본 명세서 등에 있어서, 백 표시 조건이란, 대상이 되는 액정 표시 장치에 있어서, 광의 투과율이 최대가 되는 조건을 가리키는 것으로 한다. 또는, 커 계수 $K(\text{mV}^{-2})$ 는, 이하의 수학식으로 정의된다. 수학식 중, λ 는 광의 파장(m), E 는 전계(m^{-1}V), Δn 은 복굴절이다.

[0041] [수학식 2]

$$\Delta n = K\lambda E^2$$

[0042]

[0043] 도 2에, 액정 표시 장치의 최적 조건의 일례로서, 백 표시 조건에 있어서 Δn 을 $0.275\mu\text{m}$ 로 한 경우(파장 550nm 에 있어서 최대 투과율이 되는 조건: $\Delta n = \lambda/2$ 를 만족시키는 조건)의 투과 스펙트럼을 나타낸다. 도 2 중, 가로 축은 광의 파장(nm)을 나타내고, 세로 축은 투과율(%)을 나타낸다. 이 경우, 예를 들어, 복굴절(Δn)을 0.04로 하면, 최적한 셀 두께는 약 $6.9\mu\text{m}$ 가 되는 것을 알 수 있다. 반대로, 셀 두께를 $10\mu\text{m}$ 로 하는 것이 가능하면, 복굴절(Δn)은 약 0.03이면 좋다. 따라서, 복굴절(Δn)이 0.05 이하인 블루상을 사용한 액정 장치의 경우에는, 대략 $6\mu\text{m}$ 이상의 셀 두께로 하면 좋다는 것을 알 수 있다.

[0044] 또한, 블루상을 사용하는 경우에는, 그 성질상, 고전계에 의한 구동이 요구된다. 예를 들어, 소정의 조건에 있어서는, $3.0 \times 10^6 \text{V/m}$ 이상의 전계에 의하여 구동되는 경우가 있다. 이러한 고전계에 의한 구동은, 블루상을 사

용하는 액정 표시 장치에 있어서 특유의 것이다. 또한, 상기 소정의 조건으로서는, 예를 들어, 백 표시 조건이 있다. 백 표시 조건에서는, 다른 계조를 표현하는 경우와 비교하고, 전극 사이에는 보다 높은 전계가 생긴다.

[0045] 본 실시형태에 있어서 나타낸 구성이나 방법 등은, 다른 실시형태에서 나타낸 구성이나 방법 등과 적절히 조합하여 실시할 수 있다.

[0046] (실시형태 2)

[0047] 본 실시형태에서는, 개시하는 발명의 일 형태인 액정 표시 장치의 제조 방법에 대해서, 도 3(A) 내지 도 5를 참조하여 설명한다. 여기서, 도 5의 A-B 및 C-D에 있어서의 단면이, 도 4(B) 또는 도 4(C)에 상당한다. 또한, 도 5에 있어서는, 일부의 구성을 생략한다. 또한, 도 3(A) 내지 도 5에 도시하는 제조 방법은 일례에 불과하고, 다른 제조 방법을 적용하여도 좋다.

[0048] 우선, 제 1 기판(200) 위에, 게이트 전극 또는 게이트 배선(주사선이라고도 부름)으로서 기능하는 도전층(202)을 선택적으로 형성하여, 상기 도전층(202)을 덮도록, 게이트 절연층(204) 및 반도체층(206)을 형성한다(도 3(A) 참조).

[0049] 제 1 기판(200)으로서는, 유리, 금속(대표적으로는 스테인리스), 세라믹스, 플라스틱 등의 재료로 이루어진 기판을 사용할 수 있다. 여기서, 제 1 기판(200)으로서 유리 재료로 이루어진 기판(유리 기판)을 사용한다. 또한, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 액정 표시 장치가 실현 가능한 기판이라면, 어느 것을 사용하여도 좋다.

[0050] 도시하지 않았지만, 제 1 기판(200) 위에는 하지층을 형성하면 좋다. 하지층은, 제 1 기판(200)으로부터의 알칼리 금속(Li, Cs, Na 등)이나 알칼리 토류 금속(Ca, Mg 등), 그 이외의 불순물의 확산을 방지하는 기능을 갖는다. 즉, 하지층을 형성함으로써, 반도체 장치의 신뢰성 향상이라는 과제를 해결할 수 있다. 하지층은, 질화실리콘, 산화실리콘, 질화산화실리콘, 산화질화실리콘, 산화알루미늄, 질화알루미늄, 산화질화알루미늄, 질화산화알루미늄 등으로부터 선택된 하나 또는 복수의 재료를 사용하여 형성할 수 있다. 또한, 하지층은 단층구조로 하여도 좋고, 적층구조로 하여도 좋다.

[0051] 도전층(202)은, 알루미늄(Al), 텅스텐(W), 티타늄(Ti), 탄탈(Ta), 몰리브덴(Mo), 니켈(Ni), 백금(Pt), 구리(Cu), 금(Au), 은(Ag), 망간(Mn), 네오디뮴(Nd), 니오븀(Nb), 크롬(Cr), 세륨(Ce) 등의 금속 재료, 또는 이들의 금속 재료를 주성분으로 하는 합금 재료, 또는 이들의 금속 재료를 성분으로 하는 질화물을 사용하여, 단층구조 또는 적층구조의 도전층을 형성한 후에, 상기 도전층을 선택적으로 에칭함으로써 형성할 수 있다. 또한, 상술한 도전층의 제작 방법으로는, 진공 증착법이나 스퍼터법 등을 들 수 있지만, 이들에 한정할 필요는 없다. 본 실시형태에 있어서는, 도전층(202)을 티타늄과 알루미늄의 적층구조로 한다.

[0052] 또한, 도전층(202)은, 후에 형성되는 게이트 절연층(204)이나 반도체층(206) 등의 피복성을 향상하여, 단절을 방지하기 위해서, 그 단부가 테이퍼 형상이 되도록 형성하면 좋다. 이와 같이, 도전층(202)을 테이퍼 형상이 되도록 형성함으로써, 액정 표시 장치의 수율 향상이라는 과제를 해결할 수 있다.

[0053] 게이트 절연층(204)은, 산화실리콘, 산화질화실리콘, 질화실리콘, 질화산화실리콘, 산화알루미늄, 질화알루미늄, 산화질화알루미늄, 질화산화알루미늄, 산화탄탈 등으로부터 선택된 하나 또는 복수의 재료를 사용하여, 단층구조 또는 적층구조로 형성할 수 있다. 예를 들어, 스퍼터법이나 CVD법 등을 사용하여, 20nm 이상 200nm 이하의 두께로 형성하면 좋다. 여기서, 게이트 절연층(204)으로서, 산화실리콘막을 100nm의 두께로 형성한다. 또한, 개시하는 발명의 일 형태는 이것에 한정되지 않는다.

[0054] 반도체층(206)은, 실리콘이나 갈륨, 갈륨비소 등의 각종 무기 반도체 재료, 카본나노튜브 등의 유기 반도체 재료, In-Ga-Zn-O계의 산화물 반도체 재료를 비롯한 각종 산화물 반도체 재료, 이들의 혼합 재료 등을 사용하여 형성할 수 있다. 또한, 이들의 재료는, 단결정, 다결정, 미결정(마이크로크리스털, 나노크리스털을 포함함), 비정질 등 각종 형태로 사용할 수 있다. 또한, 상술한 반도체층의 제작 방법으로는, CVD법이나 스퍼터법 등을 들 수 있지만, 이들에 한정할 필요는 없다.

[0055] 본 실시형태에서는, In-Ga-Zn-O계의 산화물 반도체 재료를 사용하여 반도체층(206)을 형성한다. 또한, 대표적인 산화물 반도체 재료로서는, In-Ga-Zn-O계, In-Sn-Zn-O계, In-Al-Zn-O계, Sn-Ga-Zn-O계, Al-Ga-Zn-O계, Sn-Al-Zn-O계, In-Zn-O계, Sn-Zn-O계, Al-Zn-O계, Zn-O계 등이 있다.

- [0056] 예를 들어, In-Ga-Zn-O계의 산화물 반도체 재료에 의한 반도체층(206)은, In, Ga, Zn을 포함하는 산화물 반도체 타깃(In_2O_3 : Ga_2O_3 : ZnO =1: 1: 1 등)을 사용한 스퍼터법으로 형성할 수 있다. 스퍼터의 조건은, 예를 들어, 기판(200)과 타깃의 거리를 30mm 내지 500mm, 압력을 0.1Pa 내지 2.0Pa, 직류(DC)전원을 0.25kW 내지 5.0kW(직경 8인치의 타깃 사용시), 분위기를 아르곤 분위기, 산소 분위기, 또는 아르곤과 산소의 혼합 분위기로 할 수 있다. 반도체층(206)의 막 두께는, 5nm 내지 200nm정도로 하면 좋다.
- [0057] 상기의 스퍼터법으로서는, 스퍼터용 전원에 고주파 전원을 사용하는 RF스퍼터법이나, DC스퍼터법, 펄스적으로 직류 디바이스를 가하는 펄스DC스퍼터법 등을 사용할 수 있다. 또한, 펄스직류(DC)전원을 사용하면, 먼지를 경감할 수 있고, 막 두께 분포도 균일하게 되기 때문에 바람직하다. 이 경우, 반도체 장치의 수율의 향상, 신뢰성 향상이라는 과제를 해결할 수 있다.
- [0058] 또한, 본 실시형태에 있어서는, 반도체층(206)으로서 산화물 반도체 재료를 사용하는 경우에 대해서 설명하였지만, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 상술한 각종 반도체 재료를 사용하여 반도체층(206)을 형성할 수 있다. 한편, 반도체층(206)으로서 산화물 반도체 재료를 사용하는 경우에는, 고속 동작이 가능한 트랜지스터를 간편한 프로세스로 형성할 수 있기 때문에, 블루상 액정의 고속성을 충분히 발휘시킨 액정 표시장치를, 저렴하게 제공할 수 있다.
- [0059] 다음에, 반도체층(206) 위에 레지스트 마스크(208)을 형성하고, 상기 레지스트 마스크(208)를 사용하여 반도체층(206)을 선택적으로 에칭하고, 섬 형상의 반도체층(210)을 형성한다(도 3(B) 참조). 여기서, 반도체층(210)은 트랜지스터의 활성층이 된다.
- [0060] 상술한 레지스트 마스크는 스핀코팅법 등의 방법을 사용하여 형성할 수 있다. 또한, 액적 토출법이나 스크린 인쇄법 등을 사용하여 형성하여도 좋다. 이 경우, 레지스트 마스크를 선택적으로 형성할 수 있기 때문에, 생산성 향상이라는 과제를 해결할 수 있다.
- [0061] 반도체층(206)의 에칭 방법으로는, 웨트 에칭 또는 드라이 에칭을 사용할 수 있다. 여기서는, 초산과 질산과 인산의 혼합액을 사용한 웨트 에칭에 의하여, 반도체층(206)의 불필요한 부분을 제거하여, 반도체층(210)을 형성한다. 또한, 상기 에칭 후에는 레지스트 마스크(208)는 제거한다. 상기 웨트 에칭으로 사용할 수 있는 에칭액(에칭액)은 반도체층(206)을 에칭할 수 있는 것이면 좋고, 상술한 내용에 한정되지 않는다.
- [0062] 드라이 에칭을 행하는 경우에는, 불소를 함유하는 가스나 염소를 함유하는 가스를 사용하면 좋다. 또한, 드라이 에칭은, 반응성 이온 에칭법(RIE법)을 사용한 에칭 장치나, ECR(Electron Cyclotron Resonance)이나, ICP(Inductively Coupled Plasma) 등의 고밀도 플라스마원을 사용한 드라이 에칭 장치를 사용하여 행할 수 있다. 또한, ICP에칭 장치와 비교하여 넓은 면적에 걸쳐 일정한 방전이 얻어지는 ECCP(Enhanced Capacitively Coupled Plasma) 모드의 에칭 장치를 사용하여도 좋다. ECCP 모드의 에칭 장치라면, 기판으로서 제 10 세대 이후의 기판을 사용하는 경우에 있어서는 대응이 용이하다.
- [0063] 본 실시형태에 있어서는, 웨트 에칭을 사용하여 반도체층(210)을 형성한다.
- [0064] 레지스트 마스크(208)를 제거한 후에, 반도체층(210)을 덮도록 도전층(212)을 형성한다(도 3(C) 참조). 여기서, 도전층(212)은, 도전층(202)과 같은 재료를 사용하여 형성할 수 있다. 즉, 알루미늄(Al), 텅스텐(W), 티타늄(Ti), 탄탈(Ta), 몰리브덴(Mo), 니켈(Ni), 백금(Pt), 구리(Cu), 금(Au), 은(Ag), 망간(Mn), 네오디뮴(Nd), 니오븀(Nb), 크롬(Cr), 세륨(Ce) 등의 금속 재료, 또한 이들의 금속 재료를 주성분으로 하는 합금 재료, 또는 이들의 금속 재료를 성분으로 하는 질화물을 사용하여 형성할 수 있다. 또한, 도전층(212)은, 단층구조로 하여도 좋고 적층구조로 하여도 좋다. 제작 방법에 대해서도 마찬가지로, 진공 증착법이나 스퍼터법 등의 각종 성막법을 사용할 수 있다. 또한, 본 실시형태에 있어서는, 도전층(212)을 티타늄과 알루미늄의 적층구조로 한다.
- [0065] 다음에, 도전층(212) 위에 레지스트 마스크(214a) 및 레지스트 마스크(214b)를 형성하여, 상기 레지스트 마스크(214a) 및 레지스트 마스크(214b)를 사용하여, 도전층(212)을 선택적으로 에칭하여, 소스 전극 또는 소스 배선(신호선이라고도 부름)으로서 기능하는 도전층(216a) 및 드레인 배선으로서 기능하는 도전층(216b)을 형성한다(도 3(D) 참조). 또한, 상기 에칭 후에는, 레지스트 마스크(214a) 및 레지스트 마스크(214b)는 제거한다.
- [0066] 레지스트 마스크(214a) 및 레지스트 마스크(214b)는, 레지스트 마스크(208)와 동일하게 하여 형성할 수 있다. 또한, 도전층(212)의 에칭 방법으로는, 웨트 에칭 또는 드라이 에칭의 어느 것을 사용하여도 좋다. 본 실시형태에서는, 드라이 에칭을 사용하는 것으로 한다. 또한, 드라이 에칭을 행하는 경우는, 예를 들어, 염소를 함

유하는 가스, 또는 염소를 함유하는 가스에 산소가 첨가된 가스를 사용하면 좋다. 염소와 산소를 함유하는 가스를 사용함으로써, 도전층(212)과, 반도체층(206)의 에칭 선택비를 얻기 쉬워지기 때문이다.

[0067] 상술한 드라이 에칭에 의하여, 도전층(212)이 영역(220)으로 분단되고 도전층(216a) 및 도전층(216b)이 형성된다. 또는, 이 때, 영역(220)에 있어서의 반도체층(210)이 제거된다. 또한, 반도체층(210)과 도전층(212) 사이에, 에칭 진행을 정지시키는 기능을 갖는 절연층을 형성하여도 좋다. 상기 절연층은, 영역(220)에 대응하는 영역에 형성된다.

[0068] 또한, 본 실시형태에 있어서는, 반도체층(206)의 에칭과, 도전층(212)의 에칭을 상이한 레지스트 마스크를 사용하여 행하였지만, 개시하는 발명의 일 형태는 이것에 한정되어 해석되지 않는다. 반도체층(206)과 도전층(212)을 순서대로 적층시킨 후, 복수의 두께를 갖는 레지스트 마스크를 사용하여, 반도체층(206)과 도전층(212)의 에칭을 행하여도 좋다. 또한, 이 경우에는, 도전층 아래에는 반도체층이 잔존하게 된다. 또한, 복수의 두께를 갖는 레지스트 마스크는, 다단계 마스크를 사용하여 노광함으로써 형성할 수 있다.

[0069] 도전층(216a) 및 도전층(216b)을 형성한 후에는, 200℃ 내지 600℃, 대표적으로는 300℃ 내지 500℃의 열처리를 행하면 좋다. 여기서는, 질소 분위기하에서 350℃, 1시간의 열처리를 행한다. 이 열처리에 의하여 반도체층(210)의 반도체 특성을 향상시킬 수 있다. 또한, 상기 열처리의 타이밍은, 반도체층(210)의 형성 후라면 특히 한정되지 않는다. 또한, 열처리는, 상이한 타이밍으로 복수회에 걸쳐 행하여도 좋다.

[0070] 레지스트 마스크(214a) 및 레지스트 마스크(214b)를 제거한 후에, 게이트 절연층(204), 반도체층(210), 도전층(216a, 216b) 등을 덮도록 절연층(222)을 형성한다(도 3(E) 참조). 절연층(222)은, 산화실리콘, 산화질화실리콘, 질화실리콘, 질화산화실리콘, 산화알루미늄, 질화알루미늄, 산화질화알루미늄, 질화산화알루미늄, 산화탄탈 등으로부터 선택된 하나 또는 복수의 재료, DLC(다이아몬드 라이크 카본) 등의 탄소를 포함하는 재료, 에폭시, 폴리이미드, 폴리이미드, 폴리비닐페놀, 벤조시클로부텐, 아크릴 등의 유기 재료, 실록산 수지 등의 실록산 재료 등을 사용하여 단층구조 또는 적층구조로 형성할 수 있다. 절연층(222)의 형성 방법으로는, 스퍼터법, CVD법, 스펀코팅법, 스크린 인쇄법, 잉크젯법 등의 각종 방법이 있다. 또한, 절연층(222)의 재료나 형성 방법 등은, 앞선 기재에 한정되지 않는다. 또한, 절연층(222)을 구태여 형성하지 않는 구성으로 하여도 좋다. 본 실시형태에서는, 절연층(222)으로서, 스퍼터법에 의한 산화실리콘막을 형성한다.

[0071] 다음에, 절연층(222)을 선택적으로 에칭하여 도전층(216b)에 도달하는 개구를 형성한 후, 화소 전극으로서 기능하는 도전층(224)을 선택적으로 형성한다(도 4(A) 참조). 도전층(224)은, 산화텅스텐을 포함하는 인듐산화물, 산화텅스텐을 포함하는 인듐아연산화물, 산화티타늄을 포함하는 인듐산화물, 산화티타늄을 포함하는 인듐주석산화물, 인듐주석산화물(ITO), 인듐아연산화물, 산화실리콘을 첨가한 인듐주석산화물 등의 투광성을 갖는 도전성 재료를 사용한 도전층을 선택적으로 에칭함으로써 형성할 수 있다. 횡전계형의 액정 표시 장치로 하는 경우나, 반사형, 반투과형의 액정 표시 장치로 하는 경우 등, 화소 전극이나 공통 전극에 투광성이 요구되지 않는 경우에는, 알루미늄(Al), 텅스텐(W), 티타늄(Ti), 탄탈(Ta), 몰리브덴(Mo), 니켈(Ni), 백금(Pt), 구리(Cu), 금(Au), 은(Ag), 망간(Mn), 네오디뮴(Nd), 니오븀(Nb), 크롬(Cr), 세륨(Ce) 등의 전극 재료를 사용하여도 좋다. 또한, 상기 도전층의 제작 방법으로서, 진공 증착법이나 스퍼터법 등의 각종 성막법을 사용할 수 있다. 본 실시형태에서는, 인듐주석산화물을 사용하여 도전층(224)을 형성한다.

[0072] 다음에, 제 1 기판(200) 위에 제 1 스페이서층(100)을 형성한다(도 4(B), 도 5 참조). 제 1 스페이서층(100)은, 제 1 기판(200) 위에 형성된 절연층을 선택적으로 에칭함으로써 얻을 수 있다. 상기 절연층의 재료로서는, 아크릴, 폴리이미드, 폴리이미드아미드, 에폭시 등을 주성분으로 하는 유기 수지 재료, 또는, 산소, 질소, 실리콘 등을 포함하는 무기 재료(예를 들어, 산화실리콘, 질화실리콘, 질소를 포함하는 산화실리콘 등), 등을 사용할 수 있다. 또한, 제 1 스페이서층의 형성 방법은 상술한 내용에 한정되지 않는다. 예를 들어, 스크린 인쇄법이나 잉크젯법 등, 선택적으로 절연층을 형성하는 방법을 사용하여 제 1 스페이서층(100)을 형성하여도 좋다.

[0073] 또한, 본 실시형태에 있어서, 제 1 스페이서층(100)을 도전층(202)과 도전층(216a)의 교차부 부근에 형성하는 구성으로 하였지만, 개시하는 발명의 일 형태는 이것에 한정되어 해석되지 않는다. 제 1 스페이서층(100)을 사용하여 소정의 셀 두께를 확보할 수 있으면, 어느 형태로 제 1 스페이서층(100)을 형성하여도 좋다.

[0074] 제 1 스페이서층(100)을 형성한 후에, 절연층(222), 도전층(224), 제 1 스페이서층(100)을 덮도록, 절연층(226)을 형성한다(도 4(C) 참조). 절연층(226)은, 절연층(222)과 같은 재료, 방법을 사용하여 형성할 수 있다. 또한, 절연층(226)은 필수의 구성 요소가 아니기 때문에, 불필요한 경우에는 형성하지 않아도 좋다.

- [0075] 또한, 배향막이 필요한 경우에는, 절연층(226)에 배향막으로서의 기능을 갖게 하여도 좋다. 이 경우, 절연층(226)에 대하여, 러빙 처리 등을 행하면 좋다.
- [0076] 그 후, 상술한 각종 구성이 형성된 제 1 기판(200)과, 공통 전극(대향 전극이라고도 함)을 포함하는 층(290), 제 2 스페이서층(102), 절연층(292) 등이 형성된 제 2 기판(250)을, 셀재 등을 사용하여 접합한다(도 4(D) 참조). 제 2 기판(250)에는, 제 1 기판과 같은 것을 사용하면 좋다. 물론, 제 1 기판(200)과 제 2 기판(250)을 상이한 것으로 하여도 좋다. 층(290)의 구성은 특히 한정되지 않고, 공통 전극 이외에, 컬러 필터나 블랙 마스크, 편광판 등을 구비하여도 좋다. 또한, 횡전계를 사용한 액정 표시 장치 등의 경우에는, 층(290)은, 공통 전극을 갖지 않는 구성이라도 좋다. 제 2 스페이서층(102)은, 제 1 스페이서층(100)과 동일하게 하여 형성할 수 있다. 절연층(292)은, 절연층(226)과 동일하게 하여 형성할 수 있다.
- [0077] 그 후, 접합된 제 1 기판(200)과 제 2 기판(250) 사이에 액정 재료를 주입하여, 액정층(260)을 형성한다. 액정 재료를 주입한 후에는, 주입구를 자외선 경화 수지 등을 사용하여 밀봉한다. 액정 재료를 제 1 기판(200) 또는 제 2 기판(250)의 어느 것에 적하한 후에, 이들의 기판을 접합하여도 좋다.
- [0078] 액정 재료로서는, 예를 들어, 응답 속도가 뛰어난 블루상을 나타내는 액정 재료를 사용하는 것이 적합하다. 블루상을 나타내는 액정 재료는, 액정 이외에 키랄제를 포함하는 것이 바람직하다. 예를 들어, 5중량% 이상의 키랄제를 혼합시킨 액정 재료를 사용함으로써, 블루상을 발현시키는 것이 용이해진다. 일반적으로, 블루상에 있어서, 백 표시 조건에서의 복굴절(Δn)은 0.05 이하, 커 계수가 $1 \times 10^{-9} \text{ mV}^{-2}$ 이상이기 때문에, 요구되는 셀 두께는 $6 \mu\text{m}$ 이상(바람직하게는 $10 \mu\text{m}$ 이상)이 된다. 따라서, 블루상을 사용하는 액정 표시 장치에 있어서, 개시하는 발명의 일 형태에 의한 효과는 현저하다. 또한, 액정 재료는 상술한 내용에 한정되지 않는다. 서모트로픽 액정, 저분자 액정, 고분자 액정, 강유전 액정, 반강유전 액정 등을 포함하는 액정 재료를 적절히 선택하여 사용할 수 있다. 또한, 사용하는 액정상에 대해서도 특히 한정되지 않고, 콜레스테릭상, 콜레스테릭 블루상, 스멕틱상, 스멕틱 블루상, 큐빅상, 키랄 네마틱상, 등방상 등을 적절히 사용할 수 있다.
- [0079] 이상의 공정에 의하여, 액정 표시 장치가 완성된다.
- [0080] 본 실시형태에서 나타낸 바와 같이, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층을 사용함으로써, $6 \mu\text{m}$ 이상(바람직하게는 $10 \mu\text{m}$ 이상)의 셀 두께를 확보한 액정 표시 장치를 제공할 수 있다. 따라서, 셀 두께를 크게 할 필요가 있는 액정 표시 장치(예를 들어, 백 표시 조건에 있어서의 복굴절(Δn)이 0.05 이하인 블루상을 사용하는 액정 표시 장치, 액정층의 커 계수가 $1 \times 10^{-9} \text{ mV}^{-2}$ 이상인 액정 표시 장치 등)에 있어서도, 표시 특성을 향상시킬 수 있다.
- [0081] 본 실시형태에 있어서 나타낸 구성이나 방법은, 다른 실시형태에서 나타낸 구성이나 방법 등과 적절히 조합하여 실시할 수 있다.
- [0082] (실시형태 3)
- [0083] 본 실시형태에서는, 개시하는 발명의 일 형태인 액정 표시 장치에 대해서, 도 6(A) 내지 도 7(B)를 참조하여 설명한다. 또한, 도 6(A) 내지 도 7(B)에 도시하는 구성은 모두 일례에 불과하고, 다른 구성을 적용하여도 좋다.
- [0084] 도 6(A) 및 도 7(A)는, 개시하는 발명의 일 형태인 액정 표시 장치의 단면을 도시하는 모식도이고, 도 6(B) 및 도 7(B)는, 액정 표시 장치의 평면을 도시하는 모식도이다.
- [0085] 본 실시형태에 있어서 나타내는 액정 표시 장치와, 앞선 실시형태에 있어서 나타낸 액정 표시 장치(도 1(A) 및 도 1(B) 참조)의 차이점은, 제 1 스페이서층(100)의 크기나 형상, 제 2 스페이서층(102)의 크기나 형상 등이다. 또한, 그 이외의 구성의 상세한 내용에 대해서는, 앞선 실시형태를 참조할 수 있기 때문에, 여기서는 생략한다.
- [0086] 도 6(A) 및 도 6(B)에는, 앞선 실시형태와 비교하여 대형화한 제 1 스페이서층(110)을 갖는 액정 표시 장치를 도시한다. 제 1 스페이서층을 대형화함으로써, 제 1 기판(200)과 제 2 기판(250)을 접합할 때의 위치맞춤 정밀도에 대한 요구를 완화할 수 있다. 따라서, 액정 표시 장치의 생산성을 향상시킬 수 있다. 또한, 도 6(B)에서는, 발명의 이해하기 쉽게 하기 위해서, 제 2 기판(250)에 형성되는 제 2 스페이서층(112)을 파선으로 도시한다. 여기서, 제 2 스페이서층(112)은, 도 1(A) 및 도 1(B)에 있어서의 제 2 스페이서층(102)과 같은 정도의 크기이다.

- [0087] 또한, 스페이스층의 크기 등에 대해서는 앞선 기재에 한정되어 해석되지 않는다. 생산성을 향상시킬 수 있는 형태로, 스페이스층의 크기를 적절히 변경하여도 좋다. 예를 들어, 제 2 스페이스층(112)을 대형화하고, 제 1 스페이스층(110)은, 도 1(A) 및 도 1(B)에 있어서의 제 1 스페이스층(100)과 같은 정도의 크기로 할 수 있다. 물론, 제 1 스페이스층(110)과 제 2 스페이스층(112)을 함께 대형화하여도 좋다.
- [0088] 상기에 있어서, 스페이스층의 대형화란, 제 1 스페이스층(또는 제 2 스페이스층)의, 제 2 스페이스층(또는 제 1 스페이스층)과 접하는 영역을 포함하는 면의 면적을 확대하는 것을 의미하여, 그 이외의 의미에 있어서의 대형화를 반드시 포함하는 것은 아니다. 예를 들어, 스페이스층의 높이에 대해서는 특히 한정되지 않고, 커져도 좋고 작아져도 좋다.
- [0089] 생산성의 향상은, 제 1 스페이스층(110)과 제 2 스페이스층(112)의 어느 것이 대형화됨으로써 실현될 수 있기 때문에, 제 1 스페이스층과 제 2 스페이스층의 관계를, "제 1 스페이스층(또는 제 2 스페이스층)의, 제 2 스페이스층(또는 제 1 스페이스층)과 접하는 영역을 포함하는 면의 면적이, 제 2 스페이스층(또는 제 1 스페이스층)의, 제 1 스페이스층(또는 제 2 스페이스층)과 접하는 영역을 포함하는 면의 면적보다 크다"고 말할 수도 있다.
- [0090] 도 7(A) 및 도 7(B)는, 앞선 실시형태와 비교하여 형상을 변화시킨 제 1 스페이스층(120) 및 제 2 스페이스층(122)을 갖는 액정 표시 장치를 도시한다. 제 1 스페이스층이나 제 2 스페이스층의 형상을 변화시킴으로써, 제 1 기관(200)과 제 2 기관(250)을 접합할 때의 위치맞춤 정밀도에 대한 요구를 완화시킬 수 있다. 따라서, 액정 표시 장치의 생산성을 향상시킬 수 있다. 또한, 도 7(B)에서는, 발명의 이해하기 쉽게 하기 위해서, 제 2 기관(250)에 형성되는 제 2 스페이스층(122)을 파선으로 도시한다. 여기서, 제 1 스페이스층(120)(또는 제 2 스페이스층(122))은, 제 1 기관(200)의 주표면(또는 제 2 기관(250)의 주표면)에 수직인 방향으로부터 봐서, 대략 직사각형이 되도록 형성된다. 또한, 제 1 스페이스층(120)과 제 2 스페이스층(122)은, 서로 장변(상술한 직사각형에 있어서의 장변)이 교차하는 형태로 형성된다.
- [0091] 또한, 스페이스층의 형상에 대해서는 앞선 기재에 한정되어 해석되지 않는다. 생산성을 향상시킬 수 있는 형태로, 스페이스층의 형상 등을 적절히 변경하여도 좋다. 예를 들어, 제 1 스페이스층(120)을, 도 6(A) 및 도 6(B)에 있어서의 제 1 스페이스층(110)과 같은 형상, 크기로 할 수 있다. 물론, 제 1 스페이스층(120)과 제 2 스페이스층(122)의 형상은, 대략 직사각형인 것에 한정되지 않고, 삼각형, 사각형, 오각형 등의 다각형이나, 원형, 타원형 등, 각종 형상으로 변경할 수 있다.
- [0092] 또한, 스페이스층의 크기나 형상에 대해서는, 가능한 한 액정의 유동성을 저하시키지 않는 것이 바람직하다. 예를 들어, 도 7(A) 및 도 7(B)에 있어서의 스페이스층(120)을 장변 방향으로 연장하고, 인접하는 스페이스층(120)과 접촉되는 구성으로 하는 것도 가능하지만, 이러한 구성을 채용하는 경우에는, 스페이스층이 액정의 유동성을 저하시키기 때문에, 액정의 점도에 따라서는, 액정 재료의 주입에 막대한 시간을 필요로 하는 경우가 있고, 생산성이 저하될 우려가 생긴다. 이러한 문제를 발생시키지 않기 위해서도, 스페이스층의 크기나 형상은, 액정의 유동성을 저하시키지 않는 것이 바람직하다.
- [0093] 예를 들어, 블루상을 나타내는 액정 재료에서는, 그 점도가 $1\text{Pa} \cdot \text{sec}$ 내지 $10\text{Pa} \cdot \text{sec}$ 정도(대표적으로는 25°C 에 있어서 $3\text{Pa} \cdot \text{sec}$)이기 때문에, 액정 재료의 주입 시간을 고려하면, 스페이스층의 최대 폭(예를 들어, 장변 방향의 길이)는 화소의 단변 방향의 길이 미만으로 하는 것이 바람직하다. 즉, 스페이스층을 인접하는 화소마다 형성하는 경우에도, 인접하는 스페이스층끼리 접촉하지 않는 정도의 길이로 한다. 예를 들어, 화소가 $100\mu\text{m} \times 30\mu\text{m}$ 정도의 크기라면, 스페이스층의 최대 폭이 $30\mu\text{m}$ 미만 정도가 되도록 하면 좋다. 이러한 구성으로 함으로써, 액정의 주입 시간의 증대를 억제할 수 있다. 즉, 생산성의 향상이라는 과제를 해결할 수 있다. 또한, 스페이스층의 최소 폭(예를 들어, 단변 방향의 길이)를 스페이스층의 높이 미만으로 하는 것은 제작 공정상 어렵기 때문에, 스페이스층의 최소 폭은 스페이스층의 높이 이상으로 하는 것이 바람직하다. 예를 들어, 스페이스층의 높이가 $3\mu\text{m}$ 이상이라면, 스페이스층의 최소 폭은 $3\mu\text{m}$ 이상으로 하면 좋다.
- [0094] 본 실시형태에 있어서 나타낸 바와 같이, 개시하는 발명의 일 형태에서는, 제 1 기관 위에 형성된 제 1 스페이스층과, 제 2 기관 위에 형성된 제 2 스페이스층을 사용함으로써, $6\mu\text{m}$ 이상(바람직하게는 $10\mu\text{m}$ 이상)의 셀 두께를 확보한 액정 표시 장치를 제공할 수 있다. 따라서, 셀 두께를 크게 할 필요가 있는 액정 표시 장치(예를 들어, 블루상을 사용한 액정 표시 장치 등)에 있어서도, 표시 특성을 향상시킬 수 있다.
- [0095] 또한, 본 실시형태에 있어서 나타낸 바와 같이, 제 1 스페이스층과 제 2 스페이스층의 크기나 형상을 고안함으로써, 액정 표시 장치의 생산성을 향상시킬 수 있다. 이 효과는, 점도가 높은 액정 재료(예를 들어, 그 점도가

1Pa·sec 내지 10Pa·sec 정도인 블루상을 나타내는 액정 재료)를 사용하는 경우 등에 있어서, 특히 현저하다.

- [0096] 본 실시형태에 있어서 나타낸 구성이나 방법 등은, 다른 실시형태에서 나타낸 구성이나 방법 등과 적절히 조합하여 실시할 수 있다.
- [0097] (실시형태 4)
- [0098] 본 실시형태에서는, 개시하는 발명의 일 형태인 액정 표시 장치의 제조 방법에 대해서, 도 8(A) 내지 도 10을 참조하여 설명한다. 여기서, 도 9 및 도 10의 A-B 및 C-D에 있어서의 단면이, 도 8(B) 또는 도 8(C)에 상당한다. 또한, 도 9 및 도 10에 있어서는, 일부의 구성을 생략한다. 또한, 도 8(A) 내지 도 10에 도시하는 제조 방법은 일례에 불과하고, 다른 제조 방법을 적용하여도 좋다.
- [0099] 또한, 본 실시형태에 나타내는 제조 방법은, 앞선 실시형태에 있어서 나타낸 제조 방법과 중복하는 부분이 많다. 따라서, 본 실시형태에 있어서는, 중복하는 부분에 대한 설명은 생략한다.
- [0100] 우선, 앞선 실시형태에 있어서 설명한 방법 등에 의하여, 도 3(E)의 상태로 한다. 그리고 절연층(222)을 선택적으로 에칭하여 도전층(216b)에 도달하는 개구를 형성한 후, 화소 전극으로서 기능하는 도전층(224)을 선택적으로 형성한다(도 8(A) 참조). 도전층(224)의 상세한 내용에 대해서는, 앞선 실시형태를 참조할 수 있다.
- [0101] 다음에, 제 1 기판(200) 위에 제 1 스페이서층(110)(또는 제 1 스페이서층(120))을 형성한다(도 8(B), 도 9, 도 10 참조). 제 1 스페이서층(110)의 상세한 내용은, 앞선 실시형태를 참조할 수 있다. 여기서는, 크기 또는 형상이 상이한 제 1 스페이서층(110)(또는 제 1 스페이서층(120))을 형성한다.
- [0102] 제 1 스페이서층(110)(또는 제 1 스페이서층(120))을 형성한 후에, 절연층(222), 도전층(224), 제 1 스페이서층(110)(또는 제 1 스페이서층(120))을 덮도록, 절연층(226)을 형성한다(도 8(C) 참조). 절연층(226)의 상세한 내용에 대해서는, 앞선 실시형태를 참조할 수 있다.
- [0103] 그 후, 상술한 각종 구성이 형성된 제 1 기판(200)과, 공통 전극(대향 전극이라고도 함)을 포함하는 층(290), 제 2 스페이서층(112)(또는 제 2 스페이서층(122)), 절연층(292) 등이 형성된 제 2 기판(250)을, 쉘재 등을 사용하여 접합한다(도 8(D) 참조). 상기 공정의 상세한 내용에 대해서도, 앞선 실시형태를 참조할 수 있다.
- [0104] 그 후, 접합된 제 1 기판(200)과 제 2 기판(250) 사이에 액정 재료를 주입하고, 액정층(260)을 형성한다. 액정 재료를 주입한 후에는, 주입구를 자외선 경화 수지 등을 사용하여 밀봉한다. 액정 재료를 제 1 기판(200) 또는 제 2 기판(250)의 어느 하나에 적하한 후에, 이들의 기판을 접합하여도 좋다. 이상의 공정에 의하여, 액정 표시 장치가 완성된다.
- [0105] 본 실시형태에 있어서 나타낸 바와 같이, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층을 사용함으로써, 6 μ m 이상(바람직하게는 10 μ m 이상)의 셀 두께를 확보한 액정 표시 장치를 제공할 수 있다. 따라서, 셀 두께를 크게 할 필요가 있는 액정 표시 장치(예를 들어, 블루상을 사용한 액정 표시 장치 등)에 있어서도, 표시 특성을 향상시킬 수 있다.
- [0106] 또한, 본 실시형태에 있어서 나타낸 바와 같이, 제 1 스페이서층과 제 2 스페이서층의 크기나 형상을 고안함으로써, 액정 표시 장치의 생산성을 향상시킬 수 있다. 이 효과는, 점도가 높은 액정 재료(예를 들어, 그 점도가 1Pa·sec 내지 10Pa·sec 정도인 블루상을 나타내는 액정 재료)를 사용하는 경우 등에 있어서, 특히 현저하다.
- [0107] 본 실시형태에 있어서 나타낸 구성이나 방법 등은, 다른 실시형태에서 나타낸 구성이나 방법 등과 적절히 조합하여 실시할 수 있다.
- [0108] (실시형태 5)
- [0109] 본 실시형태에서는, 액정 표시 장치의 일례를 나타낸다. 또한, 본 명세서 등에 있어서의 액정 표시 장치에는, 커넥터, 예를 들어 FPC(Flexible Printed Circuit) 또는 TAB(Tape Automated Bonding) 테이프 또는 TCP(Tape Carrier Package)가 장착된 모듈, TAB 테이프나 TCP의 끝에 프린트 배선판이 형성된 모듈, 또는 표시 소자에 COG(Chip On Glass) 방식에 의하여 IC(집적회로)가 직접 실장된 모듈 등이 포함된다.
- [0110] 우선, 액정 표시 패널의 외관 및 단면에 대하여, 도 11(A1), 도 11(A2) 및 도 11(B)를 사용하여 설명한다. 도 11(A1) 및 도 11(A2)는, 제 1 기판(4001) 위에 형성된 박막 트랜지스터(4010), 박막 트랜지스터(4011), 및 액

정 소자(4013)을, 제 2 기관(4006) 사이에 절재(4005)에 의하여 밀봉한 패널의 평면도이며, 도 11(B)는, 도 11(A1), 도 11(A2)의 M-N에 있어서의 단면도에 상당한다.

- [0111] 제 1 기관(4001) 위의 절재(4005)에 의하여 둘러싸이는 영역과 상이한 영역에는, 별도로 준비된 기관 위에 단결정 반도체나 다결정 반도체로 형성된 신호선 구동 회로(4003)가 실장된다. 또한, 별도로 형성한 구동 회로의 접속 방법은, 특히 한정되지 않고, COG법, 와이어 본딩법, TAB법 등을 적절히 사용할 수 있다. 도 11(A1)은, COG법에 의하여 신호선 구동 회로(4003)를 실장하는 예이고, 도 11(A2)는, TAB법에 의하여 신호선 구동 회로(4003)를 실장하는 예이다.
- [0112] 제 1 기관(4001) 위에 형성된 화소부(4002)와, 주사선 구동 회로(4004)는, 박막 트랜지스터를 복수 갖는다. 또한, 도 11(B)에서는, 화소부(4002)에 포함되는 박막 트랜지스터(4010)와, 주사선 구동 회로(4004)에 포함되는 박막 트랜지스터(4011)를 예시한다. 박막 트랜지스터(4010), 박막 트랜지스터(4011) 위에는 절연층(4020), 절연층(4021)이 형성된다.
- [0113] 박막 트랜지스터(4010)나 박막 트랜지스터(4011)로서는, 예를 들어, In-Ga-Zn-O계의 반도체를 사용한 박막 트랜지스터를 적용할 수 있다. 물론, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 실리콘이나 갈륨을 포함하는 반도체나, 유기 반도체 등을 사용하여 박막 트랜지스터를 형성하여도 좋다. 또한, 본 실시형태에 있어서, 박막 트랜지스터(4010) 및 박막 트랜지스터(4011)는 n채널형 박막 트랜지스터이다.
- [0114] 또한, 액정 소자(4013)가 갖는 화소 전극층(4030)은, 박막 트랜지스터(4010)와 전기적으로 접속된다. 그리고 액정 소자(4013)의 대향 전극층(4031)은 제 2 기관(4006) 위에 형성된다. 화소 전극층(4030)과 대향 전극층(4031)과 액정층(4008)이 중첩하는 부분이, 액정 소자(4013)에 상당한다. 또한, 화소 전극층(4030) 및 대향 전극층(4031)의 표면에는, 각각 절연층(4032), 절연층(4033)이 형성된다. 절연층(4032) 및 절연층(4033)은, 배향막으로서의 기능을 가져도 좋다. 또한, 개시하는 발명의 일 형태는 상술한 구성에 한정되지 않는다. 예를 들어, 가로 방향 전계를 사용하는 액정 표시 장치의 경우에는, 화소 전극층과 대향 전극층이 모두 제 1 기관(4001) 측에 형성되어도 좋다.
- [0115] 또한, 제 1 기관(4001)이나 제 2 기관(4006)으로서는, 유리, 금속(대표적으로는 스테인리스), 세라믹스, 플라스틱 등의 재료로 이루어지는 기관을 사용할 수 있다. 플라스틱으로서는, FRP(Fiberglass-Reinforced Plastics)판, PVF(폴리비닐 플로라이드) 필름, 폴리에스테르 필름, 또는 아크릴 수지 필름 등을 사용할 수 있다. 알루미늄 호일을 PVF 필름이나 폴리에스테르 필름으로 끼운 구조의 시트 등을 사용하여도 좋다.
- [0116] 제 1 기관(4001) 및 제 2 기관(4006)에는 각각, 절연막을 선택적으로 에칭함으로써 얻어지는 주 형상의 스페이서층(4035) 및 스페이서층(4036)이 형성된다. 이들은, 화소 전극층(4030)과 대향 전극층(4031) 사이의 거리(셀 두께)를 제어하는 기능을 갖는다. 개시하는 발명의 일 형태에 있어서는, 이러한 2개의 스페이서층을 사용함으로써, 원하는 셀 두께를 확보하는 것이 용이해진다.
- [0117] 대향 전극층(4031)은, 박막 트랜지스터(4010)와 동일 기관 위에 형성되는 공통 전위선과 전기적으로 접속된다. 공통 접속부를 사용하여, 한 쌍의 기관 위에 배치되는 도전상 입자를 통하여 대향 전극층(4031)과 공통 전위선을 전기적으로 접속할 수 있다. 또한, 도전성 입자는 절재(4005)에 함유시키면 좋다.
- [0118] 액정층(4008)에는, 예를 들어, 블루상을 나타내는 액정을 사용하면 좋다. 블루상은, 액정상의 하나이고, 매우 응답 속도가 높다는 특징을 갖는다. 또한, 블루상은 좁은 온도 범위에서만 발현하기 때문에, 온도 범위를 개선하기 위해서, 5중량% 이상의 키랄제를 혼합시킨 액정 조성물을 사용함으로써 액정층(4008)에 사용하면 좋다. 블루상을 나타내는 액정과 키랄제를 포함하는 액정 조성물은, 응답 속도가 $10\mu s$ 내지 $100\mu s$ 로 짧고(응답 속도가 매우 높고), 광학적 등방성을 갖기 때문에 배향 처리가 불필요하고, 시야각 의존성이 작다. 또한, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 블루상 이외의 액정상을 사용하여도 좋다.
- [0119] 본 실시형태에서 나타내는 액정 표시 장치는 투과형의 액정 표시 장치이지만, 반사형의 액정 표시 장치로 하여도 좋고, 투과형과 반사형을 조합한 반투과형의 액정 표시 장치로 하여도 좋다. 또한, 편광판은 기관의 외측(시인측)에 형성하여도 좋고, 내측에 형성하여도 좋다. 착색층에 대해서도 마찬가지다. 또한, 차광 기능을 갖는 블랙 마스크(블랙 매트릭스)를 형성하여도 좋다.
- [0120] 또한, 본 실시형태에서는, 화소 전극층(4030)이 형성되는 표면 요철을 저감하여 표시 특성을 향상시켜, 또는, 박막 트랜지스터의 신뢰성을 향상시키기 위하여, 박막 트랜지스터를 절연층(4020)이나, 절연층(4021)으로 덮는 구성으로 하였지만, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 여기서, 절연층(4020)은, 외부로부터의 오염 불순물의 침입을 방지하는 기능을 갖고, 절연층(4021)은, 화소 전극층(4030)이 형성되는 표면을 평탄화

하는 기능을 갖는 것이 바람직하다.

- [0121] 보다 구체적으로는, 절연층(4020)은, 치밀한 막으로 하는 것이 바람직하다. 예를 들어, 스퍼터법이나 CVD법에 의하여, 산화실리콘막, 질화실리콘막, 산화질화실리콘막, 질화산화실리콘막, 산화알루미늄막, 질화알루미늄막, 산화질화알루미늄막, 질화산화알루미늄막 등을 단층구조, 또는 적층구조로 형성하면 좋다. 또한, 절연층(4020)의 구성은, 상기 구성에 특히 한정되지 않는다.
- [0122] 또한, 절연층(4021)은, 폴리이미드, 아크릴, 벤조시클로부텐, 폴리아미드, 에폭시 등의 내열성을 갖는 유기 재료를 사용하여 형성할 수 있다. 상기 유기 재료 이외에, 저유전율 재료(low-k 재료), 실록산계 수지, PSG(인 유리), BPSG(인 붕소 유리) 등을 사용하여도 좋다. 또한, 이들의 재료로 형성되는 절연막을 복수 적층시킴으로써, 절연층(4021)을 형성하여도 좋다.
- [0123] 화소 전극층(4030), 대향 전극층(4031)은, 산화텅스텐을 포함하는 인듐산화물, 산화텅스텐을 포함하는 인듐아연산화물, 산화티타늄을 포함하는 인듐산화물, 산화티타늄을 포함하는 인듐주석산화물, 인듐주석산화물(ITO), 인듐아연산화물, 산화실리콘을 첨가한 인듐주석산화물 등의 투광성을 갖는 도전성 재료를 사용하여 형성할 수 있다.
- [0124] 또한, 화소 전극층(4030), 대향 전극층(4031)을, 도전성 고분자(도전성 폴리머라고도 함)를 포함하는 도전성 조성물을 사용하여 형성하여도 좋다. 도전성 조성물을 사용하여 형성된 화소 전극층이나 대향 전극층은, 시트 저항이 $1.0 \times 10^4 \Omega/\text{sq.}$ 이하, 파장 550nm에 있어서의 투광율이 70% 이상인 것이 바람직하다. 또한, 도전성 조성물에 포함되는 도전성 고분자의 저항율이 $0.1 \Omega \cdot \text{cm}$ 이하인 것이 바람직하다.
- [0125] 도전성 고분자로서는, 소위 π 전자 공액계 도전성 고분자를 사용할 수 있다. 예를 들어, 폴리아닐린 또는 그 유도체, 폴리피롤 또는 그 유도체, 폴리티오펜 또는 그 유도체, 또한, 이들의 2종 이상의 공중합체 등을 사용하면 좋다.
- [0126] 별도로 형성된 신호선 구동 회로(4003)나 주사선 구동 회로(4004), 화소부(4002) 등에 주어지는 각종 신호는, FPC(4018)로부터 공급된다. FPC(4018)가 갖는 단자는, 이방성 도전막(4019)을 통하여, 접속 단자 전극(4015)과 전기적으로 접속된다. 또한, 본 실시형태에서는, 접속 단자 전극(4015)은, 액정 소자(4013)가 갖는 화소 전극층(4030)과 같은 도전막으로 형성되고, 단자 전극(4016)은 박막 트랜지스터(4010)나, 박막 트랜지스터(4011)의 소스 전극층이나 드레인 전극층과 같은 도전막으로 형성된다.
- [0127] 도 11(A1), 도 11(A2) 및 도 11(B)에 있어서는, 신호선 구동 회로(4003)를 별도로 형성하여, 제 1 기관(4001)에 실장하는 예를 도시하였지만, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 주사선 구동 회로를 별도로 형성하여 실장하여도 좋고, 신호선 구동 회로의 일부 또는 주사선 구동 회로의 일부만을 별도로 형성하여 실장하여도 좋다.
- [0128] 도 12는, 상술한 액정 표시 패널을 사용하여 액정 표시 모듈을 구성하는 일례를 도시한다.
- [0129] 액정 표시 모듈은, 제 1 기관(2600)과 제 2 기관(2601)이 쉘체에 의하여 고착되고, 그 사이에 박막 트랜지스터 등을 포함하는 소자부(2603), 액정을 포함하는 액정층(2604), 착색층(2605) 등을 구비한다. 또한, 제 1 기관(2600) 및 제 2 기관(2601)은 편광판(2606, 2607)을 구비한다. 착색층(2605)은 컬러 표시를 행하는 경우에 필요하고, RGB 방식의 경우는, 적, 녹, 청의 각 색에 대응한 착색층이 각 화소에 대응하여 형성된다. 제 1 기관(2600)의 외측에는, 편광판(2607) 이외에, 확산판(2613) 등이 형성된다. 광원은 냉음극관(2610)과 반사판(2611)에 의하여 구성되고, 회로 기관(2612)에는 컨트롤 회로나 전원 회로 등이 내장되고, 가요성 배선 기관(flexible wiring board)(2609)에 의하여 제 1 기관(2600)의 배선 회로부(2608)와 접속된다. 편광판과 액정층의 사이에는, 위상차판을 형성하여도 좋다.
- [0130] 또한, 액정의 구동 방식으로서, TN(Twisted Nematic) 모드, IPS(In-Plane-Switching) 모드, FFS(Fringe Field Switching) 모드, MVA(Multi-domain Vertical Alignment) 모드, PVA(Patterned Vertical Alignment) 모드, ASM(Axially Symmetric aligned Micro-cell) 모드, OCB(Optical Compensated Birefringence) 모드, FLC(Ferroelectric Liquid Crystal) 모드, AFLC(AntiFerroelectric Liquid Crystal) 모드, 콜레스테릭 액정(Cholesteric Liquid Crystal) 모드, PDLC(Polymer Dispersed Liquid Crystal) 모드, PNLC(Polymer Network Liquid Crystal) 모드 등을 사용하여도 좋다.
- [0131] 이상, 개시하는 발명의 일 형태에서는, 원하는 셀 두께(액정층의 두께)를 확보하는 것이 가능하기 때문에, 뛰어난 표시 특성을 갖는 액정 표시 장치를 제공할 수 있다.

- [0132] 본 실시형태에 있어서 나타낸 구성이나 방법 등은, 다른 실시형태에서 나타낸 구성이나 방법 등과 적절히 조합하여 실시할 수 있다.
- [0133] (실시형태 6)
- [0134] 본 실시형태에서는, 개시하는 발명의 일 형태인 액정 표시 장치에 대해서, 도 13(A) 내지 도 14(D)를 참조하여 설명한다. 여기서, 도 13(A)의 A-B 및 C-D에 있어서의 단면이, 도 13(B)에 상당한다. 또한, 도 13(A)에 있어서는, 일부의 구성을 생략한다.
- [0135] 기본적인 구성이나 제조 공정에 대해서는, 앞선 실시형태에 있어서 설명한 내용과 마찬가지로 생략한다. 본 실시형태에 있어서 나타내는 액정 표시 장치는, 공통 전극으로서 기능하는 도전층(228)이 제 1 기판(200) 측에 형성되고, 화소 전극으로서 기능하는 도전층(224)과 도전층(228) 사이에 가로 방향(제 1 기판(200)의 주표면과 대략 평행한 방향)의 전계가 발생하는 점에서, 앞선 실시형태에 있어서 나타낸 표시 장치와 상이하다.
- [0136] 도전층(228)은, 도전층(224)을 형성할 때에 함께 형성할 수 있다. 또한, 도전층(228)은, 도전층(202)을 형성할 때에, 함께 형성하여도 좋다. 마찬가지로, 도전층(216a)이나 도전층(216b)을 형성할 때에 형성할 수도 있다. 본 실시형태에 있어서는 도전층(228)을 도전층(224)과 마찬가지로 형성하는 경우에 대해서 나타내었지만, 개시하는 발명의 일 형태는 이것에 한정되지 않는다. 상세한 내용에 있어서는, 각 도전층의 형성 공정에 관한 설명을 참조할 수 있다. 또한, 본 실시형태에 있어서 나타내는 바와 같은 횡전계를 사용하는 액정 표시 장치에 대해서는, 제 2 기판(250) 측에 공통 전극을 형성할 필요가 없다. 따라서, 본 실시형태에 있어서는, 층(290)에 공통 전극은 포함되지 않는다.
- [0137] 본 실시형태에 있어서는, 도전층(224)과 도전층(228)이 서로 맞물리는 형상이지만, 개시하는 발명의 일 형태는 이것에 한정되어 해석되지 않는다. 도 14(A) 내지 도 14(D)에는, 횡전계를 사용하는 액정 표시 장치에 적용 가능한 전극 형상의 예를 도시한다. 또한, 도 14(A) 내지 도 14(D)에 도시하는 도전층(224)과 도전층(228)의 관계는 서로 바뀌어도 좋다. 또한, 사용할 수 있는 전극의 형상은 이것에 한정되지 않는다. 여기서, 도 14(A) 내지 도 14(C)와 같은 전극 형상으로 하는 경우에는, 도전층(224)과 도전층(228)이 일부에 있어서 중첩한다. 따라서, 도전층(224)과 도전층(228)은 상이한 층으로 형성하는 것이 바람직하다.
- [0138] 본 실시형태에 있어서 나타낸 바와 같이, 제 1 기판 위에 형성된 제 1 스페이서층과, 제 2 기판 위에 형성된 제 2 스페이서층을 사용함으로써, 6 μ m 이상(바람직하게는 10 μ m 이상)의 셀 두께를 확보한 액정 표시 장치를 제공할 수 있다. 따라서, 셀 두께를 크게 할 필요가 있는 액정 표시 장치(예를 들어, 블루상을 사용한 액정 표시 장치 등)에 있어서도, 표시 특성을 향상시킬 수 있다. 특히, 횡전계를 사용한 구동 방식을 채용함으로써, 표시 특성을 한층 더 향상시킬 수 있다.
- [0139] 또한, 본 실시형태에 있어서 나타내는 바와 같이, 제 1 스페이서층과 제 2 스페이서층의 크기나 형상을 고안함으로써, 액정 표시 장치의 생산성을 향상시킬 수 있다. 이 효과는, 점도가 높은 액정 재료(예를 들어, 블루상을 나타내는 액정 재료)를 사용하는 경우에, 특히 현저하다.
- [0140] 본 실시형태에 있어서 나타낸 구성이나 방법 등은, 다른 실시형태에서 나타낸 구성이나 방법 등과 적절히 조합하여 실시할 수 있다.

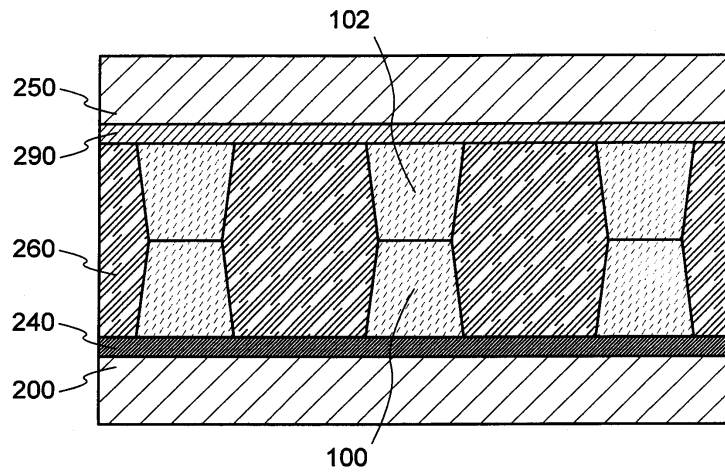
부호의 설명

- | | | |
|--------|------------|------------|
| [0141] | 100: 스페이서층 | 102: 스페이서층 |
| | 200: 기판 | 202: 도전층 |
| | 216a: 도전층 | 224: 도전층 |
| | 240: 층 | 250: 기판 |
| | 260: 액정층 | 290: 층 |

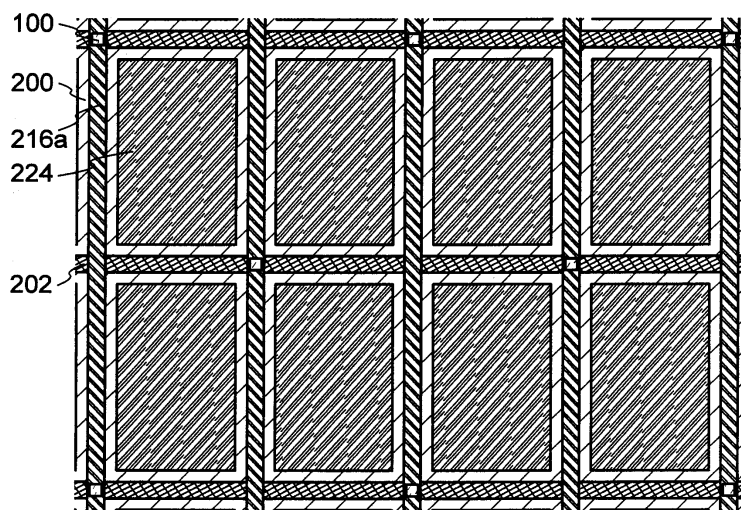
도면

도면1

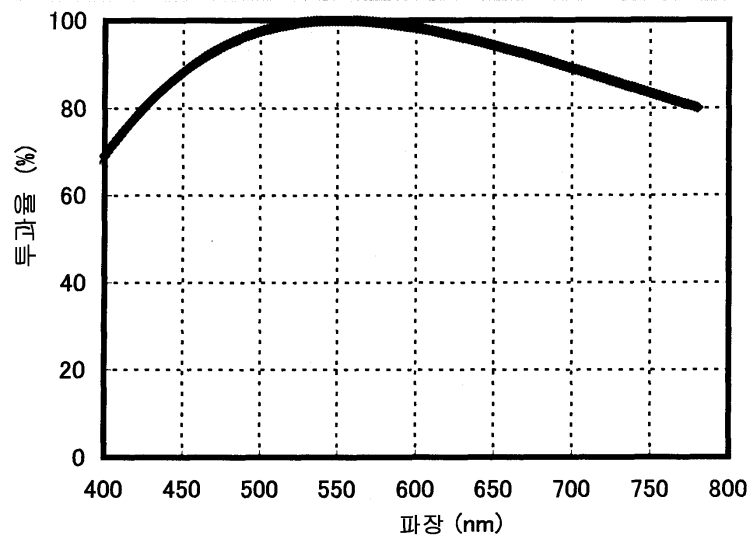
(A)



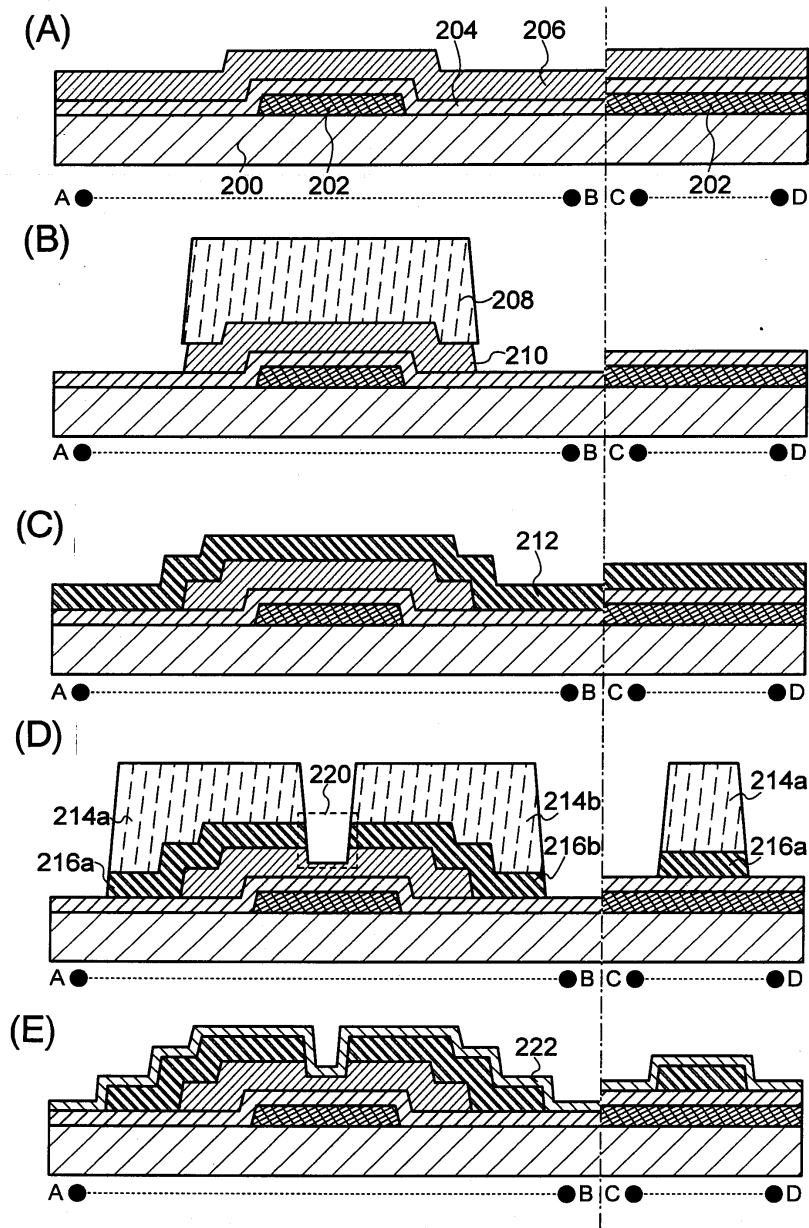
(B)



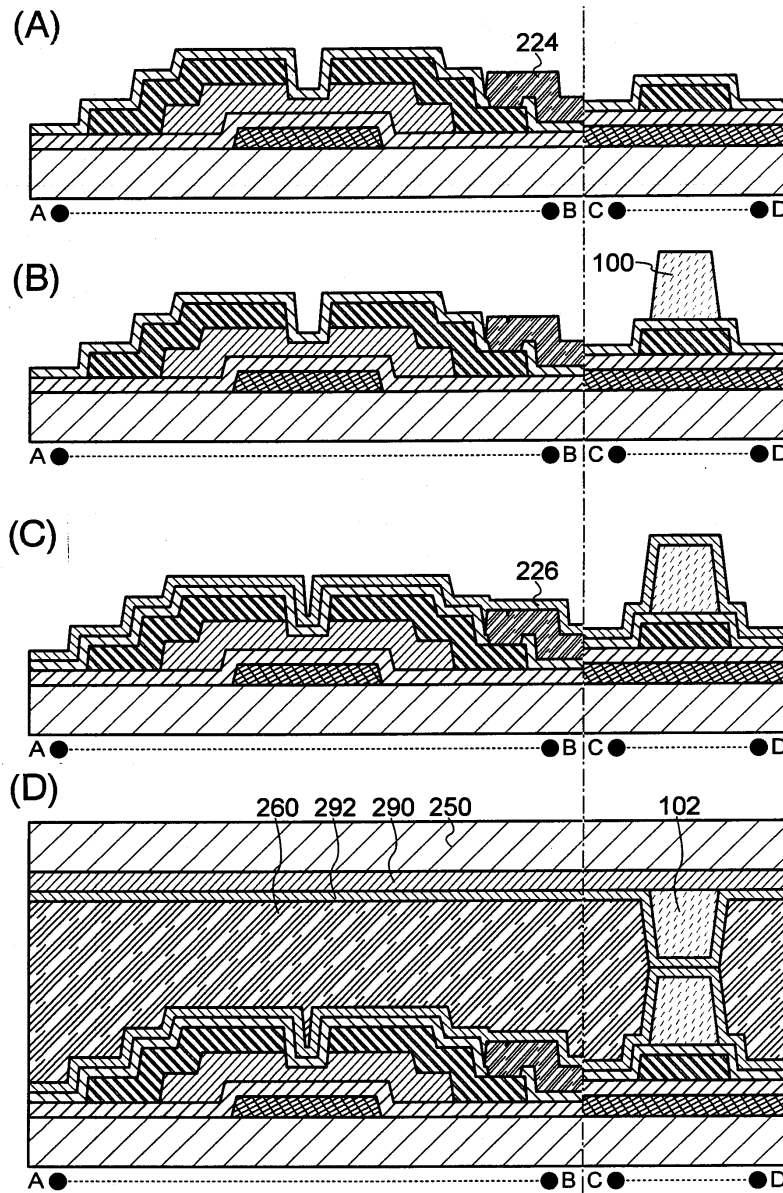
도면2



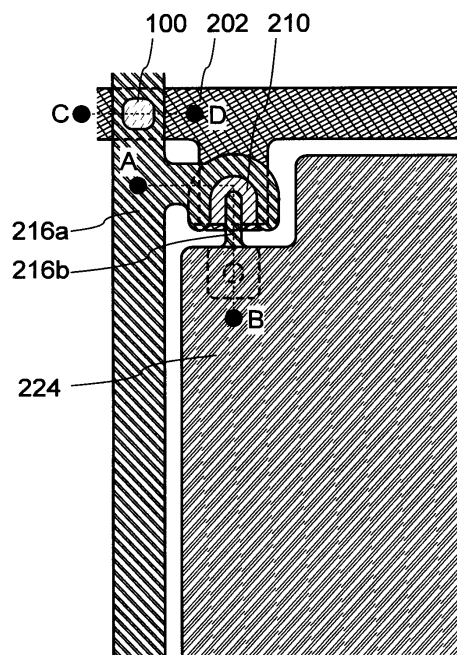
도면3



도면4

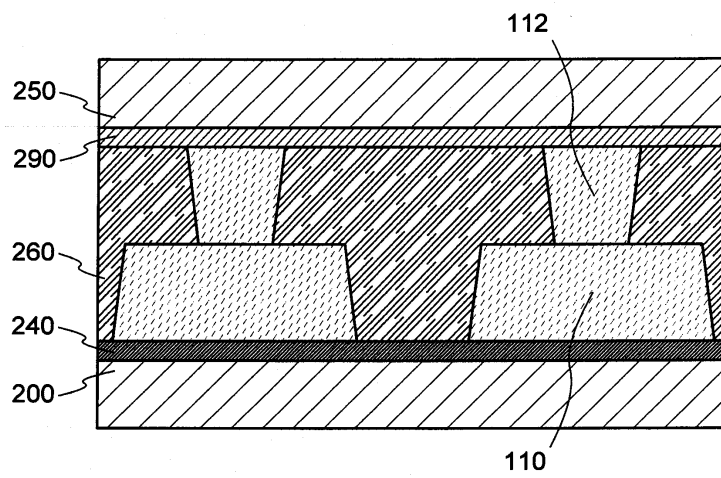


도면5

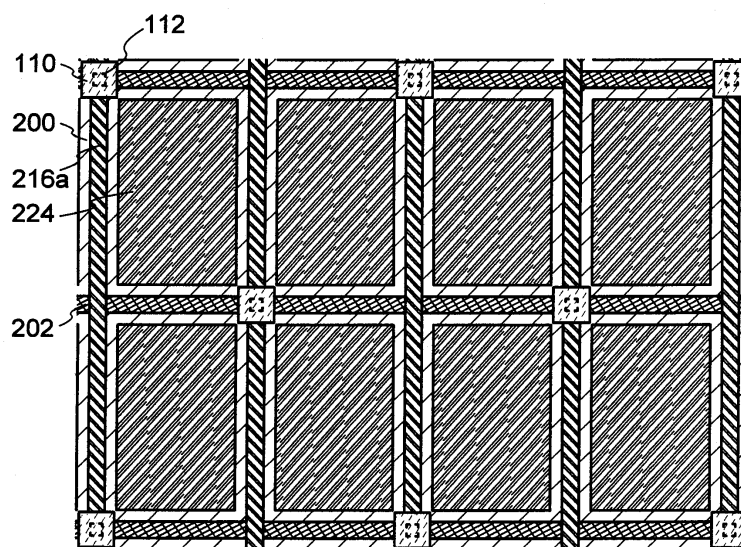


도면6

(A)

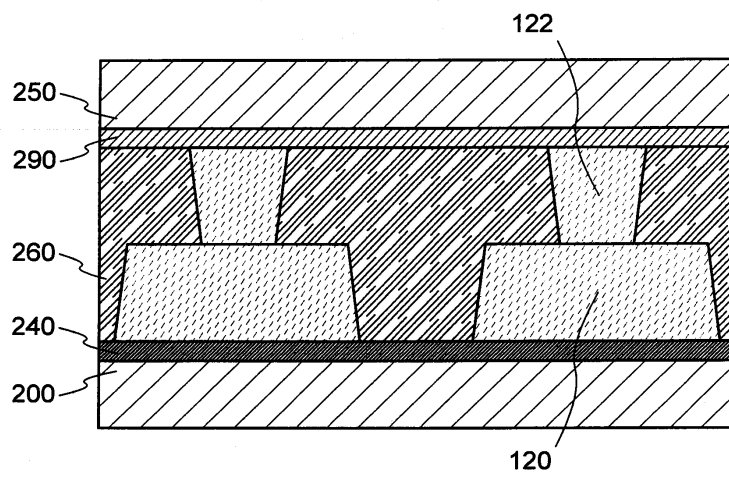


(B)

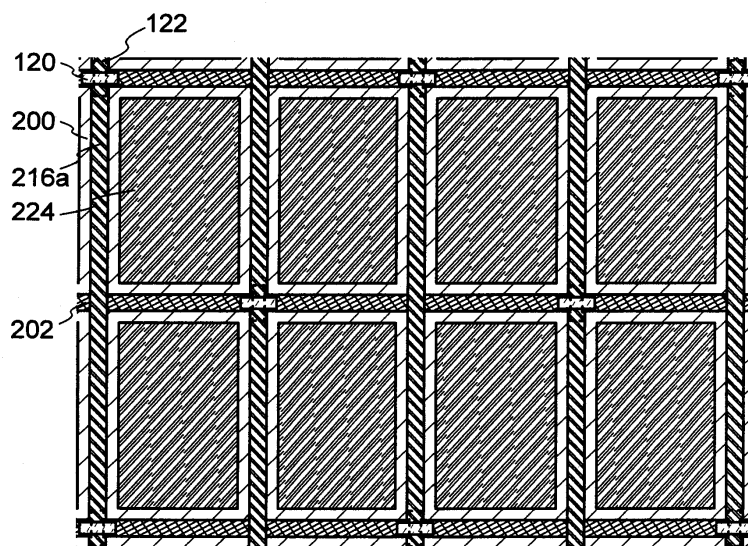


도면7

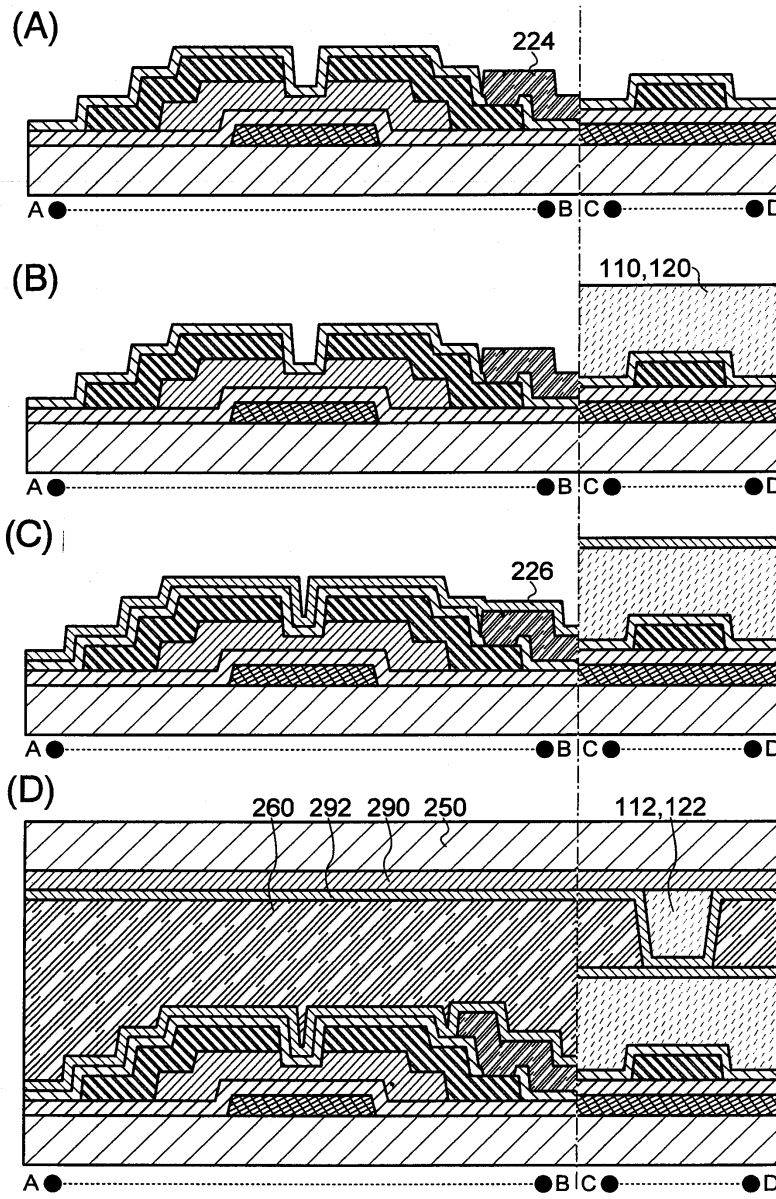
(A)



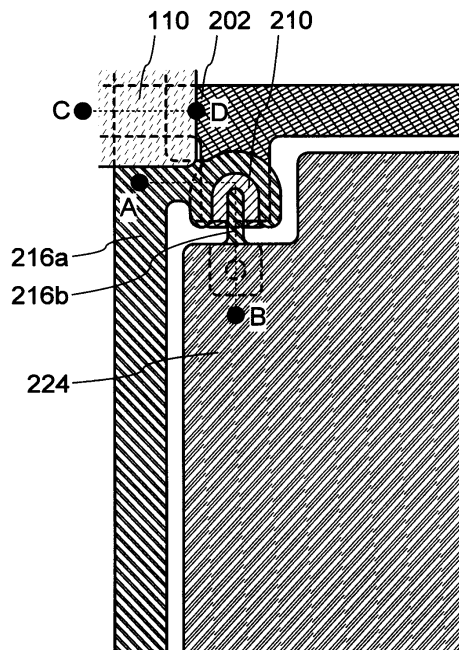
(B)



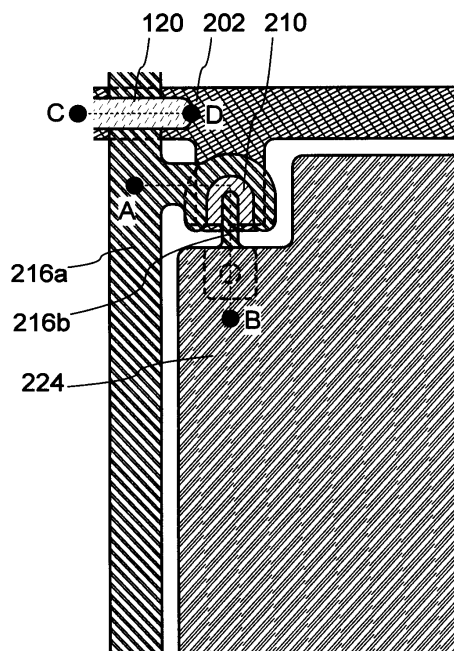
도면8



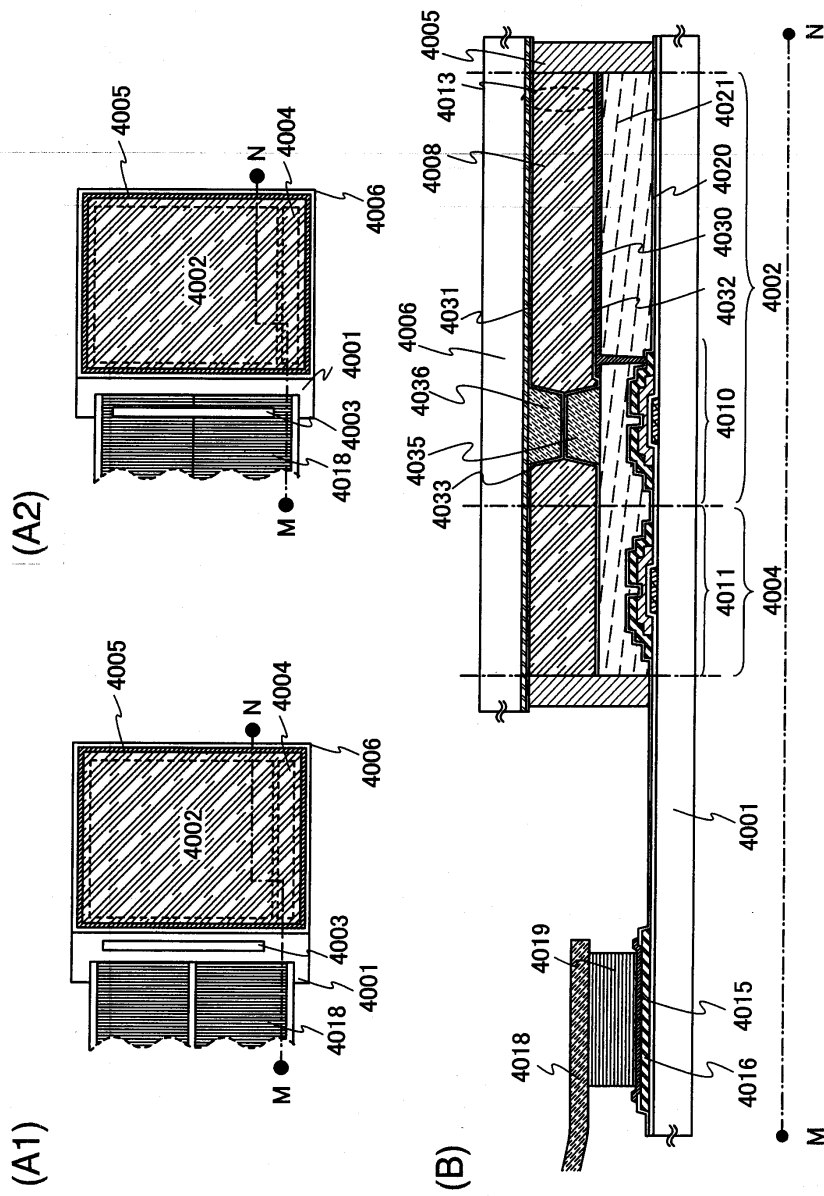
도면9



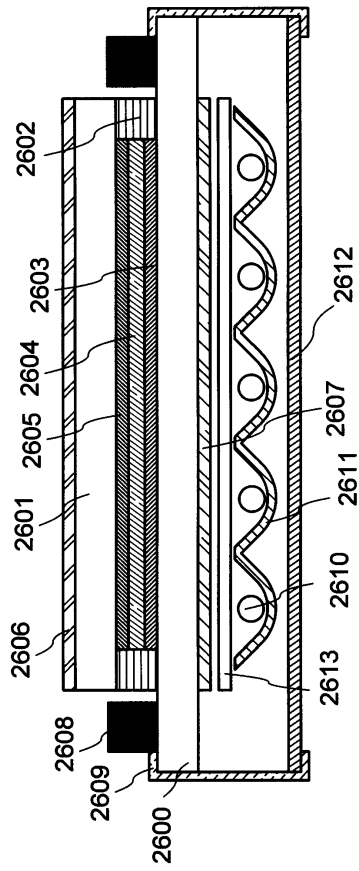
도면10



도면11

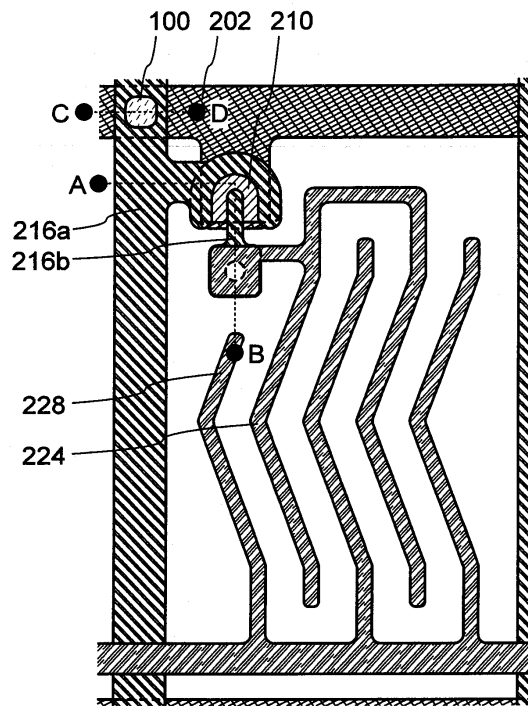


도면12

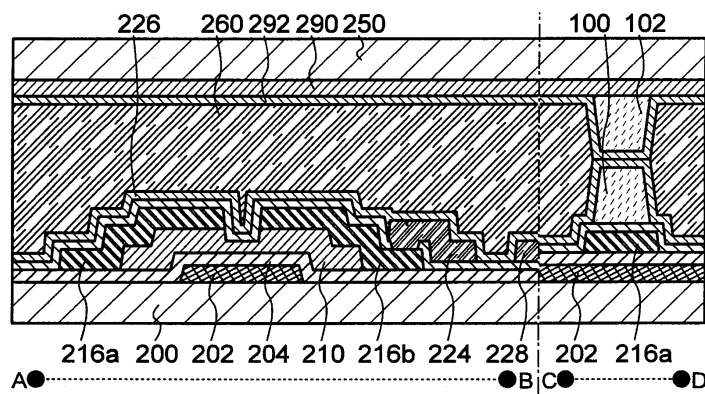


도면13

(A)



(B)



도면14

