



Patent dodatkowy
do patentu nr _____

Zgłoszono: 16.08.77 (P. 200303)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 26.02.79

Opis patentowy opublikowano: 10.01.1983

Int. Cl.⁸ G01R 23/10

Twórcy wynalazku: Andrzej Podgórski, Barbara Podgórska, Maria Graczyk, Tadeusz Szczepański

Uprawniony z patentu: Instytut Tele- i Radiotechniczny, Warszawa (Polska)

Układ miernika częstotliwości

1

Przedmiotem wynalazku jest układ miernika częstotliwości, zwłaszcza do pomiaru niskich częstotliwości.

Obecnie stosowane rozwiązania mierników częstotliwości o podwyższonej dokładności pomiaru oparte są na pomiarze wielokrotności N_1 okresu przebiegu mierzonego, przy czym wartość częstotliwości określa się z ilorazu N_1 i N_2 gdzie N_2 oznacza wynik pomiaru a stopień wielokrotności N_1 dobiera się przez bieżące porównywanie czasu pomiaru z wzorcowym odcinkiem czasu i ograniczenie czasu pomiaru końcem najbliższego okresu przebiegu mierzonego.

Miernik częstotliwości według takiego rozwiązania składa się z dzielnika częstotliwości wzorcowej formującego wzorcowy odstęp czasu, licznika okresów częstotliwości mierzonej oraz licznika z bramką, na której wejście jest doprowadzona częstotliwość wzorcową pomiarową oraz arytmometru realizującego iloraz. Wyniki pomiaru N_1 i N_2 przygotowane do obliczeń otrzymuje się po zakończeniu pomiaru jednocześnie. W przypadku wykorzystywania układów arytmometru o szeregowym wprowadzeniu informacji stanowi to niedogodność przedłużającą łączny czas pomiaru.

Celem wynalazku jest opracowanie układu miernika częstotliwości o podwyższonej dokładności pomiaru pozwalającego na uproszczenie układu poprzez zmniejszenie ilości bloków funkcjonalnych.

Istota wynalazku polega na dołączeniu sygnału

2

o częstotliwości mierzonej do wejścia licznika poprzez układ bramki a sygnału o częstotliwości wzorcowej do wejścia dzielnika częstotliwości wyznaczającego czas pomiaru, wykonaniu pomiaru, a następnie wpisaniu wyniku pomiaru do rejestru co kończy pierwszą fazę pomiaru. W drugiej fazie sygnał o częstotliwości mierzonej dołączony jest do wejścia dzielnika częstotliwości o stopniu podziału określonym stanem rejestru a sygnał o częstotliwości wzorcowej podłączony jest poprzez układ bramki do wejścia licznika. Wyniki pomiaru obydwu faz podawane są do arytmometru, który oblicza iloraz tych wartości stanowiący wynik całego pomiaru. Podłączanie sygnałów o częstotliwości wzorcowej i mierzonej do wejść bramki i dzielnika częstotliwości w kolejnych fazach pomiaru realizują komutatory sygnałów zmiennych.

Przedmiot wynalazku przedstawiony jest na rysunku, który jest schematem blokowym układu miernika.

Sygnał o częstotliwości mierzonej f połączony jest z wejściami dwóch komutatorów 1 i 5 przenoszącymi sygnał na wejścia układu bramki 2 lub dzielnika częstotliwości wzorcowych 6. Do drugich wejść komutatorów 1 i 5 dołączone są sygnały o częstotliwościach f_{w2} i f_{w1} , których źródłem jest generator częstotliwości wzorcowych. W pierwszej fazie pomiaru sygnał o częstotliwości f_{w1} poprzez drugi komutator 5 doprowadzony jest do wejścia dzielnika 6, którego wyjście połączone jest z ukła-

dem sterowania bramką 7 otwierającą bramkę na czas T_{p1} . Licznik 3 zlicza okresy przebiegu o częstotliwości f przenoszonego przez pierwszy komutator 1 i układ bramki 2, przy czym stan licznika po czasie T_{p1} wynosi $N_1 = T_{p1} \cdot f$.

Wyjścia cyfrowe licznika 3 połączone są z wejściami ustawiającymi rejestru 4, do którego zostaje przeniesiony wynik pierwszej fazy pomiaru. Wyjścia rejestru 4 połączone są z wejściami cyfrowymi arytmometru 8 do którego jest prowadzony wynik po zakończeniu pierwszej fazy oraz z wejściami programującymi stopień podziału dzielnika 6. W drugiej fazie pomiaru sygnał o częstotliwości f jest poprzez komutator 5 dołączony do wejścia dzielnika 6, a sygnał o częstotliwości wzorcowej f_{w2} dołączony jest poprzez komutator 1 do układu bramki 2.

Sygnał wyjściowy dzielnika 6 poprzez układ sterowania bramką 7 otwiera bramkę na czas $T_{p2} = kN_1 \cdot \frac{1}{f}$, a ilość okresów sygnału o częstotliwości f_{w2} zliczonych przez licznik 3 wynosi $N = K N_1 \frac{f_{w2}}{f}$. Stan N_2 licznika 3 wprowadzony jest poprzez rejestr 4 do arytmometru 8 wykonującego działanie N_1/N_2 , przy czym

$$\frac{N_1}{N_2} = \frac{f}{kf_{w2}}$$

Przyjmując $k=10^{n1}$ i $f_{w2}=10^{n2}$ wynik działania reprezentuje wartość częstotliwości f .

Zastrzeżenie patentowe

Układ miernika częstotliwości, zbudowany z dzielnika częstotliwości połączonego z układem sterowania bramką, otwierającą bramkę dla przenoszenia sygnału wejściowego, licznika zliczającego impulsy przebiegu przenoszonego przez bramkę, generatora częstotliwości wzorcowych f_{w1} i f_{w2} oraz arytmometru wykonującego działanie dzielenia na liczbach określonych stanem licznika, będących wynikami dwóch faz pomiaru, **znamienny tym**, że sygnał o częstotliwości mierzonej f jest dołączony do wejść dwóch komutatorów (1 i 5), przy czym wyjście pierwszego komutatora (1) jest połączone z wejściem bramki (2) a wyjście drugiego komutatora (5) z wejściem dzielnika (6), a do drugich wejść komutatorów (1 i 5) dołączone są sygnały o częstotliwościach wzorcowych f_{w2} i f_{w1} , przy czym wyjścia cyfrowe licznika (3) są połączone z wyjściami rejestru (4), którego wyjścia połączone są z wejściami programującymi stopień podziału dzielnika (6) i wejściem arytmometru (8).

