

Patent dodatkowy
do patentu

Zgłoszono: 08.XI.1968 (P 129 964)

Pierwszeństwo:

Opublikowano: 5.XII.1970

Kl. 21 e, 17/04

MKP G 01, 17/04

UKD 621.317.733.3

Współtwórcy wynalazku: Paweł Studziński, Krzysztof Badźmirowski

Właściciel patentu: Zjednoczone Zakłady Elektronicznej Aparatury Po-
miarowej „Elpo”, Warszawa (Polska)**Przełącznik tranzystorowy zwłaszcza do kompensacyjnego
woltomierza cyfrowego**

1

Przedmiotem wynalazku jest przełącznik tranzystorowy zwłaszcza do kompensacyjnego woltomierza cyfrowego przeznaczony do przełączania precyzyjnych oporników dzielnika napięcia wzorcowego.

Znane przełączniki tranzystorowe, stosowane w kompensacyjnych woltomierzach cyfrowych, zbudowane są w ten sposób, że emiterzy tranzystorów są połączone z napięciem wyjściowym dzielnika napięcia wzorcowego poprzez wspólny opornik tego dzielnika, natomiast ich bazy ze stałym napięciem ujemnym poprzez oporniki określające prądy płynące w obszarach baza-emiter tych tranzystorów.

Kolektor pierwszego tranzystora jest połączony ze źródłem napięcia wzorcowego, a kolektor drugiego z punktem o potencjale zerowym. Napięcia sterujące przełączaniem tranzystorów, pobierane z układu pamięci, są podawane na bazy, poprzez diody półprzewodnikowe dołączone do baz tranzystorów katodami.

Wspomniane przełączniki tranzystorowe charakteryzują się dużym spadkiem napięcia na tranzystorze pracującym w nasyceniu. Spadek napięcia, spowodowany przepływem przez tranzystor w obszarze nasycenia całego prądu płynącego przez opornik dzielnika napięcia, osiąga znaczne wartości przy przełączaniu niewielkich oporników dzielnika i powoduje zmniejszenie wartości napięcia wzorcowego podawanego na te oporniki. Jest

2

on przy tym główną przyczyną nieliniowości dzielnika wzorcowego, decydującej w dużej mierze o dokładności pomiaru kompensacyjnego woltomierza cyfrowego.

5 Aby wyeliminować częściowo wpływ spadku napięcia na tranzystorze pracującym w nasyceniu na liniowość dzielnika napięcia wzorcowego w przełącznikach tranzystorowych stosuje się specjalne tranzystory przełączające zapewniające niewielki
10 spadek napięcia na tranzystorze w obszarze jego nasycenia przy większym prądzie, przepływającym przez opornik dzielnika napięcia wzorcowego.

Celem wynalazku jest opracowanie układu przełącznika tranzystorowego, który wyeliminuje wady
15 konwencjonalnych przełączników tranzystorowych.

Cel ten został osiągnięty w przełączniku tranzystorowym przez to, że do punktu połączenia emiterów tranzystorów dołączona jest katoda czwartej półprzewodnikowej diody i anoda piątej półprzewodnikowej diody, a baza pierwszego tranzystora jest połączona poprzez trzeci opornik,
20 z czwartym zaciskiem, na który przyłożone jest sterujące napięcie pobrane z układu pamięci, zaś baza drugiego tranzystora jest połączona, poprzez
25 czwarty opornik, z piątym zaciskiem, na który jest przyłożone sterujące napięcie pobrane z układu pamięci będące w przeciwfazie do pierwszego napięcia sterującego.

Katoda piątej diody i katoda trzeciej diody półprzewodnikowej są połączone, poprzez drugi opor-
30

nik, ze źródłem stałego ujemnego napięcia zasilania, natomiast anoda trzeciej diody jest połączona z piątym zaciskiem zaś anoda drugiej półprzewodnikowej diody i anoda pierwszej półprzewodnikowej diody oraz anoda czwartej diody są połączone, poprzez pierwszy opornik, z drugim zaciskiem, na który przyłożone jest stałe dodatnie napięcie zasilania. Katoda pierwszej diody jest połączona z czwartym zaciskiem, a katoda drugiej diody jest połączona z pierwszym zaciskiem, na który przyłożone jest napięcie zgodne w fazie z napięciem wzorcowym.

Powyższy przełącznik tranzystorowy umożliwia ograniczenie prądu przepływającego przez złącze emiter-kolektor tranzystora pracującego w nasyceniu. Zmniejsza to spadek napięcia na tranzystorze pracującym w nasyceniu pochodzący od tego prądu, przyczyniając się tym samym do osiągnięcia znacznie większej liniowości dzielnika napięcia wzorcowego i lepszej długookresowej stabilności pracy przełącznika tranzystorowego oraz upraszcza regulację przyrządu.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, który przedstawia układ elektryczny przełącznika tranzystorowego.

Przełącznik tranzystorowy jest zbudowany na dwóch tranzystorach T_1 i T_2 , których emitery połączone są do wspólnego punktu łączącego katodę czwartej półprzewodnikowej diody D_4 i anodę piątej półprzewodnikowej diody D_5 z opornikiem R dzielnika napięcia wzorcowego mającego napięcie U_n . Baza pierwszego tranzystora T_1 jest połączona, poprzez trzeci opornik R_3 , z zaciskiem 4, na który przyłożone jest sterujące napięcie $\pm U_4$ pobrane z układu pamięci, a kolektor tegoż tranzystora jest połączony do punktu o potencjale zerowym. Baza drugiego tranzystora T_2 jest połączona, przez opornik R_4 , z zaciskiem 5, na który jest przyłożone sterujące napięcie $\pm U_5$ pobrane z układu pamięci będące w przeciwfazie do pierwszego sterującego napięcia $\pm U_4$, zaś kolektor tego tranzystora połączony jest ze źródłem wzorcowego napięcia $\pm U_w$.

Katoda piątej diody D_5 i katoda trzeciej półprzewodnikowej diody D_3 są połączone, poprzez opornik R_2 , ze źródłem stałego ujemnego napięcia zasilania U_3 , natomiast anoda trzeciej diody D_3 jest połączona z zaciskiem 5. Anoda drugiej półprzewodnikowej diody D_2 i anoda pierwszej półprzewodnikowej diody D_1 oraz anoda czwartej diody D_4 są połączone, poprzez opornik R_1 , ze źródłem stałego dodatniego napięcia zasilania U_2 , zaś katoda pierwszej diody D_1 jest połączona z zaciskiem 4. Katoda drugiej diody D_2 jest połączona z zaciskiem 1, na który przyłożone jest napięcie $\pm U_1$.

Działanie układu jest opisane niżej.

Pierwsza dioda D_1 jest polaryzowana napięciem $\pm U_4$, które steruje pierwszy tranzystor T_1 , zaś trzecia dioda D_3 jest polaryzowana napięciem $\pm U_5$ sterującym drugim tranzystorem T_2 , przy czym, sterujące napięcia $\pm U_4$ i $\pm U_5$ są w przeciwfazie. Katoda drugiej diody D_2 jest zawsze dołączona do źródła napięcia $\pm U_1$ o znaku zgodnym ze znakiem wzorcowego napięcia $\pm U_w$. Dla ujem-

nej wartości wzorcowego napięcia $\pm U_w$ do zacisku 1 jest dołączona ujemna wartość napięcia $\pm U_1$ o wartości bezwzględnej

$$(U_1) > (U_w)$$

wówczas przy spełnieniu warunków przewodzenia drugiego tranzystora T_2 , druga dioda D_2 przewodzi, zaś czwarta dioda D_4 jest zatkana. W tych warunkach, przy dołączeniu opornika R do wzorcowego napięcia $\pm U_w$ i założeniu, że oporność przewodzącej piątej diody D_5 i oporność drugiego tranzystora T_2 pracującego w nasyceniu są pomijalnie małe, przez opornik R_2 płynie prąd I_{R21} o wartości

$$I_{R21} = \frac{U_3 - U_w}{R_2}$$

natomiast prąd I_R płynący przez opornik R jest określony zależnością

$$I_R = \frac{U_w - U_n}{R}$$

Prąd I_{E21} emitera drugiego tranzystora T_2 pracującego w nasyceniu określony jest zależnością

$$I_{E21} = I_R - I_{R21}$$

Prąd I_{E21} emitera drugiego tranzystora T_2 pracującego w nasyceniu można zmniejszyć dowolnie dobierając wartość prądu płynącego przez opornik R_2 . Zmniejszenie prądu I_{E21} emitera drugiego tranzystora T_2 pracującego w nasyceniu umożliwia odpowiednie zmniejszenie spadku napięcia na jego złączu emiter-kolektor. Przy dodatniej wartości wzorcowego napięcia $\pm U_w$, w obszarze nasycenia drugiego tranzystora T_2 , pierwsza dioda D_1 , druga dioda D_2 , trzecia dioda D_3 są spolaryzowane zaporowo, a czwarta dioda D_4 i piąta dioda D_5 przewodzi. Wówczas prądy płynące przez oporniki R_1 i R_2 są określone zależnościami

$$I_{R12} = \frac{U_2 - U_w}{R_1} \quad \text{ i } \quad I_{R22} = \frac{U_3 + U_w}{R_2}$$

W tym przypadku prąd emitera drugiego tranzystora T_2 jest określony zależnością

$$I_{E22} = I_R - I_{R12} - I_{R22}$$

Dobierając odpowiednią wartość opornika R_1 możliwe jest zmniejszenie prądu emitera drugiego tranzystora T_2 do wartości, przy której spadek napięcia na jego złączu emiter-kolektor jest niewielki.

Przy ujemnej wartości sterującego napięcia $\pm U_4$ podanego na zacisk 4 i przy dodatniej wartości sterującego napięcia $\pm U_5$ podanego na zacisk 5, opornik R jest dołączony do punktu o potencjale zerowym przez pierwszy tranzystor T_1 . Wtedy pierwsza dioda D_1 i trzecia dioda D_3 przewodzi, natomiast czwarta dioda D_4 i piąta dioda D_5 są spolaryzowane zaporowo. W tym przypadku przez opornik R i emiter pierwszego tranzystora T_1 płynie tylko niewielki prąd wywołany napięciem wyjściowym dzielnika napięcia wzorcowego.

Sposób połączenia diod i polaryzacja napięć przyłożonych do zacisków przełącznika zależy od typu zastosowanych tranzystorów.

Zastrzeżenie patentowe

Przełącznik tranzystorowy zwłaszcza do kompensacyjnego woltomierza cyfrowego zbudowany na dwóch tranzystorach, których emitory są połączone z opornikiem dzielnika napięcia wzorcowego, zaś kolektor jednego z nich jest połączony do punktu o potencjale zerowym, natomiast kolektor drugiego do źródła napięcia wzorcowego, **znamienny tym**, że do punktu połączenia emitorów tranzystorów dołączona jest katoda czwartej półprzewodnikowej diody (D_4) i anoda piątej półprzewodnikowej diody (D_5), a baza pierwszego tranzystora (T_1) jest połączona poprzez trzeci opornik (R_3) z czwartym zaciskiem (4), na który przyłożone jest sterujące napięcie ($\pm U_4$) pobrane z układu pamięci, zaś baza drugiego tranzystora (T_2) jest połączona, poprzez czwarty opornik (R_4) z piątym zaciskiem (5), na który przyłożone jest sterujące

napięcie ($\pm U_5$) pobrane z układu pamięci będące w przeciwfazie do pierwszego sterującego napięcia ($\pm U_4$), podczas gdy katoda piątej diody (D_5) i katoda trzeciej półprzewodnikowej diody (D_3) są połączone, poprzez drugi opornik (R_2) ze źródłem stałego ujemnego napięcia zasilania ($-U_3$), natomiast anoda trzeciej diody (D_3) jest połączona z piątym zaciskiem (5), zaś anoda drugiej półprzewodnikowej diody (D_2) i anoda pierwszej półprzewodnikowej diody (D_1) oraz anoda czwartej diody (D_4) są połączone, poprzez pierwszy opornik (R_1) z drugim zaciskiem (2), na który przyłożone jest stałe dodatnie napięcie zasilania ($\pm U_2$), przy czym katoda pierwszej diody (D_1) jest połączona z czwartym zaciskiem (4), a katoda drugiej diody (D_2) jest połączona z pierwszym zaciskiem (1), na który przyłożone jest napięcie ($\pm U_1$) zgodne w fazie z napięciem wzorcowym ($\pm U_w$).

