

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7406520号
(P7406520)

(45)発行日 令和5年12月27日(2023.12.27)

(24)登録日 令和5年12月19日(2023.12.19)

(51)国際特許分類 F I
H 0 2 M 1/08 (2006.01) H 0 2 M 1/08 A

請求項の数 16 (全16頁)

(21)出願番号	特願2021-47525(P2021-47525)	(73)特許権者	000233273 株式会社 日立パワーデバイス 茨城県日立市大みか町五丁目 2 番 2 号
(22)出願日	令和3年3月22日(2021.3.22)	(74)代理人	110000350 ポレール弁理士法人
(65)公開番号	特開2022-146525(P2022-146525 A)	(72)発明者	家坂 聡 茨城県日立市大みか町五丁目 2 番 2 号 株式会社日立パワーデバイス内
(43)公開日	令和4年10月5日(2022.10.5)	(72)発明者	桜井 健司 茨城県日立市大みか町五丁目 2 番 2 号 株式会社日立パワーデバイス内
審査請求日	令和5年2月2日(2023.2.2)	審査官	栗栖 正和

最終頁に続く

(54)【発明の名称】 上アーム駆動回路、電力変換装置の駆動回路、電力変換装置

(57)【特許請求の範囲】

【請求項 1】

電力変換装置の上アームスイッチング素子を駆動制御する上アーム駆動回路において、前記上アームスイッチング素子のゲートに接続された上アームゲート電圧出力配線と、第 1 の上アーム駆動回路基準電位配線と、前記電力変換装置のインバータ出力に接続された上アームゲート電圧基準電位配線と、前記インバータ出力が基準電位よりも低い所定の電位以下の場合に前記第 1 の上アーム駆動回路基準電位配線を前記基準電位よりも低い電位に制御する上アーム駆動回路基準電位配線電位制御回路と、
ドレイン側が前記上アームゲート電圧出力配線を介して前記上アームスイッチング素子のゲートに接続され、ソース側が前記上アームゲート電圧基準電位配線を介して前記インバータ出力に接続された第 1 の上アーム駆動 MOS F E T と、
ドレイン側が前記第 1 の上アーム駆動 MOS F E T のゲートに接続され、ソース側が抵抗を介して前記第 1 の上アーム駆動回路基準電位配線に接続された第 2 の上アーム駆動 MOS F E T と、

10

を備え、

前記第 1 の上アーム駆動回路基準電位配線は前記上アーム駆動回路基準電位配線電位制御回路を介して前記基準電位に接続されていることを特徴とする上アーム駆動回路。

【請求項 2】

請求項 1 に記載の上アーム駆動回路において、

20

前記上アーム駆動回路基準電位配線電位制御回路は、前記インバータ出力が前記所定の電位より大きい場合に前記第 1 の上アーム駆動回路基準電位配線を前記基準電位と等しいか前記基準電位よりも高い電位に制御することを特徴とする上アーム駆動回路。

【請求項 3】

請求項 1 に記載の上アーム駆動回路において、

前記上アーム駆動回路基準電位配線電位制御回路は、電流を一方向に流す整流器を有することを特徴とする上アーム駆動回路。

【請求項 4】

請求項 1 に記載の上アーム駆動回路において、

前記上アーム駆動回路基準電位配線電位制御回路は、前記基準電位側にカソードが接続され、前記第 1 の上アーム駆動回路基準電位配線側にアノードが接続された第 1 のダイオードと、

10

前記上アームゲート電圧基準電位配線側にカソードが接続され、前記第 1 の上アーム駆動回路基準電位配線側にアノードが接続された第 2 のダイオードと、

を有することを特徴とする上アーム駆動回路。

【請求項 5】

請求項 1 に記載の上アーム駆動回路において、

前記上アーム駆動回路基準電位配線電位制御回路は、前記基準電位側に一端が接続され、前記第 1 の上アーム駆動回路基準電位配線側に他端が接続された抵抗と、

20

前記上アームゲート電圧基準電位配線側にカソードが接続され、前記第 1 の上アーム駆動回路基準電位配線側にアノードが接続されたダイオードと、

を有することを特徴とする上アーム駆動回路。

【請求項 6】

請求項 1 に記載の上アーム駆動回路において、

前記上アーム駆動回路基準電位配線電位制御回路は、前記基準電位側に一端が接続され、前記第 1 の上アーム駆動回路基準電位配線側に他端が接続された第 1 のスイッチと、

前記上アームゲート電圧基準電位配線側に一端が接続され、前記第 1 の上アーム駆動回路基準電位配線側に他端が接続された第 2 のスイッチと、

を有することを特徴とする上アーム駆動回路。

【請求項 7】

30

請求項 1 に記載の上アーム駆動回路において、

前記上アーム駆動回路基準電位配線電位制御回路は、前記第 1 の上アーム駆動回路基準電位配線と、前記基準電位および上アームゲート電圧基準電位配線のいずれか一方との接続を切り替え可能な切り替えスイッチを有することを特徴とする上アーム駆動回路。

【請求項 8】

請求項 1 に記載の上アーム駆動回路において、

前記基準電位に接続され、かつ、前記上アーム駆動回路基準電位配線電位制御回路とは接続されていない第 2 の上アーム駆動回路基準電位配線を有することを特徴とする上アーム駆動回路。

【請求項 9】

40

請求項 1 に記載の上アーム駆動回路において、

セット信号を出力するセット信号伝達用レベルシフト回路と、

リセット信号を出力するリセット信号伝達用レベルシフト回路と、

前記セット信号伝達用レベルシフト回路からのセット信号を保持することで前記上アームスイッチング素子のオン状態を維持し、または、前記リセット信号伝達用レベルシフト回路からのリセット信号を保持することで前記上アームスイッチング素子のオフ状態を維持する RS フリップフロップと、を備え、

前記セット信号伝達用レベルシフト回路および前記リセット信号伝達用レベルシフト回路は、共に前記第 1 の上アーム駆動回路基準電位配線に接続されていることを特徴とする上アーム駆動回路。

50

【請求項 10】

請求項 8 に記載の上アーム駆動回路において、
 セット信号を出力するセット信号伝達用レベルシフト回路と、
 リセット信号を出力するリセット信号伝達用レベルシフト回路と、
 前記セット信号伝達用レベルシフト回路からのセット信号を保持することで前記上アームスイッチング素子のオン状態を維持し、または、前記リセット信号伝達用レベルシフト回路からのリセット信号を保持することで前記上アームスイッチング素子のオフ状態を維持する RS フリップフロップと、を備え、
 前記セット信号伝達用レベルシフト回路は、前記第 1 の上アーム駆動回路基準電位配線に接続され、
 前記リセット信号伝達用レベルシフト回路は、前記第 2 の上アーム駆動回路基準電位配線に接続されていることを特徴とする上アーム駆動回路。

10

【請求項 11】

電力変換装置の上アームスイッチング素子を駆動制御する上アーム駆動回路において、
前記上アームスイッチング素子のゲートに接続された上アームゲート電圧出力配線と、
第 1 の上アーム駆動回路基準電位配線と、
前記電力変換装置のインバータ出力に接続された上アームゲート電圧基準電位配線と、
前記インバータ出力が基準電位よりも低い所定の電位以下の場合に前記第 1 の上アーム駆動回路基準電位配線を前記基準電位よりも低い電位に制御する上アーム駆動回路基準電位配線電位制御回路と、
セット信号を出力するセット信号伝達用レベルシフト回路と、
リセット信号を出力するリセット信号伝達用レベルシフト回路と、
前記セット信号伝達用レベルシフト回路からのセット信号を保持することで前記上アームスイッチング素子のオン状態を維持し、または、前記リセット信号伝達用レベルシフト回路からのリセット信号を保持することで前記上アームスイッチング素子のオフ状態を維持する RS フリップフロップと、
を備え、
前記基準電位に接続され、かつ、前記上アーム駆動回路基準電位配線電位制御回路とは接続されていない第 2 の上アーム駆動回路基準電位配線を有し、
前記第 1 の上アーム駆動回路基準電位配線は前記上アーム駆動回路基準電位配線電位制御回路を介して前記基準電位に接続されており、
前記セット信号伝達用レベルシフト回路は、前記第 1 の上アーム駆動回路基準電位配線に接続され、
前記リセット信号伝達用レベルシフト回路は、前記第 2 の上アーム駆動回路基準電位配線に接続されていることを特徴とする上アーム駆動回路。

20

30

【請求項 12】

電力変換装置の上アームスイッチング素子を駆動制御する上アーム駆動回路と、
 前記電力変換装置の下アームスイッチング素子を駆動制御する下アーム駆動回路と、を備え、
 前記上アーム駆動回路は、請求項 1 から 11 のいずれか 1 項に記載の上アーム駆動回路であることを特徴とする電力変換装置の駆動回路。

40

【請求項 13】

スイッチング素子とそれに逆並列に接続された還流ダイオードにより構成されるアームを上下に有するレグと、
 上アームのスイッチング素子を駆動制御する上アーム駆動回路と、
 下アームのスイッチング素子を駆動制御する下アーム駆動回路と、を備え、
 前記上アーム駆動回路は、請求項 1 から 11 のいずれか 1 項に記載の上アーム駆動回路であることを特徴とする電力変換装置。

【請求項 14】

請求項 13 に記載の電力変換装置であって、

50

前記上アーム駆動回路と前記下アーム駆動回路とが別々の半導体チップに搭載されていることを特徴とする電力変換装置。

【請求項 15】

請求項 13 に記載の電力変換装置であって、

前記上アーム駆動回路および前記下アーム駆動回路は、1つの半導体チップに搭載されていることを特徴とする電力変換装置。

【請求項 16】

請求項 13 に記載の電力変換装置であって、

前記レグと前記上アーム駆動回路と前記下アーム駆動回路は、1つの半導体チップに搭載されていることを特徴とする電力変換装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力変換装置を駆動制御する駆動回路の構成に係り、特に、電力変換装置の上アーム駆動回路に適用して有効な技術に関する。

【背景技術】

【0002】

世界的な環境保全に対する意識の高まりから、省エネルギーに対する要求が一段と高まっており、様々な分野において電力変換装置（インバータ）が広く採用されている。そして、鉄道車両やエアコン等の駆動システムに搭載される電力変換装置（インバータ）では、高性能化、高効率化と共に、高信頼化が重要な課題となっている。

20

【0003】

一般的な電力変換装置は、スイッチング素子とそれと逆並列に接続された還流ダイオードにより構成されるアームを上下に持つブリッジ回路で構成されており、上アームのスイッチング素子を駆動制御する上アーム駆動回路と、下アームのスイッチング素子を駆動制御する下アーム駆動回路を備えている。

【0004】

本技術分野の背景技術として、例えば、特許文献1のような技術がある。特許文献1には、IGBTのゲート・エミッタ間にゲート短絡用のMOSFETを接続し、そのMOSFETのゲートとIGBTのコレクタ間にコンデンサを接続することにより、急激に変化する大きな電圧（ dV/dt ）が印加された場合にゲート短絡用のMOSFETがオンしてIGBTのゲートを短絡して誤動作を防止する回路構成が開示されている。（引用文献1の段落[0017]等）

30

また、特許文献2には、急激に変化する大きな電圧（ dV/dt ）によるノイズ等のように、MOSFET1と2の負荷抵抗3と4に同時に出現するパルス信号をノイズとして無効化することにより、RSラッチ15及び出力IGBT17の誤動作を防止する回路構成が開示されている。（特許文献2の段落[0023]等）

【先行技術文献】

【特許文献】

【0005】

【文献】特開平8-88550号公報

【文献】特開2005-51821号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところで、上述したような一般的な電力変換装置では、上アームのスイッチング素子を駆動制御する上アーム駆動回路の基準電位は、通常、GND（グランド）に接続されており、電力変換装置のインバータ出力の電位が負（マイナス）になったとき、上アーム駆動回路に基準電位以下の電圧が印加され、電流の逆流等により、上アーム駆動回路が誤動作する場合がある。

50

【 0 0 0 7 】

上記特許文献 1 及び特許文献 2 の I G B T 駆動回路は、いずれも G N D (グラウンド) を基準電位として構成されており、出力電位が負 (マイナス) になった場合に生じる課題やその解決手段については記載されていない。

【 0 0 0 8 】

そこで、本発明の目的は、上下アームで構成されるブリッジ回路を有する電力変換装置において、電力変換装置の出力が負電位になった場合でも誤動作することなく、上アームの安定した制御が可能な上アーム駆動回路を提供することにある。

【課題を解決するための手段】

【 0 0 0 9 】

上記課題を解決するために、本発明は、電力変換装置の上アームスイッチング素子を駆動制御する上アーム駆動回路において、前記上アームスイッチング素子のゲートに接続された上アームゲート電圧出力配線と、第 1 の上アーム駆動回路基準電位配線と、前記電力変換装置のインバータ出力に接続された上アームゲート電圧基準電位配線と、前記インバータ出力が基準電位よりも低い所定の電位以下の場合に前記第 1 の上アーム駆動回路基準電位配線を前記基準電位よりも低い電位に制御する上アーム駆動回路基準電位配線電位制御回路と、ドレイン側が前記上アームゲート電圧出力配線を介して前記上アームスイッチング素子のゲートに接続され、ソース側が前記上アームゲート電圧基準電位配線を介して前記インバータ出力に接続された第 1 の上アーム駆動 M O S F E T と、ドレイン側が前記第 1 の上アーム駆動 M O S F E T のゲートに接続され、ソース側が抵抗を介して前記第 1 の上アーム駆動回路基準電位配線に接続された第 2 の上アーム駆動 M O S F E T と、を備え、前記第 1 の上アーム駆動回路基準電位配線は前記上アーム駆動回路基準電位配線電位制御回路を介して前記基準電位に接続されていることを特徴とする。

【発明の効果】

【 0 0 1 0 】

本発明によれば、上下アームで構成されるブリッジ回路を有する電力変換装置において、電力変換装置の出力が負電位になった場合でも誤動作することなく、上アームの安定した制御が可能な上アーム駆動回路を実現することができる。

【 0 0 1 1 】

これにより、電力変換装置 (インバータ) の高信頼化が図れる。

【 0 0 1 2 】

上記した以外の課題、構成及び効果は、以下の実施形態の説明により明らかにされる。

【図面の簡単な説明】

【 0 0 1 3 】

【図 1 A】従来の電力変換装置の概略構成を示す図である。(従来技術 1)

【図 1 B】従来の電力変換装置の概略構成を示す図である。(従来技術 2)

【図 2 A】本発明の実施例 1 に係る電力変換装置の概略構成を示す図である。

【図 2 B】図 2 A の変形例を示す図である。(変形例 1)

【図 2 C】図 2 B の変形例を示す図である。(変形例 2)

【図 3】本発明の実施例 2 に係る電力変換装置の概略構成を示す図である。

【図 4】本発明の実施例 3 に係る電力変換装置の概略構成を示す図である。

【図 5】本発明の実施例 4 に係る電力変換装置の概略構成を示す図である。

【図 6】本発明の実施例 5 に係る電力変換装置の概略構成を示す図である。

【発明を実施するための形態】

【 0 0 1 4 】

以下、図面を用いて本発明の実施例を説明する。なお、各図面において同一の構成については同一の符号を付し、重複する部分についてはその詳細な説明は省略する。

【実施例 1】

【 0 0 1 5 】

先ず、図 1 A 及び図 1 B を参照して、上述した従来の電力変換装置における課題につい

10

20

30

40

50

て詳しく説明する。図 1 A 及び図 1 B は、従来の電力変換装置の概略構成を示す図であり、それぞれ上記特許文献 1 及び特許文献 2 に該当する構成を示している。

【 0 0 1 6 】

なお、以降で説明する各図においては、下アーム駆動回路を省略している。

【 0 0 1 7 】

また、電力変換装置（インバータ）の構成として、スイッチング素子とそれと逆並列に接続された還流ダイオードにより構成されるアームを上下に持つレグが 1 つだけで構成されているハーフブリッジ回路の例を用いて説明するが、本発明はこれに限定されるものではなく、ハーフブリッジ回路のレグをもう 1 つ接続して構成したフルブリッジ回路や、さらにもう 1 つレグを加えた三相フルブリッジ回路を有する電力変換装置に適用することも可能である。

10

【 0 0 1 8 】

従来技術 1

上記特許文献 1 に示されている従来の電力変換装置 1 は、図 1 A に示すように、高圧電源 7 から供給された直流電力を、上アーム I G B T 2 及び上アーム還流ダイオード 3 で構成される上アームと、下アーム I G B T 4 及び下アーム還流ダイオード 5 で構成される下アームとにより交流電力に変換して、インバータ出力 8 へ出力する。上アーム I G B T 2 は、上アーム駆動回路 6 に接続されており、上アーム駆動回路 6 により駆動制御される。

【 0 0 1 9 】

上アーム I G B T 2 のゲートは、上アームゲート電圧出力配線 1 3 を介して、上アーム駆動回路 6 の上アーム駆動 M O S F E T 1 0 のドレイン側に接続されており、上アーム駆動 M O S F E T 1 0 のソース側は、上アームゲート電圧基準電位配線 1 4 を介して、インバータ出力 8 に接続されている。

20

【 0 0 2 0 】

上アーム駆動 M O S F E T 1 0 のゲートは、上アーム駆動 M O S F E T 9 のドレイン側に接続されており、上アーム駆動 M O S F E T 9 のソース側は、抵抗 1 1 及び上アーム駆動回路基準電位配線 1 2 を介して、G N D（グランド）に接続されている。

【 0 0 2 1 】

ここで、上アーム駆動回路基準電位配線 1 2 は、G N D に接続されており、インバータ出力 8 の電位が負（マイナス）になったとき、上アーム駆動回路 6 に基準電位以下の電圧が印加されるため、電流の逆流等により、上アーム駆動回路 6 が誤動作する可能性がある。

30

【 0 0 2 2 】

この誤動作の詳細を説明する。上アーム駆動 M O S F E T 1 0 は、上アーム I G B T 2 をオフさせるための M O S F E T であり、上アーム I G B T 2 がオフのときのみオンする。上アーム I G B T 2 がオンのときは、上アーム駆動 M O S F E T 1 0 はオフしている必要がある。そのために、上アーム駆動 M O S F E T 9 をオンさせ、上アーム駆動 M O S F E T 1 0 のゲートの電荷を放電し、上アーム駆動 M O S F E T 1 0 のゲート電位を下げ、上アーム駆動 M O S F E T 1 0 のゲート - ソース間の電圧を 0 V 以下にする。

【 0 0 2 3 】

しかしながら、インバータ出力 8 の電位がマイナスになると、上アーム駆動 M O S F E T 9 をオンしていても上アーム駆動 M O S F E T 1 0 のゲート電位を 0 V 以下に下げることができないため、ゲート - ソース間に電圧が印加され、上アーム駆動 M O S F E T 1 0 がオン（誤動作）してしまう場合がある。

40

【 0 0 2 4 】

従来技術 2

上記特許文献 2 に示されている従来の電力変換装置 1 は、図 1 B に示すように、高圧電源 7 から供給された直流電力を、上アーム I G B T 2 及び上アーム還流ダイオード 3 で構成される上アームと、下アーム I G B T 4 及び下アーム還流ダイオード 5 で構成される下アームとにより交流電力に変換して、インバータ出力 8 へ出力する。上アーム I G B T 2 は、上アーム駆動回路 6 に接続されており、上アーム駆動回路 6 により駆動制御される。

50

【 0 0 2 5 】

上アーム駆動回路 6 は、抵抗 2 5 及び M O S F E T 2 7 で構成されるセット信号伝達用レベルシフト回路 2 9 と、抵抗 2 6 及び M O S F E T 2 8 で構成されるリセット信号伝達用レベルシフト回路 3 0 と、N O T 回路 3 1 , 3 2 及び R S フリップフロップ 3 3 で構成されるハイサイド部回路 3 4 と、を有して構成されている。

【 0 0 2 6 】

上アーム I G B T 2 のゲートは、上アームゲート電圧出力配線 1 3 を介して、上アーム駆動回路 6 の R S フリップフロップ 3 3 の Q 端子に接続されており、N O T 回路 3 1 , 3 2 及び R S フリップフロップ 3 3 、ハイサイド回路用電源 3 5 は、上アームゲート電圧基準電位配線 1 4 を介して、インバータ出力 8 に接続されている。

10

【 0 0 2 7 】

M O S F E T 2 7 のソース側と M O S F E T 2 8 のソース側は、ともに上アーム駆動回路基準電位配線 1 2 を介して、G N D (グランド) に接続されている。

【 0 0 2 8 】

セット信号伝達用レベルシフト回路 2 9 の抵抗 2 5 側の端子、リセット信号伝達用レベルシフト回路 3 0 の抵抗 2 6 側の端子、ハイサイド部回路 3 4 の N O T 回路 3 1 , 3 2 と R S フリップフロップ 3 3 には、上アーム駆動回路電源配線 2 4 及び上アームゲート電圧基準電位配線 1 4 を介して、ハイサイド回路用電源 3 5 から直流電力が供給されている。

【 0 0 2 9 】

この回路の基本動作を説明する。上アーム I G B T 2 をオンする際、セット信号が、セット信号伝達用レベルシフト回路 2 9 と N O T 回路 3 1 を経由して R S フリップフロップ 3 3 の S 端子まで伝達される。R S フリップフロップ 3 3 はセット信号を保持し、これにより上アーム I G B T 2 はオンする。

20

【 0 0 3 0 】

R S フリップフロップ 3 3 は、リセット信号が伝達されるまでセット信号を保持し続ける。この期間、上アーム I G B T 2 はオン状態を維持する。

【 0 0 3 1 】

上アーム I G B T 2 をオフする際、リセット信号が、リセット信号伝達用レベルシフト回路 3 0 と N O T 回路 3 2 を経由して R S フリップフロップ 3 3 の R 端子まで伝達される。R S フリップフロップ 3 3 はリセット信号を保持し、これにより上アーム I G B T 2 はオフする。

30

【 0 0 3 2 】

R S フリップフロップ 3 3 は、セット信号が伝達されるまでリセット信号を保持し続ける。この期間、上アーム I G B T 2 はオフ状態を維持する。

【 0 0 3 3 】

本回路構成においても、インバータ出力 8 の電位が負 (マイナス) になったとき、上アーム駆動回路 6 が誤動作する可能性がある。

【 0 0 3 4 】

誤動作の具体例としては、インバータ出力 8 の電位がマイナスになったときに、セット信号を伝達すると、セット信号伝達用レベルシフト回路 2 9 から、N O T 回路 3 1 への信号伝達ができない場合がある。

40

【 0 0 3 5 】

これは、セット信号伝達用レベルシフト回路 2 9 が " L " 信号を出力しても、N O T 回路 3 1 の基準電位となるインバータ出力 8 の電位がより低い電位であり " L " 信号と認識できないためである。

【 0 0 3 6 】

また、他の誤動作の具体例は、インバータ出力 8 の電位が大きくマイナスとなり、上アーム駆動回路電源配線 2 4 の電位もマイナスとなったときに、セット信号伝達用レベルシフト回路 2 9 とリセット信号伝達用レベルシフト回路 3 0 で、G N D から上アーム駆動回路基準電位配線 1 2 を介して上アーム駆動回路電源配線 2 4 へ通流する電流の逆流が発生

50

し、回路が異常状態となり、誤動作に至る場合がある。

【0037】

次に、図2Aから図2Cを参照して、本発明の実施例1に係る電力変換装置及び上アーム駆動回路について説明する。図2Aは、本実施例の電力変換装置1の概略構成を示す図である。図2Bは、図2Aの変形例(変形例1)であり、図2Cは、図2Bの変形例(変形例2)である。

【0038】

なお、図2Aは、本発明を上述した従来技術1(図1A)の上アーム駆動回路に適用した構成例であり、図2B及び図2Cは、本発明を上述した従来技術2(図1B)の上アーム駆動回路に適用した構成例である。

10

【0039】

本実施例の電力変換装置1は、図2Aに示すように、高压電源7から供給された直流電力を、スイッチング素子である上アームIGBT2及び上アーム還流ダイオード3で構成される上アームと、スイッチング素子である下アームIGBT4及び下アーム還流ダイオード5で構成される下アームとにより交流電力に変換して、インバータ出力8へ出力する。上アームIGBT2は、上アーム駆動回路6に接続されており、上アーム駆動回路6により駆動制御される。

【0040】

上アームIGBT2のゲートは、上アームゲート電圧出力配線13を介して、上アーム駆動回路6の上アーム駆動MOSFET10のドレイン側に接続されており、上アーム駆動MOSFET10のソース側は、上アームゲート電圧基準電位配線14を介して、インバータ出力8に接続されている。

20

【0041】

上アーム駆動MOSFET10のゲートは、上アーム駆動MOSFET9のドレイン側に接続されており、上アーム駆動MOSFET9のソース側は、抵抗11及び上アーム駆動回路基準電位配線12、基準電位配線GND接続部15を介して、基準電位であるGND(グラウンド)に接続されている。また、上アーム駆動回路6は、上アーム駆動回路基準電位配線12とは別の上アーム駆動回路基準電位配線17を介して、GND(グラウンド)に接続されている。

【0042】

上アームゲート電圧基準電位配線14は、基準電位配線インバータ出力接続部16を介して上アーム駆動回路基準電位配線12と接続されている。

30

【0043】

ここで、本実施例では、上アーム駆動回路基準電位配線12を、基準電位配線GND接続部15と基準電位配線インバータ出力接続部16とに接続している。

【0044】

このため、インバータ出力8の電位が例えば0V以上の通常時は、基準電位配線GND接続部15により、上アーム駆動回路基準電位配線12の電位を、基準電位と等しいか基準電位より高い電位、例えばGNDと略同電位にする。

【0045】

また、インバータ出力8の電位が基準電位よりも低い所定の電位以下、例えばマイナスのときは、基準電位配線インバータ出力接続部16により、上アーム駆動回路基準電位配線12の電位を、基準電位よりも低い電位、例えばインバータ出力8と略同電位にする。

40

【0046】

すなわち、基準電位配線GND接続部15および基準電位配線インバータ出力接続部16により上アーム駆動回路基準電位配線電位制御回路を構成し、なおかつ、上アーム駆動回路基準電位配線12を上アーム駆動回路基準電位配線電位制御回路(基準電位配線GND接続部15)を介して基準電位に接続することで、上アーム駆動回路基準電位配線電位制御回路はインバータ出力8が基準電位よりも低い所定の電位以下の場合に上アーム駆動回路基準電位配線12を基準電位よりも低い電位に制御する。

50

【 0 0 4 7 】

この動作により、インバータ出力 8 の電位がマイナスのときの上アーム駆動回路 6 の誤動作を防止することができる。

【 0 0 4 8 】

なお、図 2 A の例では、上アーム駆動回路 6 の上アーム駆動回路基準電位配線を、上アーム駆動回路基準電位配線 1 2 (第 1 の上アーム駆動回路基準電位配線) と上アーム駆動回路基準電位配線 1 7 (第 2 の上アーム駆動回路基準電位配線) に分けており、上アーム駆動回路基準電位配線 1 2 のみ基準電位配線 G N D 接続部 1 5 と基準電位配線インバータ出力接続部 1 6 とに接続しているが、上アーム駆動回路基準電位配線を分けずに、上アーム駆動回路基準電位配線 1 2 と上アーム駆動回路基準電位配線 1 7 を 1 つの上アーム駆動回路基準電位配線として構成し、基準電位配線 G N D 接続部 1 5 と基準電位配線インバータ出力接続部 1 6 とに接続してもよい。

10

【 0 0 4 9 】

変形例 1

図 2 B を用いて、図 2 A の変形例について説明する。

【 0 0 5 0 】

なお、図 2 B の上アーム駆動回路 6 の構成は、従来技術 2 (図 1 B) で説明した構成と同様であり、詳細な説明は省略する。

【 0 0 5 1 】

図 2 B に示す電力変換装置 1 では、セット信号伝達用レベルシフト回路 2 9 に接続される上アーム駆動回路基準電位配線とリセット信号伝達用レベルシフト回路 3 0 に接続される上アーム駆動回路基準電位配線をそれぞれ個別に G N D に接続せずに、1 つの上アーム駆動回路基準電位配線 1 2 として構成し、基準電位配線 G N D 接続部 1 5 と基準電位配線インバータ出力接続部 1 6 とに接続している。

20

【 0 0 5 2 】

これにより、インバータ出力 8 の電位がマイナスになったとき、セット信号伝達用レベルシフト回路 2 9 とリセット信号伝達用レベルシフト回路 3 0 の基準電位が、インバータ出力 8 と略同電位となり、従来技術 2 で発生する誤動作を防止することができる。

【 0 0 5 3 】

変形例 2

図 2 C を用いて、図 2 B の変形例について説明する。

【 0 0 5 4 】

図 2 B では、セット信号伝達用レベルシフト回路 2 9 に接続される上アーム駆動回路基準電位配線とリセット信号伝達用レベルシフト回路 3 0 に接続される上アーム駆動回路基準電位配線を分けずに、1 つの上アーム駆動回路基準電位配線 1 2 としているのに対し、図 2 C では、セット信号伝達用レベルシフト回路 2 9 に接続される上アーム駆動回路基準電位配線 1 2 と、リセット信号伝達用レベルシフト回路 3 0 に接続される上アーム駆動回路基準電位配線 1 7 に分けて構成している。

【 0 0 5 5 】

そして、セット信号伝達用レベルシフト回路 2 9 に接続される上アーム駆動回路基準電位配線 1 2 を、基準電位配線 G N D 接続部 1 5 と基準電位配線インバータ出力接続部 1 6 とに接続している。

40

【 0 0 5 6 】

インバータ出力 8 の電位がマイナスとなると、通常、上アーム I G B T 2 はオフしている。

【 0 0 5 7 】

そのため、次の信号伝達はセット信号であり、セット信号伝達用レベルシフト回路 2 9 の誤動作を防止すべし、リセット信号伝達用レベルシフト回路 3 0 に接続される上アーム駆動回路基準電位配線 1 7 は直接 G N D に接続し、セット信号伝達用レベルシフト回路 2 9 の上アーム駆動回路基準電位配線 1 2 のみ、基準電位配線 G N D 接続部 1 5 と

50

基準電位配線インバータ出力接続部 16 に接続することでインバータ出力 8 と略同電位とし、誤動作を防止している。

【実施例 2】

【0058】

図 3 を参照して、本発明の実施例 2 に係る電力変換装置及び上アーム駆動回路について説明する。図 3 は、本実施例の電力変換装置 1 の概略構成を示す図である。

【0059】

なお、図 3 の上アーム駆動回路 6 の構成は、実施例 1 (図 2 A) と同様であり、図示及び詳細な説明は省略する。

【0060】

図 3 に示すように、本実施例の電力変換装置 1 では、基準電位配線 GND 接続部 18 と基準電位配線インバータ出力接続部 19 を、各々ダイオードで構成している。

【0061】

つまり、本実施例では、上アーム駆動回路基準電位配線電位制御回路は、基準電位側にカソードが接続され、上アーム駆動回路基準電位配線 12 側にアノードが接続された第 1 のダイオード (18) と、上アームゲート電圧基準電位配線 14 側にカソードが接続され、上アーム駆動回路基準電位配線 12 側にアノードが接続された第 2 のダイオード (19) とを有して構成されている。

【0062】

この構成により、インバータ出力 8 の電位が 0 V 以上のときは、上アーム駆動回路基準電位配線 12 の電位は GND と略同電位 (この例では基準電位よりもダイオードのしきい値分だけ高い電位) となり、インバータ出力 8 の電位がマイナスのときは、インバータ出力 8 と略同電位 (この例ではインバータ出力 8 の電位よりもダイオードのしきい値分だけ高い電位) となる。これにより、上アーム駆動回路 6 の誤動作を防止することができる。

【0063】

なお、ここでは、基準電位配線 GND 接続部 18 と基準電位配線インバータ出力接続部 19 にダイオードを用いる例を示しているが、電流を一方方向に流す整流器の働きをする素子や回路であれば、ダイオードでなくてもよい。

【実施例 3】

【0064】

図 4 を参照して、本発明の実施例 3 に係る電力変換装置及び上アーム駆動回路について説明する。図 4 は、本実施例の電力変換装置 1 の概略構成を示す図である。

【0065】

図 4 の上アーム駆動回路 6 の構成は、実施例 1 (図 2 A) と同様であり、図示及び詳細な説明は省略する。

【0066】

図 4 に示すように、本実施例の電力変換装置 1 では、基準電位配線 GND 接続部 20 を抵抗で構成し、基準電位配線インバータ出力接続部 19 をダイオードで構成している。

【0067】

つまり、本実施例では、上アーム駆動回路基準電位配線電位制御回路は、基準電位側に一端が接続され、上アーム駆動回路基準電位配線 12 側に他端が接続された抵抗 (20) と、上アームゲート電圧基準電位配線 14 側にカソードが接続され、上アーム駆動回路基準電位配線 12 側にアノードが接続されたダイオード (19) とを有して構成されている。

【0068】

インバータ出力 8 の電位が 0 V 以上のときは、上アーム駆動回路 6 からの電流が基準電位配線 GND 接続部 20 の抵抗に流れる。この電流値の抑制などにより、抵抗の電圧降下を小さくすれば、上アーム駆動回路基準電位配線 12 の電位は GND と略同電位となる。

【0069】

インバータ出力 8 の電位がマイナスのときは、基準電位配線インバータ出力接続部 19 のダイオードの働きにより、上アーム駆動回路基準電位配線 12 の電位はインバータ出力

10

20

30

40

50

8 と略同電位となる。

【0070】

これにより、上アーム駆動回路6の誤動作を防止することができる。

【実施例4】

【0071】

図5を参照して、本発明の実施例4に係る電力変換装置及び上アーム駆動回路について説明する。図5は、本実施例の電力変換装置1の概略構成を示す図である。

【0072】

図5の上アーム駆動回路6の構成は、実施例1(図2A)と同様であり、図示及び詳細な説明は省略する。

【0073】

図5に示すように、本実施例の電力変換装置1では、基準電位配線GND接続部21と基準電位配線インバータ出力接続部22を、各々スイッチで構成している。

【0074】

これらのスイッチは、リレーのような機械的なスイッチでもよく、半導体スイッチング素子でもよい。

【0075】

つまり、本実施例では、上アーム駆動回路基準電位配線電位制御回路は、基準電位側に一端が接続され、上アーム駆動回路基準電位配線12側に他端が接続された第1のスイッチ(21)と、上アームゲート電圧基準電位配線14側に一端が接続され、上アーム駆動回路基準電位配線12側に他端が接続された第2のスイッチ(22)とを有して構成されている。

【0076】

インバータ出力8の電位が0V以上のときは、基準電位配線GND接続部21のスイッチをオンし、基準電位配線インバータ出力接続部22のスイッチをオフすることにより、上アーム駆動回路基準電位配線12の電位を、GNDと略同電位(この例では基準電位と等しい電位)にする。

【0077】

インバータ出力8の電位がマイナスのときは、基準電位配線インバータ出力接続部22のスイッチをオンし、基準電位配線GND接続部21のスイッチをオフすることにより、上アーム駆動回路基準電位配線12の電位を、インバータ出力8と略同電位(この例ではインバータ出力8の電位と等しい電位)にする。

【0078】

上記の動作を実現する方法としては、例えば、インバータ出力8の電位を検出する回路により、インバータ出力8が0V以上かマイナスかを検出し、基準電位配線GND接続部21と基準電位配線インバータ出力接続部22のスイッチを制御する方法がある。

【0079】

これにより、上アーム駆動回路6の誤動作を防止することができる。

【実施例5】

【0080】

図6を参照して、本発明の実施例5に係る電力変換装置及び上アーム駆動回路について説明する。図6は、本実施例の電力変換装置1の概略構成を示す図である。

【0081】

図6の上アーム駆動回路6の構成は、実施例1(図2A)と同様であり、図示及び詳細な説明は省略する。

【0082】

実施例4(図5)では、基準電位配線GND接続部21と基準電位配線インバータ出力接続部22を、各々個別のスイッチで構成しているのに対し、本実施例の電力変換装置1では、図6に示すように、基準電位配線GND接続部および基準電位配線インバータ出力接続部23の動きを1つにまとめたスイッチ(C接点やトランスファ接点と呼ばれるスイ

10

20

30

40

50

ッチ等)を用いている。

【0083】

つまり、本実施例では、上アーム駆動回路基準電位配線電位制御回路は、上アーム駆動回路基準電位配線12と、基準電位および上アームゲート電圧基準電位配線14のいずれか一方との接続を切り替え可能な切り替えスイッチを有して構成されている。

【0084】

本実施例においても、例えば、インバータ出力8の電位を検出する回路により、インバータ出力8が0V以上かマイナスかを検出し、基準電位配線GND接続部および基準電位配線インバータ出力接続部23のスイッチを制御することで、上アーム駆動回路6の誤動作を防止することができる。

10

【0085】

なお、本発明は上記した実施例に限定されるものではなく、様々な変形例が含まれる。例えば、上記の実施例は本発明に対する理解を助けるために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。また、ある実施例の構成の一部を他の実施例の構成に置き換えることが可能であり、また、ある実施例の構成に他の実施例の構成を加えることも可能である。また、各実施例の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

【0086】

例えば、基準電位配線GND接続部を実施例2(図3)のようにダイオードで構成し、基準電位配線インバータ出力接続部を実施例4(図5)のようにスイッチで構成する組み合わせでもよい。

20

【0087】

また、実施例1の図2B、図2Cで説明した上アーム駆動回路6に対して、上アーム駆動回路基準電位配線電位制御回路を実施例2から実施例5のように構成してもよい。また、上アーム駆動回路6を図2A、図2B、図2Cで説明した構成以外の構成としてもよい。

【0088】

また、本発明は、上アーム駆動回路および下アーム駆動回路を1つの半導体チップに搭載したゲートドライバICとしてもよい。上下アームで構成されるレグと上アーム駆動回路と下アーム駆動回路を1つの半導体チップに搭載した1チップインバータICに適用することも可能である。また、上アーム駆動回路と下アーム駆動回路とが別々の半導体チップに搭載されているとともにこれらをレグと組み合わせたマルチチップ構成のインバータICに適用してもよいし、上アーム駆動回路と下アーム駆動回路とが1つの半導体チップに搭載されているとともにこれをレグと組み合わせたマルチチップ構成のインバータICに適用してもよい。

30

【符号の説明】

【0089】

- 1 ... 電力変換装置
- 2 ... 上アームIGBT
- 3 ... 上アーム還流ダイオード
- 4 ... 下アームIGBT
- 5 ... 下アーム還流ダイオード
- 6 ... 上アーム駆動回路
- 7 ... 高圧電源
- 8 ... インバータ出力
- 9 ... 上アーム駆動MOSFET
- 10 ... 上アーム駆動MOSFET
- 11 ... 抵抗
- 12 ... 上アーム駆動回路基準電位配線
- 13 ... 上アームゲート電圧出力配線
- 14 ... 上アームゲート電圧基準電位配線

40

50

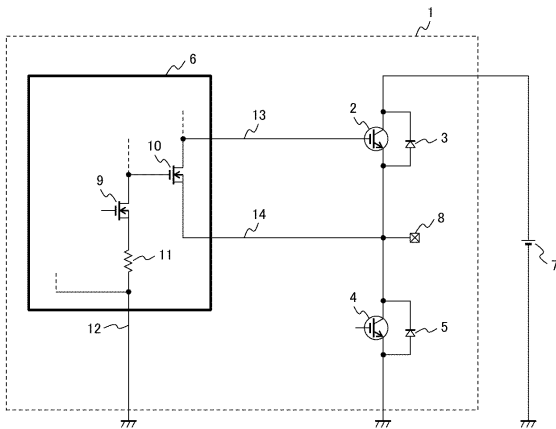
- 1 5 ... 基準電位配線 G N D 接続部
- 1 6 ... 基準電位配線 インバータ出力接続部
- 1 7 ... 上アーム駆動回路基準電位配線
- 1 8 ... 基準電位配線 G N D 接続部
- 1 9 ... 基準電位配線 インバータ出力接続部
- 2 0 ... 基準電位配線 G N D 接続部
- 2 1 ... 基準電位配線 G N D 接続部
- 2 2 ... 基準電位配線 インバータ出力接続部
- 2 3 ... 基準電位配線 G N D 接続部および基準電位配線 インバータ出力接続部
- 2 4 ... 上アーム駆動回路電源配線
- 2 5 , 2 6 ... 抵抗
- 2 7 , 2 8 ... M O S F E T
- 2 9 ... セット信号伝達用レベルシフト回路
- 3 0 ... リセット信号伝達用レベルシフト回路
- 3 1 , 3 2 ... N O T 回路
- 3 3 ... R S フリップフロップ
- 3 4 ... ハイサイド部回路
- 3 5 ... ハイサイド回路用電源。

10

【 図 面 】

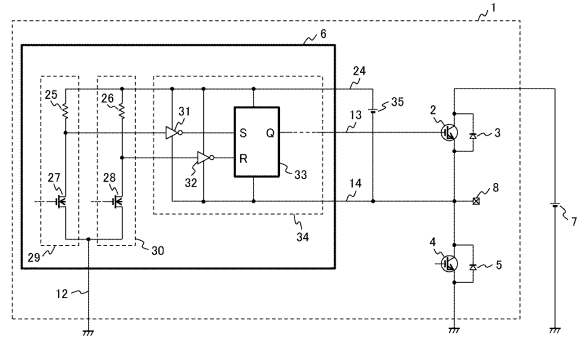
【 図 1 A 】

図 1A



【 図 1 B 】

図 1B



20

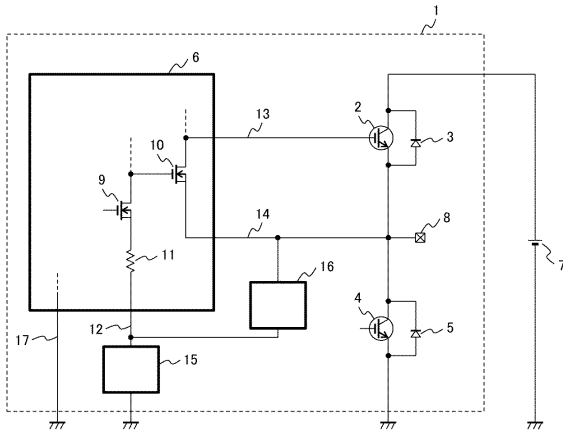
30

40

50

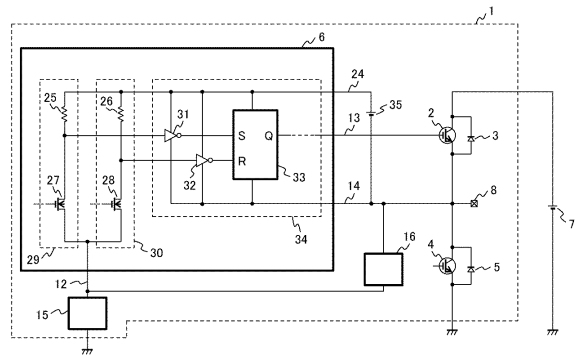
【図 2 A】

図 2A



【図 2 B】

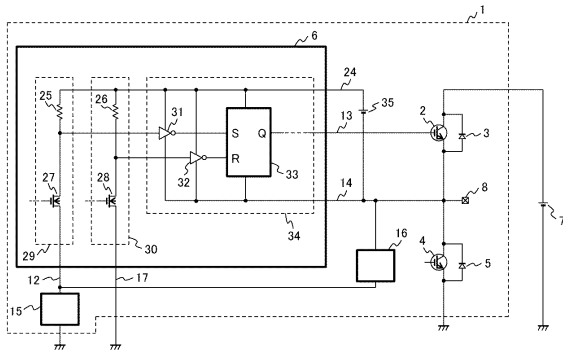
図 2B



10

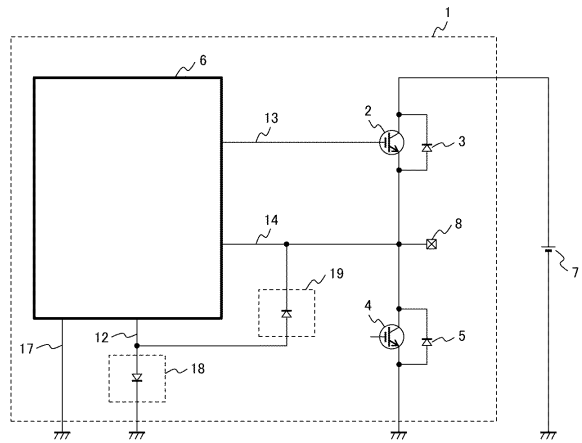
【図 2 C】

図 2C



【図 3】

図 3



20

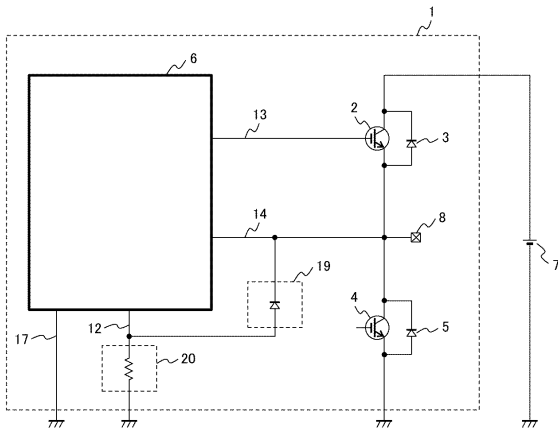
30

40

50

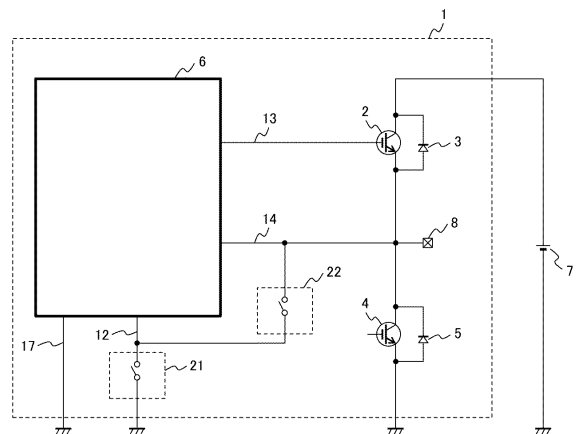
【図 4】

図 4



【図 5】

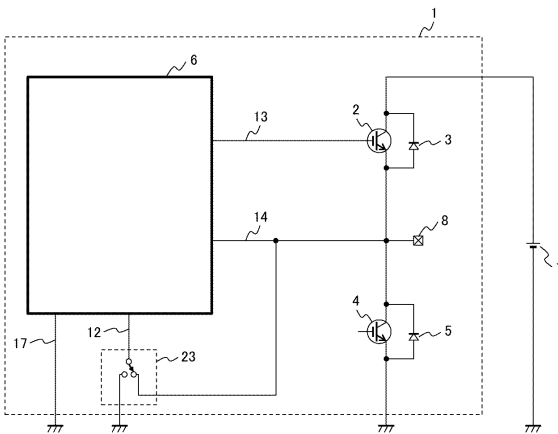
図 5



10

【図 6】

図 6



20

30

40

50

フロントページの続き

(56)参考文献 特開 2 0 1 9 - 1 3 4 5 9 5 (J P , A)
(58)調査した分野 (Int.Cl. , D B 名)
H 0 2 M 1 / 0 8