



(10) 申请公布号 CN 117178355 A

(43) 申请公布日 2023. 12. 05

(21) 申请号 202180088013.7

(22) 申请日 2021.12.30

(30) 优先权数据

63/132,989 2020.12.31 US

17/557,372 2021.12.21 US

(85) PCT国际申请进入国家阶段日
2023.06.28

(86) PCT国际申请的申请数据
PCT/US2021/065620 2021.12.30

(87) PCT国际申请的公布数据
W02022/147204 EN 2022.07.07

(71) 申请人 德州仪器公司
地址 美国德克萨斯州

(72) 发明人 S·K·科杜里

(74) 专利代理机构 北京律盟知识产权代理有限公司 11287
专利代理师 林斯凯

(51) Int.Cl.
H01L 23/498 (2006.01)

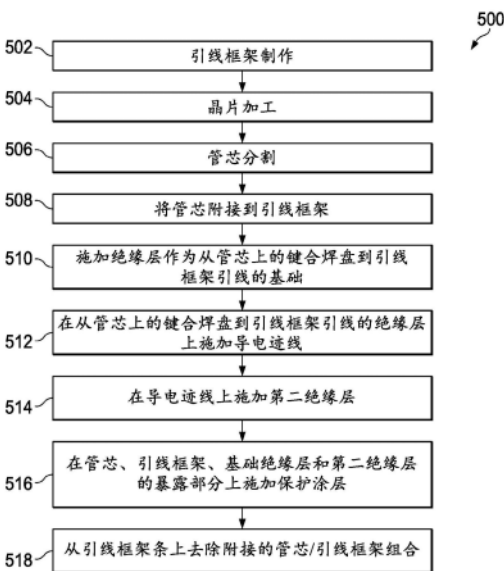
权利要求书4页 说明书56页 附图163页

(54) 发明名称

印刷封装件及制作印刷封装件的方法

(57) 摘要

一种用于将半导体管芯或器件的键合焊盘与印刷有导电互连件代替键合线的引线框架中的对应引线互连的方法 (500) 以及一种由上述方法产生的装置。更具体地,一些示例包括从半导体管芯上的键合焊盘到半导体管芯附接至的引线框架的引线印刷绝缘基础路径 (510)。将基础导电迹线印刷在从管芯上的每个键合焊盘到引线框架的对应引线的绝缘基础路径之上 (512)。可选地,在导线迹线之上,在导电互连件和基础绝缘层的暴露部分上施加覆盖绝缘覆盖层 (514)。优选地,这可以是与基础层相同的材料以完全粘附并混合成整体结构,而不是单独的层。可选地,然后将保护层施加到所得装置上 (516)。



1. 一种制成半导体器件的方法,包括:
形成从半导体管芯的第一键合焊盘延伸到第一导电引线的第一绝缘结构;
在从所述第一键合焊盘到所述第一导电引线的所述第一绝缘结构上形成第一导电迹线;
在从所述第一键合焊盘延伸到所述第一导电引线的所述第一导电迹线上形成第二绝缘结构。
2. 如权利要求1所述的方法,其中,所述第一绝缘结构和所述第二绝缘结构包封所述第一导电迹线。
3. 如权利要求1所述的方法,其中,所述第一绝缘结构进一步从第二键合焊盘延伸至第二导电引线。
4. 如权利要求1所述的方法,进一步包括形成第三绝缘结构,所述第三绝缘结构从第二键合焊盘延伸到第二导电引线。
5. 如权利要求3所述的方法,进一步包括在从所述第二键合焊盘到所述第二导电引线的所述第一绝缘结构上形成第二导电迹线。
6. 如权利要求4所述的方法,进一步包括在从所述第二键合焊盘到所述第二导电引线的所述第三绝缘结构上形成第二导电迹线。
7. 如权利要求5所述的方法,进一步包括在所述第二导电迹线上形成第三绝缘结构。
8. 如权利要求6所述的方法,进一步包括在所述第二导电迹线上形成第四绝缘结构。
9. 如权利要求7所述的方法,其中,所述第一绝缘结构和所述第三绝缘结构包封所述第二导电迹线。
10. 如权利要求8所述的方法,其中,所述第三绝缘结构和所述第四绝缘结构包封所述第二导电迹线。
11. 如权利要求5所述的方法,其中,所述第二绝缘结构进一步覆盖从所述第二键合焊盘到所述第二导电引线的所述第二导电迹线。
12. 如权利要求11所述的方法,其中,所述第一绝缘结构和所述第二绝缘结构包封所述第一导电迹线和所述第二导电迹线。
13. 如权利要求1所述的方法,进一步包括:
提供管芯附接焊盘,所述导电引线与所述管芯附接焊盘间隔开,并且所述半导体管芯的第一表面附接到所述管芯附接焊盘。
14. 如权利要求1所述的方法,其中,所述半导体管芯的与所述第一表面相反的第二表面附接到所述导电引线。
15. 如权利要求1所述的方法,其中,所述第一绝缘结构的第一端围绕但不完全覆盖相应的键合焊盘。
16. 如权利要求1所述的方法,其中,所述第一导电迹线是被预塑封为用诸如塑封料、环氧树脂、聚合物或陶瓷的绝缘材料填充金属引线段之间的间隙的引线框架的一部分。
17. 如权利要求16所述的方法,其中,预塑封件的厚度与所述引线的厚度约相同。
18. 如权利要求1所述的方法,其中,所述第一导电引线是预贴胶带的引线框架的一部分。
19. 如权利要求1所述的方法,其中,所述第一绝缘层包括在5微米至20微米的范围内的

厚度。

20. 如权利要求1所述的方法,进一步包括在所述第一绝缘层内形成用于接纳所述第一导电迹线的至少一部分的沟道。

21. 如权利要求5所述的方法,其中,所述第一导电迹线和所述第二导电迹线是使用导电油墨、导电聚合物、金属填充环氧树脂、烧结金属粉末、液体辅助烧结颗粒、焊膏或焊粉制成的。

22. 如权利要求6所述的方法,其中,所述第一导电迹线和所述第二导电迹线是使用导电油墨、导电聚合物、金属填充环氧树脂、烧结金属粉末、液体辅助烧结颗粒、焊膏或焊粉制成的。

23. 如权利要求1所述的方法,其中,所述第一绝缘层、所述第一导电迹线和第三绝缘层遵循从所述第一导电引线到所述半导体管芯上的第一键合焊盘的拓扑结构的轮廓。

24. 如权利要求1所述的方法,其中,所述半导体管芯具有从具有所述键合焊盘的第一表面延伸到与所述第一表面相反的第二表面的侧表面,所述第一绝缘层沿着所述第一表面和所述侧表面从所述第一键合焊盘延伸到所述第一导电引线。

25. 如权利要求1所述的方法,其中,所述第一导电迹线包括在5微米至30微米的范围内的厚度。

26. 如权利要求5所述的方法,其中,所述第一导电迹线和所述第二导电迹线在同一半导体装置内包括不同的形状、大小、材料、载流能力。

27. 如权利要求1所述的方法,其中,所述第一绝缘层和所述第二绝缘层包括相同的材料。

28. 如权利要求1所述的方法,其中,所述第一绝缘层在相反边缘上具有第一厚度并且在所述相反边缘之间的中心部分中具有第二厚度,所述第一厚度大于所述第二厚度。

29. 如权利要求28所述的方法,其中,所述第一导电迹线没有延伸到所述相反边缘上方。

30. 如权利要求1所述的方法,其中,所述第一绝缘层包含沟槽,所述沟槽包含所述第一导电迹线。

31. 如权利要求5所述的方法,其中,所述第一导电迹线具有第一宽度,并且所述第二导电迹线具有不同于所述第一宽度的第二宽度。

32. 如权利要求5所述的方法,其中,所述第一导电迹线包括第一材料,并且所述第二导电迹线包括不同于所述第一材料的第二材料。

33. 如权利要求1所述的方法,进一步包括在所述半导体管芯的所述第一表面、所述第一绝缘层、第二绝缘部分和至少每个导电引线的一部分上施加层压、注塑成型、传递成型、喷涂、浇铸、3D印刷、分配、灌封、丝网印刷、旋涂的包封层。

34. 如权利要求1所述的方法,其中,所述第一绝缘层与所述第一导电迹线之间的过渡区域是在所述过渡区域处具有混合比率梯度的复合物。

35. 如权利要求1所述的方法,其中,所述第一导电迹线与所述第二绝缘层之间的过渡区域是在所述过渡区域处具有混合比率梯度的复合物。

36. 如权利要求1所述的方法,其中,所述第一导电迹线的截面形状是矩形、正方形、三角形、圆形、半圆形中的一种。

37. 如权利要求1所述的方法,其中,所述第一绝缘结构和所述第二绝缘结构包括聚合物、环氧树脂或硅树脂。

38. 如权利要求1所述的方法,其中,为了沿着所述半导体管芯的非水平表面获得期望轮廓的绝缘层,分多遍施加材料,其中每一遍将粘性材料仅分配到Z维度上的期望的X-Y位置处。

39. 如权利要求38所述的方法,其中,所述材料的粘度和接触温度、光或气体使部分硬化的材料保持在原位。

40. 一种制成半导体器件的方法,包括:

提供管芯附接焊盘;

将导电引线与所述管芯附接焊盘分隔开;

将半导体管芯附接到所述管芯附接焊盘;

从所述半导体管芯的有源顶表面上的每个相应键合焊盘到所述导电引线中的对应导电引线施加第一绝缘层;

在从每个相应键合焊盘到所述导电引线中的对应导电引线的所述第一绝缘层上施加导电迹线;

在从每个相应键合焊盘到所述导电引线中的对应导电引线的导电材料上施加第二绝缘层,所述第一绝缘层和所述第二绝缘层一起包封所述导电迹线。

41. 一种制成半导体器件的方法,包括:

将导电引线彼此分隔开;

将半导体管芯的底表面附接到所述导电引线;

从所述半导体管芯的有源表面上的每个相应键合焊盘到所述导电引线中的对应导电引线施加第一绝缘层;

在从每个相应键合焊盘到所述导电引线中的对应导电引线的所述第一绝缘层上施加导电迹线;

施加第二绝缘层,所述第二绝缘层覆盖从每个相应键合焊盘到所述导电引线中的对应导电引线的导电材料,所述第一绝缘层和所述第二绝缘层一起包封所述导电迹线。

42. 一种半导体装置,包括:

导电引线,所述导电引线延伸穿过结构并暴露于所述半导体装置的外表面处;

在所述结构上的半导体管芯,所述半导体管芯具有底表面、带有键合焊盘的顶表面、以及侧表面;

第一单独迹线,所述第一单独迹线从第一键合焊盘、沿着所述顶表面、沿着所述侧表面并且在所述结构上延伸到所述导电引线中的第一导电引线;以及

第二单独迹线,所述第二单独迹线从第二键合焊盘、沿着所述顶表面、沿着所述侧表面并且在所述结构上延伸到所述导电引线中的第二导电引线。

43. 一种半导体装置,包括:

彼此间隔开的导电引线;

半导体管芯,所述半导体管芯具有带有键合焊盘的第一表面和相反的第二表面;

第一绝缘结构,所述第一绝缘结构从所述键合焊盘中的第一键合焊盘延伸到所述导电引线中的第一导电引线;

第一导电迹线,所述第一导电迹线在从所述第一键合焊盘到所述第一导电引线的所述第一绝缘结构上;以及

第二绝缘结构,所述第二绝缘结构覆盖从所述第一键合焊盘到所述第一导电引线的所述第一导电迹线。

印刷封装件及制作印刷封装件的方法

背景技术

[0001] 线键合(wirebonding或wire bonding)是使用非常细的键合线在半导体器件的硅芯片与外部引线之间提供电连接的过程。典型地,使用金(Au)、铝(Al)或铜(Cu)线。在球线键合期间,首先通过经电子火焰熄灭(EFO)熔化线(其由称为毛细管的键合工具保持)的端部来形成球。这种无空气球的直径范围为线直径的1.5倍到2.5倍。由EFO和尾部长度控制的无空气球大小一致性对于良好的键合至关重要。然后使无空气球与键合焊盘接触。然后在特定时间量内对球施加足够量的压力、热和超声波力,从而在球与键合焊盘之间形成初始冶金焊接点,并使球键合本身变形为其最终形状。然后将线延伸到引线框架的对应指状件,从而在键合焊盘与引线指状件之间形成渐变弧形或“环”。将压力和超声波力施加到线以形成第二键合(称为楔形键合、针脚式键合或鱼尾式键合,这次是用引线指状件。线键合机器或线键合机通过夹住导线并抬高毛细管来断开导线,为下一个线键合循环做准备。

[0002] 摩尔定律的好处之一是管芯大小和成本持续降低。然而,虽然管芯大小显著减小,但印刷电路板(PCB)的几何尺寸并未以相同的比率缩小。这需要封装件来将小管芯上的连接重新分配到大的PCB区域。管芯和PCB的这种不相似的演变比率限制了封装件大小可以收缩的程度。封装件上的引脚的大小、位置和间距部分地由PCB和SMT(板组装)工艺的限制限定。线键合是在管芯与引线框架之间实现这些互连件的最传统方式,在封装半导体内该管芯附接到该引线框架,封装半导体可以通过附接到PCB而形成。在过去的几十年中,线键合方面的创新意义重大。

发明内容

[0003] 提供本发明内容是为了以简化形式介绍所描述的主要构思,这些构思会在以下包括所提供的附图在内的具体实施方式中进一步描述。本发明内容不限制要求保护的的主题的范围。

[0004] 示例提供了一种用于将半导体管芯或器件的键合焊盘与印刷有导电互连件代替现有技术的键合线的引线框架中的对应引线互连的方法以及一种由上述方法产生的装置。更具体地,一些示例包括印刷从半导体管芯上的键合焊盘到半导体管芯附接至的引线框架的引线的绝缘基础路径(PI、环氧树脂、硅树脂等)。将基础导电迹线印刷在从管芯上的每个键合焊盘到引线框架的对应引线的绝缘基础路径之上(导电油墨、导电聚合物、烧结Cu、烧结Ag、Ag环氧树脂等)。可选地,在导线迹线之上,在导电互连件和基础绝缘层的暴露部分上施加覆盖绝缘覆盖层。优选地,这可以是与基础层相同的材料以完全粘附并混合成整体结构,而不是单独的层。可选地,使用层压、喷涂、注塑成型、浇铸、A-B多部分浇铸(环氧树脂+硬化剂)、上釉、辊涂、刷涂、浸涂、丝网印刷等方法在所得装置上施加保护层。

附图说明

[0006] 图1是28引脚单排QFN器件的底表面的立体图。

[0007] 图2是图1的QFN器件的顶表面的立体图,其中一部分器件封装材料被去除。

- [0008] 图3是引线框架条的一部分的立体图,示出了四个QFN引线框架。
- [0009] 图4是QFN器件10沿图2的参考线A-A的侧剖视图。
- [0010] 图5是用于制造封装电子器件的方法的流程图。
- [0011] 图6是用于制造封装电子器件600的一个示例方法的流程图,其在步骤502和步骤504之间修改了图5的方法。
- [0012] 图7是用于制造封装电子器件700的另一个示例方法的流程图,其在步骤510和步骤512之间修改了图5的方法。
- [0013] 图8是用于制造封装电子器件800的又一示例方法的流程图,其在步骤508和步骤512之间修改了图5的方法。
- [0014] 图9是用于制造封装电子器件900的又一示例方法的流程图,其在步骤512和步骤514之间修改了图5的方法。
- [0015] 图10是用于制造封装电子器件1000的另一个示例方法的流程图,其在步骤510和步骤514之间修改了图5的方法。
- [0016] 图11是用于制造封装电子器件1100的又一示例方法的流程图,其在步骤510和步骤514之间修改了图5的方法。
- [0017] 图12是用于制造封装电子器件1200的再一个示例方法的流程图,其在步骤510和步骤514之间修改了图5的方法。
- [0018] 图13是用于制造封装电子器件1300的又一示例方法的流程图,其在步骤512和步骤516之间修改了图5的方法。
- [0019] 图14是用于制造封装电子器件1400的另一个示例方法的流程图,其在步骤512和步骤516之间修改了图5的方法。
- [0020] 图15是用于制造封装电子器件1500的又一示例方法的流程图,其在步骤512和步骤516之间修改了图5。
- [0021] 图16是用于制造封装电子器件1600的再一个示例方法的流程图,其在步骤514和步骤518之间修改了图5的方法。
- [0022] 图17A是包括许多单独的六引线或引脚引线框架单元37的QFN引线框架条36的俯视图。
- [0023] 图17B是QFN引线框架条36沿图17A的参考线B-B的剖视图。
- [0024] 图18A是单独的引线框架单元38的俯视图。
- [0025] 图18B是单独的引线框架单元38沿图18A的参考线C-C的侧视图。
- [0026] 图19A是替代性引线上芯片(COL)式引线框架单元40的俯视图,该引线框架单元用于将管芯的底表面直接附接到引线12的一部分。
- [0027] 图19B是单独的引线框架单元38沿图19A的参考线D-D的侧视图。
- [0028] 图20A是预塑封QFN引线框架条44的俯视图。
- [0029] 图20B是预塑封QFN引线框架条44沿图20A的参考线E-E的剖视图。
- [0030] 图21A是QFN引线框架条46上的预塑封引线框架单元46的俯视图。
- [0031] 图21B是图21A所示的预塑封引线框架单元46沿参考线F-F的剖视图。
- [0032] 图22A是具有预塑封件48的COL引线框架单元的俯视图。
- [0033] 图22B是图22A所示的预塑封引线框架单元46沿参考线G-G的剖视图。

[0034] 图23A是图21中的引线框架46的俯视图,其中在管芯附接焊盘14上有管芯附接件层。

[0035] 图23B是图23A的引线框架46沿参考线H-H的侧视图。

[0036] 图23C是图22中的引线框架48的俯视图,其中在引线12上有管芯附接件层。图23D是图23C的引线框架48沿参考线H1-H1的侧视图。

[0037] 图24A是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面的俯视图。

[0038] 图24B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图24A中的参考线I-I的剖视图。

[0039] 图24C是可选示例的俯视图,其中集成电路(IC)管芯18经由管芯附接材料22附接到引线上芯片(COL)预塑封引线框架单元48的引线12的顶表面。

[0040] 图24D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元48的引线12后沿图24D中的参考线I1-I1的剖视图。

[0041] 图25A是替代性COL实施例的俯视图,其中没有管芯支撑焊盘,并且集成电路(IC)管芯18直接附接到引线框架单元的引线12(非预塑封引线框架在图24A的实现方式中示出,引线12之间没有塑封材料)。

[0042] 图25B是替代性COL实现方式沿图25A的参考线J-J的侧视图,其中没有管芯支撑焊盘并且集成电路(IC)管芯18直接附接到引线框架单元的引线12。

[0043] 图26A是根据图5的示例方法500、利用510处的实现方式进行制作的电子组件的俯视图,其中,印刷、沉积、形成或以其他方式施加毯覆式绝缘层52作为基础层,该基础层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分(例如,在图5中的510处)。

[0044] 图26B至图26J是图26A的电子组件沿不同参考线的剖视图。

[0045] 图27A是根据图5的示例方法500、利用510处的实现方式进行制作的电子组件,其中代替使用如图26A至图26J所示的单个毯覆式绝缘层,施加两个间隔开的半毯覆式绝缘层64作为基础层,每个基础层跨越预塑封引线框架46中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分(例如,在图5中的510处)。

[0046] 图27B至图27J是图27A的电子组件沿不同参考线的剖视图。

[0047] 图28A是根据图5的示例方法500、利用510处的实现方式进行制作的电子组件的俯视图,其中使用单独的绝缘层66代替图26A至图26J中的毯覆式绝缘层52或图27A至图27J中的半毯覆式绝缘层64。

[0048] 图28B至图28J是图28A的电子组件沿不同参考线的剖视图。

[0049] 图29A示出了在施加绝缘材料之前附接到预塑封引线框架46的管芯18。

[0050] 图29B至图29L示出了印刷头68依次多遍印刷绝缘材料的结果。

[0051] 图30至图33是根据不同示例附接到引线框架的管芯的局部侧剖视图。

[0052] 图34是示出了绝缘材料、尤其是聚合物的收缩与其距最近的接触表面的距离成正

比的图示视图。

[0053] 图35是附接到引线框架的管芯的局部侧剖视图,其中绝缘层的凸形形状是由沉积在管芯和引线框架上的大量绝缘材料产生的。

[0054] 图36是图35中的附接到引线框架的管芯的局部侧剖视图,示出了具有凸形外表面的绝缘层的CTE收缩的结果。

[0055] 图37A是根据图5的示例方法500、利用510处的实现方式进行制作的电子组件的俯视图,其中,印刷、沉积、形成或以其他方式施加毯覆式绝缘层52作为基础层,该基础层跨越预塑封引线框架48中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架48的相反侧上的预塑封件42并且至预塑封引线框架48的相反侧上的引线指状件12的顶表面的一部分(例如,在图5中的510处)。

[0056] 图37B是图37A的电子组件沿参考线K1-K1的剖视图。

[0057] 图38A是根据图5的示例方法500、利用510处的实现方式进行制作的电子组件,其中代替使用如图37A和图37B所示的单个毯覆式绝缘层,施加两个间隔开的半毯覆式绝缘层64作为基础层,每个基础层跨越预塑封引线框架48中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分(例如,在图5中的510处)。

[0058] 图38B是图38A的电子组件沿参考线N1-N1的剖视图。

[0059] 图39A是根据图5的示例方法500、利用510处的实现方式进行制作的电子组件的俯视图,其中使用单独的绝缘层66代替图37B中的毯覆式绝缘层52或图38A和图38B中的半毯覆式绝缘层64。

[0060] 图39B是图39A的电子组件沿参考线R1-R1的剖视图。

[0061] 图40A是根据图5的示例方法500、利用512处的实现方式进行制作的电子组件的俯视图,其中在毯覆式绝缘层52(例如,图26A至图26J)上印刷或形成多个导电迹线或互连件74,每个导电迹线或互连件位于管芯18的相应键合焊盘50与预塑封引线框架46的相应引线12的对应顶表面之间。

[0062] 图40B至图40J是图40A的电子组件沿不同参考线的剖视图。

[0063] 图41A是根据图5的示例方法500、利用512处的实现方式进行制作的电子组件,其中在作为基础层施加的两个间隔开的半毯覆式绝缘层64(例如图27A至图27J)上印刷或形成多个导电迹线或互连件74,每个基础层跨越预塑封引线框架46中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分。

[0064] 图41B至图41J是图41A的电子组件沿不同参考线的剖视图。

[0065] 图42A是根据图5的示例方法500、利用512处的实现方式进行制作的电子组件的俯视图,其中在作为基础层施加的单独的绝缘层66(例如,图28A至图28J)上印刷或形成导电层74,每个基础层跨越预塑封引线框架46中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分。

[0066] 图42B至图42J是图42A的电子组件沿不同参考线的剖视图。

[0067] 图43A示出了在为第二绝缘层施加绝缘材料之前附接到预塑封引线框架46的管芯18。

[0068] 图43B至图43L示出了印刷头68将导电材料依次多遍印刷到基础绝缘层上的结果。

[0069] 图44A是根据图5的示例方法500、利用512处的实现方式进行制作的电子组件的俯视图,其中在毯覆式绝缘层52(例如,图36A至图36J)上印刷或形成多个导电迹线或互连件74,每个导电迹线或互连件位于管芯18的相应键合焊盘50与预塑封引线框架48的相应引线12的对应顶表面之间。

[0070] 图44B是图44A的电子组件沿参考线K3-K3的剖视图。

[0071] 图45A是根据图5的示例方法500、利用512处的实现方式进行制作的电子组件,其中在作为基础层施加的两个间隔开的半毯覆式绝缘层64(例如图38A和图38B)上印刷或形成多个导电迹线或互连件74,每个基础层跨越预塑封引线框架48中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分。

[0072] 图45B是图45A的电子组件沿参考线N3-N3的剖视图。

[0073] 图46A是根据图5的示例方法500、利用512处的实现方式进行制作的电子组件的俯视图,其中在作为基础层施加的单独的绝缘层66(例如,图46A和图46B)上印刷或形成导电层74,每个基础层跨越预塑封引线框架48中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分。

[0074] 图46B是图46A的电子组件沿参考线R3-R3的剖视图。

[0075] 图47A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图40A和图40B)上印刷、沉积、形成或以其他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,该基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至在预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分。

[0076] 图47B至图47R是图56A的电子组件沿不同参考线的剖视图。

[0077] 图48A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图41A和图41B)上印刷、沉积、形成或以其他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧。

[0078] 图48B至图48R是图48A的电子组件沿不同参考线的剖视图。

[0079] 图49A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中在单独的基底或基础绝缘层66的暴露部分以及单独的毯覆式基底或基础绝缘层66上的每个导电迹线或互连件74的暴露部分(见图42A和图42B)上印刷、沉积、形成或以其

他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,每个单独的毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的单独的基底或基础绝缘层66相邻的那侧。

[0080] 图49B至图49R是图49A的电子组件沿不同参考线的剖视图。

[0081] 图50A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中两个半毯覆式覆盖绝缘层78各自被印刷、沉积、形成或以其他方式施加在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图40A和图40B)上,该基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至在预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分。

[0082] 图50B至图50R是图50A的电子组件沿不同参考线的剖视图。

[0083] 图51A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中两个半毯覆式覆盖绝缘层78,这两个半毯覆式覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图41A和图41B)上,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的一部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧。

[0084] 图51B至图51R是图51A的电子组件沿不同参考线的剖视图。

[0085] 图52A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中两个半毯覆式覆盖绝缘层76各自被印刷、沉积、形成或以其他方式施加在单独的基底或基础绝缘层66的暴露部分以及单独的毯覆式基底或基础绝缘层66上的每个导电迹线或互连件74的暴露部分(见图42A和图42B)上,每个单独的毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的单独的基底或基础绝缘层66相邻的那侧。

[0086] 图52B至图52R是图52A的电子组件沿不同参考线的剖视图。

[0087] 图53A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中单独的覆盖绝缘层80各自被印刷、沉积、形成或以其他方式施加在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图40A和图40B)上,该基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至在预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分。

[0088] 图53B至图53R是图53A的电子组件沿不同参考线的剖视图。

[0089] 图54A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中单独的覆盖绝缘层80各自被印刷、沉积、形成或以其他方式施加在半毯覆式基底

或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图41A和图41B)上,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的一部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧。

[0090] 图54B至图54R是图54A的电子组件沿不同参考线的剖视图。

[0091] 图55A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中单独的覆盖绝缘层80各自被印刷、沉积、形成或以其他方式施加在单独的基底或基础绝缘层66的暴露部分以及单独的毯覆式基底或基础绝缘层66上的每个导电迹线或互连件74的暴露部分(见图42A和图42B)上,每个单独的毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的单独的基底或基础绝缘层66相邻的那侧。

[0092] 图55B至图55R是图55A的电子组件沿不同参考线的剖视图。

[0093] 图56A示出了在为第二绝缘层施加绝缘材料之前附接到预塑封引线框架46的管芯18。

[0094] 图56B至图56L示出了印刷头68依次多遍印刷覆盖层绝缘材料的结果。

[0095] 图57A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图44A和图44)上印刷、沉积、形成或以其他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,该基底或基础绝缘层跨越预塑封引线框架48中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架48的相反侧上的预塑封件42并且至在预塑封引线框架48的相反侧上的引线指状件12的顶表面的一部分。

[0096] 图57B是图57A的电子组件沿参考线K7-K7的剖视图。

[0097] 图58A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图44A和图44B)上印刷、沉积、形成或以其他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架48中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧。

[0098] 图58B是图58A的电子组件沿参考线K8-K8的剖视图。

[0099] 图59A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,其中在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图44A和图44B)上印刷、沉积、形成或以其他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架48中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的半毯覆

式基底或基础绝缘层64相邻的那侧。

[0100] 图59B是图59A的电子组件沿不同参考线的剖视图。

[0101] 图60A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,该电子组件包括两个半毯覆式覆盖绝缘层78,这两个半毯覆式覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图40A和图40B)上,该基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至在预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分。

[0102] 图60B是图60A的电子组件沿参考线N7-N7的剖视图。

[0103] 图61A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,该电子组件包括两个半毯覆式覆盖绝缘层78,这两个半毯覆式覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图41A和图41B)上,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的一部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧。

[0104] 图61B是图61A的电子组件沿不同参考线的剖视图。

[0105] 图62A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,该电子组件包括两个半毯覆式覆盖绝缘层76,这两个半毯覆式覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在单独的基底或基础绝缘层66的暴露部分以及单独的毯覆式基底或基础绝缘层66上的每个导电迹线或互连件74的暴露部分(见图42A和图42B)上,每个单独的毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的单独的基底或基础绝缘层66相邻的那侧。

[0106] 图62B是图62A的电子组件沿参考线N9-N9的剖视图。

[0107] 图63A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,该电子组件包括单独的覆盖绝缘层80,这些单独的覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图40A和图40B)上,该基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至在预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分。

[0108] 图63B是图63A的电子组件沿不同参考线的剖视图。

[0109] 图64A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,该电子组件包括单独的覆盖绝缘层80,这些单独的覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图41A和图41B)上,每个半毯覆式基底

或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的一部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧。

[0110] 图64B是图64A的电子组件沿参考线R8-R8的剖视图。

[0111] 图65A是根据图5的示例方法500、利用514处的实现方式进行制作的电子组件的俯视图,该电子组件包括单独的覆盖绝缘层80,这些单独的覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在单独的基底或基础绝缘层66的暴露部分以及单独的毯覆式基底或基础绝缘层66上的每个导电迹线或互连件74的暴露部分(见图42A和图42B)上,每个单独的毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的单独的基底或基础绝缘层66相邻的那侧。

[0112] 图65B是图65A的电子组件沿参考线R9-R9的剖视图。

[0113] 图66A是使用塑料包封的封装半导体器件的俯视图。

[0114] 图66B是图66A的封装器件的侧视图。

[0115] 图67A是使用塑料包封的(COL)封装半导体器件的俯视图。

[0116] 图67B是图67A的(COL)封装器件的侧视图。

[0117] 图68示出了多种包封选项,诸如层压、传递成型、注塑成型、浇铸、灌封、3D印刷、划线分配、丝网印刷、喷涂、旋涂、浸渍、围坝填充等。

[0118] 图69A和图69B示出了上述从制造或选择引线框架到塑封和器件分割的封装组装过程的图示视图概要。

[0119] 图70示出了焊接或以其他方式电连接到印刷电路板(PWB)的封装半导体器件84的侧视图,在该印刷电路板中该封装半导体器件将用于执行其设计功能。

[0120] 图71是示例喷墨印刷装置的示意图。

[0121] 图72是示例气溶胶喷射印刷装置的示意图。

[0122] 图73是示例超声波喷涂印刷装置的示意图。

[0123] 图74是微分配印刷装置的示意图。

[0124] 图75是EHD/电喷涂印刷装置的示意图。

[0125] 图76是激光诱导向前转移(LIFT)印刷装置的示意图。

[0126] 图77A是根据图5的示例方法500、利用图11的1102处的实现方式进行制作的电子组件的俯视图,其示出可以在单个管芯上形成多种互连件形状、大小、材料和触点。

[0127] 图77B是图77A的电子组件沿不同参考线的剖视图。

[0128] 图78A示出了阶梯梯度,其中导电互连件与绝缘层之间存在离散的阶梯界限,因为每个使用不同的印刷油墨,一种是导电的,另一种是绝缘的。

[0129] 图78B示出了图78A所示的离散阶梯界限的替代方案,其中在导电互连件与绝缘层之间有提出的梯度过渡,其中印刷机被提供两种接触材料的混合物,同时逐渐改变混合比。

[0130] 图79A至图79H示出了印刷封装件的替代性实现方式。

[0131] 图80A示出了市售的喷墨印刷机。

[0132] 图80B示出了单独的印刷喷嘴,用于提供特定材料的单独受控流,并且可以沿着图80C所示的X轴、Y轴和Z轴移动。

[0133] 图80C示出了X轴、Y轴和Z轴。

[0134] 图81A示出了用于替换图80B的单独印刷喷嘴的喷嘴排。

[0135] 图81B示出了用于替换图80B的单独印刷喷嘴的喷嘴组。

[0136] 图81C示出了用于替换图80B的单独印刷喷嘴的喷嘴系统。

[0137] 图82示出了根据上述示例的用于印刷基础绝缘层、导电互连件、覆盖绝缘层和保护层的印刷系统的示例,该印刷系统依次布置印刷喷嘴组并具有集成固化系统以实现生产率和材料灵活性。

具体实施方式

[0138] 在附图中,相同的附图标记自始至终指代相同的元件,并且各种特征不一定按比例绘制。在以下描述和权利要求中,术语“包括(including)”、“包括(includes)”、“具有(having)”、“具有(has)”、“带有(with)”或其变体以类似于术语“包括(comprising)”的方式是包含性的,因此意味着“包括但不限于……”。此外,术语“耦合(couple)”或“耦合(couples)”包括间接或直接的电连接或机械连接或其组合。例如,如果第一器件耦合到第二器件或与第二器件耦合,则该连接可以是直接电连接,或经由一个或多个中间器件和连接件的间接电连接。

[0139] 在本描述中,术语“半导体管芯”和“半导体器件”被使用并且是同义的。如本文所用,“半导体管芯”是指使用半导体材料形成的管芯。示例包括包含集成电路的管芯,其中形成有几个、有时数百或数千个晶体管并使用图案化导体耦合在一起以执行期望的功能。附加示例包括以下管芯,这些管芯包括形成在半导体基板上的无源器件,诸如电阻器、电容器、电感器和二极管。分立器件(诸如形成在半导体基板上的一个或几个功率场效应晶体管(FET)、双极结型晶体管(BJT)、整流器和放大器)也是半导体管芯的示例。模数转换器、RF滤波器、收发器、光电池、光电二极管、数字微镜器件(DMD)和变压器是半导体管芯的附加示例。如本文所用,“封装半导体器件”或“封装电子器件”是已经安装在具有用于形成电连接的引线或端子的基板上并且全部或部分被塑封料或其他保护材料覆盖的半导体管芯。

[0140] 在本描述中,使用了术语“引线框”或“引线框架”。如本文所用,“引线框”或“引线框架”是半导体芯片/管芯封装件内部的将信号或功率从芯片/管芯运送到封装件外部或反之亦然的结构。引线框架可以由Cu或Cu的合金制成。层压件(基板、PCB等)、黄铜、钢、铝等可以由其他替代选择形成。金属引线框架可以预镀有NiPdAu、NuPd、NuPdAgAu、Ag斑、Cu、NiSn、Sn等。裸Cu引线框架也是选项。引线框架的饰面可以附加地粗糙化以增加粘附力。

[0141] 在本描述中,术语“喷墨沉积”用于沉积材料的示例过程。如本文所用,“喷墨沉积”是指在喷嘴相对于表面移动时通过响应于电信号形成液滴来沉积来自对喷嘴供料的储器中的液体的材料。喷墨沉积工具可以具有数十个、数百个或更多个喷嘴。在印刷中,材料是油墨,并且喷墨沉积过程被称为“喷墨印刷”。在制造中沉积材料时,要沉积的液体可以称为“油墨”,并且如本文所用,术语“油墨”可以包括如在布置中使用的焊料、电介质、导电材料、粘合剂和聚合物。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。储器可

以包括响应于电信号通过喷嘴排出已知量的油墨的压电致动器,或者在热喷墨沉积工具中,液体可以被储器中的电阻元件快速加热,并膨胀,从而迫使已知量的液体穿过喷嘴。液体形成竖直地行进以降落在表面上的液滴,材料沉积在该表面上。由于材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。此外,与旋涂、丝网印刷沉积或缝隙印刷沉积工艺相比,材料的使用非常高效,几乎没有浪费。可以使用多遍喷墨沉积来积累更厚的材料层。

[0142] 在本说明书中,使用了术语“丝网印刷沉积”和“缝隙印刷沉积”。如本文所用,丝网印刷沉积是指使用模版覆盖要被排除到沉积外的区域并拖曳液体油墨横跨模版,同时模版中的开口允许沉积在那些区域中。如本文所用,缝隙印刷沉积是指在工具中使用缝隙并在油墨流过缝隙时使缝隙移动横跨基板以将材料沉积到基板上。

[0143] 四方扁平无引线封装件(QFN)是消费电子市场中广泛使用的器件。QFN器件已经使用了大约20年。与有引线器件不同,在QFN中,电触点或端子嵌入到模具盖中。没有任何东西从QFN器件延伸出来以便进行表面贴装,见图1。无引线封装件(QFN和SON)的这一特征允许无引线封装件很小,大约为芯片级。

[0144] QFN器件10开始于具有管芯附接焊盘14和引线12的引线框架,该管芯附接焊盘也可以用作热焊盘,见图2。在至少一个实施例中,引线框架由铜材料构造,200 μ m(或8密耳)厚并且每个引线的宽度为200 μ m。接下来,集成电路(IC)管芯18经由管芯附接材料22附接到管芯附接焊盘14的顶表面。接下来,在引线框架引线12与IC管芯18的电触点或端子之间形成线键合件20。最后,用塑料料16包封IC管芯、管芯支撑焊盘、引线框架和键合线的所得组合。塑料通常用作塑料料,但也可以使用其他材料,包括陶瓷。在示例QFN制作过程34中,在引线框架条36上有多个QFN器件10同时被整体塑封/包封,见图3。QFN器件10此后被分割以产生单独的QFN器件或单元,见图1和图2。QFN器件的底部处的平坦表面是用于安装到印刷电路板(PWB)的唯一接触表面。引线12和管芯附接焊盘/热焊盘14没有被塑料塑料料/包封物16覆盖。管芯附接焊盘/热焊盘14的暴露表面可以焊接到PWB上的对应焊盘或用其他导热管芯附接材料附接。QFN器件10的引线12可以焊接到PWB上的对应电触点或端子。图4是QFN器件10沿图2的参考线A-A的侧剖视图。

[0145] 如以上在器件10中所示,线键合从根本上讲是其中使用标准导线号(和材料)一次形成一个键合件的单元过程。无线芯片级封装件(WCSP)等封装件限制了使用非常小的管芯的能力。由于线键合环的形状,后续的包封步骤可以通过传递成型完成,该传递成型也是复杂的过程。线键合和塑封过程也严重限制了可以通过相应过程加工的条(引线框架)的大小。这又限制了生产率和降低与制造相关联的成本的能力。而且,除了与线键合器件相关联的生产和成本问题外,设计用于更高操作频率(诸如毫米波器件(20GHz-300 GHz)中遇到的操作频率)的管芯会使线键合互连件有损耗并导致输入信号反射远离信号的预期目的地。由于所有这些问题,随着管芯大小不断收缩和/或管芯的操作频率不断增加,需要用于线键合的替代互连技术。

[0146] 图5示出了用于制造封装电子器件的方法,该方法克服了引线框架引线与附接到引线框架的管芯上的键合焊盘之间的线键合互连件的许多上述问题和限制。该方法尤其包括将集成电路管芯上的键合焊盘之间的导电互连件印刷到集成电路附接至的引线框架的对应引线。所述的印刷示例包括喷墨、划线分配、气溶胶喷射、 μ TP、激光转移、喷涂、EHD、微

分配等,以印刷或沉积导电油墨、导电聚合物、金属填充环氧树脂、烧结金属粉末、液体辅助烧结颗粒、或焊膏,以形成导电迹线和/或触点。在一个实施例中,方法500包括在502处的引线框架制作,这可以包括制造具有多个引线框架或引线框架单元的引线框架条。替代性地,可以替代地从制造期望的引线框架条的公司获取引线框架条。504处的晶片加工用于在晶片上生产多个期望的集成电路器件或管芯。在506处执行管芯分割以将多管芯晶片分离成单独的集成电路管芯。替代性地,可以替代地从制造期望的集成电路管芯的公司获取单独的集成电路管芯。接下来在508处使用环氧树脂、硅树脂、焊料、烧结金属、混合聚合物或其他粘合剂将集成电路管芯附接到引线框架单元。在集成电路管芯附接至引线框架单元之后,在510处施加从管芯上的键合焊盘跨越到引线框架单元的相应引线指状件的基底或基础绝缘层。聚合物、环氧树脂、硅树脂、塑封料或其他绝缘材料可以用于绝缘层。在512处,通过在从管芯上的键合焊盘到引线框架单元上的相应引线指状件的基础绝缘层上沉积或以其他方式形成导电油墨、导电聚合物、金属填充环氧树脂、烧结金属粉末、液体辅助烧结颗粒或焊膏,在管芯上的键合焊盘至引线框架单元上的相应引线指状件之间形成导电迹线。在514处,在导电迹线的暴露部分上施加覆盖绝缘层或第二绝缘层。在516处,在管芯、基底绝缘层、第二绝缘层和引线框架引线的未覆盖部分或暴露部分上施加保护涂层。此后在518处将涂覆的管芯/引线框架分割并从引线框架条上去除。

[0147] 图6至图16示出了对图5所示的用于制造封装电子器件的方法的不同示例修改,每个修改都产生不同的实施例或示例。图6示出了用于制造封装电子器件600的一个示例方法,其在步骤502和步骤504之间修改了图5的方法。该示例包括在步骤504处的晶片加工之前在步骤602处对引线框架进行预塑封。替代性地,引线框架的预塑封可以在步骤502处制作引线框架之后到恰好在步骤510处施加绝缘层之前的任何时间发生。图7示出了用于制造封装电子器件700的另一示例方法,其在步骤510和步骤512之间修改了图5的方法。该示例包括在从管芯上的键合焊盘到引线框架引线的绝缘层上施加导电迹线之前在步骤702处固化绝缘层。图8示出了用于制造封装电子器件800的又一示例方法,其在步骤508和步骤512之间修改了图5的方法。该示例包括用步骤802处的多遍遍施加绝缘层作为从管芯上的键合焊盘到引线框架引线的基底替换图5中的步骤510处的施加绝缘层作为从管芯上的键合焊盘到引线框架引线的基底。该步骤实质上用步骤802处的多遍基础层替换了图5中的步骤510处的单遍基础层施加。图9示出了用于制造封装电子器件900的又一示例方法,其在步骤512和步骤514之间修改了图5的方法。该示例包括在步骤514处的在接触迹线上施加第二绝缘层之前在步骤902处固化导电迹线。

[0148] 图10示出了用于制造封装电子器件1000的另一示例方法,其在步骤510和步骤514之间修改了图5的方法。该示例包括用步骤1002处的在从管芯上的键合焊盘到引线框架引线的绝缘层上多遍施加的导电迹线替换图5中的步骤512处的在从管芯上的键合焊盘到引线框架引线的绝缘层上的单遍施加导电迹线。该步骤本质上用步骤1002处的多遍导线迹线替换图5中的步骤512处的单遍导线迹线。图11示出了用于制造封装电子器件1100的又一示例方法,其在步骤510和步骤514之间修改了图5的方法。该示例包括用步骤1102处的在从管芯上的键合焊盘到引线框架引线的绝缘层上的具有多种形状、大小和/或不同材料的导电迹线替换图5中的步骤512处的在从管芯上的键合焊盘到引线框架引线的绝缘层上施加的导电迹线。该步骤实质上用步骤1102处的具有不同形状、大小和/或材料的导电迹线替换图

5的步骤512处的单一形状、大小和/或材料的迹线。图12示出了用于制造封装电子器件1200的再一个示例方法,其在步骤510和步骤514之间修改了图5的方法。该示例包括用步骤1202处的多薄遍施加的具有不同形状、大小和/或材料的导电迹线替换图5中的步骤512处的在从管芯上的键合焊盘到引线框架引线的绝缘层上施加的单遍施加导电迹线。该步骤实质上用步骤1202处的多薄遍施加的具有不同形状、大小和/或材料的导电迹线替换图5中的步骤512处的单遍导电迹线。

[0149] 图13示出了用于制造封装电子器件1300的又一示例方法,其在步骤512和步骤516之间修改了图5的方法。该示例包括用步骤1302处的导电迹线上的多薄遍施加的第二绝缘层替换图5中的步骤514处的导电迹线上的单遍第二绝缘层。图14示出了用于制造封装电子器件1400的另一示例方法,其在步骤512和步骤516之间修改了图5的方法。该示例包括用步骤1402处的每个相应导电迹线上的单独第二绝缘层替换图5中的步骤514处的导电迹线上的第二绝缘层。图15示出了用于制造封装电子器件1500的又一示例方法,其在步骤512和步骤516之间修改了图5。该示例包括用步骤1502处的每个相应导电迹线上的多薄遍单独第二绝缘层替换图5中的步骤514处的导电迹线上的第二绝缘层。图16示出了用于制造封装电子器件1600的再一个示例方法,其在步骤514和步骤518之间修改了图5的方法。该示例包括用步骤1602处的在管芯、引线框架、基础绝缘层和第二绝缘层的暴露部分上多遍施加保护涂层替换图5中的步骤516。图6至图16所示的方法中的每一个都可以单独地或者与其他方法中的一种或多种组合地用于修改图5中的方法。

[0150] 为了克服线键合件的上述缺陷,在不同实施例中,图4中的线键合件20被围封在第一绝缘层和第二绝缘层内的印刷导电迹线或互连件替换。图17至图92示出了根据图5的示例方法500(包括如由图6至图16中的不同图或组合修改)进行制作的封装电子器件(例如,该示例中的QFN器件)。

[0151] 根据一个实施例或示例,用于制成具有印刷导电迹线或互连件的QFN器件的过程开始于选择或创建引线框架条(例如,在图5中的502处制作)。图17A是包括许多单独的六引线或引脚引线框架单元37的QFN引线框架条36的俯视图。

图17B是QFN引线框架条36沿图17A的参考线B-B的剖视图。大量的引线框架单元可以包括单引线框架条或面板。在本发明的至少一个实施例中,引线框架的大小可以比传统引线框架大得多,因为该实施例将不使用受当前制造装备限制的传统线键合或传统塑封。示例引线框架为4至8密耳厚。引线框架(面板)大小可以为50mm×100mm至300mm×200mm。图18A是单独的引线框架单元38的俯视图。图18B是单独的引线框架单元38沿图18A的参考线C-C的侧视图。图19A是替代性引线上芯片(COL)引线框架单元40的俯视图,该引线框架单元用于将管芯的底表面直接附接到引线12的一部分,从而省略了图18A和图18B的引线框架单元38中找到的管芯附接焊盘14。图19B是单独的引线框架单元38沿图19A的参考线D-D的侧视图。

[0152] 可以对引线框架进行预塑封42,以用绝缘材料(诸如塑封料、环氧树脂、聚合物或陶瓷)填充金属段之间的间隙(例如,在图6中的602处制作)。替代性地,可以使用预贴胶带的引线框架来代替预塑封。在这样的情况下,胶带可能是牺牲性的。预塑封厚度可以与引线框架厚度相同。对于COL配置,可以跳过此步骤。图20A是预塑封QFN引线框架条44的俯视图。图20B是预塑封QFN引线框架条44沿图20A的参考线E-E的剖视图。图21A是QFN引线框架条46

上的预塑封引线框架单元46的俯视图。图21B是图21A所示的预塑封引线框架单元46沿参考线F-F的剖视图。图22A是具有预塑封件48的COL引线框架单元的俯视图。图22B是图22A所示的预塑封引线框架单元46沿参考线G-G的剖视图。替代性地,代替制造引线框架条(例如,图5中的502处),可以替代地从制造期望的引线框架条的公司获取引线框架条。

[0153] 加工半导体晶片(例如,图5中的504处)以根据阱技术在晶片上制造许多集成电路(IC)或管芯以制作具有期望的大小、形状和功能的管芯(未示出)。每个管芯部分18包括半导体部分(例如,硅)和导电特征50(例如,铜焊盘或柱)。替代性地,不是加工晶片以产生期望的集成电路(IC)或管芯,而是可以从制造期望的集成电路(IC)或管芯的公司(诸如美国德州仪器公司)获取期望的集成电路(IC)或管芯。随后使用切割技术(诸如机械锯、激光、水射流)或足以将多个管芯部分分离成单独的分割管芯18的其他技术,将晶片上的多个经加工的管芯部分18从晶片上分割(例如,在图5中的506处)。替代性地,代替在晶片上分割出单独管芯18,可以替代地从制造期望的集成电路(IC)或管芯并将管芯18分割成单独的管芯的公司(诸如美国德州仪器公司)获取期望的分割管芯18。虽然图5描述了(502)处的引线框架制作、(504)处的晶片加工和(506)处的管芯分割,但这些步骤的顺序和时间可以重新排序,只要引线框架条36中的引线框架和分割的IC管芯都已完成并准备好进行下一个加工步骤。

[0154] 为了克服线键合作为管芯与对应的引线框架和/或封装半导体器件中的引线之间的互连件的限制和缺陷,本说明书描述了用于在管芯18与对应的引线框架和/或引线框架部分(诸如引线框架引线12)之间形成印刷和/或沉积的导电迹线或互连件而不是形成线键合件(诸如线键合件20)的多种实现方式。与传统的线键合不同,所提出的实现方式在管芯上的键合焊盘与引线框架上的导体之间沉积或印刷导电迹线或互连件。印刷的电子器件是指使用具有电子特性(金属特性、导电特性、半导体特性、电介质特性)的基于油墨的有机/无机材料,这些材料可以被印刷在刚性基板和柔性基板两者上,以在基于逻辑/存储器的有源器件以及传感器、电池、天线和/或无源器件(诸如电阻器、电感器和电容器)中实现一种或几种功能。印刷电子产品要考虑的印刷技术包括:喷墨、气溶胶喷射、 μ TP、激光转印、喷涂、EHD/电喷涂和微分配,它们相应的优缺点稍后在说明书中进行描述。

[0155] 沉积或印刷导电迹线或互连件包括多个步骤。可以将黏性管芯附件22分配(或印刷)到在预塑封引线框架单元46中的管芯附接焊盘14的顶侧上,见图23A和图23B。图23A是图21中的引线框架46的俯视图,其中在管芯附接焊盘14上有管芯附接件层。图23B是图23A的引线框架46沿参考线H-H的侧视图。管芯附接件22可以是使用本领域已知技术施加的管芯附接胶带,或者可以是使用其他已知技术(诸如丝网印刷、光刻和蚀刻或CVD、PVD或真空蒸镀)沉积的液体或粘性材料。替代性地,可以使用喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术来印刷或沉积具有适当的粘性和绝缘或导电特性的粘性管芯附接件22。可选地,可以将粘性管芯附接件22施加、分配(或印刷)在引线上芯片(COL)预塑封引线框架单元48中支撑管芯18的引线12的顶侧上,见图23C和图23D。图23C是图22中的引线框架48的俯视图,其中在引线12上有管芯附接件层。图23D是图23C的引线框架48沿参考线H1-H1的侧视图。替代性地,可以替代地将粘性管芯附接件22分配在管芯18的底侧上,而不是图23C和图23D中的引线12的底侧上或图23C和图23D中的引线12上。管芯附接件22可以由环氧树脂、硅树脂、焊料烧结金属、混合聚合物或其他粘合剂形成。管芯附接件22可以是导电的或绝缘的,这取决于设计要求,包括热和/或电流是否要通过管芯附接焊盘14或管芯下面的

引线12(对于COL配置)传导。对于COL配置,需要绝缘的管芯附接件以避免引脚短路。接下来将集成电路(IC)管芯18放置在引线框架单元上,其中管芯附接件22将集成电路(IC)管芯18耦合到预塑封引线框架单元46或可选地耦合到预塑封引线框架单元48(例如,在图5中的508处)。

[0156] 图24A是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面的俯视图。图24B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图24A中的参考线I-I的剖视图。图24C是可选示例的俯视图,其中集成电路(IC)管芯18经由管芯附接材料22附接到引线上芯片(COL)预塑封引线框架单元48的引线12的顶表面。图24D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元48的引线12后沿图24D中的参考线I1-I1的剖视图。

[0157] 图25A是替代性COL实施例的俯视图,其中没有管芯支撑焊盘,并且集成电路(IC)管芯18直接附接到引线框架单元的引线12(非预塑封引线框架在图24A的实现方式中示出,引线12之间没有塑封材料)。图25B是替代性COL实现方式沿图25A的参考线J-J的侧视图,其中没有管芯支撑焊盘并且集成电路(IC)管芯18直接附接到引线框架单元的引线12。

[0158] 基底或基础绝缘层

[0159] 图26A至图36示出了根据图5的示例方法500、利用510处的实现方式进行制作的电子组件。在示例中,在图26A中,印刷、沉积、形成或以其他方式施加毯覆式绝缘层52作为基础层,该基础层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分(例如,在图5中的510处)。可选地,可以在此时固化毯覆式绝缘层52(例如,在图7中的702处),或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于毯覆式绝缘层52。绝缘层52遵循引线框架46和管芯18上的拓扑结构的轮廓,同时使Z轴上的转弯处平滑。施加绝缘层52以创建路径和通路,该路径和通路用于稍后的导电油墨层或其他导电材料层,该导电油墨层或其他导电材料层在管芯18上的键合焊盘54与引线12之间形成导电互连件。如图26A中可以看到,毯覆式绝缘层52覆盖管芯18的顶表面和管芯18的邻近键合焊盘50的侧表面。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积毯覆式绝缘层52,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0160] 如果使用喷墨印刷,则绝缘层52可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和UV固化丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。绝缘层52的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图8中的802处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0161] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。见图26A,绝缘层52不覆盖管芯18上的键合焊盘50上方的通孔或空隙54或者绝缘层52中的在引线框架46上的每个引线12的顶表面上方的通孔或空隙56。对于喷墨印刷,通孔或空隙54或56不需要蚀刻或材料去除步骤以在喷墨沉积之后去除材料,这减少了材料浪费并且避免了稍后的蚀刻或烧蚀步骤。通孔或空隙54和56有助于稍后连接引线框架46上的引线12与管芯18上的键合焊盘50之间的导电材料。为了实现绝缘层52的期望厚度,可以进行多次喷墨沉积(例如,在图8中的802处)。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图26B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线K-K的剖视图。

[0162] 根据一个示例,绝缘层52是毯覆层,导电材料将从管芯18上的键合焊盘50到引线12沉积在该毯覆层上。图26C是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线M-M的剖视图。图26D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线W-W的剖视图,其示出了绝缘层52沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0163] 根据另一个示例,绝缘层52是具有矩形沟道或凹槽58的毯覆层,该矩形沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图26E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线M-M的剖视图。图26F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线W-W的剖视图,其示出了绝缘层52沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0164] 根据又一个示例,绝缘层52是具有半圆形沟道60的毯覆层,这些半圆形沟道形成在从管芯18上的键合焊盘50到引线12的毯覆层52中。图26G是的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线M-M的剖视图。图26H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线W-W的剖视图,其示出了绝缘层52沿管芯18的竖直侧向下延伸至管芯焊盘46。根据再一个示例,绝缘层52是具有v形沟道62的毯覆层,这些沟道形成在从管芯18上的键合焊盘50到引线12的毯覆层52中。图26I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线M-M的剖视图。图26J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图26A中的参考线W-W的剖视图,其示出了绝缘层52沿管芯18的竖直侧向下延伸至管芯焊盘46。虽然上面已经描述了毯覆层52中的矩形沟道58、半圆形沟道60和v形沟道62的示例,但是其他沟配置也是可能的并且被本说明书考虑到。

[0165] 在另一个示例中,在图27A中,代替使用单个毯覆式绝缘层,施加两个间隔开的半

毯覆式绝缘层64作为基础层,每个基础层跨越预塑封引线框架46中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分(例如,在图5中的510处)。可选地,可以在此时固化半毯覆式绝缘层64(例如,在图7中的702处),或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于半毯覆式绝缘层64。绝缘层64各自遵循引线框架46和管芯18上的拓扑结构的轮廓,同时使Z轴上的转弯处平滑。施加绝缘层64以创建用于稍后的导电油墨层或其他导电材料层的路径和通路。如图27A中可以看到,每个半毯覆式绝缘层64覆盖管芯18的顶表面的刚好经过键合焊盘50的部分和管芯18的侧表面。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积半毯覆式绝缘层64,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0166] 如果使用喷墨印刷,则半毯覆式绝缘层64可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。绝缘层64的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图8中的802处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0167] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。见图27A和图27B,绝缘层64不覆盖管芯18上的键合焊盘50上方的通孔或空隙54或者绝缘层64中的在引线框架46上的每个引线12的顶表面上方的通孔或空隙56。对于喷墨印刷,通孔或空隙54或56不需要蚀刻或材料去除步骤以在喷墨沉积之后去除材料,这减少了材料浪费并且避免了稍后的蚀刻或烧蚀步骤。通孔或空隙54和56有助于稍后连接引线框架46上的引线12与管芯18上的键合焊盘50之间的导电材料。为了实现半毯覆式绝缘层64的期望厚度,可以进行多次喷墨沉积(例如,在图8中的802处)。单遍沉积提高了制造产量并降低了成本,但可能无法产生利用多遍沉积可能得到的最准确和/或理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图27B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线N-N的剖视图。

[0168] 根据一个示例,图27A中的每个半毯覆式绝缘层64是如下毯覆层:该毯覆层没有导电材料将从管芯18上的键合焊盘50到对应的引线12沉积在其上的沟道或凹槽。图27C是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线P-P的剖视图。图27D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线Q-Q的剖视图,其示出了绝缘层64沿管芯18的竖直侧向下延伸至管芯焊盘46。根据另一个示例,图27E中的每个半毯覆式绝缘层64是具有矩形沟道58的毯覆层,这些矩形沟道形成在从

管芯18上的键合焊盘50到引线12的毯覆层52中,导电材料将从管芯18上的键合焊盘50到对应的引线12沉积在这些矩形沟道内。图27E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线P-P的剖视图。图27F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线Q-Q的剖视图,其示出了绝缘层64沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0169] 根据又一个示例,每个半毯覆式绝缘层64是具有半圆形沟道60的毯覆层,这些半圆形沟道形成在从管芯18上的键合焊盘50到引线12的毯覆层64中,导电材料将从管芯18上的键合焊盘50到对应的引线12沉积在这些半圆形沟道内。图27G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线P-P的剖视图。图27H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线Q-Q的剖视图,其示出了绝缘层64沿管芯18的竖直侧向下延伸至管芯焊盘46。根据再一个示例,每个半毯覆式绝缘层64是具有v形沟道62的毯覆层,这些沟道形成在从管芯18上的键合焊盘50到引线12的毯覆层64中,导电材料将从管芯18上的键合焊盘50到对应的引线12沉积在这些沟道内。图27I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线P-P的剖视图。图27J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图27A中的参考线Q-Q的剖视图,其示出了绝缘层64沿管芯18的竖直侧向下延伸至管芯焊盘46。虽然上面已经描述了毯覆层64中的矩形沟道58、半圆形沟道60和v形沟道62的示例,但是其他沟道配置也是可能的并且被本说明书考虑到。

[0170] 在另一个示例中,在图28A中,使用单独的绝缘层66代替图26A至图26J中的毯覆式绝缘层52或图27A至图27J中的半毯覆式绝缘层64。每个单独的绝缘层66是用于稍后施加或沉积的导电层的基础层。每个单独的绝缘层66跨越预塑封引线框架46中的单独引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、在管芯18的一侧上刚好超过单个键合焊盘50横跨管芯18的顶部(例如,在图5中的510处)。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于每个绝缘层66。每个绝缘层66遵循引线框架46和管芯18上的拓扑结构的轮廓,同时使Z轴上的转弯处平滑。每个绝缘层66创建用于稍后要施加在其上的导电油墨层或其他导电材料层的路径或基础和通路。如图28A中可以看到,每个绝缘层66围绕管芯18上的键合焊盘50,其中在绝缘层66中在键合焊盘50上方有孔、空隙或开口56。每个绝缘层64如下延伸:从相应的键合焊盘50、越过管芯18的顶表面、沿着管芯18的最靠近键合焊盘50的侧表面向下并且到引线框架46、横跨预塑封件42并且延伸到预塑封件42的另一侧上的引线12。在绝缘层64中在每个引线12的顶部部分上方形成孔、空隙或开口54。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积绝缘层66,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0171] 如果使用喷墨印刷,则绝缘层66可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。绝缘层66的厚度

可以在约 $2\mu\text{m}$ 至 $35\mu\text{m}$ 的范围内。更优选的范围是约 $2\mu\text{m}$ 至不超过 $20\mu\text{m}$,又更优选的范围是约 $2\mu\text{m}$ 至约 $10\mu\text{m}$ 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。可选地,可以在此时固化单独的绝缘层66(例如,在图7中的702处),或者稍后与附加层一起固化。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图8中的802处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0172] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下方时)液体材料沉积在一些区域而不是在其他区域(诸如孔、空隙或开口54和56)中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积(诸如在创建的孔、空隙或开口54和56中)后不需要蚀刻或材料去除步骤来去除材料。见图28A,单独的绝缘层66不覆盖管芯18上的键合焊盘50上方的通孔、空隙或开口54或者绝缘层66中的在引线框架46上的每个引线12的顶表面上方的通孔、空隙或开口56。对于喷墨印刷,通孔或空隙54或56不需要蚀刻或材料去除步骤以在喷墨沉积之后去除材料,这减少了材料浪费并且避免了稍后的蚀刻或烧蚀步骤。通孔、空隙或开口54和56有助于稍后连接引线框架46上的引线12与管芯18上的对应键合焊盘50之间的导电材料。为了实现半毯覆式绝缘层66的期望厚度,可以进行多次喷墨沉积(例如,在图8中的802处)。单遍沉积提高了制造产量并降低了成本,但可能无法产生如多遍沉积那样精确限定的特征。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图28B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参考线R-R的剖视图。

[0173] 根据一个示例,每个绝缘层66是单独的绝缘层,该绝缘层没有用于后续从管芯18上的键合焊盘50到引线12沉积导电材料在其上的沟道或凹槽。图28C是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参考线T-T的剖视图。图28D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参考线U-U的剖视图,其示出了绝缘层沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0174] 根据另一个示例,每个绝缘层66是单独的绝缘层,该绝缘层具有用于后续从管芯18上的键合焊盘50到引线12沉积导电材料在其中的矩形沟道或凹槽。图28E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参考线T-T的剖视图,其示出了每个绝缘层66在管芯18的顶表面上具有矩形沟道或凹槽58。图28F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参考线U-U的剖视图,其示出了绝缘层沿管芯18的竖直侧向下延伸至管芯焊盘46。根据又一个示例,每个绝缘层66是单独的绝缘层,该绝缘层具有用于后续从管芯18上的键合焊盘50到引线12沉积导电材料在其中的半圆形沟道或凹槽。图28G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参考线T-T的剖视图,其示出了每个绝缘层66在管芯18的顶表面上具有半圆形沟道或凹槽60。图28H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参

考线U-U的剖视图,其示出了绝缘层沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0175] 根据再一个示例,图28E中的每个绝缘层66是单独的绝缘层,该绝缘层形成有助于后续从管芯18上的键合焊盘50到引线12沉积导电材料在其中的v形沟道或凹槽62。图28I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参考线T-T的剖视图。图28J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图28A中的参考线U-U的剖视图,其示出了每个绝缘层66从管芯18的顶表面沿着管芯18的侧表面向下延伸并延伸到引线框架46的顶表面。虽然上面已经描述了毯覆层64中的矩形沟道58、半圆形沟道60和v形沟道62的示例,但是其他沟道配置也是可能的并且被本说明书设想到。

[0176] 可以使用多种技术中的一种来形成或沉积单独的绝缘层66。绝缘层66可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。绝缘层52的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图8中的802处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0177] 图29A至图29L示出了一个示例,其中使用印刷头68执行非丝网印刷过程800,该印刷头被控制为沿受控的横向方向或路径70平移,同时沿竖直方向72引导绝缘材料以获得期望轮廓的毯覆式绝缘层52(例如,图26A至图26J中)、半毯覆式绝缘层64(例如,图27A至图27J中)或单独的绝缘层66(例如,图28A至图28J中)。在一个示例中,该过程是用喷墨印刷头68执行的,该喷墨印刷头具有位置控制装置(诸如伺服控制),该位置控制装置被配置为在三个维度(例如,图中所示的X方向和Y方向及图29A至图29L中页面外的正交Z方向)上平移和控制印刷头68的位置。在一个实现方式中,印刷系统在X-Z平面中平移印刷头68,同时控制引线框架46的顶侧、管芯18与印刷头68之间的Y方向间距。在一个示例中,印刷系统还控制绝缘材料从印刷头的喷嘴的输送以打开和关闭印刷,例如,以促进对印刷绝缘材料的位置和不印刷绝缘材料的位置的精确、高分辨率控制。此外,非丝网印刷过程800通过以下中的一个或多个来对沉积的绝缘材料厚度(例如,在Y方向上)进行控制:沉积速率及控制印刷头68定位在引线框架46和/或管芯18的特定区域上的时间。这促进在某些实现方式中在不同位置将绝缘材料印刷成不同厚度。

[0178] 为了沿着非水平表面获得绝缘层52、64和66的期望轮廓,可以分多遍形成或施加绝缘材料,其中每一遍将粘性材料仅分配到Z维度上的期望的X-Y位置处。材料的粘度和与温度、光或气体的接触可以使部分硬化的材料保持在原位。图29A示出了在施加绝缘材料之前附接到预塑封引线框架46的管芯18。图29B示出了印刷头68第一遍印刷绝缘材料的结果。图29C示出了印刷头68第二遍印刷绝缘材料的结果。图29D示出了印刷头68第三遍印刷绝缘材料的结果。图29E示出了印刷头68第四遍印刷绝缘材料的结果。图29F示出了印刷头68第五遍印刷绝缘材料的结果。图29G示出了印刷头68第六遍印刷绝缘材料的结果。图29H示出了印刷头68第七遍印刷绝缘材料的结果。图29I示出了印刷头68第八遍印刷绝缘材料的结

果。图29J示出了印刷头68第九遍印刷绝缘材料的结果。图29K示出了印刷头68第十遍印刷绝缘材料的结果。图29L示出了印刷头68最后一遍印刷绝缘材料的结果。虽然图29B至图29L示出了印刷头68总共印刷绝缘材料十一遍,但在实践中可以使用更多遍或更少遍,这取决于许多因素,包括所使用的绝缘材料的类型、绝缘材料的粘度、绝缘材料的期望厚度、对绝缘材料的沉积控制的期望分辨率等。此外,在沉积毯覆层52的示例中,毯覆层52的部分将在管芯18的顶表面上在管芯18的相反侧上的键合焊盘50之间延伸(图29K和图29L中未示出)。

[0179] 取决于印刷或以其他方式沉积的绝缘材料的类型、粘度和量,可以创建绝缘材料的不同取向。图30示出了在绝缘层(52,64,66)中、尤其是在管芯18的侧壁表面周围包括大量绝缘材料的一个示例,在该侧壁表面,大量绝缘材料附接到预塑封引线框架46的管芯支撑焊盘14,并且绝缘层(52,64,66)的顶表面几乎呈从管芯18的顶表面到引线12的顶表面的对角层。图31示出了另一个示例,其中更薄的绝缘层(52,64,66)包括较少量的绝缘材料,较少量的绝缘材料被沉积在尤其是管芯18的侧壁表面周围,在该侧壁表面,较少量的绝缘材料附接到预塑封引线框架46的管芯支撑焊盘14,并且绝缘层(52,64,66)几乎呈从管芯18的顶表面朝向管芯附接焊盘14的竖直层。图32示出了又一个示例,其中可以通过使用更薄的管芯18来降低绝缘层(52,64,66)的总高度。图33示出了再一个示例,其中使用了较厚的管芯附接件22,该较厚的管芯附接件的一部分沿着管芯焊盘14远离管芯18向外延伸,从而允许使用较薄的绝缘层(52,64,66),在该较薄的绝缘层中,沉积较少量的绝缘材料,特别是沉积在管芯18的侧壁表面周围,在该侧壁表面,较少量的绝缘材料附接到预塑封引线框架46的管芯支撑焊盘14,并且绝缘层(52,64,66)几乎呈从管芯18的顶表面朝向管芯附接焊盘14的竖直层。然而,绝缘材料(特别是聚合物)的收缩与其距最接近的接触表面的距离成正比,见图34。

[0180] 图35示出了在对应的管芯和引线框架上形成了显著的绝缘层的示例。凸形形状是由沉积在管芯和引线框架上的显著量的绝缘材料产生的。绝缘材料层厚或不均匀将导致封装的半导体器件内的应力增加,这是由于构成封装器件的不同材料由于热膨胀系数(CTE)而产生的膨胀和收缩特性。图36示出了具有凸形外表面的绝缘层的CTE收缩结果-收缩将朝向最近的固体表面最大,这可能导致绝缘层与其附接至的任何其他表面之间分离。另一方面,勾勒出预塑封引线框架46的水平表面和管芯18的竖直侧表面的轮廓的较薄绝缘层产生更大的均匀性和更小的与CTE相关的应力。此外,减小管芯18的竖直厚度将帮助通过减小绝缘层的竖直高度来减小与CTE相关的应力。

[0181] 在图29B至图29L中的所示示例中,非丝网印刷过程800是喷墨印刷过程。非丝网印刷过程800的喷墨实现方式有利于高效地印刷大约100微米小至10微米到50微米的特征大小。在另一个示例中,非丝网印刷过程800是静电喷射印刷过程。非丝网印刷过程800的静电喷射印刷实现方式提供了更细的分辨率,例如,以印刷小至10 μm 至50 μm 的特征大小。用于绝缘层的材料包括溶剂,因此绝缘层最初以比期望的成品层更厚的层沉积。在示例中,为绝缘层沉积的材料是60%溶剂,使得在快速干燥后仅保留40%的初始沉积材料。替代性材料的溶剂与材料的比率可以降低,使得相同厚度的最终层需要较小的初始厚度,因为消散较少的溶剂。用于绝缘层的非塑封材料具有轻填料负载,例如20%至30%的填料重量,这提供了对粘度、共形性、润湿性、模量和热膨胀系数(CTE)的控制。相比之下,如果使用塑封料作为绝缘层,则在一些布置中使用的塑封料可以是90%的填料重量。另一方面,用于封装的液态

树脂可以具有50%至60%的填料重量。在替代性布置中,绝缘层(52,64,66)可以通过喷涂、旋涂、通过其他方法分配、以及通过气相沉积进行沉积。

[0182] 图37A、图37B、图38A、图38B、图39A和图39B示出了替代性的引线上芯片(COL)封装电子器件。替代性的引线上芯片(COL)封装电子器件与前述器件之间的显著差异在于COL器件,具有管芯附接焊盘14和与管芯附接焊盘间隔开的引线12的引线框架46被替换为包含引线但没有管芯附接焊盘的引线框架。在COL器件的情况下,半导体管芯直接附接到引线而不是管芯附接焊盘(诸如管芯附接焊盘14)并由引线支撑。用于制作COL器件的实际步骤在其他方面基本上类似于先前针对具有管芯附接焊盘(其中引线与管芯附接焊盘间隔开(参见图27A至图29L))的器件描述的制作并且这里将不再赘述。

导电迹线或互连件

[0183] 图40A至图43L示出了根据图5的示例方法500、利用步骤512处的实现方式进行制作的电子组件。步骤512包括在从管芯上的键合焊盘到引线框架引线的绝缘层上施加导电迹线。导电迹线和任何触点都可以用低电阻材料制成。导电油墨、导电聚合物、金属填充环氧树脂、烧结金属粉末、液体辅助烧结颗粒、焊膏等可以用于形成该迹线和这些触点。可以使用许多技术中的至少一种来施加该材料,包括喷墨印刷、EHD/电喷涂印刷、喷涂印刷、气溶胶喷射印刷、微分配印刷、激光诱导向前转移印刷、微转移印刷、划线分配、丝网印刷。形成导电迹线的导电材料被限制在由形成基础绝缘层的前述毯覆式绝缘层52、半毯覆式绝缘层64和单独的绝缘层66创建的外形内。这将避免意外短路或开路。导电材料遵循基础层的轮廓,并与前一层和下一覆盖层很好地粘附。

[0184] 图40A示出了在毯覆式绝缘层52(例如,图26A至图26J)上印刷或形成多个导电迹线或互连件74的示例,每个导电迹线或互连件位于管芯18的相应键合焊盘50与预塑封引线框架46的相应引线12的对应顶表面之间(例如,在图5中的512处)。在一个示例中,每个导电迹线或互连件74的一端向下延伸穿过毯覆式绝缘层52中的通孔或空隙54并延伸到管芯18上的相应键合焊盘50,并且每个导电迹线或互连件74的另一相反端向下延伸穿过通孔或空隙56至引线框架46上的对应引线12的顶表面。在另一个示例中,在印刷或沉积导电迹线或互连件之前,将焊球、焊膏或其他导电材料印刷或沉积在通孔或空隙54和56中(未示出)。在该示例中,每个导电迹线或互连件74的一端延伸到通孔或空隙54中的相应焊球、焊膏或其他导电材料,并且导电迹线或互连件74的另一端延伸到通孔或空隙54中的焊球、焊膏或其他导电材料。重复上述步骤以将管芯18上的剩余键合焊盘50中的每一个连接到引线框架46的对应的相应引线12的顶表面。可选地,可以在施加每个导电材料层之后固化导电迹线或互连件74(例如,在图9中的902处)或者在施加多个导电材料层之后固化导电迹线或互连件。

[0185] 每个导电迹线或互连件74遵循绝缘层52的拓扑结构,该绝缘层遵循引线框架46和管芯18上的拓扑结构的轮廓,同时使Z轴上的转弯处平滑。如图40A中可以看到,每个互连件74将管芯18上的键合焊盘50耦合到预塑封引线框架46上的对应引线12。在图40A的示例中,导电迹线或互连件74将管芯18上的六个键合焊盘50中的每一个耦合到预塑封引线框架46上的六个引线中的对应一个。可以使用前述印刷技术之一来形成或沉积每个导电迹线或互连件74。每个导电迹线或互连件74可以由导电油墨、导电聚合物、金属填充环氧树脂、烧结金属粉末、液体辅助烧结颗粒、焊膏等形成。优选的是,选择的导电材料具有小于3.4GPa的

模量,更优选使用小于2GPa的模量,以避免组件上的不适当的应力。导电层74的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。当采用喷墨印刷时,喷墨溶剂沉积材料具有溶剂、初始厚度,在溶剂消散之后,剩余材料形成厚度减小的导电迹线或互连件74。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图10中的1002处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0186] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于导电材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。为了实现导电迹线或互连件74的期望厚度,可以执行单次沉积或可以执行多次喷墨沉积(例如,在图10中的1002处)。更优选单遍沉积,以提高制造产量并降低成本,但可能无法产生与多遍沉积产生的结果一样准确和/或理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图40B是图40A沿参考线K2-K2的剖视图。

[0187] 根据一个示例,多个导电迹线或互连件74形成在毯覆式绝缘层52之上,该毯覆式绝缘层没有包括用于从管芯18上的键合焊盘50到引线12沉积导电迹线或互连件74的沟道或凹槽。图40C是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图40A中的参考线M2-M2的剖视图。图40D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图40A中的参考线W2-W2的剖视图,其示出了绝缘层52沿管芯18的竖直侧向下延伸至管芯焊盘46,其中导电迹线或互连件74在绝缘层52之上。由于绝缘层52中没有用于包含互连件74的沟道或凹槽(例如,图40C和图40D),因此所得的导电迹线或互连件74的形状可以是几乎任何期望的形状,包括正方形、矩形、半圆形,这取决于印刷或沉积的导电材料的类型、量和粘度以及层数和施加于层的固化。

[0188] 根据另一个示例,绝缘层52是具有矩形沟道或凹槽58的毯覆层,该矩形沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图40E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图40A中的参考线M2-M2的剖视图。导电迹线或互连件74部分地(见图40E)或完全地(未示出)形成在矩形沟道或凹槽58内,从而赋予导电迹线或互连矩形形状。如果附加的导电材料被沉积和/或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74的一部分可以延伸到矩形沟道或凹槽58上方。图40F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图40A中的参考线W2-W2的剖视图,其示出了绝缘层52沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0189] 根据又一个示例,绝缘层52是具有半圆形(即,半圆)沟道或凹槽60的毯覆层,这些半圆形沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图40G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图40A中的参考线M2-M2的剖视图。导电迹线或互连件74部分地(见图40G)或完全地(未示出)形成在半圆形沟道或凹槽60内,从而赋予导电迹线或互连件74在绝缘层52

内半圆形形状。如果附加的导电材料被沉积和/或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74可以延伸到半圆形沟道或凹槽60上方,从而得到更多的全圆形形状导电迹线或互连件74。图40H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图40A中的参考线W2-W2的剖视图。

[0190] 根据再一个示例,绝缘层52是具有v形沟道或凹槽62的毯覆层,这些沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图40I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图40A中的参考线M2-M2的剖视图。导电迹线或互连件74部分地(见图40I)或完全地(未示出)形成在v形沟道或凹槽62内,从而赋予导电迹线或互连件74在绝缘层52内v形外观。如果附加的导电材料被沉积和/或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74可以延伸到v形沟道或凹槽62上方,从而得到更高的v形导电迹线或互连件74。图40J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图40A中的参考线W2-W2的剖视图。

[0191] 图41A示出了在作为基础层施加的两个间隔开的半毯覆式绝缘层64(例如,图27A至图27J)上印刷或形成多个导电迹线或互连件74的示例,每个基础层跨越预塑封引线框架46中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分(例如,在图5中的512处)。在一个示例中,每个导电迹线或互连件74的一端向下延伸穿过半毯覆式绝缘层64中的一个中的通孔或空隙54并延伸到管芯18上的键合焊盘50,并且导电迹线或互连件74的另一相反端向下延伸穿过通孔或空隙56至引线框架46上的对应引线12的顶表面。在另一个示例中,在印刷或沉积导电迹线或互连件之前,将焊球、焊膏或其他导电材料印刷或沉积在通孔或空隙54和56中(未示出)。在该示例中,导电迹线或互连件74的一端延伸到通孔或空隙54中的焊球、焊膏或其他导电材料,并且导电迹线或互连件74的另一端延伸到通孔或空隙54中的焊球、焊膏或其他导电材料。重复上述步骤以将管芯18上的剩余键合焊盘50中的每一个连接到引线框架46的对应的相应引线12的顶表面。可选地,可以在施加每个导电材料层之后固化导电迹线或互连件74(例如,在图9中的902处)或者在施加多个导电材料层之后固化导电迹线或互连件。

[0192] 每个导电迹线或互连件74各遵循绝缘层64中的一个的拓扑结构,这些绝缘层遵循引线框架46和管芯18上的拓扑结构的轮廓,同时使Z轴上的转弯处平滑。如图41A可以看到,每个互连件74将管芯18上的键合焊盘50耦合到预塑封引线框架46上的对应引线12。在图41A的示例中,导电迹线或互连件74将管芯18上的六个键合焊盘50中的每一个耦合到预塑封引线框架46上的六个引线中的对应一个。可以使用前述印刷技术之一来形成或沉积每个导电迹线或互连件74。每个导电迹线或互连件74可以由导电油墨、导电聚合物、金属填充环氧树脂、烧结金属粉末、液体辅助烧结颗粒、焊膏等形成。优选的是,选择的导电材料具有小于3.4GPa的模量,更优选使用小于2GPa的模量,以避免组件上的不适当的应力。导电层74的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。当采用喷墨印刷时,喷墨溶剂沉积材料具有溶剂、初始厚度,在溶剂消散之后,剩余材料形成厚度减小的导电迹线或互连件74。为了实现期望厚度,可以进行多次喷

墨沉积(例如,在图10中的1002处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0193] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于导电材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。为了实现导电迹线或互连件74的期望厚度,可以执行单次沉积或可以执行多次喷墨沉积(例如,在图10中的1002处)。更优选单遍沉积,以提高制造产量并降低成本,但可能无法产生与多遍沉积一样准确和/或理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图41B是图41A沿参考线N2-N2的剖视图。

[0194] 根据一个示例,多个导电迹线或互连件74形成在每个半毯覆式毯覆绝缘层64之上,每个半毯覆式毯覆绝缘层没有包括用于从管芯18上的键合焊盘50到引线12沉积导电迹线或互连件74的沟道或凹槽。图41C是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图41A中的参考线P2-P2的剖视图。图41D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图41A中的参考线Q2-Q2的剖视图,其示出了每个绝缘层64沿管芯18的竖直侧向下延伸至管芯焊盘46,其中导电迹线或互连件74在绝缘层64之上。由于绝缘层64中没有用于包含互连件74的沟道或凹槽(例如,图41C和图41D),因此所得的导电迹线或互连件74的形状可以是几乎任何形状,包括正方形、矩形、半圆形或v形,这取决于印刷或沉积的导电材料的类型、量和粘度以及层数和施加于层的固化。

[0195] 根据另一个示例,半毯覆式绝缘层64包括矩形沟道或凹槽58,这些矩形沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图41E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图41A中的参考线P2-P2的剖视图。导电迹线或互连件74部分地(见图41E)或完全地(未示出)形成在矩形沟道或凹槽58内,从而赋予导电迹线或互连件74矩形形状。如果附加的导电材料被沉积和/或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74的一部分可以延伸到矩形沟道或凹槽58上方。图41F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图41A中的参考线Q2-Q2的剖视图,其示出了绝缘层64沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0196] 根据又一个示例,绝缘层64包括半圆形(即,半圆)沟道或凹槽60,这些半圆形沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图41G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图41A中的参考线P2-P2的剖视图。导电迹线或互连件74部分地(见图41G)或完全地(未示出)形成在半圆形沟道或凹槽60内,从而赋予导电迹线或互连件74半圆形形状。如果附加的导电材料被沉积和/或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74可以延伸到半圆形沟道或凹槽60上方,从而得到更多的全圆形形状导电迹线或互连件74。图41H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图41A中的参考线Q2-Q2的剖视图。

[0197] 根据再一个示例,绝缘层64包括v形沟道或凹槽62,这些沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图41I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图41A中的参考线P2-P2的剖视图。导电迹线或互连件74部分地(见图41I)或完全地(未示出)形成在v形沟道或凹槽62内,从而赋予导电迹线或互连件74v形外观。如果附加的导电材料被沉积和/或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74可以延伸到v形沟道或凹槽62上方,从而得到更高的v形导电迹线或互连件74。图41J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图41A中的参考线Q2-Q2的剖视图。

[0198] 图42A示出了在作为基础层施加的单独绝缘层66(例如,图28A至图28J)上印刷或形成导电层74的示例,每个基础层跨越预塑封引线框架46中的引线指状件12的一部分的顶表面、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好经过管芯18上的键合焊盘50的部分(例如,在图5中的512处)。在一个示例中,每个导电迹线或互连件74的一端向下延伸穿过单独的绝缘层66中的相应通孔或空隙54并延伸到管芯18上的键合焊盘50,并且每个导电迹线或互连件74的另一相反端向下延伸穿过相应通孔或空隙56至引线框架46上的对应引线12的顶表面。在另一个示例中,在印刷或沉积导电迹线或互连件之前,将焊球、焊膏或其他导电材料印刷或沉积在通孔或空隙54和56中(未示出)。在该示例中,导电迹线或互连件74的一端延伸到通孔或空隙54中的焊球、焊膏或其他导电材料,并且导电迹线或互连件74的另一端延伸到通孔或空隙54中的焊球、焊膏或其他导电材料。重复上述步骤以将管芯18上的剩余键合焊盘50中的每一个连接到引线框架46的对应的相应引线12的顶表面。可选地,可以在施加每个导电材料层之后固化导电迹线或互连件74(例如,在图9中的902处)或者在施加多个导电材料层之后固化导电迹线或互连件。

[0199] 每个导电迹线或互连件74遵循单独的绝缘层66的拓扑结构,该单独的绝缘层遵循引线框架46和管芯18上的拓扑结构的轮廓,同时使Z轴上的转弯处平滑。如图42A可以看到,每个互连件74将管芯18上的键合焊盘50耦合到预塑封引线框架46上的对应引线12。在图42A的示例中,导电迹线或互连件74将管芯18上的六个键合焊盘50中的每一个耦合到预塑封引线框架46上的六个引线中的对应一个。可以使用先前确认的多种印刷技术中的一种来形成或沉积每个导电迹线或互连件74。每个导电迹线或互连件74可以由导电油墨、导电聚合物、金属填充环氧树脂、烧结金属粉末、液体辅助烧结颗粒、焊膏等形成。优选的是,选择的导电材料具有小于3.4GPa的模量,更优选使用小于2GPa的模量,以避免组件上的不适当的应力。导电层74的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。当采用喷墨印刷时,喷墨溶剂沉积材料具有溶剂、初始厚度,在溶剂消散之后,剩余材料形成厚度减小的导电迹线或互连件74。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图10中的1002处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0200] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于导电材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去

除材料。为了实现导电迹线或互连件74的期望厚度,可以执行单次沉积或可以执行多次喷墨沉积(例如,在图10中的1002处)。更优选单遍沉积,以提高制造产量并降低成本,但可能无法产生与多遍沉积一样准确和/或理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图42B是图42A沿参考线R2-R2的剖视图。

[0201] 根据一个示例,多个导电迹线或互连件74中的每一个形成在相应绝缘层66之上,该绝缘层不包括用于从管芯18上的键合焊盘50到引线12沉积导电迹线或互连件74的沟道或凹槽。图42C是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图42A中的参考线T2-T2的剖视图。图42D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图42A中的参考线U2-U2的剖视图,其示出了每个绝缘层66沿管芯18的竖直侧向下延伸至管芯焊盘46,其中导电迹线或互连件74在每个绝缘层66之上。由于绝缘层66中没有用于包含互连件74的沟道或凹槽(例如,图42C和图42D),因此所得的导电迹线或互连件74的形状可以是几乎任何形状,包括正方形、矩形、半圆形或v形,这取决于印刷或沉积的导电材料的类型、量和粘度以及层数和施加于层的固化。

[0202] 根据另一个示例,单独的绝缘层66各自包括矩形沟道或凹槽58,该矩形沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图42E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图42A中的参考线T2-T2的剖视图。导电迹线或互连件74部分地(参见图50E)或完全地(未示出)形成在矩形沟道或凹槽58内,从而赋予导电迹线或互连件74矩形形状。如果附加的导电材料被沉积和/或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74的一部分可以延伸到矩形沟道或凹槽58上方。图42F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图42A中的参考线U2-U2的剖视图,其示出了单独的绝缘层66沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0203] 根据又一个示例,绝缘层66包括半圆形(即,半圆)沟道或凹槽60,这些半圆形沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图42G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图42A中的参考线T2-T2的剖视图。导电迹线或互连件74部分地(参见图42G)或完全地(未示出)形成在半圆形沟道或凹槽60内,从而赋予导电迹线或互连件74半圆形形状。如果附加的导电材料被沉积和/或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74可以延伸到半圆形沟道或凹槽60上方,从而得到更多的全圆形形状导电迹线或互连件74。图42H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图42A中的参考线U2-U2的剖视图。

[0204] 根据再一个示例,单独的绝缘层66包括v形沟道或凹槽62,这些沟道或凹槽用于随后从管芯18上的键合焊盘50到引线12沉积导电材料。图42I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图42A中的参考线T2-T2的剖视图。导电迹线或互连件74部分地(见图50I)或完全地(未示出)形成在v形沟道或凹槽62内,从而赋予导电迹线或互连件74v形外观。如果附加的导电材料被沉积和/

或具有更高的粘度和/或如果在施加导电材料之后不久进行固化,则导电迹线或互连件74可以延伸到v形沟道或凹槽62上方,从而得到更高的v形导电迹线或互连件74。图42J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图42A中的参考线U2-U2的剖视图。

[0205] 图43A至图43L示出了另一个示例,其中使用印刷头68执行非丝网印刷过程1000,该印刷头被控制为沿受控的横向方向或路径71平移,同时沿竖直方向73引导导电材料以在毯覆式绝缘层52上、半毯覆式绝缘层64(例如,图41A至图41J中)上或单独的绝缘层66(例如,图42A至图42J中)上获得期望轮廓的导电迹线或互连件74(例如,图40A至图40J中)。在一个示例中,该过程是用喷墨印刷头68执行的,该喷墨印刷头具有位置控制装置(诸如伺服控制),该位置控制装置被配置为在三个维度(例如,图中所示的X方向和Y方向及图43A至图43L中页面外的正交Z方向)上平移和控制印刷头68的位置。在一个实现方式中,印刷系统在X-Z平面中平移印刷头68,同时控制引线框架46的顶侧、管芯18与印刷头68之间的Y方向间距。在一个示例中,印刷系统还控制导电材料从印刷头的喷嘴的输送以打开和关闭印刷,例如,以促进对印刷导电材料的位置和不印刷绝缘材料的位置的精确、高分辨率控制。此外,非丝网印刷过程1000通过以下中的一个或多个来对沉积的导电材料厚度(例如,在Y方向上)进行控制:沉积速率及控制印刷头68定位在引线框架46和/或管芯18的特定区域上的时间。这促进在某些实现方式中在不同位置将导电材料印刷成不同厚度。

[0206] 为了沿着非水平表面获得导电迹线或互连件74的期望轮廓,可以分多遍形成或施加导电材料,其中每一遍将粘性材料仅分配到Z维度上的期望的X-Y位置处。材料的粘度和与温度、光或气体的接触可以使部分硬化的材料保持在原位。图43A示出了在施加导电材料之前附接到预塑封引线框架46的管芯18。图43B示出了印刷头68第一遍印刷导电材料的结果。图43C示出了印刷头68第二遍印刷导电材料的结果。图43D示出了印刷头68第三遍印刷导电材料的结果。图43E示出了印刷头68第四遍印刷导电材料的结果。图43F示出了印刷头68第五遍印刷导电材料的结果。图43G示出了印刷头68第六遍印刷导电材料的结果。图43H示出了印刷头68第七遍印刷导电材料的结果。图43I示出了印刷头68第八遍印刷导电材料的结果。图43J示出了印刷头68第九遍印刷导电材料的结果。图43K示出了印刷头68第十遍印刷导电材料的结果。图43L示出了印刷头68最后一遍印刷导电材料的结果。虽然图43B至图43L示出了印刷头68总共印刷导电材料十一遍,但在实践中可以使用更多遍或更少遍,这取决于许多因素,包括所使用的导电材料的类型、导电材料的粘度、导电材料的期望厚度、对导电材料的沉积的控制的期望分辨率等。

[0207] 图45A、图44B、图45A、图45B、图46A和图46B示出了替代性的引线上芯片(COL)封装电子器件。替代性的引线上芯片(COL)封装电子器件与前述器件之间的显著差异在于COL器件,具有管芯附接焊盘14和与管芯附接焊盘间隔开的引线12的引线框架46被替换为包含引线但没有管芯附接焊盘的引线框架。在COL器件的情况下,半导体管芯直接附接到引线而不是管芯附接焊盘(诸如管芯附接焊盘14)并由引线支撑。用于制作COL器件的实际步骤在其他方面基本上类似于先前针对具有管芯附接焊盘(其中引线与管芯附接焊盘间隔开(参见图40A至图43L))的器件描述的制作并且这里将不再赘述。

第二或覆盖绝缘层

[0208] 图47A至图56L示出了根据图5的示例方法500、利用514处的实现方式进行制作的

电子组件。在示例中,在导电迹线或互连件(74)的暴露部分以及基底或基础绝缘层(52,64,66)的任何暴露部分上施加第二或覆盖绝缘层,该第二或覆盖绝缘层足够邻近导电层,使得每个导电迹线或互连件都被包裹在基底或基础绝缘层与第二或覆盖绝缘层之间,从而保护导电迹线或互连件以防短路和/或其他结构损坏,诸如与热膨胀系数相关的结构应力。第二或覆盖绝缘层优选但不要求是与基底或基础绝缘层相似的材料。

[0209] 在毯覆式基底或基础绝缘层上的毯覆式覆盖绝缘层

[0210] 图47A示出了在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图40A和图40B)上印刷、沉积、形成或以其他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,该基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至在预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分(例如,在图5中的514处)。可选地,可以在此时固化毯覆式覆盖绝缘层76,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于毯覆式覆盖绝缘层76。毯覆式覆盖绝缘层76遵循毯覆式基底或基础绝缘层52以及形成在毯覆式基底或基础绝缘层52上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将所有导电迹线或互连件74包裹或者密封在毯覆式基底或基础绝缘层52与毯覆式覆盖绝缘层76之间。如图47A中可以看到,毯覆式覆盖绝缘层76覆盖毯覆式基底或基础绝缘层52,该毯覆式基底或基础绝缘层覆盖管芯18的顶表面和管芯18的侧表面,这些侧表面邻近键合焊盘50和毯覆式基底或基础绝缘层52上的导电迹线或互连件74。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积毯覆式覆盖绝缘层76,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0211] 如果使用喷墨印刷,则毯覆式覆盖绝缘层76可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0212] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图47B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线K4-K4的剖视图。毯覆式基底或基础绝缘层52、导电迹线或互连件74及毯覆式覆盖绝缘层76的取向也在图47A中示出。

[0213] 图47C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线L4-L4的剖视图。在图47C中,毯覆式覆盖绝缘层76被示出为覆盖毯覆式基底或基础绝缘层52的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在毯覆式基底或基础绝缘层52和毯覆式覆盖绝缘层76内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过毯覆式基底或基础绝缘层52的侧表面。图47D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线M4-M4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74、以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图47E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线W4-W4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图47F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线V4-V4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0214] 图47G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线L4-L4的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的矩形沟道或凹槽58。在图47G中,毯覆式覆盖绝缘层76被示出为覆盖毯覆式基底或基础绝缘层52的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在毯覆式基底或基础绝缘层52和毯覆式覆盖绝缘层76内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过毯覆式基底或基础绝缘层52的侧表面。图47H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线M4-M4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74、以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图47I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线W4-W4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图47J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线V4-V4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0215] 图47K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线L4-L4的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图47K中,毯覆式覆盖绝缘层76被示出为覆盖毯覆式基底或基础绝缘层52的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在毯覆式基底或基础绝缘层52和毯覆式覆盖绝缘层76内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过毯覆式基底或基础绝缘层52的侧表面。图47L是集成电路

(IC) 管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线M4-M4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74、以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图47M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线W4-W4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图47N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线V4-V4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0216] 图47O是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线L4-L4的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图47O中,毯覆式覆盖绝缘层76被示出为覆盖毯覆式基底或基础绝缘层52的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在毯覆式基底或基础绝缘层52和毯覆式覆盖绝缘层76内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过毯覆式基底或基础绝缘层52的侧表面。图47P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线M4-M4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74、以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图47Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线W4-W4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图47R是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图47A中的参考线V4-V4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0217] 在半毯覆式基底或基础绝缘层上的毯覆式覆盖绝缘层

[0218] 图48A示出了在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图41A和图41B)上印刷、沉积、形成或以其他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧(例如,在图5中的514处)。管芯18之上在半毯覆式基底或基础绝缘层64之间的区域保持未被任何基底或基础层覆盖。可选地,可以在此时固化毯覆式覆盖绝缘层76,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于毯覆式覆盖绝缘层76。毯覆式覆盖绝缘层76遵循半毯覆式基底或基础绝缘层66以及形成在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将所有导电迹线或互连件74包裹或者密封在半毯覆式基底或

基础绝缘层64与毯覆式覆盖绝缘层76之间。如图48A中可以看到,毯覆式覆盖绝缘层76覆盖半毯覆式基底或基础绝缘层64、半毯覆式基底或基础绝缘层66上的导电迹线或互连件74、以及管芯18的顶部的在半毯覆式基底或基础绝缘层64之间的未绝缘的部分。并且虽然该示例示出了两个半毯覆式基底或基础绝缘层64,但是可以使用不止两个层,其中每个层容纳不止一个导电迹线或互连件74。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积毯覆式覆盖绝缘层76,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学 (EHD) 技术。

[0219] 如果使用喷墨印刷,则毯覆式覆盖绝缘层76可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0220] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图48B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线K5-K5的剖视图。半毯覆式基底或基础绝缘层64、导电迹线或互连件74及毯覆式覆盖绝缘层76的取向也在图48A中示出。

[0221] 图48C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线L5-L5的剖视图。在图48C中,毯覆式覆盖绝缘层76被示出为覆盖半毯覆式基底或基础绝缘层64的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在半毯覆式基底或基础绝缘层64和毯覆式覆盖绝缘层76内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过半毯覆式基底或基础绝缘层64的侧表面。图48D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线M5-M5的剖视图,其示出了半毯覆式基底或基础绝缘层64中的一个、导电迹线或互连件74以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图48E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线W5-W5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图48F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线V5-V5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延

伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0222] 图48G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线L5-L5的剖视图。在该示例中,每个半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的矩形沟道或凹槽58。在图48G中,毯覆式覆盖绝缘层76被示出为覆盖半毯覆式基底或基础绝缘层64的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在半毯覆式基底或基础绝缘层64和毯覆式覆盖绝缘层76内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过半毯覆式基底或基础绝缘层64的侧表面。图48H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线M5-M5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74、以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图48I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线W5-W5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图48J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线V5-V5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0223] 图48K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线L5-L5的剖视图。在该示例中,半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图48K中,毯覆式覆盖绝缘层76被示出为覆盖半毯覆式基底或基础绝缘层64的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在半毯覆式基底或基础绝缘层64和毯覆式覆盖绝缘层76内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过半毯覆式基底或基础绝缘层64的侧表面。图48L是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线M5-M5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图48M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线W5-W5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图48N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线V5-V5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0224] 图48O是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线L5-L5的剖视图。在该示例中,半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图48O中,毯覆式覆盖绝缘层76被示出为覆盖半

毯覆式基底或基础绝缘层64的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在半毯覆式基底或基础绝缘层64和毯覆式覆盖绝缘层76内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过半毯覆式基底或基础绝缘层64的侧表面。图48P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线M5-M5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图48Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线W5-W5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图48R是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图48A中的参考线V5-V5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0225] 在单独的基底或基础绝缘层上的毯覆式覆盖绝缘层

[0226] 图49A示出了在单独的基底或基础绝缘层66的暴露部分以及单独的毯覆式基底或基础绝缘层66上的每个导电迹线或互连件74的暴露部分(见图42A和图42B)上印刷、沉积、形成或以其他方式施加第二绝缘层(例如毯覆式覆盖绝缘层)76,每个单独的毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的单独的基底或基础绝缘层66相邻的那侧(例如,在图5中的514处)。在管芯18之上在管芯的顶部的两侧上的单独的基底或基础绝缘层66之间以及在管芯的顶侧上的两排管芯之间留下多个区域保持未被任何基底或基础层覆盖。可选地,可以在此时固化毯覆式覆盖绝缘层76,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于毯覆式覆盖绝缘层76。毯覆式覆盖绝缘层76遵循单独的基底或基础绝缘层66以及形成在单独的基底或基础绝缘层66上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将所有导电迹线或互连件74包裹或者密封在相应的单独的基底或基础绝缘层66与毯覆式覆盖绝缘层76之间。如图49A中可以看到,毯覆式覆盖绝缘层76覆盖所有单独的基底或基础绝缘层66、半毯覆式基底或基础绝缘层66上的导电迹线或互连件74、以及管芯18的顶部的在单独的基底或基础绝缘层66之间的未绝缘的部分。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积毯覆式覆盖绝缘层76,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0227] 如果使用喷墨印刷,则毯覆式覆盖绝缘层76可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μ m至35 μ m的范围内。更优选的范围是约2 μ m至不超过20 μ m,又更优选的范围是约2 μ m至约10 μ m。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放

置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0228] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图49B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线K6-K6的剖视图。单独的基底或基础绝缘层66、导电迹线9互连件74及毯覆式覆盖绝缘层76的取向也在图49A中示出。

[0229] 图49C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线L6-L6的剖视图。在图49C中,毯覆式覆盖绝缘层76被示出为覆盖单独的基底或基础绝缘层66的顶表面和侧表面。图49D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线M6-M6的剖视图,其示出了单独的基底或基础绝缘层66(示出了三个)、导电迹线或互连件74以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图49E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线W6-W6的剖视图,其示出了各自现在水平定向在单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图49F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线V6-V6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过相应基底或基础绝缘层66中的通孔或空隙56以接触相应引线12的上表面。

[0230] 图49G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线L6-L6的剖视图。在该示例中,每个单独的基底或基础绝缘层66包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的矩形沟道或凹槽58。在图49G中,毯覆式覆盖绝缘层76被示出为覆盖单独的基底或基础绝缘层66的顶表面和侧表面。图49H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线M6-M6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图49I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线W6-W6的剖视图,其示出了各自现在水平定向在相应基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图49J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线V6-V6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过相应基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0231] 图49K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线L6-L6的剖视图。在该示例中,每个单独

的基底或基础绝缘层66包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图49K中,毯覆式覆盖绝缘层76被示出为覆盖单独的基底或基础绝缘层66的顶表面和侧表面。图49L是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线M6-M6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图49M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线W6-W6的剖视图,其示出了各自水平定向在相应基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图49N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线V6-V6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过相应单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0232] 图49O是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线L6-L6的剖视图。在该示例中,每个单独的基底或基础绝缘层66包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图49O中,毯覆式覆盖绝缘层76被示出为覆盖单独的基底或基础绝缘层66的顶表面和侧表面。图49P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线M6-M6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及毯覆式覆盖绝缘层76沿管芯18的竖直侧向下延伸至管芯焊盘46。图49Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线W6-W6的剖视图,其示出了现在各自水平定向在相应基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图49R是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图49A中的参考线V6-V6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0233] 在毯覆式基底或基础绝缘层上的半毯覆式覆盖绝缘层

[0234] 图50A示出了两个半毯覆式覆盖绝缘层78,这两个半毯覆式覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图40A和图40B)上,该基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至在预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分(例如,在图5中的514处)。可选地,可以在此时固化半毯覆式覆盖绝缘层78,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于半毯覆式覆盖绝缘层78。每个半毯覆式覆盖绝缘层78遵循毯覆式基底或基础绝缘层52以及形成在毯覆式基底或基础绝缘层52上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将所有导电迹线或互连件74包裹或者密封在毯覆式基底或基础绝缘层52与每个半毯覆式覆盖绝缘

层78之间。如图50A中可以看到,每个半毯覆式覆盖绝缘层78覆盖毯覆式基底或基础绝缘层52的一部分,该毯覆式基底或基础绝缘层覆盖管芯18的顶表面和管芯18的侧表面,这些侧表面邻近键合焊盘50和毯覆式基底或基础绝缘层52上的导电迹线或互连件74。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积半毯覆式覆盖绝缘层78,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0235] 如果使用喷墨印刷,则半毯覆式覆盖绝缘层78可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0236] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图50B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线N4-N4的剖视图。毯覆式基底或基础绝缘层52、导电迹线或互连件74及半毯覆式覆盖绝缘层78的取向也在图50A中示出。

[0237] 图50C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线04-04的剖视图。在图50C中,半毯覆式覆盖绝缘层78被示出为覆盖毯覆式基底或基础绝缘层52的一部分的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在毯覆式基底或基础绝缘层52和每个半毯覆式覆盖绝缘层78内时,一些示例可能不需要半毯覆式覆盖绝缘层78横向延伸超过毯覆式基底或基础绝缘层52的侧表面。图50D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线P4-P4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74、以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图50E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线Q4-Q4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图50F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线X4-X4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0238] 图50G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线04-04的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的矩形沟道或凹槽58。在图50G中,半毯覆式覆盖绝缘层78被示出为覆盖毯覆式基底或基础绝缘层52的顶表面和侧表面的一部分。然而,当导电迹线或互连件74以其他方式密封在毯覆式基底或基础绝缘层52和半毯覆式覆盖绝缘层78内时,一些示例可能不需要半毯覆式覆盖绝缘层78横向延伸超过毯覆式基底或基础绝缘层52的侧表面。图50H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线P4-P4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74、以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图50I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线Q4-Q4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图50J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线X4-X4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0239] 图50K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线04-04的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图50K中,半毯覆式覆盖绝缘层78被示出为覆盖毯覆式基底或基础绝缘层52的顶表面和侧表面的一部分。然而,当导电迹线或互连件74以其他方式密封在毯覆式基底或基础绝缘层52和半毯覆式覆盖绝缘层78内时,一些示例可能不需要半毯覆式覆盖绝缘层78横向延伸超过毯覆式基底或基础绝缘层52的侧表面。图50L是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线P4-P4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图50M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线Q4-Q4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图50N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图590中的参考线X4-X4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0240] 图500是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线04-04的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图500中,半毯覆式覆盖绝缘层78被示出为覆盖毯覆式基底或基础绝缘层52的一部分的顶表面和侧表面。然而,当导电迹线或互连件74以其

他方式密封在毯覆式基底或基础绝缘层52和半毯覆式覆盖绝缘层78内时,一些示例可能不需要半毯覆式覆盖绝缘层78横向延伸超过毯覆式基底或基础绝缘层52的侧表面。图50P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线P4-P4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图50Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线Q4-Q4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图50R是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图50A中的参考线X4-X4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0241] 在半毯覆式基底或基础绝缘层上的半毯覆式覆盖绝缘层

[0242] 图51A示出了两个半毯覆式覆盖绝缘层78,这两个半毯覆式覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图41A和图41B)上,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧(例如,在图5中的514处)。管芯18之上在半毯覆式基底或基础绝缘层64之间的区域保持未被任何基底或基础层覆盖。可选地,可以在此时固化半毯覆式覆盖绝缘层78,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于半毯覆式覆盖绝缘层78。每个半毯覆式覆盖绝缘层78遵循相应半毯覆式基底或基础绝缘层64以及形成在相应半毯覆式基底或基础绝缘层64上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将所有导电迹线或互连件74包裹或者密封在半毯覆式基底或基础绝缘层64与半毯覆式覆盖绝缘层78之间。如图60A中可以看到,每个半毯覆式覆盖绝缘层78覆盖半毯覆式基底或基础绝缘层64、半毯覆式基底或基础绝缘层64上的导电迹线或互连件74。并且虽然该示例示出了各自覆盖相应的半毯覆式基底或基础绝缘层64的两个半毯覆式覆盖绝缘层78,但可以使用包裹或围封不止一个导电迹线或互连件74的不止两个半毯覆式覆盖绝缘层与半毯覆式基底或基础绝缘层对。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积半毯覆式覆盖绝缘层78,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0243] 如果使用喷墨印刷,则半毯覆式覆盖绝缘层78可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确

放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0244] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图51B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线N5-N5的剖视图。半毯覆式基底或基础绝缘层64、导电迹线或互连件74及半毯覆式覆盖绝缘层78的取向也在图51A中示出。

[0245] 图51C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线O5-O5的剖视图。在图51C中,半毯覆式覆盖绝缘层78被示出为覆盖半毯覆式基底或基础绝缘层64的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在半毯覆式基底或基础绝缘层64与半毯覆式覆盖绝缘层78内时,一些示例可能不需要半毯覆式覆盖绝缘层78横向延伸超过半毯覆式基底或基础绝缘层64的侧表面。图51D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线P5-P5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74、以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图51E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线Q5-Q5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图51F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线X5-X5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0246] 图51G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线O5-O5的剖视图。在该示例中,每个半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的矩形沟道或凹槽58。在图51G中,半毯覆式覆盖绝缘层78被示出为覆盖半毯覆式基底或基础绝缘层64的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在半毯覆式基底或基础绝缘层64与半毯覆式覆盖绝缘层76内时,一些示例可能不需要半毯覆式覆盖绝缘层78横向延伸超过半毯覆式基底或基础绝缘层64的侧表面。图51H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线P5-P5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74、以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图51I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线Q5-Q5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准

备水平延伸到引线12。图51J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线X5-X5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0247] 图51K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线05-05的剖视图。在该示例中,半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图51K中,半毯覆式覆盖绝缘层78被示出为覆盖半毯覆式基底或基础绝缘层64的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在半毯覆式基底或基础绝缘层64与半毯覆式覆盖绝缘层78内时,一些示例可能不需要半毯覆式覆盖绝缘层78横向延伸超过半毯覆式基底或基础绝缘层64的侧表面。图51L是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线P5-P5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74、以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图51M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线Q5-Q5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图51N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线X5-X5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0248] 图51O是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线05-05的剖视图。在该示例中,半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图51O中,半毯覆式覆盖绝缘层78被示出为覆盖半毯覆式基底或基础绝缘层64的顶表面和侧表面。然而,当导电迹线或互连件74以其他方式密封在半毯覆式基底或基础绝缘层64和半毯覆式覆盖绝缘层78内时,一些示例可能不需要毯覆式覆盖绝缘层76横向延伸超过半毯覆式基底或基础绝缘层64的侧表面。图51P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线P5-P5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图51Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线Q5-Q5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图51R是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图51A中的参考线X5-X5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0249] 在单独的基底或基础绝缘层上的半毯覆式覆盖绝缘层

[0250] 图52A示出了两个半毯覆式覆盖绝缘层76,这两个半毯覆式覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在单独的基底或基础绝缘层66的暴露部分以及单独的毯覆式基底或基础绝缘层66上的每个导电迹线或互连件74的暴露部分(见图42A和图42B)上,每个单独的基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的单独的基底或基础绝缘层66相邻的那侧(例如,图5中的514处)。在管芯18之上在管芯的顶部的两侧上的单独的基底或基础绝缘层66之间以及在管芯的顶侧上的两排管芯之间留下多个区域保持未被任何基底或基础层覆盖。可选地,可以在此时固化半毯覆式覆盖绝缘层78,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于半毯覆式覆盖绝缘层78。半毯覆式覆盖绝缘层78遵循单独的基底或基础绝缘层66以及形成在单独的基底或基础绝缘层66上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将所有导电迹线或互连件74包裹或者密封在相应的单独的基底或基础绝缘层66与半毯覆式覆盖绝缘层78之间。如图52A中可以看到,半毯覆式覆盖绝缘层78覆盖多个单独的基底或基础绝缘层66、半毯覆式基底或基础绝缘层66上的导电迹线或互连件74、以及管芯18的顶部的在单独的基底或基础绝缘层66之间的未绝缘的部分。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积半毯覆式覆盖绝缘层78,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0251] 如果使用喷墨印刷,则毯覆式覆盖绝缘层76可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0252] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图52B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线N6-N6的剖视图。单独的基底或基础绝缘层66、导电迹线或互连件74以及半毯覆式覆盖绝缘层78的取向也在图52A中示出。

[0253] 图52C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线06-06的剖视图。在图52C中,半毯覆式覆盖绝缘层78被示出为覆盖单独的基底或基础绝缘层66的顶表面和侧表

面。图52D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线P6-P6的剖视图,其示出了单独的基底或基础绝缘层66(示出了三个)、导电迹线或互连件74以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图52E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线Q6-Q6的剖视图,其示出了各自现在水平定向在单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图52F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线X6-X6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过相应单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0254] 图52G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线06-06的剖视图。

[0255] 图52H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线P6-P6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。

[0256] 图52I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线Q6-Q6的剖视图,其示出了各自现在水平定向在相应单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图52J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线X6-X6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过相应单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0257] 图52K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线06-06的剖视图。在该示例中,每个单独的基底或基础绝缘层66包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图52K中,半毯覆式覆盖绝缘层76被示出为覆盖单独的基底或基础绝缘层66的顶表面和侧表面。图52L是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线P6-P6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图52M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线Q6-Q6的剖视图,其示出了各自水平定向在相应单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图52N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线X6-X6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过相应单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0258] 图52O是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46

的管芯附接焊盘14的顶表面后沿图52A中的参考线06-06的剖视图。在该示例中,每个单独的基底或基础绝缘层66包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图520中,半毯覆式覆盖绝缘层78被示出为覆盖单独的基底或基础绝缘层66的顶表面和侧表面。图52P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线P6-P6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及半毯覆式覆盖绝缘层78沿管芯18的竖直侧向下延伸至管芯焊盘46。图52Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线Q6-Q6的剖视图,其示出了现在各自水平定向在相应单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图52R是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图52A中的参考线X6-X6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0259] 在毯覆式基底或基础绝缘层上的单独的覆盖绝缘层

[0260] 图53A示出了单独的覆盖绝缘层80,这些单独的覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在毯覆式基底或基础绝缘层52的暴露部分以及基底或基础绝缘层52上的导电迹线或互连件74的暴露部分(见图40A和图40B)上,该基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部、在管芯18的相反侧向下、横跨预塑封引线框架46的相反侧上的预塑封件42并且至在预塑封引线框架46的相反侧上的引线指状件12的顶表面的一部分(例如,在图5中的514处)。可选地,可以在此时固化单独的覆盖绝缘层80,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于单独的覆盖绝缘层80。每个单独的覆盖绝缘层80遵循毯覆式基底或基础绝缘层52以及形成在毯覆式基底或基础绝缘层52上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将所有导电迹线或互连件74包裹或者密封在毯覆式基底或基础绝缘层52与单独的覆盖绝缘层80之间。如图53A中可以看到,每个单独的覆盖绝缘层80覆盖毯覆式基底或基础绝缘层52的一部分,该毯覆式基底或基础绝缘层覆盖管芯18的顶表面和管芯18的侧表面,这些侧表面邻近键合焊盘50和毯覆式基底或基础绝缘层52上的导电迹线或互连件74。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积单独的覆盖绝缘层80,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0261] 如果使用喷墨印刷,则单独的覆盖绝缘层80可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在

其竖直地落到表面上时形成液滴。

[0262] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图53B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线R4-R4的剖视图。毯覆式基底或基础绝缘层52、导电迹线或互连件74及单独的覆盖绝缘层80的取向也在图53A中示出。

[0263] 图53C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线S4-S4的剖视图。在图53C中,单独的覆盖绝缘层78被示出为在毯覆式基底或基础绝缘层52之上。每个单独的覆盖绝缘层覆盖毯覆式基底或基础绝缘层52上的相应导电迹线或互连。图53D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线T4-t4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图53E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线U4-U4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图53F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线Y4-Y4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0264] 图53G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线S4-S4的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的矩形沟道或凹槽58。在图53G中,单独的覆盖绝缘层78被示出为在毯覆式基底或基础绝缘层52之上。每个单独的覆盖绝缘层覆盖相应的导电迹线或互连件74。图53H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线T4-T4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图53I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线U4-U4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图53J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线Y4-Y4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0265] 图53K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46

的管芯附接焊盘14的顶表面后沿图53A中的参考线S4-S4的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图53K中,单独的覆盖绝缘层80被示出为各自覆盖导电迹线或互连件74和毯覆式基底或基础绝缘层52的一部分。图53L是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线T4-T4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图53M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线U4-U4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图53N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线Y4-Y4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0266] 图530是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线S4-S4的剖视图。在该示例中,毯覆式基底或基础绝缘层52包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图530中,单独的覆盖绝缘层80各自被示出为覆盖导电迹线或互连件74和毯覆式基底或基础绝缘层52的一部分。图53P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线T4-T4的剖视图,其示出了毯覆式基底或基础绝缘层52、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图53Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线U4-U4的剖视图,其示出了现在水平定向在毯覆式基底或基础绝缘层52上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图53R是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图53A中的参考线Y4-Y4的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过毯覆式基底或基础层52中的通孔或空隙56以接触相应引线12的上表面。

[0267] 在半毯覆式基底或基础绝缘层上的单独的覆盖绝缘层

[0268] 图54A示出了单独的覆盖绝缘层80,这些单独的覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在半毯覆式基底或基础绝缘层64的暴露部分以及半毯覆式基底或基础绝缘层66上的导电迹线或互连件74的暴露部分(见图41A和图41B)上,每个半毯覆式基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的半毯覆式基底或基础绝缘层64相邻的那侧(例如,在图5中的514处)。管芯18之上在半毯覆式基底或基础绝缘层64之间的区域保持未被任何基底或基础层覆盖。可选地,可以在此时固化单独的覆盖绝缘层80,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于单独的覆盖绝缘层80。每个单独的覆盖绝缘层80遵循

相应半毯覆式基底或基础绝缘层64以及形成在相应半毯覆式基底或基础绝缘层64上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将所有导电迹线或互连件74包裹或者密封在半毯覆式基底或基础绝缘层64与半毯覆式覆盖绝缘层80之间。如图54A中可以看到,每个半毯覆式覆盖绝缘层80覆盖半毯覆式基底或基础绝缘层64和半毯覆式基底或基础绝缘层64上的导电迹线或互连件74的一部分。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积单独的覆盖绝缘层80,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0269] 如果使用喷墨印刷,则单独的覆盖绝缘层80可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0270] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图54B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线R5-R5的剖视图。半毯覆式基底或基础绝缘层64、导电迹线或互连件74及单独的覆盖绝缘层80的取向也在图54A中示出。

[0271] 图54C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线S5-S5的剖视图。在图54C中,单独的覆盖绝缘层80被示出为覆盖半毯覆式基底或基础绝缘层64的一部分。图54D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线T5-T5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图54E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线U5-U5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图54F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线Y5-Y5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0272] 图54G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46

的管芯附接焊盘14的顶表面后沿图54A中的参考线S5-S5的剖视图。在该示例中,每个半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的矩形沟道或凹槽58。在图54G中,单独的绝缘层80被示出为覆盖半毯覆式基底或基础绝缘层64的一部分。图54H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线T5-T5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图54I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线U5-U5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图54J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线Y5-Y5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0273] 图54K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线S5-S5的剖视图。在该示例中,半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图54K中,单独的覆盖绝缘层80被示出为覆盖半毯覆式基底或基础绝缘层64、导电迹线或互连件74的一部分。图54L是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线T5-T5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图54M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线U5-U5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图54N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线Y5-Y5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0274] 图54O是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线S5-S5的剖视图。在该示例中,半毯覆式基底或基础绝缘层64包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图54O中,单独的覆盖绝缘层80被示出为覆盖半毯覆式基底或基础绝缘层64的一部分。图54P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线T5-T5的剖视图,其示出了半毯覆式基底或基础绝缘层64、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图54Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线U5-U5的剖视图,其示出了现在水平定向在半毯覆式基底或基础绝缘层64上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图54R是集成电路(IC)管芯

18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图54A中的参考线Y5-Y5的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过半毯覆式基底或基础层64中的通孔或空隙56以接触相应引线12的上表面。

[0275] 在单独的基底或基础绝缘层上的单独的覆盖绝缘层

[0276] 图55A示出了单独的覆盖绝缘层80,这些单独的覆盖绝缘层各自被印刷、沉积、形成或以其他方式施加在单独的基底或基础绝缘层66的暴露部分以及单独的毯覆式基底或基础绝缘层66上的每个导电迹线或互连件74的暴露部分(见图42A和图42B)上,每个单独的基底或基础绝缘层跨越预塑封引线框架46中的引线指状件12的顶表面的一部分、横跨预塑封件42、在管芯18的一侧向上、横跨管芯18的顶部的刚好超过键合焊盘50的部分,该部分最接近管芯18的与相应的单独的基底或基础绝缘层66相邻的那侧(例如,在图5中的514处)。在管芯18之上在管芯的顶部的两侧上的单独的基底或基础绝缘层66之间以及在管芯的顶侧上的两排管芯之间留下多个区域保持未被任何基底或基础层覆盖。可选地,可以在此时固化单独的覆盖绝缘层80,或者稍后与附加层一起固化。聚合物、环氧树脂、硅、塑封料或其他绝缘体可以用于单独的覆盖绝缘层80。单独的覆盖绝缘层80遵循单独的基底或基础绝缘层66以及形成在单独的基底或基础绝缘层66上的导电迹线或互连件74上的拓扑结构的轮廓,至少足以确保将每个导电迹线或互连件74包裹或者密封在相应的单独的基底或基础绝缘层66与单独的覆盖绝缘层80之间。如图55A中可以看到,单独的覆盖绝缘层80各自覆盖单独的基底或基础绝缘层66以及印刷或形成在基底或基础绝缘层上的导电迹线或互连件74。可以使用具有适当的绝缘特性的多种技术中的一种来形成或沉积单独的覆盖绝缘层80,这些技术是诸如丝网印刷、光刻和蚀刻、CVD、PVD、真空蒸镀、喷墨印刷、喷涂、微分配、气溶胶喷射、电流体动力学(EHD)技术。

[0277] 如果使用喷墨印刷,则单独的覆盖绝缘层80可以由喷墨沉积相容的聚合物(诸如聚酰亚胺油墨、可热固化的基于环氧树脂的聚合物油墨和可UV固化的丙烯酸酯油墨)形成。优选使用模量小于3.4GPa、更优选小于2GPa的聚合物,以避免对组件的不适当的应力。毯覆式覆盖绝缘层76的厚度可以在约2 μm 至35 μm 的范围内。更优选的范围是约2 μm 至不超过20 μm ,又更优选的范围是约2 μm 至约10 μm 。因为喷墨溶剂沉积材料具有溶剂、初始厚度,所以在溶剂消散后,剩余的材料形成厚度减小的绝缘层。为了实现期望厚度,可以进行多次喷墨沉积(例如,在图13中的1302处)。喷墨沉积通过使用“按需喷墨”(DOD)技术允许材料的精确放置,在该技术中,液体的储器具有喷嘴,并且少量液体响应于电信号从喷嘴中迫出。液体在其竖直地落到表面上时形成液滴。

[0278] 喷墨沉积工具的精度允许在工具经过表面时(或者如果工具是固定的,则在表面移动到工具下面时)液体材料沉积在一些区域而不是沉积在其他区域中。由于绝缘材料可以被非常准确地放置在甚至小区域中,因此在喷墨沉积后不需要蚀刻或材料去除步骤来去除材料。单遍沉积提高了制造产量并降低了成本,但可能无法产生多遍沉积的更准确和/或更理想的结果。随着附加喷墨材料的开发,溶剂量的减少可以减少所需的初始厚度,从而减少对多遍沉积的需要。图55B是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线R6-R6的剖视图。单独的基底或基础绝缘层66、导电迹线或互连件74及单独的覆盖绝缘层80的取向也在图55A中示出。

[0279] 图55C是根据一个示例的集成电路(IC)管芯18经由管芯附接材料22附接到预塑封

引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线S6-S6的剖视图。在图55C中,单独的覆盖绝缘层80被各自示出为覆盖单独的基底或基础绝缘层66。图55D是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线T6-T6的剖视图,其示出了单独的基底或基础绝缘层66(示出了三个)、导电迹线或互连件74以及单独的覆盖绝缘层80(示出了三个)沿管芯18的竖直侧向下延伸至管芯焊盘46。图55E是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线U6-U6的剖视图,其示出了各自现在水平定向在单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图55F是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线Y6-Y6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过相应单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0280] 图55G是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线S6-S6的剖视图。在该示例中,每个单独的基底或基础绝缘层66包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的矩形沟道或凹槽58。图55H是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线T6-T6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图55I是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线U6-U6的剖视图,其示出了各自现在水平定向在相应单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图55J是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线Y6-Y6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过相应单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0281] 图55K是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线S6-S6的剖视图。在该示例中,每个单独的基底或基础绝缘层66包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的半圆形沟道或凹槽60。在图55K中,每个单独的覆盖绝缘层80被示出为覆盖单独的基底或基础绝缘层66。图55L是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线T6-T6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图55M是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线U6-U6的剖视图,其示出了各自水平定向在相应单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图55N是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线Y6-Y6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向

下延伸穿过相应单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0282] 图550是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线S6-S6的剖视图。在该示例中,每个单独的基底或基础绝缘层66包括填充有从管芯18上的键合焊盘50到引线12的导电材料(例如,导电迹线或互连件74)的v形沟道或凹槽62。在图550中,每个单独的覆盖绝缘层80被示出为覆盖单独的基底或基础绝缘层66。图55P是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线T6-T6的剖视图,其示出了单独的基底或基础绝缘层66、导电迹线或互连件74以及单独的覆盖绝缘层80沿管芯18的竖直侧向下延伸至管芯焊盘46。图55Q是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线U6-U6的剖视图,其示出了现在各自水平定向在相应单独的基底或基础绝缘层66上的导电迹线或互连件74,这时导电迹线或互连件74准备水平延伸到引线12。图55R是集成电路(IC)管芯18经由管芯附接材料22附接到预塑封引线框架单元46的管芯附接焊盘14的顶表面后沿图55A中的参考线Y6-Y6的剖视图,其示出了每个导电迹线或互连件74的远端,这时该远端向下延伸穿过单独的基底或基础层66中的通孔或空隙56以接触相应引线12的上表面。

[0283] 图56A至图56L示出了一个示例,其中使用印刷头68执行非丝网印刷过程1300,该印刷头被控制以沿受控的横向方向或路径75平移,同时沿竖直方向77引导绝缘材料以获得期望轮廓的毯覆式覆盖绝缘层76(例如,图47A至图49R中)、半毯覆式覆盖绝缘层78(例如,图50A至图52R中)或单独的绝缘层80(例如,图53A至图53R中)。在一个示例中,该过程是用喷墨印刷头68执行的,该喷墨印刷头具有位置控制装置(诸如伺服控制),该位置控制装置被配置为在三个维度(例如,图中所示的X方向和Y方向及图56A至图56L中页面外的正交Z方向)上平移和控制印刷头68的位置。在一个实现方式中,印刷系统在X-Z平面中平移印刷头68,同时控制引线框架46的顶侧、管芯18与印刷头68之间的Y方向间距。在一个示例中,印刷系统还控制绝缘材料从印刷头的喷嘴的输送以打开和关闭印刷,例如,以促进对印刷绝缘材料的位置和不印刷绝缘材料的位置的精确、高分辨率控制。此外,非丝网印刷过程1300通过以下中的一个或多个来对沉积的绝缘材料厚度(例如,在Y方向上)进行控制:沉积速率及控制印刷头68定位在引线框架48和/或管芯18的特定区域上的时间。这促进在某些实现方式中在不同位置将绝缘材料印刷成不同厚度。

[0284] 为了沿着非水平表面获得绝缘层76、78和80的期望轮廓,可以分多遍形成或施加绝缘材料,其中每一遍将粘性材料仅分配到Z维度上的期望的X-Y位置处。材料的粘度和与温度、光或气体的接触可以使部分硬化的材料保持在原位。图56A示出了在施加覆盖层绝缘材料之前附接到预塑封引线框架48的管芯18。图56B示出了印刷头68第一遍印刷覆盖层绝缘材料的结果。图56C示出了印刷头68第二遍印刷覆盖层绝缘材料的结果。图56D示出了印刷头68第三遍印刷覆盖层绝缘材料的结果。图56E示出了印刷头68第四遍印刷覆盖层绝缘材料的结果。图56F示出了印刷头68第五遍印刷覆盖层绝缘材料的结果。图56G示出了印刷头68第六遍印刷覆盖层绝缘材料的结果。图56H示出了印刷头68第七遍印刷覆盖层绝缘材料的结果。图56I示出了印刷头68第八遍印刷覆盖层绝缘材料的结果。图56J示出了印刷头68第九遍印刷覆盖层绝缘材料的结果。图56K示出了印刷头68第十遍印刷覆盖层绝缘材料的结果。图56L示出了印刷头68最后一遍印刷覆盖层绝缘材料的结果。固化可以在每一遍后

或多遍后进行。虽然图56B至图56L示出了印刷头68总共十一遍印刷绝缘材料,但在实践中可以使用更多遍或更少遍,这取决于许多因素,包括所使用的绝缘材料的类型、绝缘材料的粘度、绝缘材料的期望厚度、对绝缘材料的沉积控制的期望分辨率等。此外,在沉积毯覆式覆盖绝缘层76的示例中,毯覆式覆盖绝缘层76的部分将在管芯18的顶表面上在管芯18的相反侧上的键合焊盘50之间延伸(图56K和图56L中未示出)。

[0285] 图57A至图65B示出了替代性的引线上芯片(COL)封装电子器件。替代性的引线上芯片(COL)封装电子器件与前述器件之间的显著差异在于COL器件,具有管芯附接焊盘14和与管芯附接焊盘间隔开的引线12的引线框架46被替换为包含引线但没有管芯附接焊盘的引线框架。在COL器件的情况下,半导体管芯直接附接到引线而不是管芯附接焊盘(诸如管芯附接焊盘14)并由引线支撑。用于制作COL器件的实际步骤在其他方面基本上类似于先前针对具有管芯附接焊盘(其中引线与管芯附接焊盘间隔开(参见图47A至图56L))的器件描述的制作并且这里将不再赘述。

[0286] 封装细节

[0287] 在电子制造中,集成电封装是半导体器件制作的最后阶段,其中半导体材料块被包封在防止物理损坏和腐蚀的支撑外壳中。被称为“封装件”的外壳支撑将器件连接到电路板的电触点。在集成电路行业中,该过程通常被称为封装。其他名称包括半导体器件组装、组装、包封或密封。封装阶段之后是对集成电路的测试。该术语有时会与电子封装混淆,电子封装是将集成电路(和其他部件)安装和互连到印刷电路板上。与芯片上信号相比,从管芯引出、穿过封装件并进入印刷电路板(PCB)的载流迹线具有非常不同的电气特性。载流迹线需要特殊的设计技术,并且比仅限于芯片本身的信号需要更多的电力。因此,用作电触点的材料表现出如低电阻、低电容和低电感等特点非常重要。

[0288] 结构和材料都必须优先考虑信号传输特性,同时将可能对信号产生负面影响的任何寄生元件减小到最小。随着其余技术开始加速,控制这些特点变得越来越重要。封装延迟可能几乎是高性能计算机的延迟的一半,并且这种速度瓶颈预计会增加。成本是选择集成电路封装的因素。在一些示例中,廉价的塑料封装件可以散发高达2W的热,这对于许多简单应用来说已经足够了,但是在相同场景中相似的陶瓷封装件可以散发高达50W的热。随着封装件内的芯片变得更小且更快,芯片也往往会变得更热。随着后续对更有效散热的需求增加,封装成本也随之上升。通常,需要的封装件越小且越复杂,制造封装件就越贵。

[0289] 如图66A和图66B所示,使用已知的塑封或包封技术,可以用厚绝缘层82(例如塑料)覆盖上述器件中的任何器件,以至少覆盖或完全包封器件的顶侧,以产生封装半导体器件84。这种覆盖在半导体行业中是典型的,并且主要是为了机械强度和美观。图66A示出了使用塑料包封的封装半导体器件的俯视图。图66B是图66A的封装器件的侧视图。图67A示出了使用塑料包封的(COL)封装半导体器件85的俯视图。图67B是图67A的(COL)封装器件的侧视图。然而,由于在上述示例中没有使用线键合件或线环,因此不存在敏感线环以及存在零孔拓扑结构,半导体装置的预包封表面可以被物理地压在上面。这允许多种包封选项,诸如层压、传递成型、注塑成型、浇铸、灌封、3D印刷、划线分配、丝网印刷、喷涂、旋涂、浸渍、围坝填充等,如图68所示。由于较早的绝缘层和导电层提供了大部分可靠性,因此可以优化包封材料的粘附性,同时权衡透湿性、离子稳定性等。包封材料的顶表面可以在包封时用热板整平。当第二绝缘层(例如,覆盖层76、78或80)完全覆盖敏感部分时,包封件不与管芯或互连

接触。这显著降低了可靠性和可制造性要求。

[0290] 图69A和图69B示出了上述从制造或选择引线框架到塑封和器件分割的封装组装过程的图示视图概要。图70示出了焊接或以其他方式电连接到印刷线路板(PWB)的封装半导体器件84的侧视图,在该印刷线路板中该封装半导体器件将用于执行其设计功能。

[0291] 虽然上述示例已被描述为在四方扁平无引线(QFN)封装件中实现,但上述技术适用于几乎任何半导体管芯/引线框架组合,在该组合中,期望用印刷导电互连件替换半导体管芯与引线框架之间的线键合件。设想到的示例包括通孔封装件、表面贴装、芯片载体、针栅阵列、扁平封装件(QFN除外)、小外形封装件等。

印刷技术:

[0292] 有多种印刷技术可以用于印刷上述绝缘层、导电互连件和保护覆盖层中的各种。虽然喷墨印刷已被描述为在整个上述示例中使用,但也可以使用其他印刷技术,包括气溶胶喷射、 μ TP、激光转移、喷涂、EHD、微分配。

[0293] 喷墨印刷:

[0294] 喷墨印刷可以被分为2类:连续喷墨(CIJ-连续油墨流动)和按需喷墨(DOD)。DOD进一步被分为3类:阀喷射(其使用针阀和电磁阀来控制油墨的流动)、热喷墨(电流被施加到微小的加热元件,该加热元件然后迅速变热,从而引起油墨在印刷头腔室内蒸发和起泡,从而将油墨迫出喷嘴)、以及为这里的重点的压电喷墨。用于印刷上述绝缘层、导电互连件和保护封装覆盖物的喷墨印刷装备可从以下公司获得:Meyer Burger、CeraDrop、M-Solv、Kateeva、Notion、UniJet、TEL、SEMES、Heraeus。替代性地,可以使用图71的设计作为起点来设计喷墨印刷装置。目前喷墨印刷的特点包括: $>10\text{m}^2/\text{h}$ 的吞吐量;2-10的最佳印刷分辨率(μm);0.01-1的印刷层厚度(μm)。目前喷墨印刷的强项包括:数字可扩展性和非接触式多功能性。目前喷墨印刷的弱点包括:堵塞问题;油墨配方复杂;吞吐量。

[0295] 气溶胶喷射:

[0296] 是Optomec公司开发的技术。工作原理基于沉积头的使用,该沉积头喷出在储器(1)中产生并前进通过管(2)以到达沉积头(3)的致密微滴气溶胶。沉积头通过空气动力学聚焦喷嘴形成高速准直雾流,其中鞘气来自喷嘴的侧面。该技术允许使用低温加工(例如限制在 100°C 的材料),并且与如聚碳酸酯或聚酯等基板相容。目前唯一的气溶胶喷射技术制造商是Optomec公司。替代性地,可以使用图72的设计作为起点来设计气溶胶喷射印刷装置。目前气溶胶喷射印刷的特点包括: $1-10\text{m}^2/\text{h}$ 的吞吐量;5-10的最佳印刷分辨率(μm);0.01-10的印刷层厚度(μm)。目前气溶胶喷射印刷的强项包括:Z-柔性;选择性;保形性。目前气溶胶喷射印刷的弱点包括:咖啡渍/环;相互作用;气体/基板。

[0297] 喷涂:

[0298] 超声波喷涂使用超声波将通过喷嘴喷出的液体转化为均匀的微米大小的微滴雾。工作原理如下:液体通过通道被发送,经过超声波发生器;超声波系统产生的波和与雾化表面的距离经过特别计算以形成雾。使用的频率决定了微滴大小。结合空气、喷嘴类型和产生的超声波,可以产生不同形状的喷雾:喷射,涡流,宽。用于印刷上述绝缘层、导电互连件和保护封装覆盖物中的选定项的超声波喷涂印刷装备可从以下公司获得:SOSS MicroTec;EVG;SONO TEK公司;siconnex;OEMGROUP;Nordson;M-SOLV;MYCRONIC;MEI。替代性地,可以使用图73的设计作为起点来设计超声波喷涂印刷装置。目前喷墨印刷的特点包括: $>10\text{m}^2/\text{h}$

的吞吐量;50-100的最佳印刷分辨率(μm);1-100的印刷层厚度(μm)。目前超声波喷涂印刷的强项包括:Z-柔性;保形性。目前超声波喷涂印刷的弱点包括:空间分辨率。

[0299] 微分配:

[0300] 微分配是以极小量(例如,以皮升或纳升范围)3D印刷糊剂、油墨和其他流体。在机械上,微分配类似于喷射技术,但更明显接近基板表面分配流体,从而得到更精细和更精确的印刷结构。用于印刷上述绝缘层、导电互连件和保护封装覆盖物中的选定项的超声波喷涂印刷装备可从以下公司获得:VERMES;pre flow;PVA;MicroFab;微滴;MYCRONIC。替代性地,可以使用图74的设计作为起点来设计微分配印刷装置。目前微分配印刷的特点包括:0.1-01m²/h的吞吐量;10-500的最佳印刷分辨率(μm);50-500的印刷层厚度(μm)。目前微分配印刷的强项包括:材料范围广;可扩展性。目前微分配印刷的弱点包括:吞吐量小。

[0301] EHD/电喷涂:

[0302] 电流体动力学喷射印刷(EHD)是喷墨和气溶胶印刷的替代方案。该技术实现非常精细的印刷功能。该过程最初是为光伏应用开发的,作为具有非常精细特征的非接触式技术,以避免阴影。该技术使用最小量的液体/油墨(1pL)。用于印刷上述绝缘层、导电互连件和保护封装覆盖物中的选定项的EHD/电喷涂印刷装备可从以下公司获得:CENJET。替代性地,可以使用图75的设计作为起点来设计EHD/电喷涂印刷装置。目前微分配印刷的特点包括:1-5m²/h的吞吐量;0.01-0.1的最佳印刷分辨率(μm);0.1-0.5的印刷层厚度(μm)。目前EHD/电喷涂印刷的强项包括:出色的空间分辨率。目前EHD/电喷涂印刷的弱点包括:吞吐量小。

[0303] 激光诱导向前转移:

[0304] 激光诱导向前转移(LIFT)是数字印刷技术,该数字印刷技术使用脉冲激光束作为驱动力,以将材料从供体薄膜朝向接收基板投射,在该接收基板上,材料将作为体素被最终沉积。该工作原理允许LIFT与固体供体薄膜和液体供体薄膜一起操作,这为该技术提供了前所未有的广谱可印刷材料,从而使其与喷墨印刷等其他数字技术相比非常有竞争力。不仅LIFT可以使用更宽范围的油墨粘度和加载颗粒大小;从固体膜印刷的可能性允许单步骤印刷多个层和整个器件,甚至使3D印刷成为可能。这种多功能性又转化为广泛的应用领域,从图形生产到印刷电子器件,从化学传感器的制作到组织工程。本专着提供了对LIFT技术的大量回顾,从其起源到最近的成就,重点关注其工作原理和转移动力学两者的基本方面,以及其宽广范围的应用。

[0305] 用于印刷上述绝缘层、导电互连件和保护封装覆盖物中的选定项的激光诱导向前转移(LIFT)印刷装备可从以下公司获得:orbotech、uniqarta、COHERENT。替代性地,可以使用图76的设计作为起点来设计激光诱导向前转移(LIFT)印刷装置。目前激光诱导向前转移(LIFT)印刷的特点包括:>1m单位/h的吞吐量;0.1-1的最佳印刷分辨率(μm);0.1-010的印刷层厚度(μm)。目前激光诱导向前转移(LIFT)印刷的强项包括:可扩展性;多功能性。目前激光诱导向前转移(LIFT)印刷的弱点包括:集成在洁净室中;可能的相互作用;激光/喷出的材料。

[0306] 油墨:

[0307] 功能性油墨的特征在于三个组:1)导电;2)介电;3)半导体。导电油墨可以是金属的(Au、Ag、Cu等),并且对于形成互连(诸如上述互连件(74))、电极、天线、轨道、汇流条等是

有用的。介电油墨对于使多层电路(诸如上述基础和覆盖绝缘层52、64和66)绝缘和允许多层应用的交叉是有用的。介电油墨主要基于金属氧化物颗粒,并且往往非常粘稠,呈糊剂或粘稠液体的形式,通常粘度 $>20,000\text{mPa}\cdot\text{s}$ 。功能性油墨可以定制配方或从专门开发各种类型的导电和绝缘油墨的公司获取,这些公司包括:DuPont、Clevois&Agfa。

[0308] 替代性实现方式:

[0309] 替代性地,可以在单个管芯内形成多种互连件形状、大小、材料和触点。例如,如图77A中所示,导电迹线或互连件86是导电迹线或互连件74在管芯18的顶表面上在管芯18上的两个键合焊盘50之间的延伸部。虽然示出了管芯18上的两个连接部,但可以使用更多连接部。这对于将多个接地或多个电压源连接在一起可能是有用的。图77A所示的另一个替代性实现方式是在同一器件上使用不同大小的导电迹线或互连件。例如,使用比导电迹线或互连件74的大小更小/更薄的导电迹线或互连件88。在导电迹线或互连件88中使用较少的材料对于预计不会有较高电流量的信号线可能是有用的。并且虽然导电迹线或互连件88被示出为更小,但是对于预计更高电流的互连件,该导电迹线或互连件也可以大于导电迹线或互连件74。图77A进一步示出了由不同于导电迹线或互连件74的导电材料构成的导电迹线或互连件90。在线键合过程中,我们限于一次一种单个直径线大小。然而,在上述印刷过程中,如图77A所示,有明显更多的灵活性。上面示出了几个构思作为示例,而可以类似地创建几个其他构思。图77B是沿图77A的R10-R10的剖视图。

[0310] 图78A示出了导电互连件74与基础绝缘层52、64、66之间的分界线或边界中的阶梯和梯度过渡之间的差异。这同样适用于导电互连件74与覆盖绝缘层76、78和80之间的分界线或边界(未示出)。如在图78A中一样,导电互连件与绝缘层之间可能存在离散的阶梯界限,因为每个使用不同的印刷油墨,一种是导电的,另一种是绝缘的。图78B示出了替代方案,其中在这两个层之间提出的梯度过渡是可能的,其中印刷机被提供两种接触材料的混合物,同时逐渐改变混合比率。从绝缘材料(100%)开始,慢慢添加一些导电材料(5%)。随着层的印刷,将每个层的比率提高到50%,并继续减少绝缘材料,同时增加导电材料。最终完全转换为导电材料。可以调整梯度以满足设计规范、材料特性和空间限制的要求。当材料的特性显著不同时,然后梯度会变慢且变宽。当所需的可靠性和使用寿命更长时,然后梯度会变慢且变宽。当设计空间受限时,梯度必须又快又窄。由于热膨胀问题,绝缘层与导电层之间的梯度过渡往往降低器件中绝缘层与导电层之间的后续分离。

[0311] 图79A至图79H示出了印刷封装件的替代性实现方式。所示的层具有不同的特性,因为一些必须是导电的而一些必须是绝缘的。每个变化都可以提供一组不同的优点和缺点。选项G在可制造性、可靠性和成本之间提供了良好的折衷。绝缘基础层、导电迹线和覆盖绝缘层紧密遵循引线框架、管芯和管芯附接件的拓扑结构是更好的(如选项E-H)。这种配置减少了材料用量,并使它们的厚度几乎一致。厚度一致的层将一致地膨胀和收缩。绝缘层的较厚部分可能变形,而中间的较高模量导电层可能破裂。如果导电层和绝缘层太厚,或者更重要的是,在测量到最近的刚性体时厚度不是很一致,则导电层与绝缘层之间的CTE不匹配也可能导致分层和其他失效。一些替代方案(诸如选项B、F和H)不在导电互连件和基础绝缘层上使用覆盖绝缘层。在这些替代方案中,塑封材料(或用于代替塑封材料的其他覆盖材料)直接形成在导电互连件和基础绝缘层的暴露部分上。

[0312] 印刷头替代方案:

[0313] 在喷墨印刷机(诸如图80A中的喷墨印刷机)(例如,MEYER BURGER公司的喷墨印刷机)中,单独的印刷喷嘴(诸如图80B中的印刷喷嘴)提供特定材料的单独受控流并且可以沿着X轴、Y轴和Z轴移动,如图90C所示。单个喷嘴喷墨印刷机的替代方案是喷嘴阵列,该喷嘴阵列可以跨越直到该轴线上的整个工作距离范围,如图81A所示。然而,像素间距和喷嘴间距可能不匹配。喷嘴排的替代方案是包括偏移以填充喷嘴之间的像素的多排喷嘴的喷嘴组,如图81B所示。排数=喷嘴间距/像素间距。喷嘴组长度(L),跨越引线框架的整个宽度。 $(B > \text{引线框架宽度})$,不需要Y轴移动。喷嘴组的多排喷嘴的又一替代方案将是多排喷嘴将是如图91C所示的喷嘴系统。喷嘴系统包括多个喷嘴组,其中每个组都针对特定材料类型进行了优化。利用喷嘴系统,可以组合并并行印刷多台机器,以提供更高的生产率和紧凑的制造足迹。如此,基于封装件设计,可以如图所示组合和配置多个喷嘴。用于创建组的偏移排可以增加分辨率。这种喷嘴阵列可以以更快的速率分配材料,并且可以在器件的不同部分处并行操作,这提高了吞吐量。此外,每个喷嘴组都可以被实现为沉积不同的材料,例如,一个组可以沉积绝缘材料,另一个组可以沉积导电材料,第三组可以沉积塑封材料。

[0314] 通过依次布置喷嘴组,可以将材料层应用于制造过程。具有集成固化系统的喷嘴系统可以实现生产率和材料灵活性。通过在层印刷物之间提供附加的快速固化能力,如图82所示,可以适应更高温度固化和脱气,而不会堵塞或扭曲喷嘴(和其他控制装备)。

[0315] 本说明书涉及的领域的技术人员将理解,许多其他方面及其变化在要求保护的发明范围内是可能的,并且在不脱离本说明书的范围的情况下可以进行进一步的添加、删除、替换和修改。

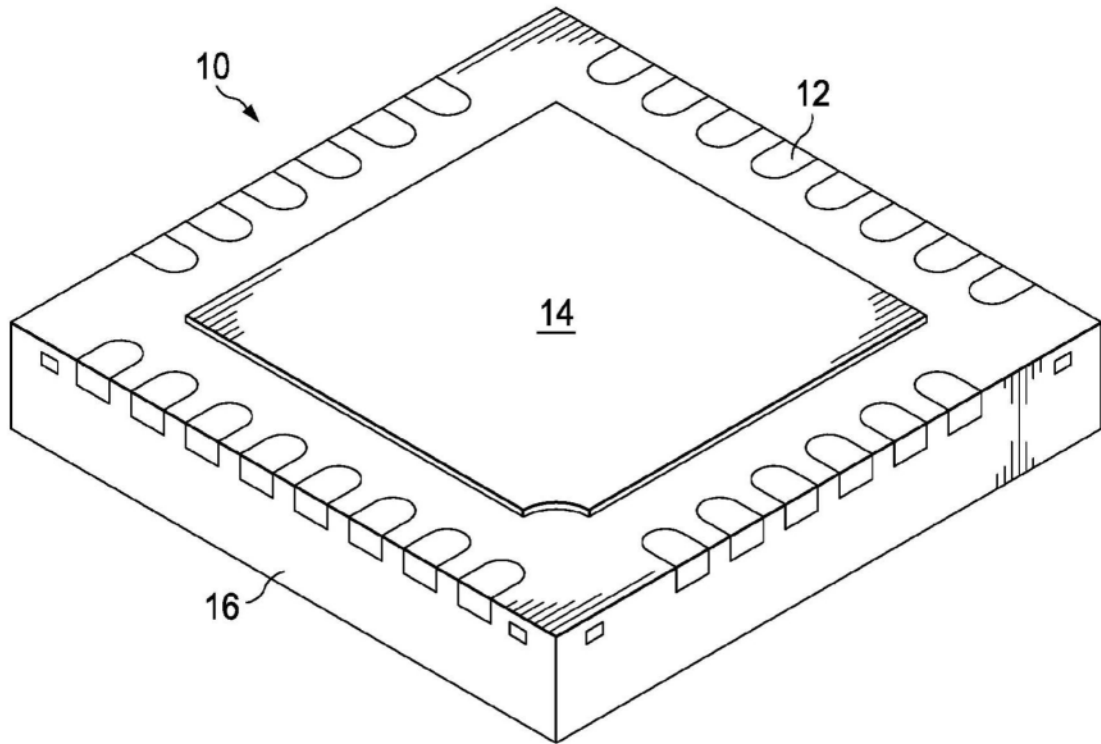


图1 (现有技术)

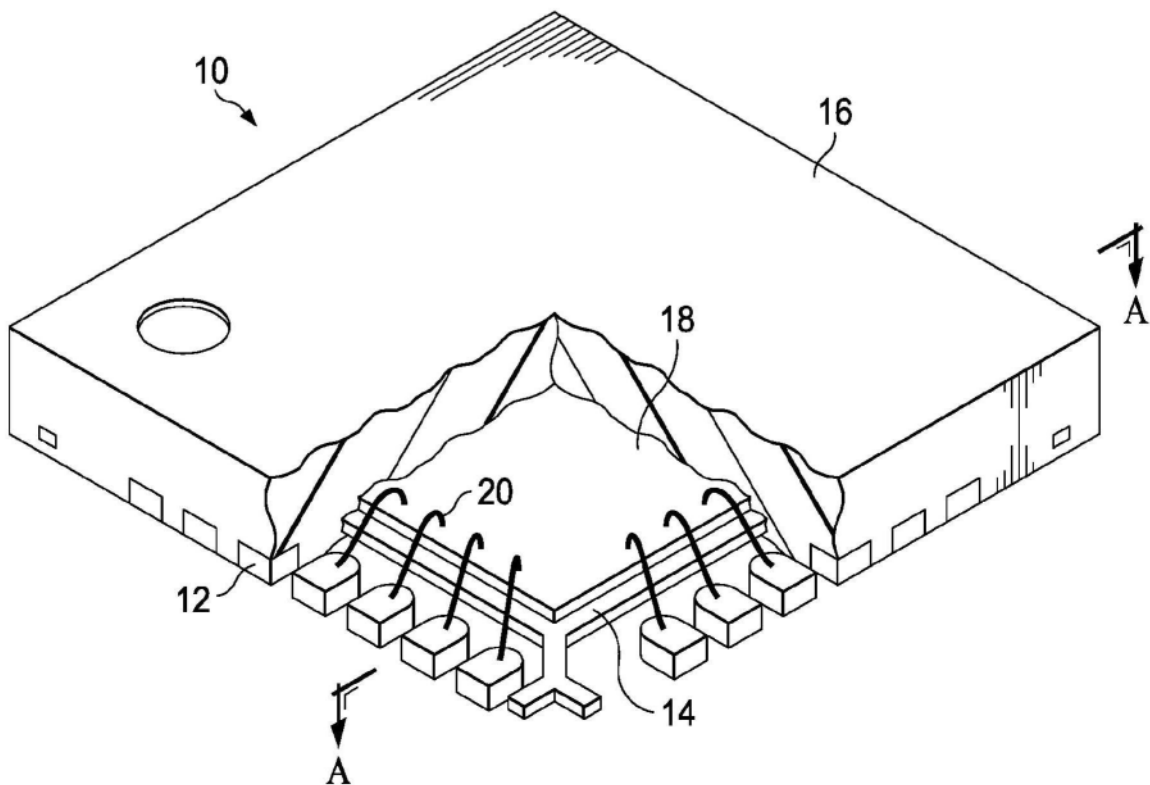


图2 (现有技术)

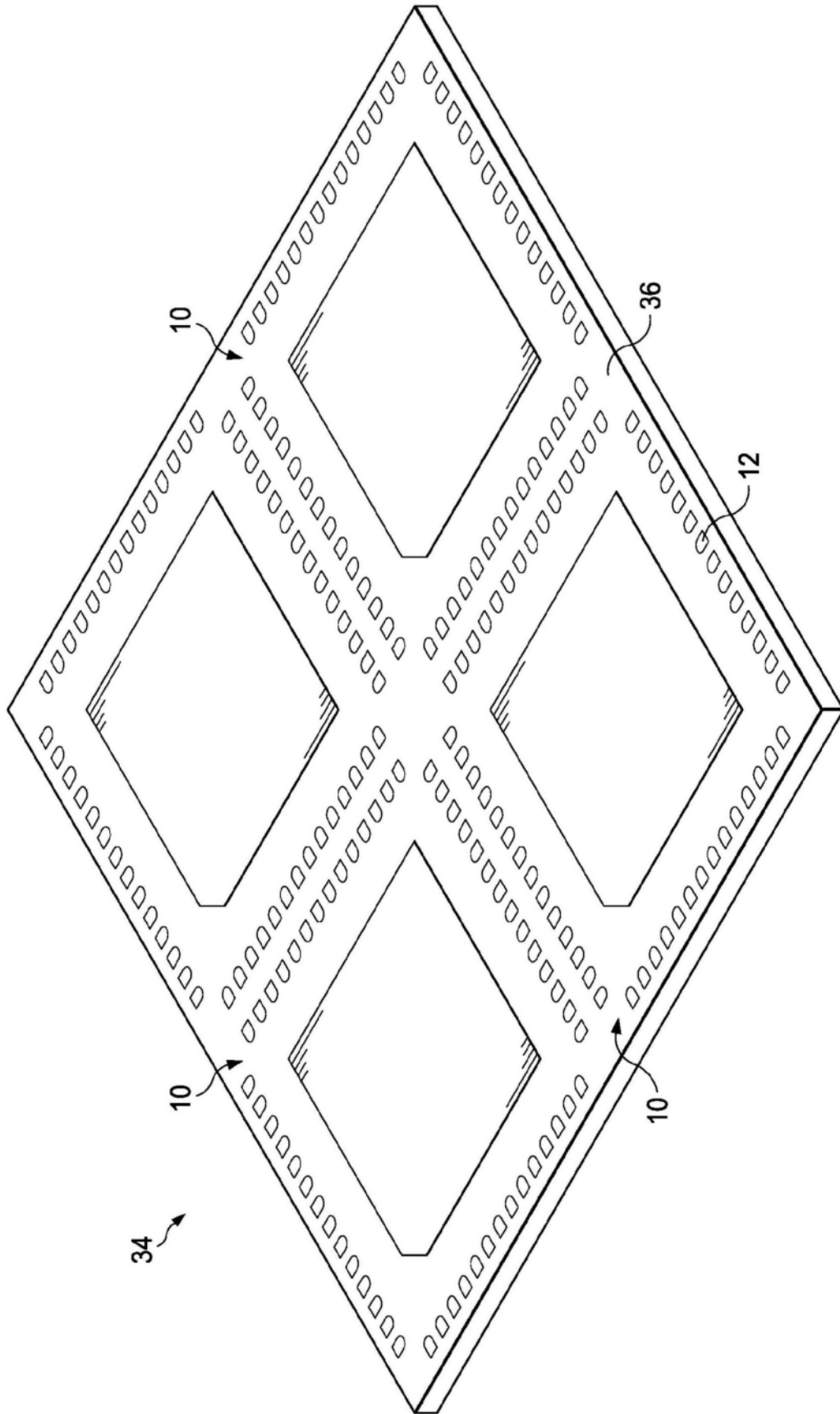


图3 (现有技术)

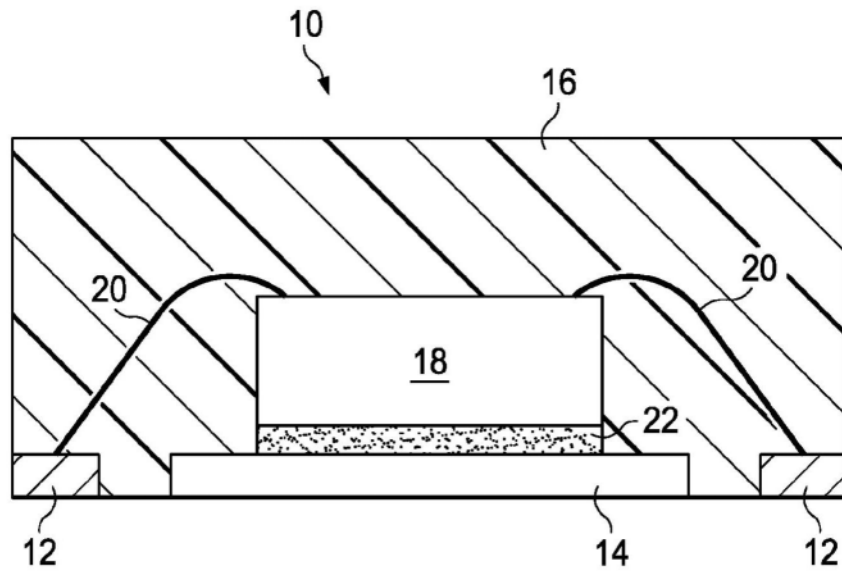


图4

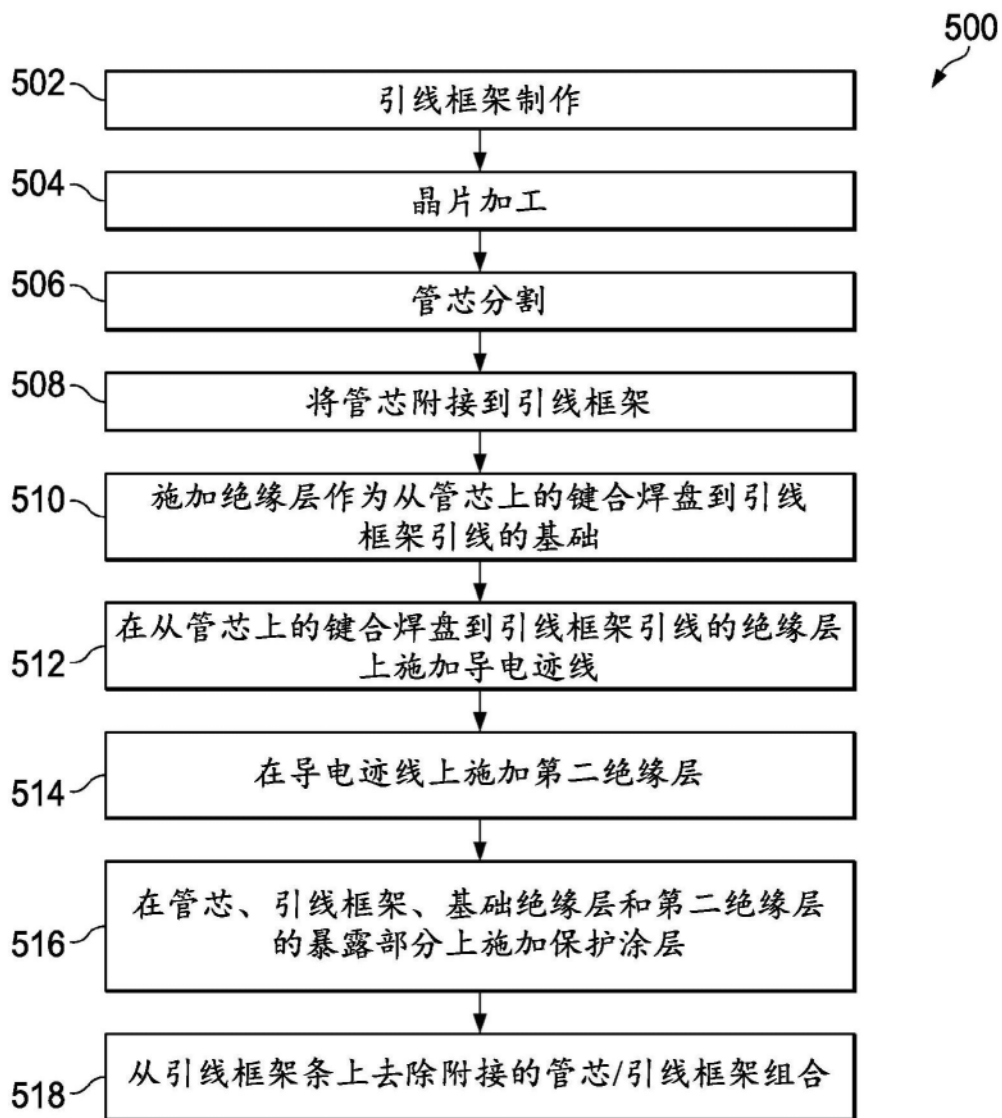


图5

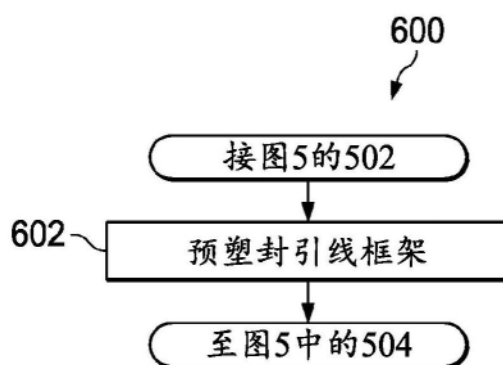


图6

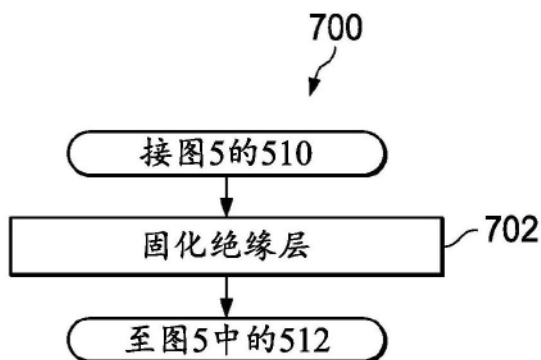


图7

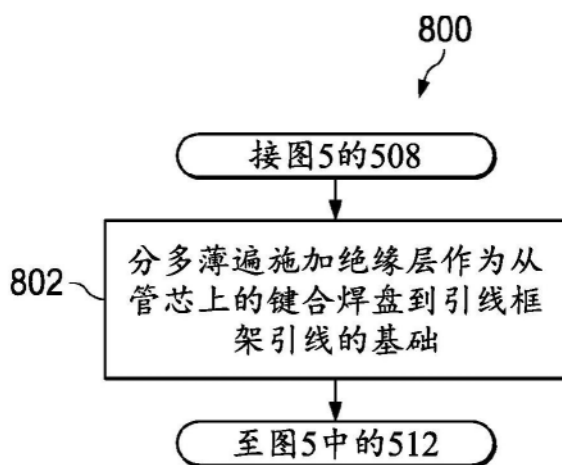


图8

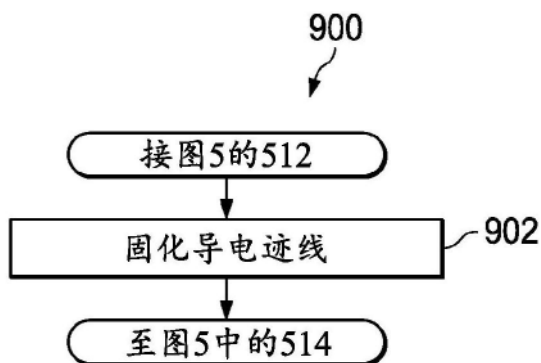


图9

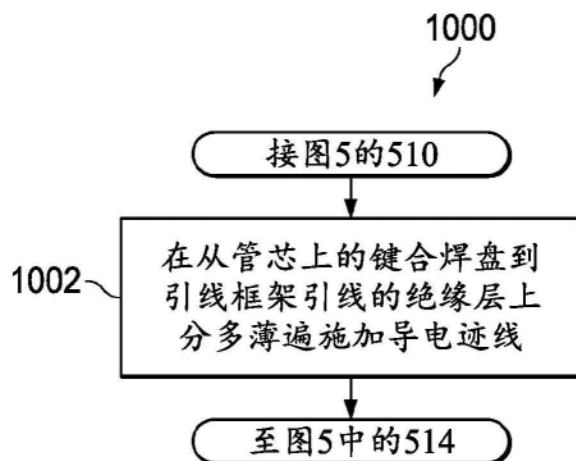


图10

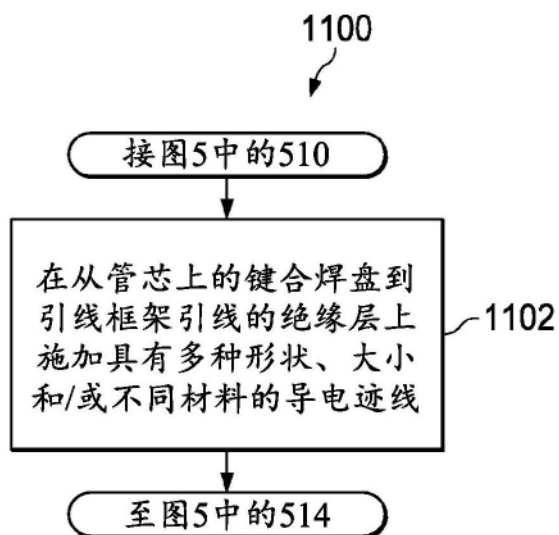


图11

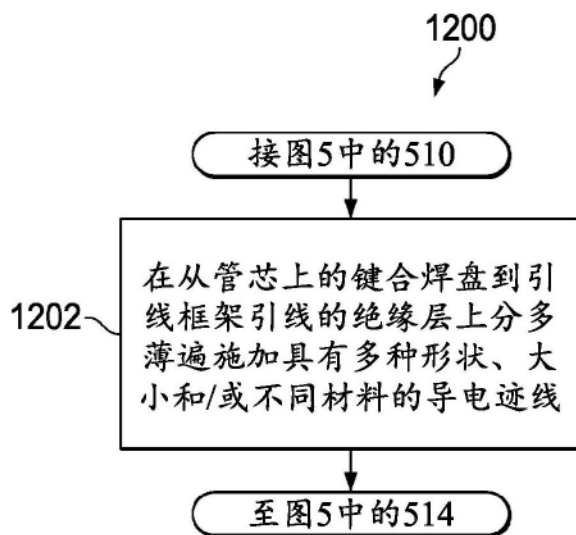


图12

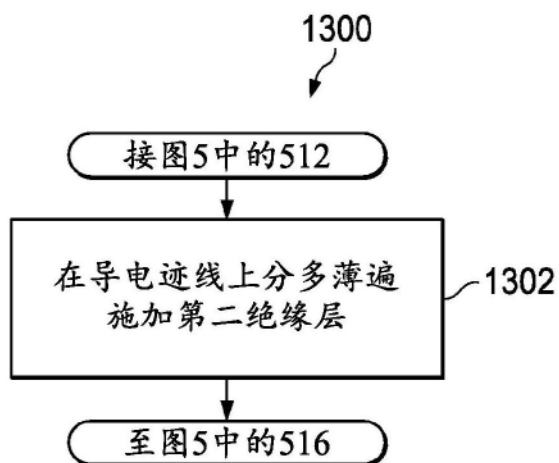


图13

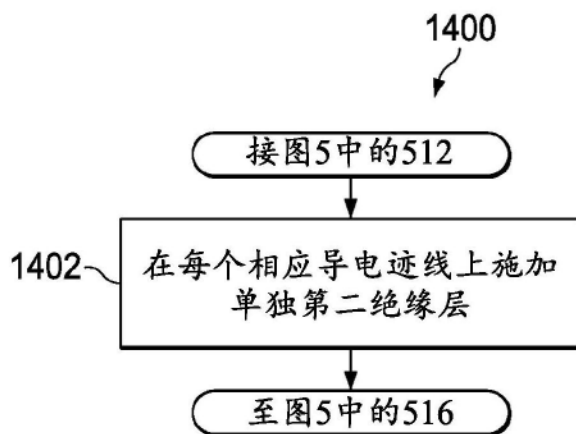


图14

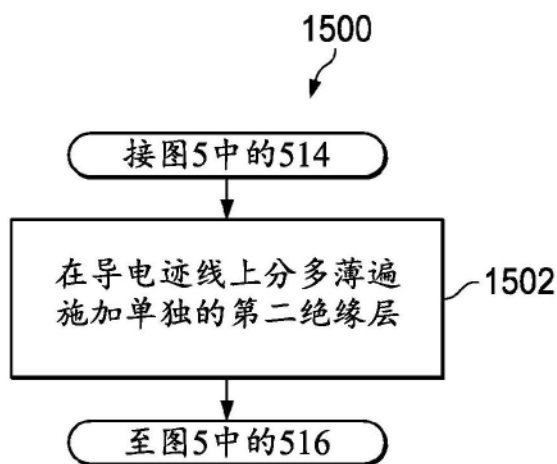


图15

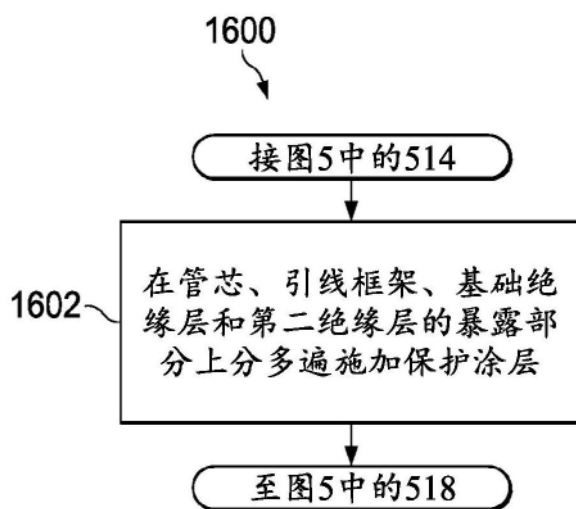


图16

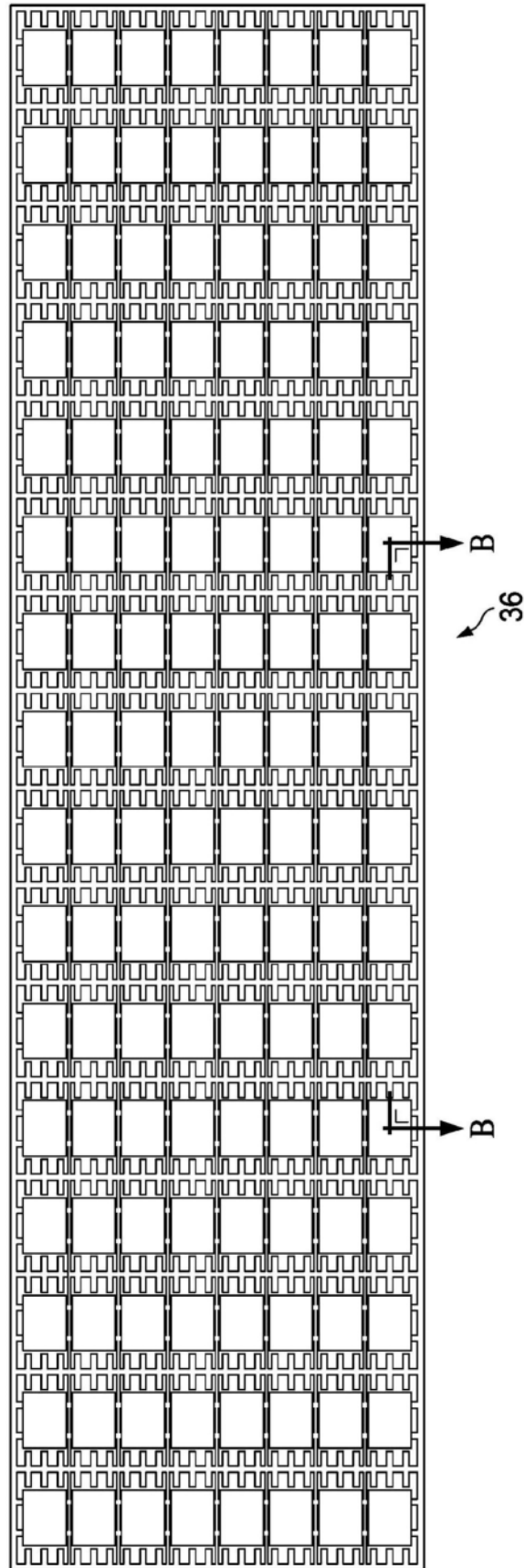


图17A

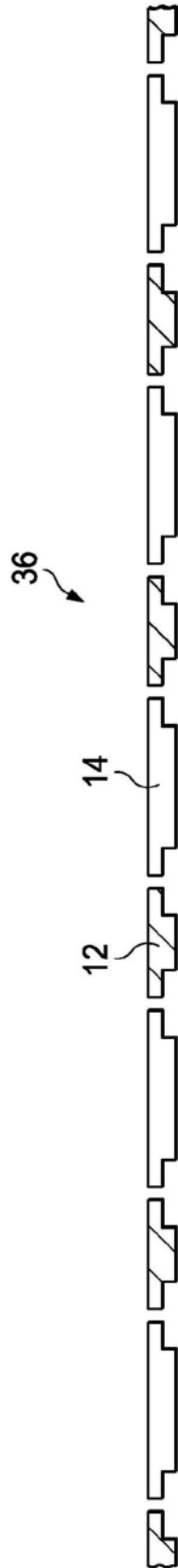


图17B

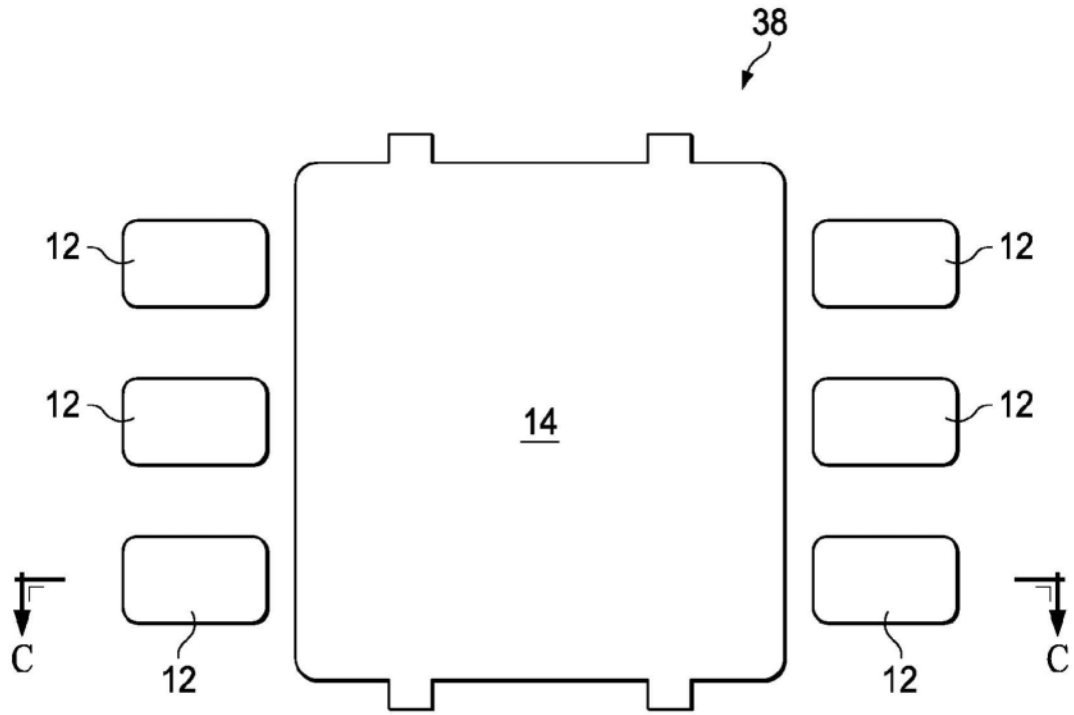


图18A

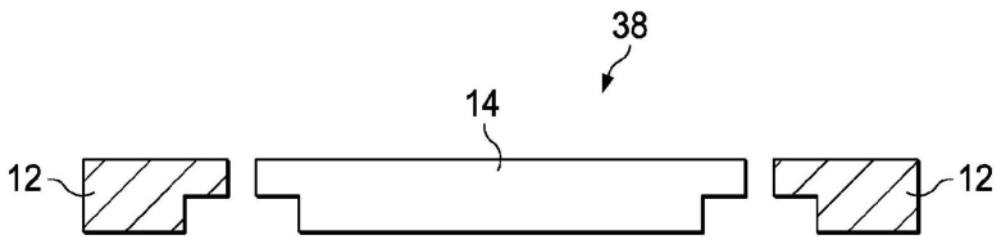


图18B

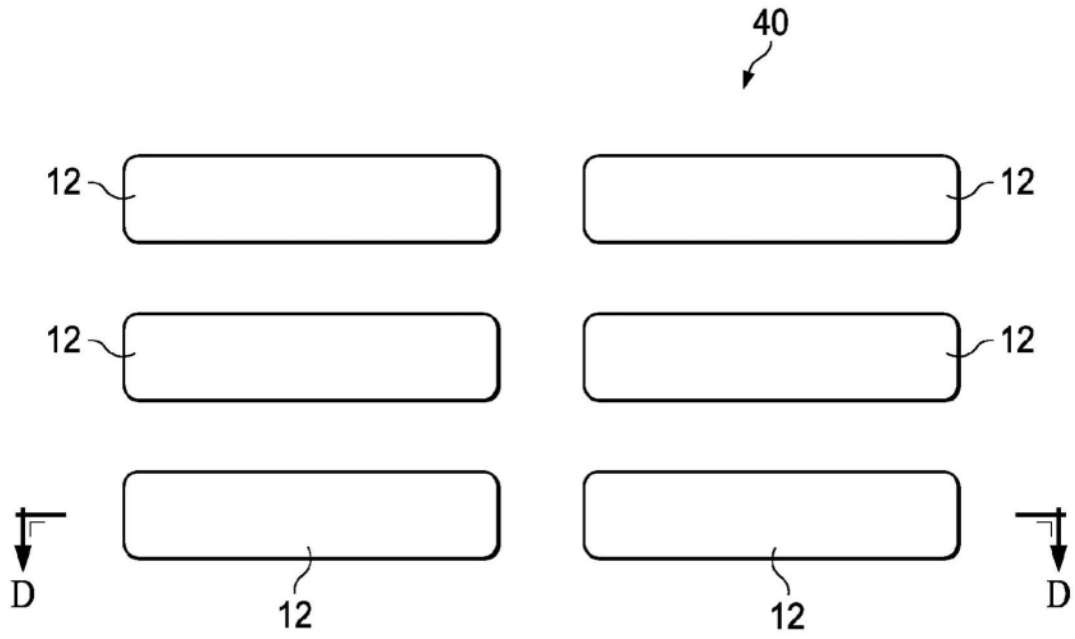


图19A

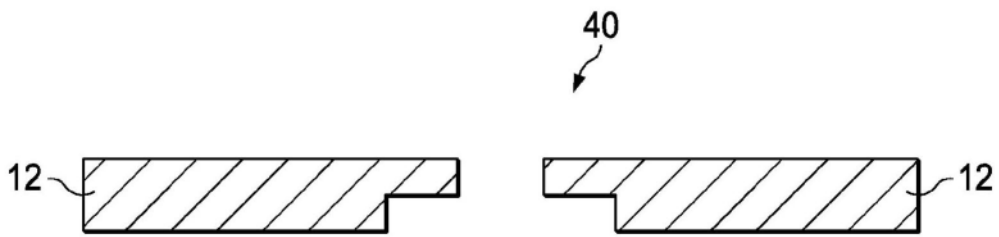


图19B

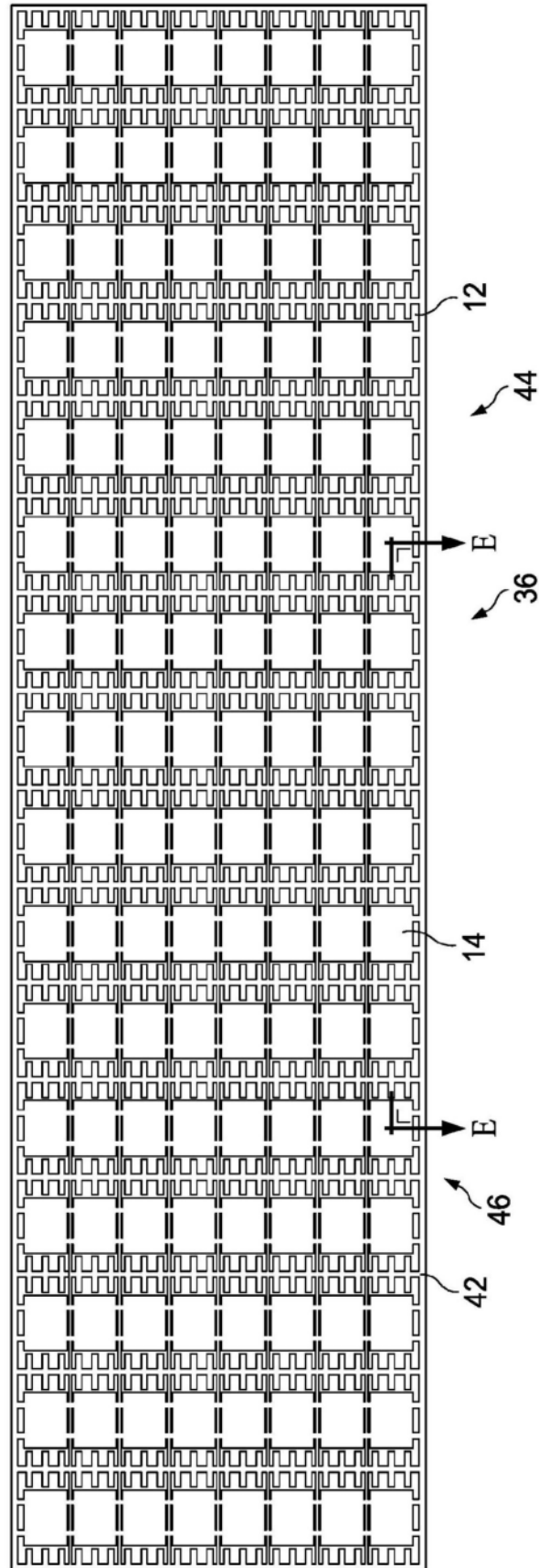


图20A

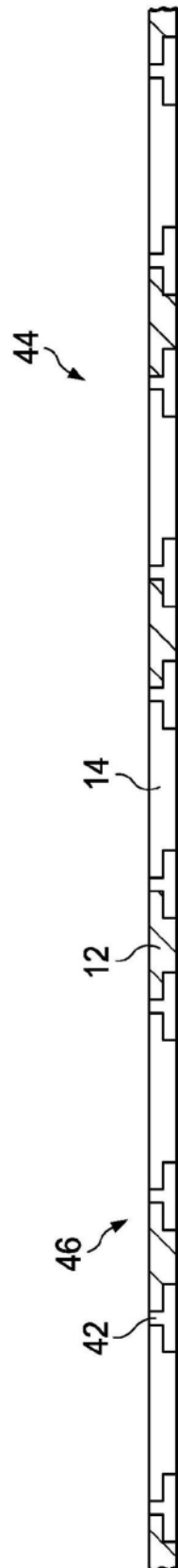


图20B

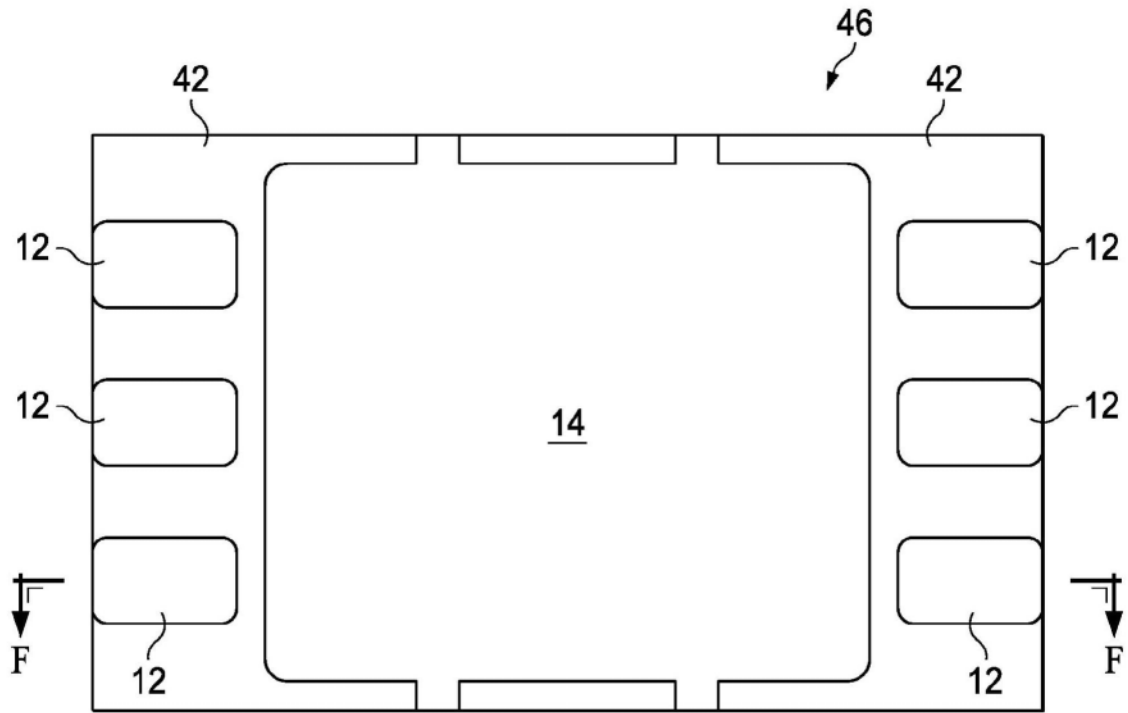


图21A

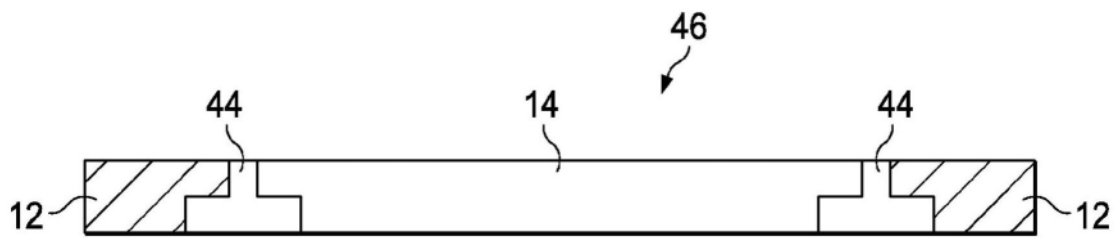


图21B

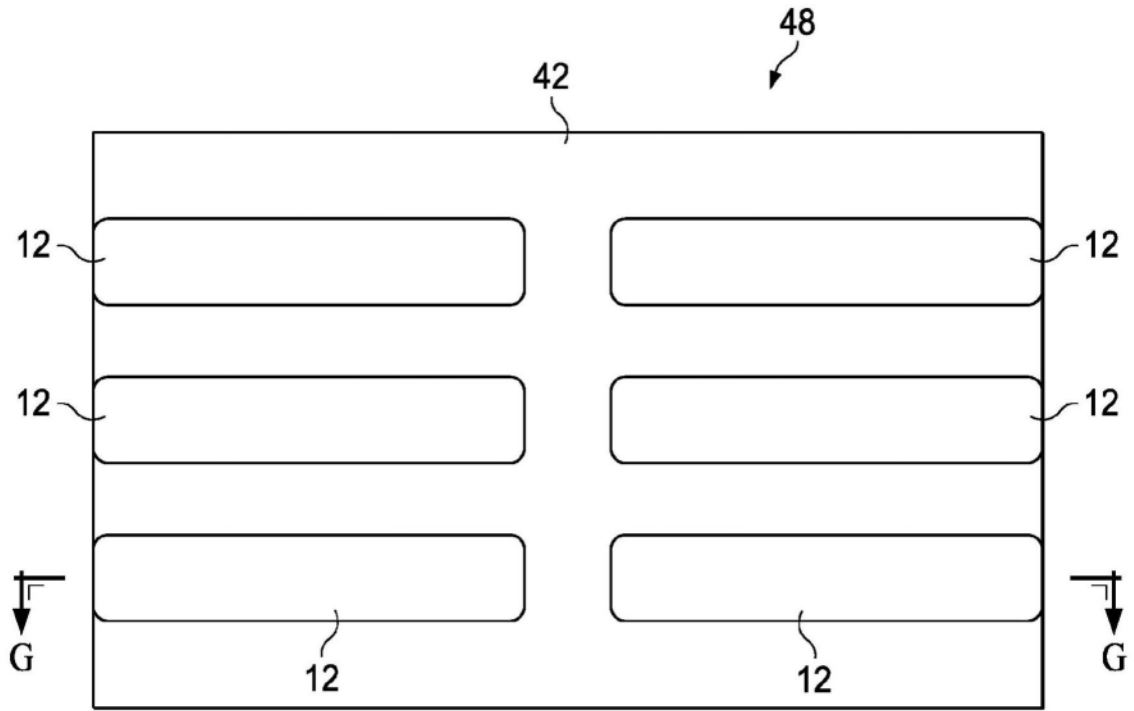


图22A

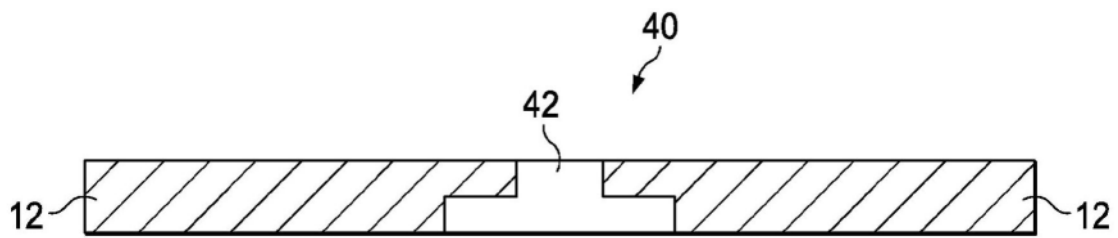


图22B

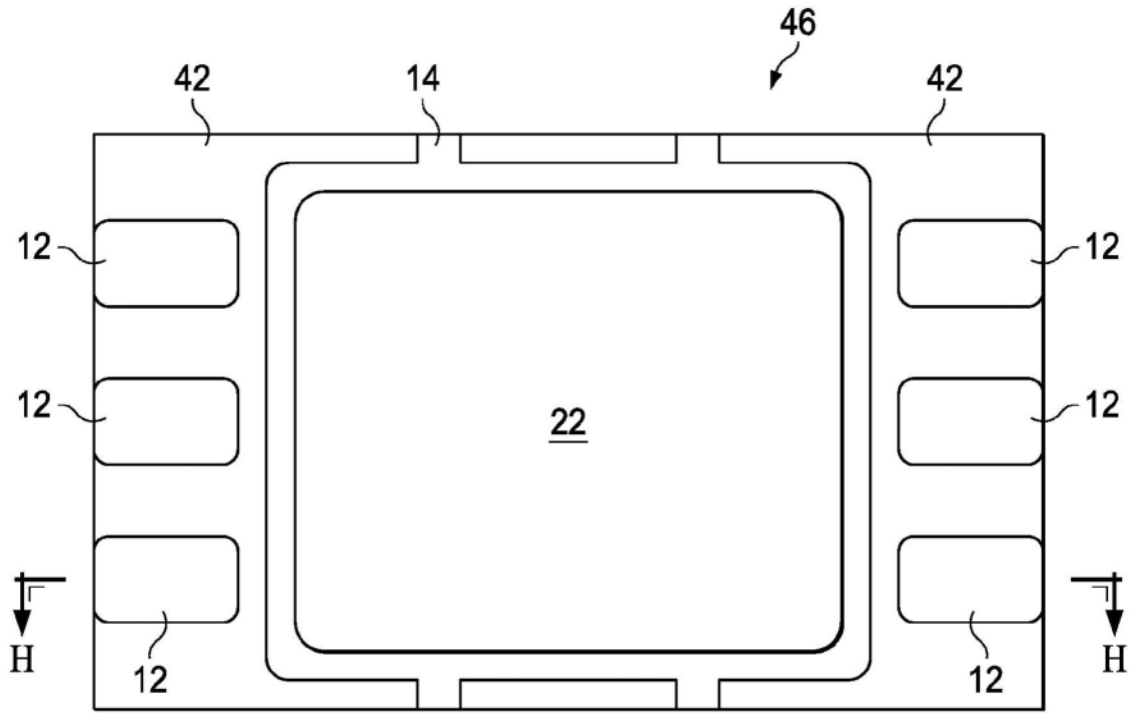


图23A

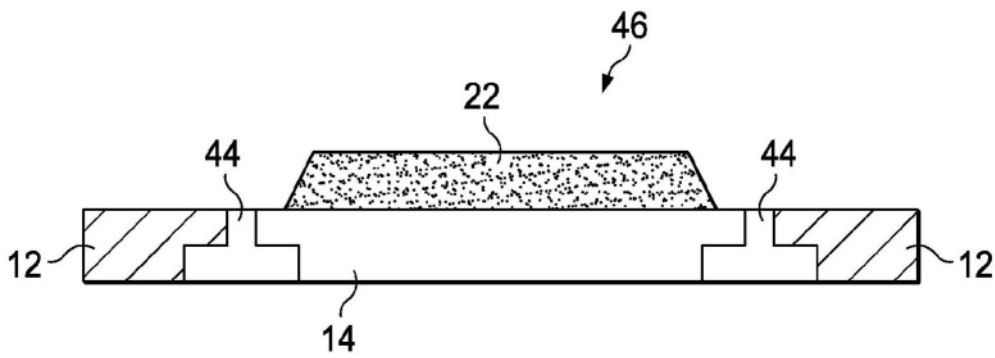


图23B

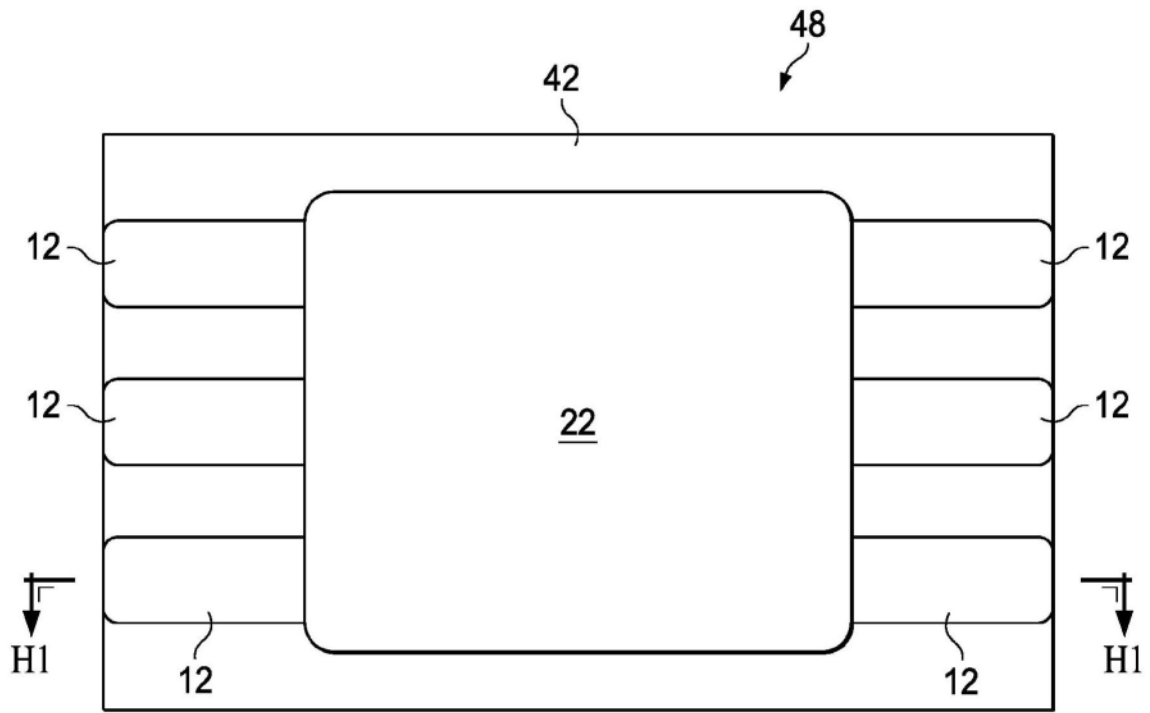


图23C

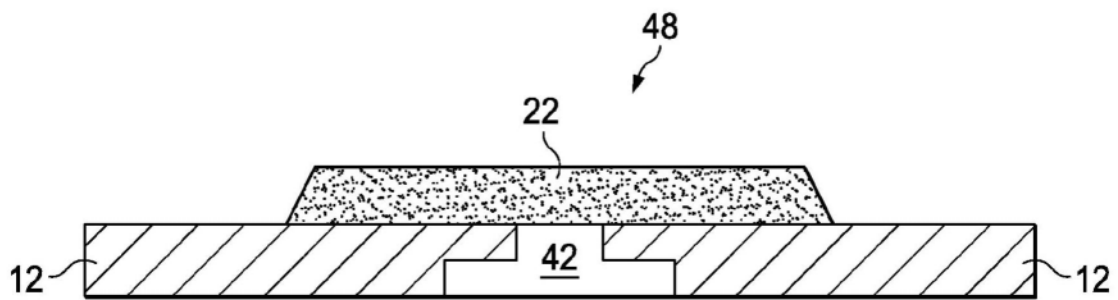


图23D

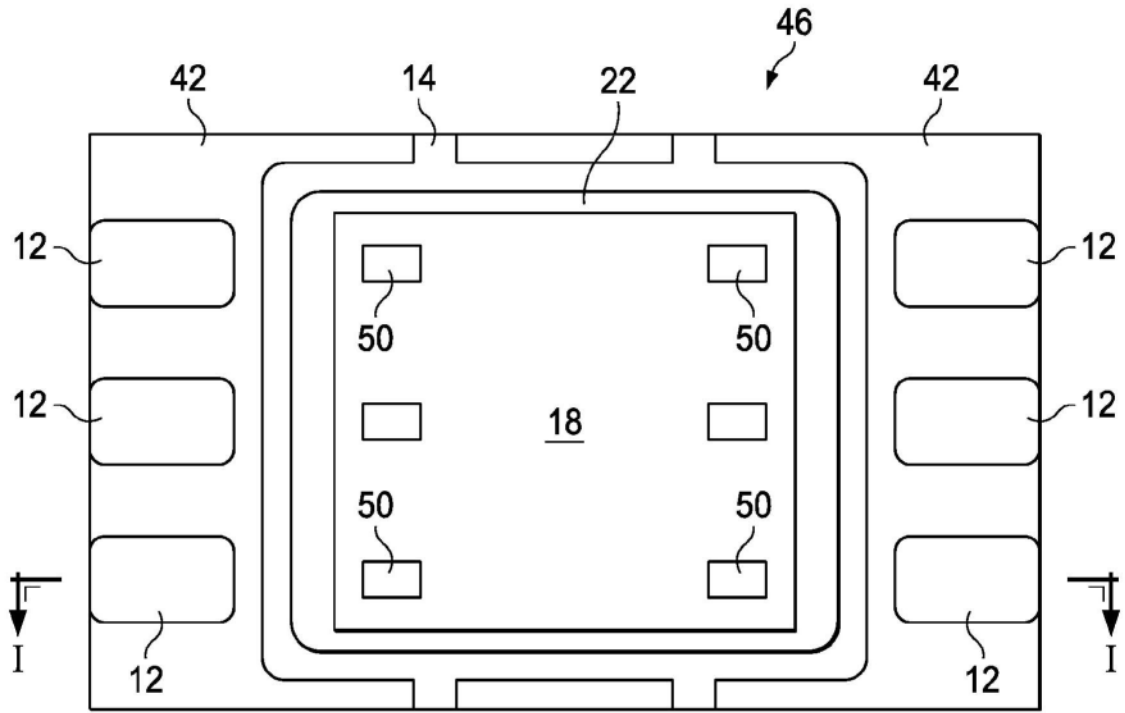


图24A

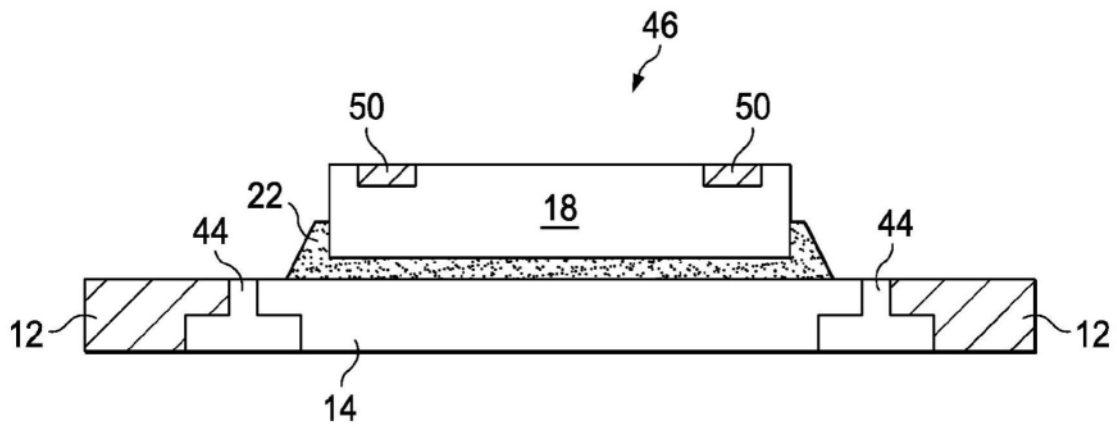


图24B

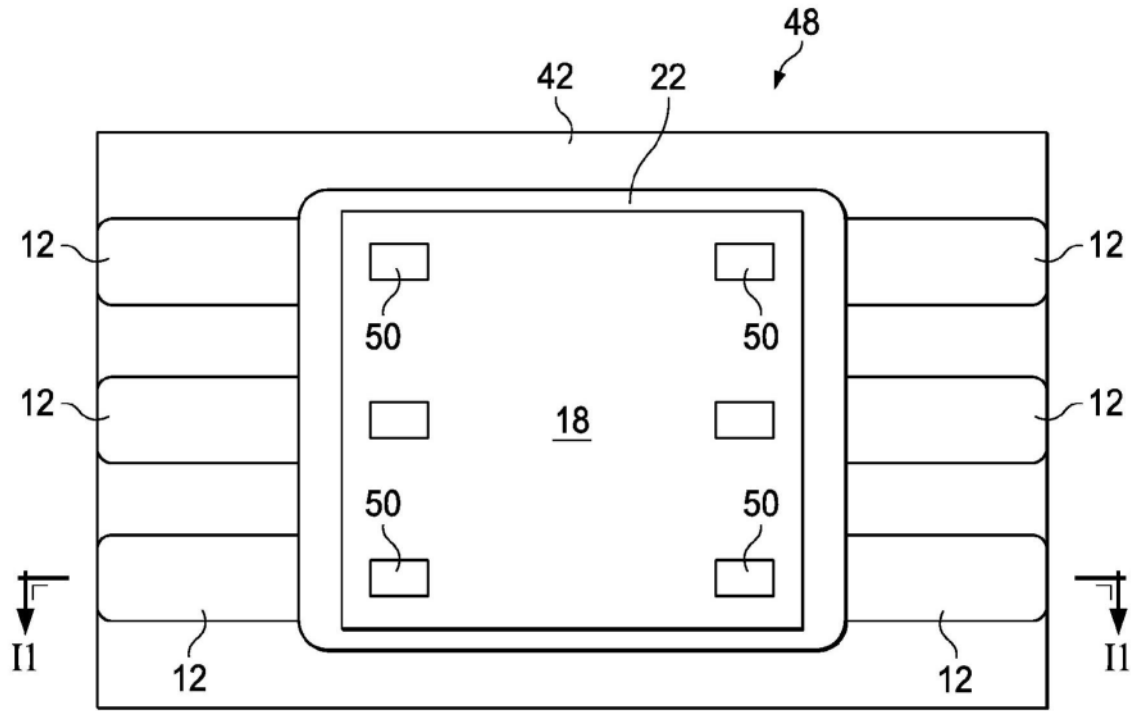


图24C

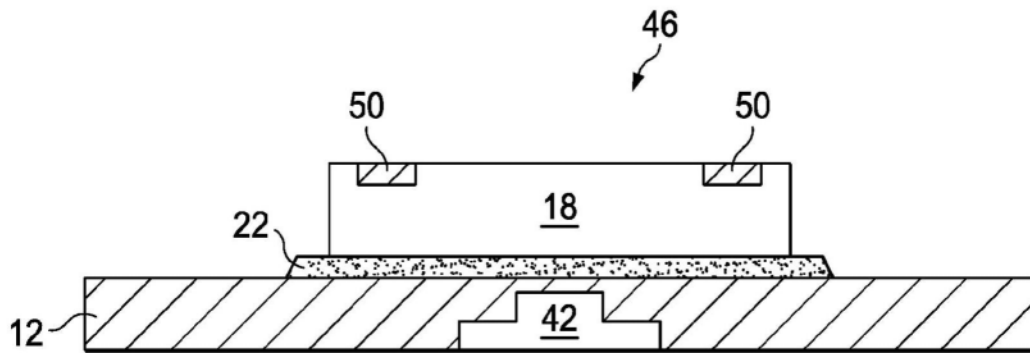


图24D

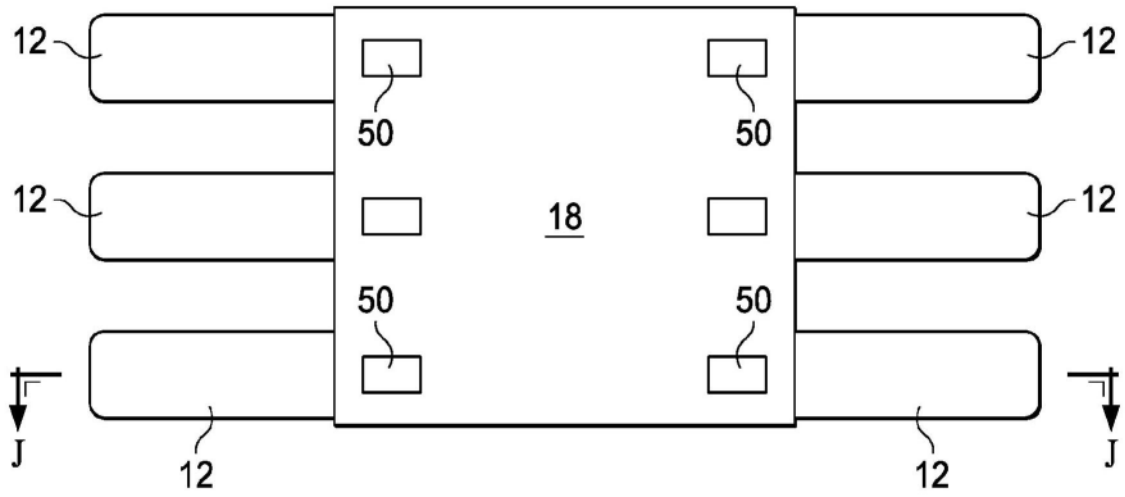


图25A

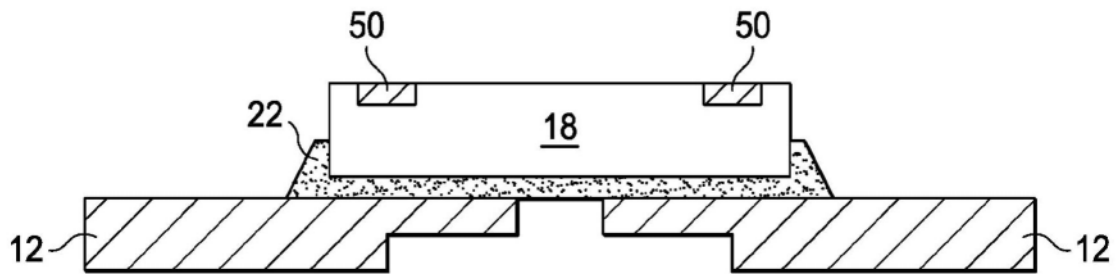


图25B

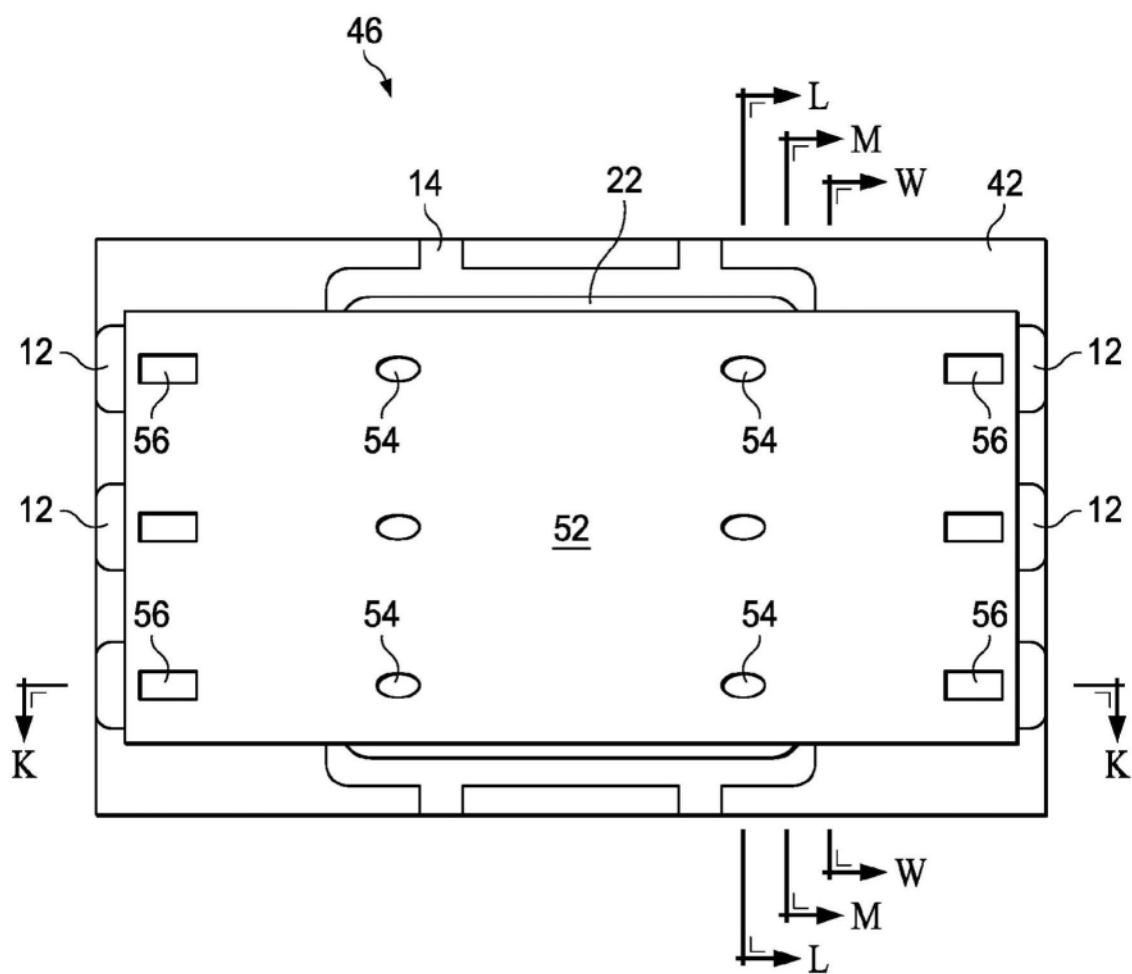


图26A

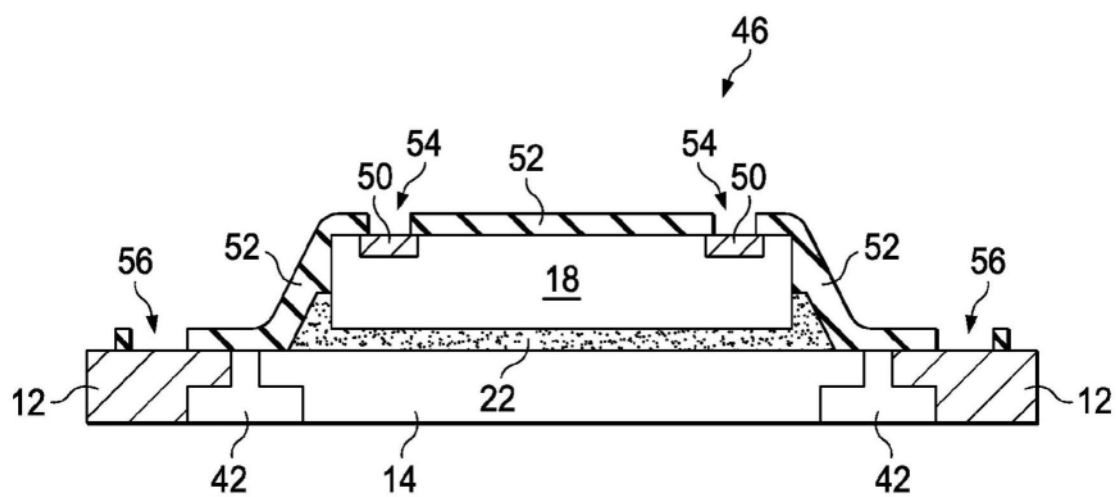


图26B

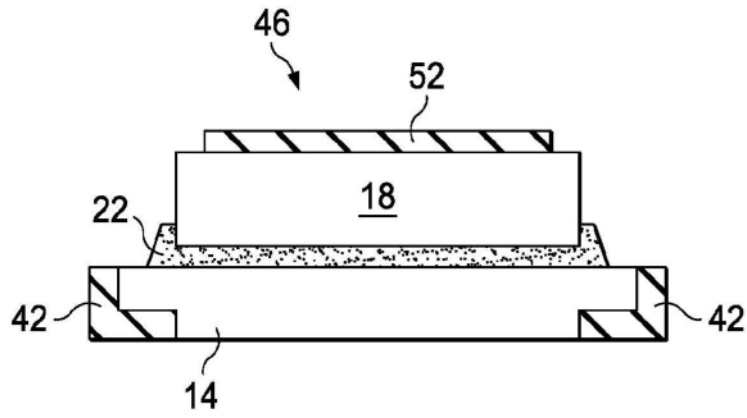


图26C

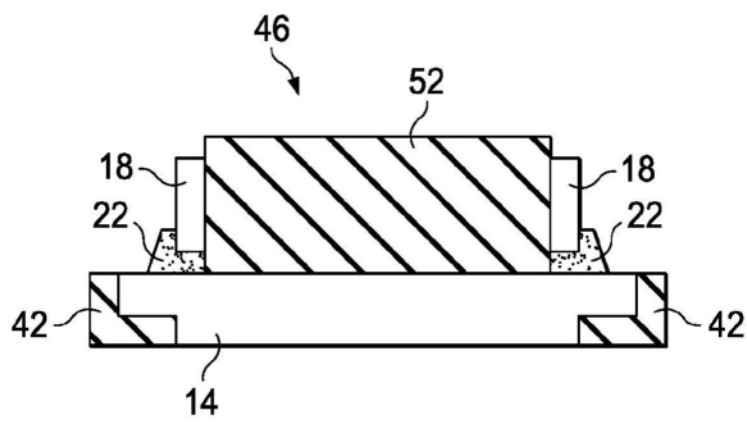


图26D

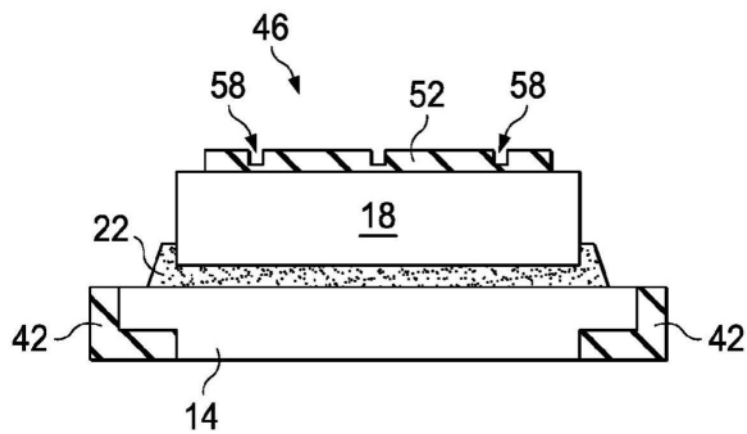


图26E

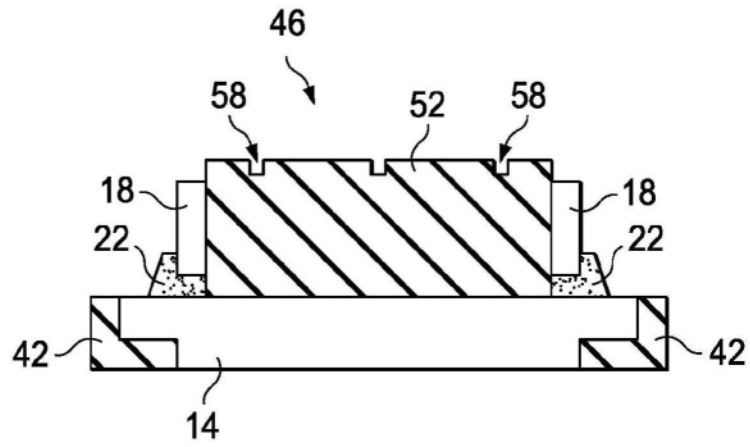


图26F

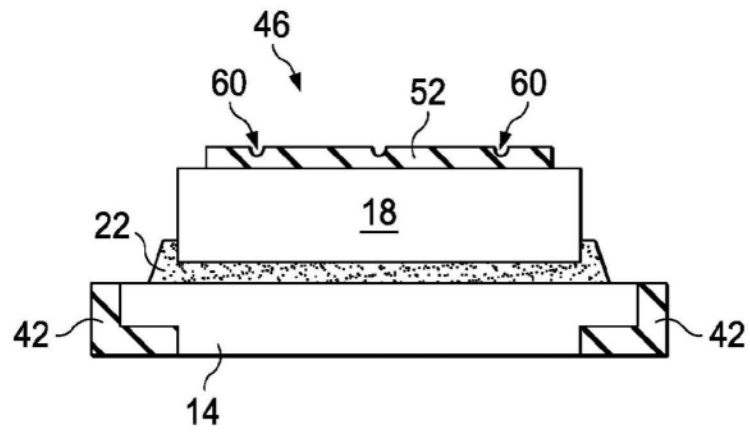


图26G

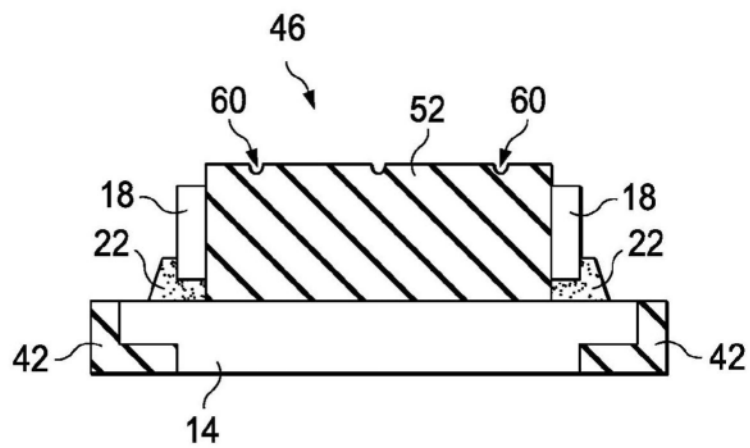


图26H

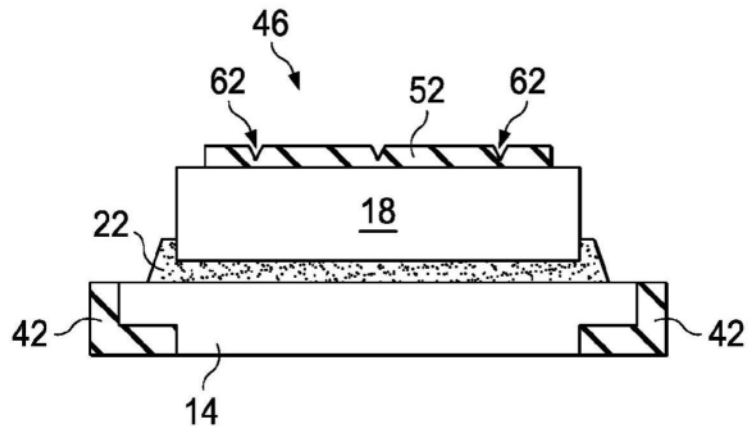


图26I

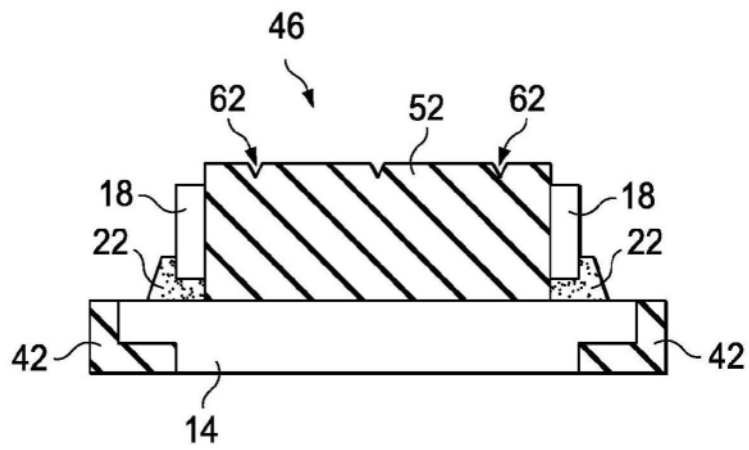


图26J

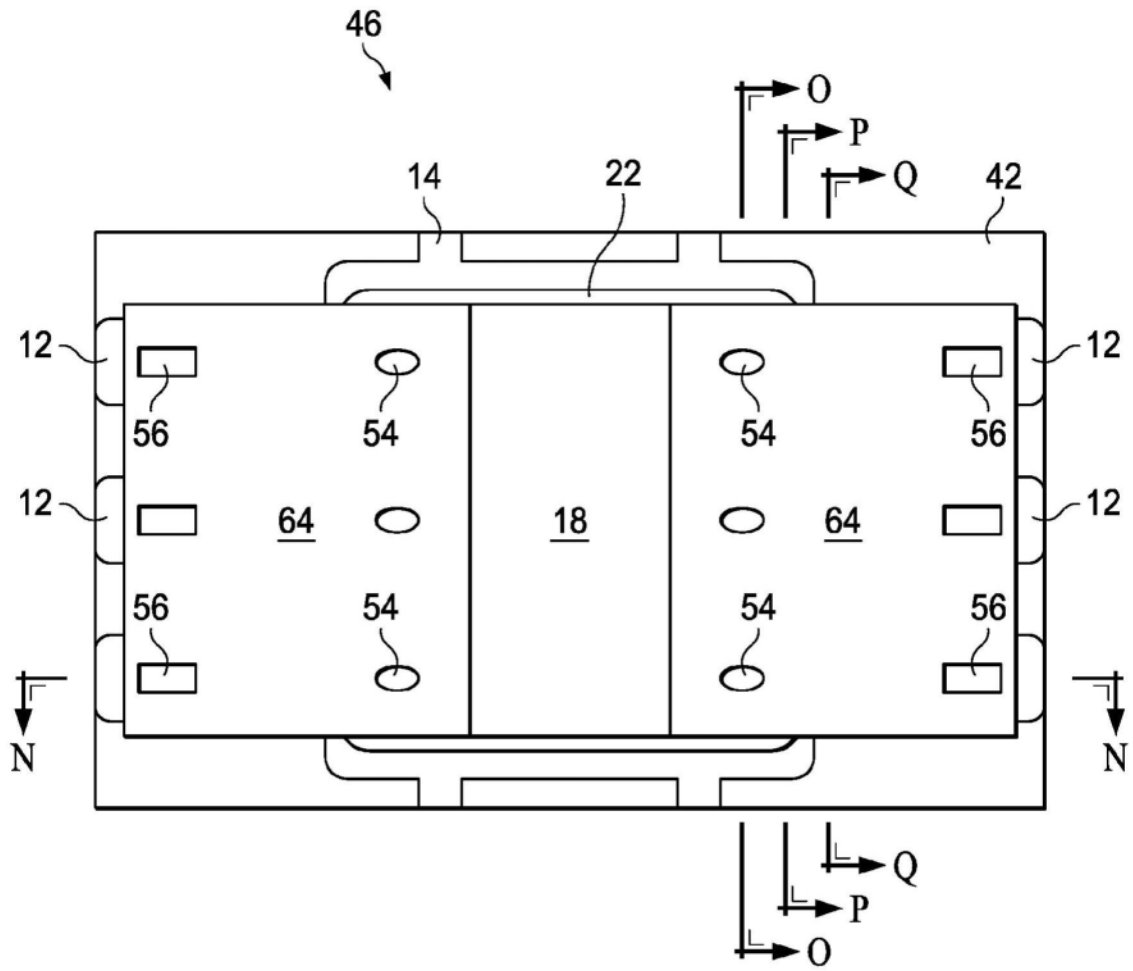


图27A

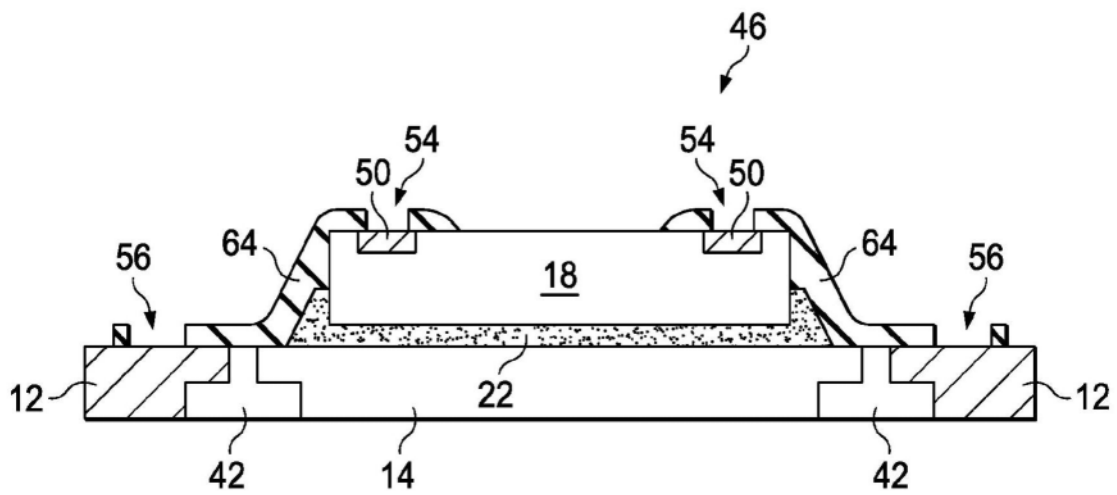


图27B

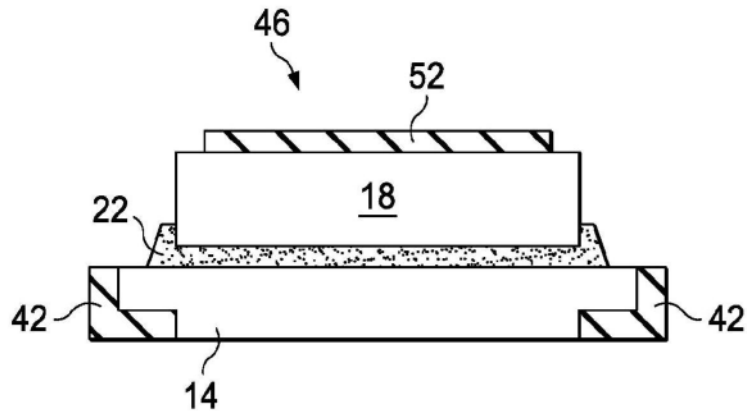


图27C

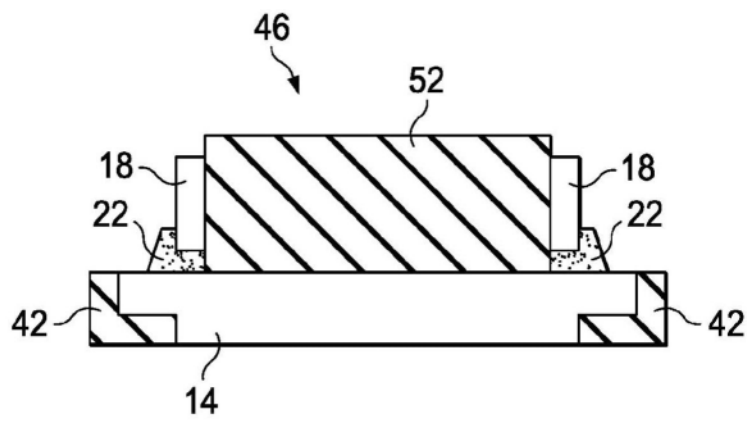


图27D

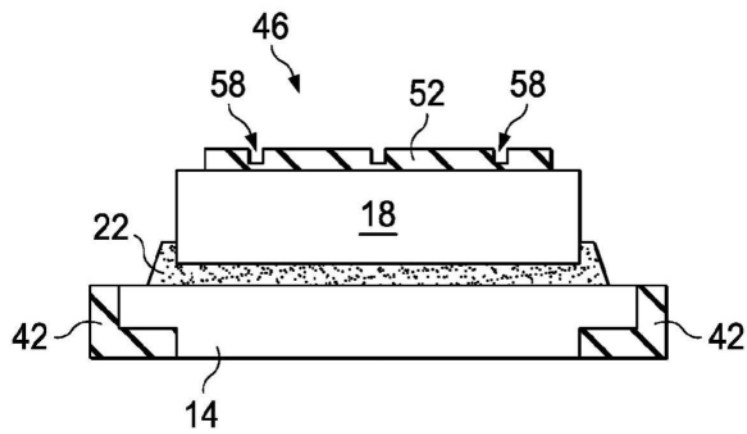


图27E

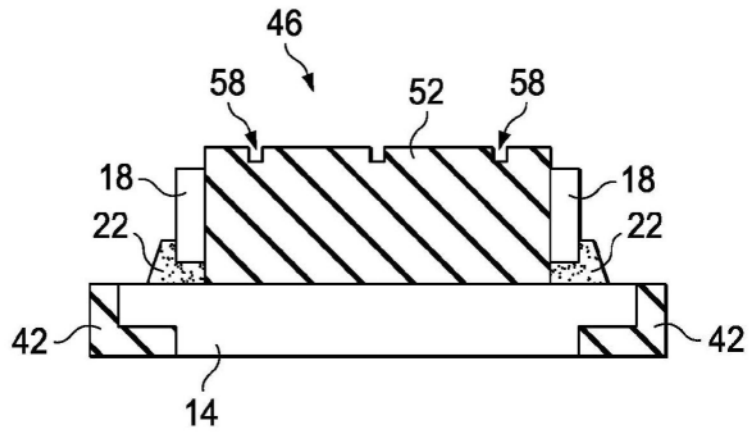


图27F

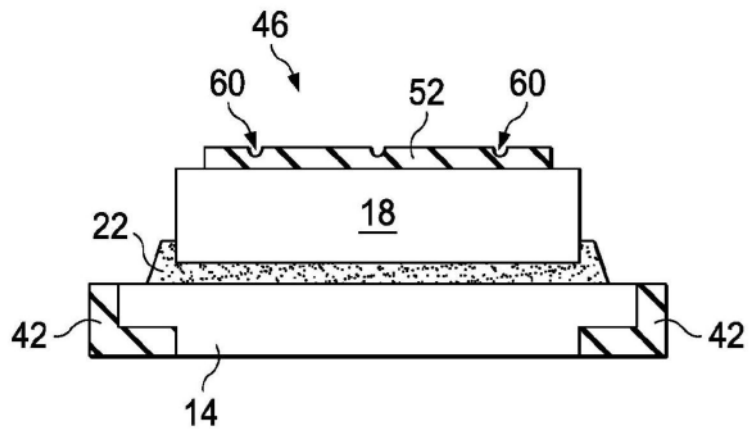


图27G

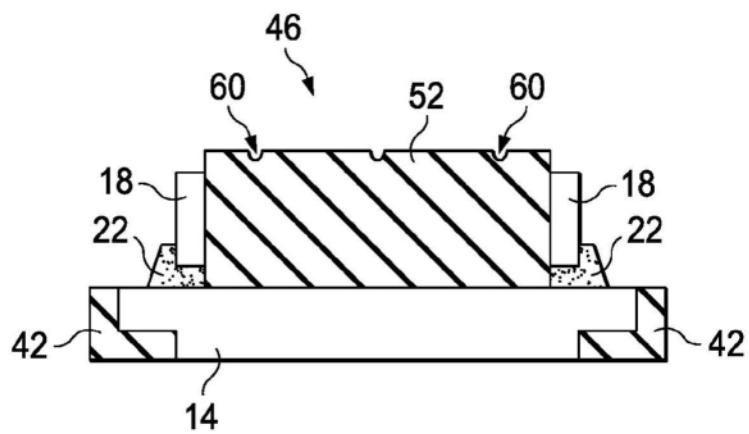


图27H

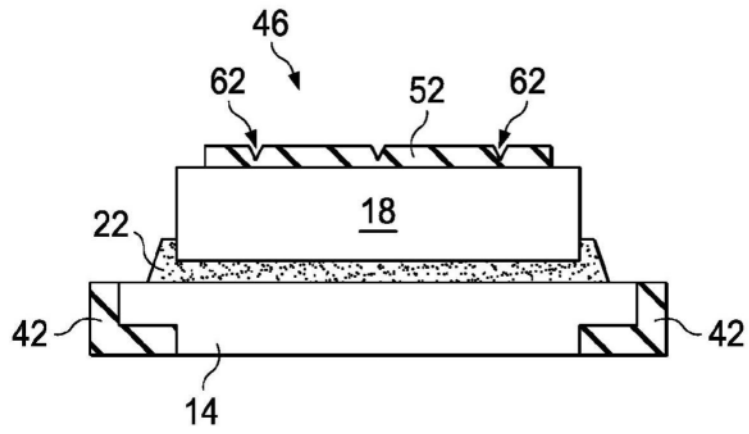


图27I

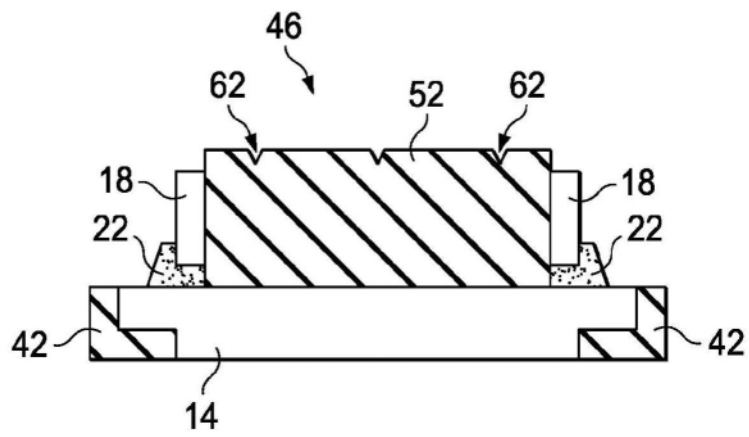


图27J

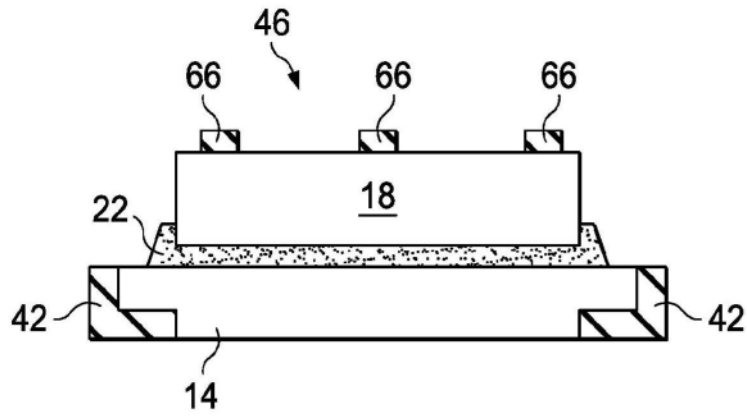


图28C

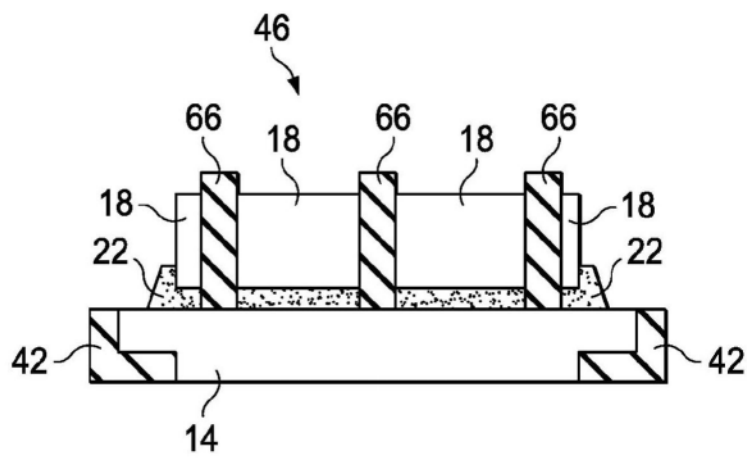


图28D

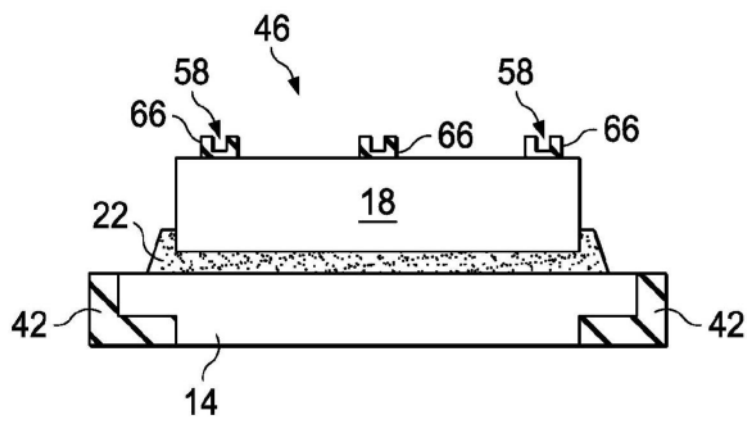


图28E

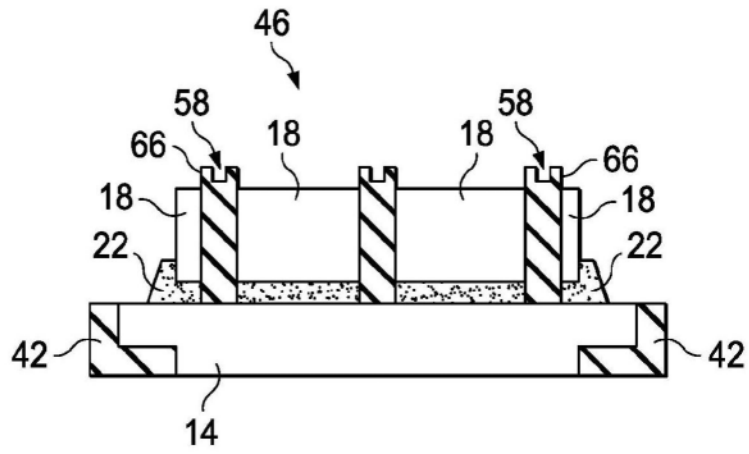


图28F

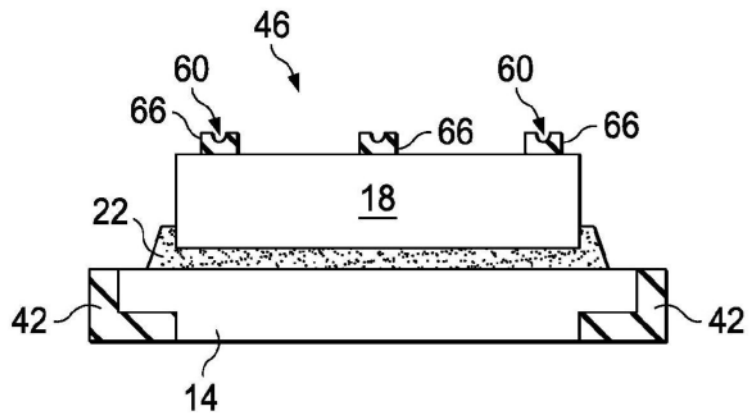


图28G

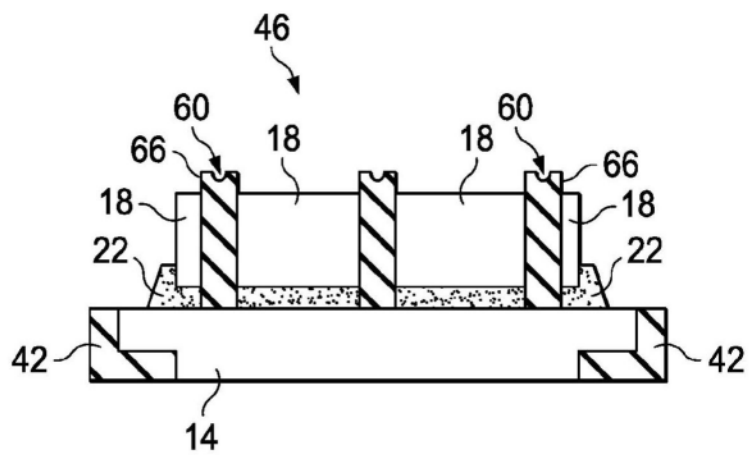


图28H

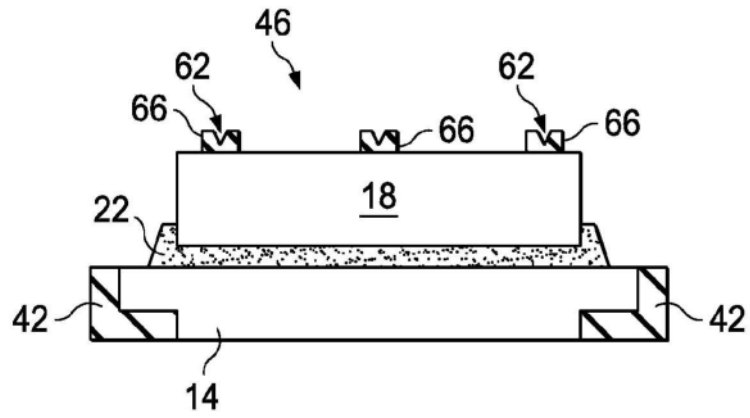


图28I

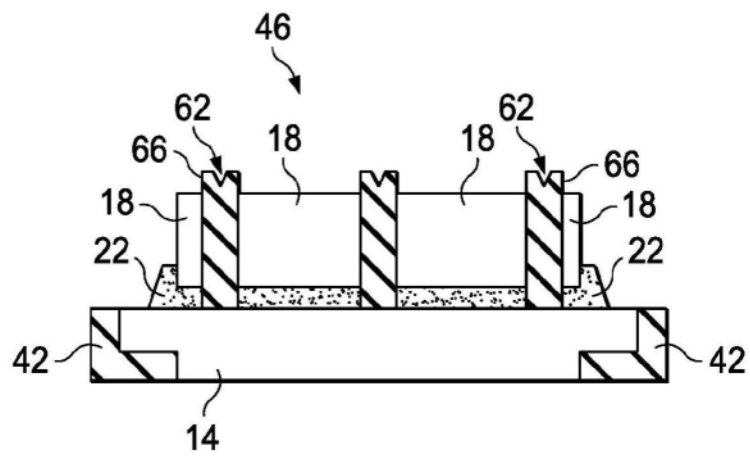


图28J

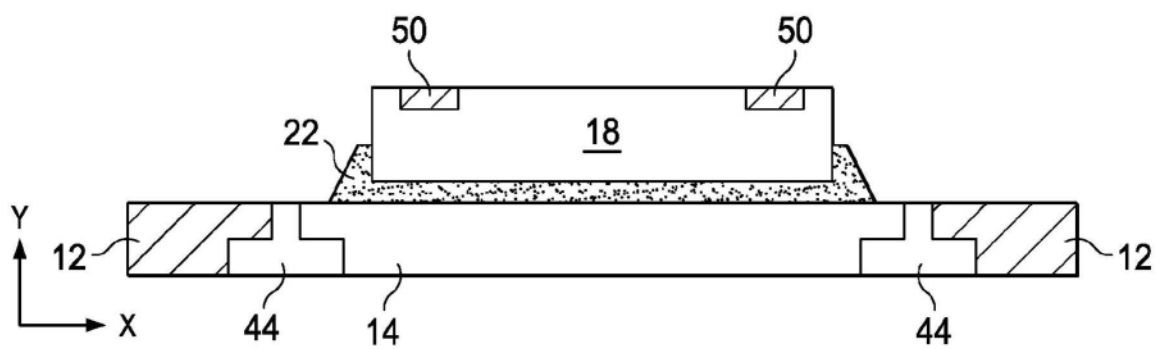


图29A

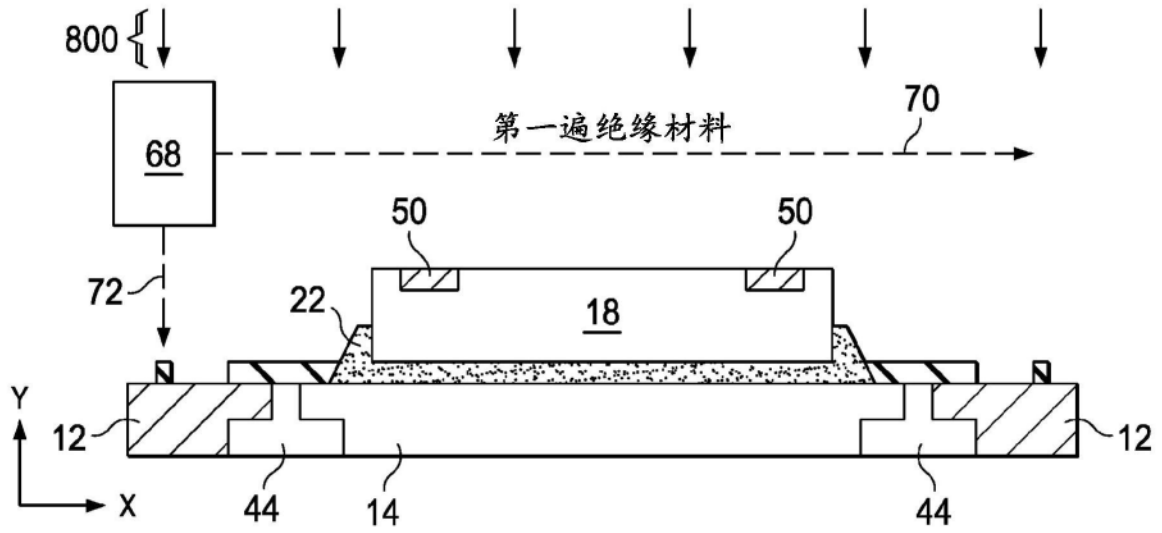


图29B

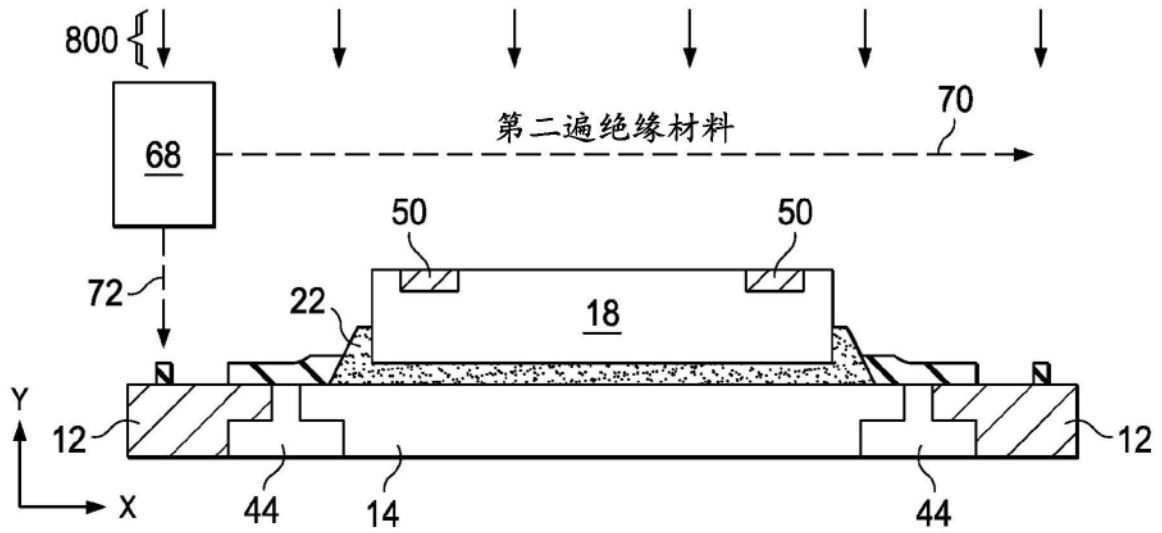


图29C

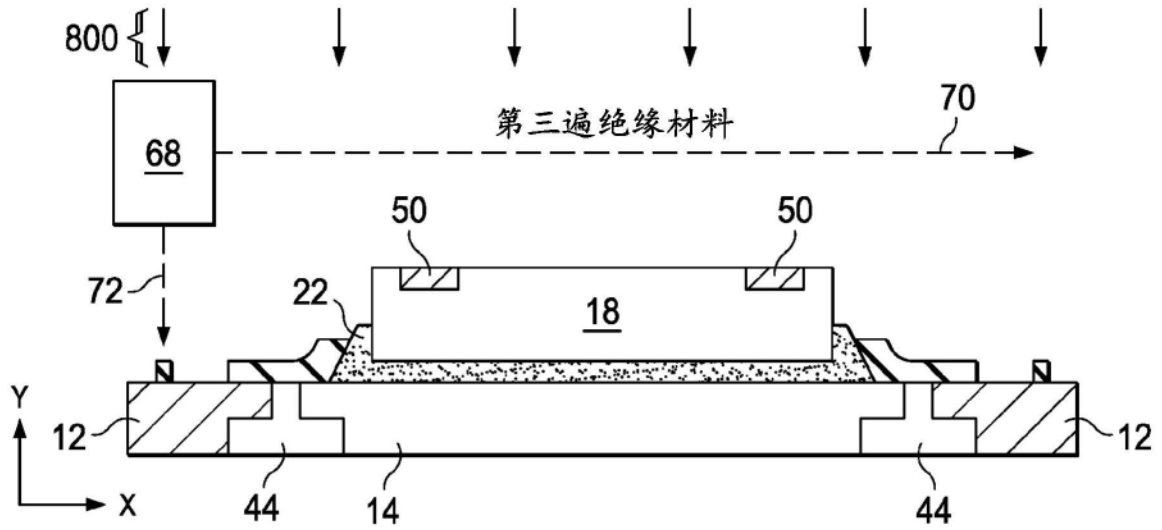


图29D

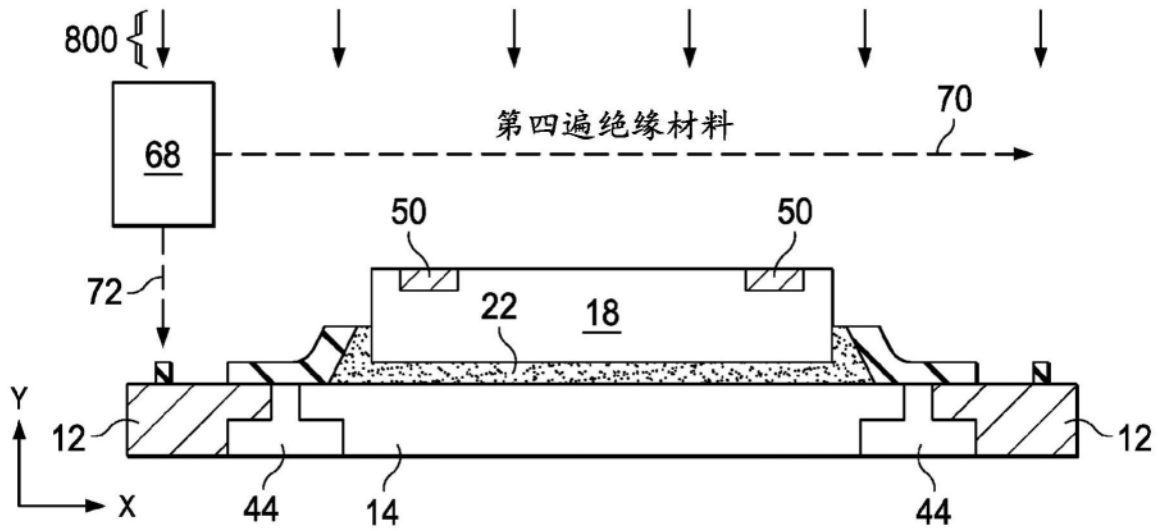


图29E

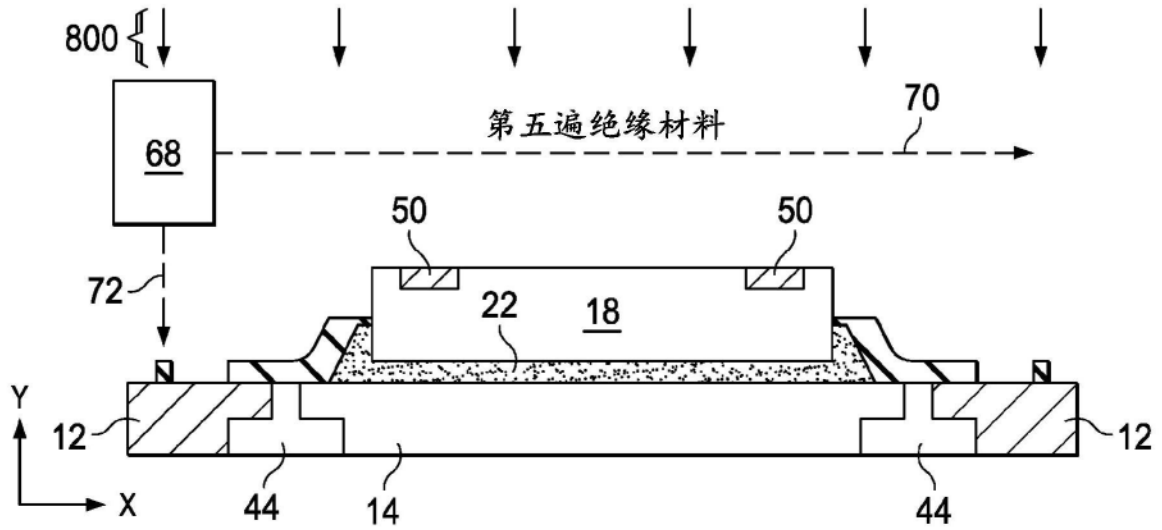


图29F

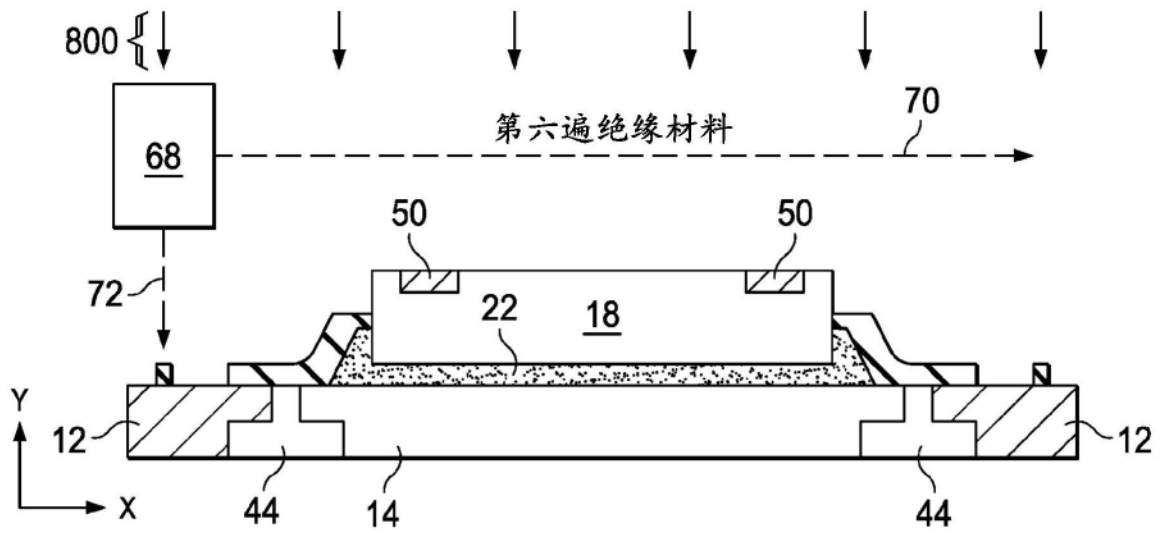


图29G

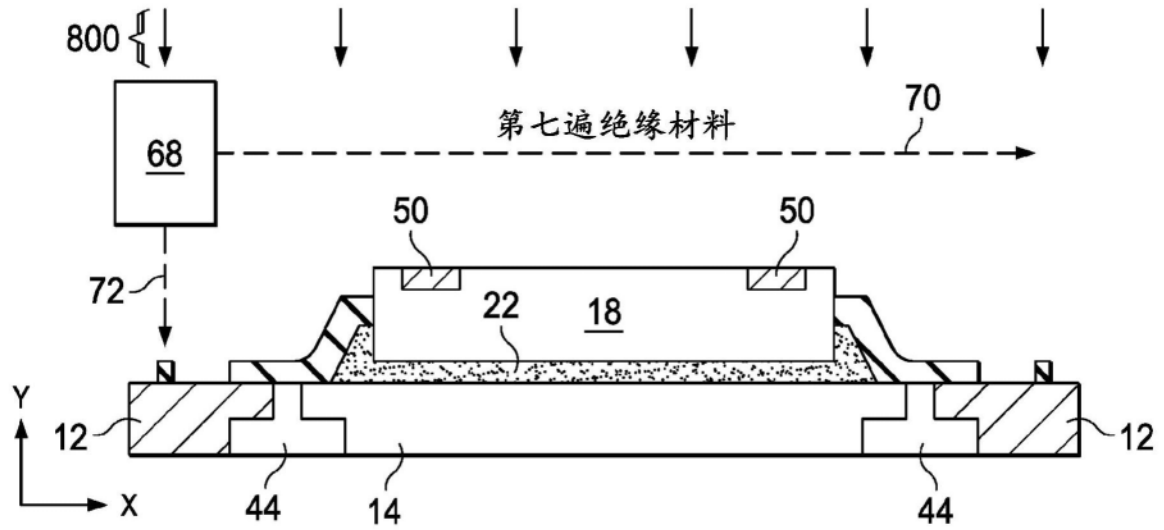


图29H

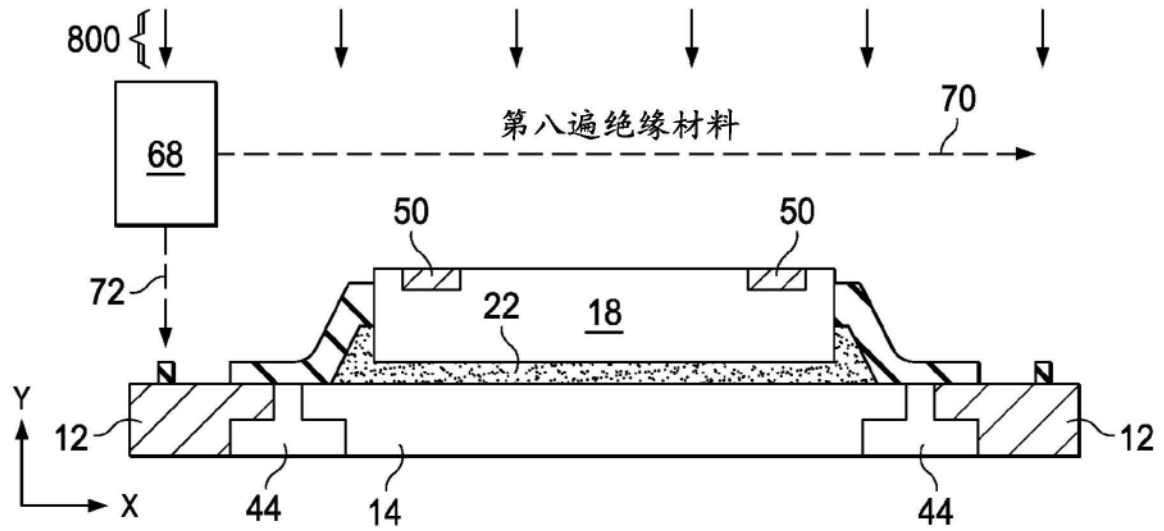


图29I

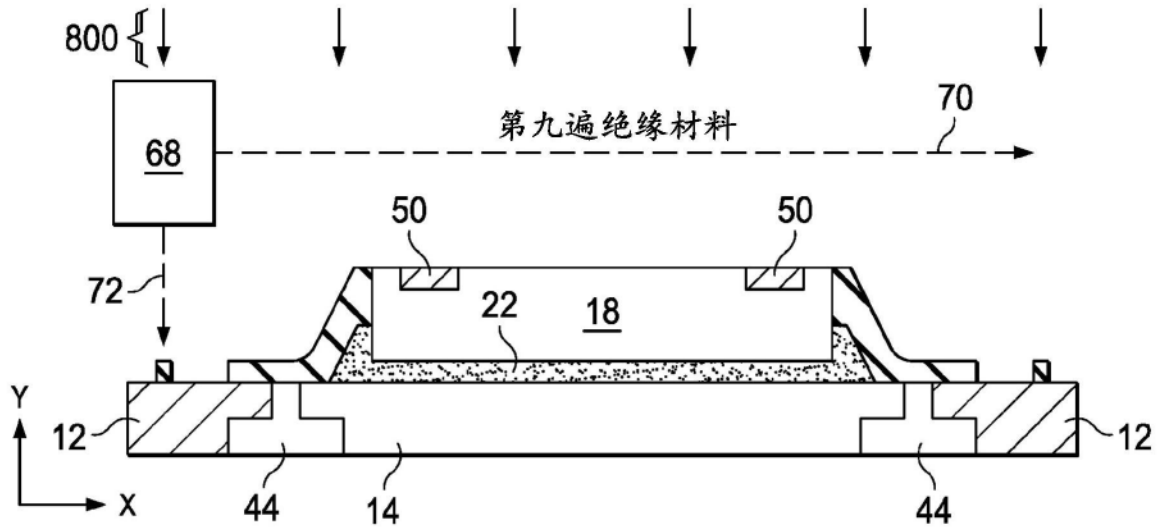


图29J

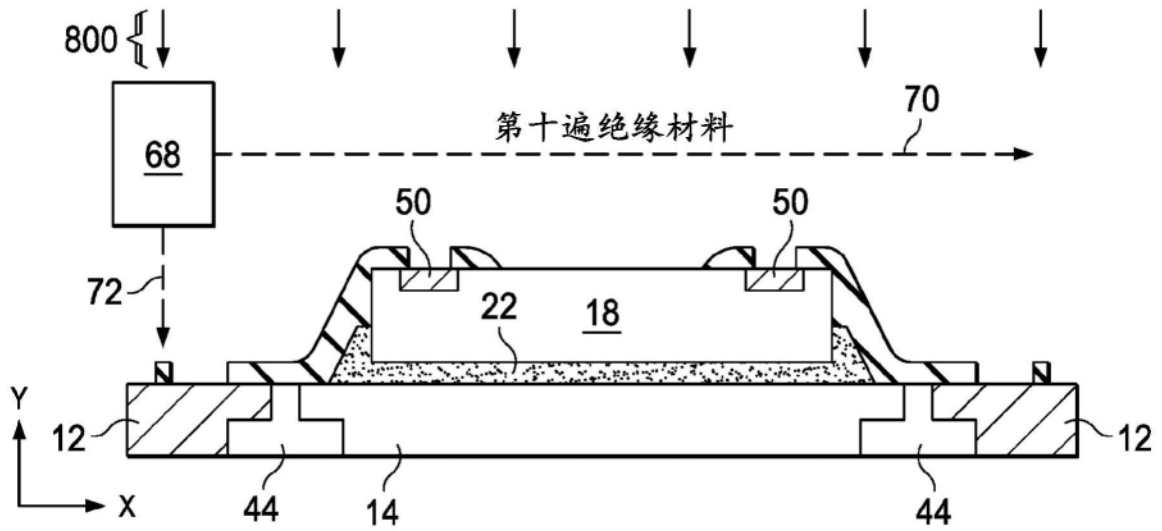


图29K

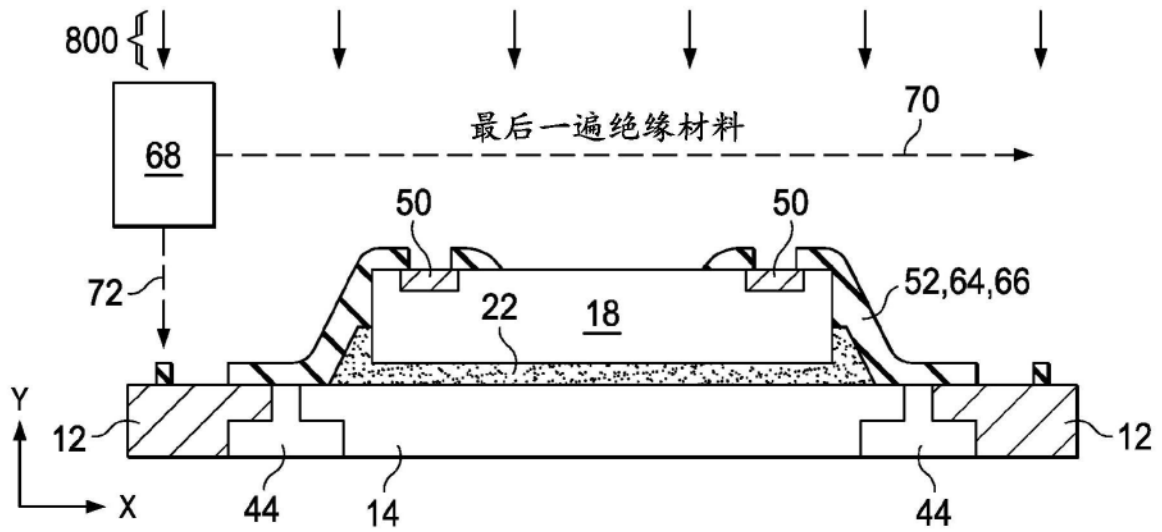


图29L

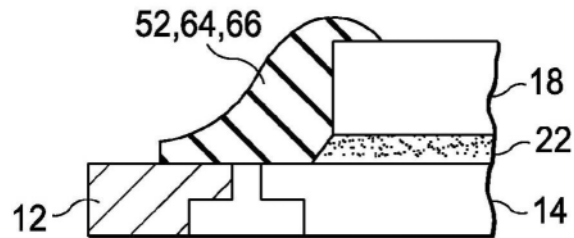


图30

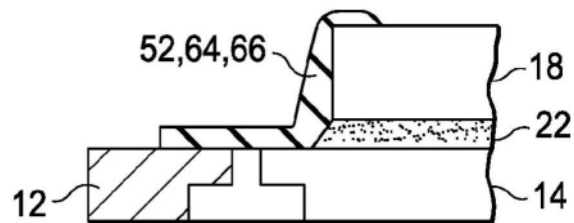


图31

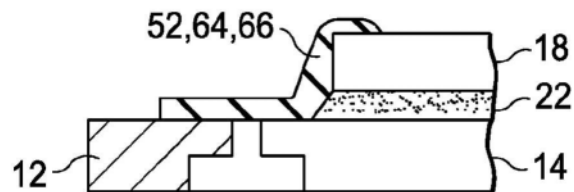


图32

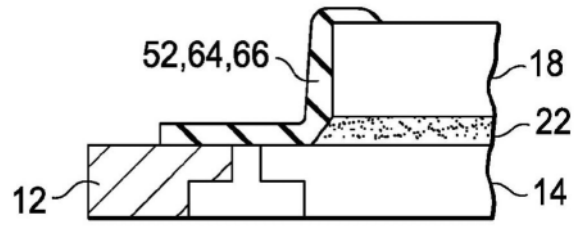


图33

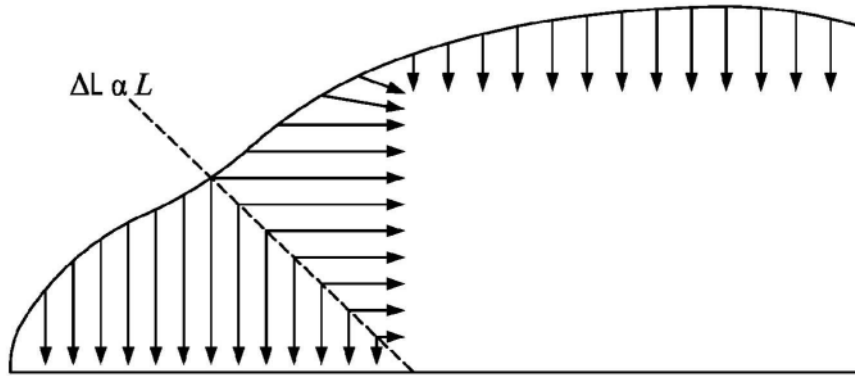


图34

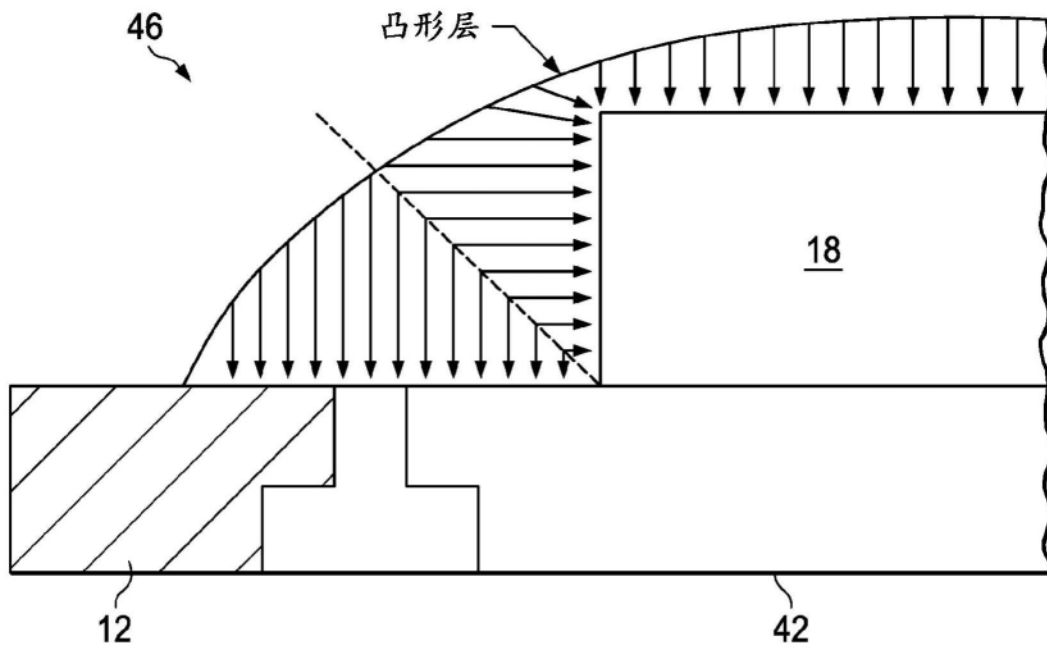


图35

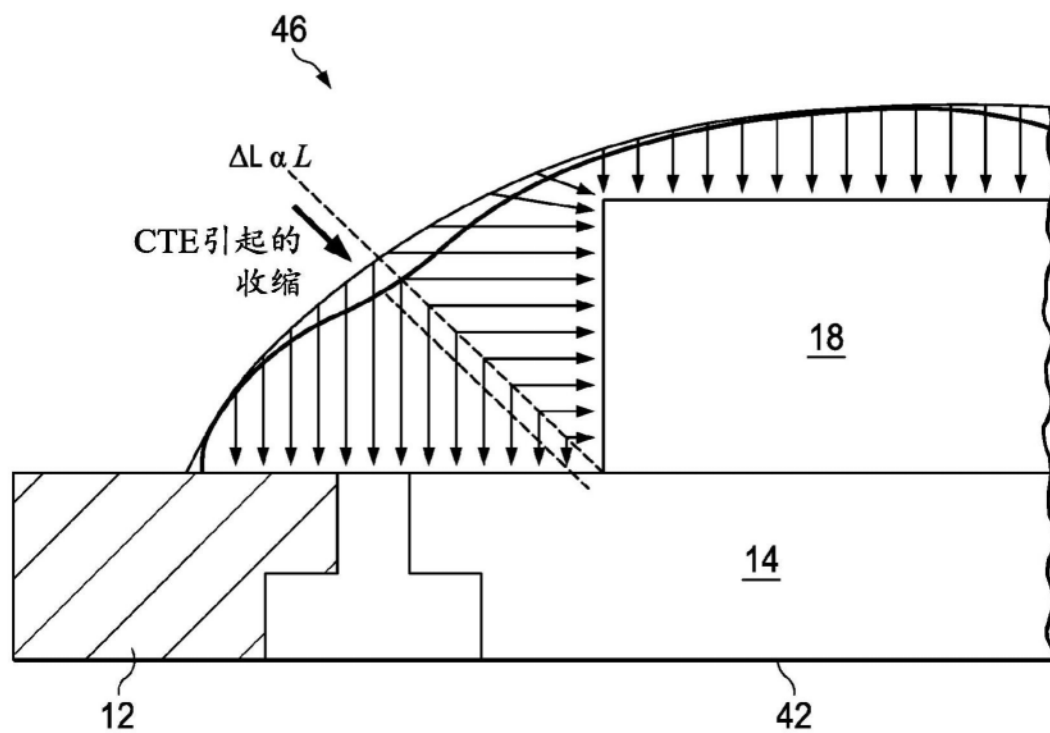


图36

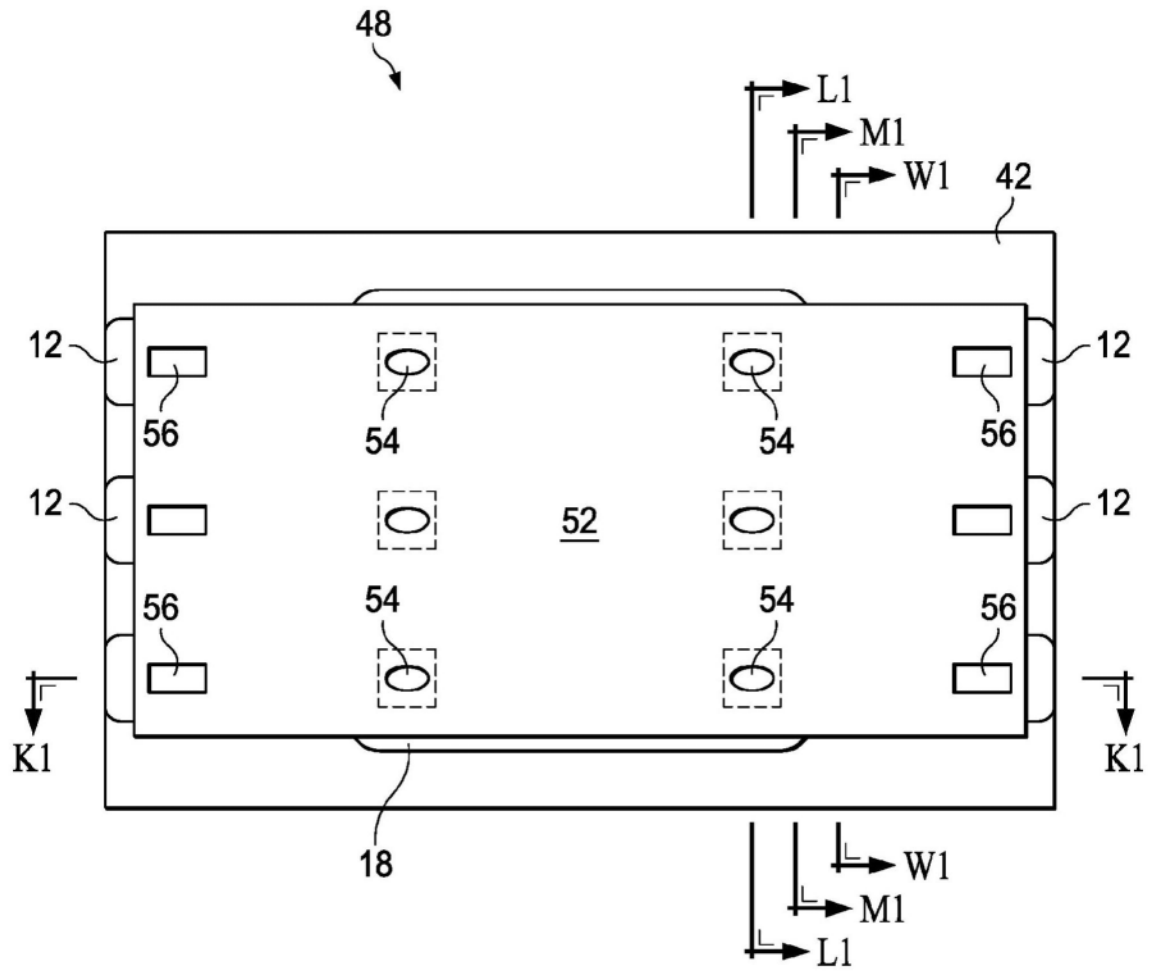


图37A

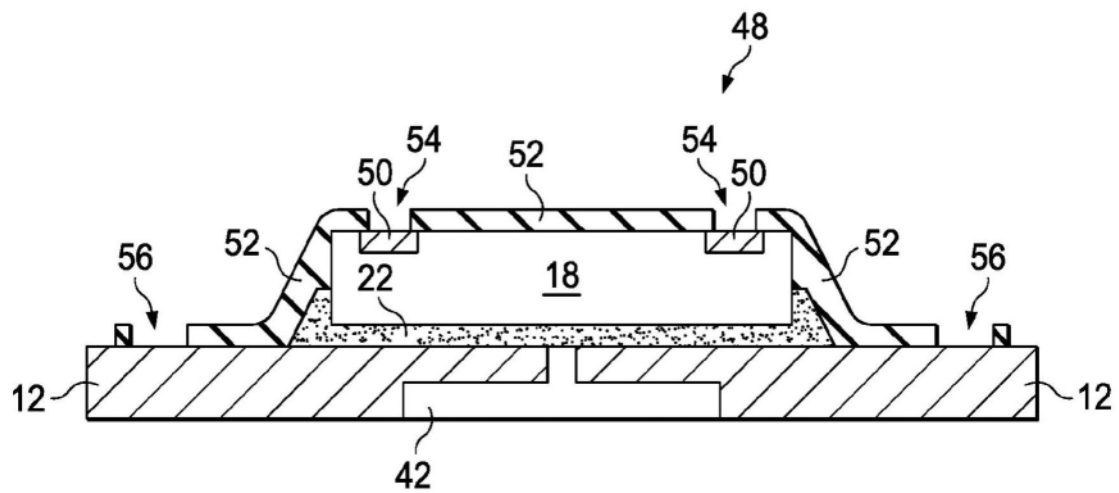


图37B

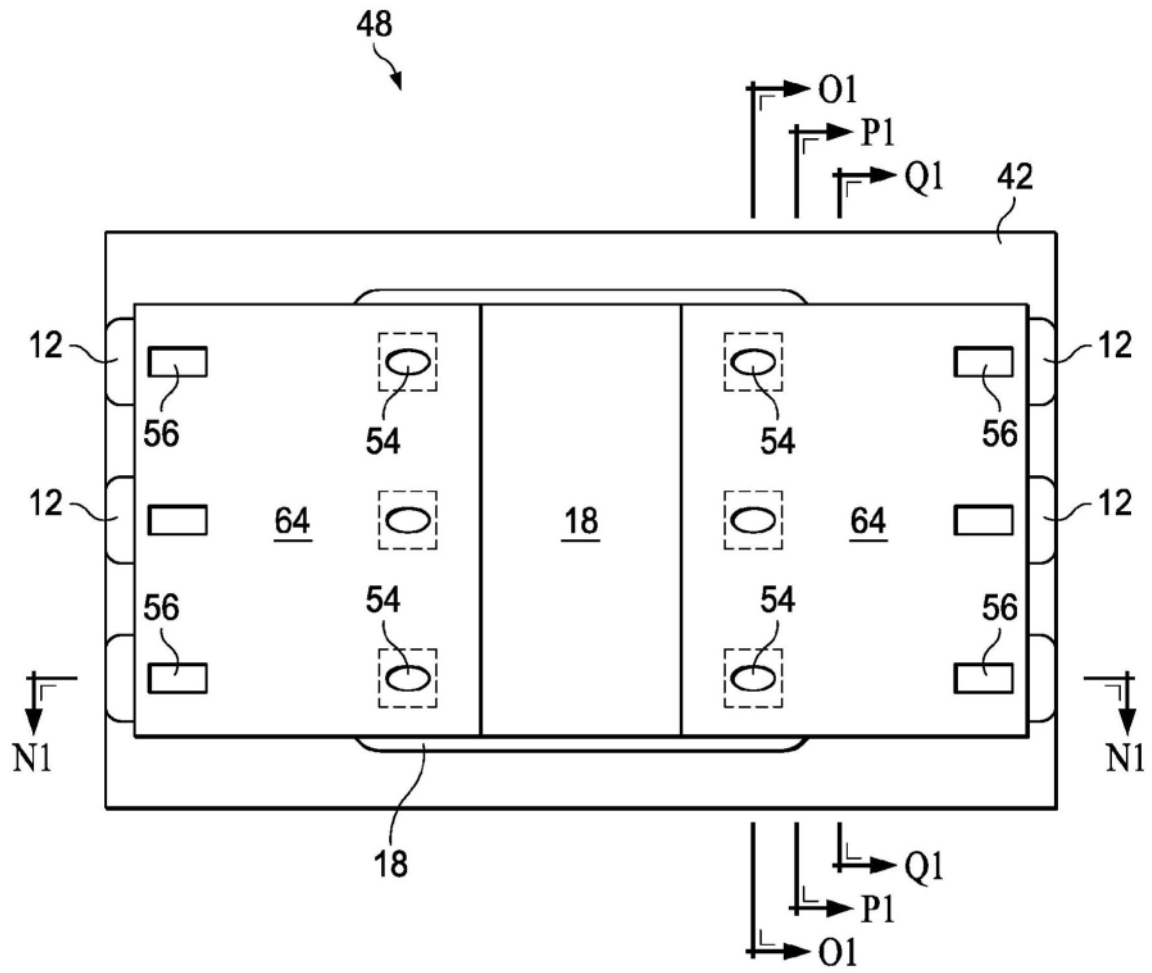


图38A

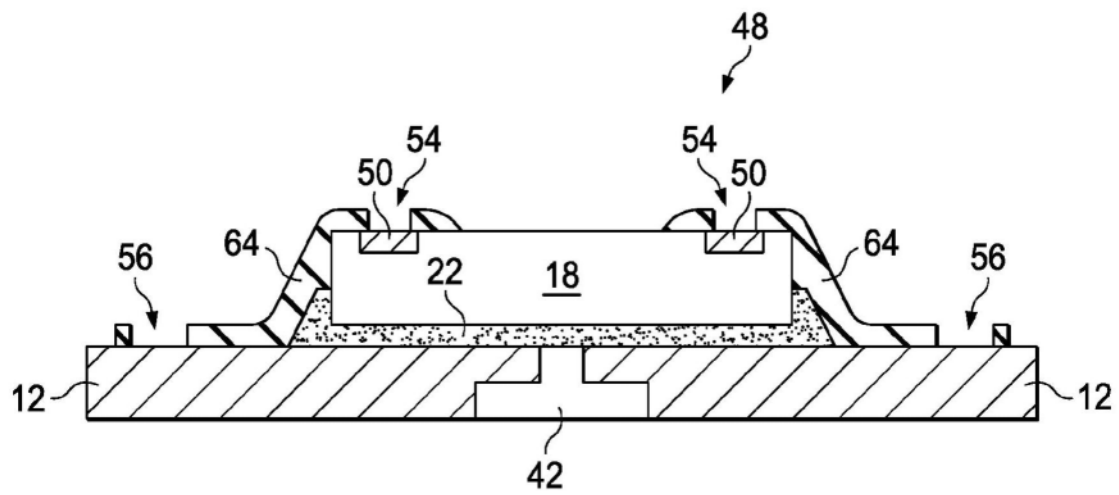


图38B

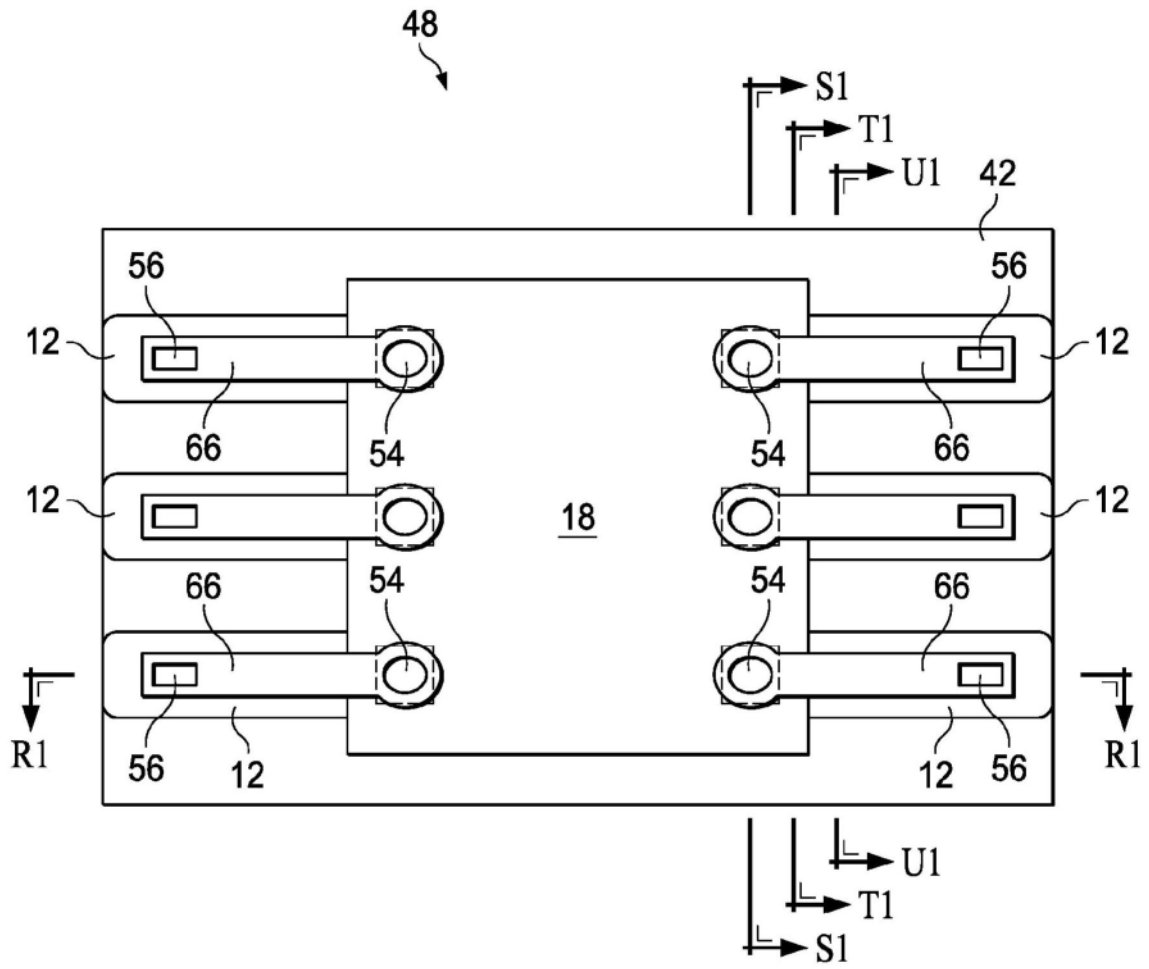


图39A

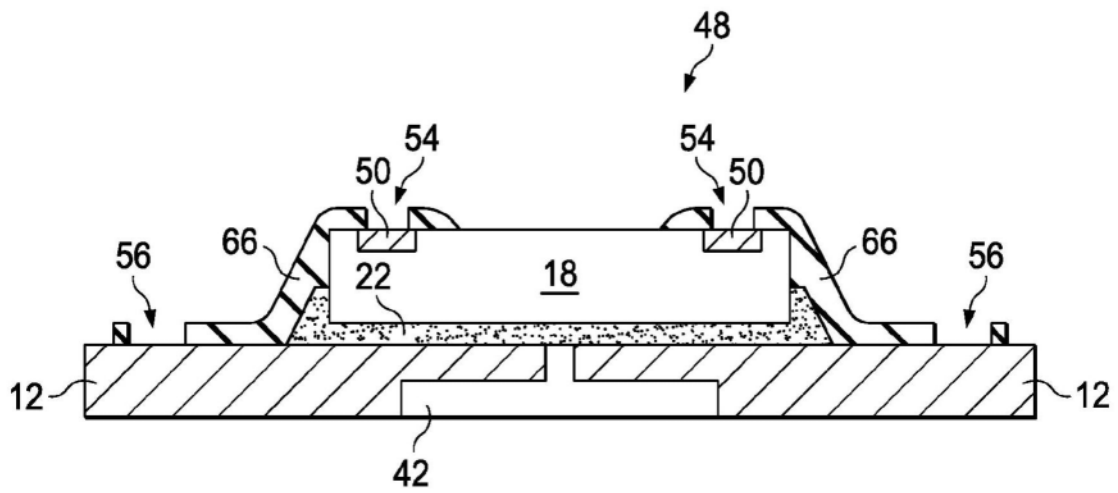


图39B

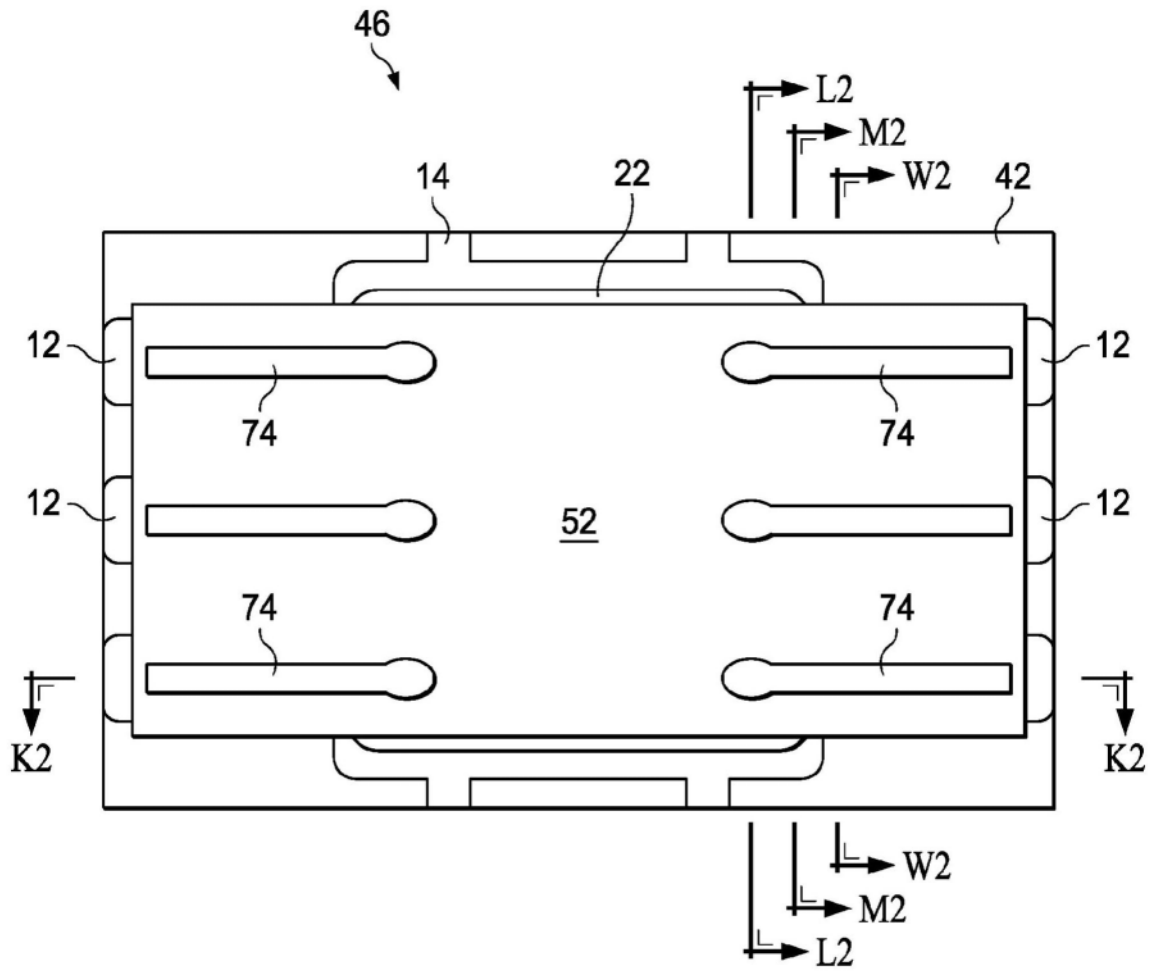


图40A

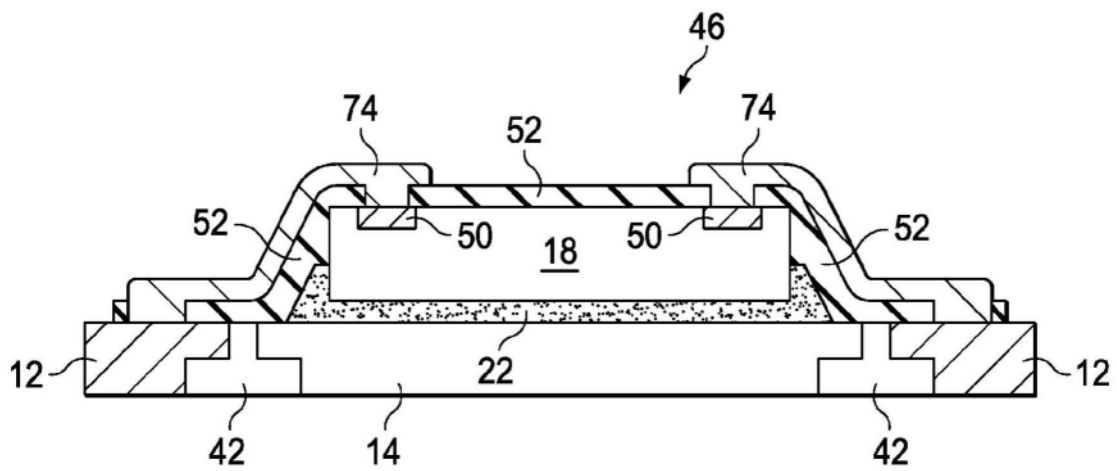


图40B

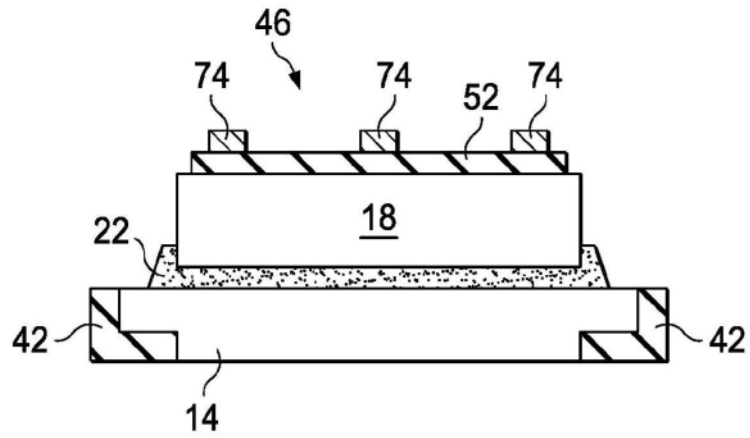


图40C

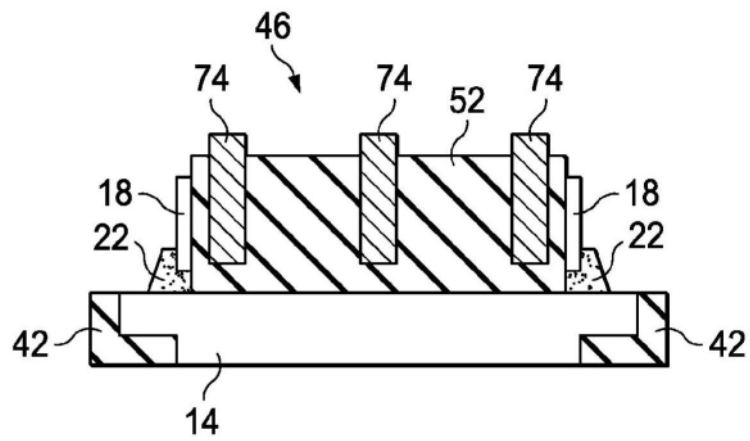


图40D

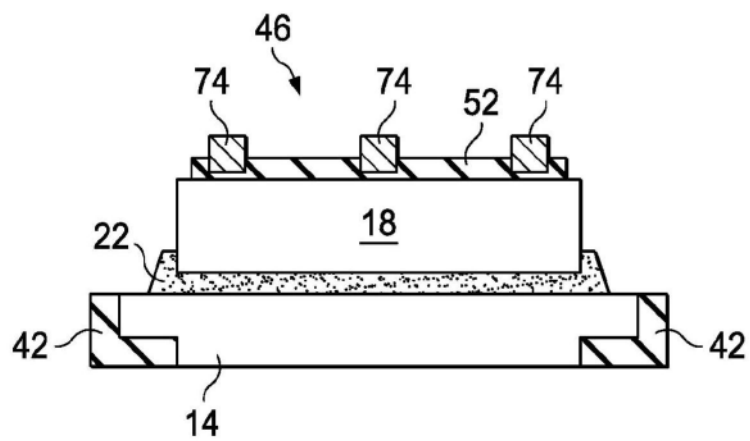


图40E

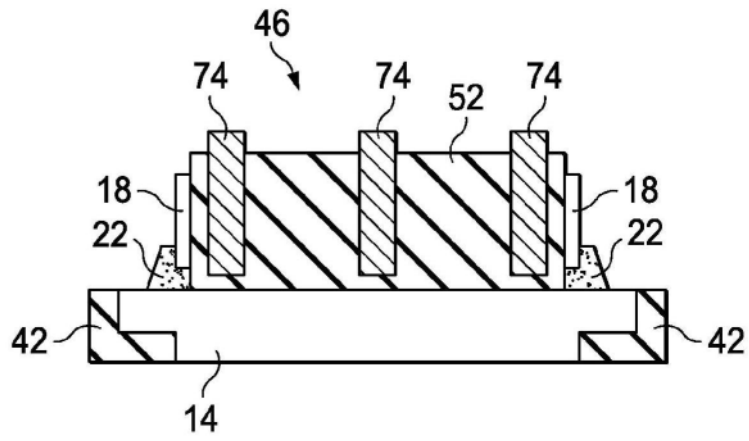


图40F

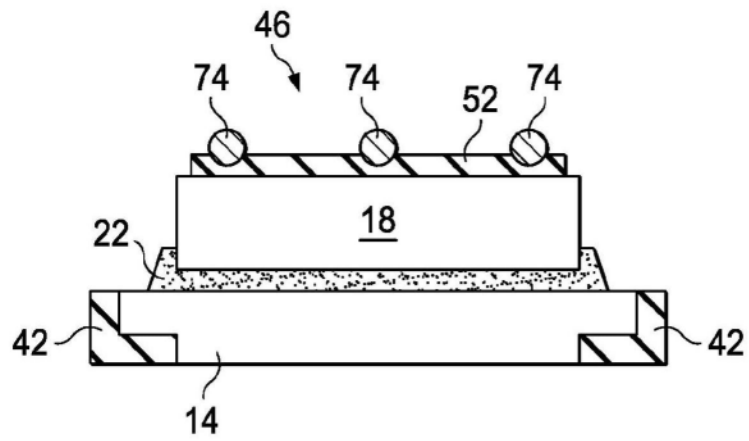


图40G

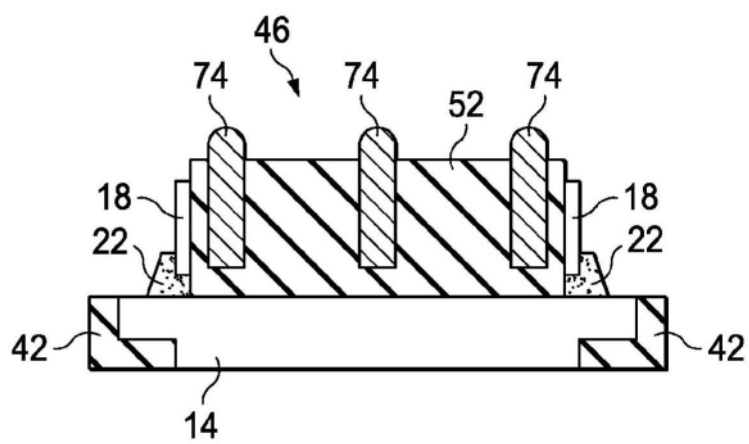


图40H

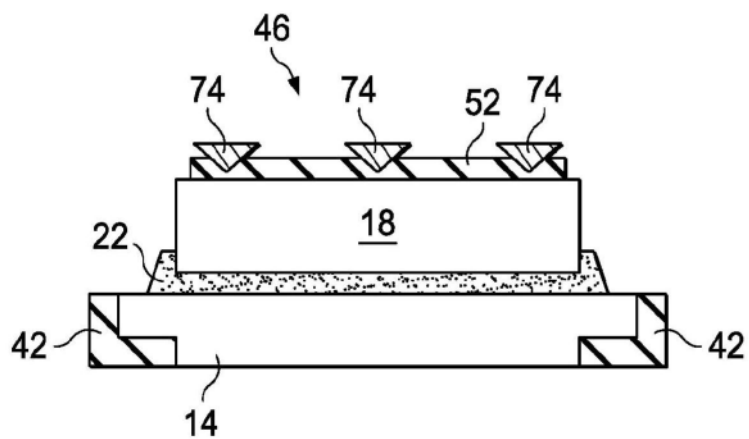


图40I

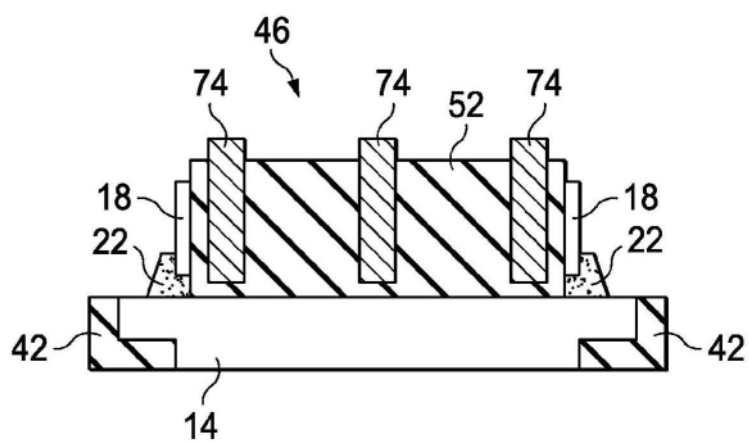


图40J

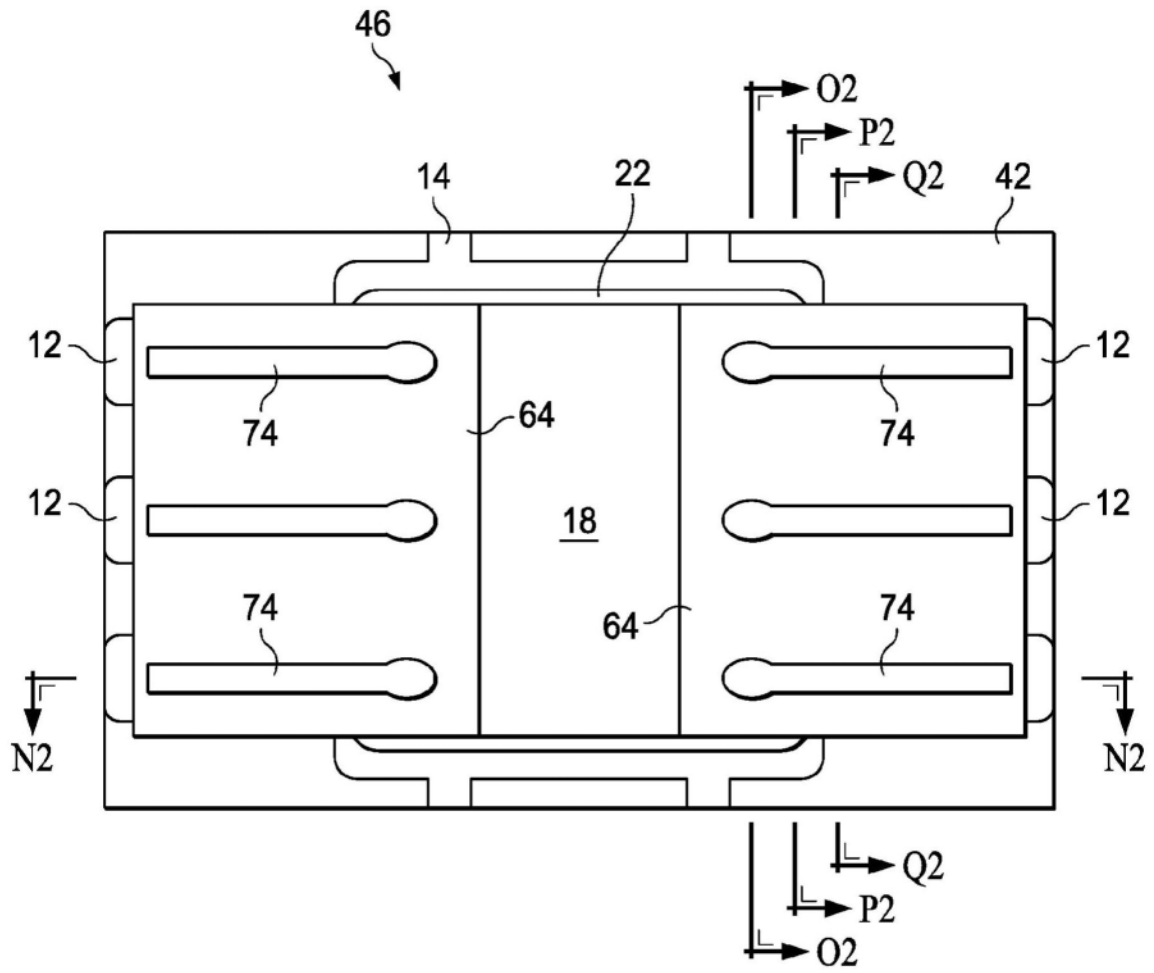


图41A

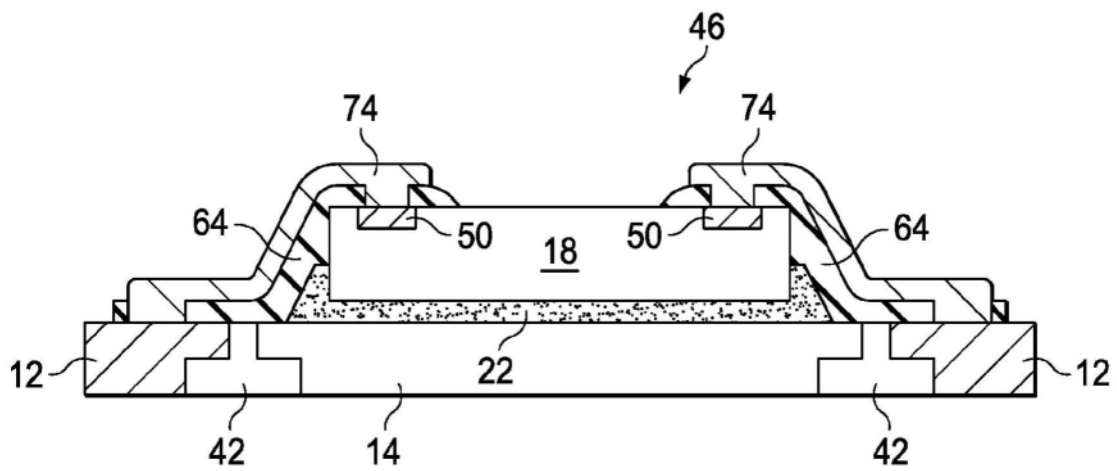


图41B

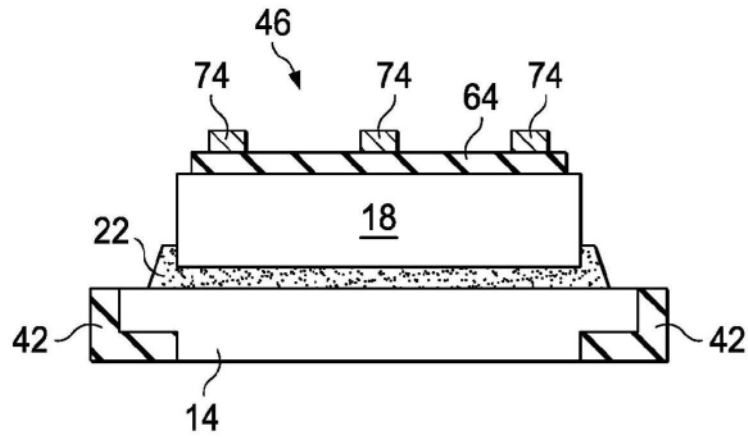


图41C

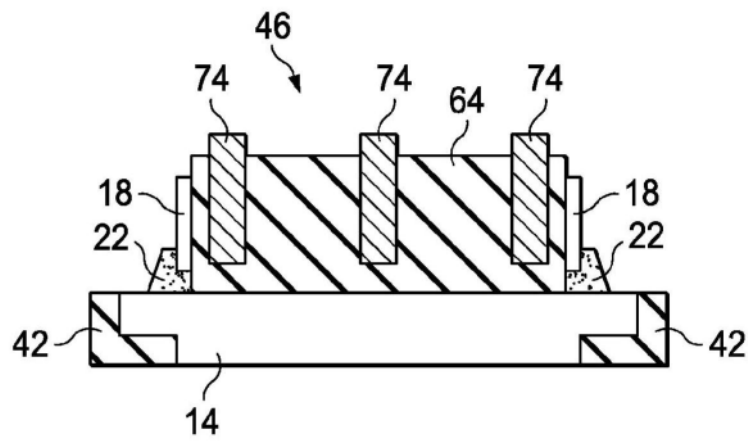


图41D

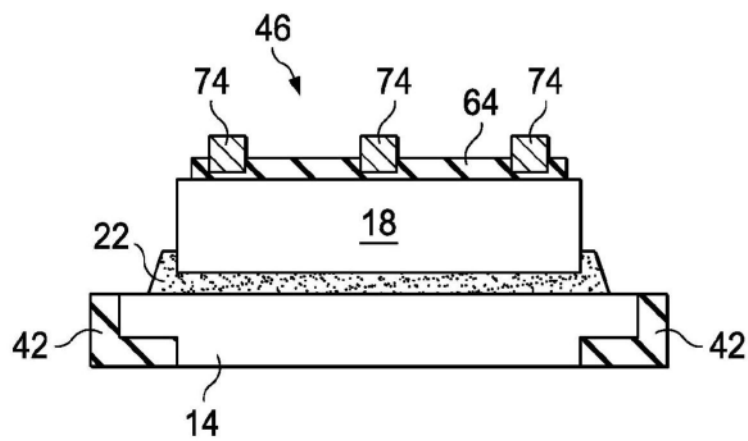


图41E

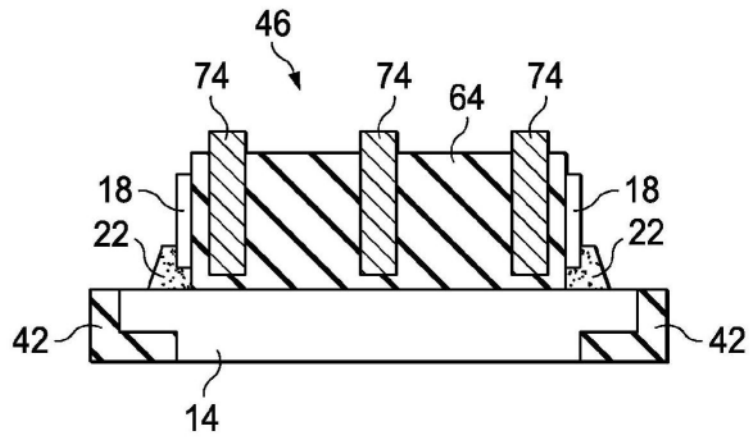


图41F

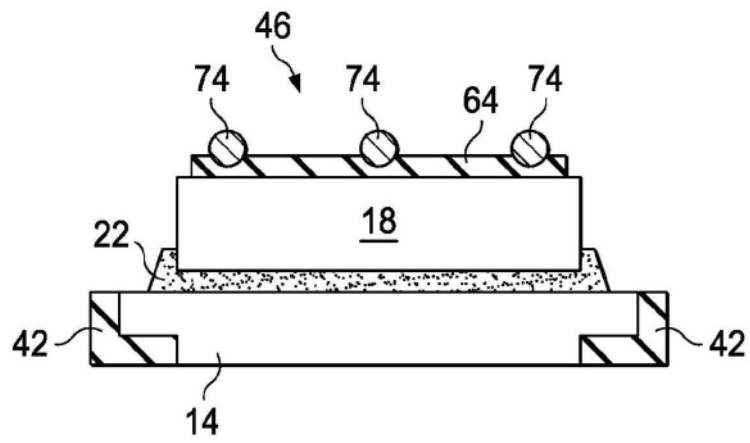


图41G

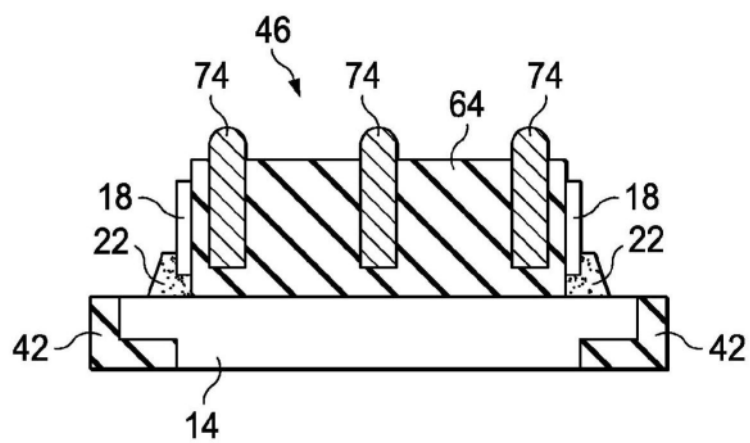


图41H

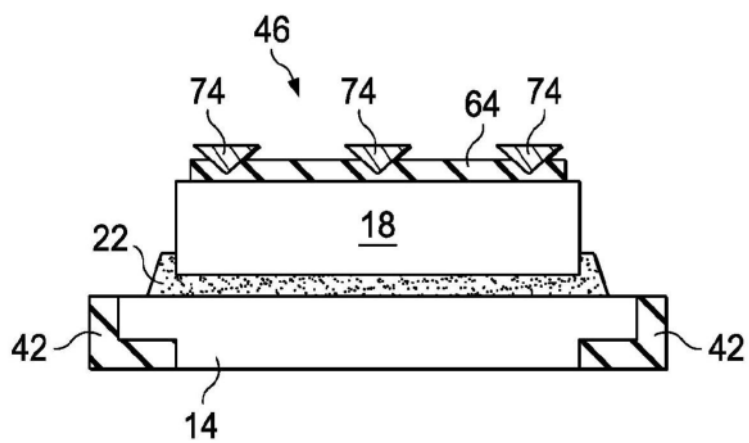


图41I

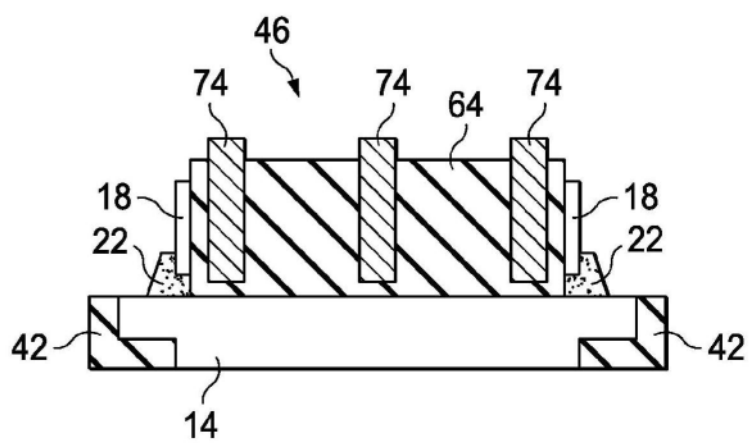


图41J

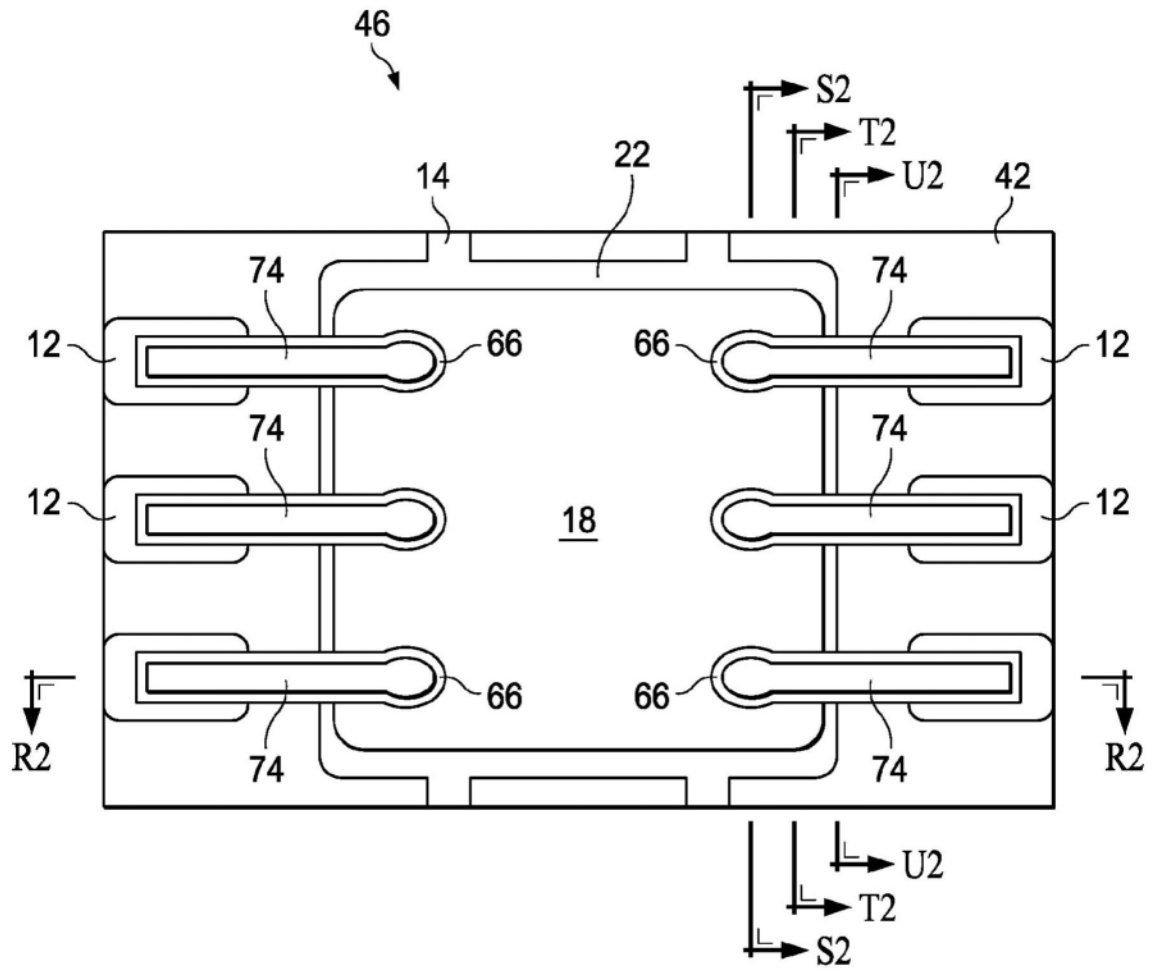


图42A

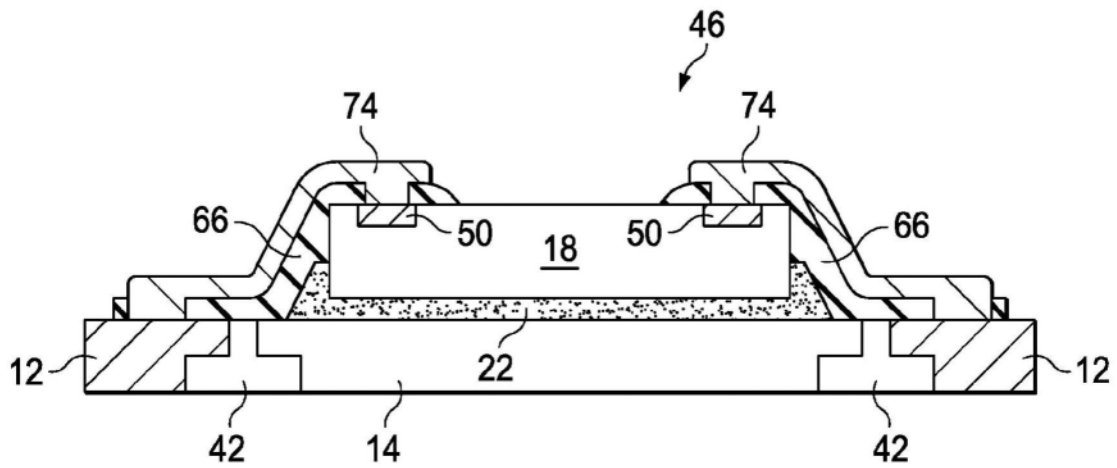


图42B

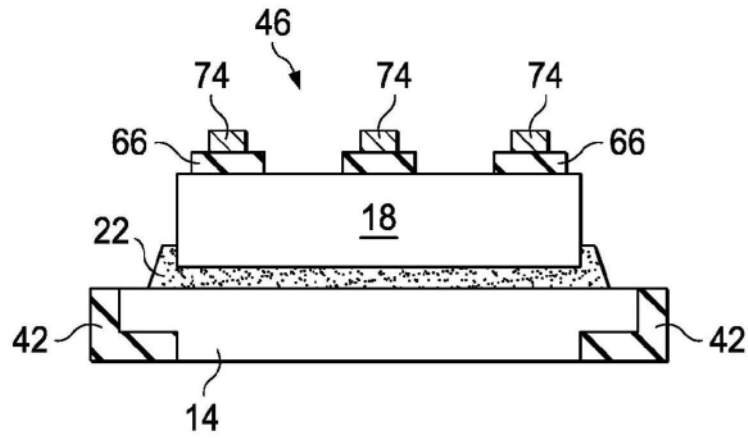


图42C

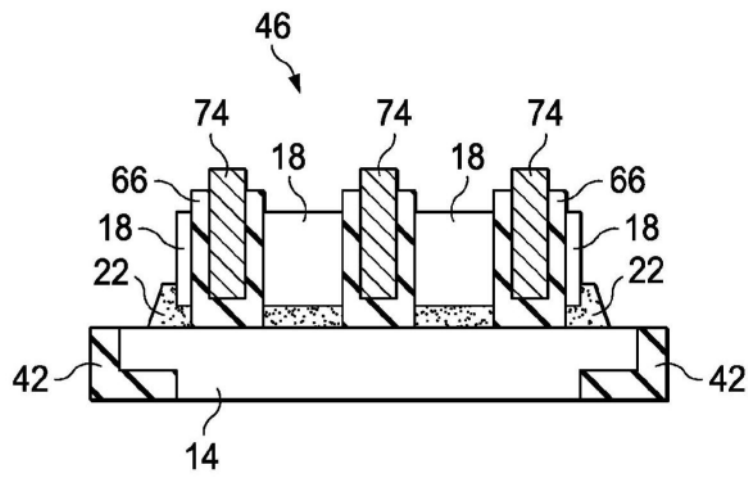


图42D

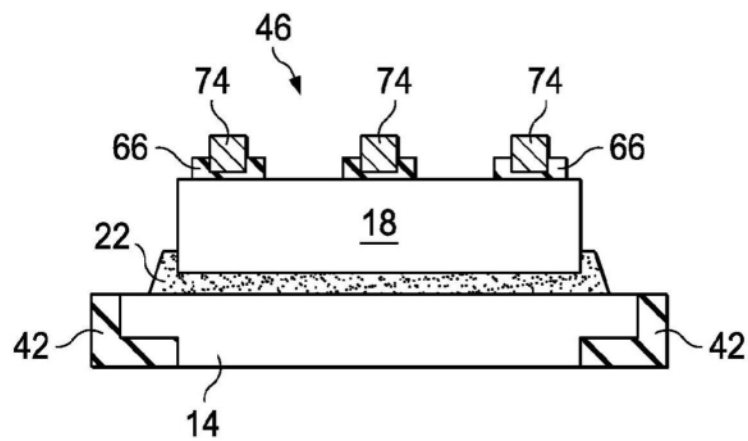


图42E

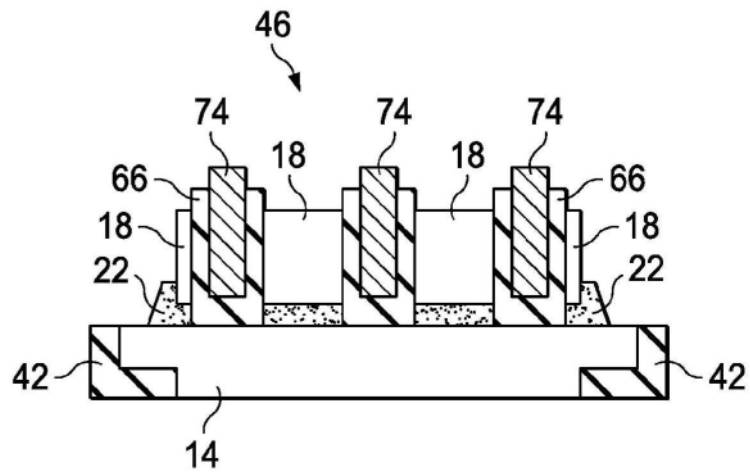


图42F

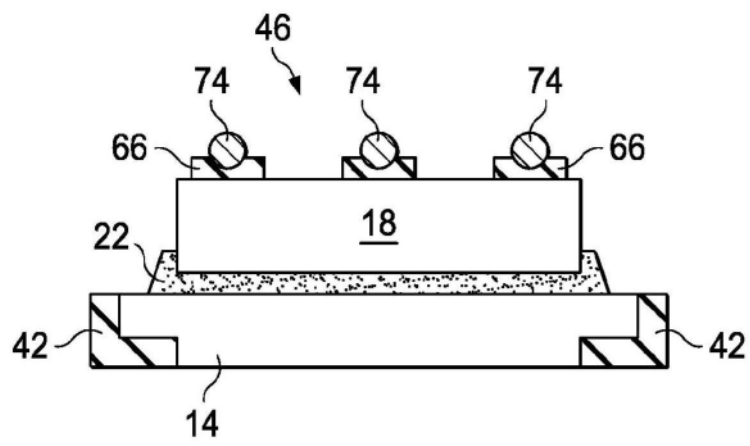


图42G

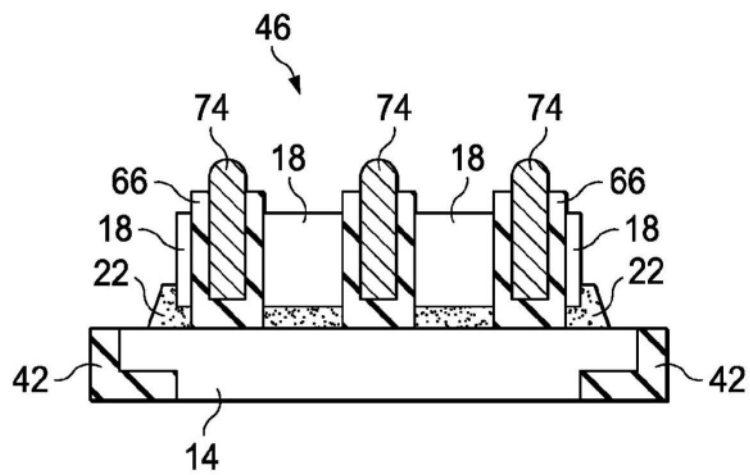


图42H

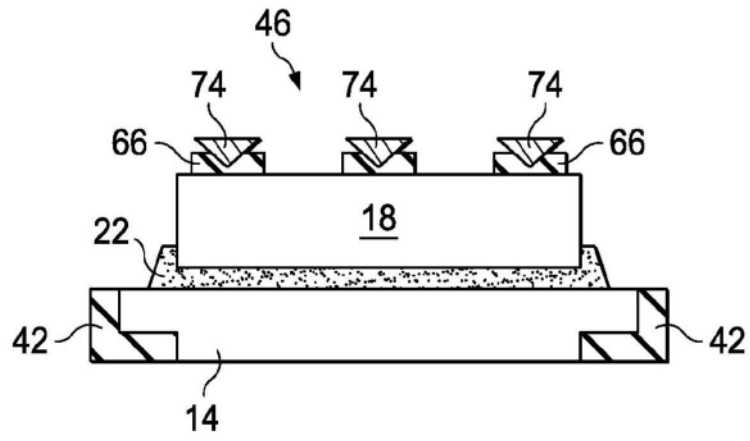


图42I

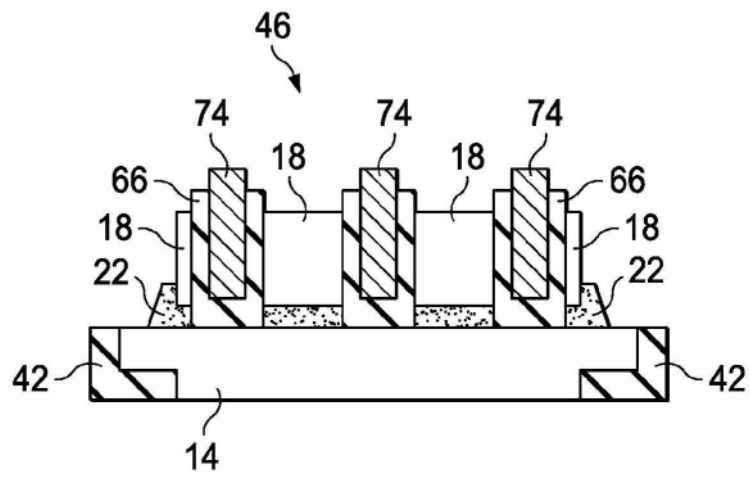


图42J

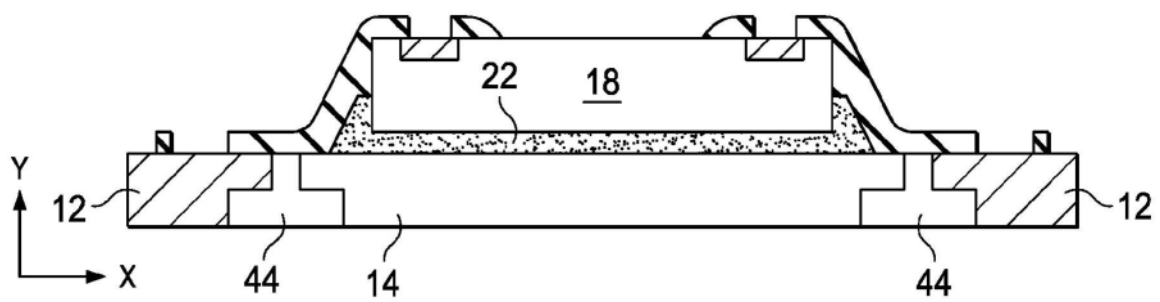


图43A

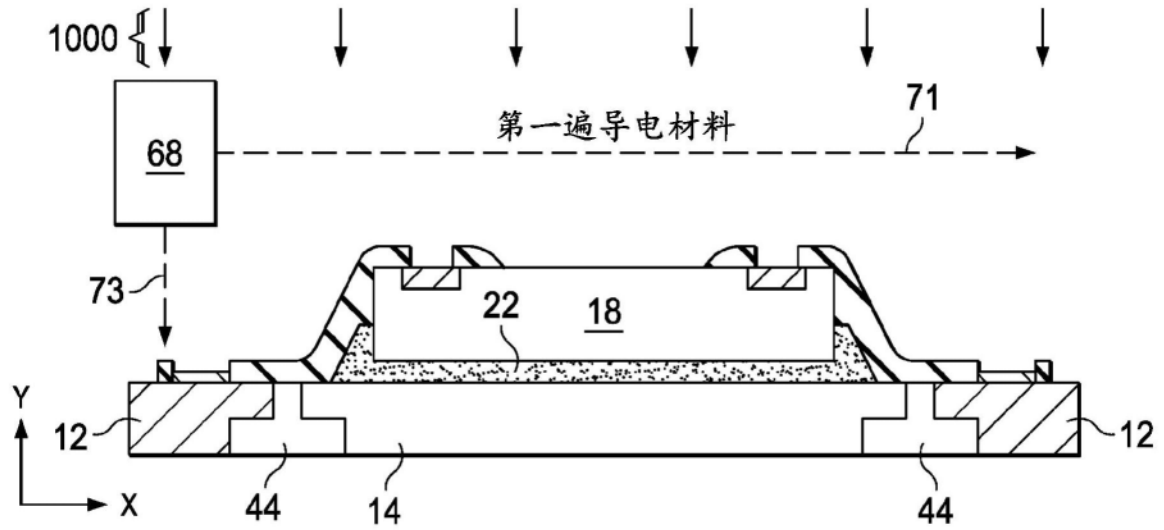


图43B

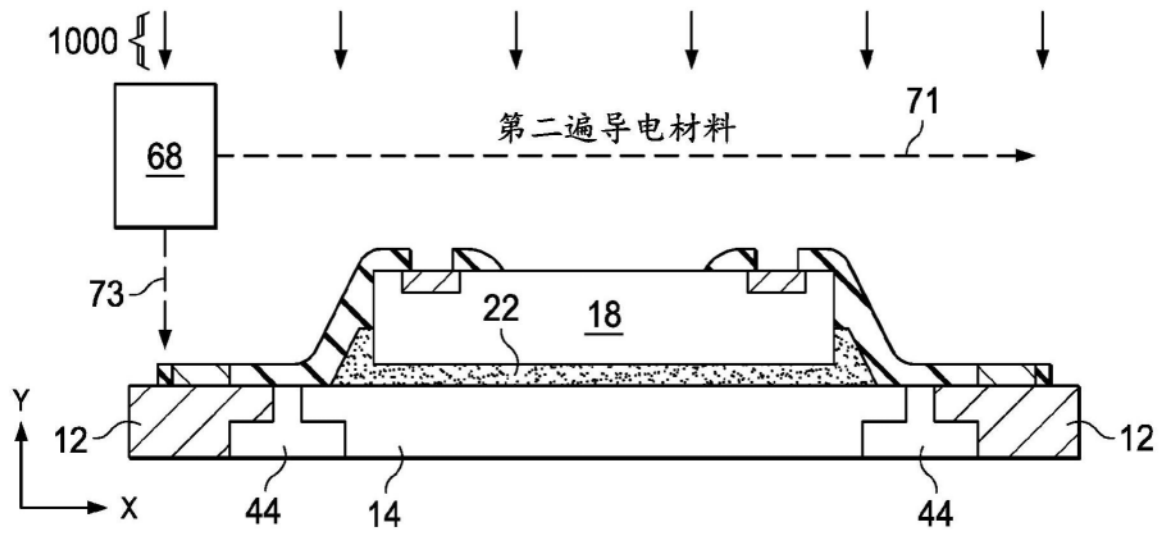


图43C

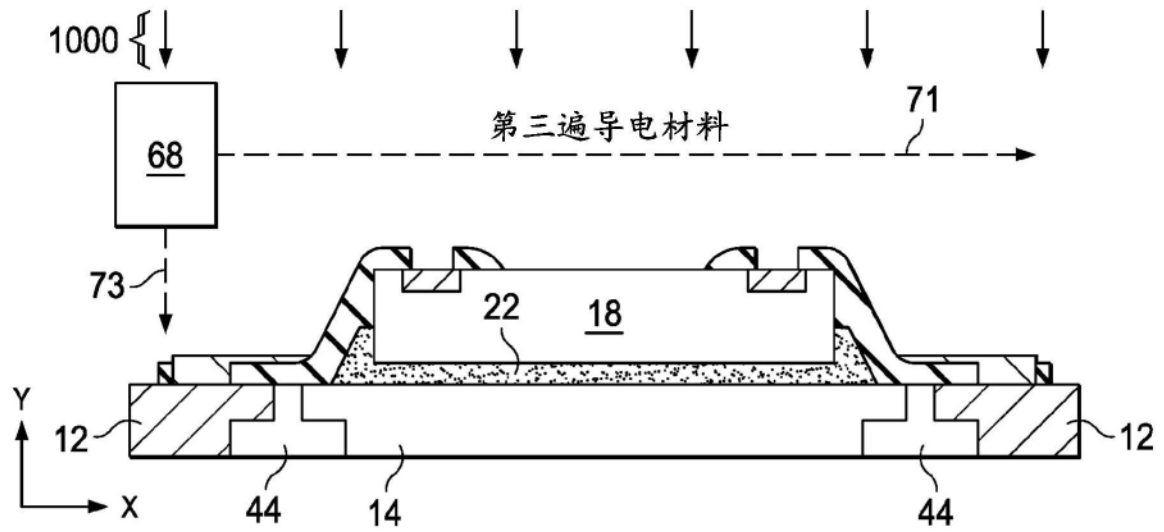


图43D

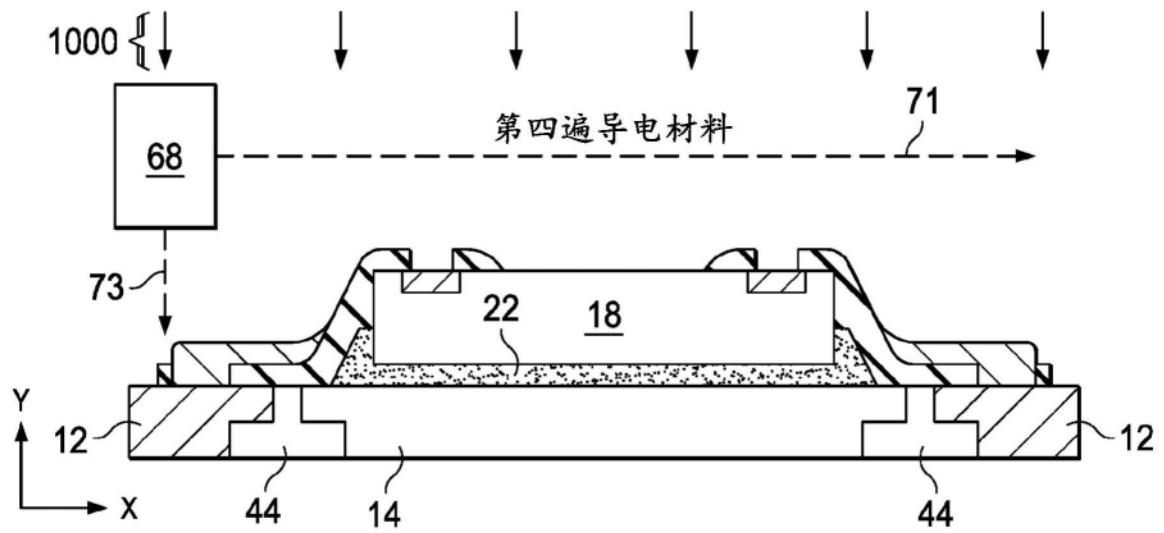


图43E

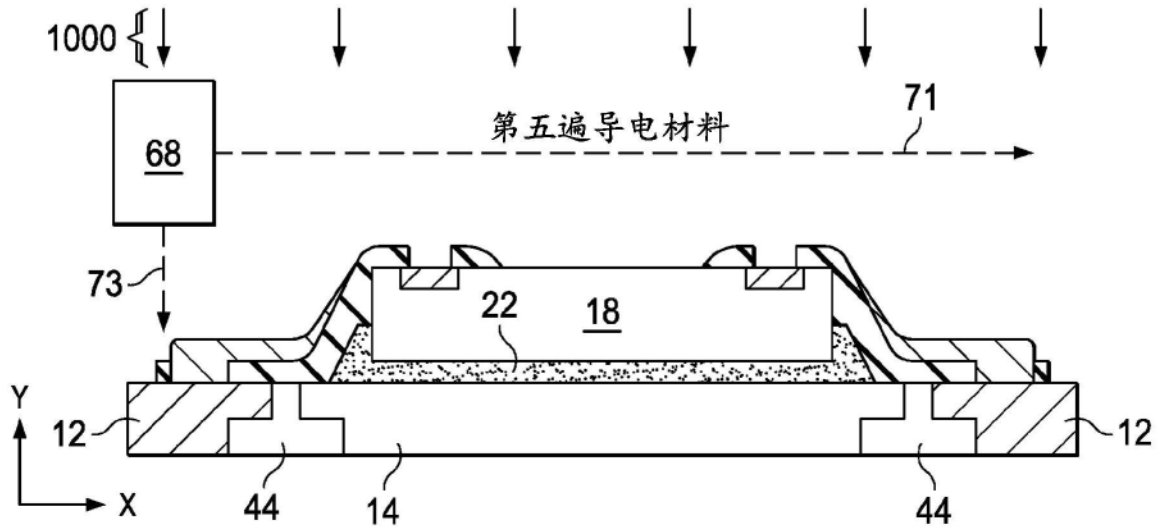


图43F

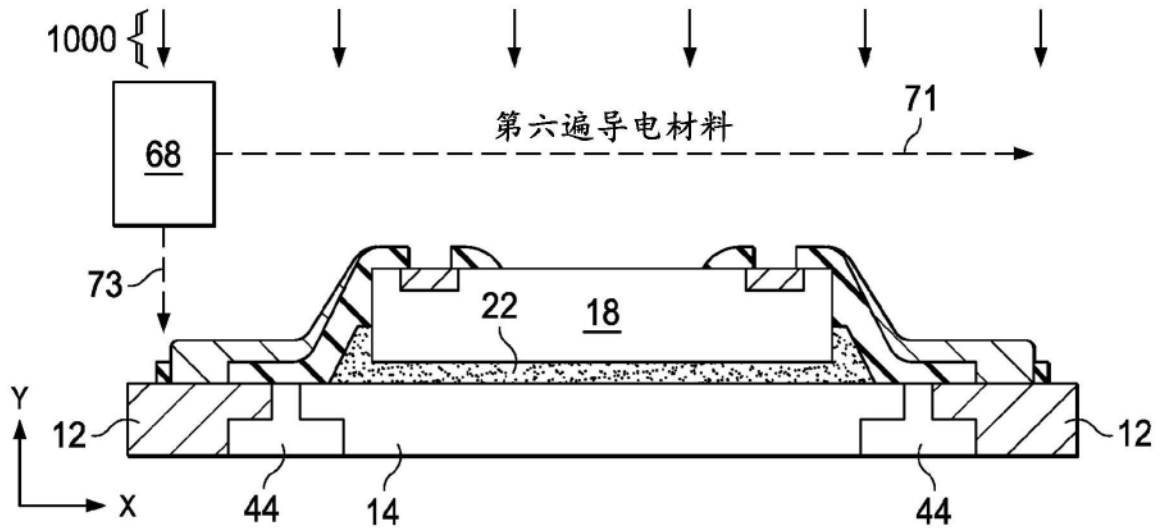


图43G

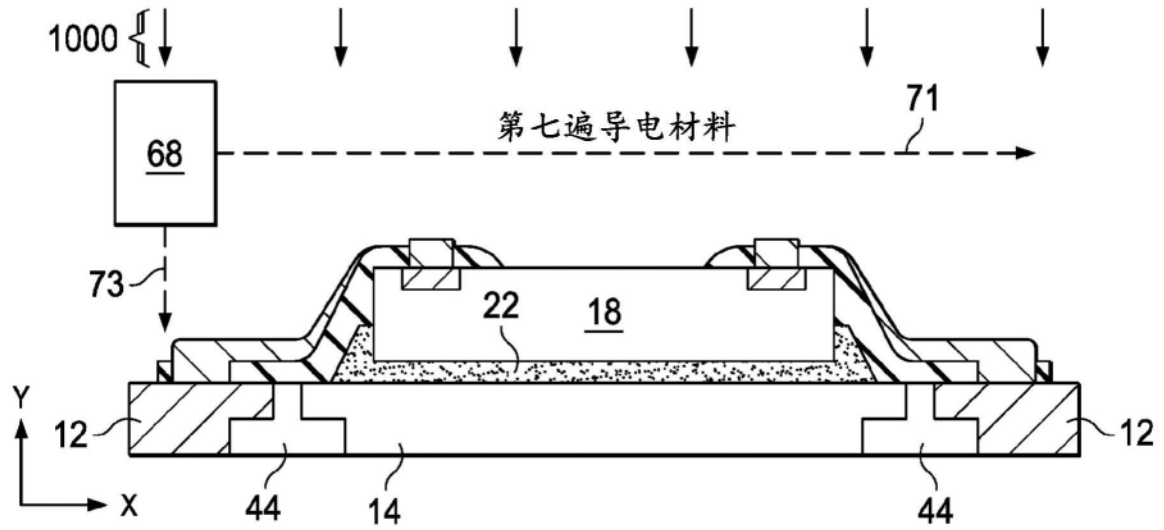


图43H

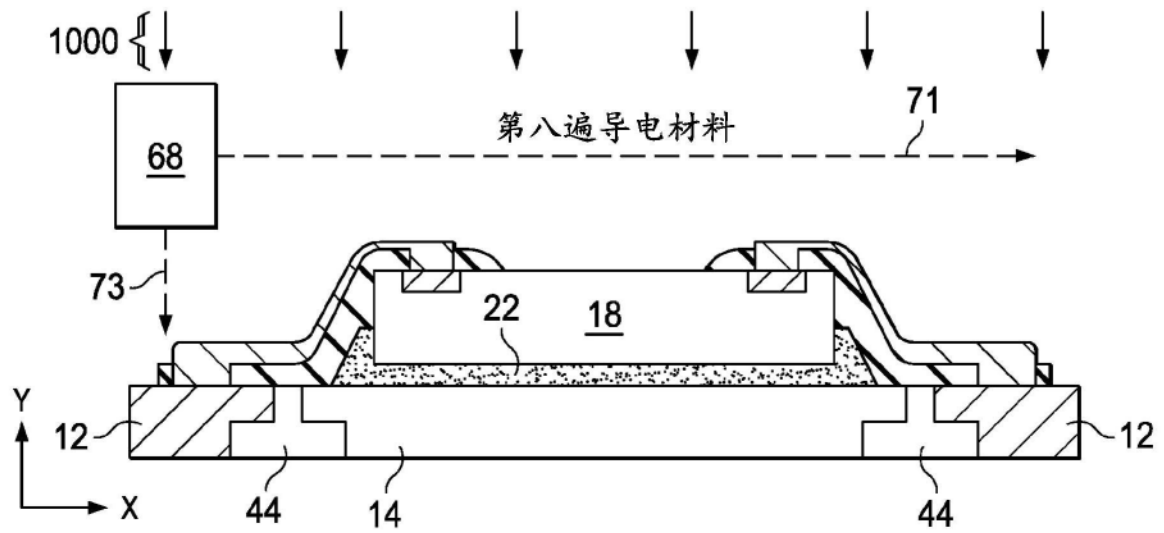


图43I

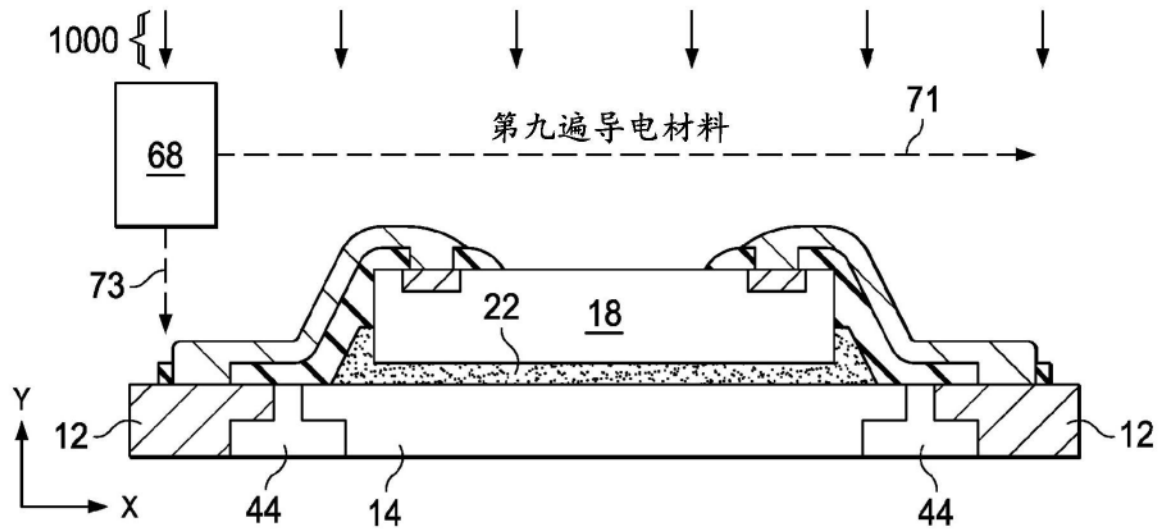


图43J

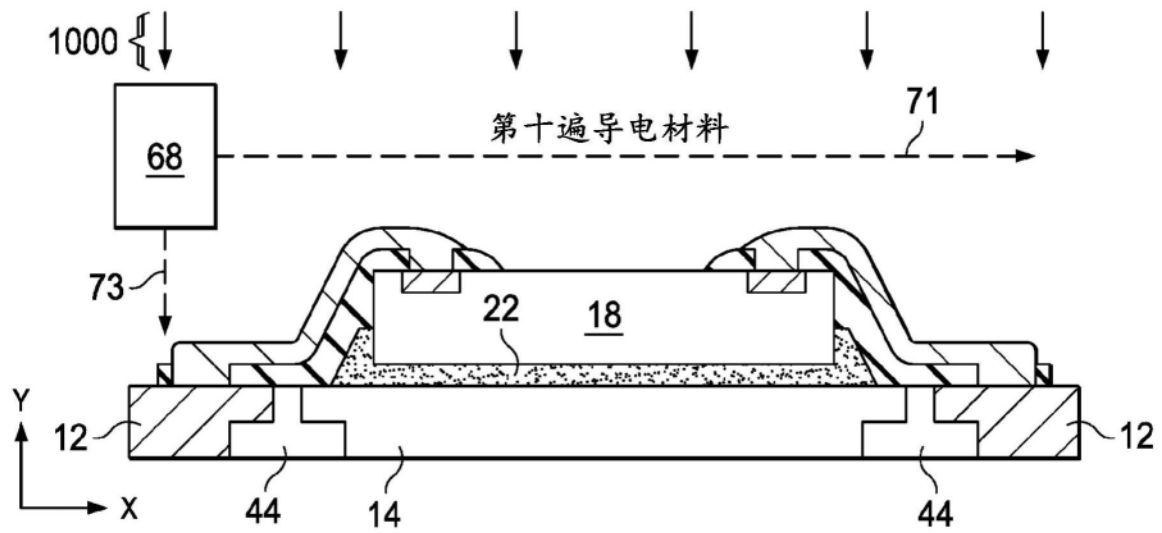
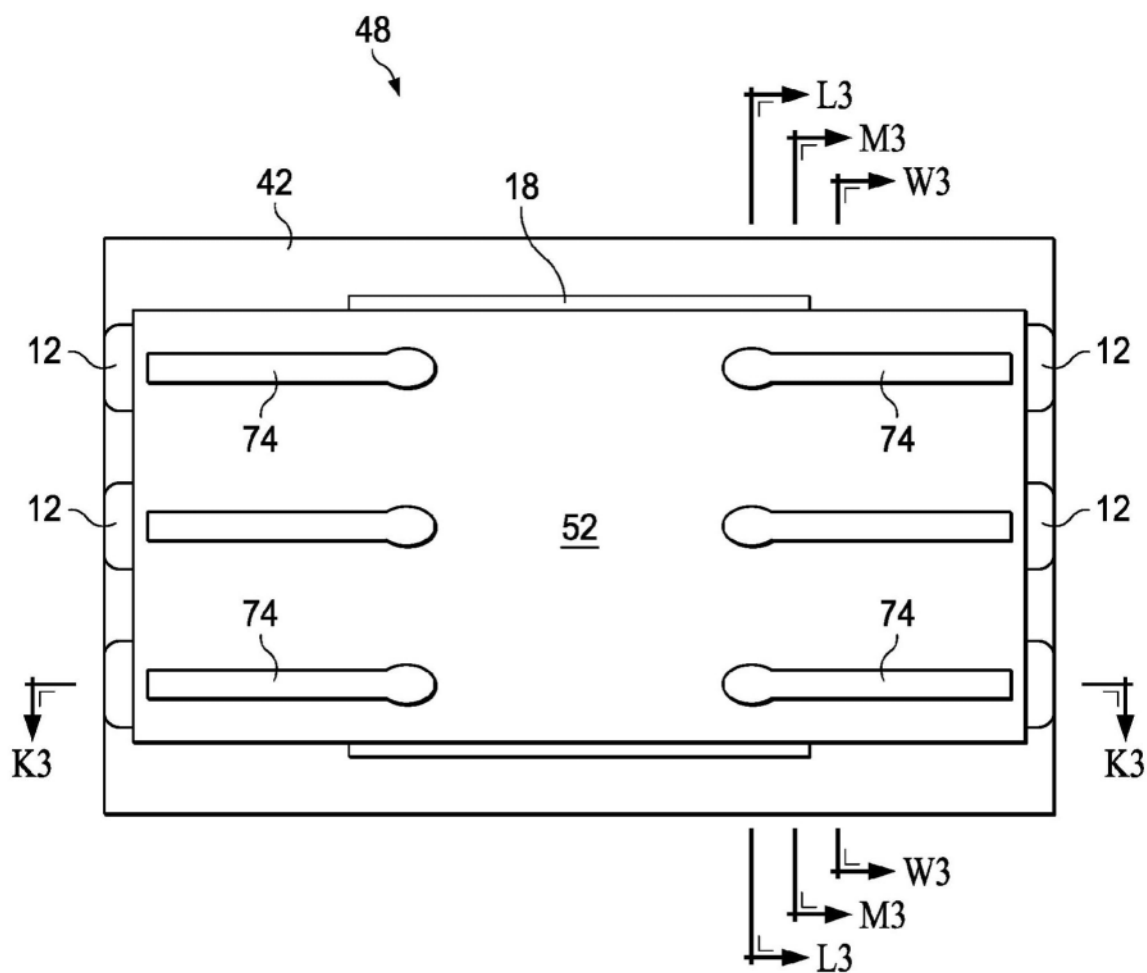
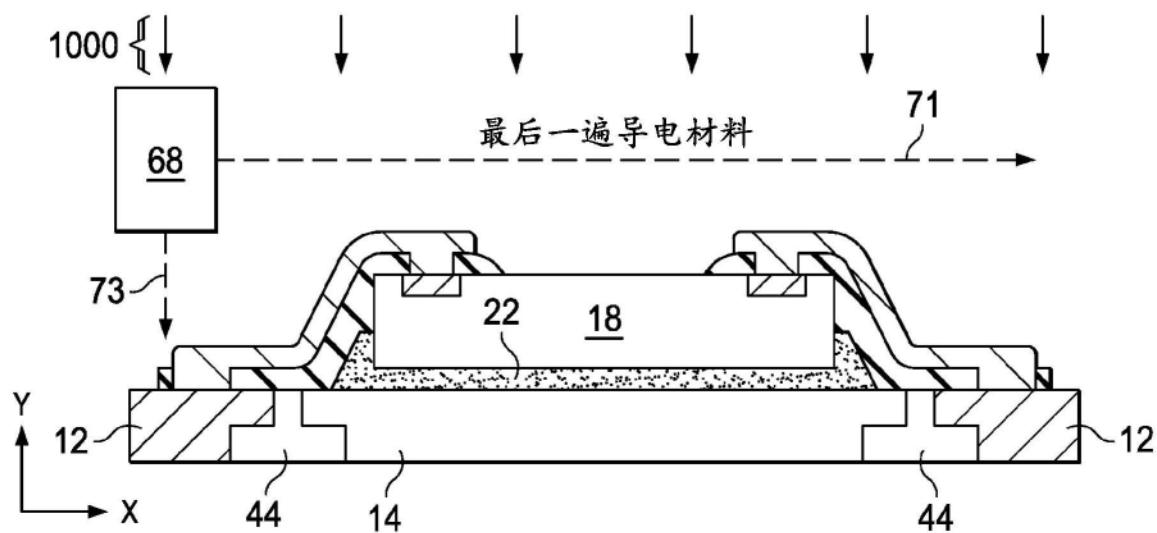


图43K



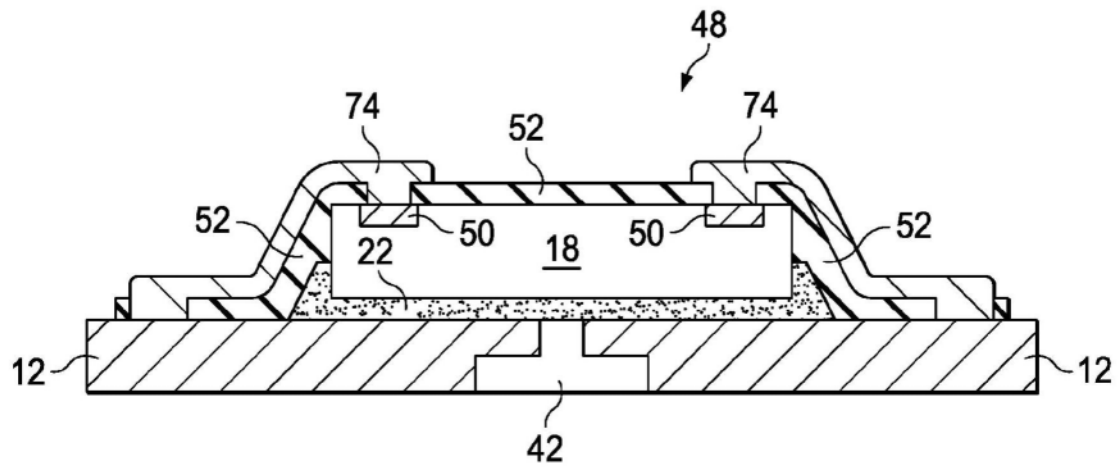


图44B

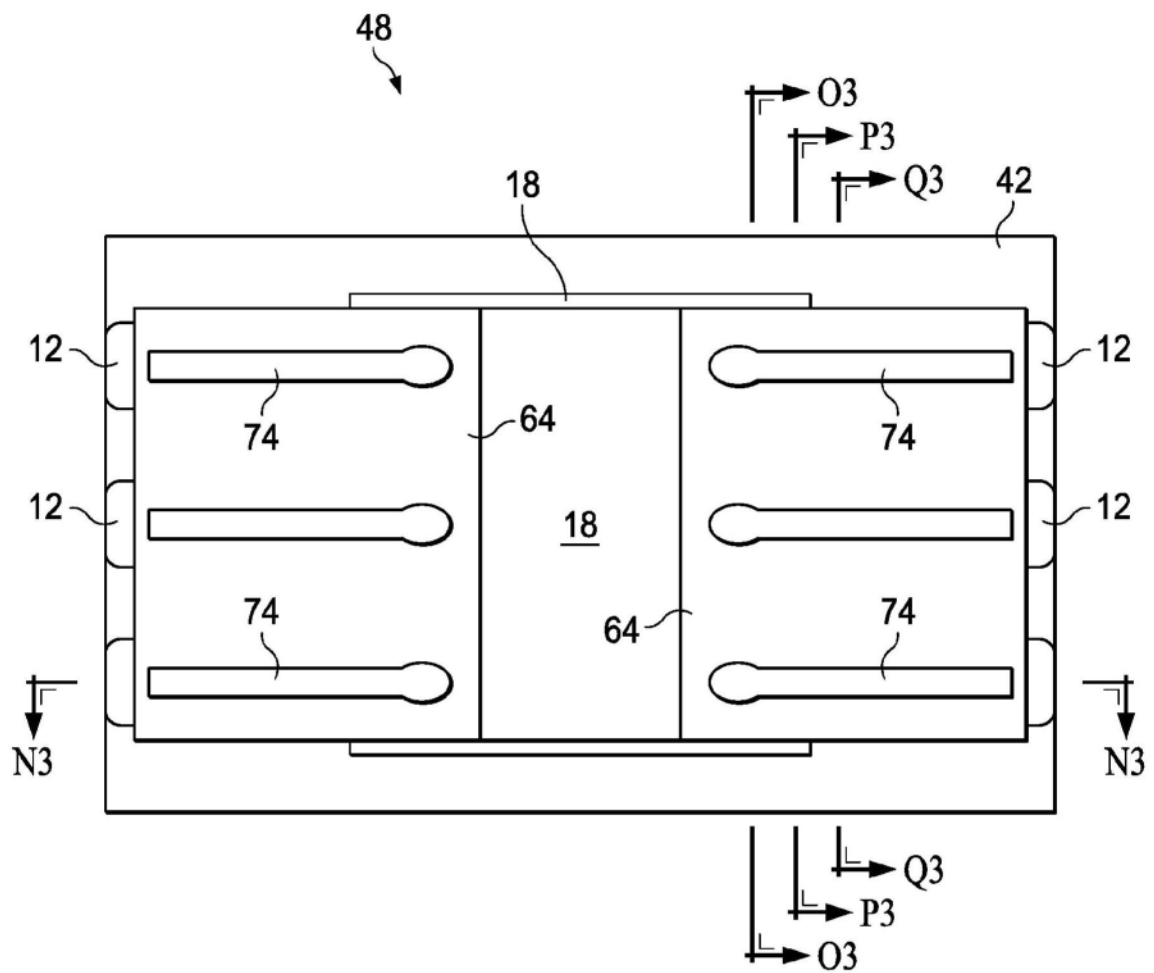


图45A

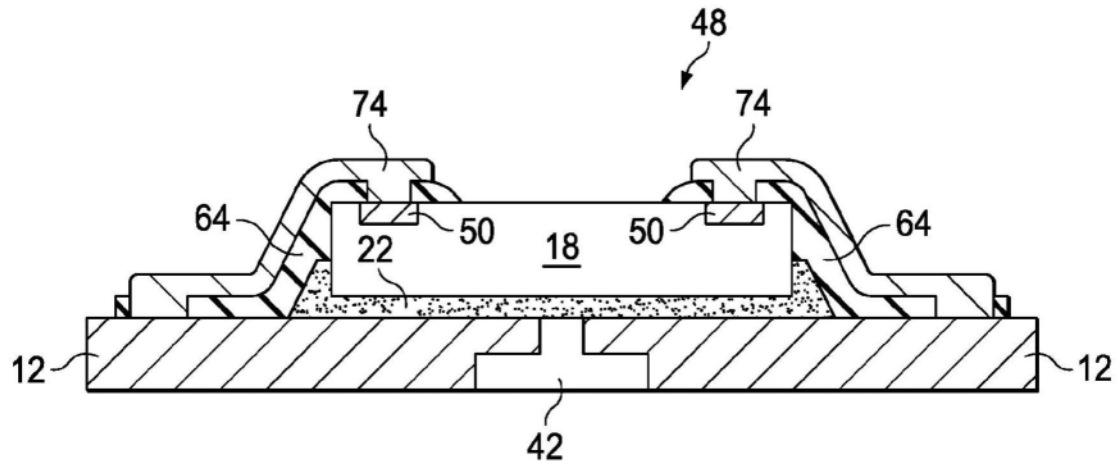


图45B

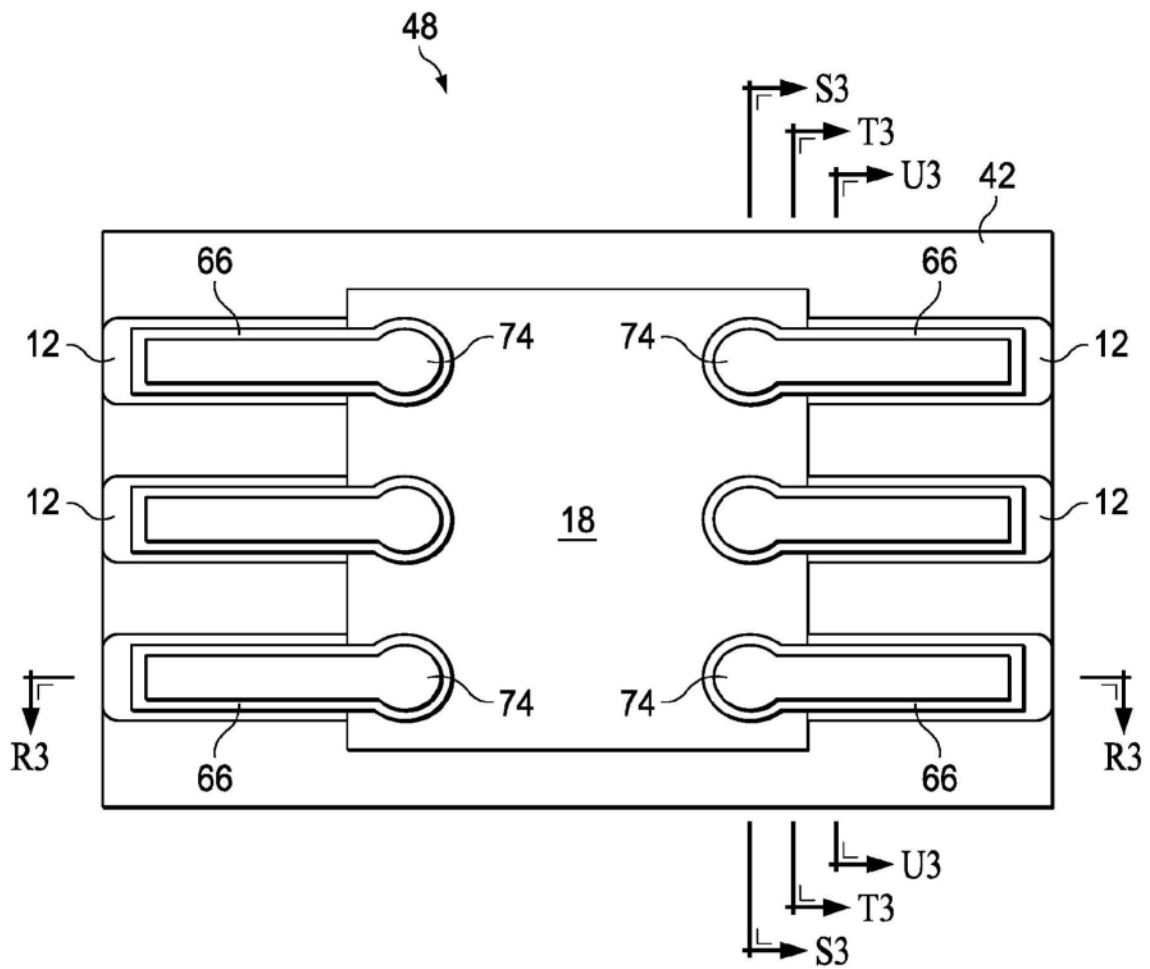


图46A

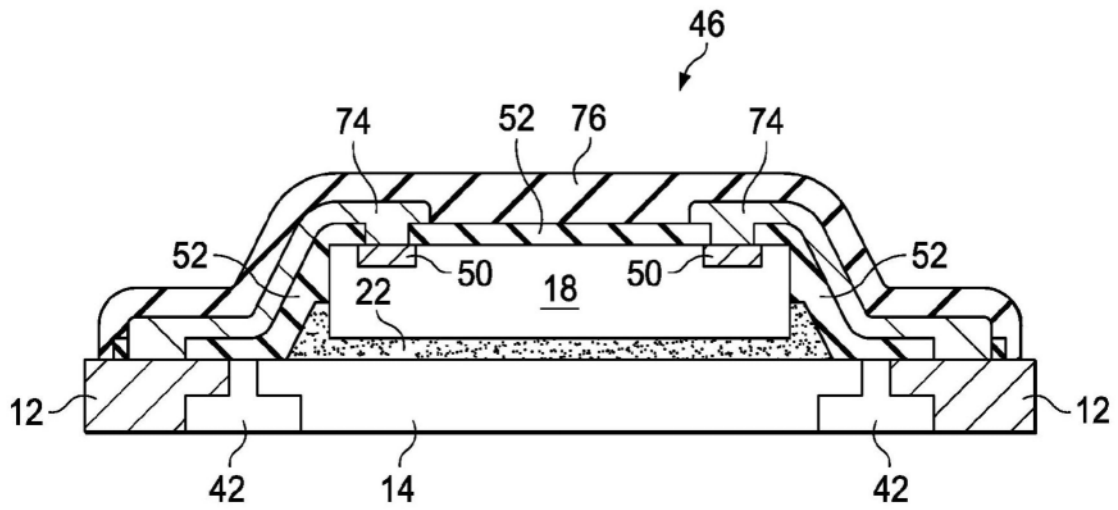


图47B

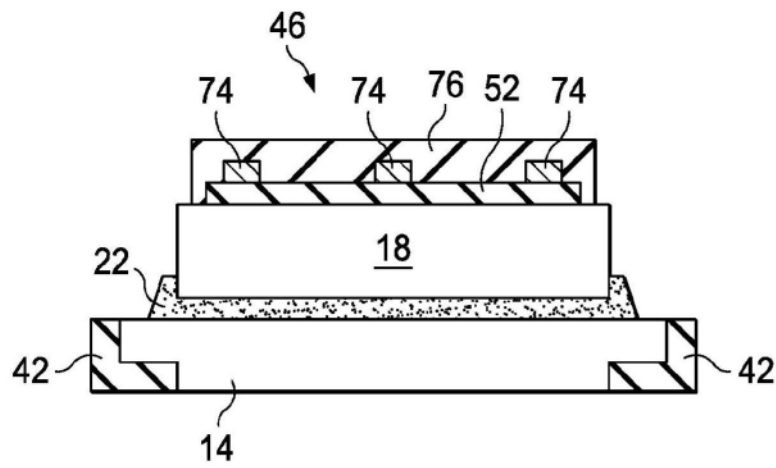


图47C

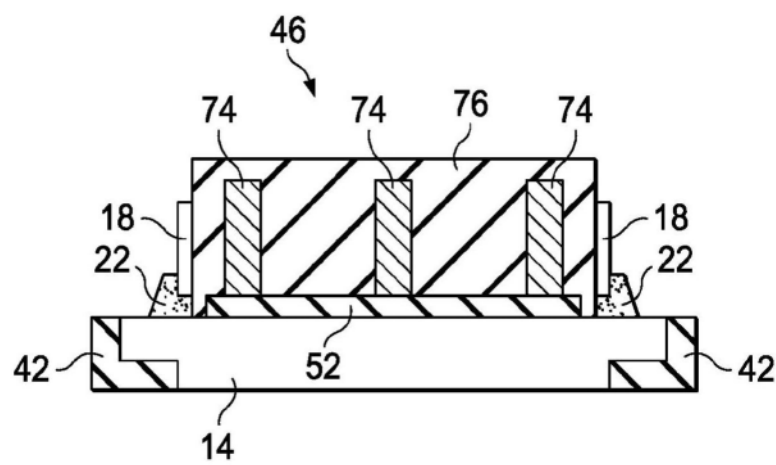


图47D

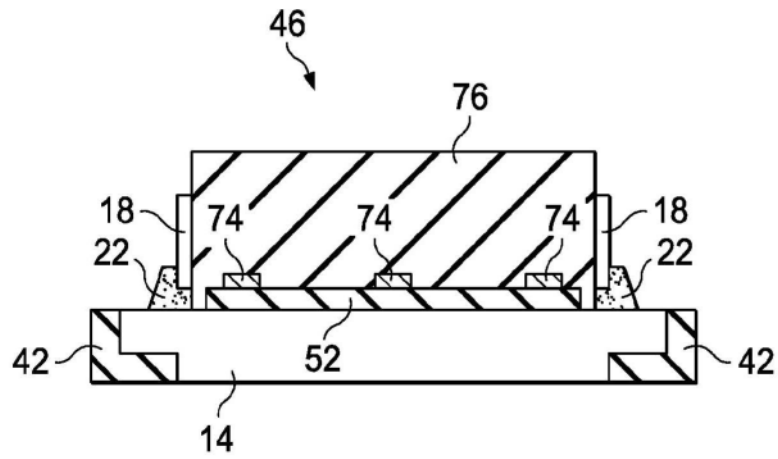


图47E

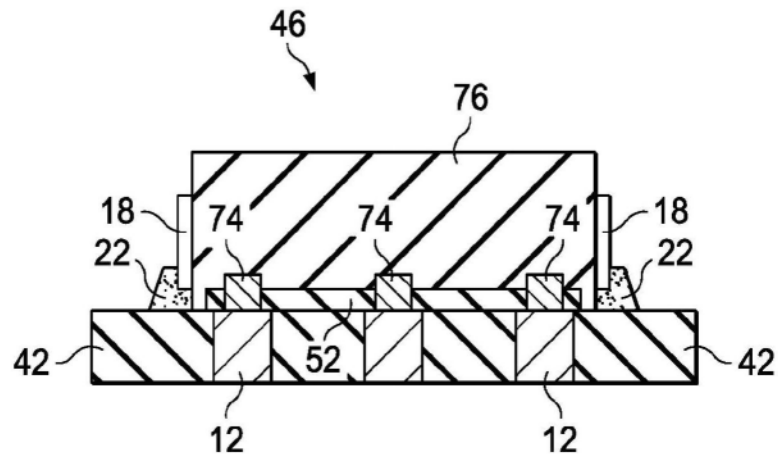


图47F

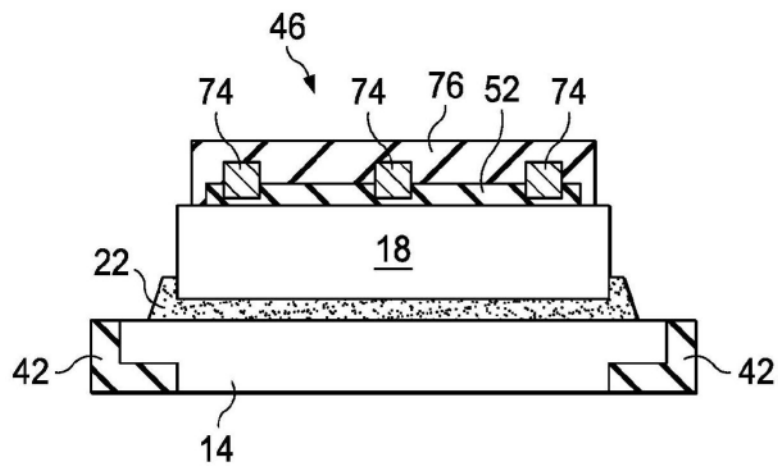


图47G

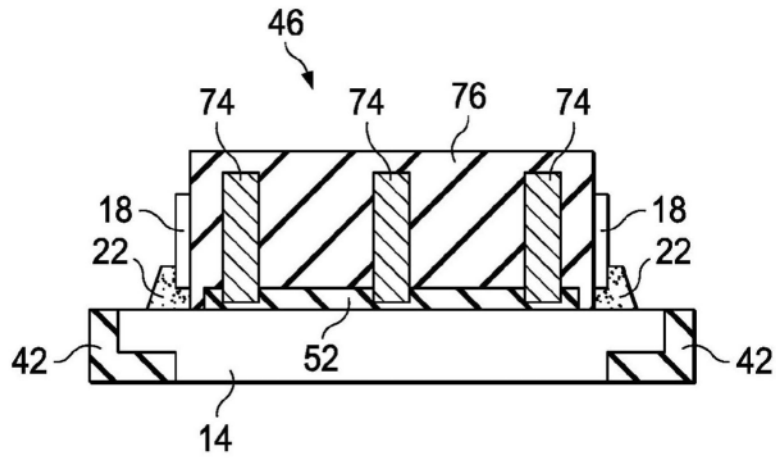


图47H

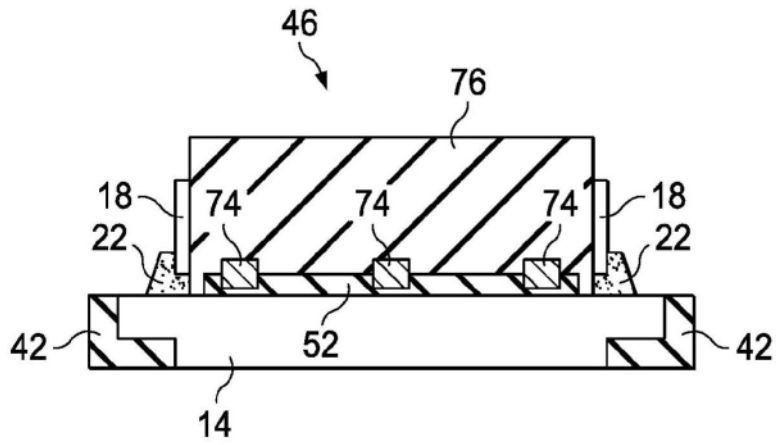


图47I

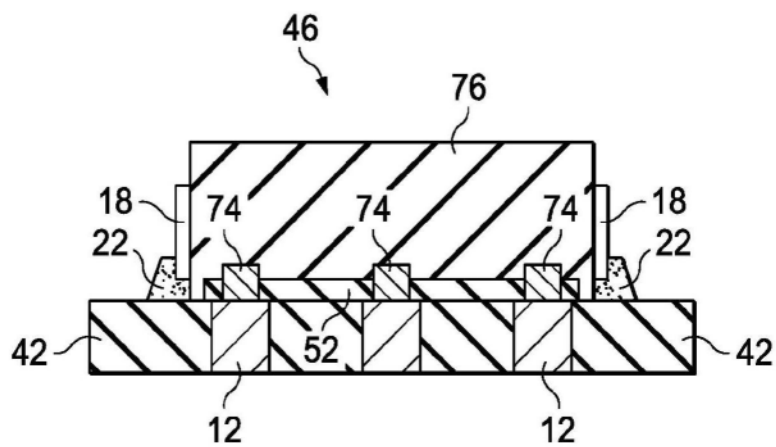


图47J

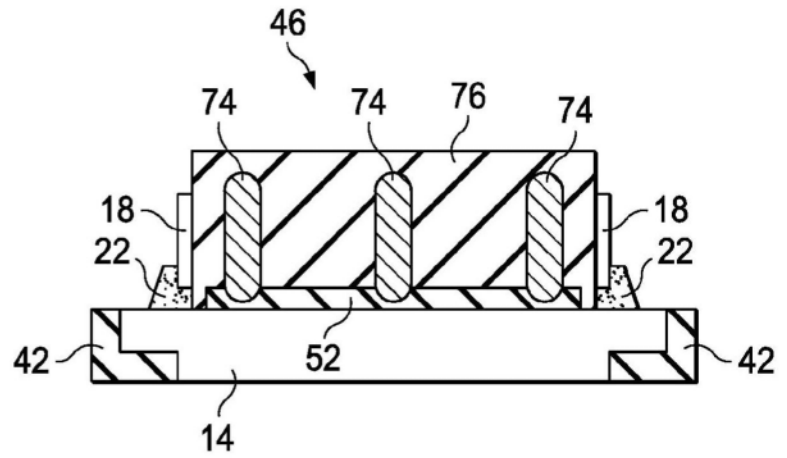


图 47L

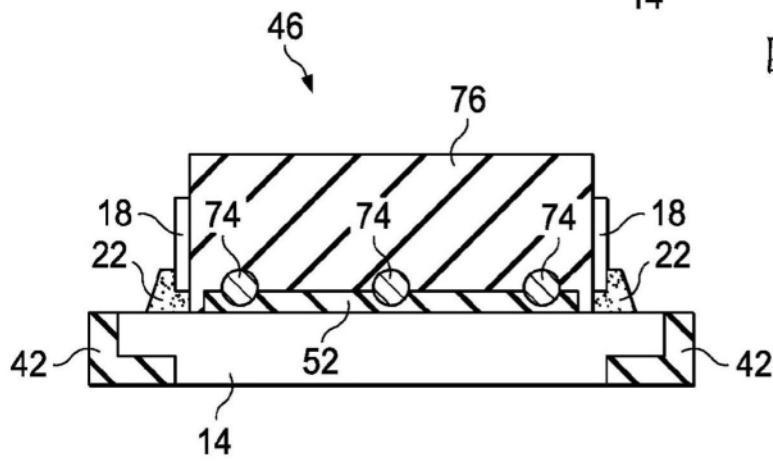


图 47M

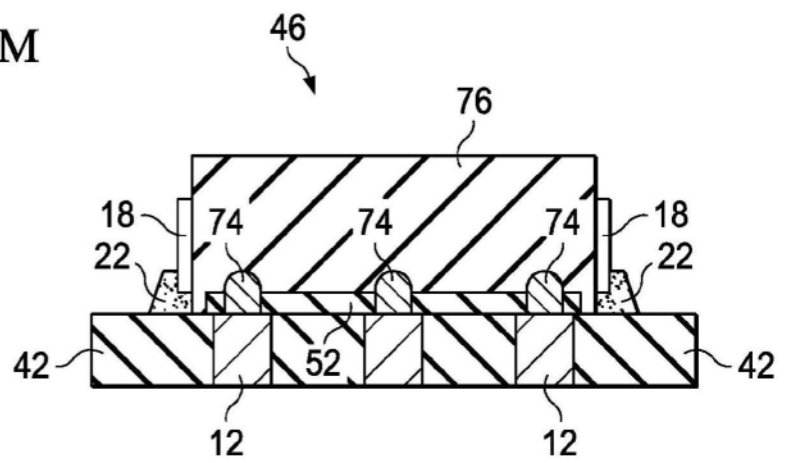


图 47N

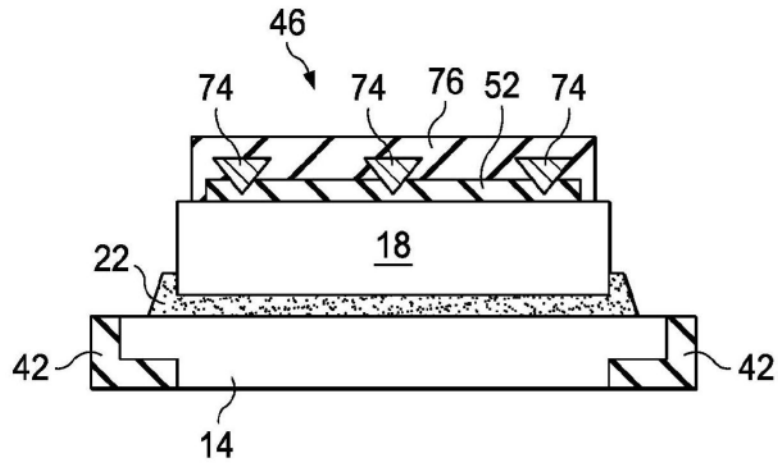


图47O

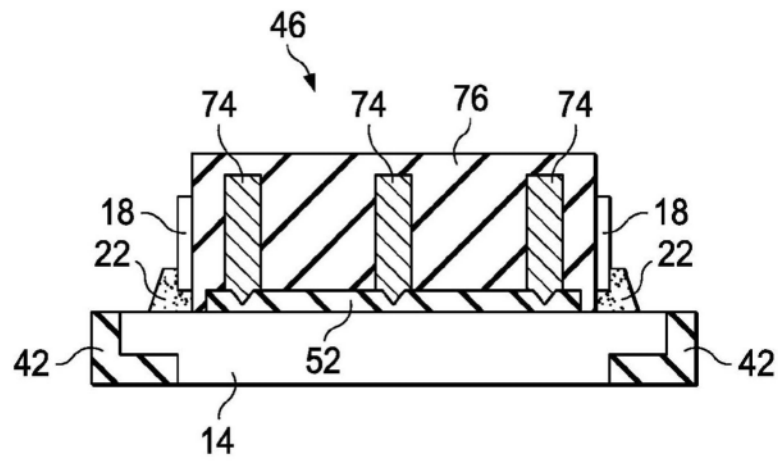


图47P

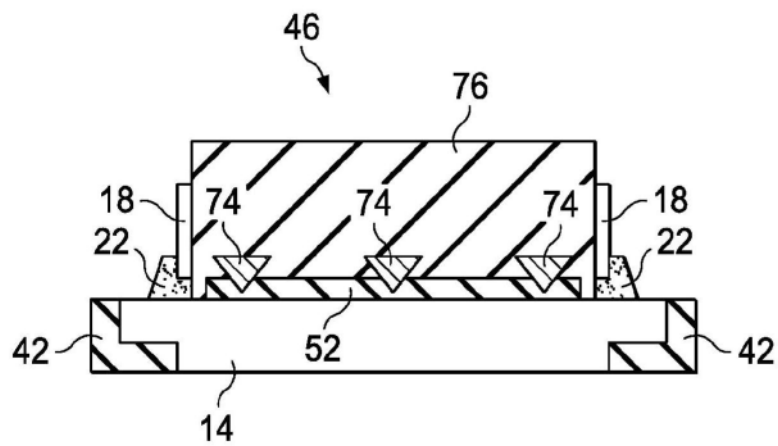


图47Q

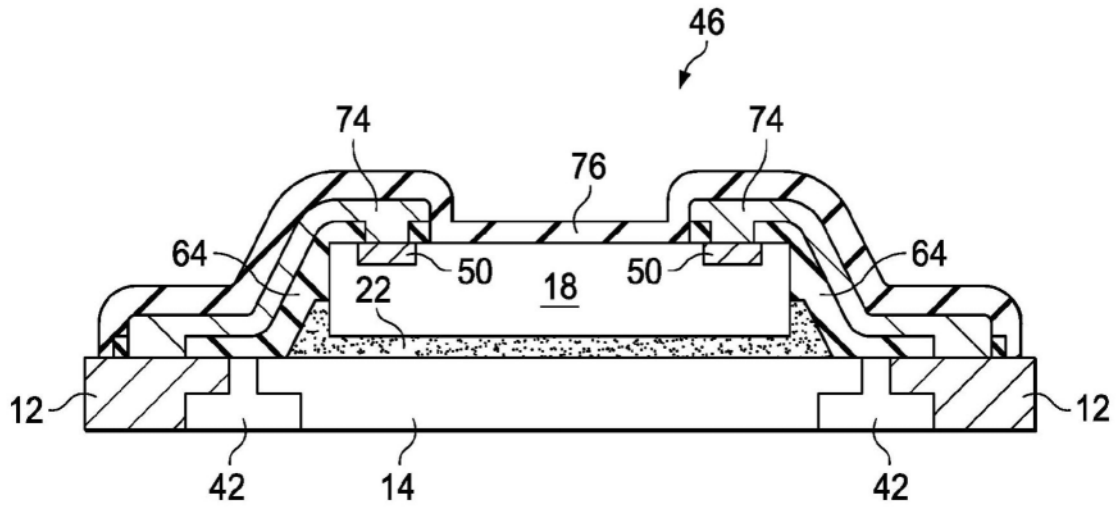


图48B

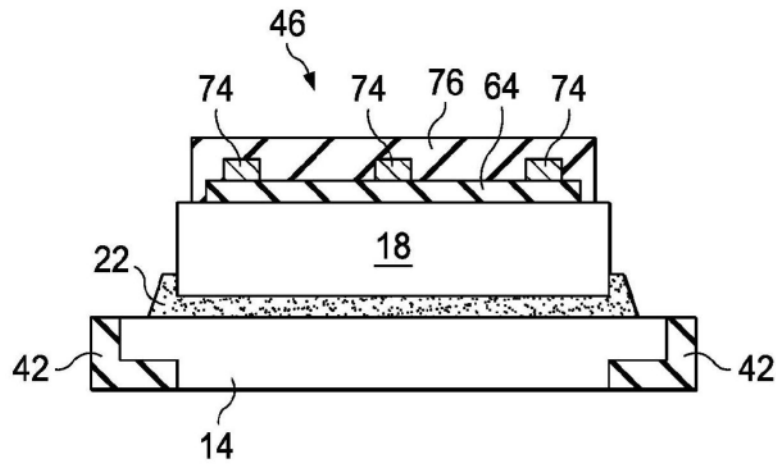


图48C

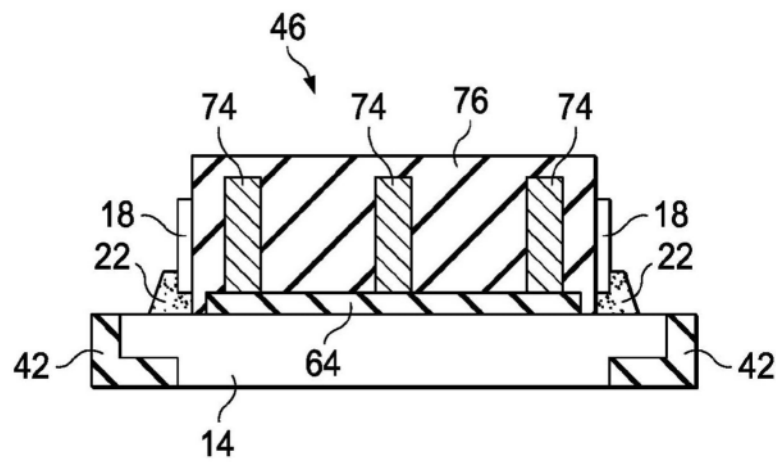


图48D

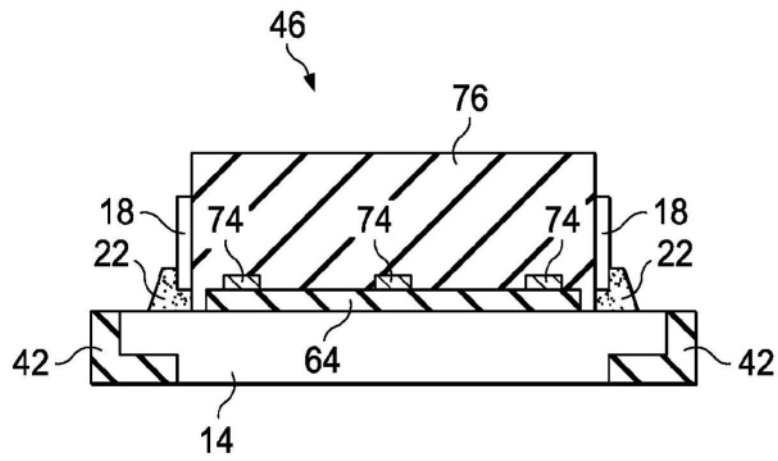


图48E

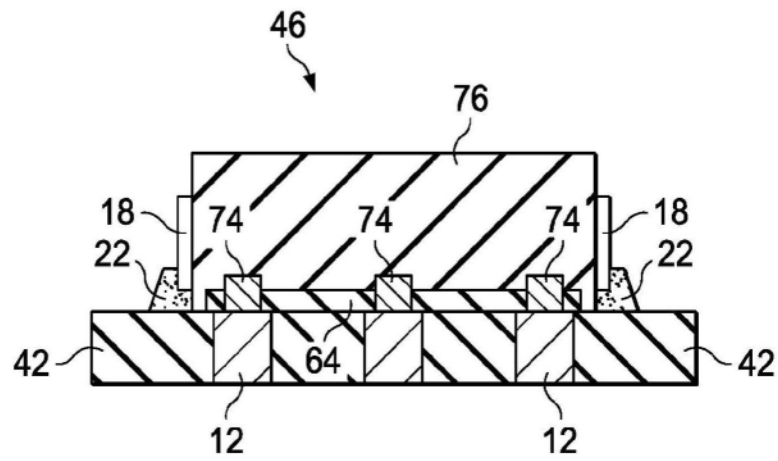


图48F

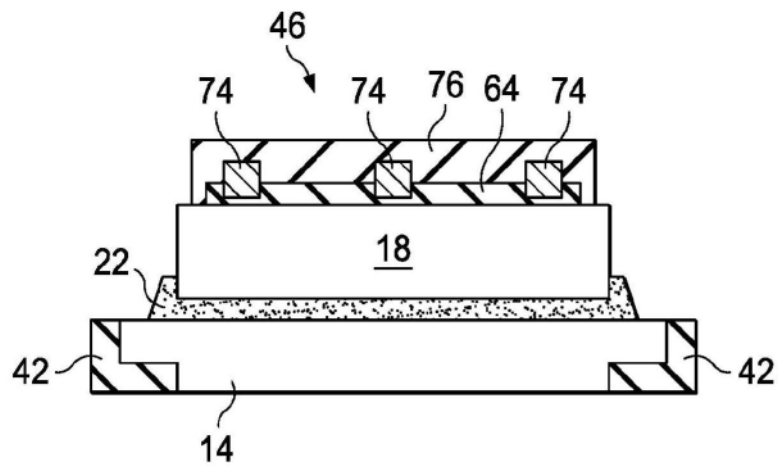


图48G

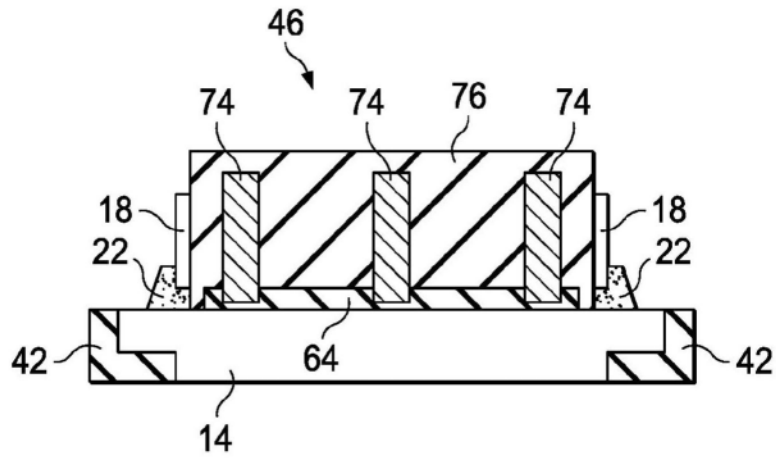


图48H

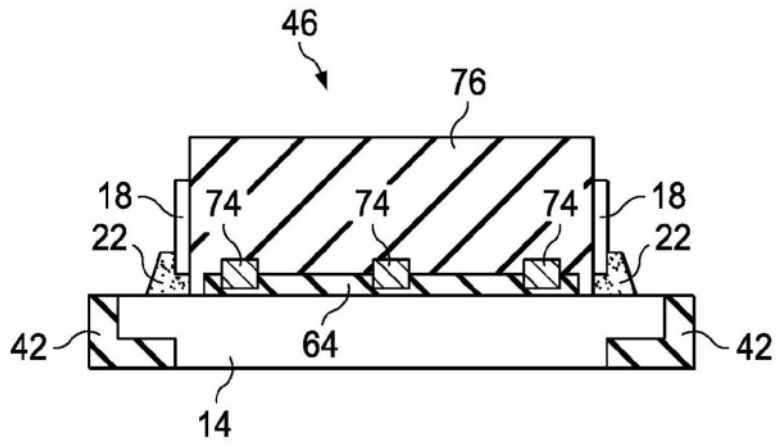


图48I

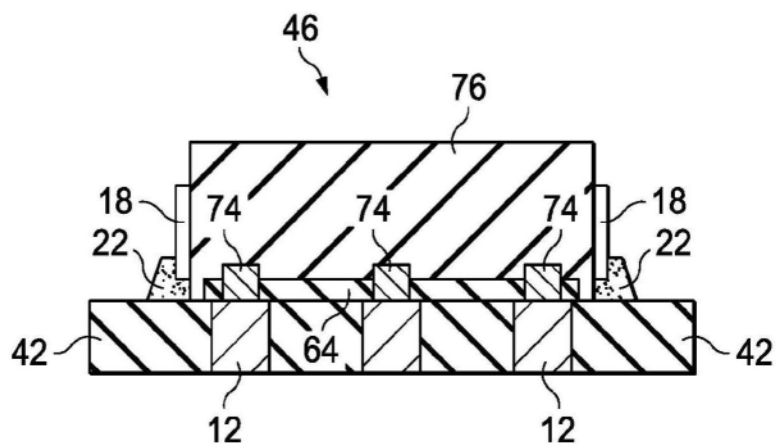


图48J

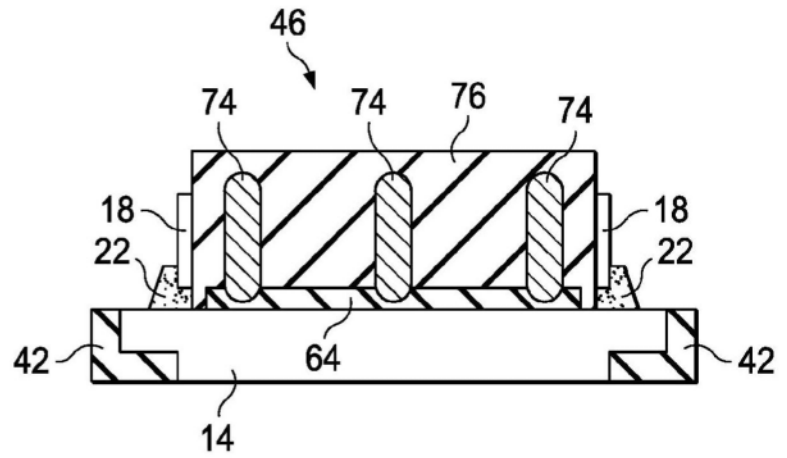


图 48L

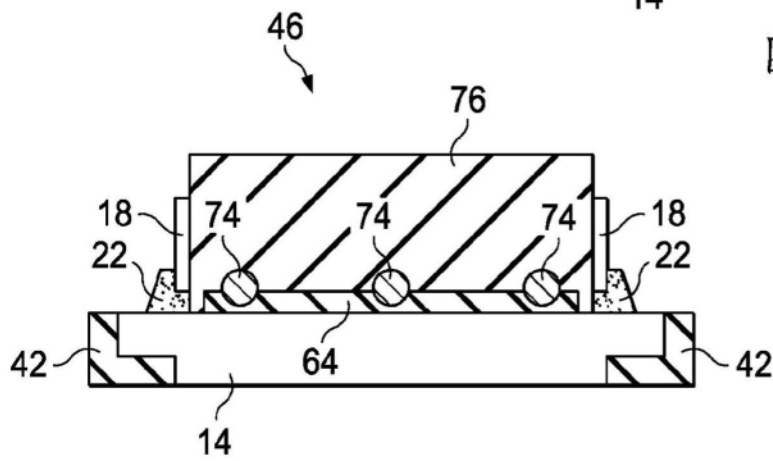


图 48M

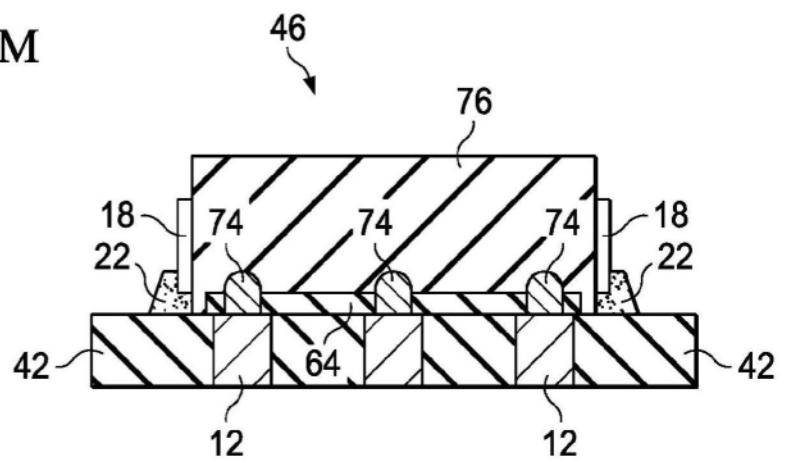


图 48N

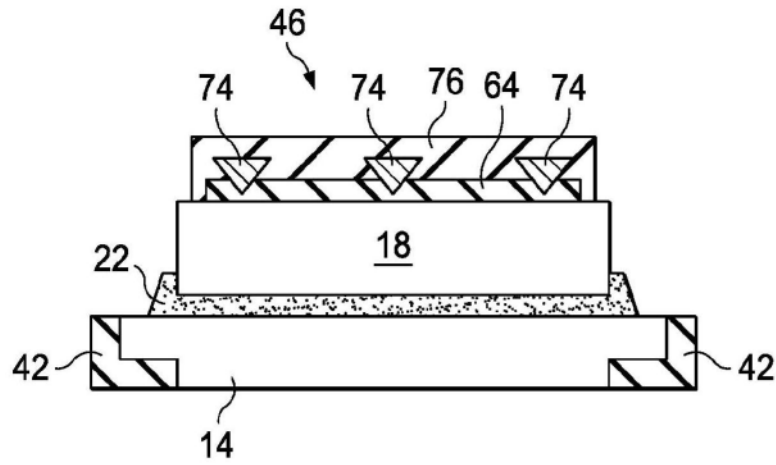


图480

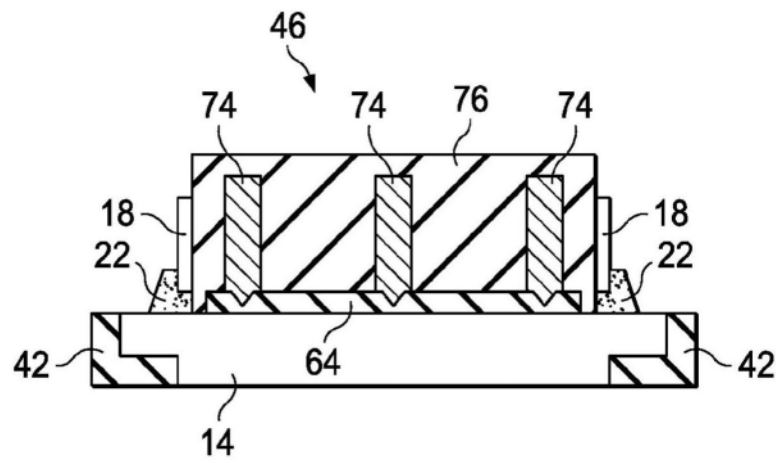


图48P

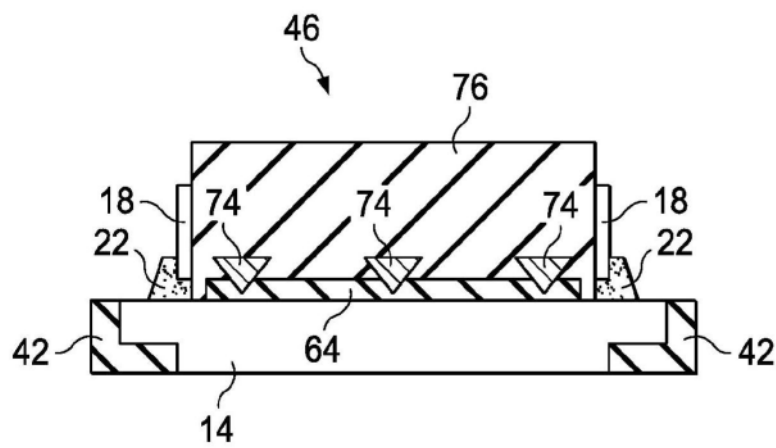


图48Q

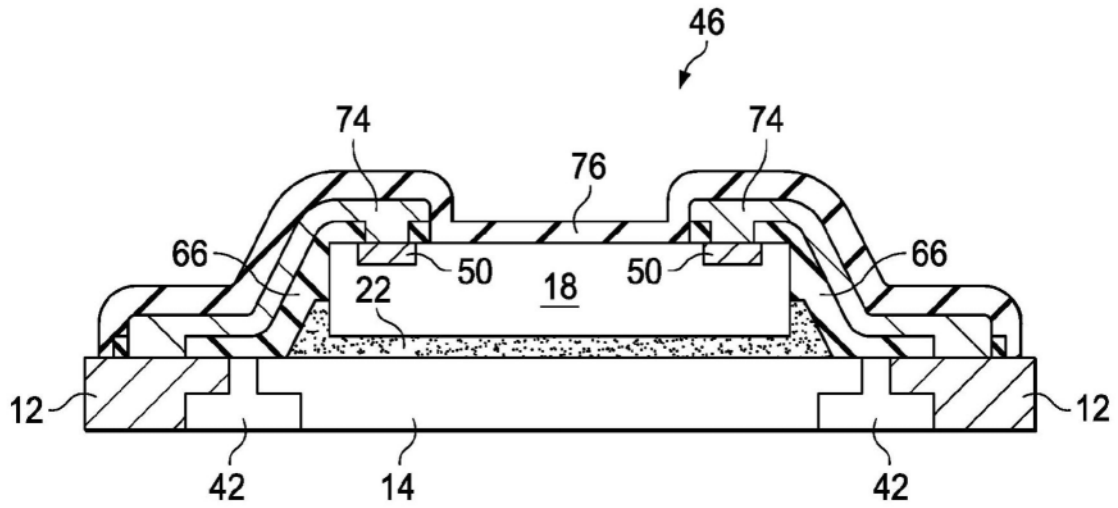


图49B

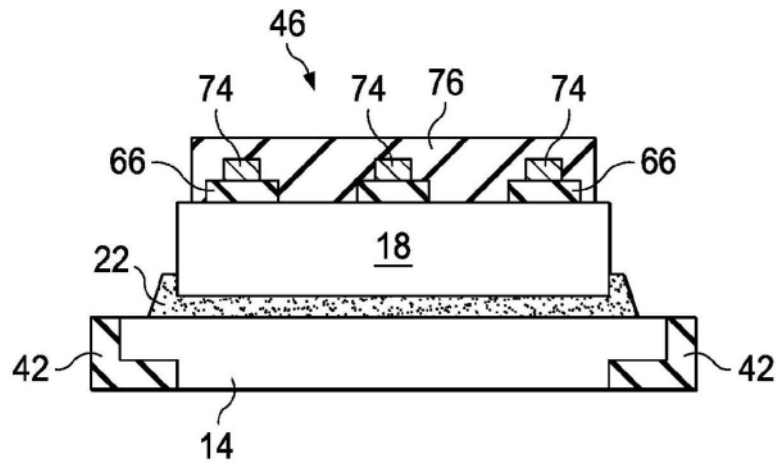


图49C

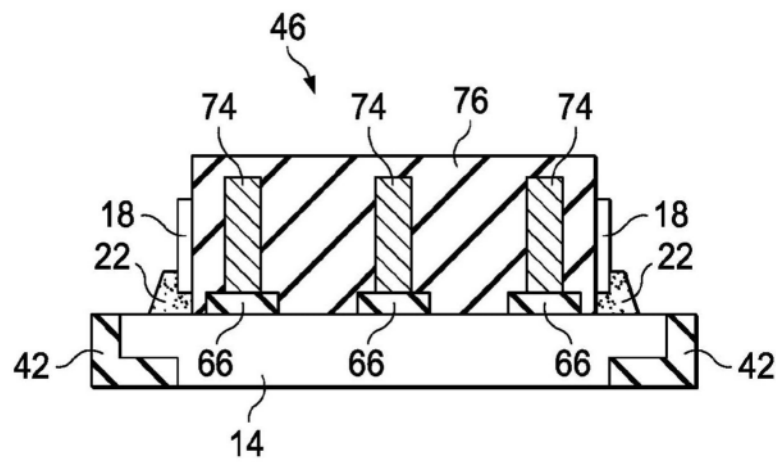


图49D

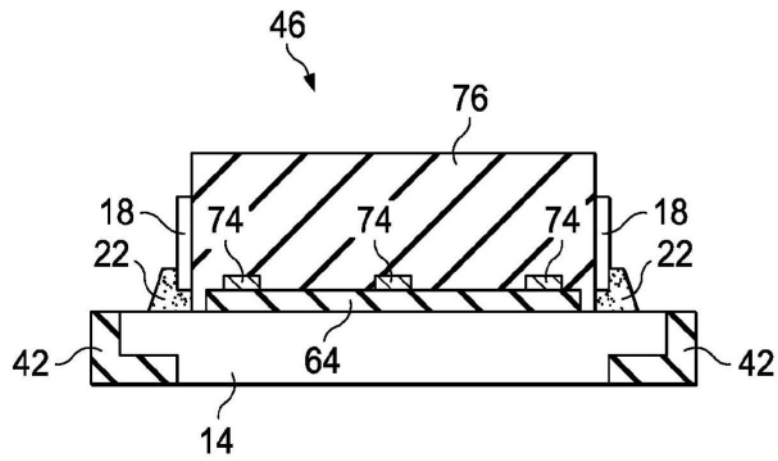


图49E

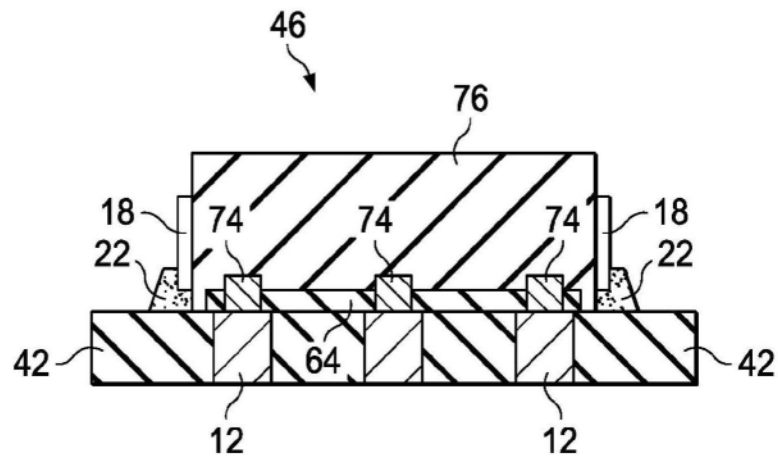


图49F

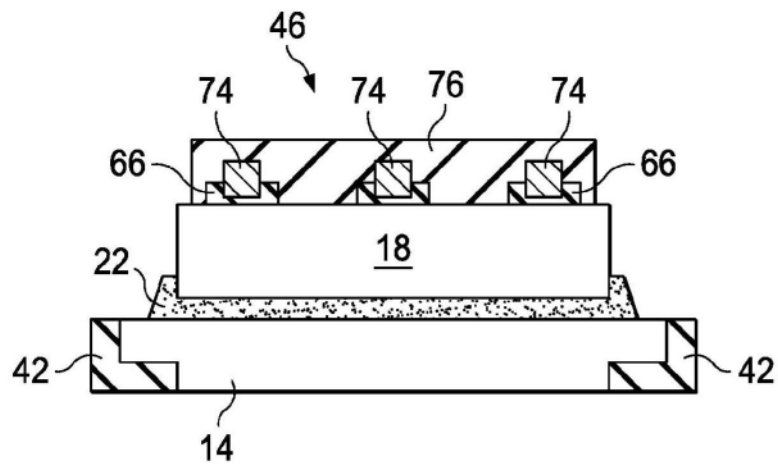


图49G

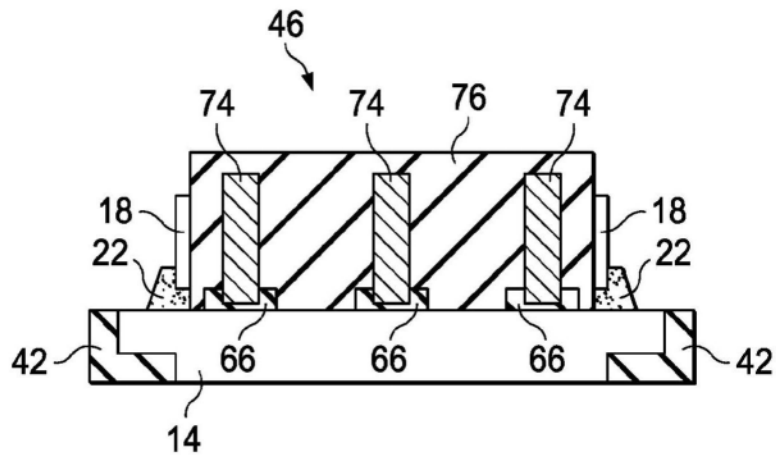


图49H

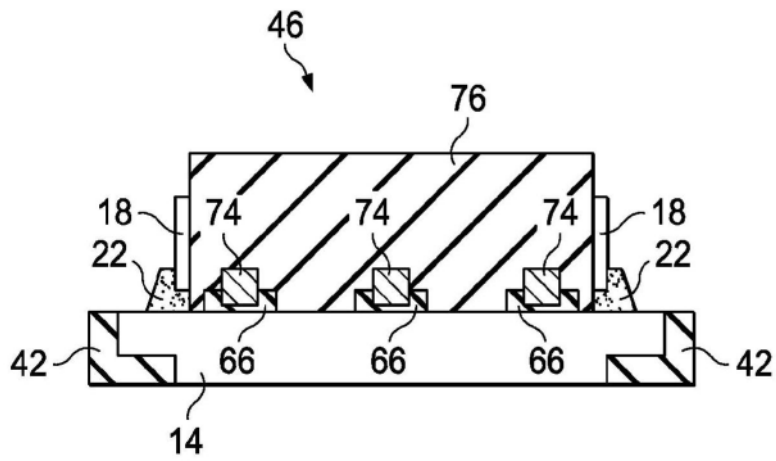


图49I

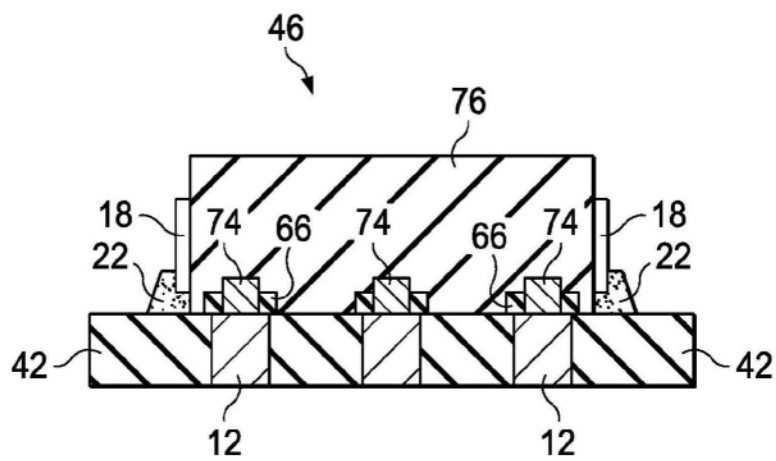


图49J

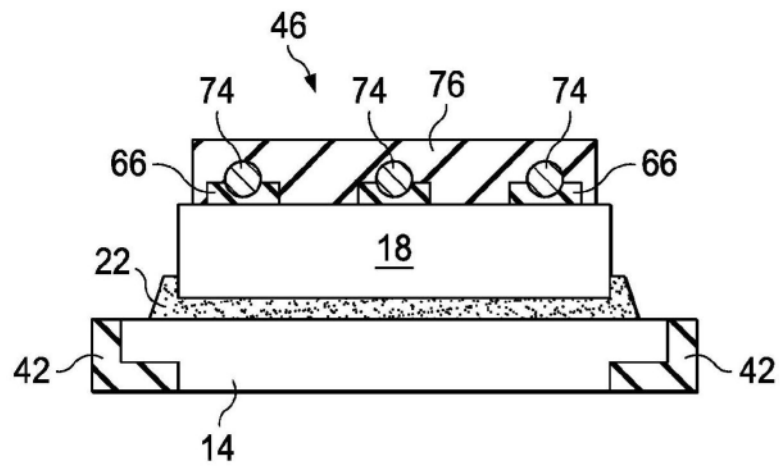


图49K

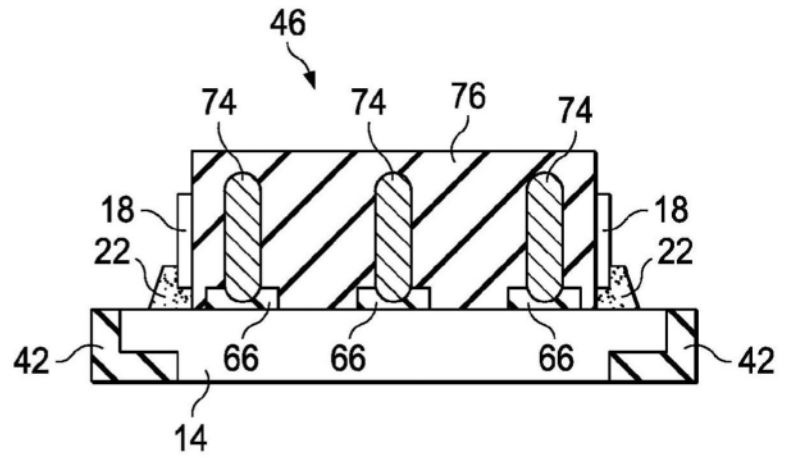


图 49L

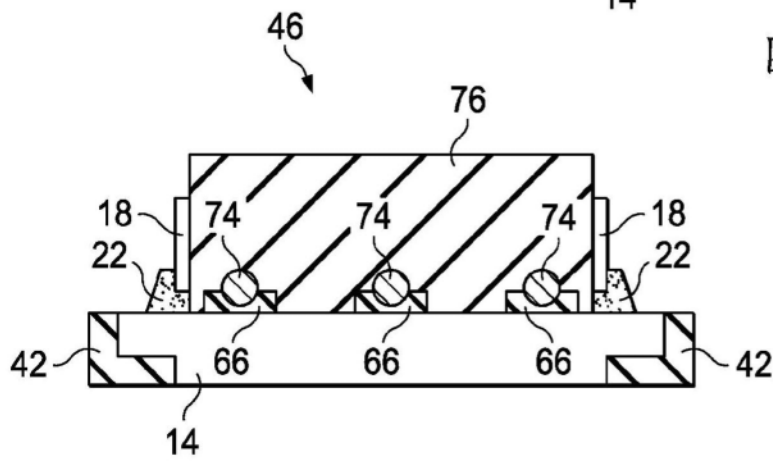


图 49M

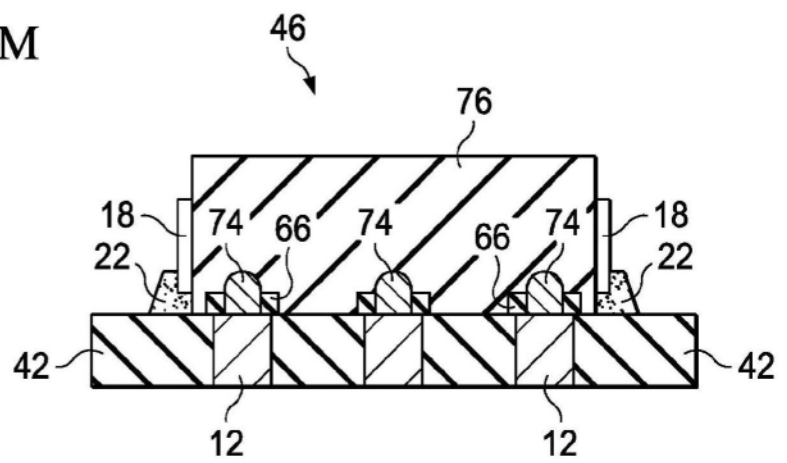


图 49N

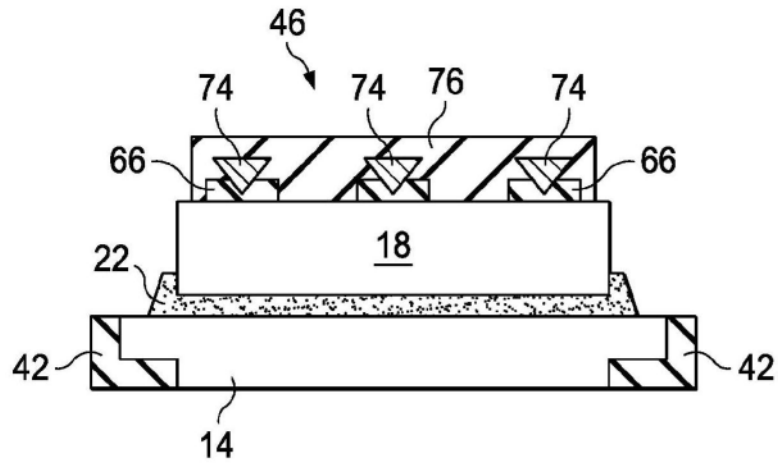


图49O

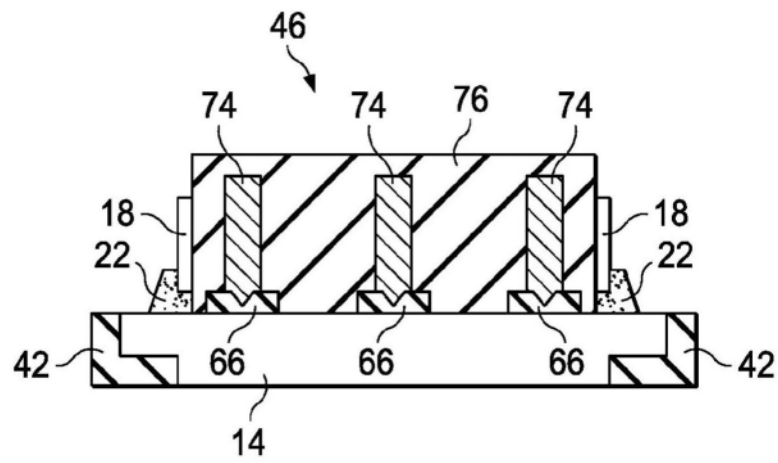


图49P

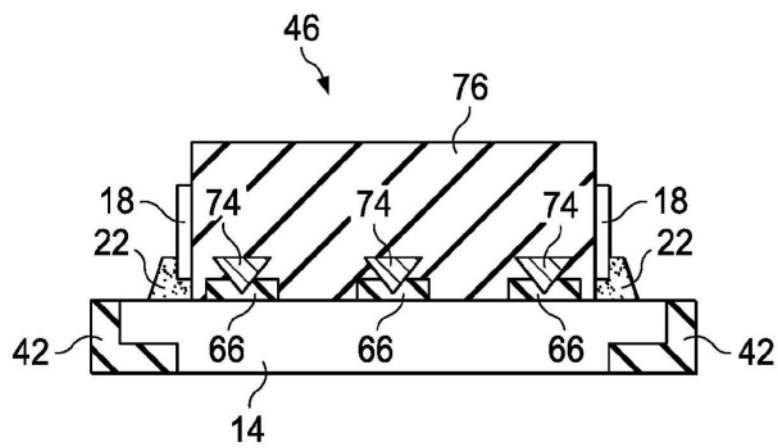


图49Q

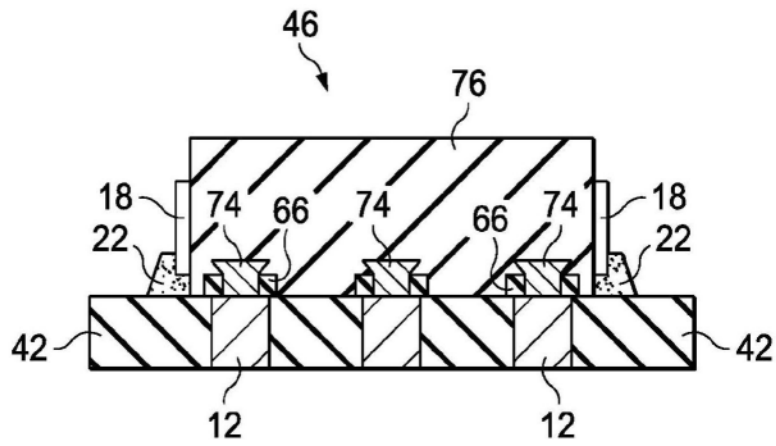


图49R

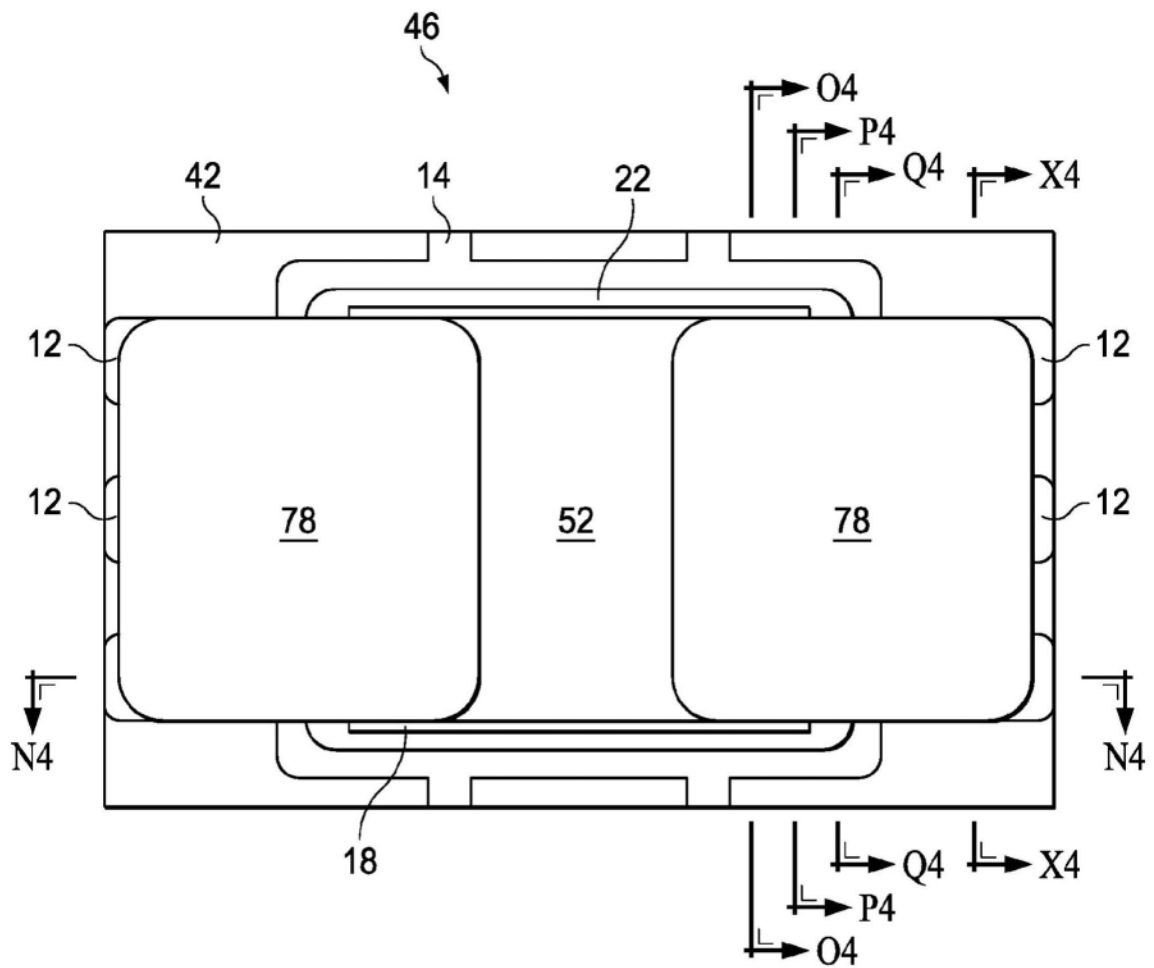


图50A

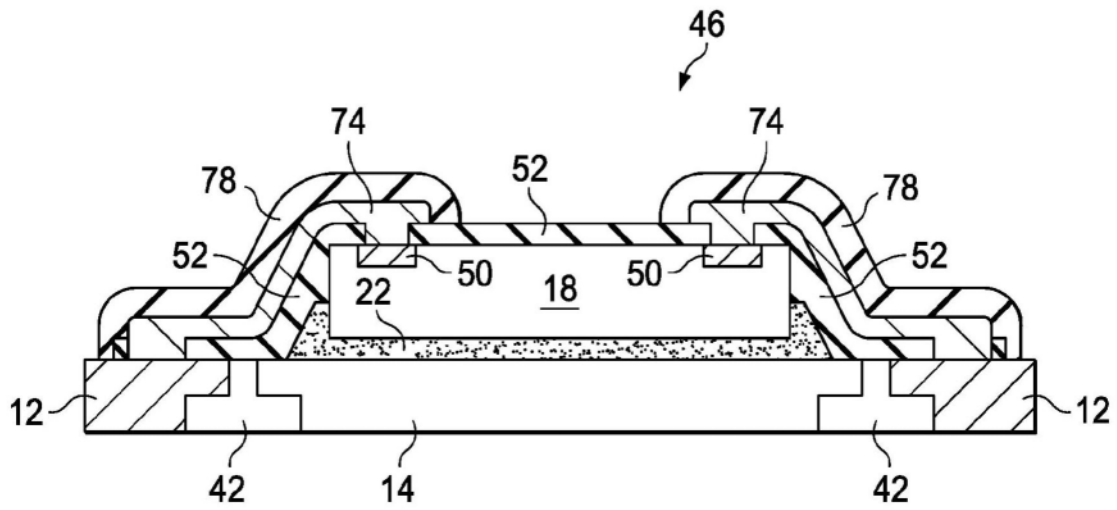


图50B

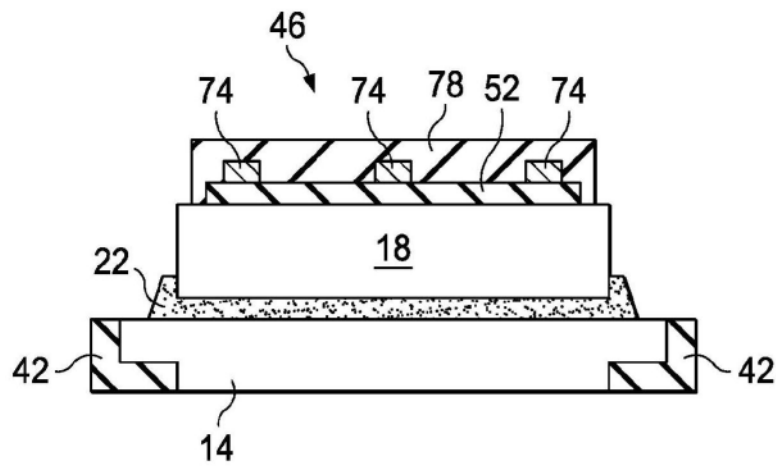


图50C

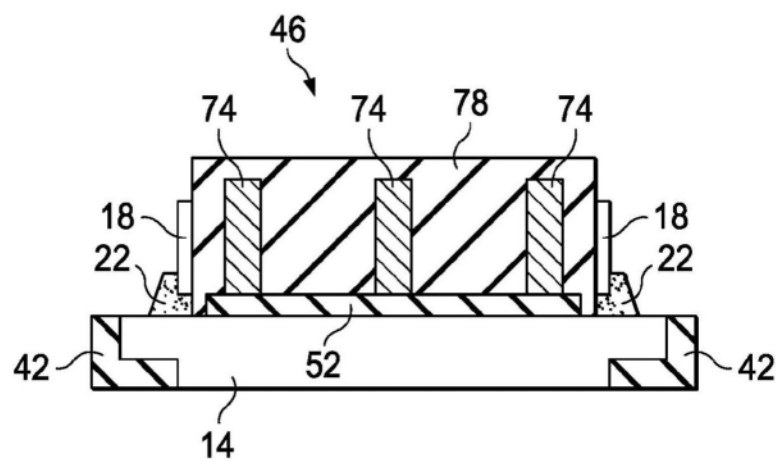


图50D

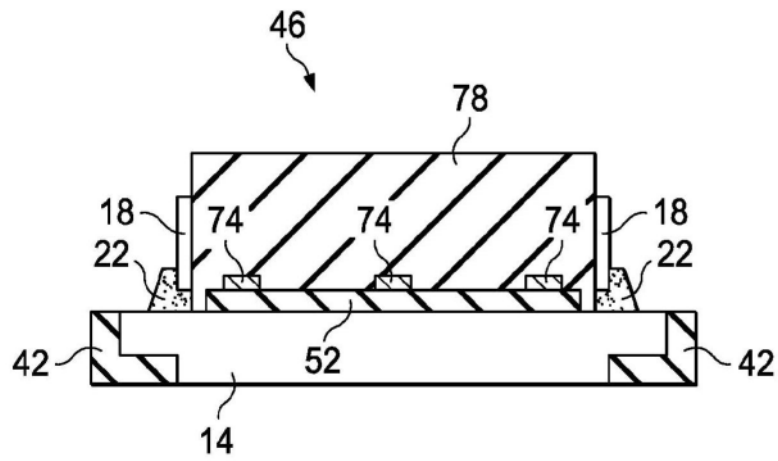


图50E

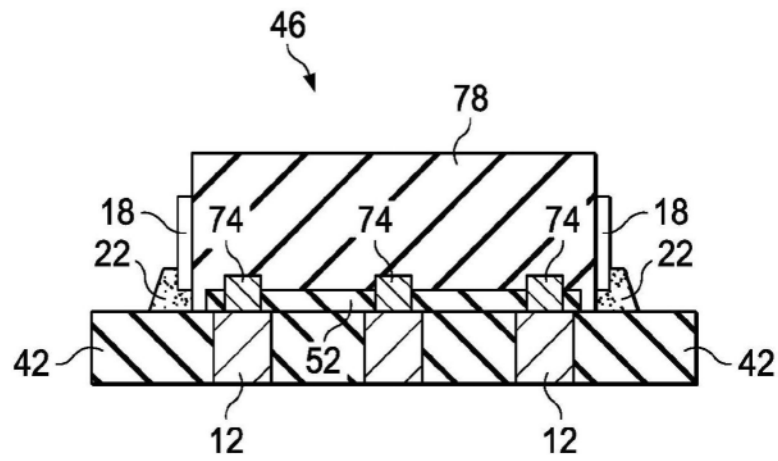


图50F

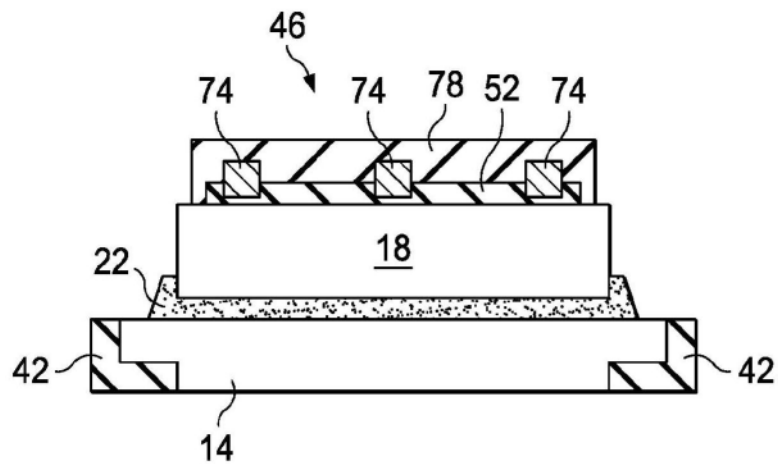


图50G

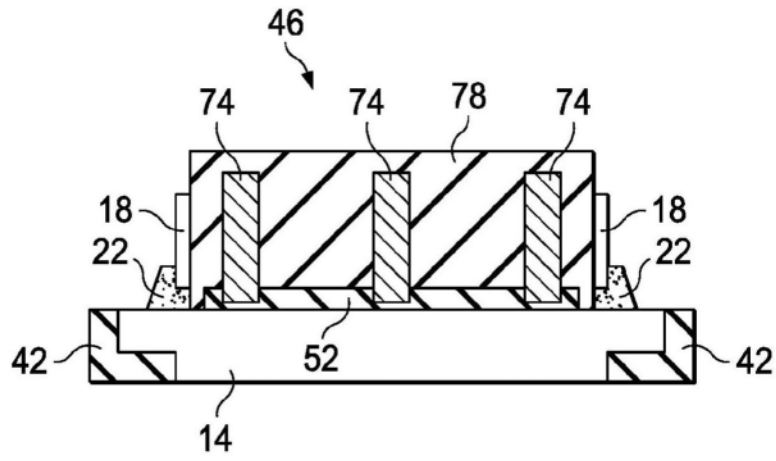


图50H

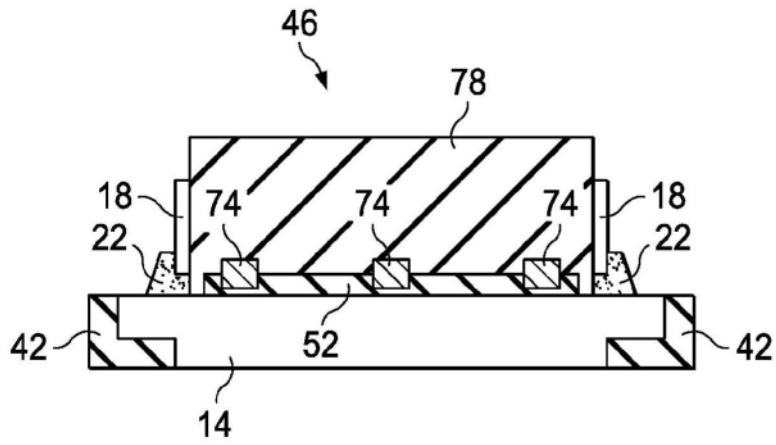


图50I

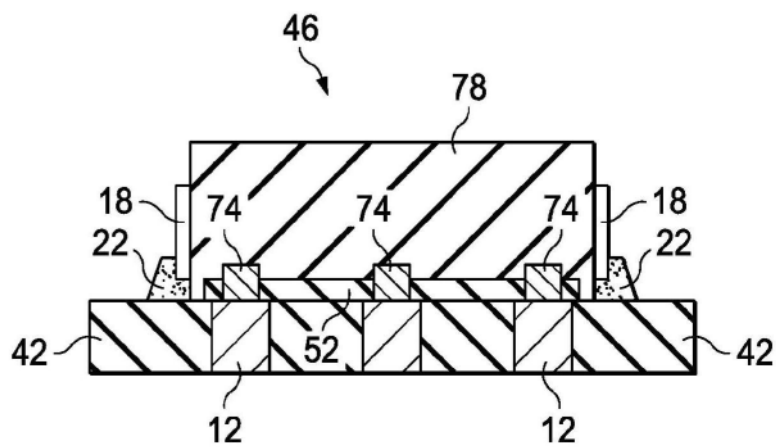


图50J

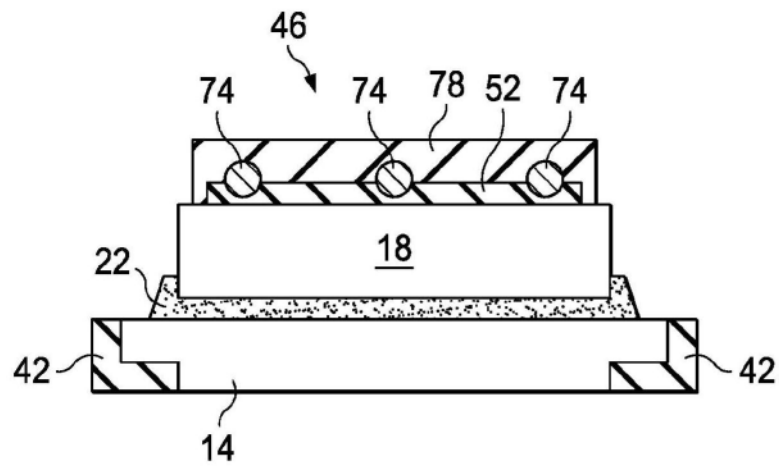


图50K

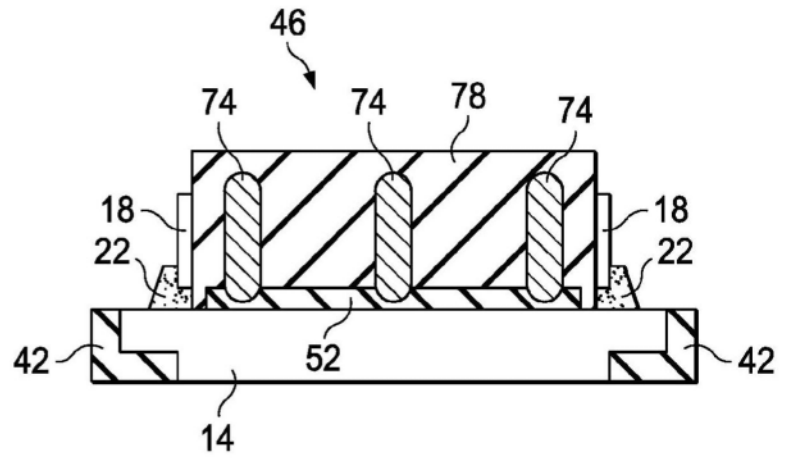


图 50L

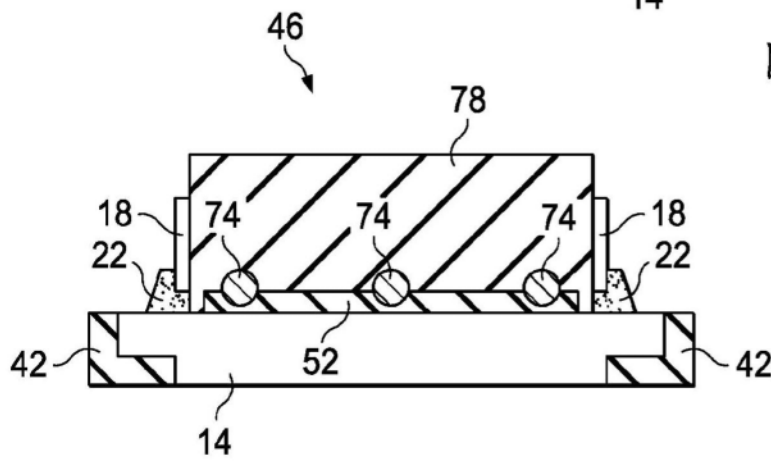


图 50M

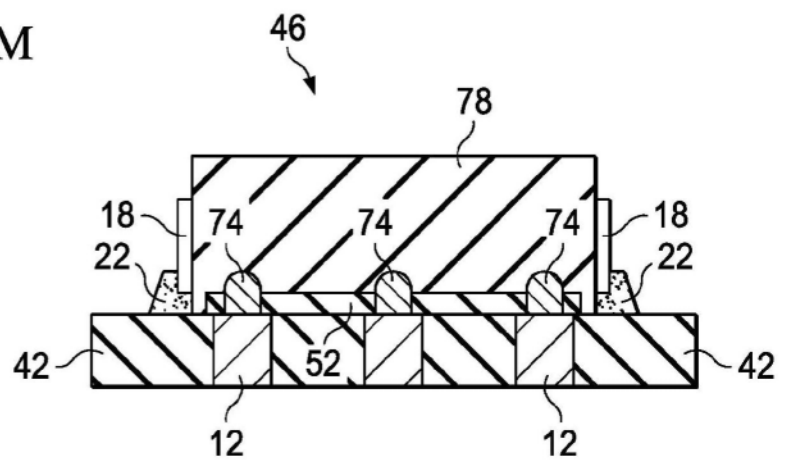


图 50N

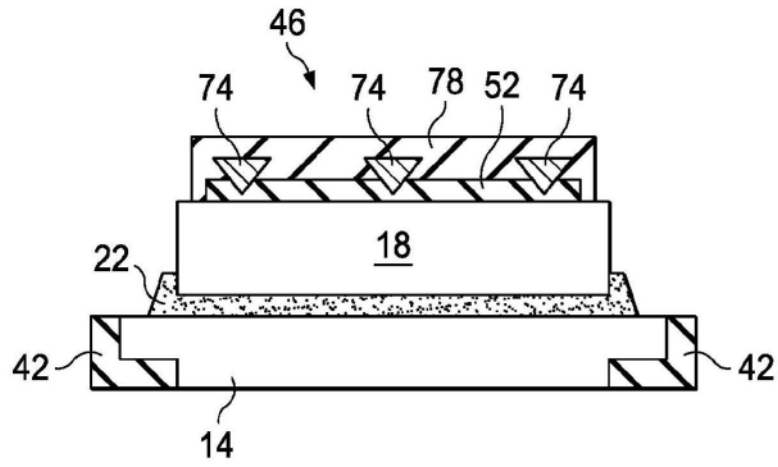


图500

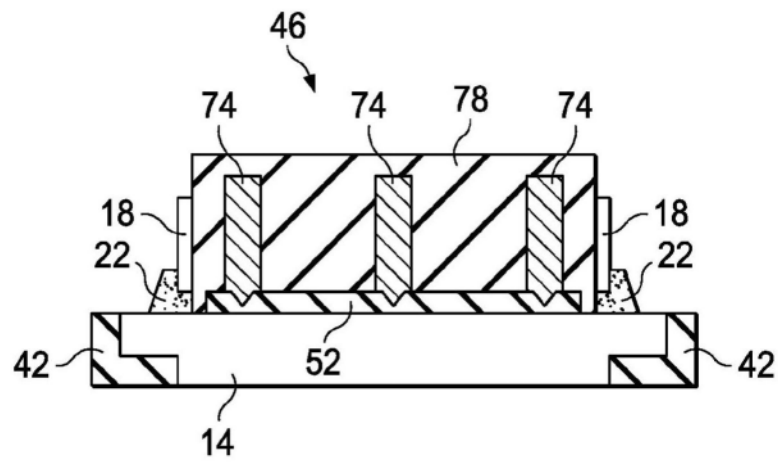


图50P

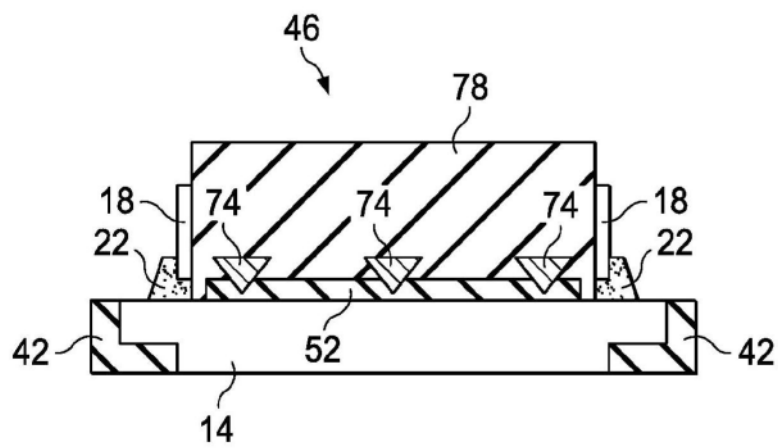


图50Q

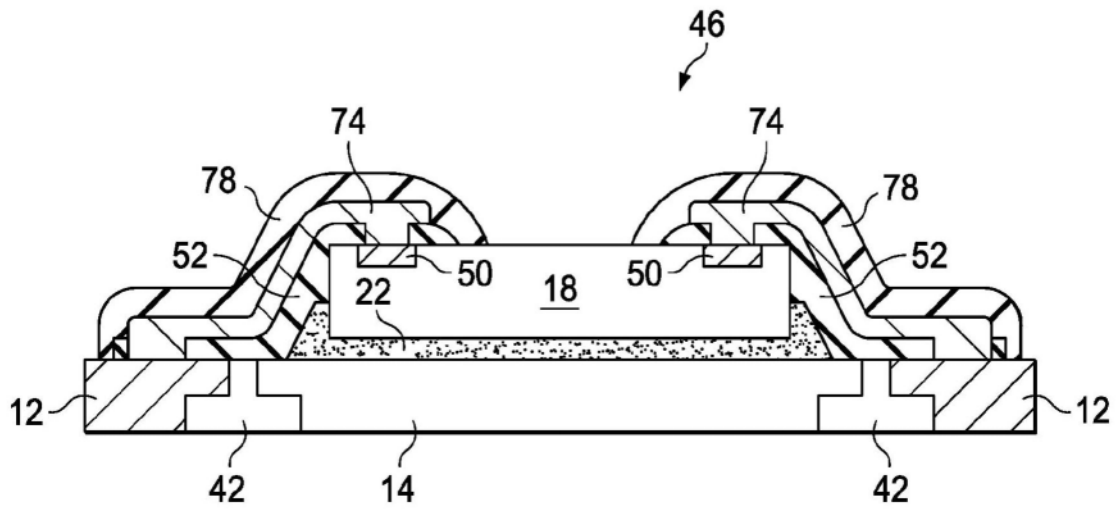


图51B

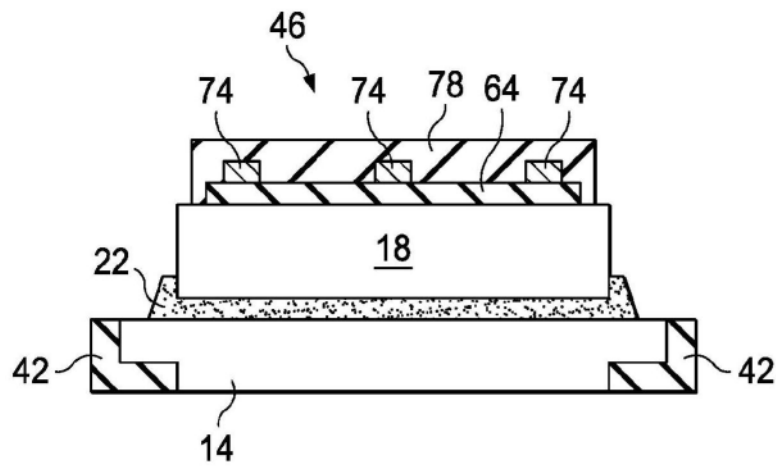


图51C

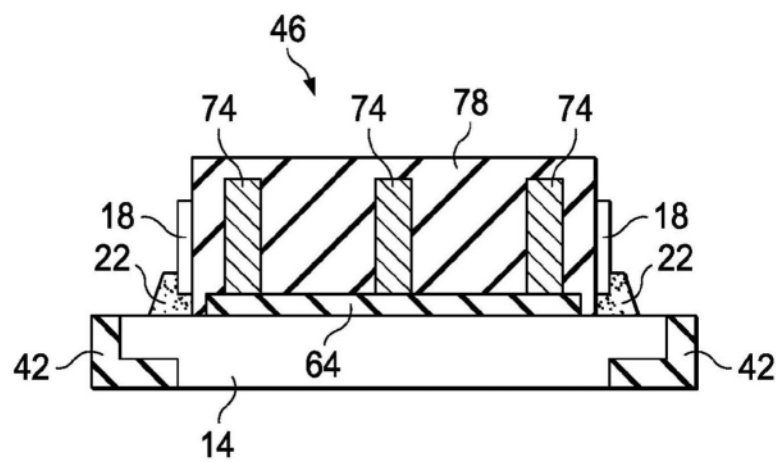


图51D

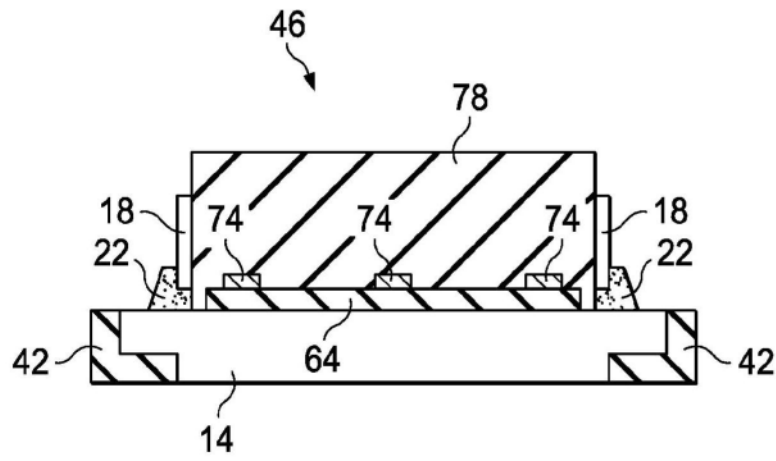


图51E

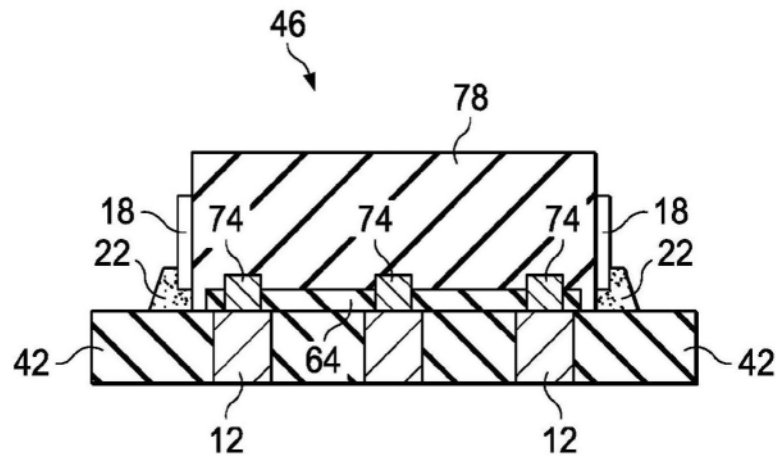


图51F

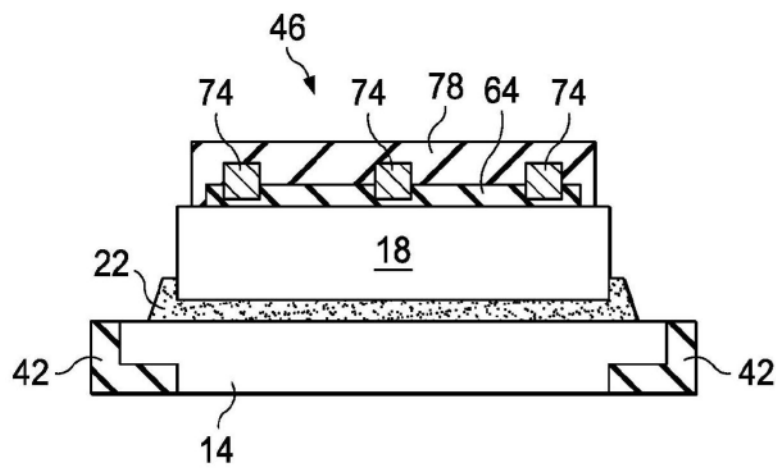


图51G

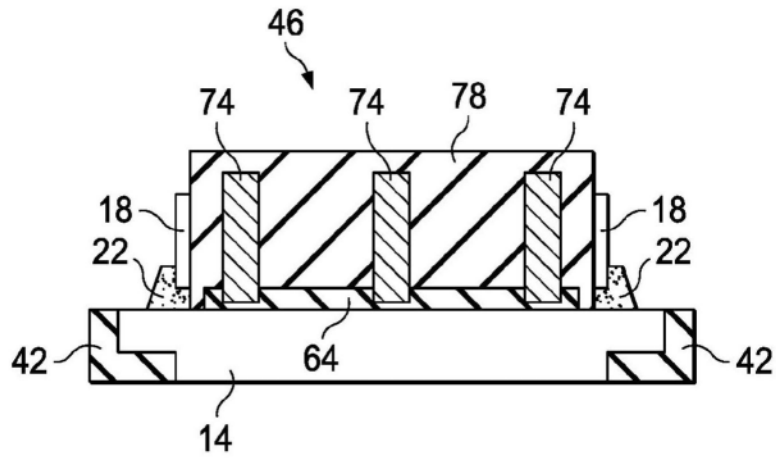


图51H

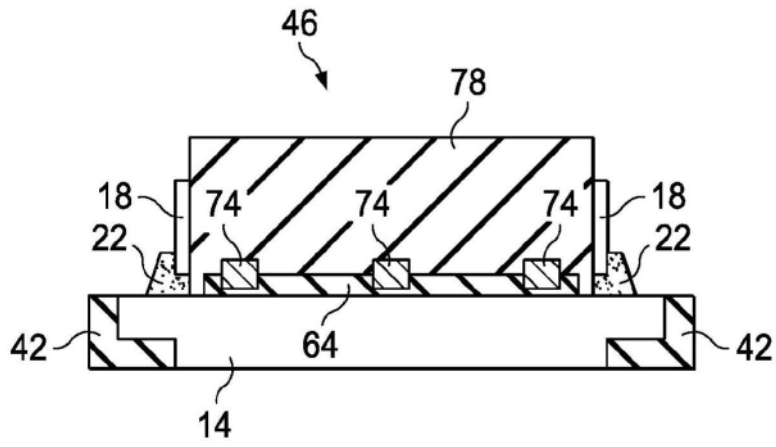


图51I

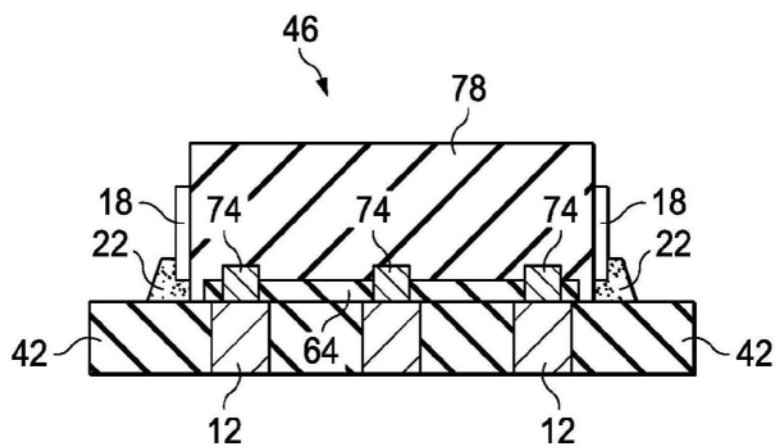


图51J

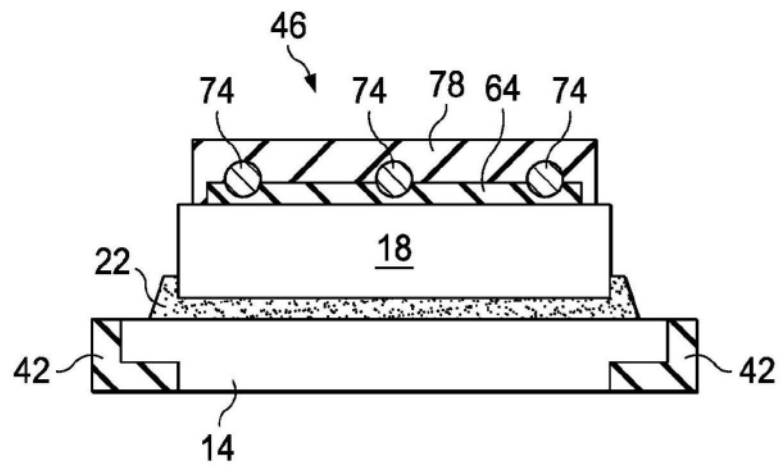


图51K

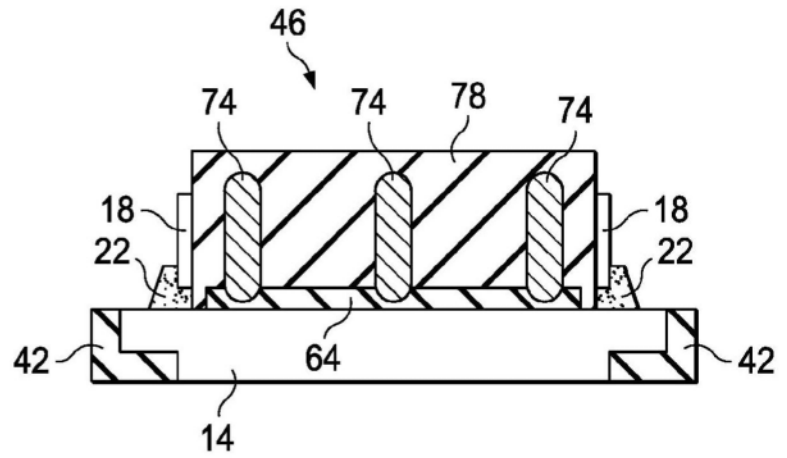


图 51L

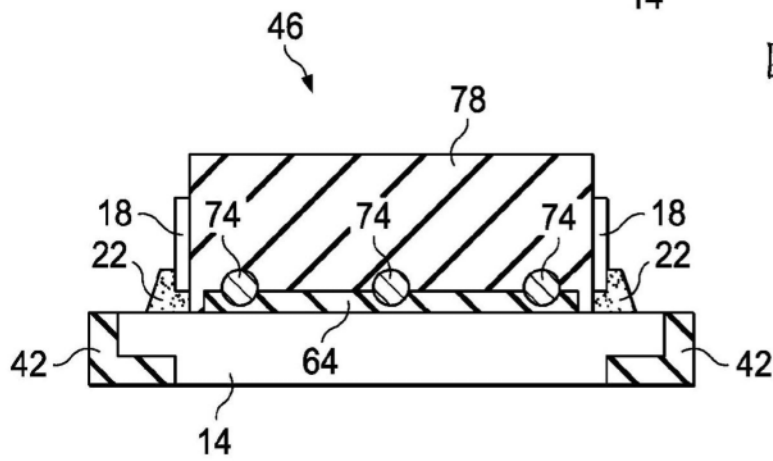


图 51M

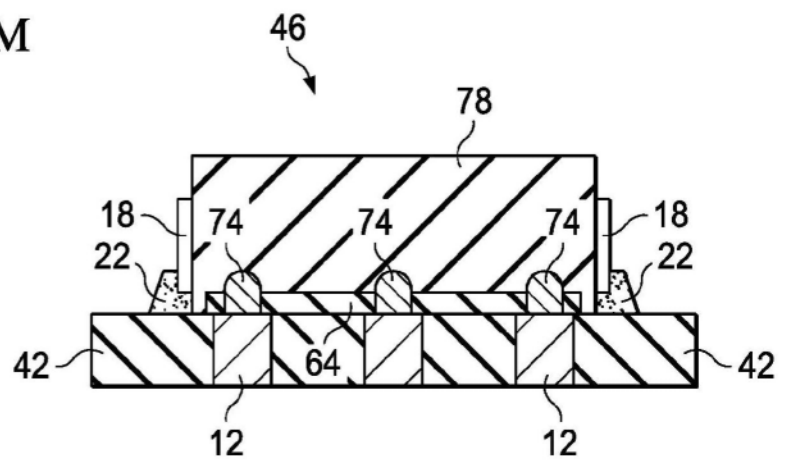


图 51N

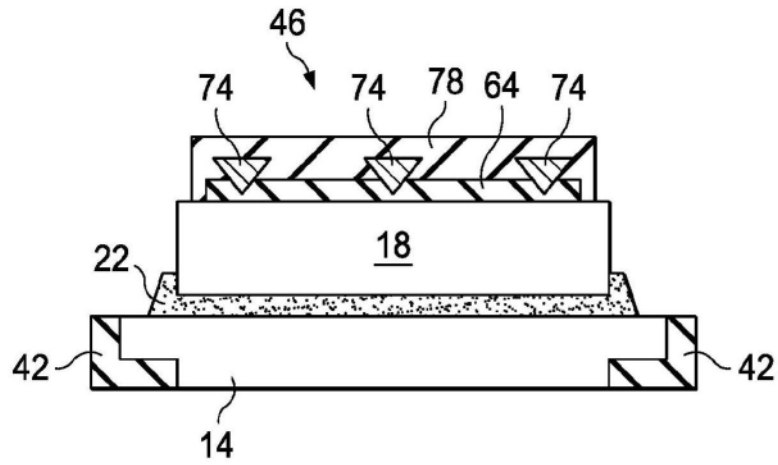


图510

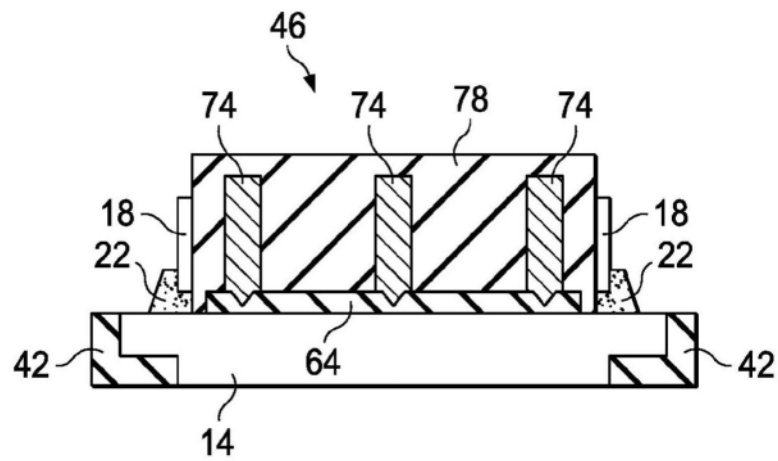


图51P

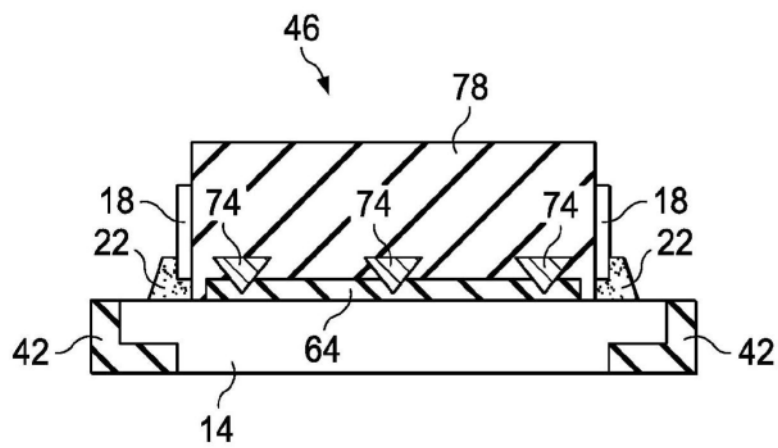


图51Q

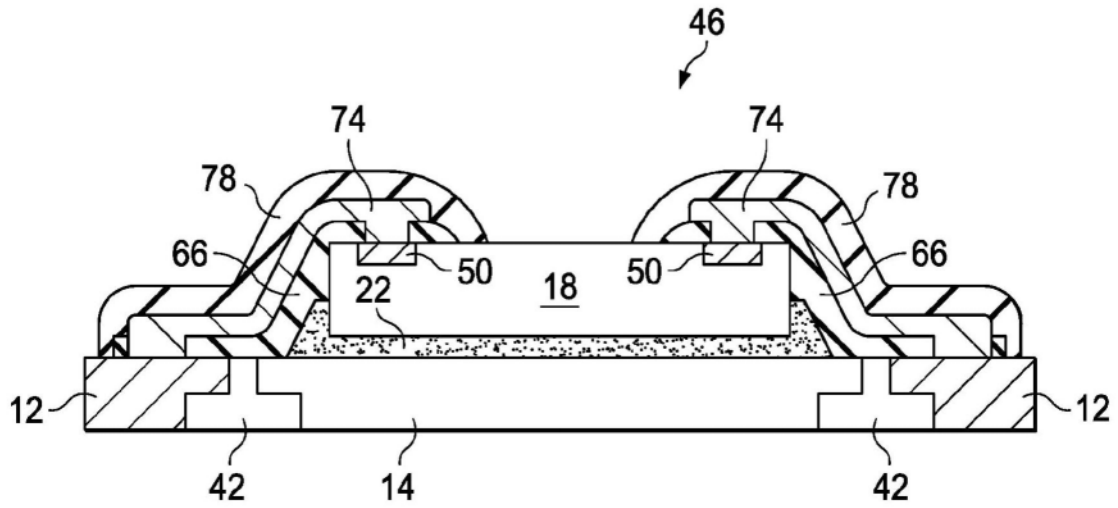


图52B

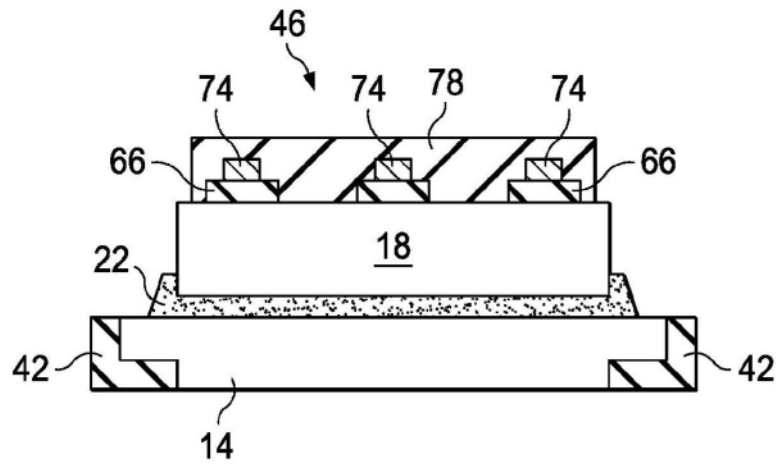


图52C

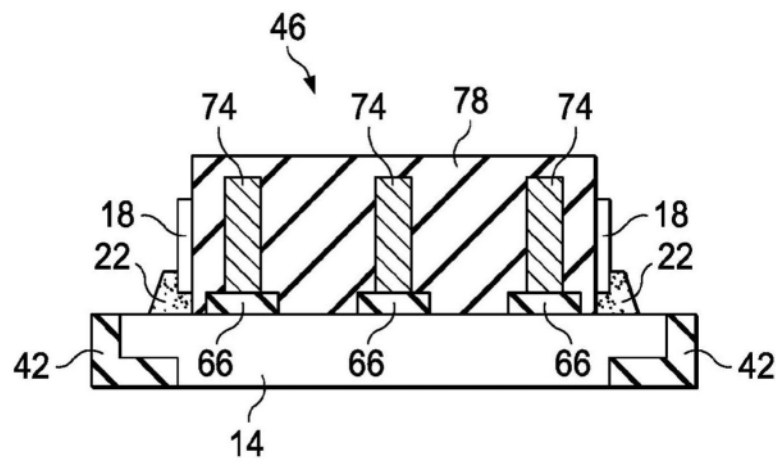


图52D

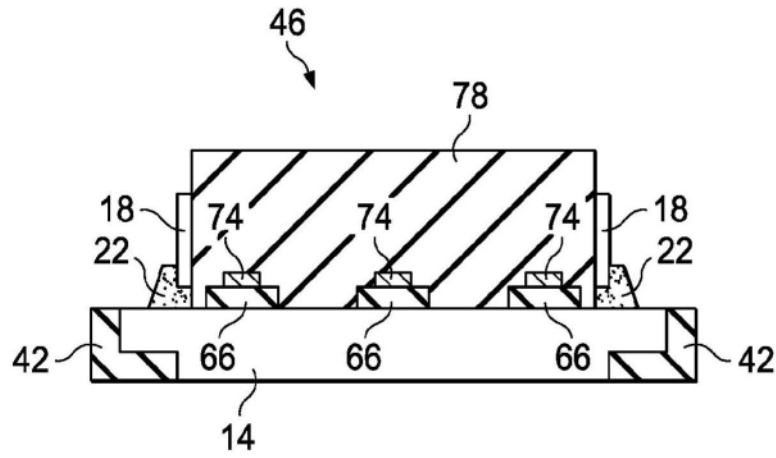


图52E

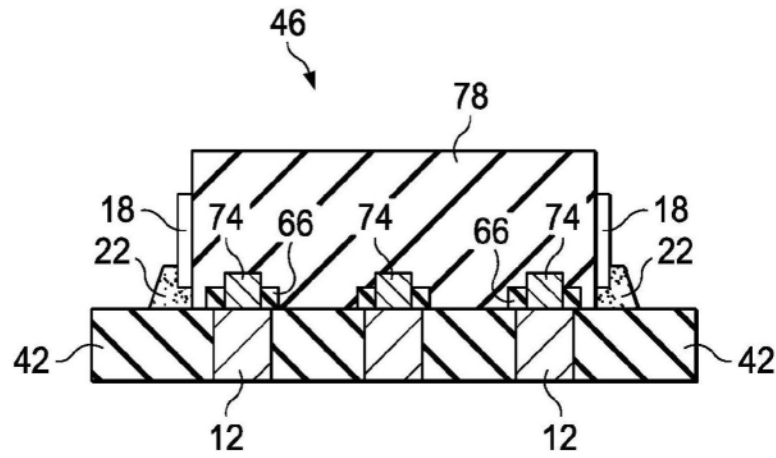


图52F

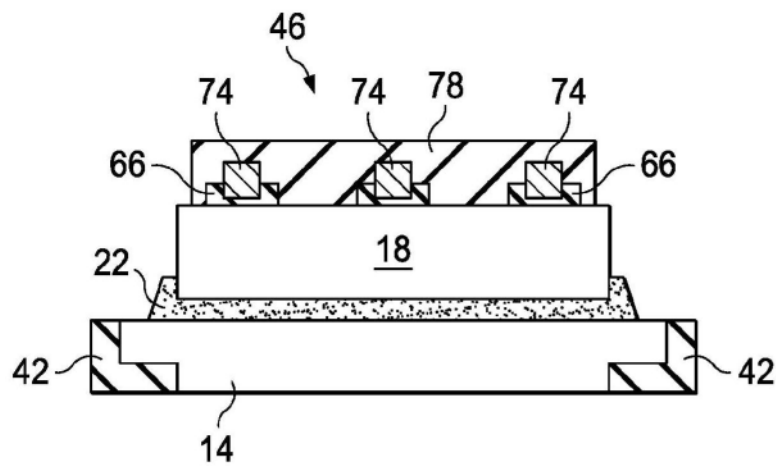


图52G

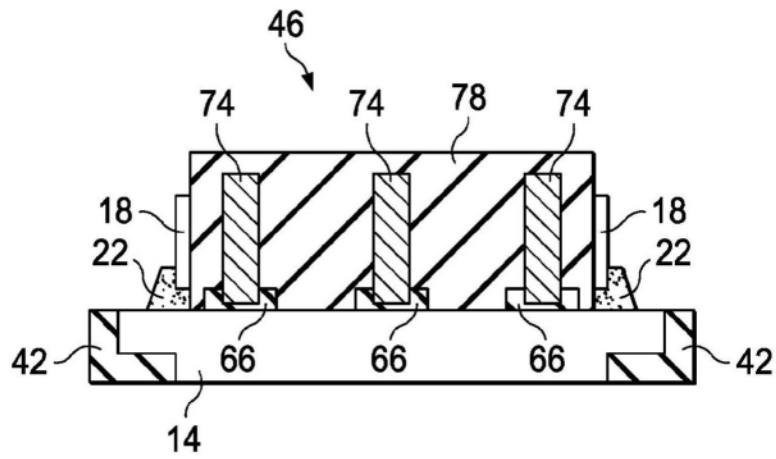


图52H

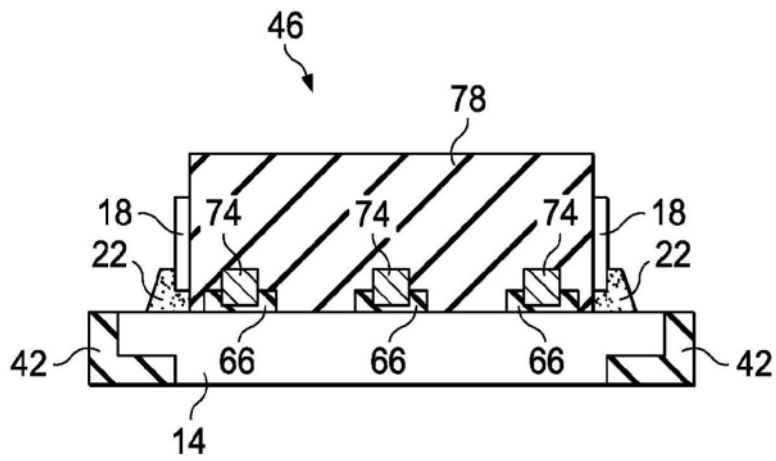


图52I

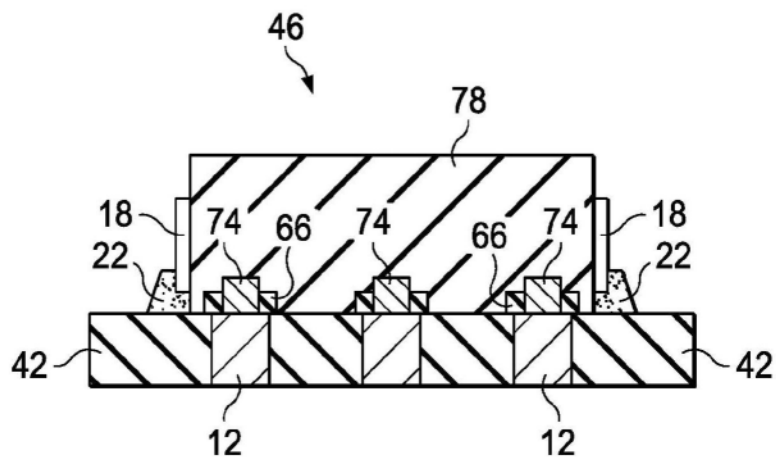


图52J

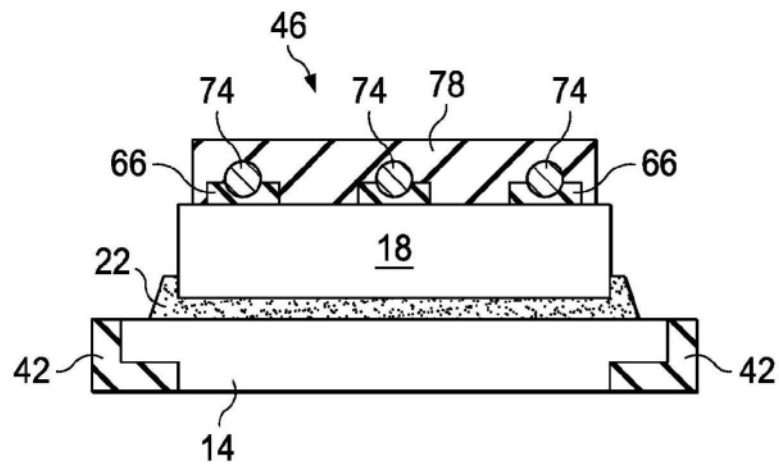


图52K

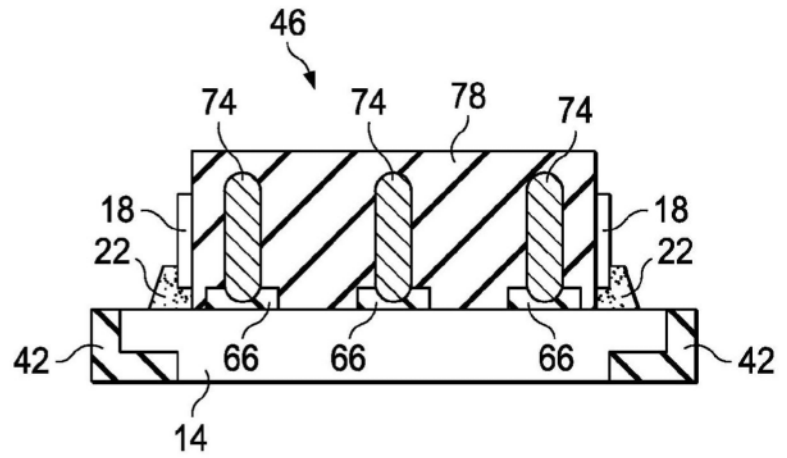


图 52L

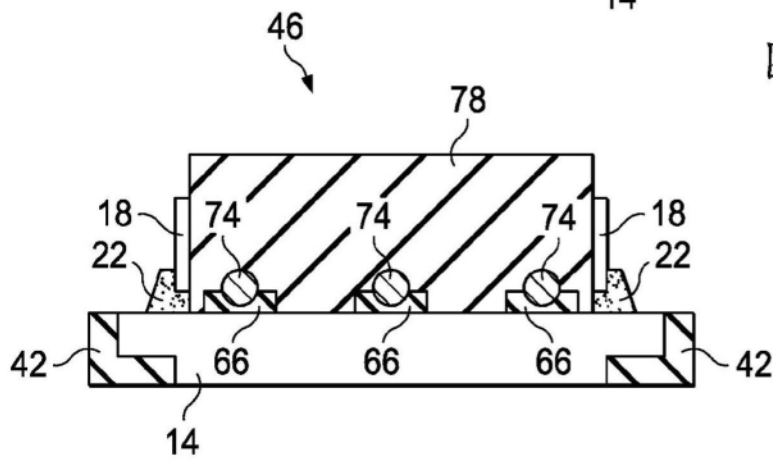


图 52M

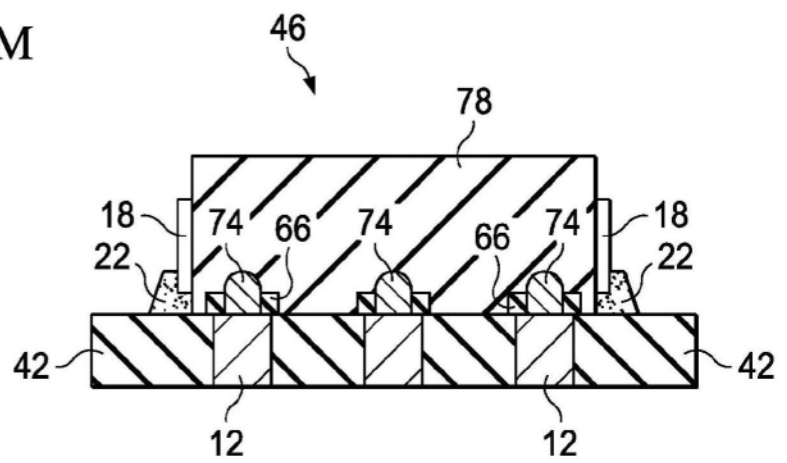


图 52N

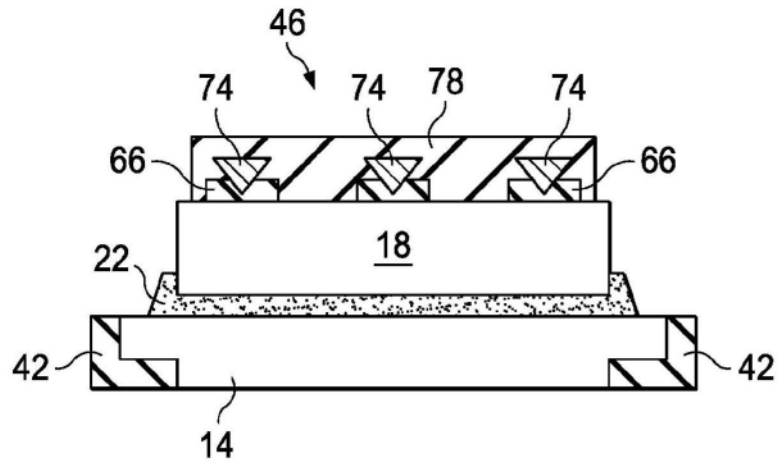


图52O

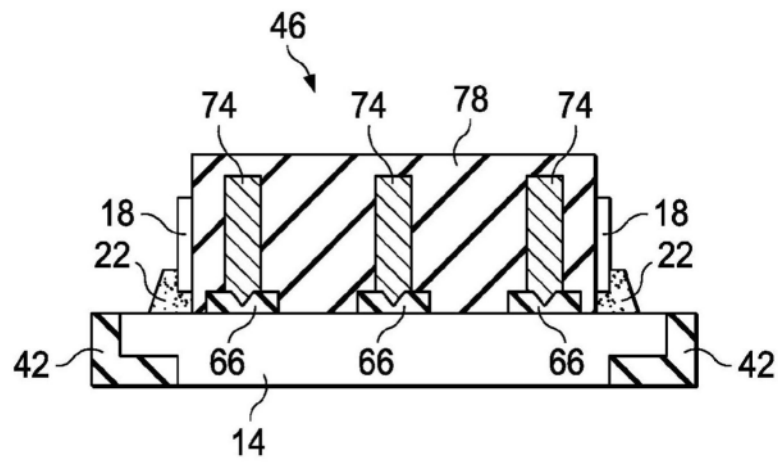


图52P

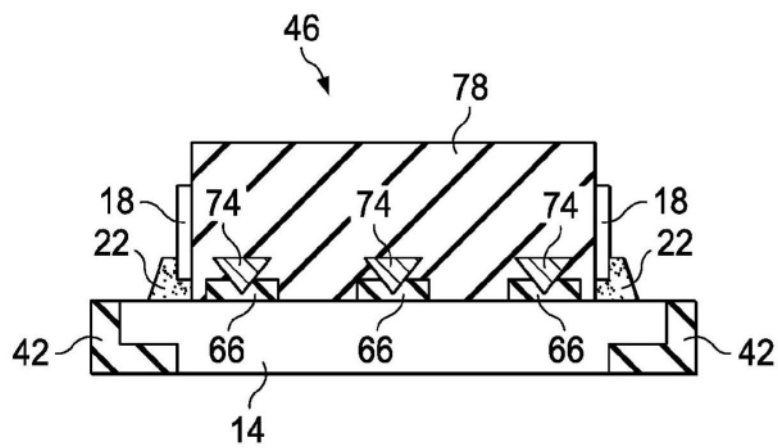


图52Q

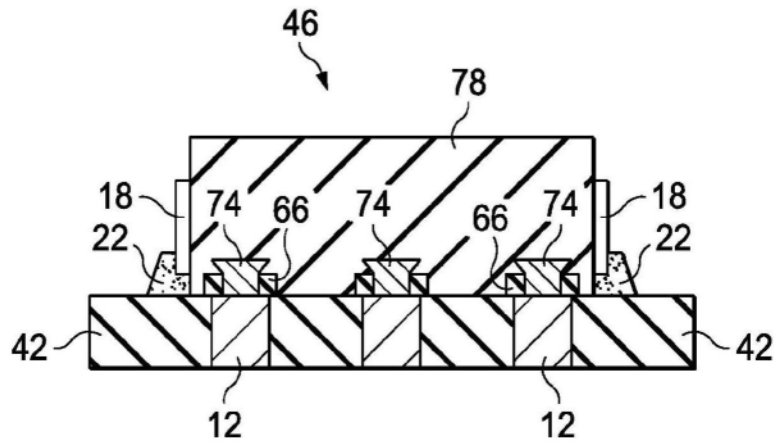


图52R

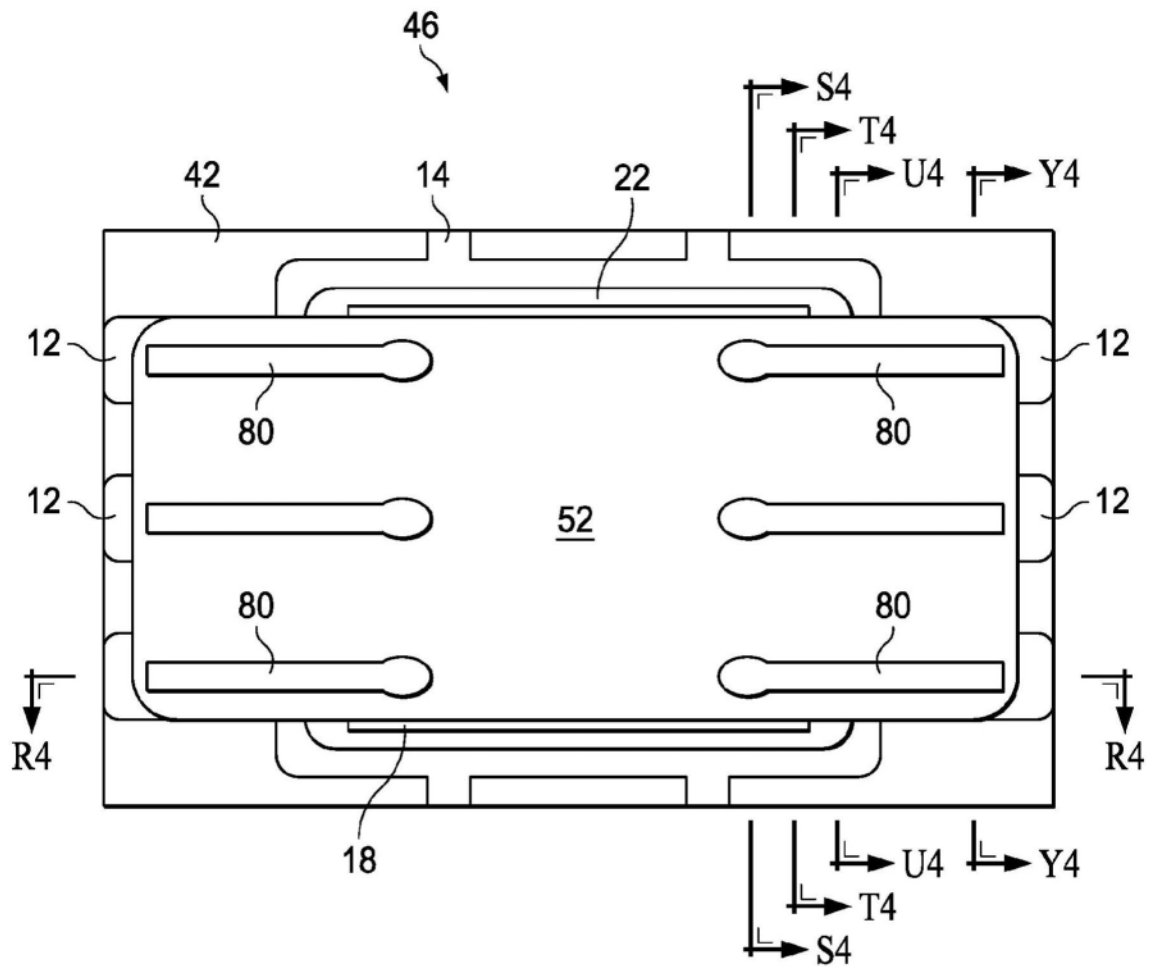


图53A

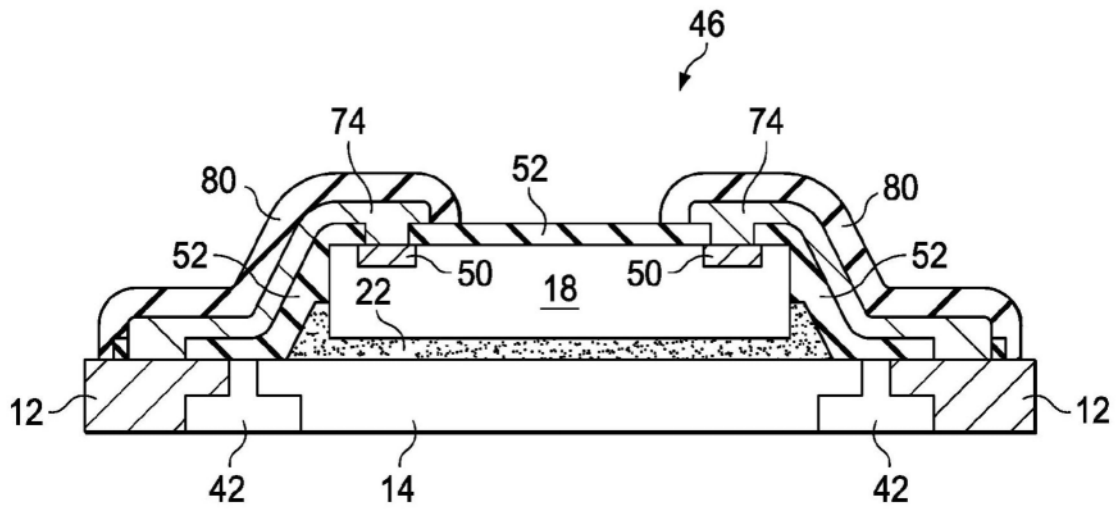


图53B

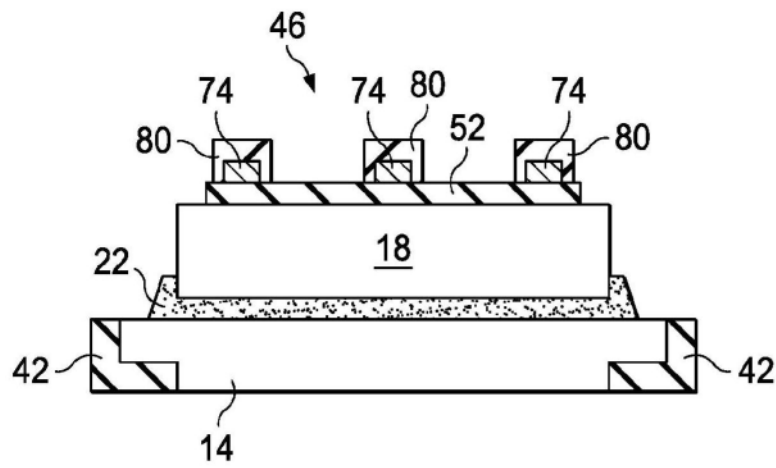


图53C

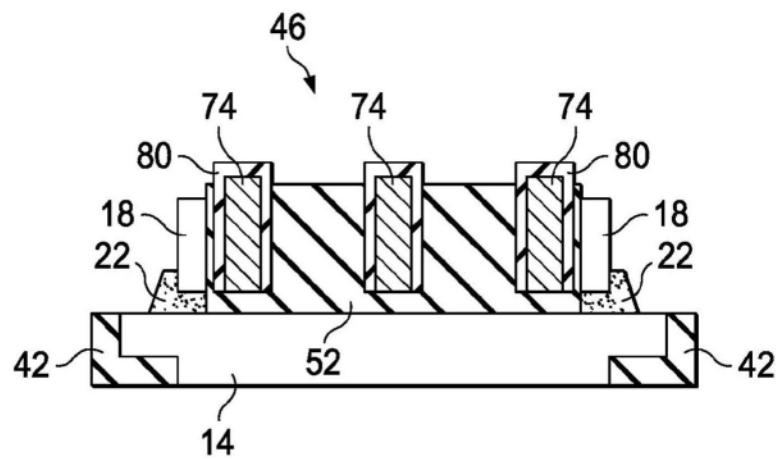


图53D

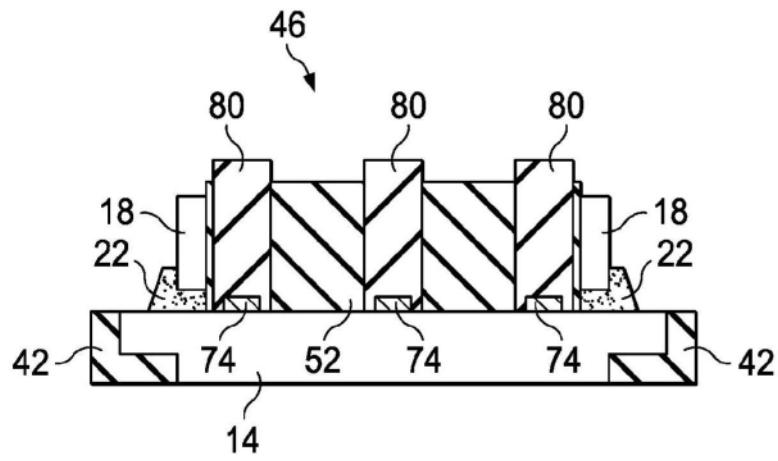


图53E

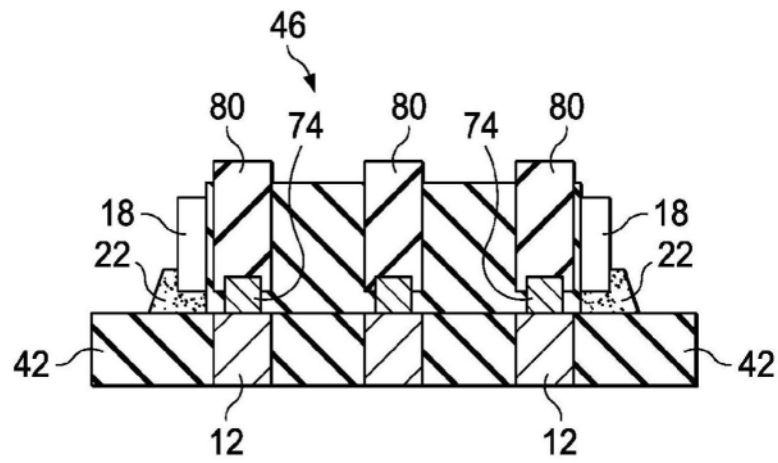


图53F

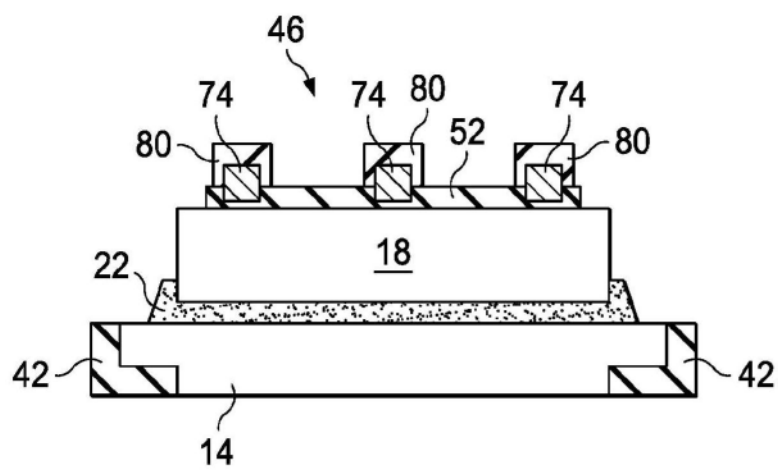


图53G

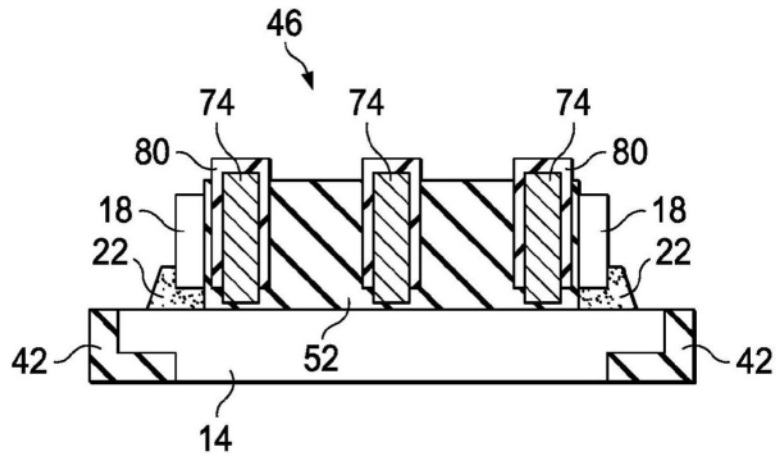


图53H

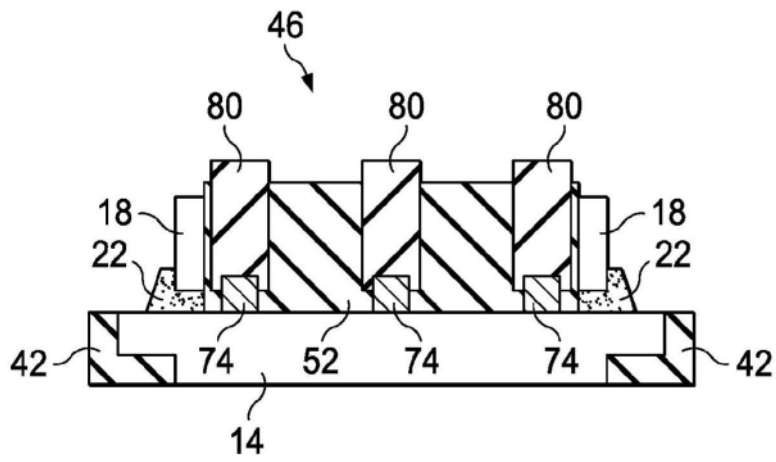


图53I

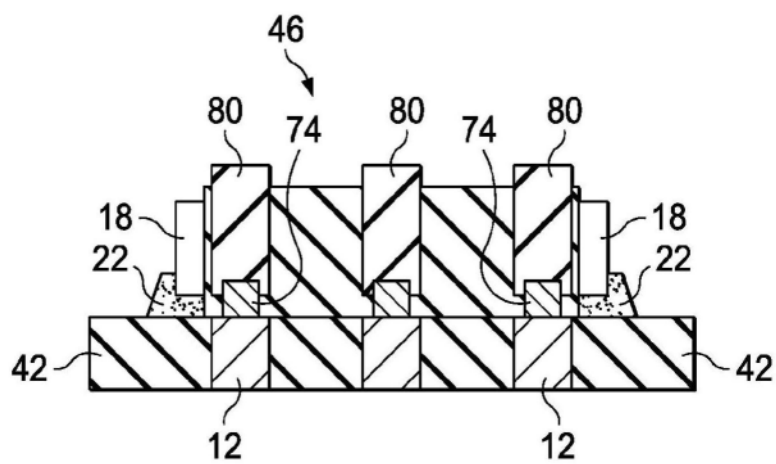


图53J

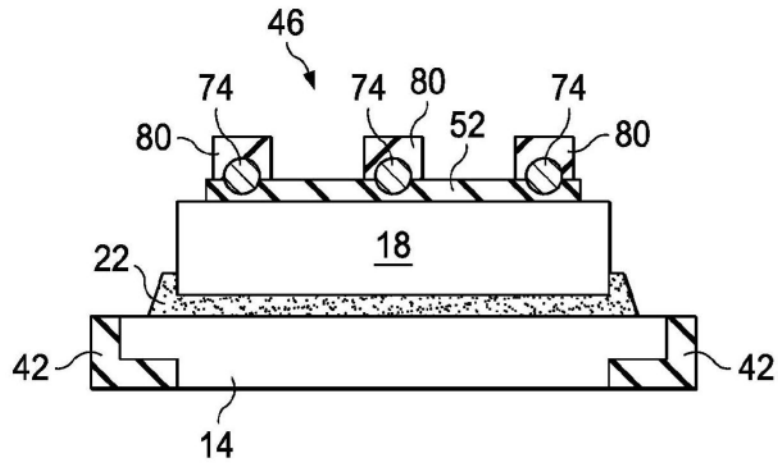


图53K

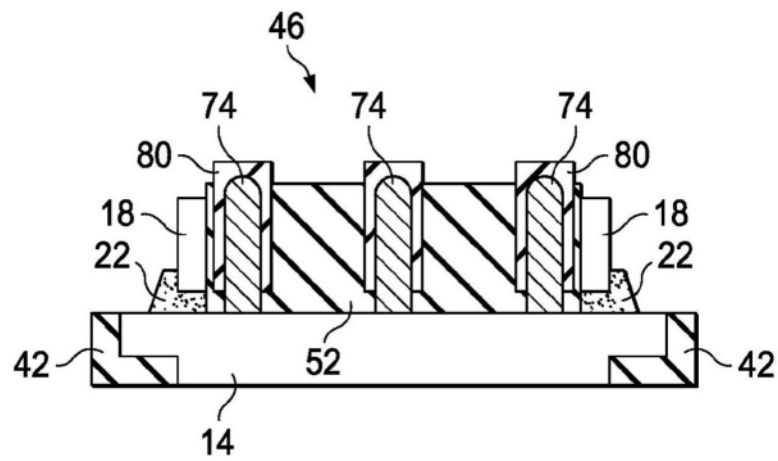


图53L

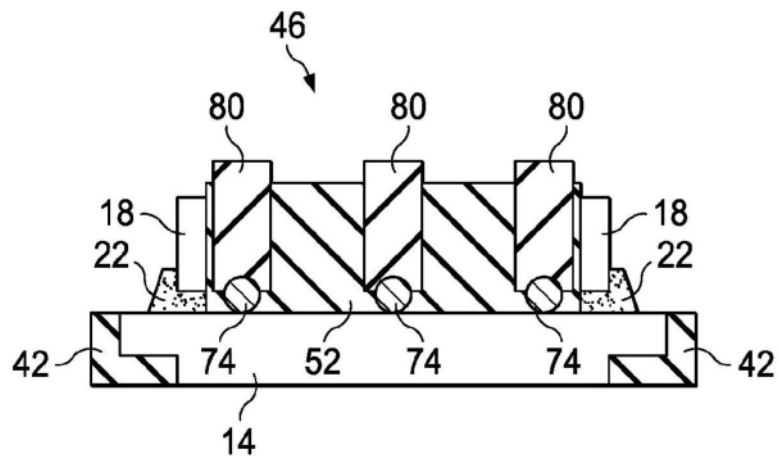


图53M

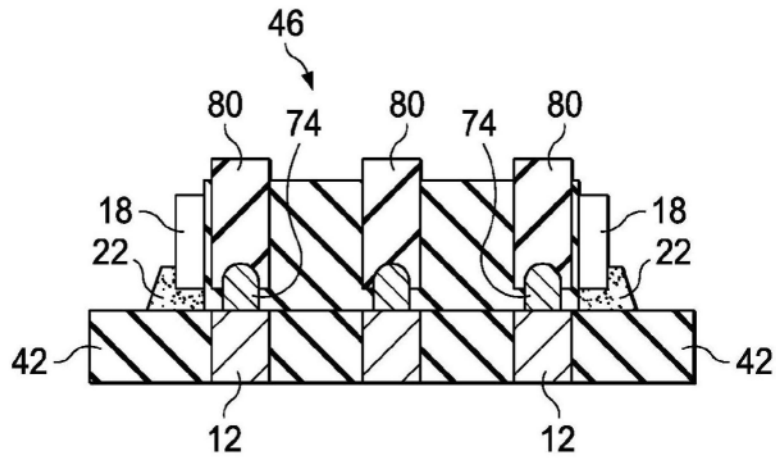


图53N

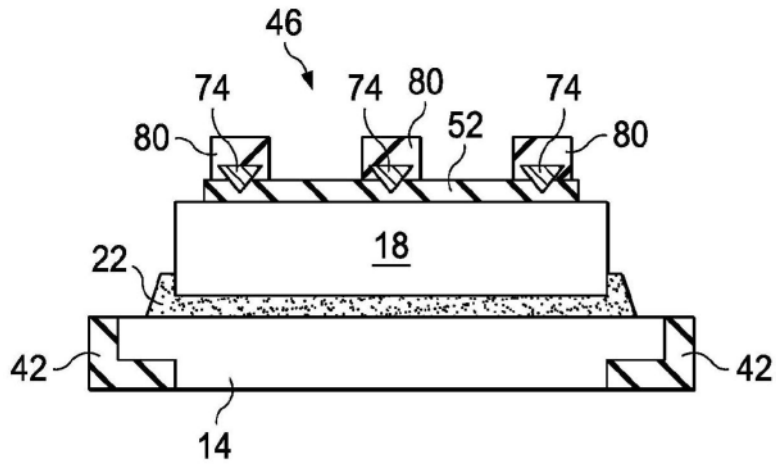


图53O

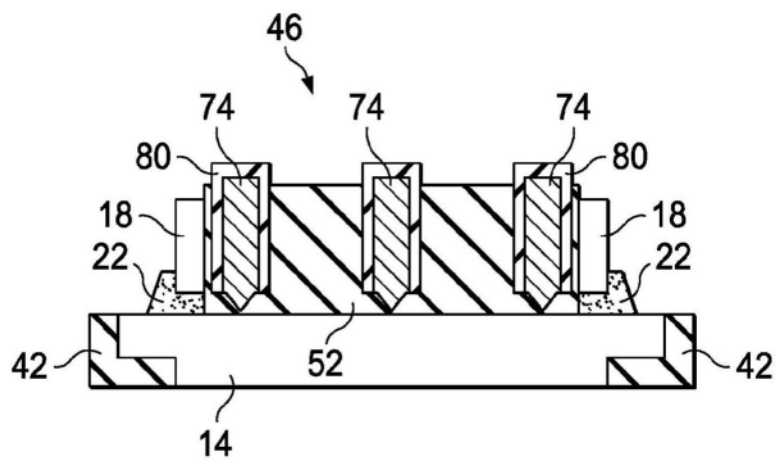


图53P

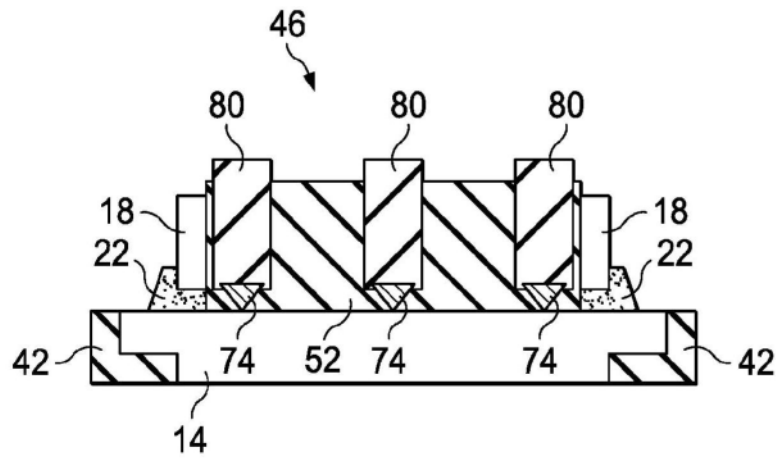


图53Q

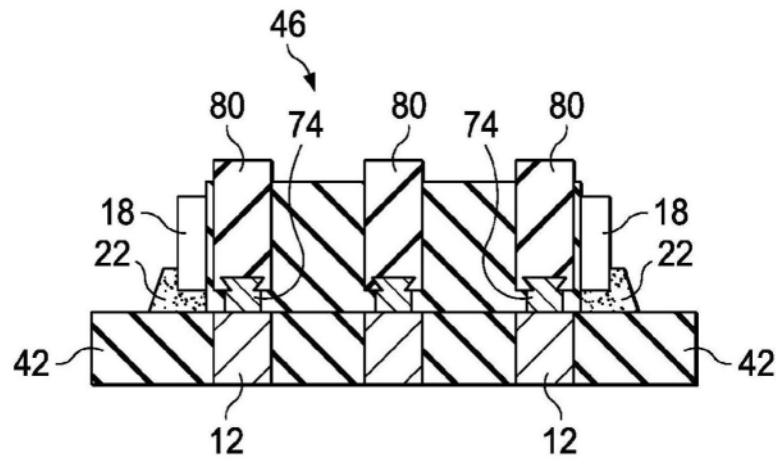


图53R

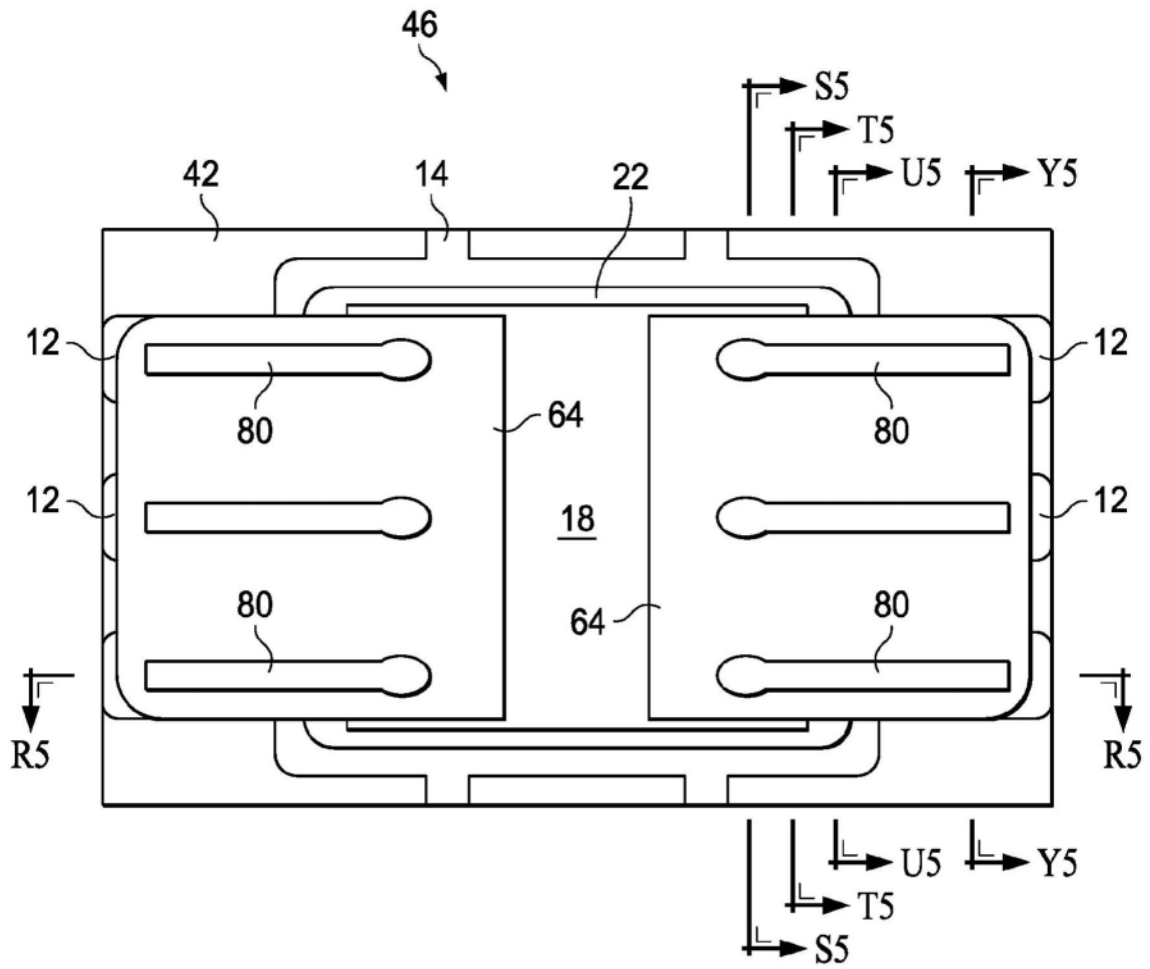


图54A

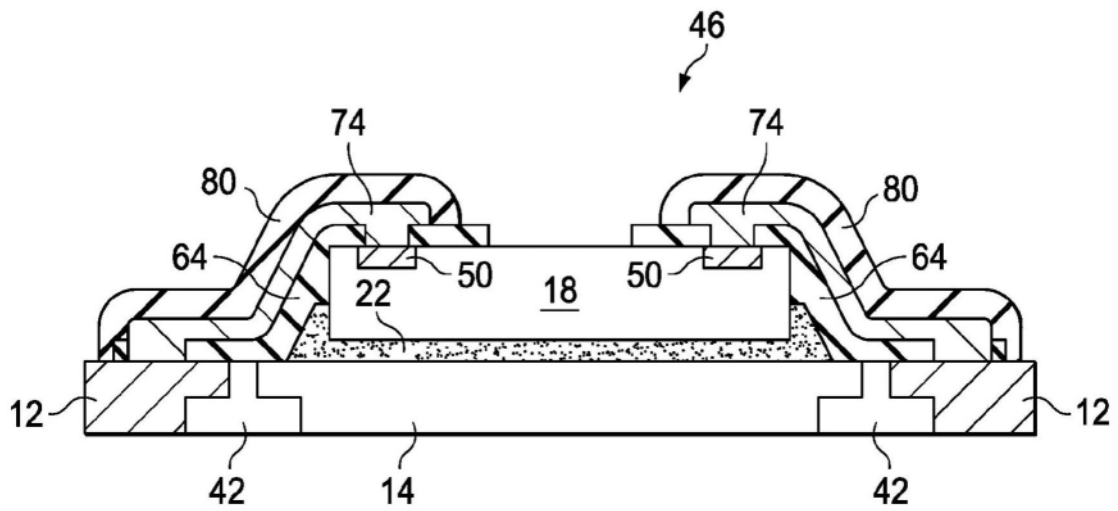


图54B

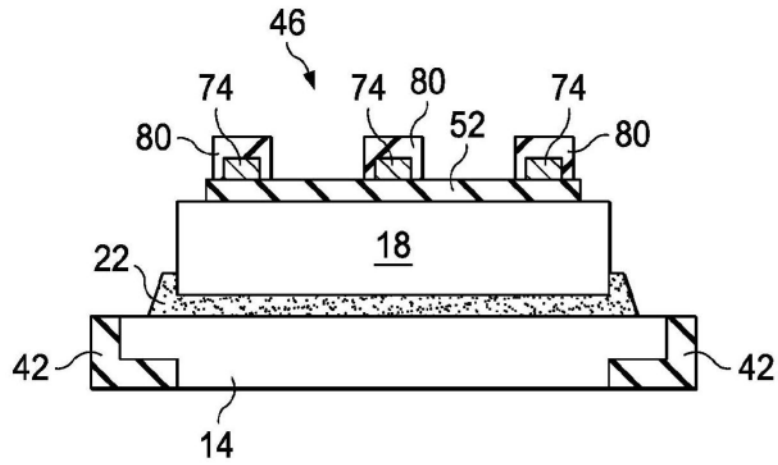


图54C

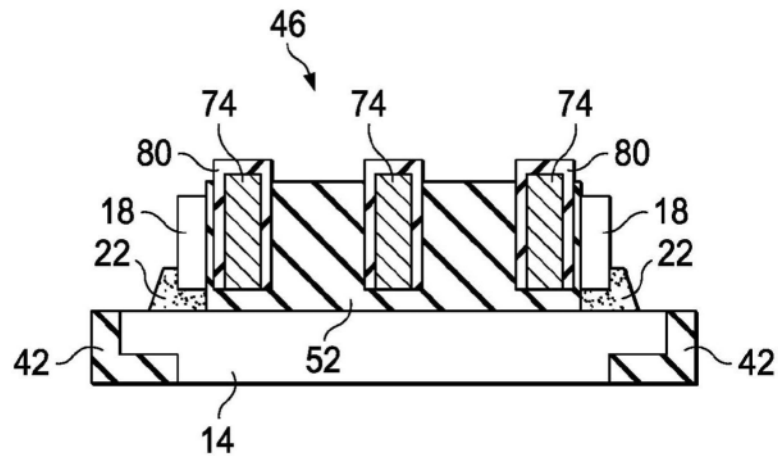


图54D

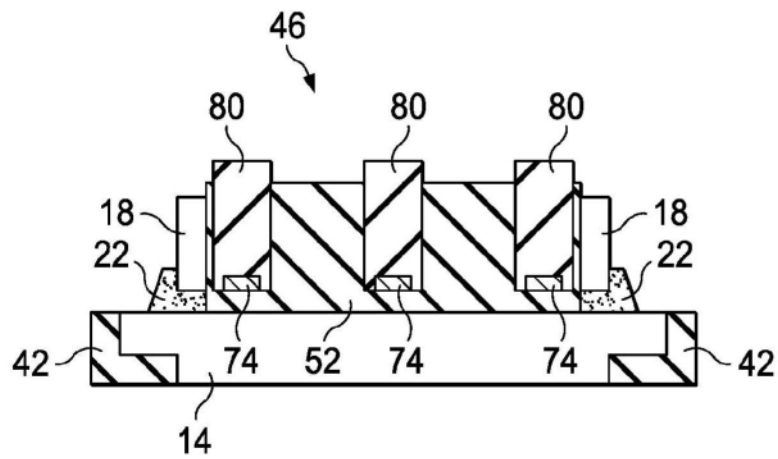


图54E

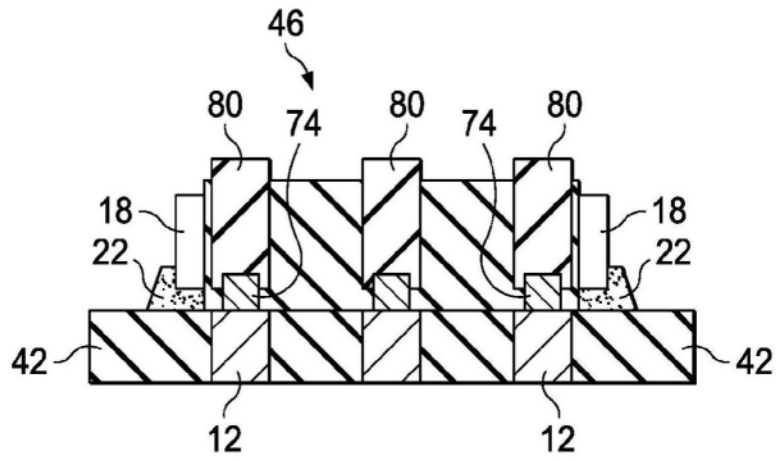


图54F

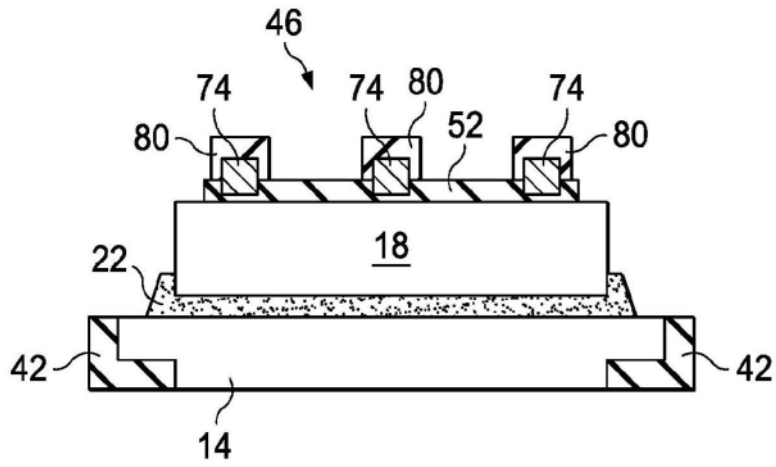


图54G

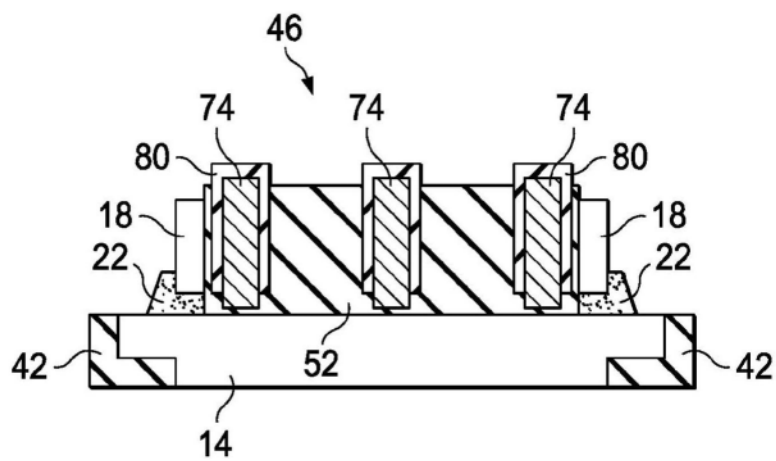


图54H

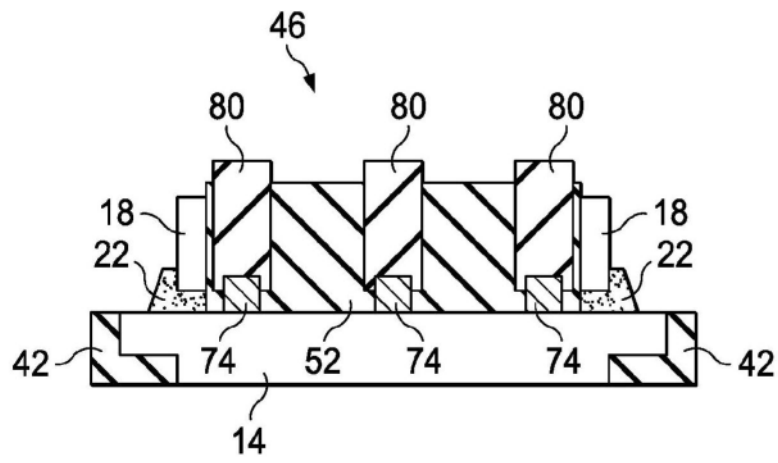


图54I

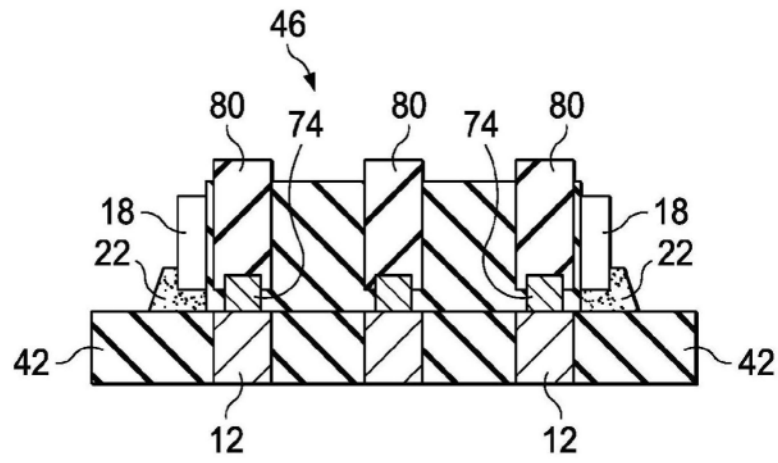


图54J

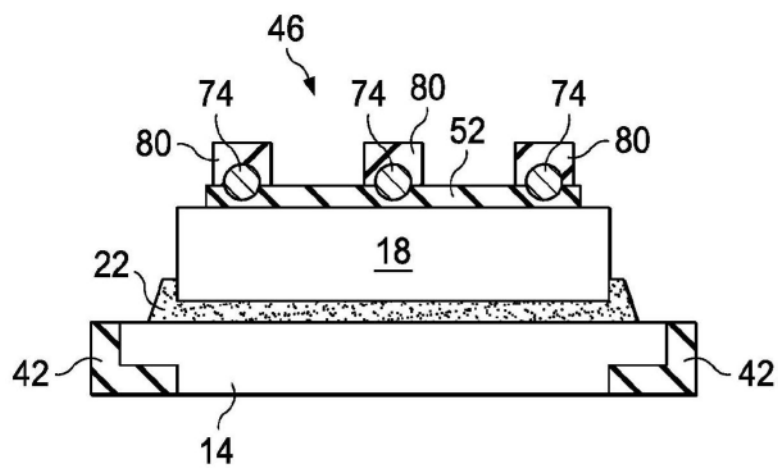


图54K

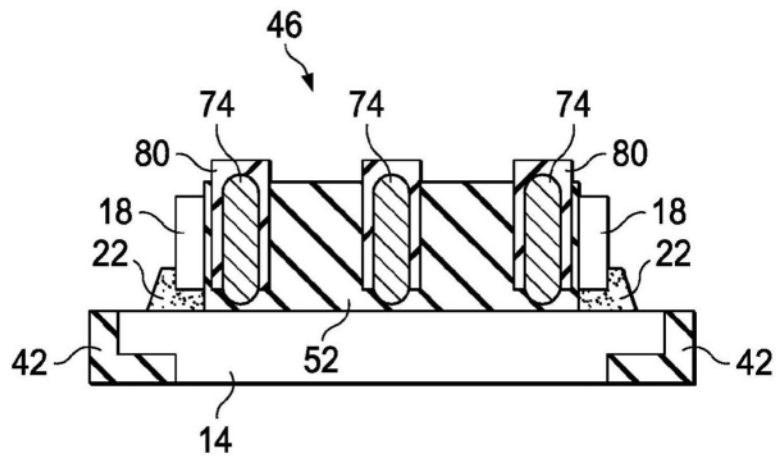


图54L

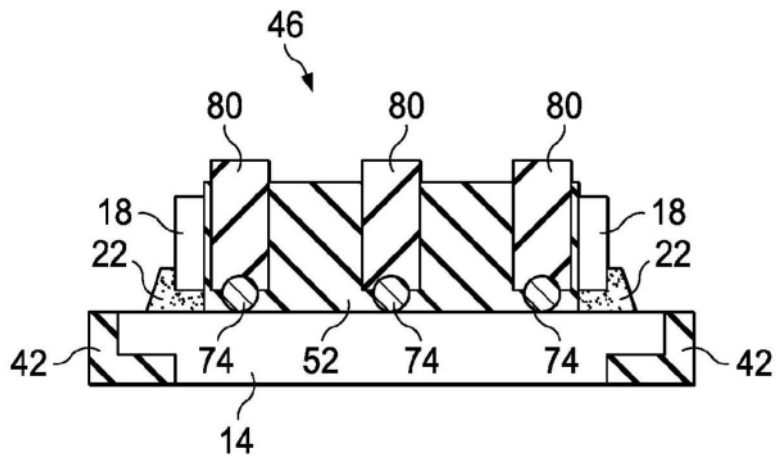


图54M

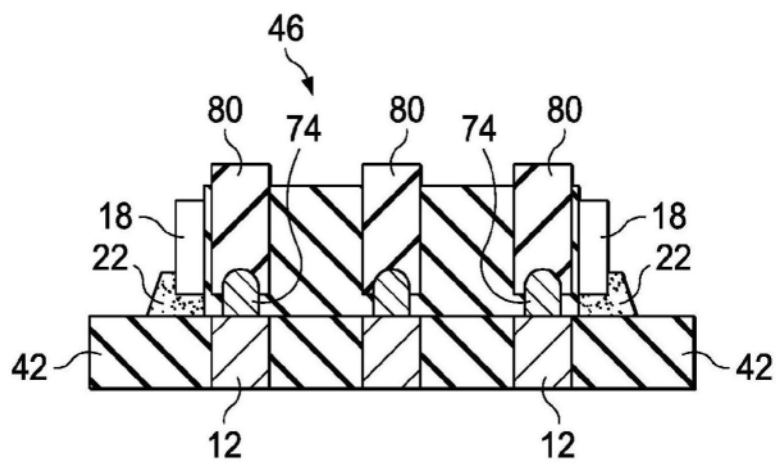


图54N

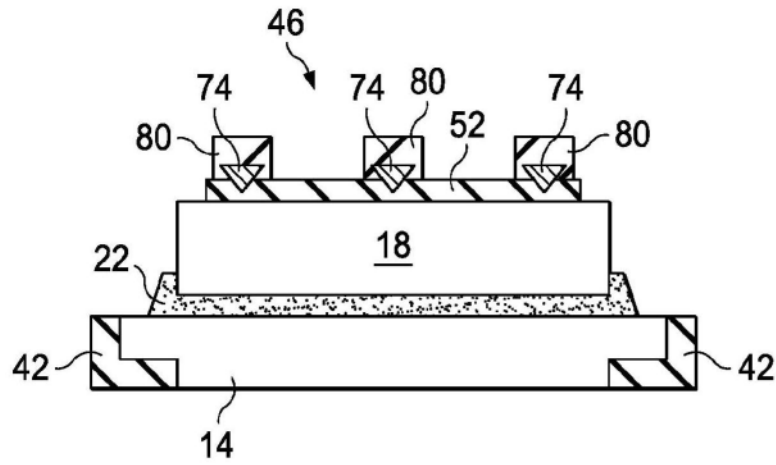


图540

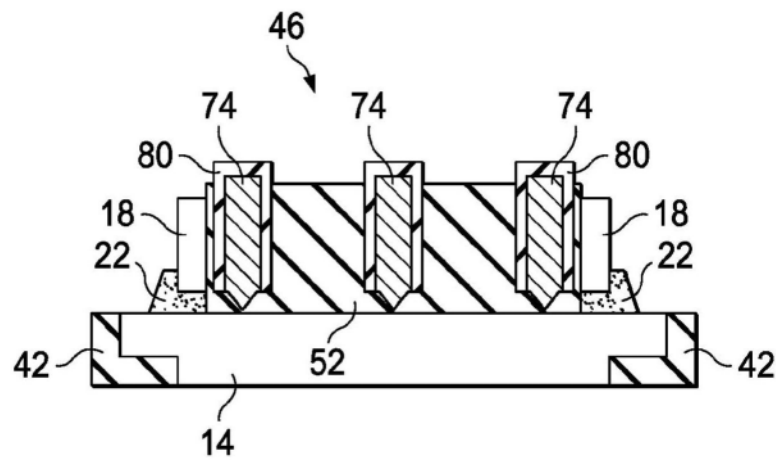


图54P

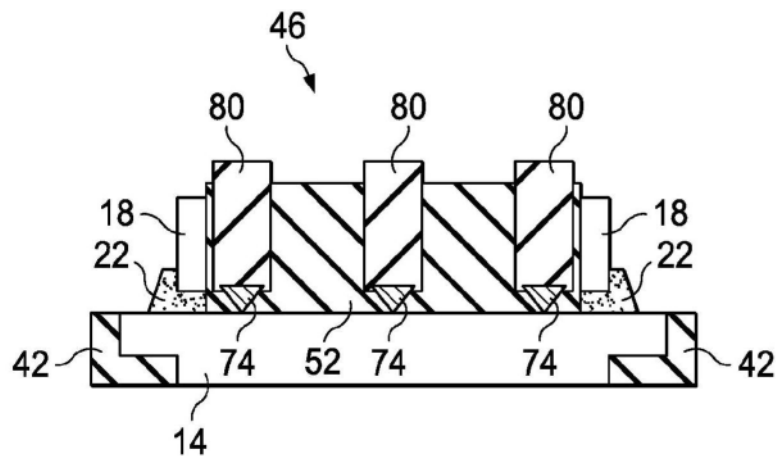


图54Q

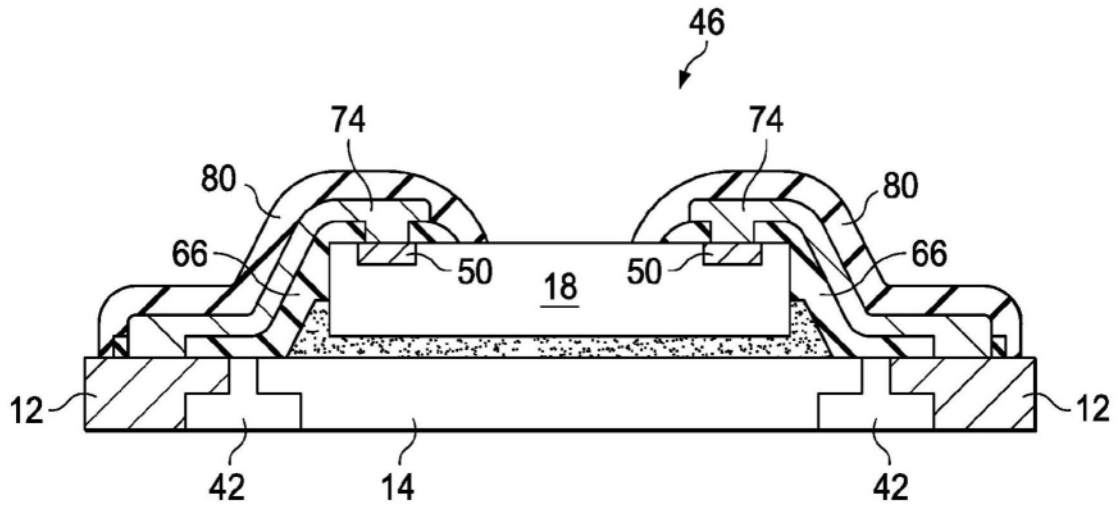


图55B

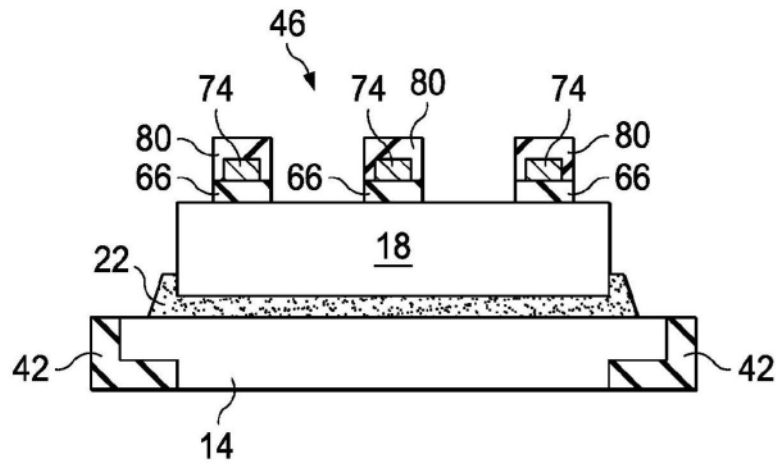


图55C

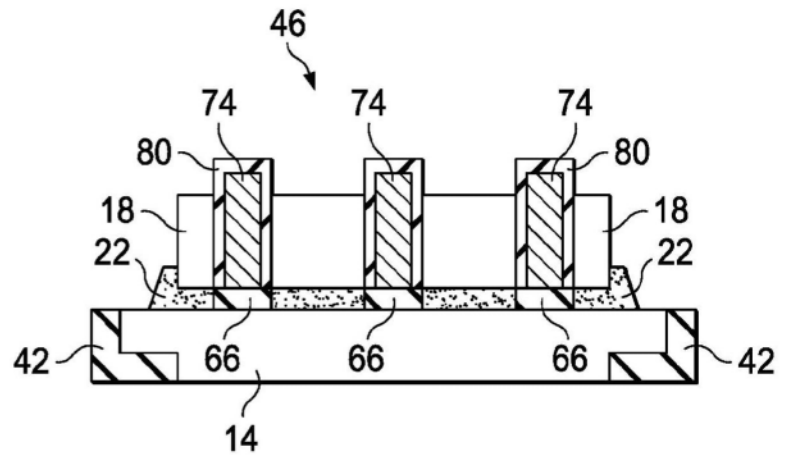


图 55D

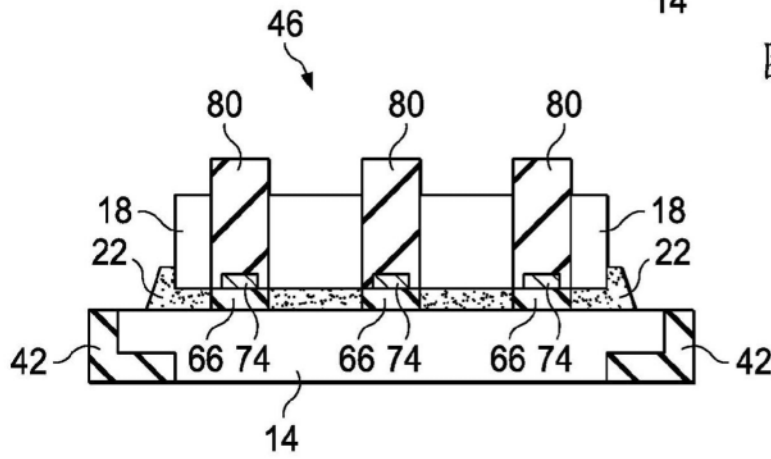


图 55E

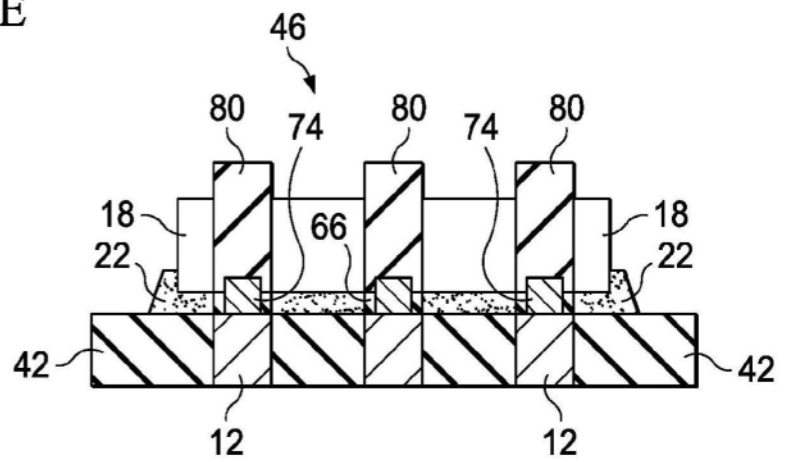


图 55F

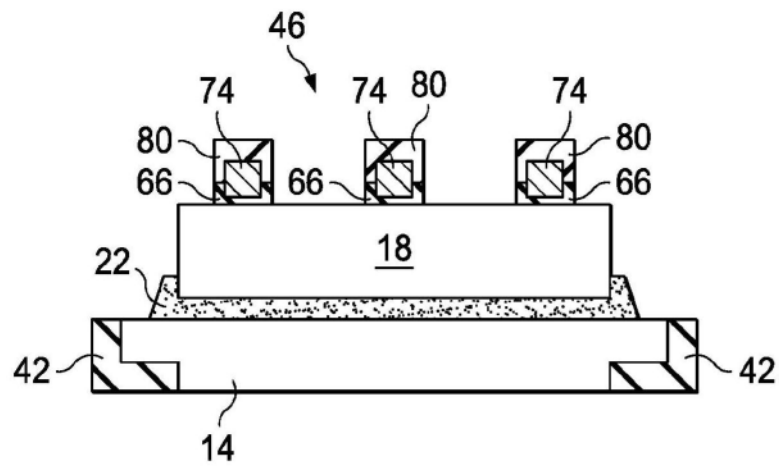


图55G

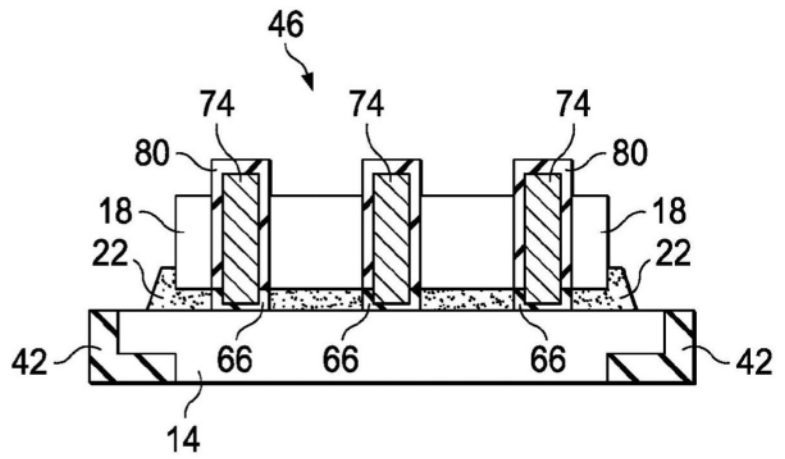


图 55H

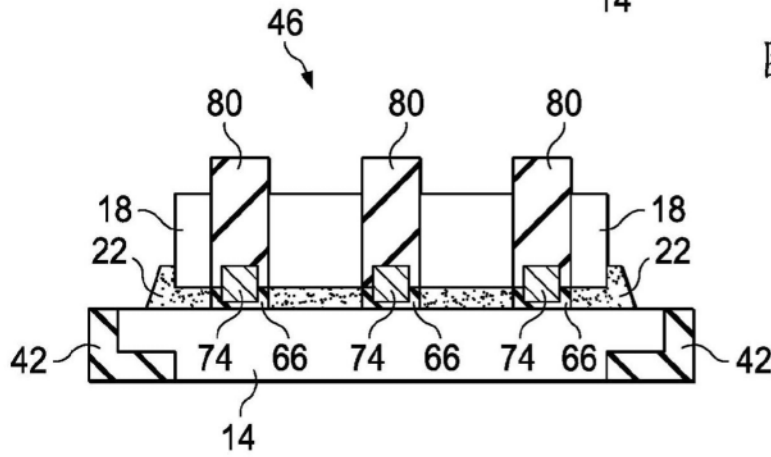


图 55I

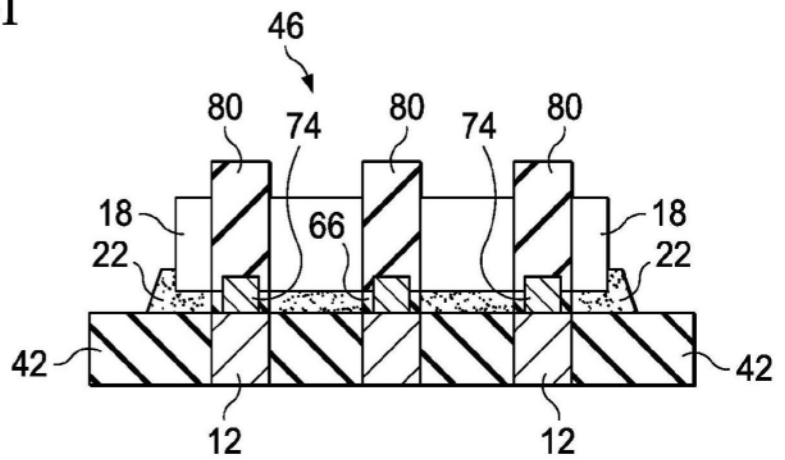


图 55J

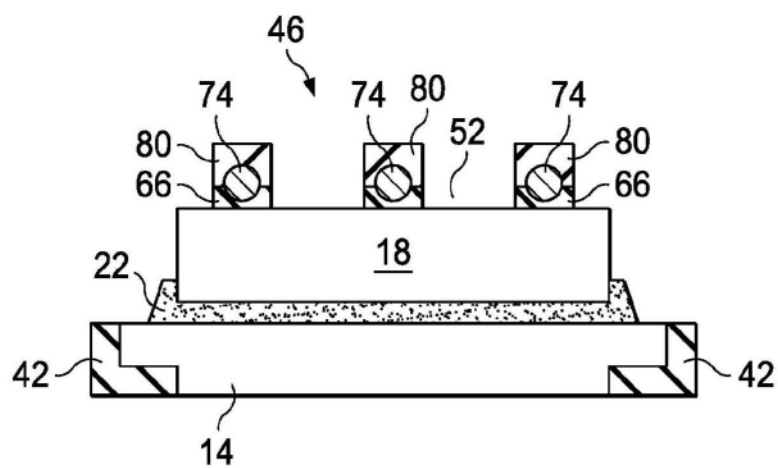


图55K

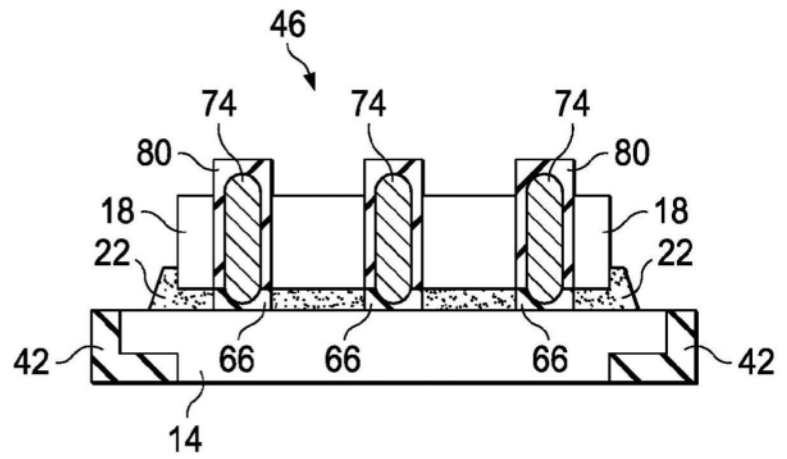


图 55L

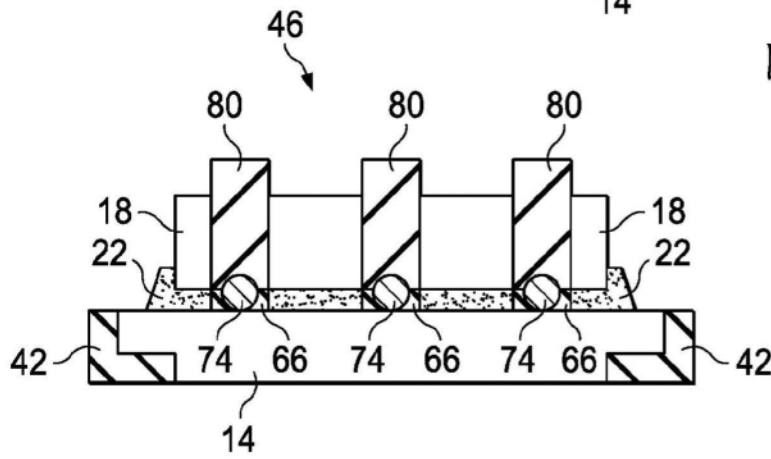


图 55M

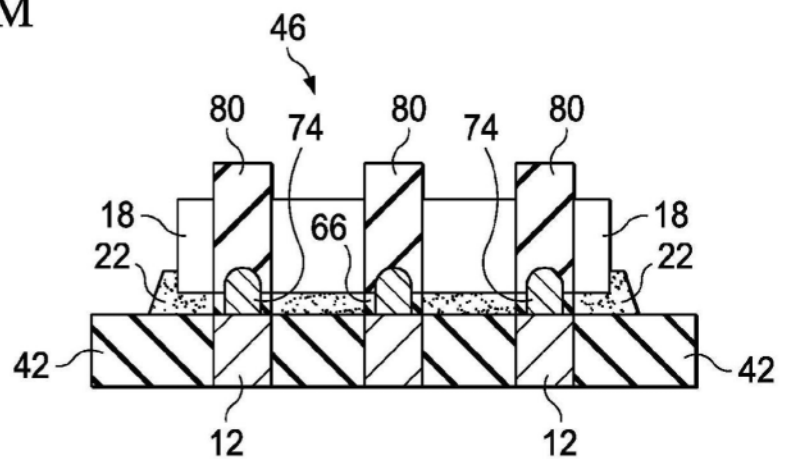


图 55N

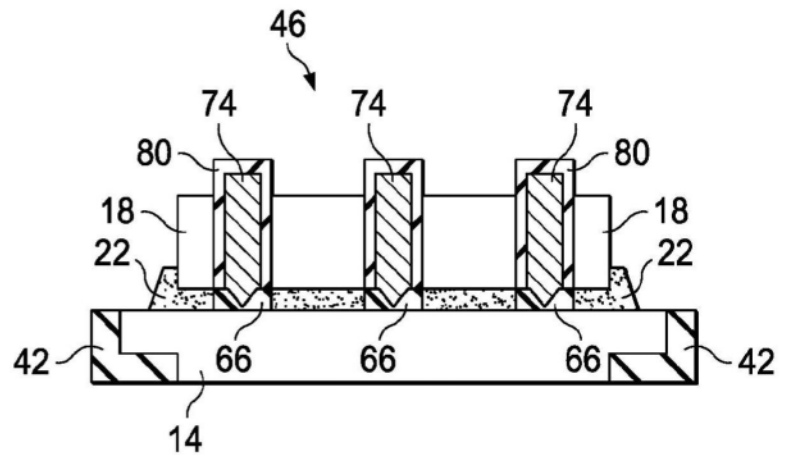


图 55P

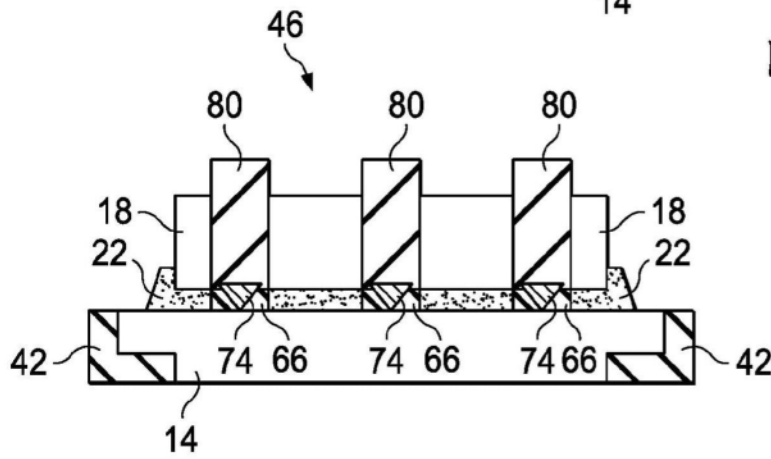


图 55Q

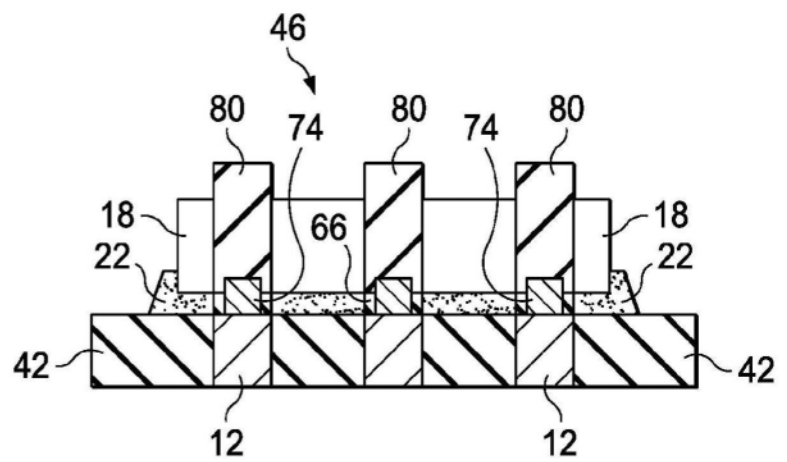


图 55R

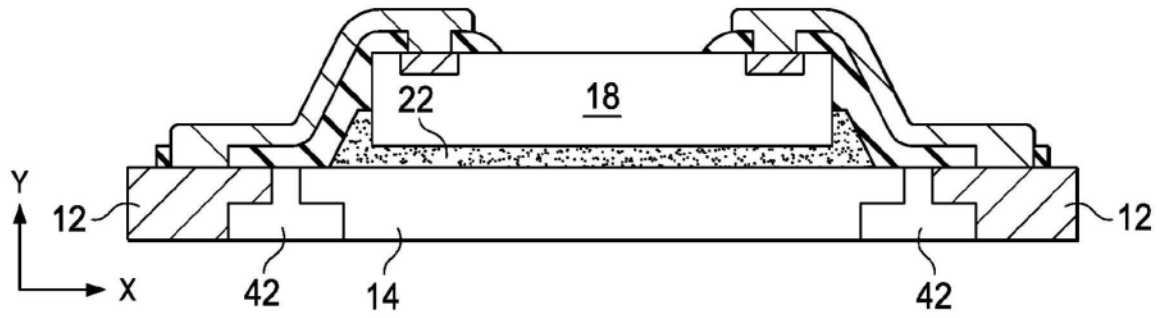


图56A

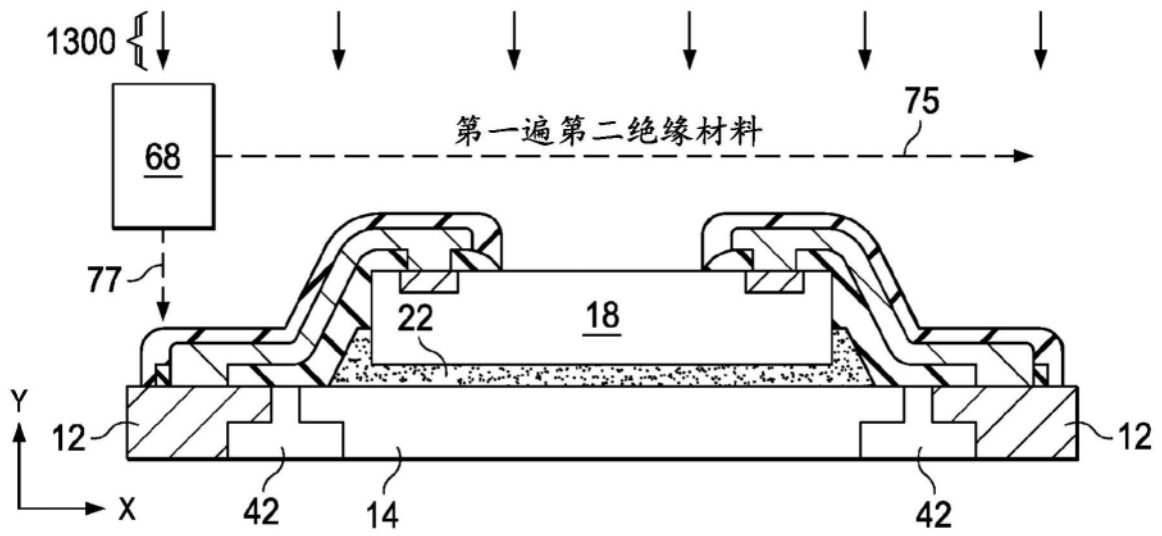


图56B

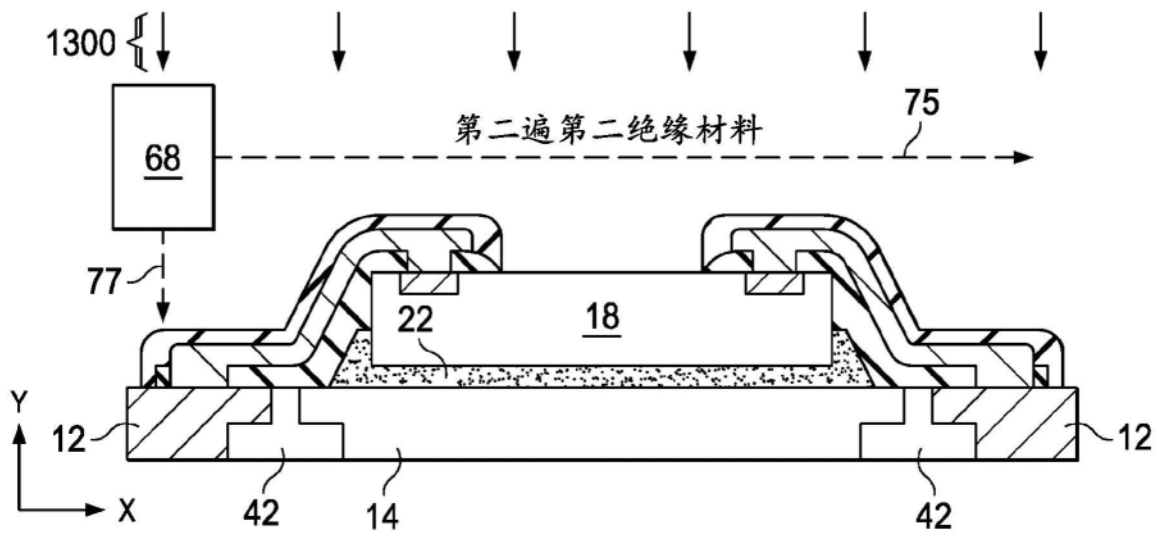


图56C

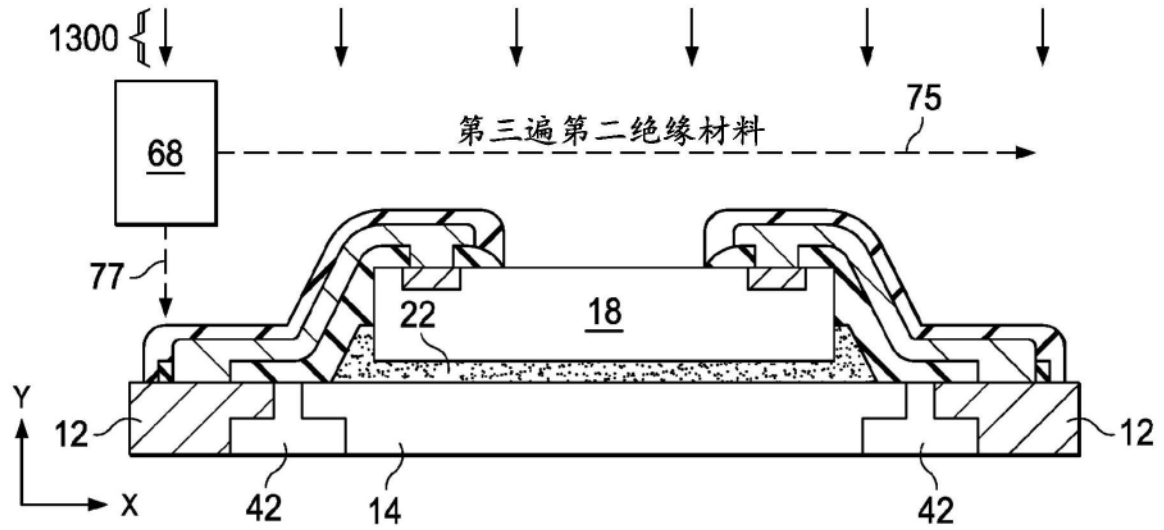


图56D

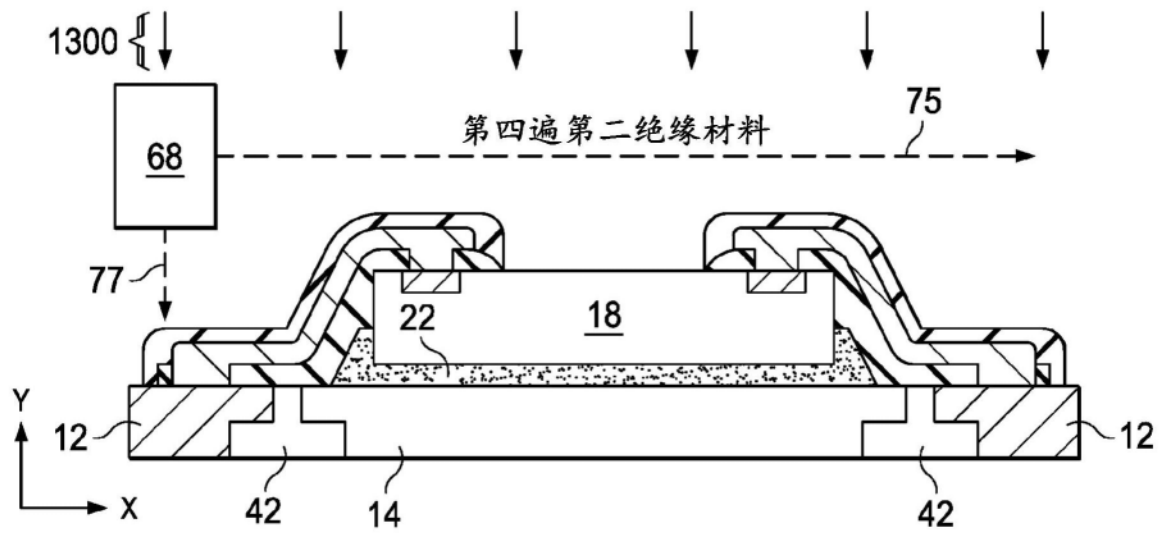


图56E

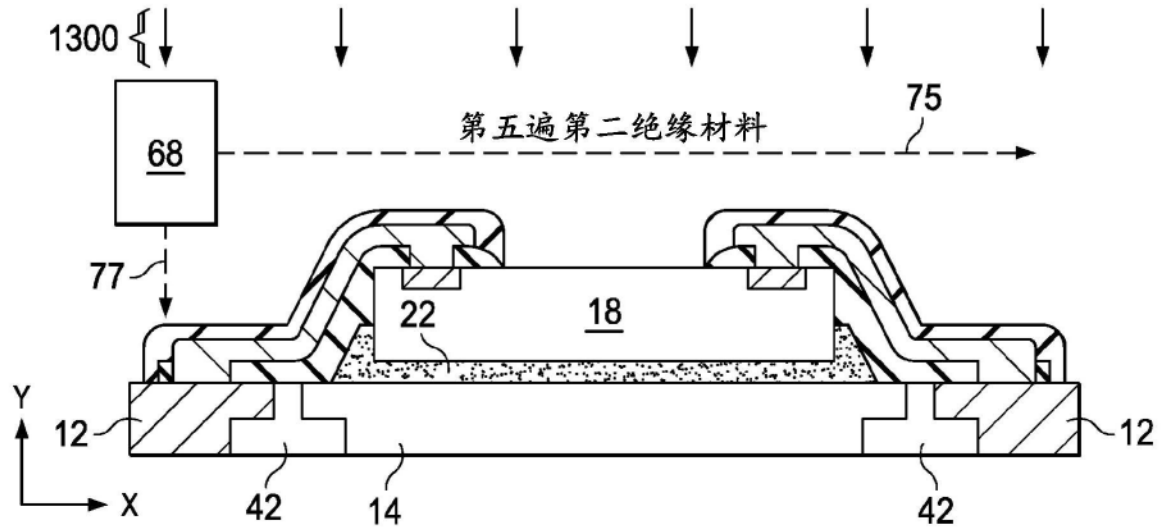


图56F

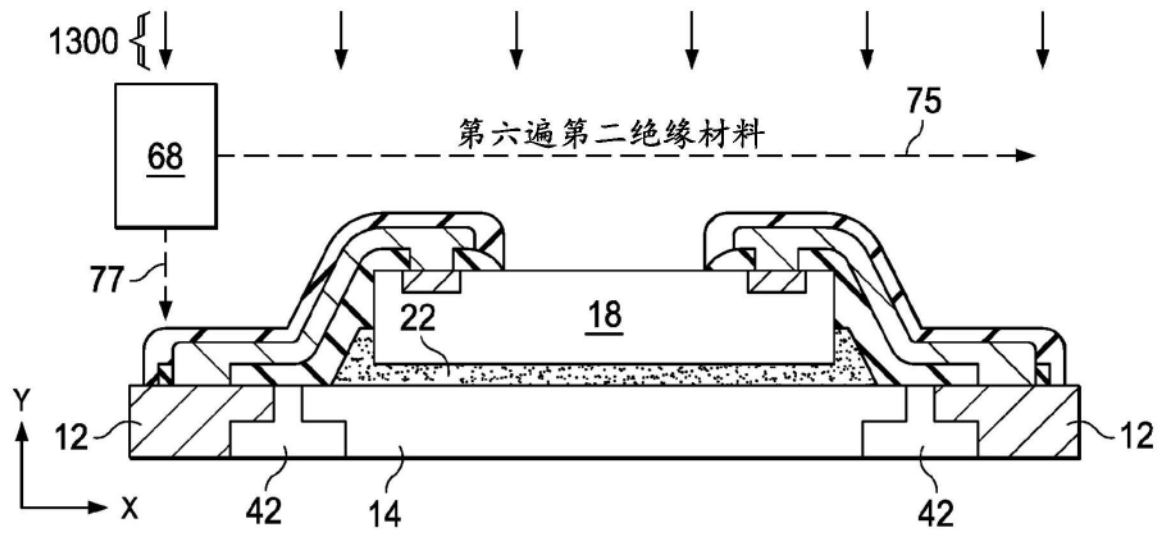


图56G

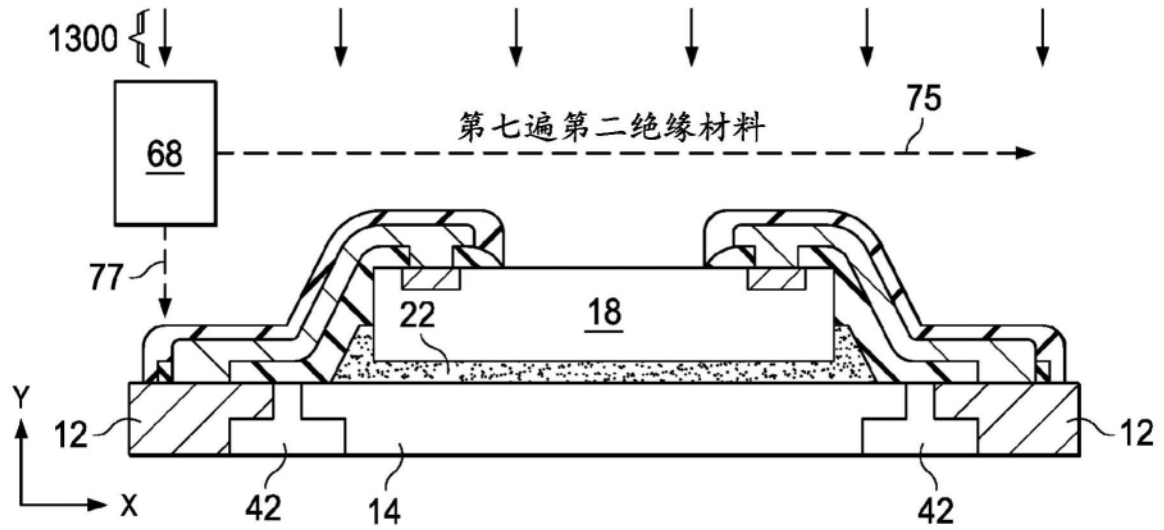


图56H

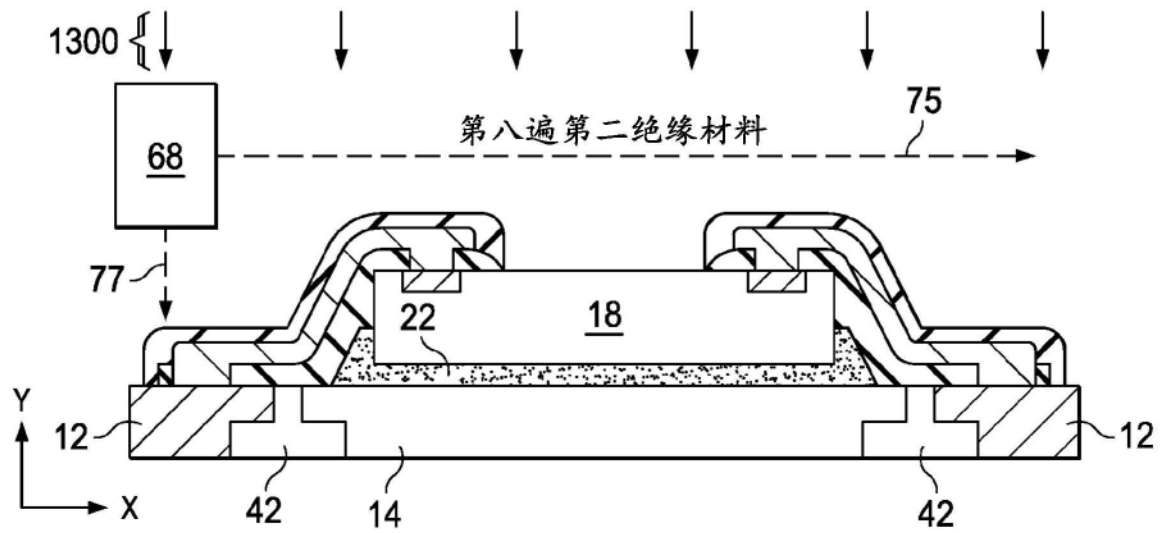


图56I

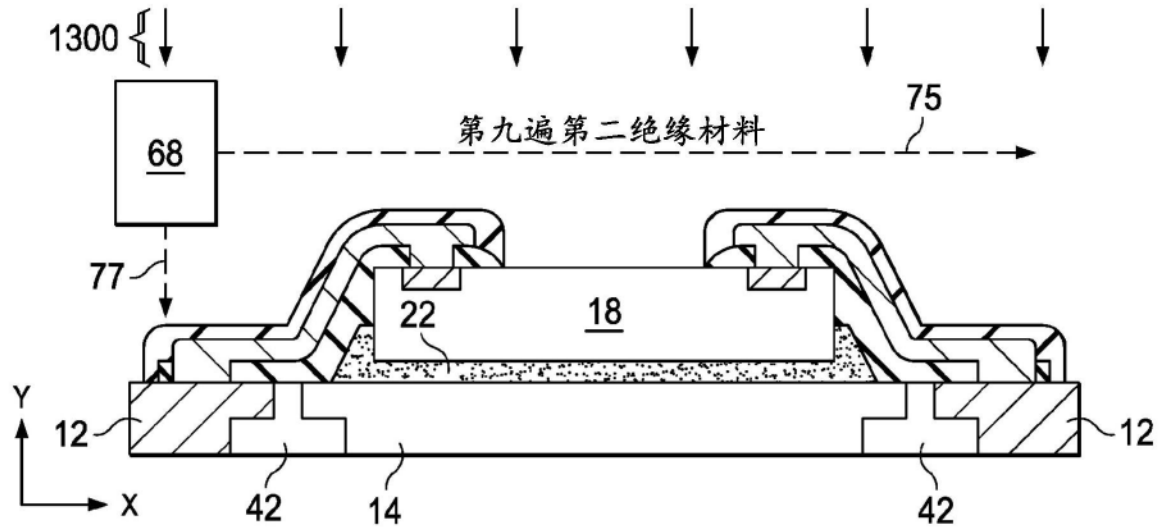


图56J

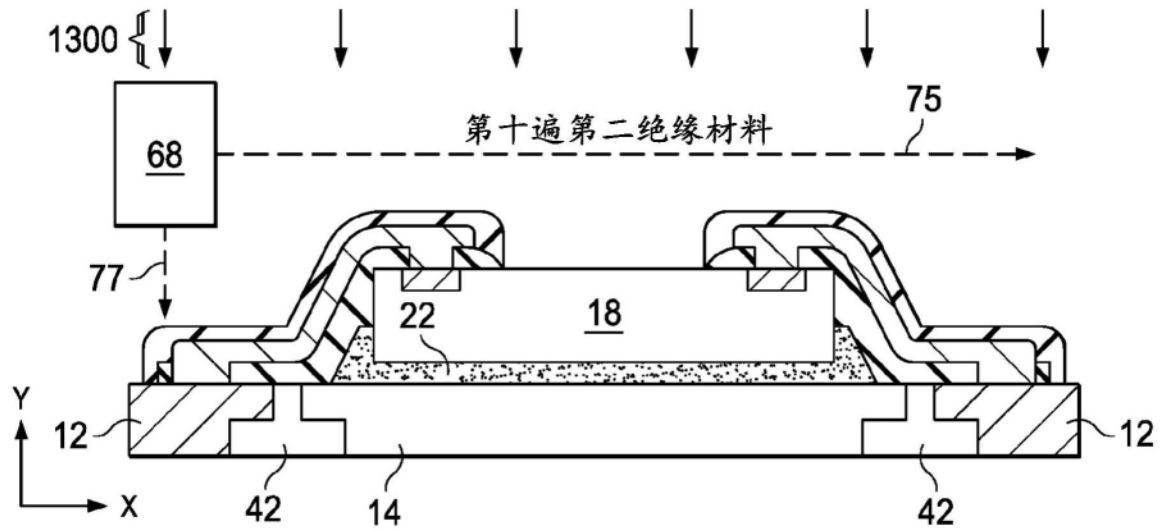


图56K

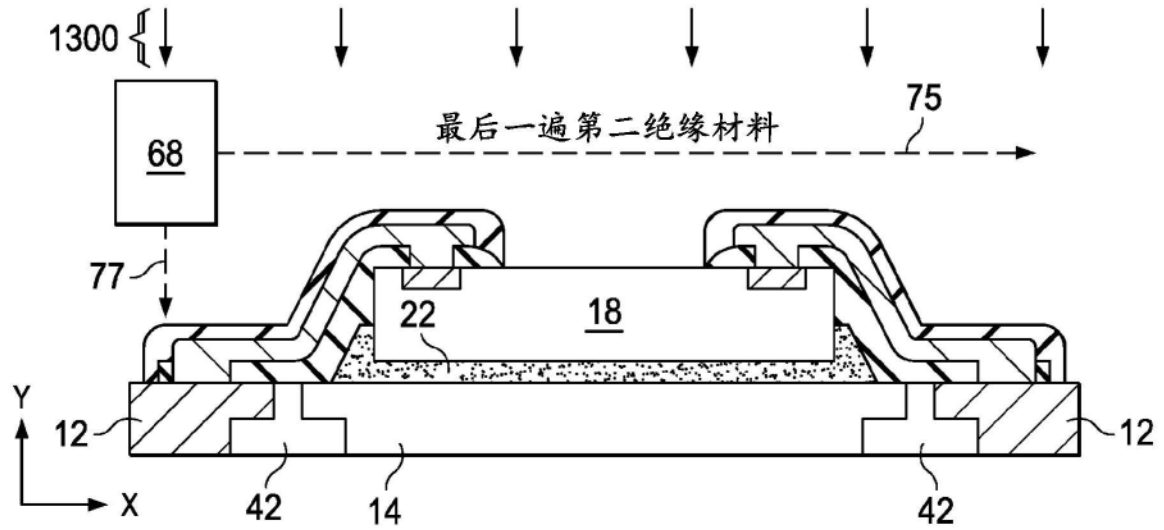


图56L

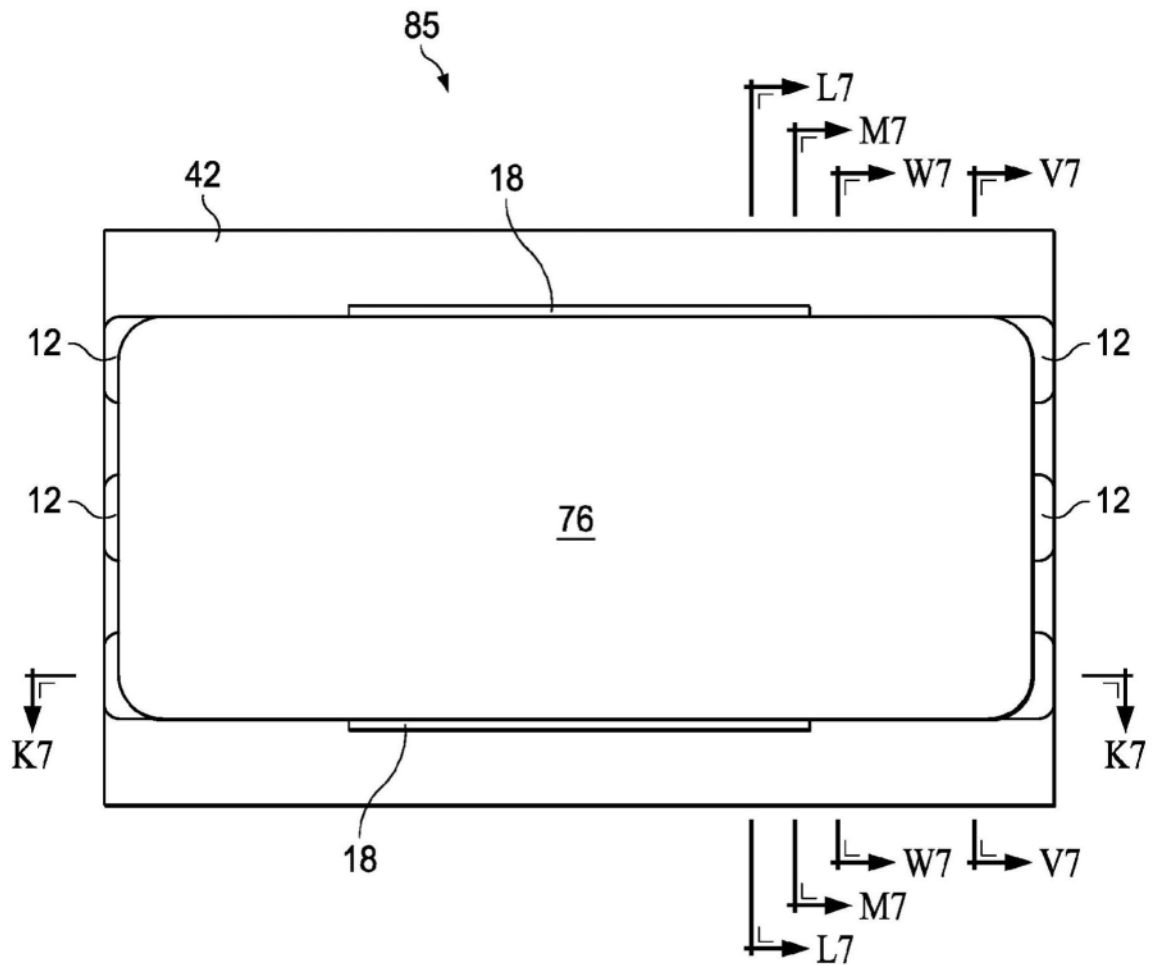


图57A

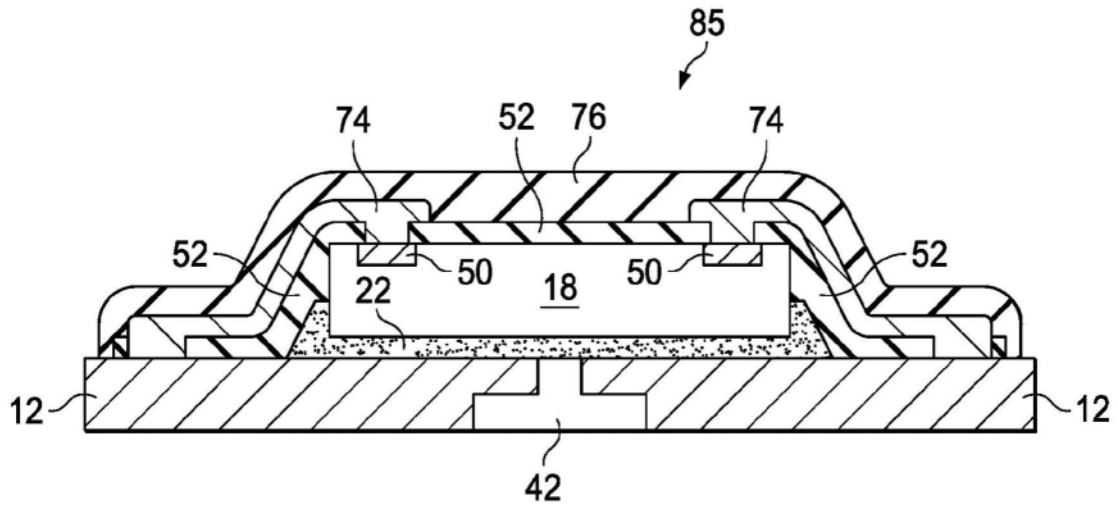


图57B

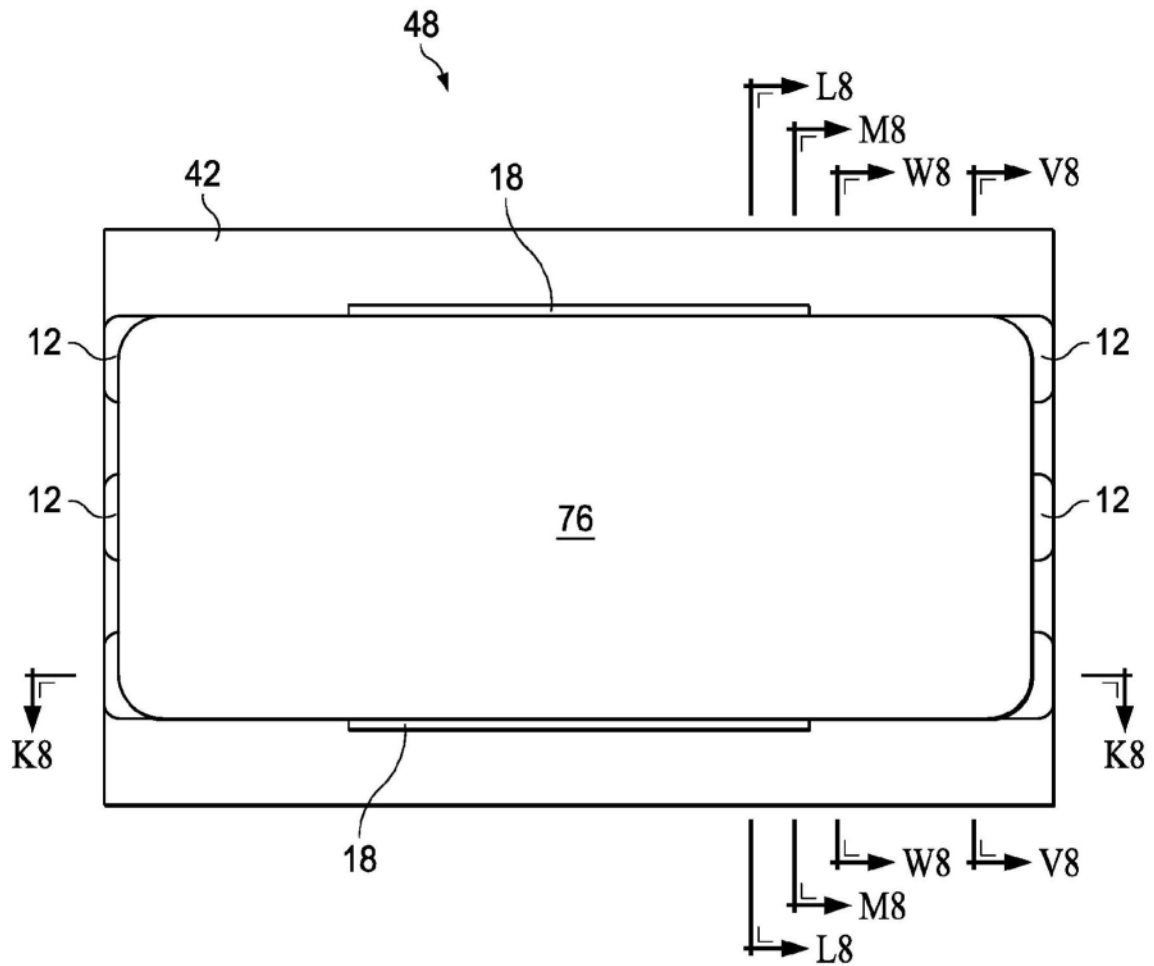


图58A

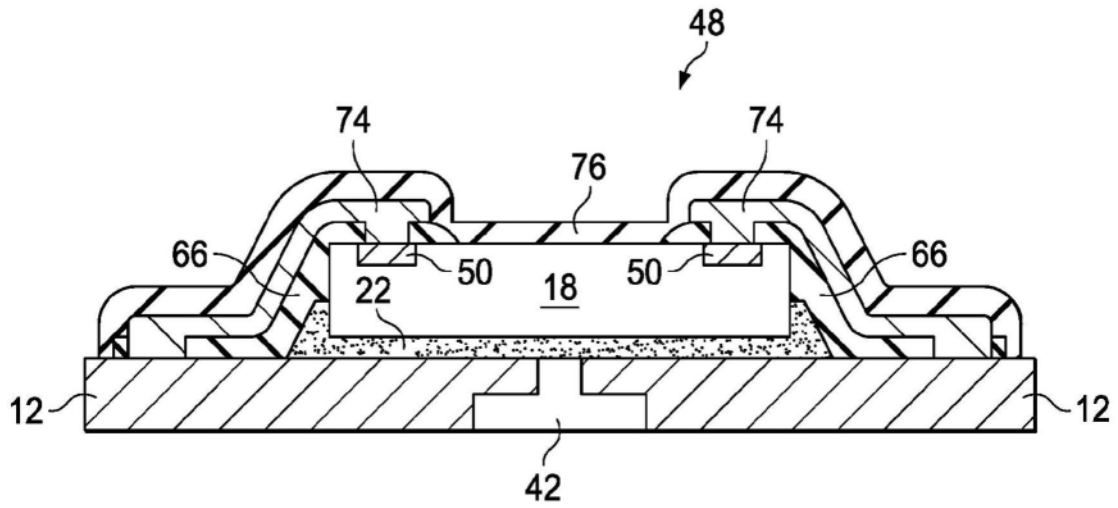


图59B

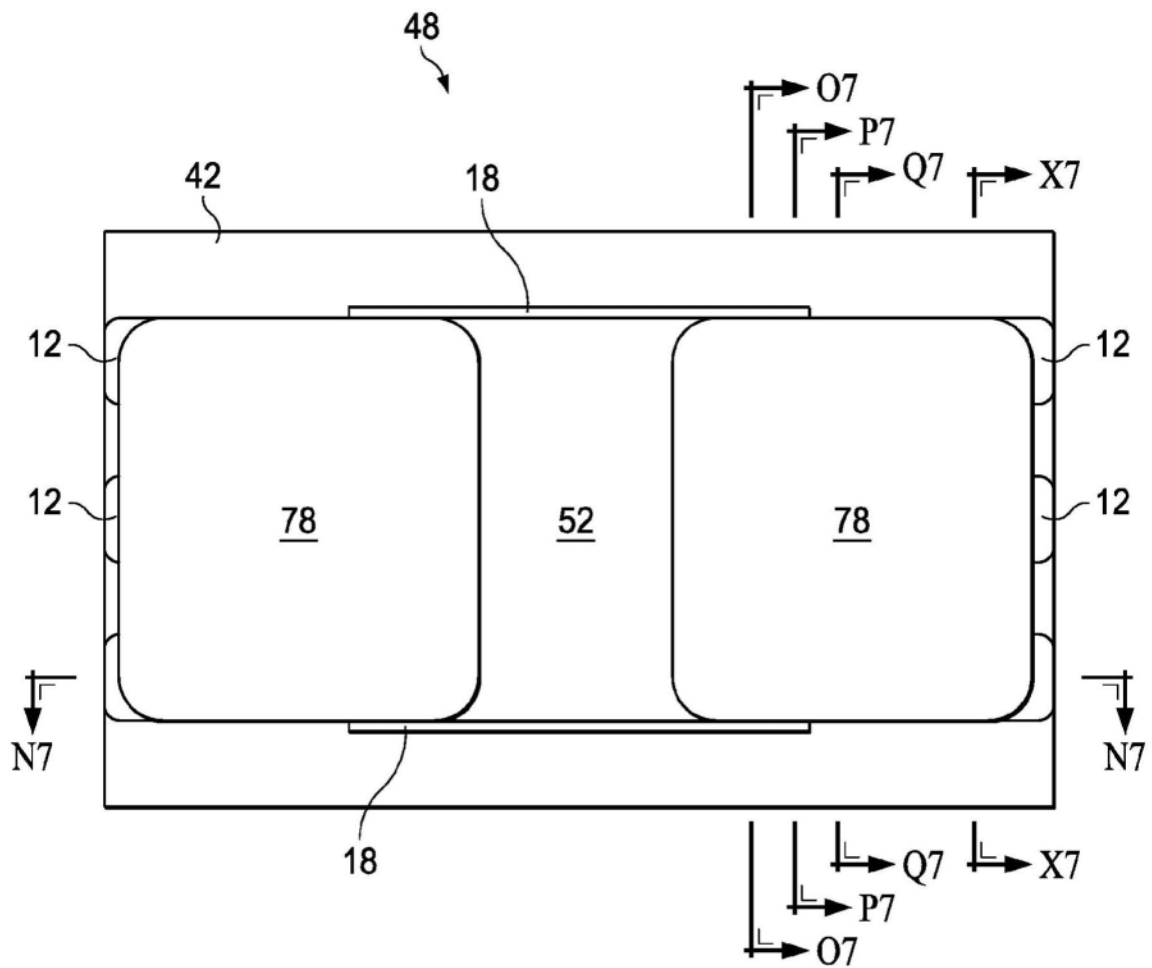


图60A

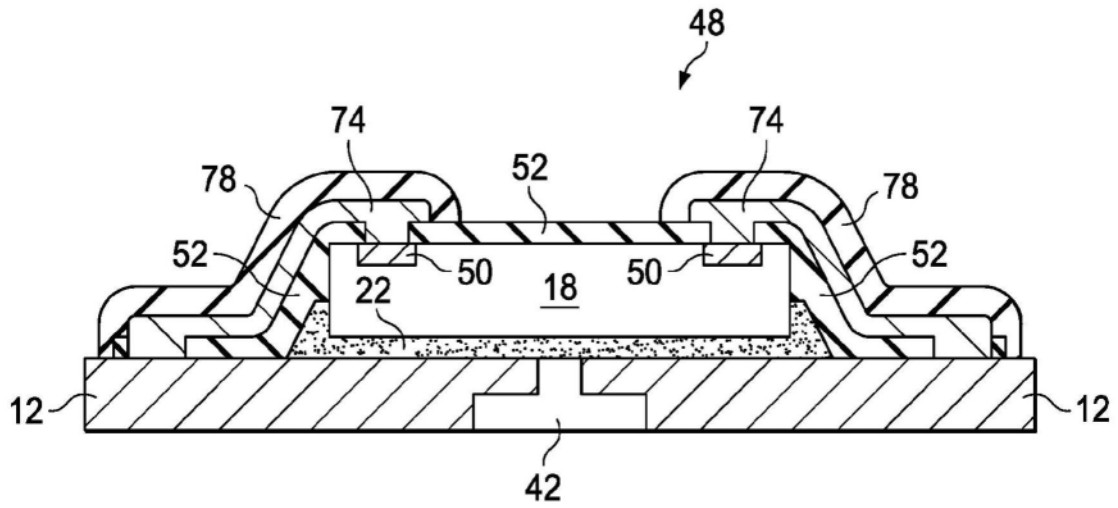


图60B

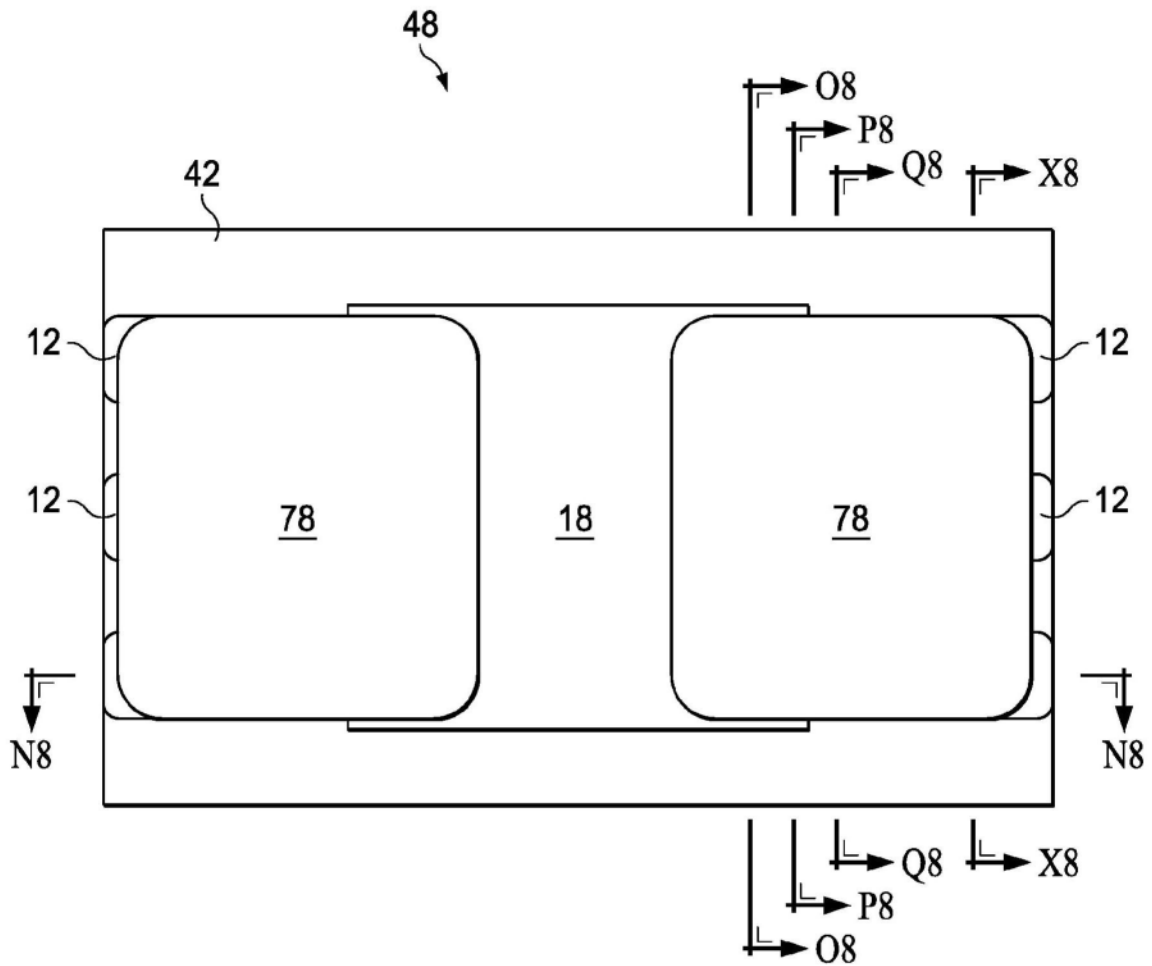


图61A

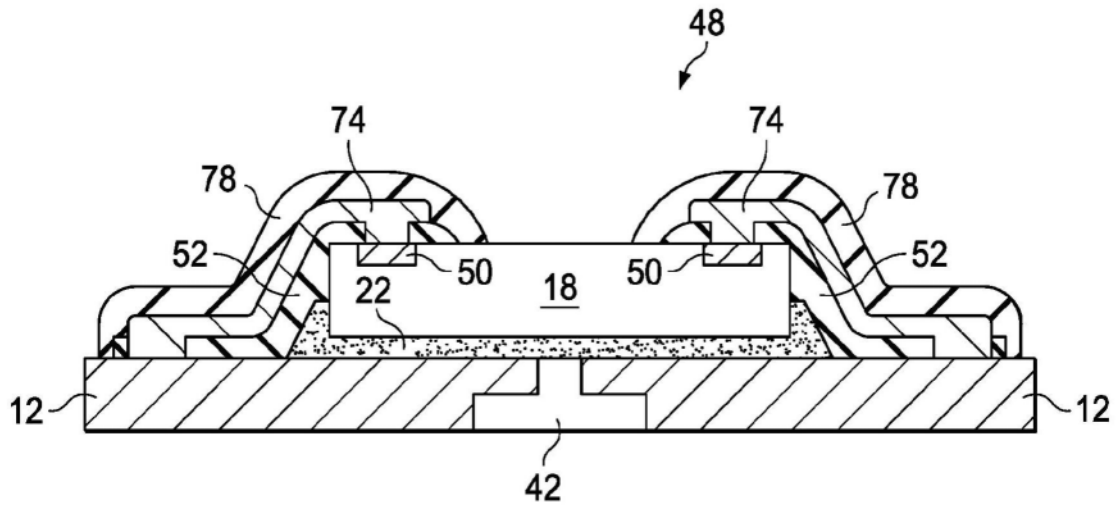


图61B

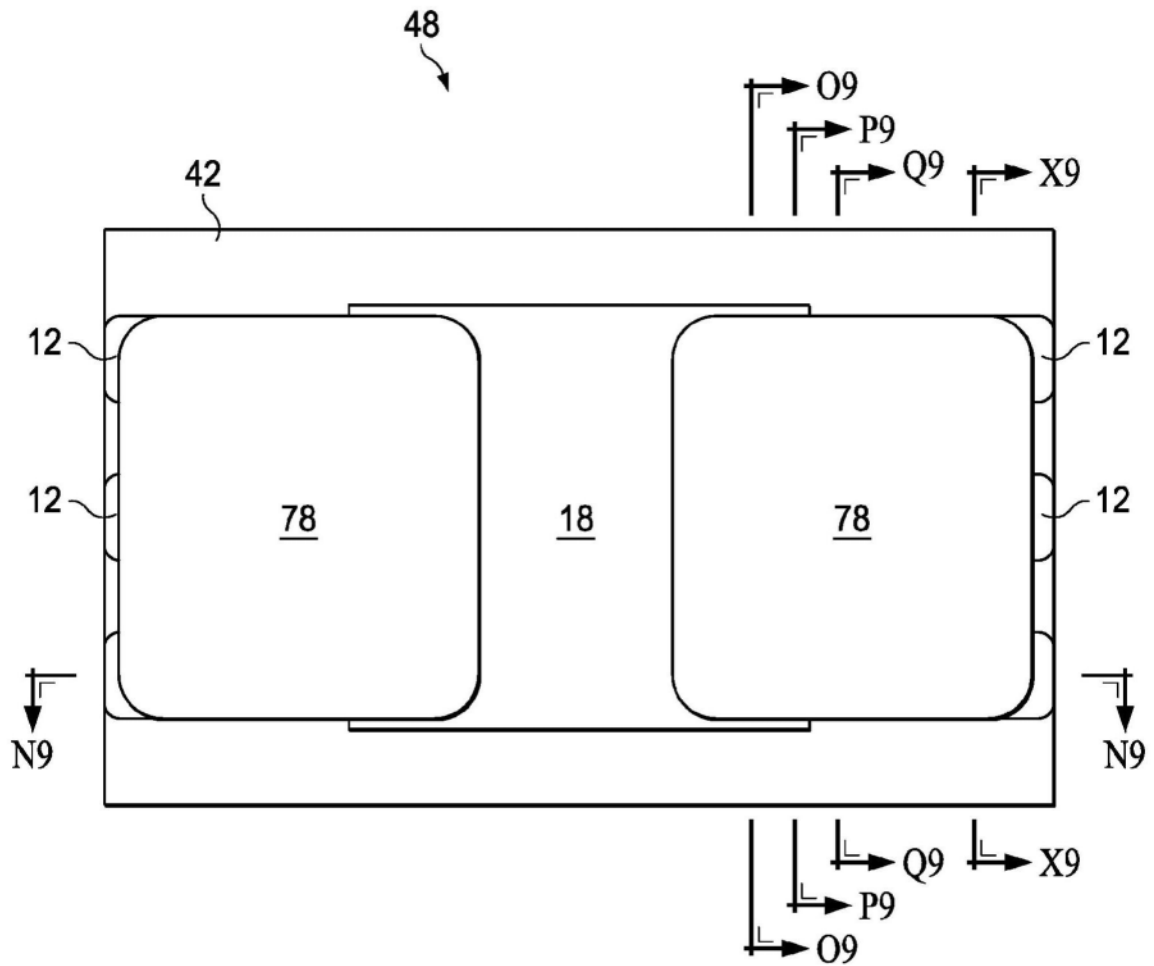


图62A

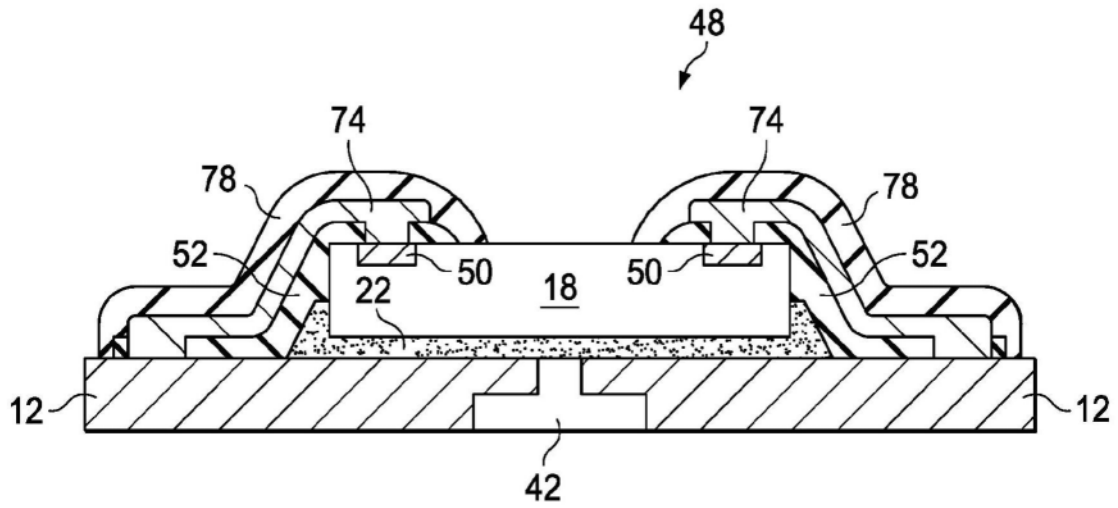


图62B

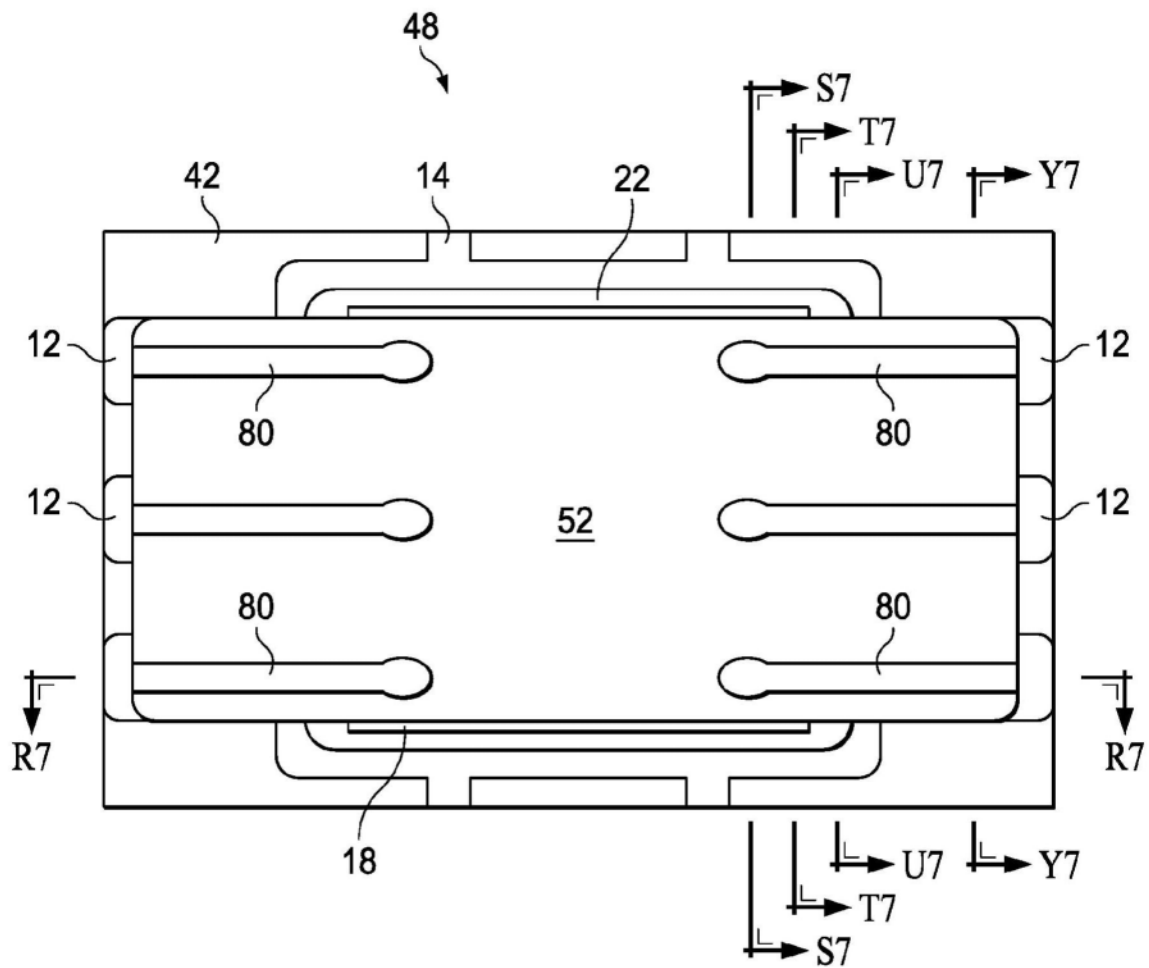


图63A

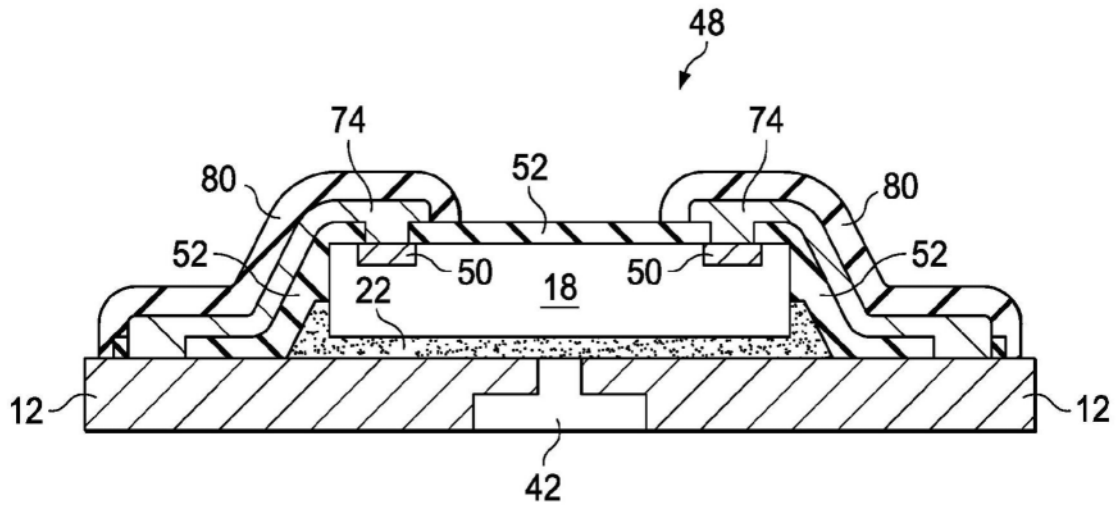


图63B

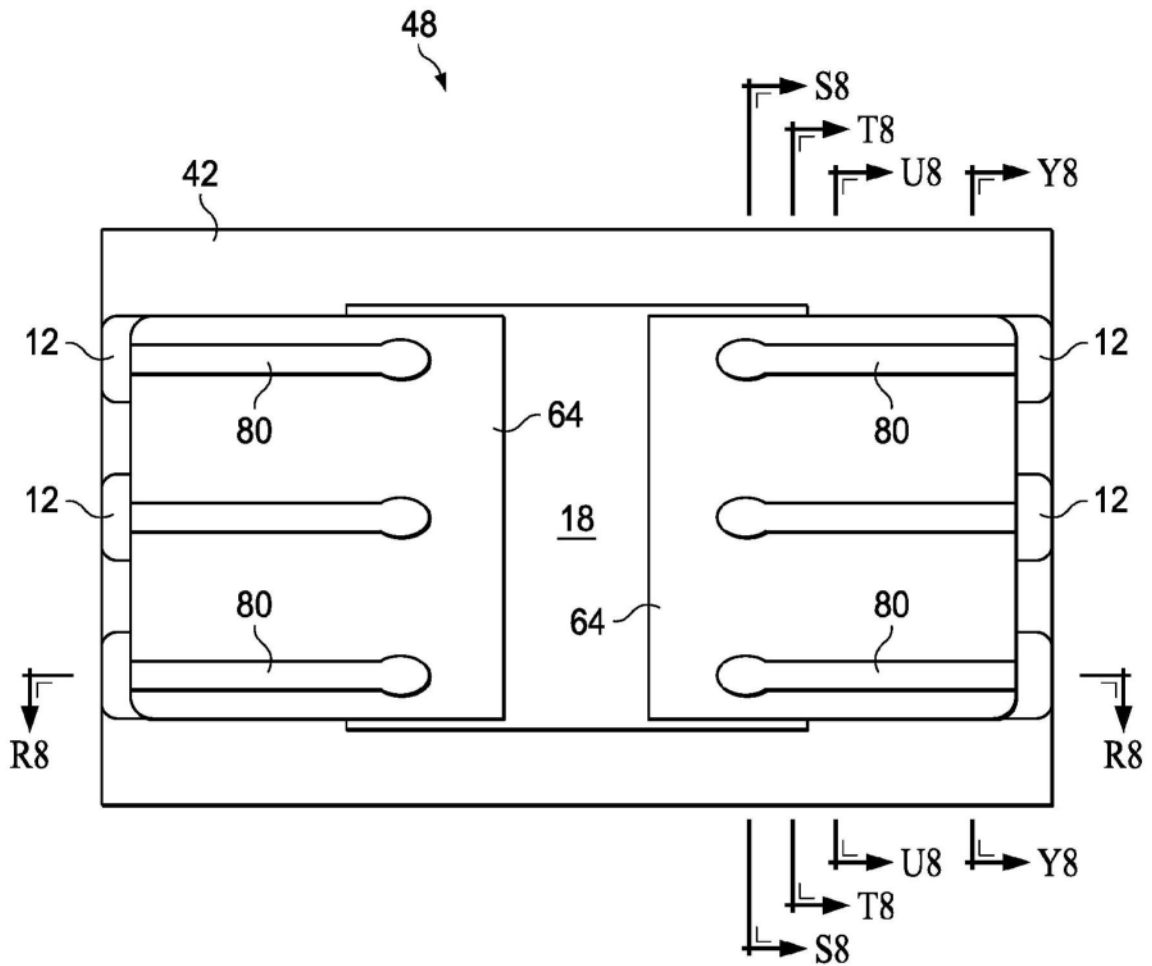


图64A

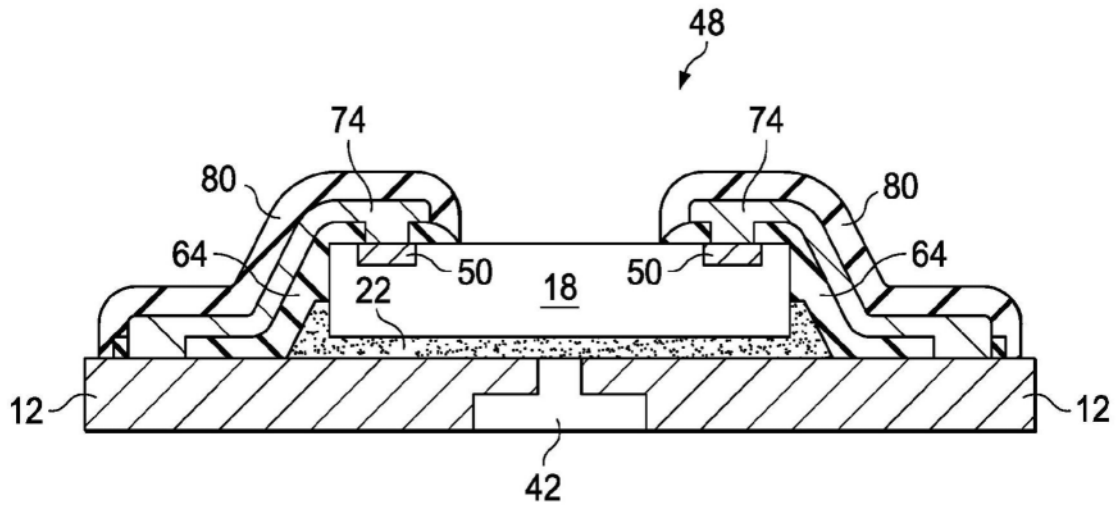


图64B

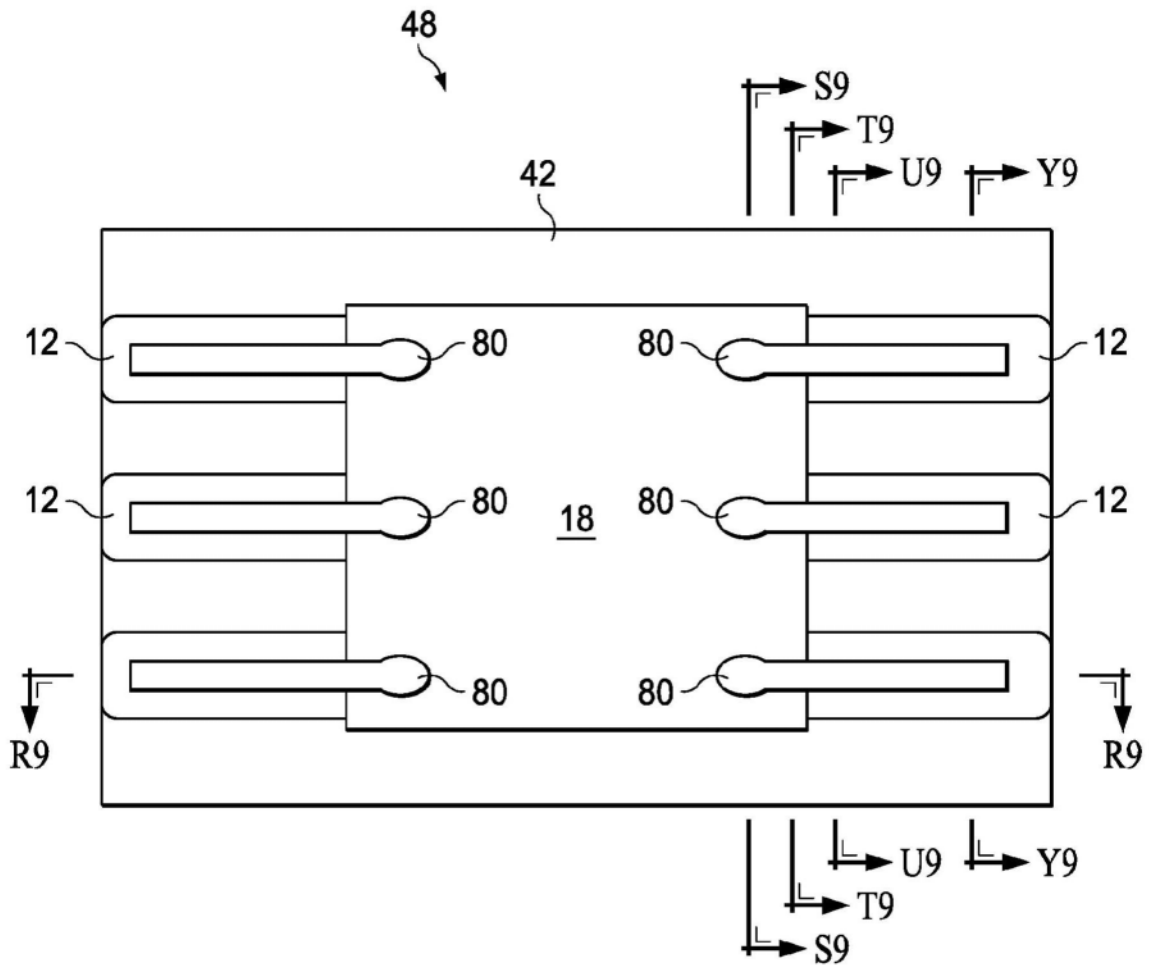


图65A

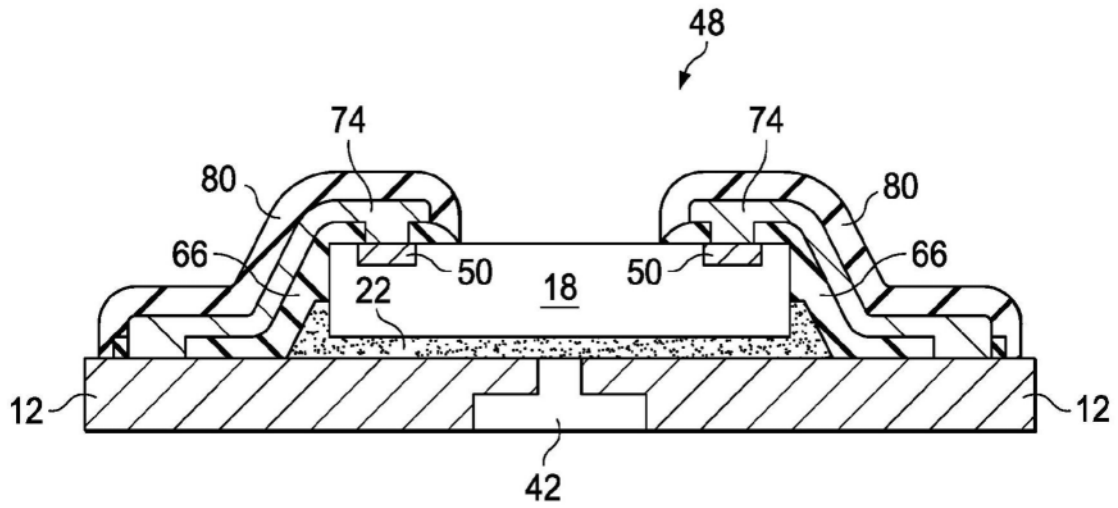


图65B

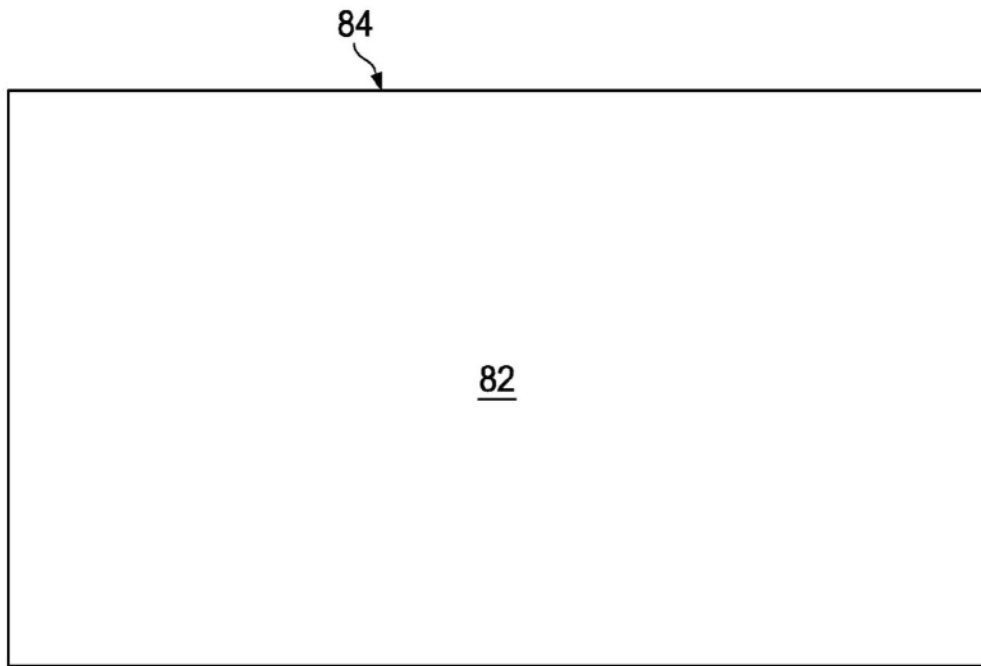


图66A

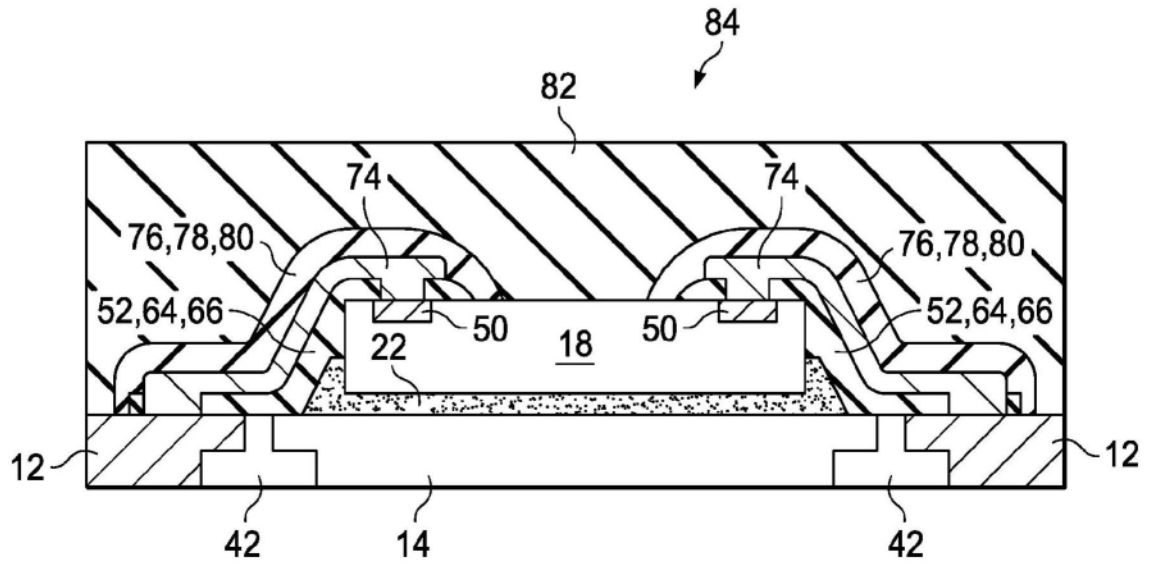


图66B

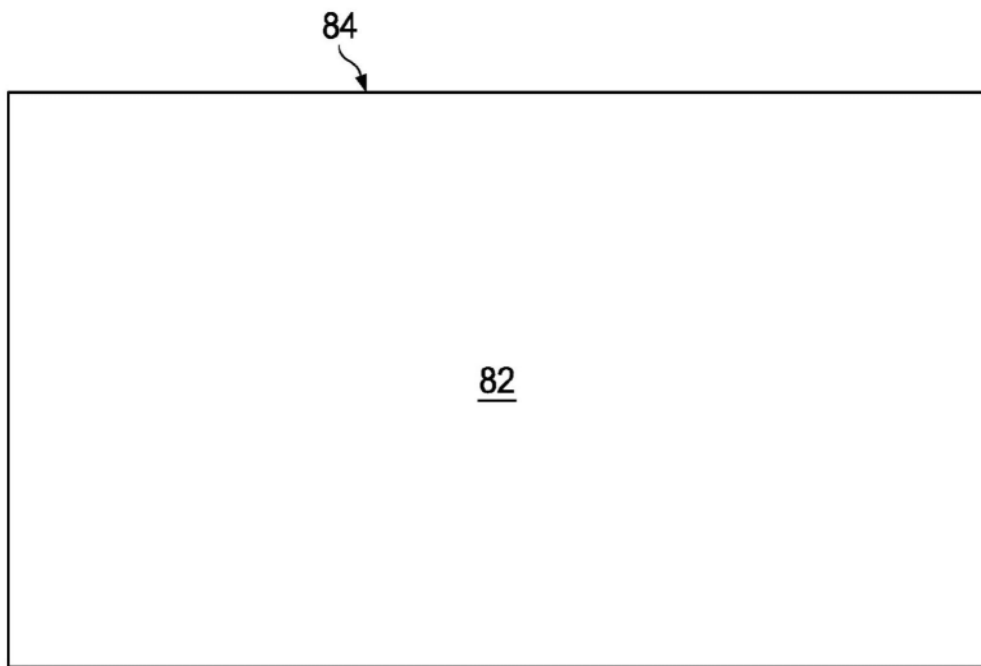


图67A

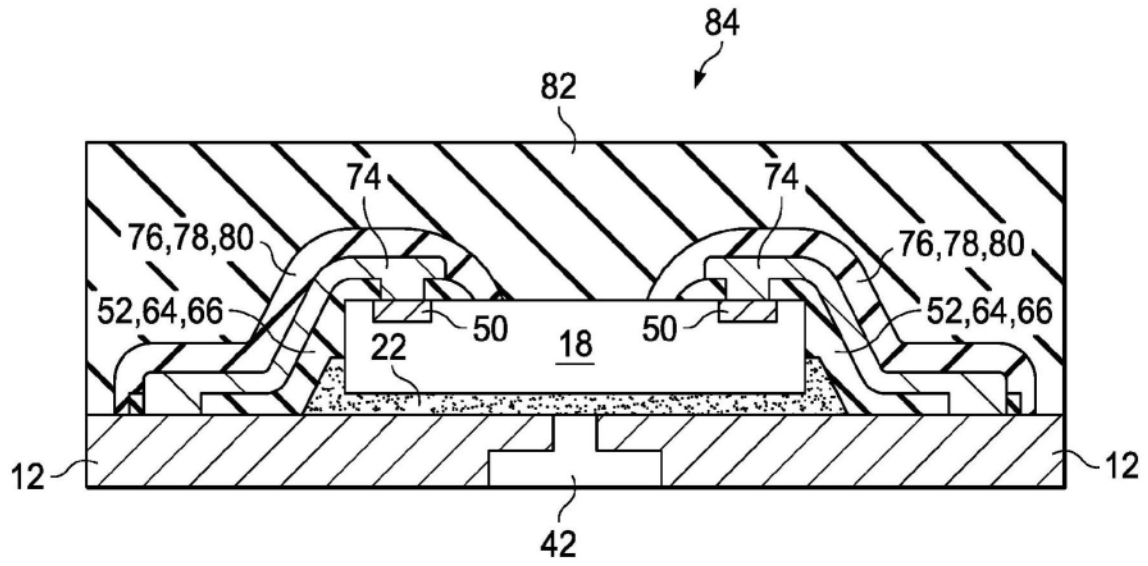


图67B

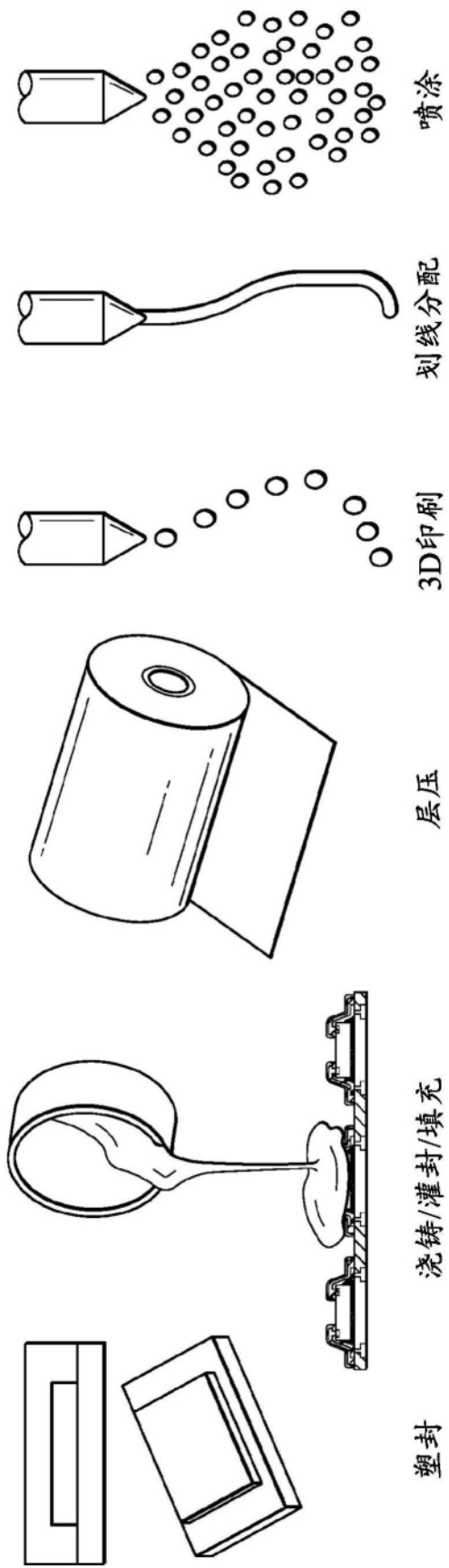


图68

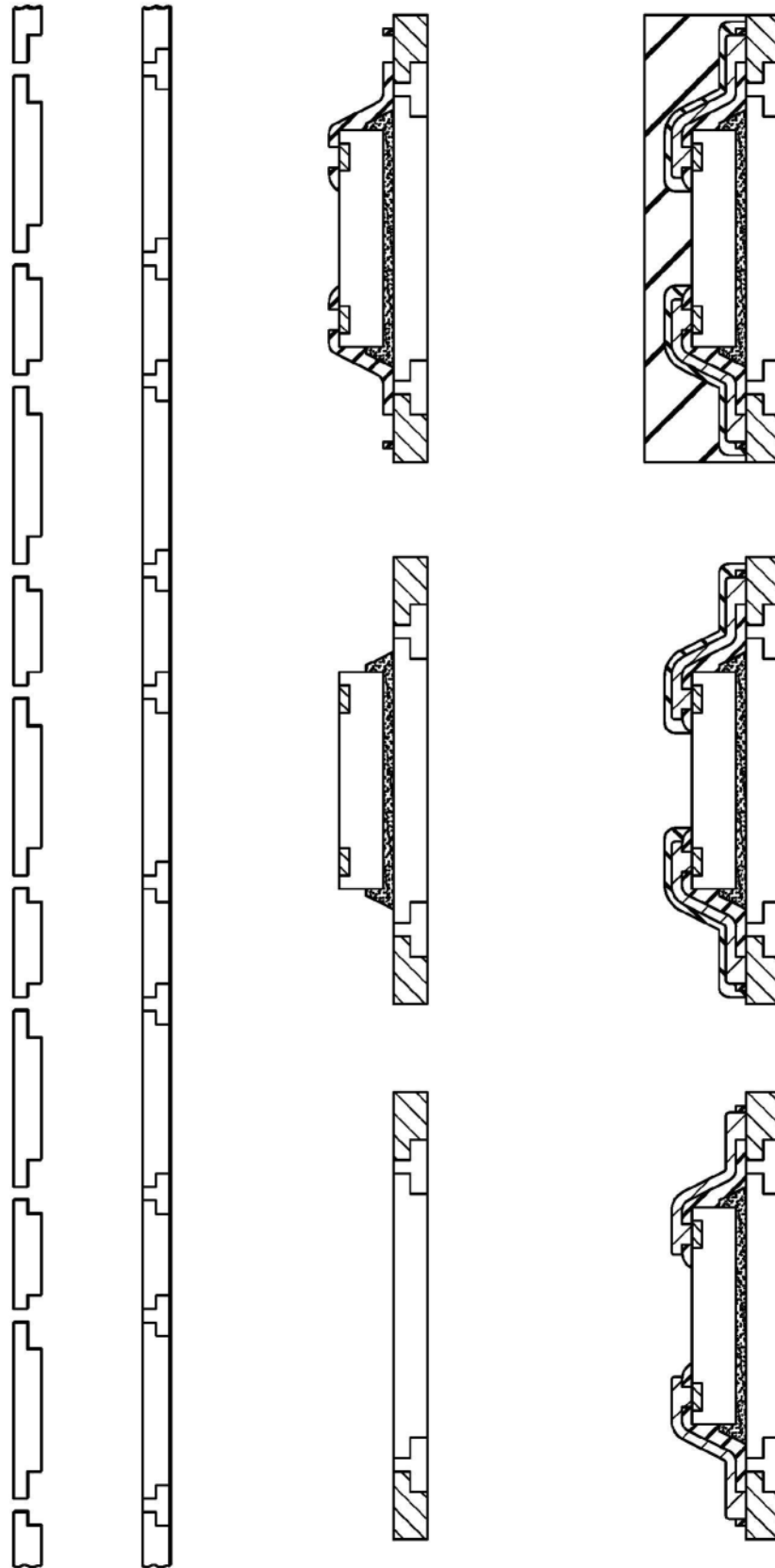


图69A

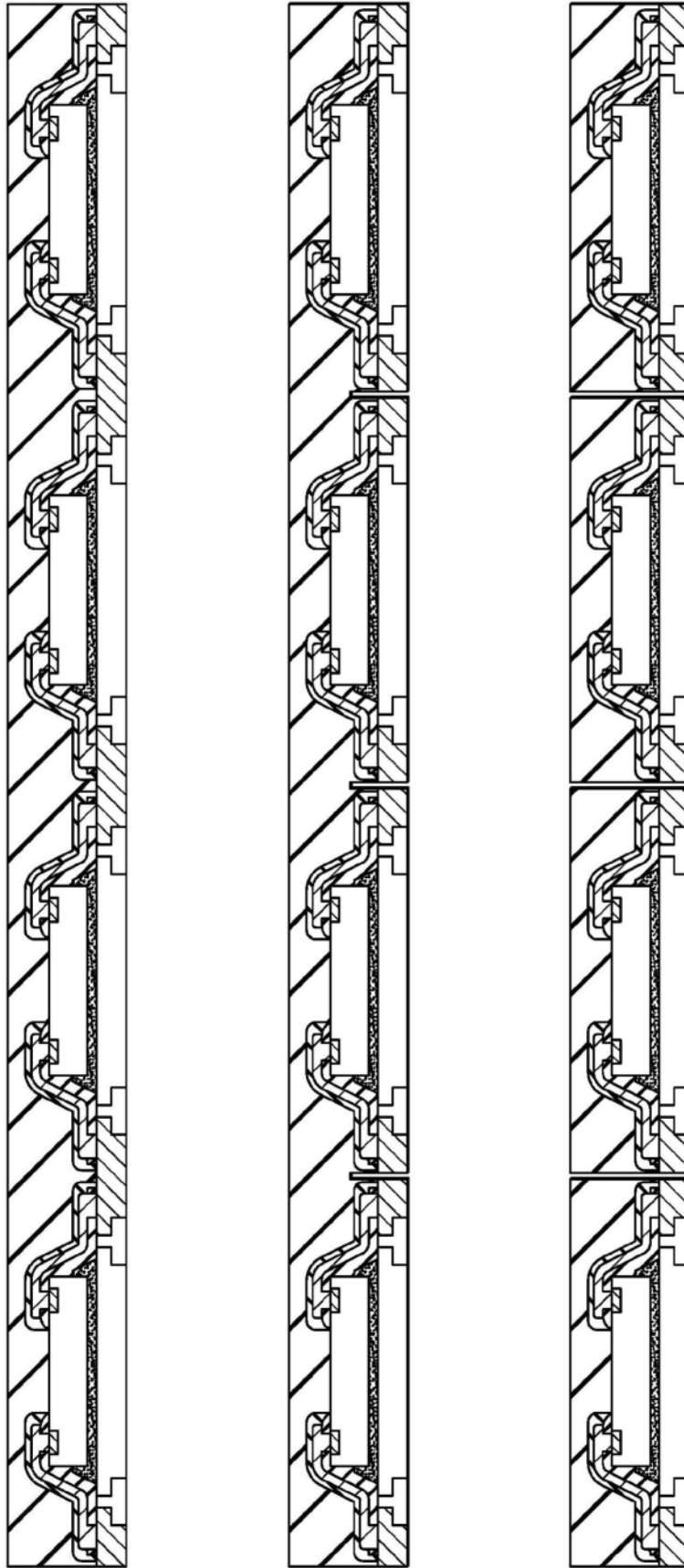


图69B

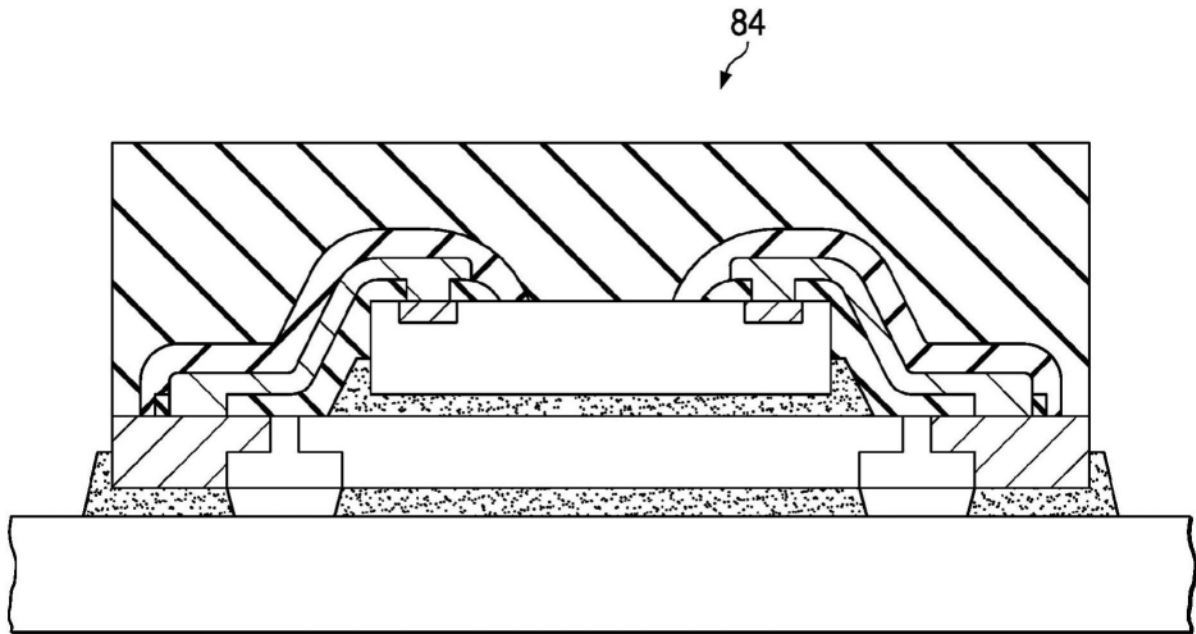


图70

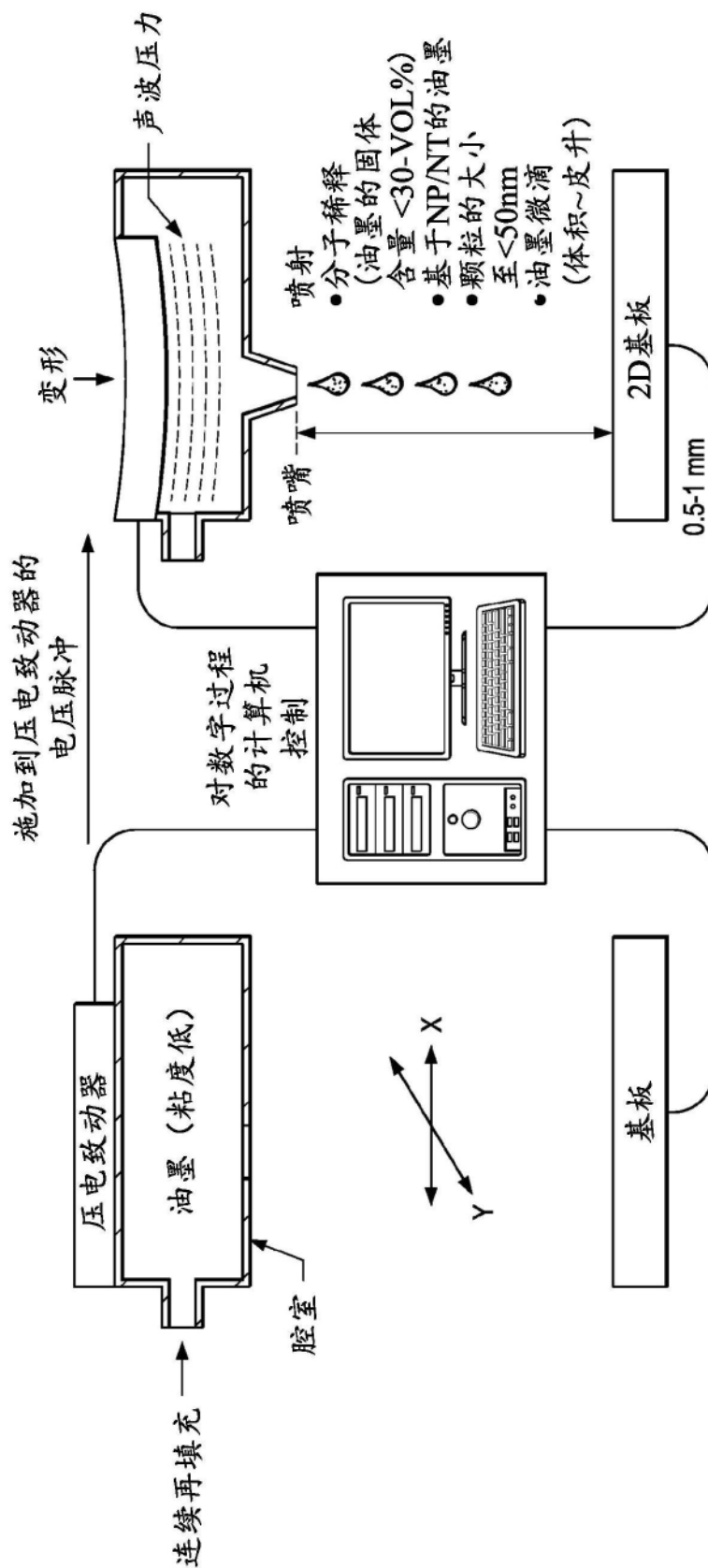


图71

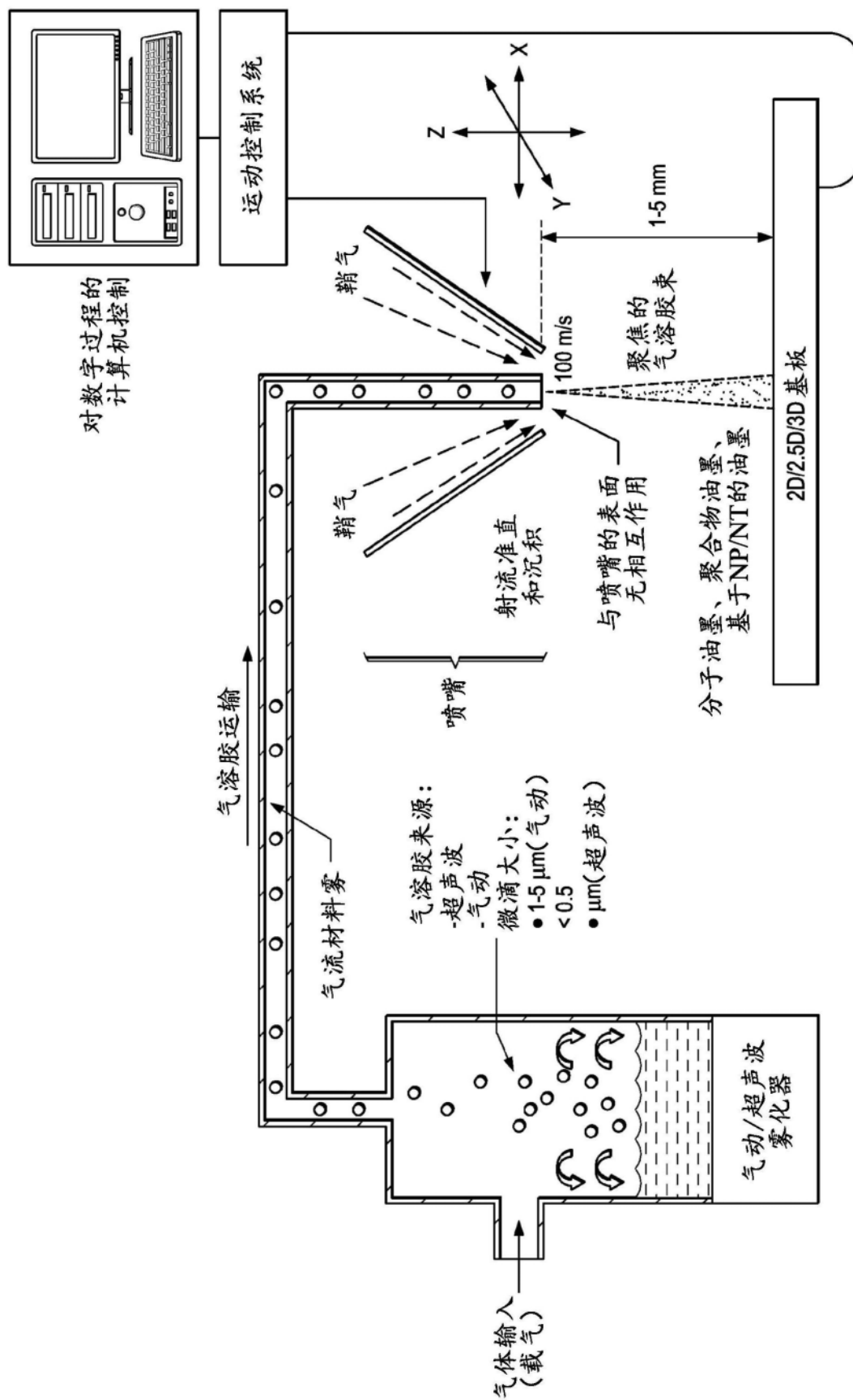


图72

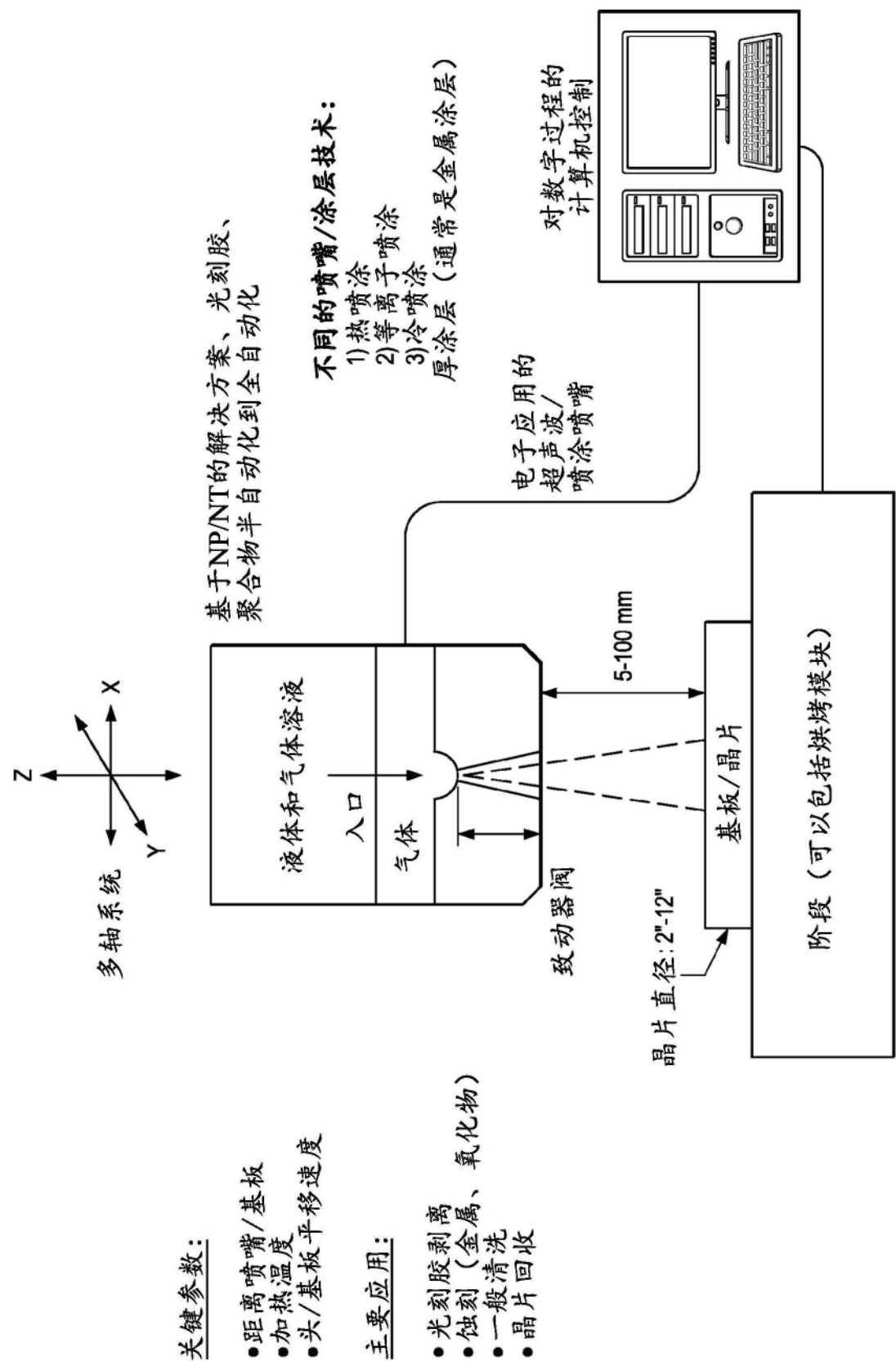


图73

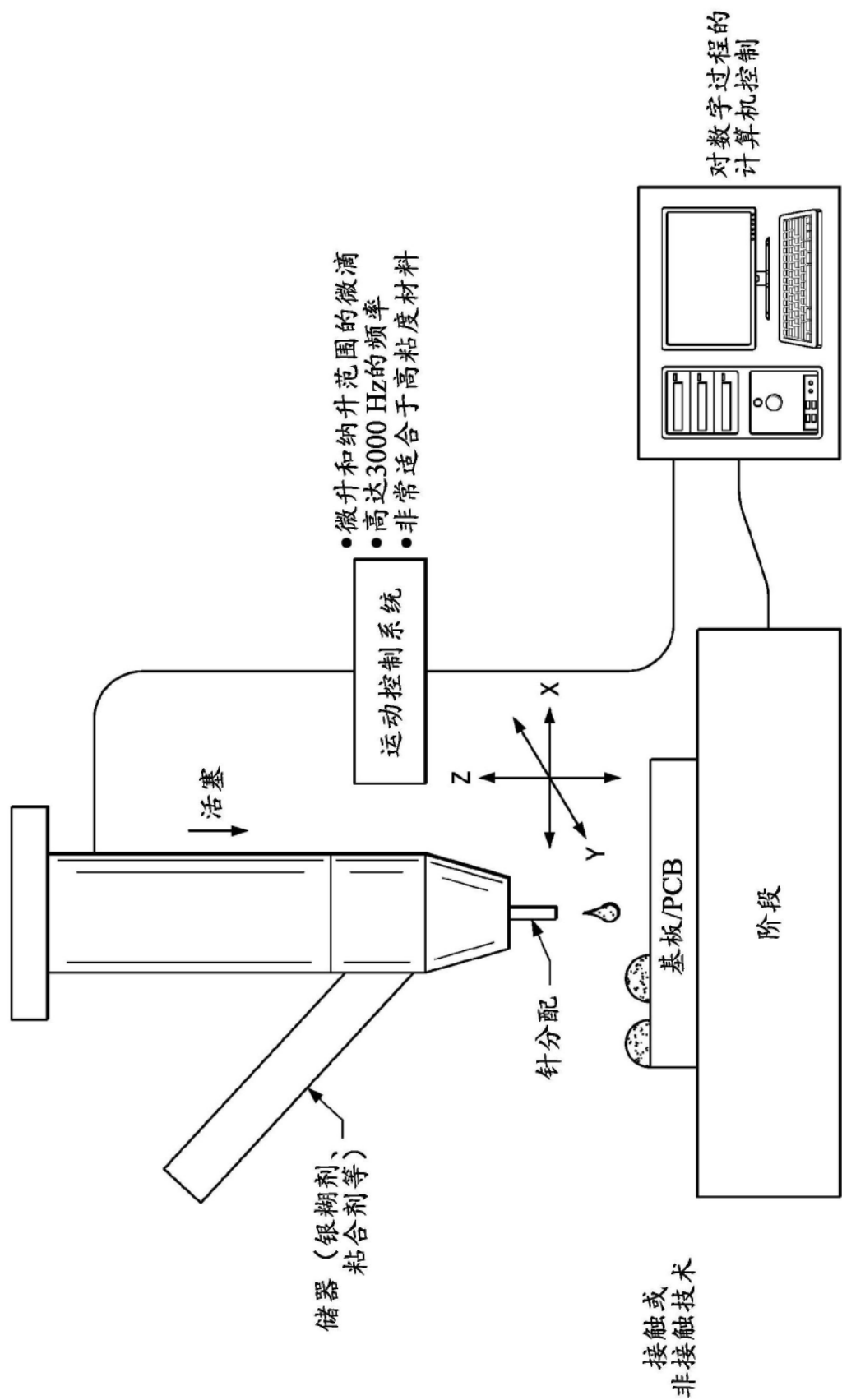


图74

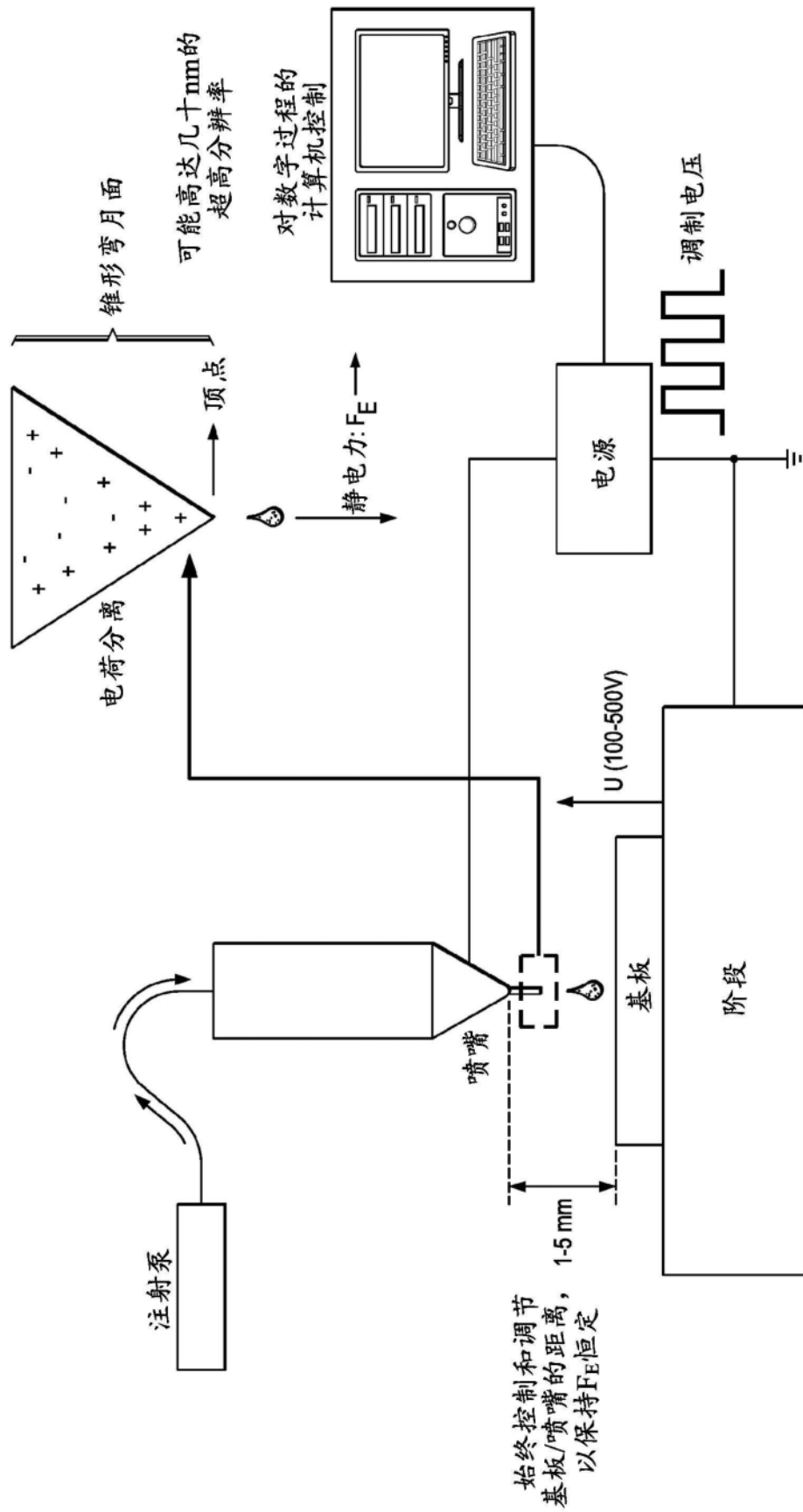


图75

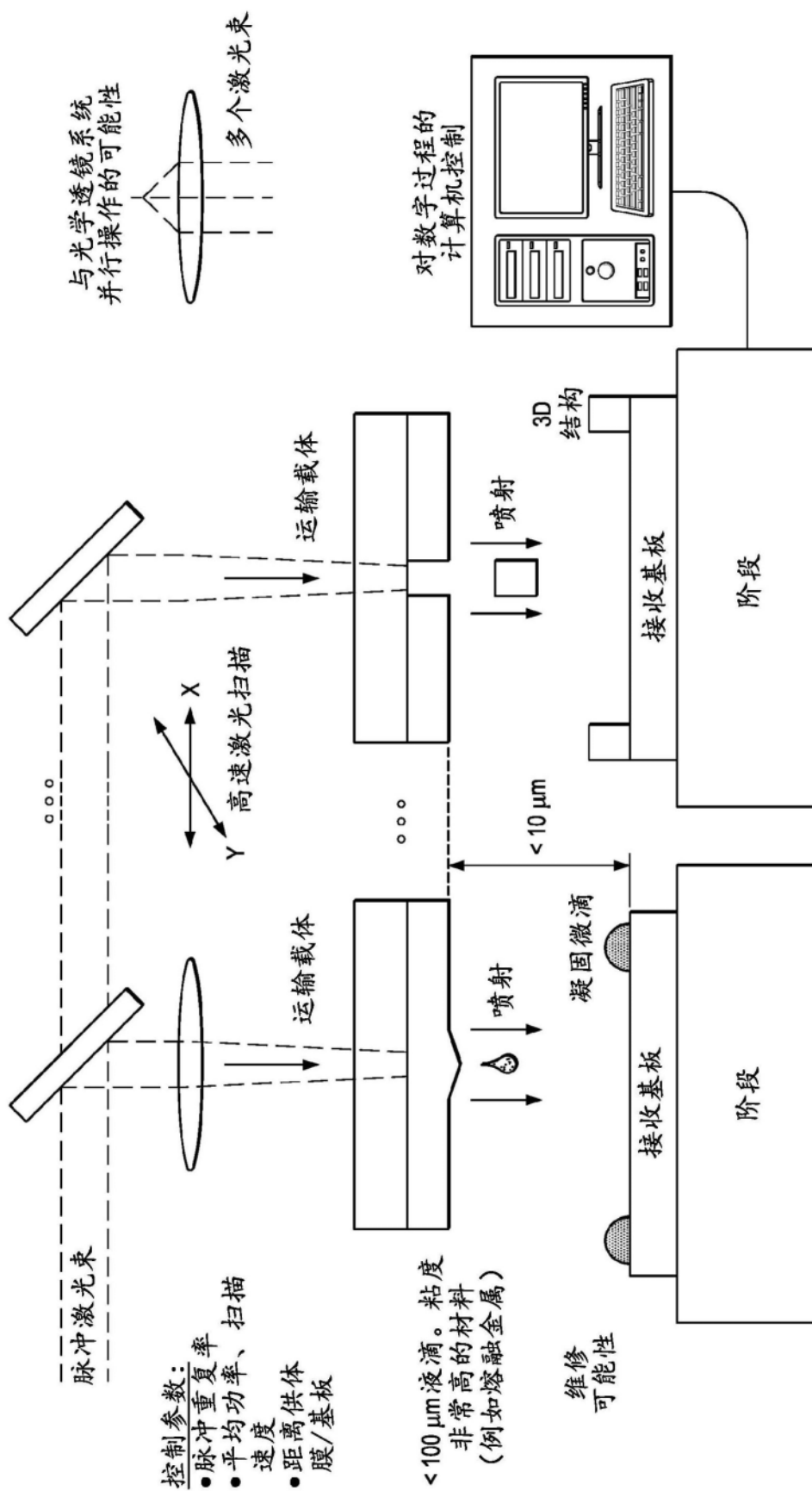


图76

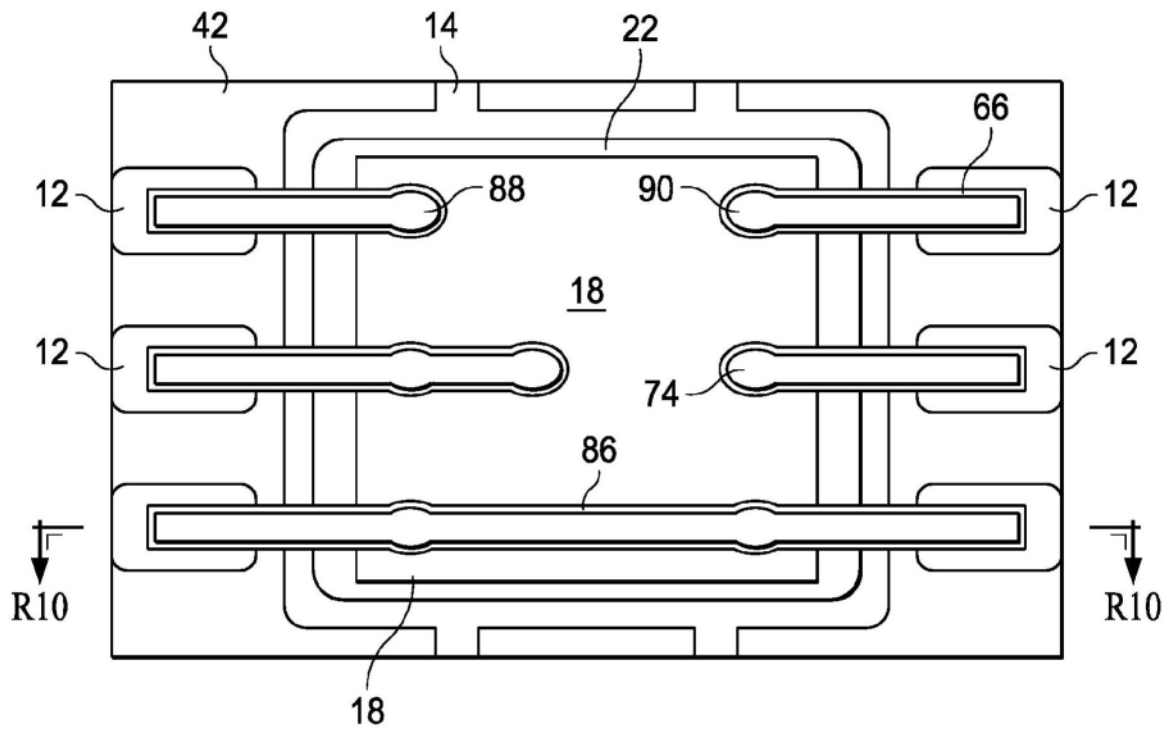


图77A

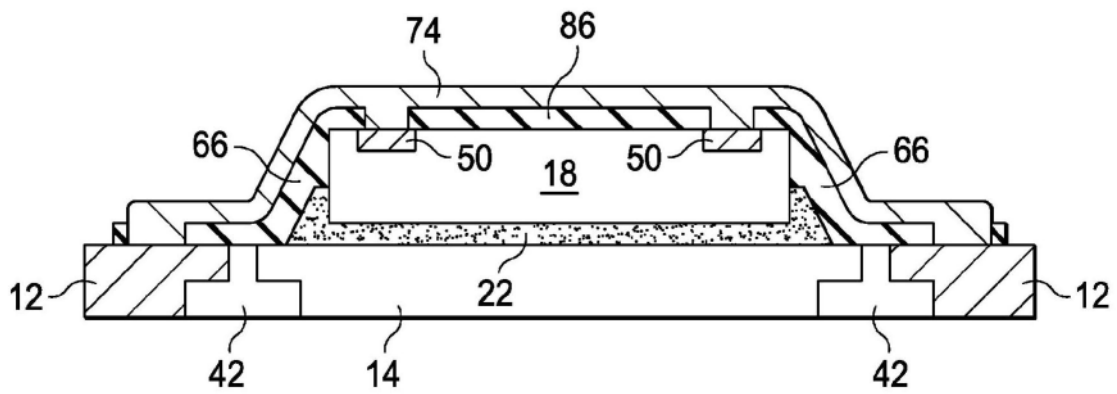


图77B

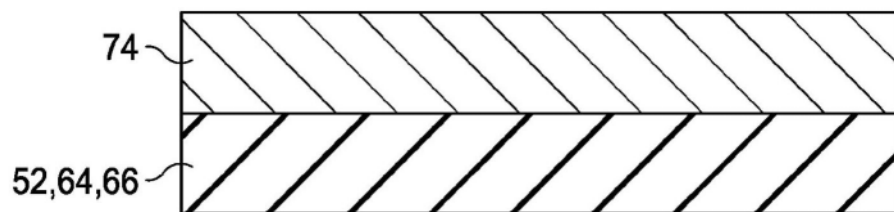


图78A

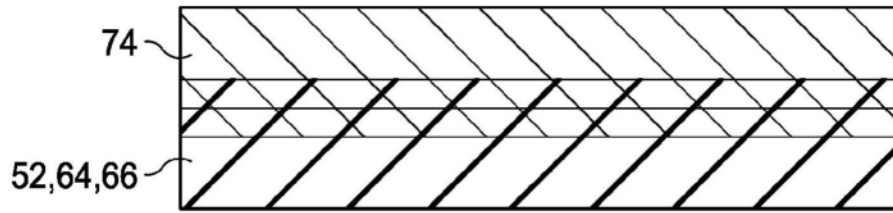


图78B

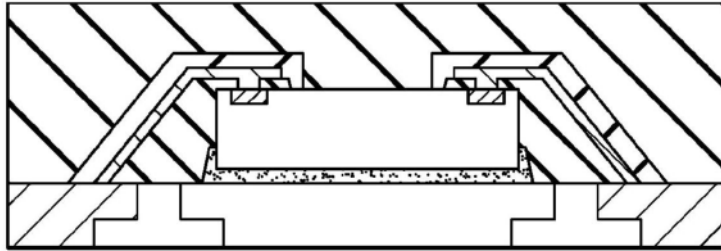


图79A

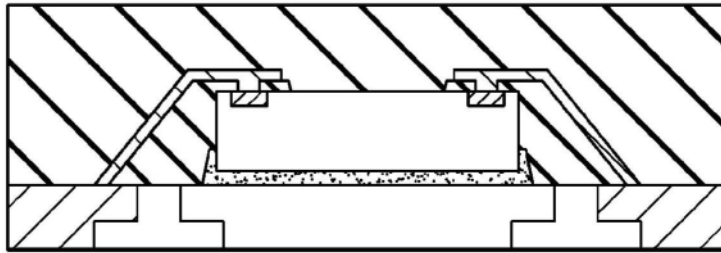


图79B

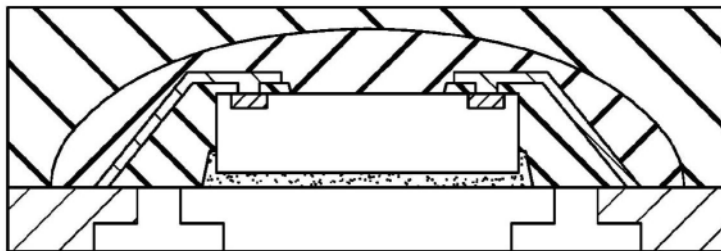


图79C

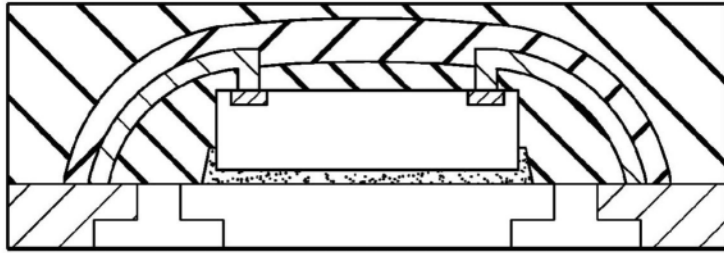


图79D

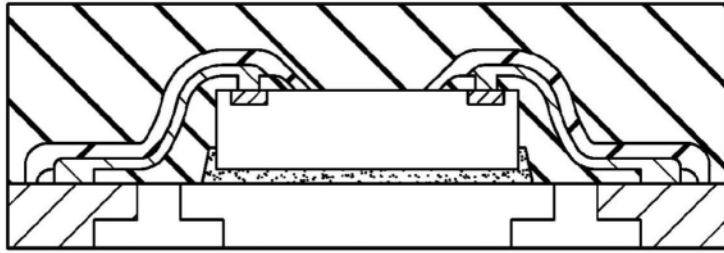


图79E

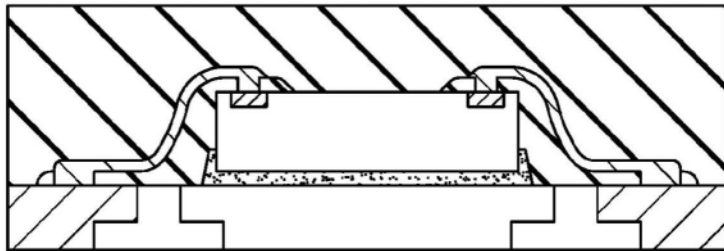


图79F

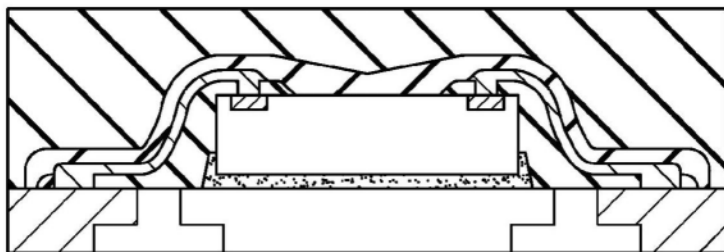


图79G

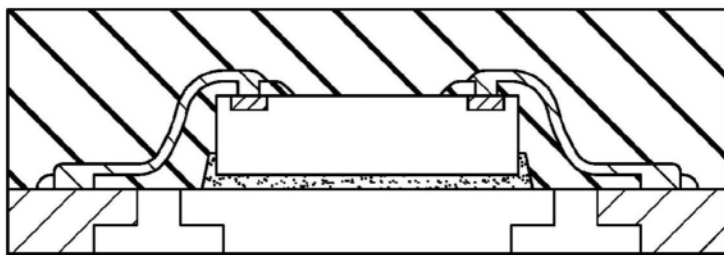


图79H

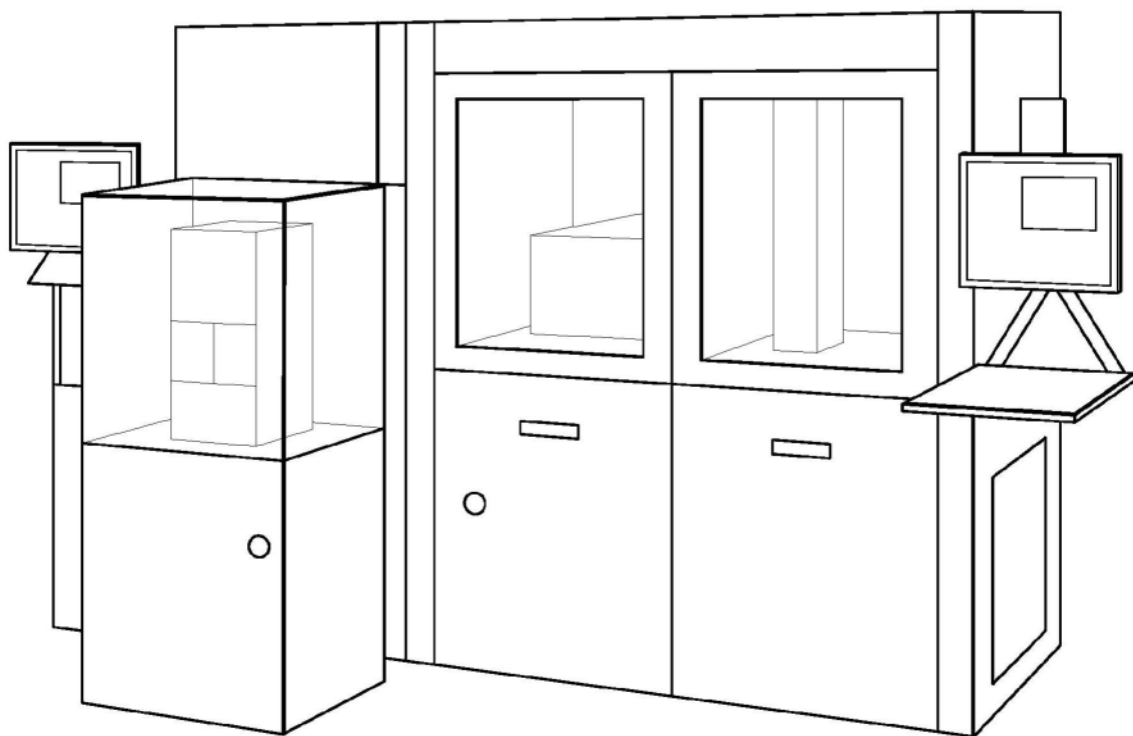


图80A

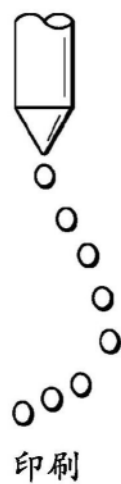


图80B

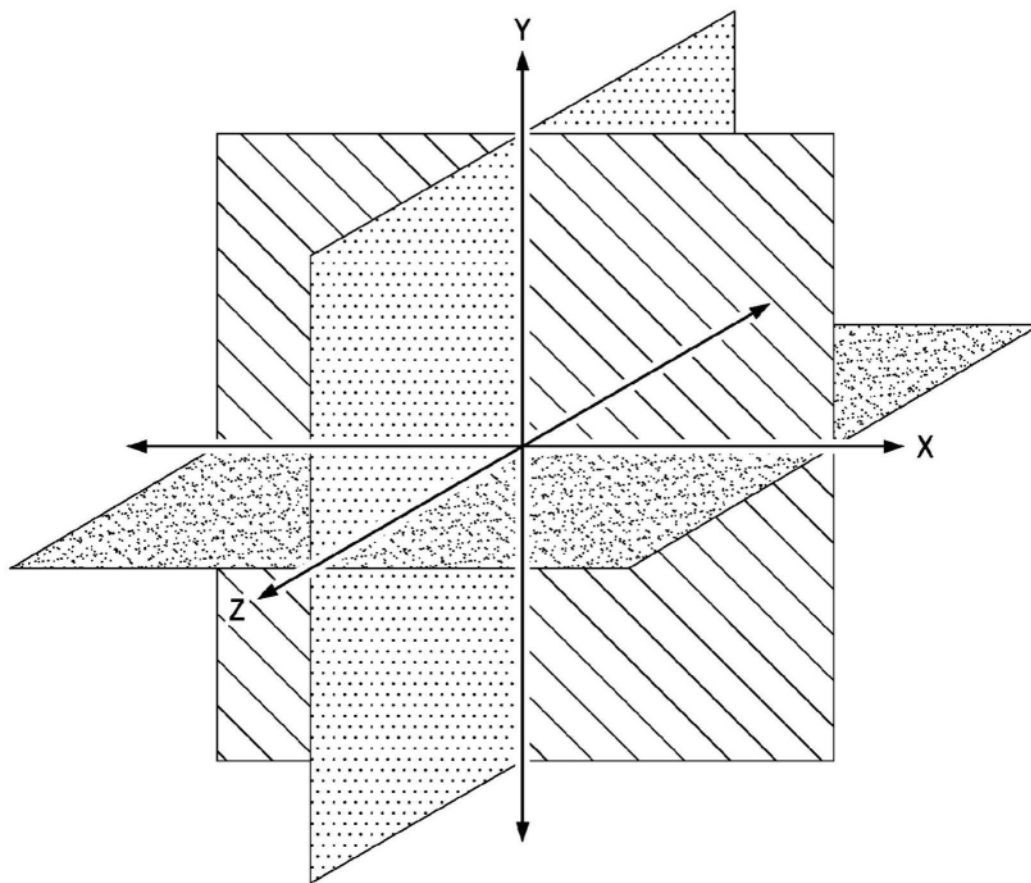
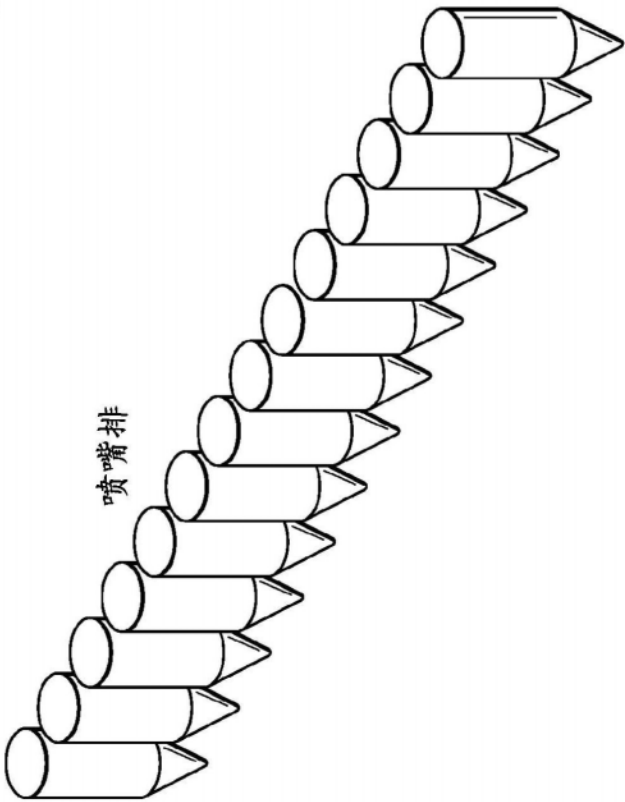
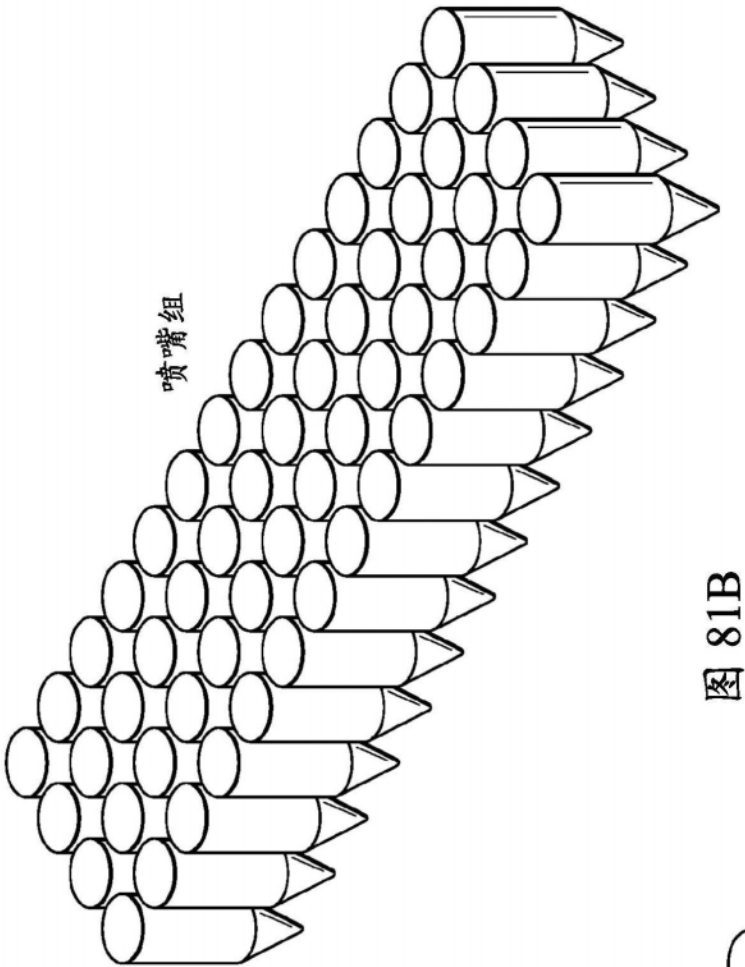


图80C



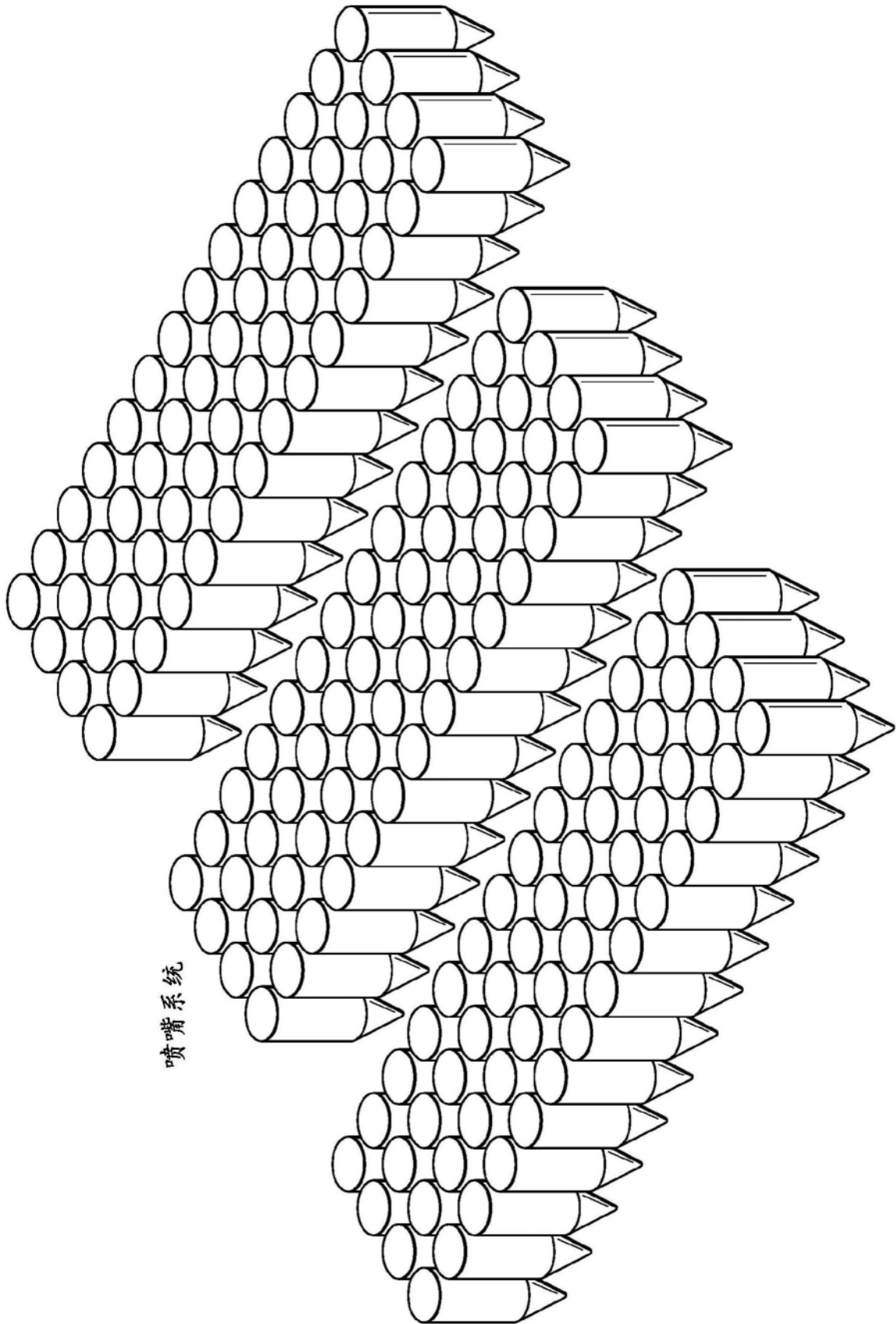


图81C

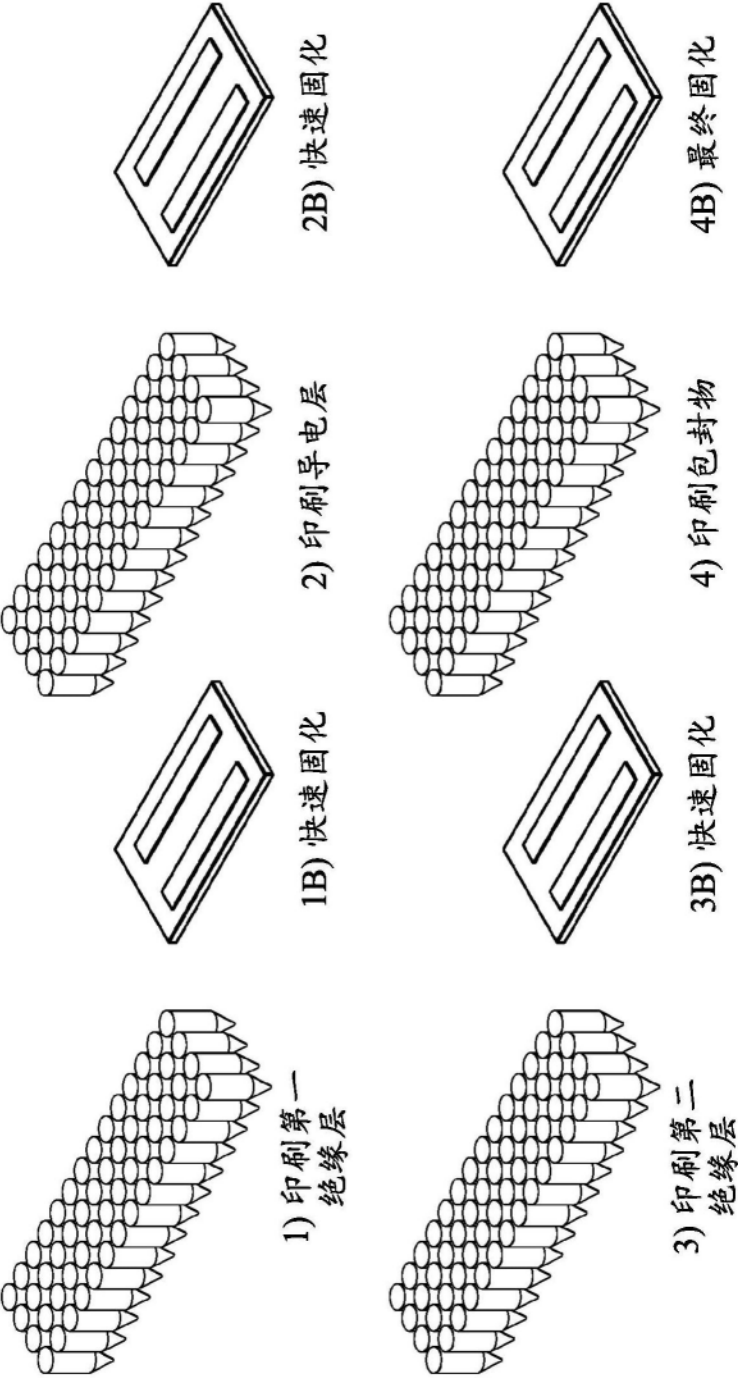


图82