



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201628338 A

(43) 公開日：中華民國 105 (2016) 年 08 月 01 日

(21) 申請案號：104119273 (22) 申請日：中華民國 104 (2015) 年 06 月 15 日

(51) Int. Cl. : *H03K17/04 (2006.01)* *H03K17/16 (2006.01)*
H03K17/14 (2006.01)

(30) 優先權：2015/01/30 日本 2015-016741
 2015/02/20 世界智慧財產權組織 PCT/JP2015/054726

(71) 申請人：京三製作所股份有限公司 (日本) KYOSAN ELECTRIC MFG. CO., LTD. (JP)
 日本

(72) 發明人：讓原 逸 男 YUZURIHARA, ITSUO (JP)；國玉博史 KUNITAMA, HIROSHI (JP)

(74) 代理人：林志剛

申請實體審查：無 申請專利範圍項數：18 項 圖式數：11 共 64 頁

(54) 名稱

高頻絕緣閘極驅動電路及閘極電路驅動方法

HIGH-FREQUENCY INSULATED GATE DRIVER CIRCUIT, AND METHOD FOR DRIVING GATE CIRCUIT

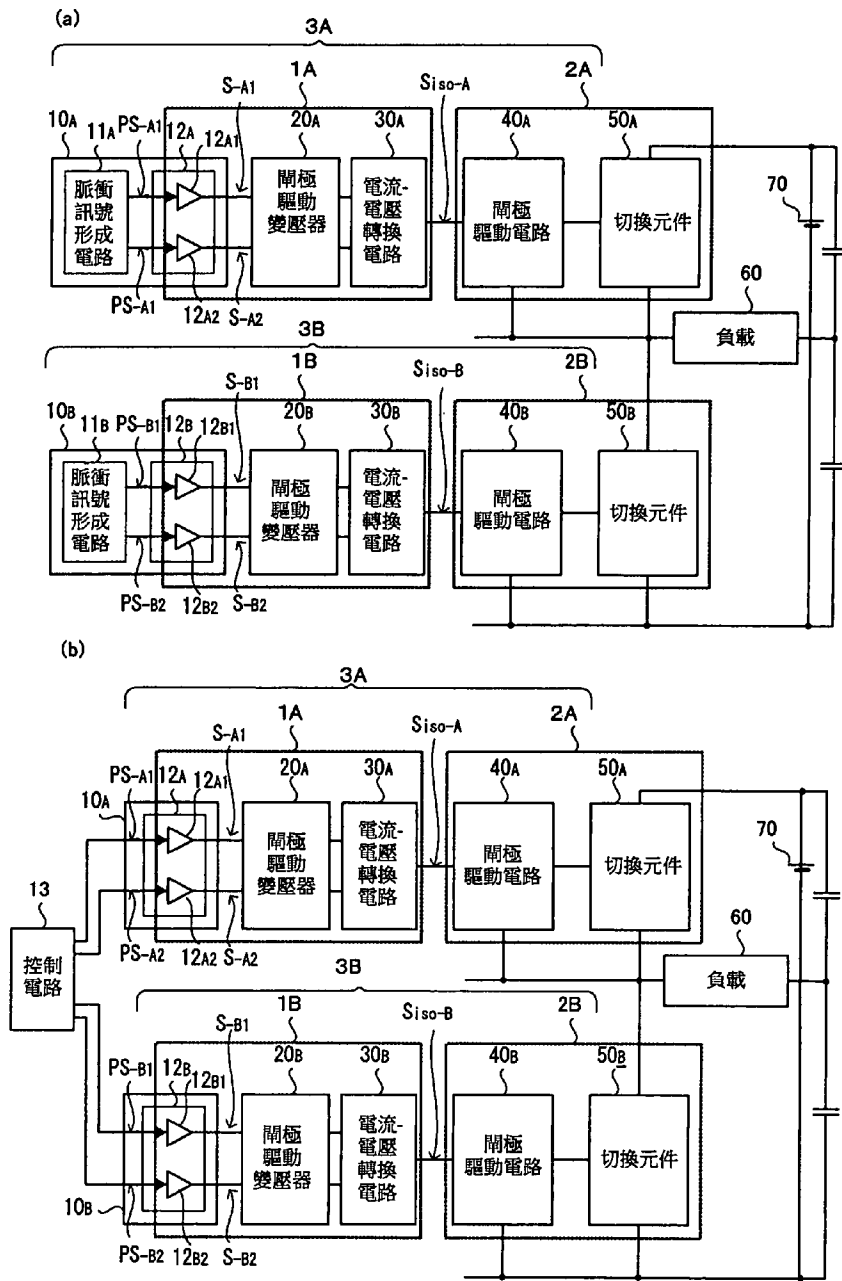
(57) 摘要

在使用有 1MHz~100MHz 帶之高頻絕緣閘極驅動電路的變壓器之絕緣電路構成中，成為不需要激磁電流之重置期間，而對於重置後之自我共振現象的產生作消除並對於雜訊電流之發生作抑制，而對起因於雜訊所導致的切換元件之誤動作作抑制。在由高頻訊號所致之複數之閘極電路的驅動中，藉由在將由閘極驅動變壓器所致之驅動用輸入訊號作絕緣的構成中，使於閘極驅動變壓器之一次側線圈處所流動的激磁電流交互地在兩方向上而無斷續地恆常作流動，來成為不需要起因於僅使激磁電流在單方向上流動一事所導致的重置期間，並且對於重置後之自我共振現象的產生作消除，而對起因於自我共振現象所導致的雜訊電流之發生作抑制，而對起因於雜訊所導致的切換元件之誤動作作抑制。

In an insulated circuit using a transformer of a high-frequency insulated gate driver circuit, the frequency range of which is from 100KHz to 1MHz, a period of reset for exciting current is eliminated, a generation of noise current is suppressed by reducing a self-resonance phenomenon after a reset, a malfunction of a switching element by a noise is suppressed. In a driving of multiple gate circuits driven by a high-frequency signal, a gate driving transformer structure for insulating a driving input signal applies exciting current passing in a primary coil of the gate driving transformer alternately in two directions continuously without intermittence. This eliminates the period of reset caused by a one-way exciting current, reduces a self-resonance phenomenon after a reset, suppresses a generation of a noise current generated by a self-resonance phenomenon, and suppresses a malfunction of a switching element by a noise.

指定代表圖：

圖 1



符號簡單說明：

1A、1B... 高頻絕緣閘極驅動電路

2A、2B... 高頻切換模組

3A、3B... 切換元件驅動電路

10A、10B... 輸入訊號形成電路

11A、11B... 脈衝訊號形成電路

12A、12B... 閘極驅動變壓器驅動元件

12A1、12A2、12B1、12B2... 閘極驅動變壓器驅動元件

13... 控制電路

20A、20B... 閘極驅動變壓器

30A、30B... 電流-電壓轉換電路

40A、40B... 閘極驅動電路

50A、50B... 切換元件

60... 負載

70... 負載電源

PS-A1、PS-A2、PS-B1、PS-B2... 脈衝訊號

S-A1、S-A2、S-B1、S-B2... 輸入訊號

Siso-A、Siso-B... 絕緣驅動訊號

201628338

發明摘要

※申請案號：104119273

※申請日：104年06月15日

※IPC分類：H03K17/04 (2006.01)
H03K17/16 (2006.01)
H03K17/14 (2006.01)

【發明名稱】(中文/英文)

高頻絕緣閘極驅動電路及閘極電路驅動方法

High-frequency insulated gate driver circuit, and method for driving gate circuit

【中文】

[課題]在使用有 1MHz~100MHz 帶之高頻絕緣閘極驅動電路的變壓器之絕緣電路構成中，成為不需要激磁電流之重置期間，而對於重置後之自我共振現象的產生作消除並對於雜訊電流之發生作抑制，而對起因於雜訊所導致的切換元件之誤動作作抑制。

[解決手段]在由高頻訊號所致之複數之閘極電路的驅動中，藉由在將由閘極驅動變壓器所致之驅動用輸入訊號作絕緣的構成中，使於閘極驅動變壓器之一次側線圈處所流動的激磁電流交互地在兩方向上而無斷續地恆常作流動，來成為不需要起因於僅使激磁電流在單方向上流動一事所導致的重置期間，並且對於重置後之自我共振現象的產生作消除，而對起因於自我共振現象所導致的雜訊電流之發生作抑制，而對起因於雜訊所導致的切換元件之誤動作作抑制。

【英文】

In an insulated circuit using a transformer of a high-frequency insulated gate driver circuit, the frequency range of which is from 100KHz to 1MHz, a period of reset for exciting current is eliminated, a generation of noise current is suppressed by reducing a self-resonance phenomenon after a reset, a malfunction of a switching element by a noise is suppressed. In a driving of multiple gate circuits driven by a high-frequency signal, a gate driving transformer structure for insulating a driving input signal applies exciting current passing in a primary coil of the gate driving transformer alternately in two directions continuously without intermittence. This eliminates the period of reset caused by a one-way exciting current, reduces a self-resonance phenomenon after a reset, suppresses a generation of a noise current generated by a self-resonance phenomenon, and suppresses a malfunction of a switching element by a noise.

【代表圖】

【本案指定代表圖】：第(1)圖。

【本代表圖之符號簡單說明】：

1A、1B：高頻絕緣閘極驅動電路

2A、2B：高頻切換模組

3A、3B：切換元件驅動電路

10A、10B：輸入訊號形成電路

11A、11B：脈衝訊號形成電路

12A、12B：閘極驅動變壓器驅動元件

12A1、12A2、12B1、12B2：閘極驅動變壓器驅動元件

13：控制電路

20A、20B：閘極驅動變壓器

30A、30B：電流-電壓轉換電路

40A、40B：閘極驅動電路

50A、50B：切換元件

60：負載

70：負載電源

PS-A1、PS-A2、PS-B1、PS-B2：脈衝訊號

S-A1、S-A2、S-B1、S-B2：輸入訊號

Siso-A、Siso-B：絕緣驅動訊號

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

高頻絕緣閘極驅動電路及閘極電路驅動方法

High-frequency insulated gate driver circuit, and method for driving gate circuit

【技術領域】

[0001] 本發明，係有關於驅動半導體切換元件之閘極電路的閘極驅動電路以及閘極電路之驅動方法，並適應於輸出 1MHz~100MHz 之高頻電力的高頻放大裝置中。

【先前技術】

[0002] 在換流器等之電力轉換裝置中，係將驅動負載之切換元件的閘極電路與主電源作串聯連接，並藉由橋接電路等來對於負載之電流方向作切換。

[0003] 圖 9(a) 係對於電力轉換裝置之構成例作展示。於此，係針對藉由切換元件 101A~101D 來構成全橋並對於驅動電源 103 和負載 104 之間的連接作切換之例作展示。

[0004] 切換元件 101A~101D，係分別藉由閘極驅動電路 102A~102D 而使 ON/OFF 被作控制。

[0005] 閘極驅動電路 102A 以及閘極驅動電路 102C，係藉由高壓側之輸入訊號 S-A 以及 S-C 而對於切

換元件 101A 以及切換元件 101C 之 ON/OFF 作控制，閘極驅動電路 102B 以及閘極驅動電路 102D，係藉由低壓側之輸入訊號 S-B 以及 S-D 而對於切換元件 101B 以及切換元件 101D 之 ON/OFF 作控制，而進行相對於負載 104 之電流方向的切換。

[0006] 此閘極驅動電路，起因於高壓側以及低壓側之閘極驅動電路的 ON/OFF 狀態，雖然低壓側之切換元件 101B、101D 的基準電位並不會變動，但是高壓側之切換元件 101A、101C 的電位係成為浮動狀態，而基準電位會變動，因此，高壓側和低壓側之基準電位係為相異，並成為短路的重要因素。

[0007] 為了避免此短路，係有必要將高壓側和低壓側之切換元件的基準電位電位性地設為浮動狀態。為了將切換元件的基準電位電位性地設為浮動狀態，係有必要將對於對各切換元件 101A~101D 進行 ON/OFF 控制的閘極驅動電路 102A、102C 之輸入訊號 S-A~S-D 作電性絕緣。

[0008] 圖 9 (b) 係對於使用有絕緣元件之電力轉換裝置的構成例作展示。於此，係針對藉由切換元件 101A、101B 來構成半橋並對於驅動電源 103 和負載 104 之間的連接作切換之例作展示。

[0009] 在閘極驅動電路 102A、102B 之輸入側處，係被連接有絕緣元件 105A、105B，藉由絕緣元件 105A、105B，輸入訊號 S-A、S-B 與絕緣驅動訊號 Siso 係被作電

性絕緣。作為將閘極驅動電路之輸入訊號作電性絕緣之絕緣元件，係周知有光耦合器、脈波變壓器。（專利文獻 1、2）

[0010] 另外，脈波變壓器，係作為驅動閘極電路之變壓器而被使用，而亦被稱作閘極驅動變壓器。

[0011] 圖 10，係對於使用有光耦合器之電路例作展示。在圖 10 (a) 所示之驅動電路中，係藉由在驅動切換元件 101A、101B 之閘極驅動電路 102A、102B 處連接光耦合器 105A、105B，而進行輸入訊號 S-A 和絕緣驅動訊號 Siso-A 間之絕緣以及輸入訊號 S-B 和絕緣驅動訊號 Siso-B 之間的絕緣。

[0012] 另外，係能夠將高頻 MOS-FET 等之切換元件 101 和 FET 驅動器等之閘極驅動電路 102 相配合並構成內藏驅動器之 RF-MOS 模組。

[0013] 圖 10 (b)，係對於驅動訊號波形作展示。(b-1) 係代表高壓側之輸入訊號 S-A，(b-3) 係代表藉由光耦合器來作絕緣所得到的高壓側之絕緣驅動訊號 Siso-A。又，(b-2) 係代表低壓側之輸入訊號 S-B，(b-4) 係代表藉由光耦合器來作絕緣所得到的低壓側之絕緣驅動訊號 Siso-B。

[0014] 圖 11，係對於使用閘極驅動變壓器（脈波變壓器）而進行絕緣的電路例作展示。在圖 11 (a) 所示之驅動電路中，係藉由在驅動切換元件 101A、101B 之閘極驅動電路 102A、102B 處連接自由磁化變壓電路 106A、

106B，而進行輸入訊號 S-A 和絕緣驅動訊號 Siso-A 間之絕緣以及輸入訊號 S-B 和絕緣驅動訊號 Siso-B 之間的絕緣。在圖 11 (a) 所示之電路例中，亦與圖 10 (a) 之電路例相同的，係能夠將高頻 MOS-FET 等之切換元件 101A、101B 和 FET 驅動器等之閘極驅動電路 102A、102B 相配合並構成內藏驅動器之 RF-MOS 模組。

[0015] 圖 11 中所示之自由磁化變壓電路 106A、106B，係為將閘極驅動變壓器（脈波變壓器）以順向方式來構成的絕緣電路，並在閘極驅動變壓器（脈波變壓器）106a 之一次側線圈處將 FET106b 作串聯連接，且在一次側線圈處將整流二極體和電阻之串聯電路作並聯連接，而在二次線圈側之輸出端處連接整流電路 106d，所構成者。

[0016] 在自由磁化變壓電路 106 處，係將變壓器僅在單方向上激磁，並藉由在切換元件為 OFF 狀態的期間中將被積蓄在線圈中之能量放出，來將磁化狀態重置。被並聯連接於一次側線圈處之整流二極體和電阻的串聯電路，係構成重置電路（緩衝電路）106c。

[0017] 於此，係將被作了磁化的線圈之磁化狀態的重置，藉由被積蓄在線圈中之能量的自然放出來進行。此磁化狀態之重置，由於係並不依存於外部作用而自由地進行，因此，係稱作「自由磁化」。

[0018] 圖 11 (b)，係對於驅動訊號波形作展示。（b-1）係代表高壓側之輸入訊號 S-A，（b-2）係代表低

壓側之輸入訊號 S-B，（b-3）係代表藉由閘極驅動變壓器來作絕緣所得到的高壓側之絕緣驅動訊號 Siso-A，（b-4）係代表藉由閘極驅動變壓器來作絕緣所得到的低壓側之絕緣驅動訊號 Siso-B。

[先前技術文獻]

[專利文獻]

[0019]

[專利文獻 1]日本專利第 5416673 號

[專利文獻 2]日本特開 2008-270548 號公報

【發明內容】

[發明所欲解決之課題]

[0020] 在作為絕緣元件而使用有光耦合器之電路構成中，係存在有下述一般之問題點。

（1）在使用有光耦合器的情況時，係有著於絕緣之前後會在訊號中產生相位差的問題。

[0021] 如同在圖 10（b-1）之輸入訊號 S-A 和圖 10（b-3）之絕緣驅動訊號 Siso-A 之間的比較所示一般，起因於光耦合器自身之傳輸延遲，係產生有延遲，絕緣後之絕緣驅動訊號 Siso-A，係相對於絕緣前之輸入訊號 S-A 而產生有相位差。

[0022] （2）在使用有光耦合器的情況時，係有著絕緣後之絕緣驅動訊號的脈衝寬幅會有所變動的問題。

[0023] 如同在圖 10（b-2）之輸入訊號 S-B 和圖 10

(b-4) 之絕緣驅動訊號 Siso-B 之間的比較所示一般，起因於光耦合器內部之臨限值的參差，絕緣後之絕緣驅動訊號 Siso-B 的脈衝寬幅係相對於絕緣前之輸入訊號 S-B 而有所增加或減少。

[0024] 起因於 (1) 以及 (2) 之問題，當為了將高頻之閘極訊號絕緣而使用光耦合器的情況時，係成為需要對於絕緣後之絕緣驅動訊號進行某些的修正。當在絕緣後而並不對於驅動訊號進行修正的情況時，若是負載係藉由變壓器所構成，則由於係會在被施加之正負的電壓時間積中產生有差，因此會產生導致變壓器偏磁的問題。

[0025] (3) 在使用有光耦合器的情況時，係有著會起因於光耦合器之動作的參差而導致高壓側和低壓側之切換元件間產生短路的問題。

[0026] 當在光耦合器之動作中存在有參差的情況時，高壓側之絕緣驅動訊號 Siso-A 和低壓側之絕緣驅動訊號 Siso-B 之間的失效時間 (dead time) 係會如同 Td-2 一般而縮短，並在切換元件 101A 和切換元件 101B 之 RF-MOSFET 間而產生上下短路。

[0027] (4) 在實際的光耦合器中，由於絕緣側之輸出電流係為數十 μA ~ 數 mA 而為小，因此係有著對於雜訊之耐性為弱的問題。

[0028] (5) 由於高頻之變位電壓係會透過存在於光耦合器之絕緣間的寄生電容 Ciso 而逃逸，因此係會有使光耦合器誤點弧之問題。

[0029] 另一方面，當使用自由磁化變壓器而進行絕緣的情況時，若是驅動變壓器之 MOS-FET106b 的特性為相同，則係能夠將輸入訊號與絕緣驅動訊號之間的相位差以及脈衝寬幅之偏移消除，除此之外，依存於驅動變壓器之 MOS-FET106b 的性能，由於係能夠流動更多的變壓器之二次電流 I_2 ，因此係有著相較於光耦合器而雜訊耐性為更高的優點。

[0030] 然而，當使用自由磁化變壓器的情況時，係存在著下述一般的問題點。另外，圖 11 (c)，係對於絕緣後之驅動訊號波形作展示。

[0031] (6) 如同圖 11 (c-3) 中所示一般，為了將激磁電流 (I_1 之虛線以及斜線部分) 重置，係需要 RESET 期間，在 RESET 期間中，係會有於 MOS-FET106b 之兩端電壓 V_{ds} 處產生突波電壓的問題。

[0032] (7) 由於 RESET 期間的因素，若是圖 11 (b-1)、(b-2) 中所示之輸入訊號 S-A 和輸入訊號 S-B 之能率 Duty 係為大而脈衝寬幅變得過大，則激磁電流之重置係並不會被充分地進行，而有著使變壓器偏磁的問題。若是變壓器偏磁，則會產生閘極驅動電路之 MOS-FET 破損之虞。

[0033] (8) 如同圖 11 (c-3) 中之 P 所示一般，在將激磁電流重置之後，由於一次側線圈之電流 I_1 係消失，因此，在 RESET 期間後，起因於由線圈之漏洩電感和漏洩寄生電容所產生的自我共振現象，係有著容易使雜

訊量 Q 乘載於絕緣後之絕緣驅動訊號 Siso 上之缺點。絕緣驅動訊號 Siso 之雜訊量 Q ，係會有使高壓側切換元件 101A 和低壓側切換元件 101B 短路之虞。

[0034] (9) 在 MOS-FET106b 之兩端電壓 V_{ds} 處所產生的突波電壓，由於係會使驅動變壓器 106a 之 MOSFET 之 DS 間的電壓上升，因此，係有必要將 MOS-FET106b 之耐壓提高。一般而言，高耐壓之 MOS-FET，由於係會有使切換速度變慢的傾向，因此，係會有導致 RF-MOS 模組之驅動速度被變壓器驅動用之 MOS-FET 的速度所限制之虞。

[0035] 故而，在使用有自由磁化變壓器的構成中，係成為需要重置期間，並且會起因於在重置結束時所產生的自我共振現象而導致發生過大的電壓，而有著容易發生使切換元件之 RF-MOS 再度成為 ON 狀態的誤動作之問題。此傾向，若是頻率變得越高，則會越為顯著。

[0036] 本發明，係對於前述之先前技術之問題點作解決，並以提供一種在使用有變壓器之絕緣電路構成中，成為不需要激磁電流之重置期間，而對於重置後之自我共振現象的產生作消除一事，作為目的。又，係以對起因於自我共振現象所導致的雜訊電流之發生作抑制，而對起因於雜訊所導致的切換元件之誤動作作抑制一事，作為目的。

[用以解決課題之手段]

[0037] 本案發明，係在由高頻訊號所致之複數之閘極電路的驅動中，藉由在將由閘極驅動變壓器所致之驅動用輸入訊號作絕緣的構成中，使於閘極驅動變壓器之一次側線圈處所流動的激磁電流交互地在兩方向上而無斷續地恆常作流動，來成為不會有起因於僅使激磁電流在單方向上流動一事所導致的重置期間，並且對於重置後之自我共振現象的產生作消除。藉由並不使自我共振現象產生，而對起因於自我共振現象所導致的雜訊電流之發生作抑制，而能夠對起因於雜訊所導致的切換元件之誤動作作抑制。

[0038] 本案發明，係能夠設為裝置之形態以及方法之形態。另外，以下，係基於圖 1～圖 3 中所示之元件符號來作說明。

[0039]

〔裝置之形態〕

在裝置之形態中，本案發明之高頻絕緣閘極驅動電路，係藉由相互作了絕緣的高頻訊號來驅動複數之閘極電路。

[0040] 高頻絕緣閘極驅動電路，係具備有輸入訊號形成電路和閘極驅動變壓器以及電流-電壓轉換電路。

[0041]

（輸入訊號形成電路）

輸入訊號形成電路，係輸出身為相同能率比並且相互使相位作了偏移的互補之電壓訊號之 2 個的輸入訊號（S）。2 個的輸入訊號，係具備有相互之相的電壓乃身

為高電位與低電位之互補關係的互補電位期間、和相互之相的電壓乃身為相同電位的同電位期間。2 個的輸入訊號之各電位，係以時間序列而將高電位和低電位交互作切換。

[0042] 輸入訊號形成電路之其中一個形態，係具備有形成高頻脈衝訊號（PS）之脈衝訊號形成電路（11）、和基於高頻脈衝訊號之二值，而輸出高電位或低電位之輸入訊號（S）之 2 個的閘極驅動變壓器驅動元件（12）。

[0043] 輸入訊號形成電路之其他形態，係具備有形成高頻脈衝訊號之控制電路（13），並具備有基於控制電路（13）所形成之高頻脈衝訊號之二值訊號，而輸出高電位或低電位之輸入訊號（S）之 2 個的閘極驅動變壓器驅動元件（12）。

[0044] 在高電位以及低電位之輸入訊號的其中一個形態中，高壓側之閘極驅動變壓器驅動元件，係基於電源電壓而形成高電位之輸入訊號，低壓側之閘極驅動變壓器驅動元件，係基於接地電壓或包含零電壓之基準電壓而形成低電位之輸入訊號。另外，實際之閘極驅動變壓器驅動元件，由於在元件內係存在有電壓下降，因此係將減去了電壓下降量之後的電壓作為輸入訊號而形成之。

[0045] 又，在高電位以及低電位之輸入訊號的其他形態中，高壓側之閘極驅動變壓器驅動元件，係基於正的電源電壓而形成高電位之輸入訊號，低壓側之閘極驅動變壓器驅動元件，係基於負的電源電壓而形成低電位之輸入

訊號。

[0046]

(閘極驅動變壓器)

閘極驅動變壓器 (20) ，係於一次側線圈之兩端的各輸入端子處，被連接有輸入訊號形成電路之各相的輸出端子。閘極驅動變壓器，係輸入輸入訊號 (S) ，並形成與此輸入訊號作了絕緣的訊號。

[0047] 本案發明所具備之閘極驅動變壓器，係於施加在一次側線圈之兩端處之 2 個的輸入訊號 (S) 中，具備有相互之相的電壓乃身為高電位與低電位之互補關係的互補電位期間、和相互之相的電壓乃身為相同電位的同電位期間。在閘極驅動變壓器 (20) 之一次側線圈處，於互補電位期間中係流動激磁電流 (i_m) 以及負載電流 (i_L) ，在同電位期間中係流動激磁電流 (i_m) 。藉由此，於一次側線圈處，係成為在全部期間中均恆常流動有激磁電流 (i_m) 。

[0048] 激磁電流 (i_m) ，藉由使互補電位期間中之高電位和低電位的關係以時間序列而相互交換，由於一次側線圈之電流方向係會反轉，因此，係能夠成為不需要用以將激磁電流重置之重置期間。

[0049] 又，藉由在同電位期間中而於一次側線圈處流動激磁電流，係能夠對起因於自我共振現象所導致的雜訊電流之發生作抑制。

[0050] 本案發明之高頻絕緣閘極驅動電路所具備的

閘極驅動變壓器，由於係在一次側線圈處而於全部期間中恆常流動有激磁電流（ i_m ），因此，線圈係恆常保持於被作了磁化的狀態。在被使用於先前技術之絕緣電路中的自由磁化變壓器中，於激磁電流被重置之後，係存在有不曾流動激磁電流之期間，在此期間中，線圈之磁通量狀態係身為不會被閘極驅動變壓器電路所控制的自由之狀態，在此期間中，係會有起因於自我共振現象而導致產生雜訊電流的情況。相對於此，本案發明之閘極驅動變壓器，由於係藉由閘極驅動變壓器電路而於一次側線圈處恆常流動有激磁電流，因此，線圈之磁通量狀態係成為藉由閘極驅動變壓器電路而被作了控制的所謂被作了拘束之狀態。因此，於此，係將本案發明所具備之閘極驅動變壓器，相對於先前技術之自由磁化變壓器而稱作拘束磁化變壓器。

[0051]

（電流-電壓轉換電路）

電流-電壓轉換電路（30），係於輸入端子處被連接有閘極驅動變壓器（20）之輸出端子，並對於在閘極驅動變壓器之二次側線圈處所流動的二次電流進行電流-電壓轉換，而將所得到的絕緣驅動訊號（Siso）輸出至閘極電路處。

[0052] 本案發明之電流-電壓轉換電路（30），係能夠將使電阻和整流二極體作並聯連接所成的第1並聯電路和第2並聯電路作串並聯連接，而構成之。

[0053] 第1並聯電路，係在閘極驅動變壓器之二次

側線圈的捲繞起始側處，將整流二極體以使順方向會成為閘極電路之方向的方式來作串聯連接。另一方面，第 2 並聯電路，係在閘極驅動變壓器之二次側線圈的捲繞起始側和捲繞結束側之間，將整流二極體以使順方向會成為閘極電路之輸入端之方向的方式來作並聯連接。

[0054] 本案發明之電流-電壓轉換電路，係藉由在第 1 並聯電路處而被作了串聯連接的電阻、以及在第 2 並聯電路處而被作了並聯的電阻，來對於在閘極驅動變壓器之二次側線圈處所流動的電流進行電流-電壓轉換而轉換成電壓，並且藉由被並聯連接於各電阻處之整流二極體的整流作用，而能夠整流為朝向閘極驅動電路側方向之電流方向。第 1 並聯電路及／或第 2 並聯電路，係亦可設為將電容器作並聯連接之構成。

[0055] 本案發明之電流-電壓轉換電路，係能夠設為複數之形態。

[0056] 電流-電壓轉換電路之第 1 形態，係藉由第 1 並聯電路之電阻的電阻值和第 2 並聯電路之電阻的電阻值，來將從閘極驅動變壓器而觀察時之輸入阻抗調整為特定值。藉由將第 1 並聯電路之電阻的電阻值和第 2 並聯電路之電阻的電阻值設為同等之值，係能夠將從閘極驅動變壓器而對輸出側作觀察時之阻抗恆常設為一定。另外，於此，同等之電阻值，係並不被限定於同一之電阻值，而為亦包含有容許量之變動者。

[0057] 電流-電壓轉換電路之第 2 形態，係將第 1 並

聯電路之電阻的電阻值和第 2 並聯電路之電阻的電阻值，以會成為與閘極驅動變壓器和電流-電壓轉換電路之間的傳輸線路之特性阻抗相同的方式來作選擇。若依據第 2 形態，則係能夠將被輸入至閘極驅動變壓器之一次側處的輸入訊號無變形地來作為絕緣驅動訊號而傳輸至閘極驅動電路處。

[0058] 電流-電壓轉換電路之第 3 形態，係在閘極驅動變壓器之一次側或二次側處，具備有共模變壓器，並使共模變壓器之特性阻抗，與閘極驅動變壓器和電流-電壓轉換電路之間的傳輸線路之特性阻抗相配合。若依據第 3 形態，則係藉由共模變壓器，來阻止透過閘極驅動變壓器之一次側線圈和二次側線圈之間之寄生電容而逃逸的於同方向上而流動之共模雜訊電流，而能夠將變位電壓之影響降低。

[0059]

(電路構成之形態)

本案發明之閘極電路，係能夠藉由切換元件、和驅動切換元件之閘極驅動電路，來構成高頻切換模組。

[0060] 閘極驅動電路，係藉由從電流-電壓轉換電路所輸出的絕緣驅動訊號 (Siso) 來進行切換元件之 ON / OFF 控制。在此 ON / OFF 控制中，係亦可將高頻切換模組作為單位來進行控制。

[0061] 本案發明之高頻絕緣閘極驅動電路，係可藉由全橋或半橋來構成。構成橋之單位，除了閘極電路之

外，亦可設為高頻切換模組。

[0062] 當將閘極電路作為橋之構成單位的情況時，係在對於負載施加高電壓之高電壓閘極電路和對於負載施加低電壓之低電壓閘極電路的各輸入端處，分別連接高頻絕緣閘極驅動電路。

[0063] 當將高頻切換模組作為橋之構成單位的情況時，係在高壓側之高頻切換模組和低壓側之高頻切換模組之各輸入端處，分別連接電流-電壓轉換電路。

[0064]

〔方法之形態〕

本案發明之閘極電路驅動方法，係為將複數之閘極電路以相互絕緣之複數之高頻訊號來驅動之方法，其特徵為，係對於閘極驅動變壓器（20）之一次側線圈的兩端之各輸入端子，而施加 2 個的輸入訊號（S），該 2 個的輸入訊號（S），係身為相同能率比並且相互使相位作了偏移的互補之電壓訊號，並藉由對於各電位而以時間序列來在高電位和低電位而相互作切換一事，而具備有相互之相的電壓乃身為高電位和低電位之互補關係的互補電位期間、和相互之相的電壓乃身為相同電位的同電位期間，在閘極驅動變壓器（20）之一次側線圈處，於互補電位期間中，係流動激磁電流以及負載電流，於同電位期間中，係流動激磁電流，將對於在閘極驅動變壓器（20）之二次側線圈處所流動的二次電流進行電流-電壓轉換所得到的絕緣驅動訊號（Siso）輸入至閘極電路中，藉由絕緣驅動訊

號 (Siso) 來驅動閘極電路。

[0065] 若依據本案發明之閘極電路驅動方法，則係於施加在一次側線圈之兩端處之 2 個的輸入訊號 (S) 中，具備有相互之相的電壓乃身為高電位與低電位之互補關係的互補電位期間、和相互之相的電壓乃身為相同電位的同電位期間，在閘極驅動變壓器 (20) 之一次側線圈處，於互補電位期間中，係流動激磁電流 (i_m) 以及負載電流 (i_L) ，於同電位期間中，係流動激磁電流 (i_m) 。藉由此激磁電流之流動，於一次側線圈處，係成為在全部期間中均流動有激磁電流 (i_m) 。

[0066] 激磁電流 (i_m) ，藉由使互補電位期間中之高電位和低電位的關係以時間序列而相互交換，由於一次側線圈之電流方向係會反轉，因此，係能夠成為不需要用以將激磁電流重置之重置期間。又，藉由在同電位期間中而於一次側線圈處流動激磁電流，係能夠對起因於自我共振現象所導致的雜訊電流之發生作抑制。

[0067] 在本案發明之閘極電路驅動方法中，係藉由被連接於閘極驅動變壓器 (20) 之二次側線圈處的電流-電壓轉換電路 (30) ，來進行電流-電壓轉換。

[0068] 電流-電壓轉換電路，係將第 1 並聯電路和第 2 並聯電路作串並聯連接所構成者，該第 1 並聯電路和第 2 並聯電路，係分別為將電阻和整流二極體作並聯連接所成者，第 1 並聯電路，係為電阻和整流二極體之並聯連接電路，並在閘極驅動變壓器之二次側線圈的捲繞起始側

處，將整流二極體之順方向朝向前述閘極電路而作串聯連接，第 2 並聯電路，係為電阻和整流二極體之並聯連接電路，並在閘極驅動變壓器之二次側線圈的捲繞起始側和捲繞結束側之間，將整流二極體之順方向朝向閘極電路之輸入端而作並聯連接，將此第 1 並聯電路和第 2 並聯電路作串並聯連接，而構成電流-電壓轉換電路，並連接於閘極驅動變壓器（20）之二次側線圈處。

[0069] 在輸入訊號（S）之差電壓相對於第 1 並聯電路之整流二極體之順方向而身為負電壓的期間中，係將絕緣驅動訊號（Siso）之電位，藉由第 2 並聯電路之整流二極體來以與順方向電壓量相對應之量而朝向逆方向作偏壓。

[0070] 在輸入訊號（S）之差電壓相對於第 1 並聯電路之整流二極體之順方向而身為負電壓的期間中，第 1 並聯電路之輸入側係成為低電位，經由第 2 並聯電路而被作連接之第 1 並聯電路之輸出側係成為高電位，而相當於對於電流-電壓轉換電路而施加有負電壓的負電壓期間。

[0071] 就算是當在輸入訊號中產生有雜訊量而絕緣驅動訊號有所變動的情況中，亦同樣的，由於閘極驅動電路之 MOS-FET 之輸入端電壓係以與閘極驅動電路之整流二極體之順方向電壓量相對應之量而被朝向逆方向作偏壓，因此，誤動作係被防止，而能夠防止藉由閘極驅動電路而被作 ON/OFF 控制之切換元件的 RF-MOS 同時成為 ON 狀態而高壓側之切換元件和低壓側之切換元件相互短

路的情形。

[0072] 在本案發明之閘極電路驅動方法中，2 個的輸入訊號之產生，係能夠使用 2 個的閘極驅動變壓器驅動元件來進行，對於其中一方之閘極驅動變壓器驅動元件，而施加二值之高頻脈衝訊號（PS）的高電位之訊號並產生高電位之輸入訊號（S），對於另外一方之閘極驅動變壓器驅動元件，而施加二值之高頻脈衝訊號（PS）的低電位之訊號並產生低電位之輸入訊號（S）。

[0073] 將藉由閘極驅動變壓器之絕緣作用以及電流-電壓轉換而從輸入訊號（S）所得到的絕緣驅動訊號（Siso），輸入至閘極驅動電路處，並藉由閘極驅動電路而產生驅動電壓，並藉由所產生的驅動電壓而進行閘極電路的切換元件之 ON/OFF 控制。

[0074] 絕緣驅動訊號之能率，係可藉由變更 2 個的輸入訊號（S）間之相位差，而作調整。此能率調整，係可在涵蓋全部期間地而將阻抗維持於低阻抗的狀態下來進行。

[發明之效果]

[0075] 如同以上所說明一般，若依據本發明，則在使用有閘極驅動變壓器之絕緣電路中，係能夠成為不需要激磁電流之重置期間，而能夠防止重置後之自我共振現象的發生。又，係藉由恆常流動激磁電流，來抑制起因於自我共振現象所導致的雜訊之發生，而能夠對切換元件之誤

動作作抑制。

[0076] 本案發明之高頻絕緣閘極驅動電路以及閘極電路驅動方法，係對於在光耦合器以及自由磁化變壓器方式中為難以對應的 1MHz~100MHz 帶之高頻而言為合適，而能夠適用在輸出 1MHz~100MHz 之高頻電力的高頻放大裝置中。

【圖式簡單說明】

[0077]

[圖 1]用以對於本案發明之高頻絕緣閘極驅動電路的概略構成作說明之圖。

[圖 2]用以對於本案發明之高頻絕緣閘極驅動電路的其中一構成例作說明之圖。

[圖 3]用以對於本案發明之高頻絕緣閘極驅動電路的電流以及電壓狀態作說明之圖。

[圖 4]用以對於本案發明之高頻絕緣閘極驅動電路的激磁電流 (i_m) 之流動作說明之圖。

[圖 5]用以對於本案發明之高頻絕緣閘極驅動電路的激磁電流 (i_m) 之流動作說明之圖。

[圖 6]用以對於電流-電壓轉換電路之逆偏壓效果以及絕緣驅動訊號之脈衝寬幅調整作說明之圖。

[圖 7]用以對於本案發明之高頻絕緣閘極驅動電路的其他構成例作說明之圖。

[圖 8]用以對於本案發明之高頻絕緣閘極驅動電路的

閘極驅動變壓器驅動元件之構成例作說明之圖。

[圖 9]對於電力轉換裝置之構成例作展示之圖。

[圖 10]對於使用有光耦合器之電路例作展示之圖。

[圖 11]對於使用有閘極驅動變壓器（脈波變壓器）的電路例作展示之圖。

【實施方式】

[0078] 針對本案發明之高頻絕緣閘極驅動電路及閘極電路驅動方法，使用圖 1～圖 7 來作說明。

[0079] 以下，使用圖 1 來對於本案發明之高頻絕緣閘極驅動電路之概略構成作說明，並使用圖 2～6 來對於本案發明之高頻絕緣閘極驅動電路的其中一構成例以及動作例作說明，並使用圖 7 來對於本案發明之高頻絕緣閘極驅動電路之其他構成例作說明，且使用圖 8 來對於本案發明之高頻絕緣閘極驅動電路所具備的閘極驅動變壓器驅動元件之構成例作說明。

[0080]

（本案發明之構成）

圖 1，係為用以對於本案發明之高頻絕緣閘極驅動電路的概略構成作說明之圖，圖 1（a）係對於在輸入訊號形成電路內而產生用以形成輸入訊號之脈衝訊號的構成作展示，圖 1（b）係對於從輸入訊號形成電路外而導入用以形成輸入訊號之脈衝訊號的構成作展示。另外，圖 1 係對於具備有 2 個的切換元件之半橋電路之構成例作展示，

但是，係亦可適用在具備有 4 個的切換元件之全橋電路之構成例中。

[0081] 在圖 1 (a)、(b) 所示之構成圖中，半橋構成之切換電路，係將切換元件 50A 和 50B 作串聯連接而構成串聯電路，並在串聯電路之兩端處連接負載電源 70。在切換元件之串聯電路處，並聯連接 2 個電容器的串聯電路，並在切換元件之串聯電路的中點和電容器之串聯電路的中點之間，連接負載 60。

[0082] 切換元件 50A、50B 之驅動，係分別藉由閘極驅動電路 40A、40B 來進行。切換元件 50 (50A、50B) 以及閘極驅動電路 40 (40A、40B)，係可作為高頻切換模組 2 (2A、2B) 來設為 1 個的電路構成。在圖 1 中，係針對將高頻切換模組 2 以半橋來構成的例子作展示，但是，係亦可藉由全橋來構成。

[0083] 在閘極驅動電路 40 (40A、40B) 或高頻切換模組 2 (2A、2B) 處，係被連接有高頻絕緣閘極驅動電路 1 (1A、1B)。高頻絕緣閘極驅動電路 1 (1A、1B)，係將絕緣驅動訊號 (Siso (Siso-A、Siso-B)) 輸入至閘極驅動電路 40 (40A、40B) 處，並對於切換元件 50 (50A、50B) 進行 ON/OFF 控制。輸入訊號形成電路 10、閘極驅動變壓器 20、電流-電壓轉換電路 30 以及閘極驅動電路 40，係構成切換元件驅動電路 3 (3A、3B)。切換元件 50 (50A、50B) 之 ON/OFF 控制，係對於負載電源 70 和負載 60 間之連接狀態作切換，而對施加於負載

60 處之電壓狀態作切換。高頻切換模組 2A 係對於負載 60 施加高電壓，高頻切換模組 2B 係對於負載 60 施加低電壓。

[0084] 高頻絕緣閘極驅動電路 1A，係對於高壓側之高頻切換模組 2A 輸入絕緣驅動訊號 (Siso-A)，高頻絕緣閘極驅動電路 1B，係對於低壓側之高頻切換模組 2B 輸入絕緣驅動訊號 (Siso-B)。

[0085] 各高頻絕緣閘極驅動電路 1 (1A、1B)，係具備有閘極驅動變壓器驅動元件 12 (12A、12B)、和閘極驅動變壓器 20 (20A、20B)、以及電流-電壓轉換電路 30 (30A、30B)。

[0086] 閘極驅動變壓器驅動元件 12 (12A、12B)，係基於 2 個的脈衝訊號 (PS-1、PS-2)，而產生 2 個的輸入訊號 (S-1、S-2)。所產生之 2 個的輸入訊號 (S-1、S-2)，係被施加於閘極驅動變壓器 20 (20A、20B) 處。

[0087] 輸入訊號 (S)，係身為相同能率比並且相互使相位作了偏移的互補之電壓訊號，並藉由對於各電位而以時間序列來在高電位和低電位而相互作切換，而對相互之相的電壓乃身為高電位和低電位之互補關係的互補電位期間和相互之相的電壓乃身為相同電位的同電位期間作切換。

[0088] 輸入訊號 (S)，係具備有電位為相異之 2 種類的電壓訊號之輸入訊號 (S-1) 以及輸入訊號 (S-2)，並被輸入至閘極驅動變壓器 20 之一次側線圈之兩端的各

端處。

[0089] 閘極驅動變壓器 20 (20A、20B)，係為用以將輸入訊號 (S) 和絕緣驅動訊號 (Siso) 作絕緣之絕緣元件，並藉由亦被稱作脈波變壓器之高頻變壓器所構成。

[0090] 閘極驅動變壓器 20，係因應於輸入訊號 (S-1)、(S-2) 之電壓訊號而使一次側線圈之電流狀態改變，並從二次側線圈而流動與一次電流作了絕緣的二次側電流。

[0091] 本案發明之閘極驅動變壓器 20，係於一次側線圈之兩端的各端處分別被輸入有輸入訊號 (S-1) 和輸入訊號 (S-2)，並藉由使此輸入訊號 (S-1) 以及 (S-2) 之電位的高低作反轉，而使一次側線圈之激磁電流在每一週期處反轉，並成為不需要進行激磁電流之重置。又，藉由在一次側線圈之兩端的各端處，施加基於輸入訊號 (S-1) 以及 (S-2) 之電位所致的電壓，而將一次線圈之兩端恆常保持於特定之電壓狀態，藉由此，來恆常流動一次側線圈之激磁電流，並對於自由共振電流之發生作抑制。

[0092] 脈衝訊號 (PS)，除了藉由脈衝訊號形成電路 11 來形成以外，亦可從外部之控制電路 13 而輸入。圖 1 (a)，係對於將脈衝訊號 (PS) 藉由脈衝訊號形成電路 11 來形成的例子作展示，圖 1 (b)，係對於從外部之控制電路 13 而輸入的例子作展示。在圖 1 (a) 之構成例中，係可藉由脈衝訊號形成電路和閘極驅動變壓器驅動元

件 12，來形成輸入訊號形成電路 10。

[0093] 圖 1 (a) 之高壓側的脈衝訊號形成電路 11A，係形成脈衝訊號 PS-A1 和脈衝訊號 PS-A2 之 2 個的脈衝訊號，並分別輸入至 2 個的閘極驅動變壓器驅動元件 12A1 和閘極驅動變壓器驅動元件 12A2 處。又，在低壓側，亦同樣的，低壓側之脈衝訊號形成電路 11B，係形成脈衝訊號 PS-B1 和脈衝訊號 PS-B2 之 2 個的脈衝訊號，並分別輸入至 2 個的閘極驅動變壓器驅動元件 12B1 和閘極驅動變壓器驅動元件 12B2 處。

[0094] 在圖 1 (b) 所示之構成例中，控制電路 13，係將脈衝訊號 PS-A1、PS-A2 分別輸入至高壓側之閘極驅動變壓器驅動元件 12A1、12A2 處，並將脈衝訊號 PS-B1、PS-B2 分別輸入至低壓側之閘極驅動變壓器驅動元件 12B1、12B2 處。

[0095] 電流-電壓轉換電路 30 (30A、30B)，係將閘極驅動變壓器 20 (20A、20B) 之二次側線圈處的電流作電壓轉換並形成絕緣驅動訊號 Siso (Siso-A、Siso-B) 之電壓訊號，而輸出至閘極驅動電路 40 (40A、40B) 處。

[0096]

(高頻絕緣閘極驅動電路之構成例及動作例)

使用圖 2、圖 3，對於本案發明之高頻絕緣閘極驅動電路的其中一構成例以及本案發明之高頻絕緣閘極驅動電路之動作例作說明。

[0097] 圖 2，係為用以對於本案發明之高頻絕緣閘極驅動電路的其中一構成例作說明之圖，圖 3，係為用以對於本案發明之高頻絕緣閘極驅動電路之電流以及電壓狀態作說明之圖。

[0098] 圖 2 之構成例，係針對具備有高壓側和低壓側之 2 個的切換元件之半橋電路之構成作展示。驅動高壓側之切換元件 50Aa 之高壓側的構成、和驅動低壓側之切換元件 50Ba 之低壓側的構成，由於係身為相同的構成，因此，於此係主要針對驅動高壓側之切換元件 50Aa 的構成作說明。

[0099] 切換元件 50Aa，係藉由閘極驅動電路 40Aa 而被進行 ON/OFF 控制。切換元件 50Aa，例如係可藉由 RF-MOSFET 來構成，閘極驅動電路 40Aa，係可藉由推挽構成之 FET 以及電晶體來構成。閘極驅動電路 40Aa 和切換元件 50Aa，除了可作為高頻切換模組 2A 來以 1 個元件來構成以外，亦可藉由將各元件作了連接的電路來構成。

[0100] 構成輸入訊號形成電路 10 之閘極驅動變壓器驅動元件 12A，係具備有 2 個的驅動元件（12A1 以及 12A2）。閘極驅動變壓器驅動元件 12A1 以及 12A2，係藉由如同圖 8（a）中所示一般之具有以 2 個的切換元件所構成之輸出段的 CMOS 或 TTL 之元件、或者是藉由 DriveIC 之電路來構成。又，切換元件，係藉由 MOS（圖 8（b））或者是電晶體（圖 8（c））而構成。在被作了串聯連接之 2 個的切換元件處，係於各切換元件之其中一

方之端部處連接電源電壓 V_{cc} 或接地電壓，或者是連接正負之電源電壓 V_{cc} 以及 $-V_{cc}$ ，並將連接兩切換元件之連接點作為輸出段，而輸出輸入訊號 S 。

[0101] 在閘極驅動變壓器驅動元件 12A1 以及 12A2 之各輸入端處，係從脈衝訊號形成電路 11 而被輸入有脈衝訊號 PS-A1 (圖 3 (a)) 以及脈衝訊號 PS-A2 (圖 3 (b))。脈衝訊號 PS-A1 以及脈衝訊號 PS-A2，係為對應於邏輯元件之控制訊號 "1" 以及 "0" 的訊號，閘極驅動變壓器驅動元件 12A1 以及 12A2，係基於脈衝訊號 PS 之二值之值，而從輸出段來選擇電源電壓 V_{cc} 、接地電壓、基準電壓或零電壓、或者是正的電源電壓 V_{cc} 或負的電源電壓 $-V_{cc}$ ，而作為輸入訊號 S 來輸出。

[0102] 脈衝訊號 PS，係身為相同能率比並且相互使相位作了偏移的互補之訊號，若是將高電位設為 "1" 並將低電位設為 "0" 而作邏輯標記，則相互的相之值，係藉由以時間序列來在 "0" 和 "1" 之值之間互作切換，而對相互之相的值乃身為例如其中一方為 "0" 而另外一方為 "1" 一般之互補關係的互補期間和相互之相的值乃身為例如雙方均為 "0" 或 "1" 之相同值的同值期間作切換。

[0103] 輸入訊號 S ，係具備有與脈衝訊號 PS 的值相對應之電壓值。因此，基於脈衝訊號 PS 之值所形成之 2 個的輸入訊號 (S)，係具備有與脈衝訊號 PS 相同之訊號波形，並身為相同能率比並且相互使相位作了偏移的互補之電壓訊號，並藉由對於各電位而以時間序列來在高電位

和低電位而相互作切換，而對相互之相的電壓乃身為高電位和低電位之互補關係的互補電位期間和相互之相的電壓乃身為相同電位的同電位期間作切換。

[0104] 從閘極驅動變壓器驅動元件 12A1 以及 12A2 所輸出之 2 個的輸出中，其中一方之輸出係作為輸入訊號 S-A1 (圖 3 (g)) 而被輸入至閘極驅動變壓器 20A 之一次側線圈的其中一方之端部處，另外一方之輸出係作為輸入訊號 S-A2 (圖 3 (h)) 而被輸入至閘極驅動變壓器 20A 之一次側線圈的另外一方之端部處。

[0105] 閘極驅動變壓器 20A 之一次側線圈 20Aa 的兩端中，在其中一方之端部處係被連接有閘極驅動變壓器驅動元件 12A1 之輸出端，在另外一方之端部處係被連接有閘極驅動變壓器驅動元件 12Aa 之輸出端。

[0106] 若是從閘極驅動變壓器驅動元件 12A1 以及 12A2 而輸出電源電壓 V_{cc} 或接地電壓、或者是正的電源電壓 V_{cc} 或負的電源電壓 $-V_{cc}$ ，則在一次側線圈 20Aa 之兩端處，係被施加有 V_{cc} 、 $-V_{cc}$ 、0 之電壓、或者是 $2V_{cc}$ 、 $-2V_{cc}$ 、0 之兩端電壓 VT-A (圖 3 (c))。另外，藉由將正的電源電壓以及負的電源電壓分別設為 $V_{cc}/2$ 以及 $-V_{cc}/2$ ，係能夠將一次側線圈 20Aa 之兩端電壓 VT-A 設為 V_{cc} 、 $-V_{cc}$ 或者是 0。藉由對於一次側線圈 20Aa 施加電壓，在一次側線圈 20Aa 處係流動一次電流 I_1 (圖 3 (d))，在二次側線圈 20Ab 處係流動二次電流 I_2 (圖 3 (e))。

[0107] 電流-電壓轉換電路 30A，係藉由將電阻 30Aa 和整流二極體 30Ab 之第 1 並聯電路與電阻 30Ac 和整流二極體 30Ad 之第 2 並聯電路對於二次側線圈 20Ab 作串並聯連接所成的阻抗電路，而構成之。此電流-電壓轉換電路 30A，係因應於二次電流 I_2 之電流方向，而將二次電流 I_2 轉換為正電壓或負電壓，並將所得到的電壓作為絕緣驅動訊號 (Siso-A) 來輸入至高頻切換模組 2A 之閘極驅動電路 40Aa 處。

[0108] 當一次側線圈 20Aa 之兩端電壓 VT-A 為正電壓時，係從閘極驅動變壓器驅動元件 12A1 而對於閘極驅動變壓器驅動元件 12A2 流動一次電流，當在二次側線圈 20Ab 處而於圖 2 中之以箭頭所示之方向上流動有二次電流 I_2 時，係藉由電流-電壓轉換電路 30A 之第 2 並聯電路中的電阻 30Ac，而發生正電壓之絕緣驅動訊號 (Siso-A)。

[0109] 另一方面，當一次側線圈 20Aa 之兩端電壓 VT-A 為負電壓時，係從閘極驅動變壓器驅動元件 12A2 而對於閘極驅動變壓器驅動元件 12A1 流動一次電流，當在二次側線圈 20Ab 處而於與圖 2 中之箭頭相反之方向上流動有二次電流 I_2 時，係藉由電流-電壓轉換電路 30A 之第 2 並聯電路中的二極體 30Ad，而發生負電壓 (-VF) 之絕緣驅動訊號 (Siso)。

[0110] 在上述記載中，雖係針對高壓側之構成作說明，但是，針對低壓側之輸入訊號形成電路 10B、閘極驅

動變壓器 20B、電流-電壓轉換電路 30B，亦為相同。

[0111]

(閘極驅動變壓器之激磁電流)

接著，針對閘極驅動變壓器之激磁電流，使用圖 3~5 來作說明。圖 3 (d)，係對於激磁電流 i_m 以及負載電流 i_L 之一次電流 I_1 作展示，圖 4、5 係對於激磁電流 i_m 之流動的其中一例作展示。另外，圖 4 係對於在閘極驅動變壓器之一次側線圈處施加有電壓 V_{cc} 和接地電壓之例作展示，圖 5 係對於在閘極驅動變壓器之一次側線圈處施加有正的電壓 V_{cc} 以及負的電壓 $-V_{cc}$ 之例作展示。

[0112] 在圖 3 (d) 中，實線係代表在負載電流 i_L 上重疊了激磁電流 i_m 之一次電流 I_1 ，虛線係代表激磁電流 i_m ，斜線部分係代表負載電流 i_L 。又，圖 3 中之 "A"、"B"、"C" 以及 "D"，係分別代表脈衝訊號 PS-A1 為 "1" 而脈衝訊號 PS-A2 為 "0" 之期間、脈衝訊號 PS-A1 為 "1" 而脈衝訊號 PS-A2 為 "1" 之期間、脈衝訊號 PS-A1 為 "0" 而脈衝訊號 PS-A2 為 "1" 之期間、脈衝訊號 PS-A1 為 "0" 而脈衝訊號 PS-A2 為 "0" 之期間。又，圖 4 以及圖 5 之 (a) ~ (d)，係對應於各期間 "A" ~ "D" 而作展示。

[0113]

期間 "A"：

在期間 "A" 中，於閘極驅動變壓器之一次側線圈的兩端間係被施加有正的 V_{cc} (在圖 5 中係為 $2V_{cc}$) 之電壓，並流動負載電流 i_L 以及激磁電流 i_m 。激磁電流 i_m ，在之

前的期間 "D" 中，由於係朝向負方向流動，並相對於施加電壓而較遲地變動，因此，在此期間 "A" 中，係從 $-i_m$ 而上升至 $+i_m$ 並朝向正方向流動。負載電流 i_L ，係於一次側線圈之兩端電壓乃身為正的 V_{cc} 的期間中而流動。

[0114] 於圖 4 (a)、圖 5 (a) 中，於一次側線圈處所流動之一次電流 I_1 係為以實線所標示之電流，並為將負載電流 i_L 和以虛線所標示之激磁電流 i_m 作了合計的電流。此時，在二次側線圈處，二次電流 I_2 係朝向箭頭之方向流動，並藉由被作了並聯連接之電阻 R_{g2} 而被作電壓轉換，被作了電壓轉換後之電壓，係作為絕緣驅動訊號 S_{iso} 而被輸出。

[0115]

期間 "B"：

在期間 "B" 中，於閘極驅動變壓器之一次側線圈的雙方之端子處係被施加有電源電壓。於此期間中，由於係並不存在一次側線圈之兩端子間的電壓差，因此係並不會流動負載電流 i_L 。另一方面，激磁電流 i_m ，由於在之前的期間 "A" 中係朝向正的方向流動，而並不存在有一次側線圈之兩端子間的電壓差，因此，在此期間 "B" 中，係成為線圈之磁化狀態被作保持的拘束磁化狀態，激磁電流係被保持於期間 "A" 之結束時間點時的電流 $+i_m$ 。

[0116] 於圖 4 (b)、圖 5 (b) 中，一次側線圈之一次電流 I_1 係僅為以虛線所標示之激磁電流 i_m 。此時，在二次側線圈處，係並未流動二次電流 I_2 ，絕緣驅動訊號

Siso 之輸出係為零電壓。

[0117]

期間 "C" :

在期間 "C" 中，於閘極驅動變壓器之一次側線圈的兩端間係被施加有負的 $-V_{cc}$ （在圖 5 中係為 $-2V_{cc}$ ）之電壓，並流動負載電流 i_L 以及激磁電流 i_m 。激磁電流 i_m ，在之前的期間 "B" 中，係被作保持，在此期間 "C" 中，係從保持狀態之 $+i_m$ 而減少並朝向負方向流動。負載電流 i_L ，係於一次側線圈之兩端電壓乃身為負的 $-V_{cc}$ （在圖 5 中，係為 $-2V_{cc}$ ）的期間中而流動。

[0118] 於圖 4 (c)、圖 5 (c) 中，於一次側線圈處所流動之一次電流 I_1 係為將以實線所標示之負載電流 i_L 和以虛線所標示之激磁電流 i_m 作了合計的電流。此時，在二次側線圈處，二次電流 I_2 係朝向與期間 "A" 相反方向的箭頭之方向流動，並藉由被作了串聯連接之電阻 R_{g1} 而被作電壓轉換。此時，絕緣驅動訊號 Siso，係藉由被作了並聯連接之整流二極體 d_2 的順方向電壓而被作逆偏壓，而輸出逆偏量電壓量之 $-V_F$ 。

[0119]

期間 "D" :

在期間 "D" 中，於閘極驅動變壓器之一次側線圈的雙方之端子處係被施加有接地電壓（在圖 5 中係為負電壓）。於此期間中，由於係並不存在一次側線圈之兩端子間的電壓差，因此係並不會流動負載電流 i_L 。另一方面，

激磁電流 i_m ，由於在之前的期間 "C" 中係朝向負的方向流動，而並不存在有一次側線圈之兩端子間的電壓差，因此，在此期間 "D" 中，係成為線圈之磁化狀態被作保持的拘束磁化狀態，激磁電流係被保持於期間 "C" 之結束時間點時的電流 $-i_m$ 。

[0120] 於圖 4 (d)、圖 5 (d) 中，一次側線圈之一次電流 I_1 係僅為以虛線所標示之激磁電流 i_m 。此時，在二次側線圈處，係並未流動二次電流 I_2 ，絕緣驅動訊號 Siso 之輸出係為零電壓。

[0121] 負載電流以及激磁電流之變動，係以上述之期間 "A" ~ "D" 作為 1 個週期而反覆，在一次側線圈處係恆常流動有激磁電流。藉由此，涵蓋全部期間，閘極驅動變壓器之線圈的磁通量狀態均係被維持於藉由激磁電流而被作控制的拘束磁化狀態，閘極驅動變壓器係恆常以低阻抗狀態而涵蓋全部期間地被作驅動。

[0122] 以下之表，係對於期間 "A" ~ "D" 之狀態變化作展示。表 1，係針對輸入訊號 S-1、S-2 係身為 V_{cc} 以及接地電壓之例作展示，表 2，係針對輸入訊號 S-1、S-2 係身為 V_{cc} 以及 $-V_{cc}$ 之例作展示。

[0123]

【表 1】

	A	B	C	D
脈衝訊號 PS-1	1	1	0	0
脈衝訊號 PS-2	0	1	1	0
輸入訊號 S-1	Vcc	Vcc	接地電壓	接地電壓
輸入訊號 S-2	接地電壓	Vcc	Vcc	接地電壓
一次線圈之兩端電壓 VT	Vcc	0	-Vcc	0
一次側線圈電流 I ₁	激磁電流 - I _m → I _m 負載電流 I _L	激磁電流 I _m	激磁電流 I _m → - I _m 負載電流 - I _L	激磁電流 - I _m
二次側線圈電流 I ₂	I ₂	0	- I ₂	0
絕緣驅動訊號 S _{iso}	S _{iso}	0	- S _{iso}	0

[0124]

【表 2】

	A	B	C	D
脈衝訊號 PS-1	1	1	0	0
脈衝訊號 PS-2	0	1	1	0
輸入訊號 S-1	Vcc	Vcc	-Vcc	-Vcc
輸入訊號 S-2	-Vcc	Vcc	Vcc	-Vcc
一次線圈之兩端電壓 VT	2Vcc	0	-2Vcc	0
一次側線圈電流 I ₁	激磁電流 - I _m → I _m 負載電流 I _L	激磁電流 I _m	激磁電流 I _m → - I _m 負載電流 - I _L	激磁電流 - I _m
二次側線圈電流 I ₂	I ₂	0	- I ₂	0
絕緣驅動訊號 S _{iso}	S _{iso}	0	- S _{iso}	0

[0125]

(高頻絕緣閘極驅動電路之功能)

接著，針對本案發明之高頻絕緣閘極驅動電路之作

用，使用圖 6 以及圖 7 來作說明。本案發明之高頻絕緣閘極驅動電路，係發揮有由電流-電壓轉換電路所致之逆偏壓效果之作用、由 2 個的輸入訊號 (S) 間之訊號延遲 (相位差) 所致之絕緣驅動訊號的脈衝寬幅調整之作用、切換元件間之短路防止、以及阻抗整合之作用。

[0126] 在圖 6 中，圖 6 (a) 以及圖 6 (b) 係對於高壓側之脈衝訊號 PS-A1 和脈衝訊號 PS-A2 作展示。

[0127] 脈衝訊號 PS-A1 和脈衝訊號 PS-A2，係身為相同能率比並且相互使相位作了偏移的互補之訊號，若是將高電位設為 "1" 並將低電位設為 "0" 而作邏輯標記，則係以時間序列來在 "1" 和 "0" 之值之間互作切換，而對其中一方為 "0" 而另外一方為 "1" 之身為互補關係的互補期間和雙方均為 "0" 或 "1" 之同值期間作切換。另外，於此，能率比雖係展示有乃身為 50% 之例，但是，能率比係並不被限定於 50%。

[0128] 在脈衝訊號 PS-A1 和脈衝訊號 PS-A2 之間，係存在有相位差，脈衝訊號 PS-A2 係相對於脈衝訊號 PS-A1 而存在有起因於 delayD-A 之量的訊號延遲所致之相位差。藉由此相位差，脈衝訊號 PS-A1 和脈衝訊號 PS-A2，係具備有其中一方為 "0" 而另外一方為 "1" 之身為互補關係的互補期間、和雙方均為 "0" 或 "1" 之同值期間。

[0129] 藉由脈衝訊號 PS-A1 和脈衝訊號 PS-A2 間之相位差，高壓側之閘極驅動變壓器的一次側線圈之電壓 VT-A 係成為圖 6 (e) 中所示之波形，高壓側之絕緣驅動

訊號 Siso-A 係成為圖 6 (g) 中所示之電壓波形。

[0130] 又，圖 6 (c) 以及圖 6 (d) 係對於低壓側之脈衝訊號 PS-B1 和脈衝訊號 PS-B2 作展示。

[0131] 在脈衝訊號 PS-B1 和脈衝訊號 PS-B2 之間，係存在有與脈衝訊號 PS-A1 和脈衝訊號 PS-A2 相同的關係，脈衝訊號 PS-B2 係相對於脈衝訊號 PS-B1 而存在有起因於 delayD-B 之量的訊號延遲所致之相位差。藉由此相位差，低壓側之閘極驅動變壓器的一次側線圈之電壓 VT-B 係成為圖 6 (f) 中所示之波形，低壓側之絕緣驅動訊號 Siso-B 係成為圖 6 (h) 中所示之電壓波形。

[0132]

• 電流-電壓轉換電路之逆偏壓效果：

圖 6 (g) 中所示之高壓側之絕緣驅動訊號 Siso-A，在期間 C 中係藉由電流-電壓轉換電路之整流二極體的順方向電壓而被作逆偏壓並成為負電壓 -VF。另一方面，圖 6 (h) 中所示之低壓側之絕緣驅動訊號 Siso-B，在期間 A 中係藉由電流-電壓轉換電路之整流二極體的順方向電壓而被作逆偏壓並成為負電壓 -VF。

[0133] 藉由將高壓側之絕緣驅動訊號 Siso-A 以及低壓側之絕緣驅動訊號 Siso-B 的電壓朝向負方向而偏壓為負電壓 -VF，驅動閘極驅動電路 40 之訊號準位係被朝向負方向作偏壓。藉由使訊號準位被朝向負方向作偏壓，由於就算是當在絕緣驅動訊號 Siso-A 以及絕緣驅動訊號 Siso-B 處重疊有雜訊量，而驅動閘極驅動電路 40 之訊號準位

有所變動的情況時，亦能夠對於電壓上升的情況作防止直到將閘極驅動電路 40 設為 ON 狀態為止，因此，係能夠防止閘極驅動電路 40 之誤動作。

[0134]

• 絕緣驅動訊號之脈衝寬幅調整：

圖 6 (g) ，係代表高壓側之絕緣驅動訊號 (Siso-A) ，圖 6 (h) 係代表低壓側之絕緣驅動訊號 (Siso-B) 。

[0135] 高壓側之絕緣驅動訊號 (Siso-A) 的脈衝寬幅 PW-A ，係與由高壓側之脈衝訊號 PS-A1 (圖 6 (a)) 和脈衝訊號 PS-A2 (圖 6 (b)) 之間的延遲量 delayD-A 所致的相位差相對應。故而，係可藉由變更高壓側之脈衝訊號 PS-A1 和脈衝訊號 PS-A2 之間的相位差之寬幅 (delayD-A) ，來調整脈衝寬幅 PW-A 。

[0136] 高壓側之脈衝訊號 PS-A1 和脈衝訊號 PS-A2 之間的相位差之寬幅 (delayD-A) ，由於係為與脈衝訊號 PS-A1 和脈衝訊號 PS-A2 之能率比以及低壓側之脈衝訊號 PS-B1 和脈衝訊號 PS-B2 之能率比相互獨立的參數，因此，此脈衝寬幅 PW-A 之調整，係可並不對於脈衝訊號 PS-A1 ~ PS-B2 之能率比作變更地來進行之。

[0137] 又，低壓側之絕緣驅動訊號 (Siso-B) 的脈衝寬幅 PW-B ，係與由低壓側之脈衝訊號 PS-B1 (圖 6 (c)) 和脈衝訊號 PS-B2 (圖 6 (d)) 之間的延遲量 delayD-B 所致的相位差相對應，而可藉由變更低壓側之脈

衝訊號 PS-B1 和脈衝訊號 PS-B2 之間的相位差之寬幅 (delayD-B)，來調整脈衝寬幅 PW-B。

[0138] 低壓側之脈衝訊號 PS-B1 和脈衝訊號 PS-B2 之間的相位差之寬幅 (delayD-B)，由於係為與脈衝訊號 PS-B1 和脈衝訊號 PS-B2 之能率比以及高壓側之脈衝訊號 PS-A1 和脈衝訊號 PS-A2 之能率比相互獨立的參數，因此，此脈衝寬幅 PW-B 之調整，係可並不對於脈衝訊號 PS-A1~PS-B2 之能率比作變更地來進行之。

[0139]

· 切換元件間之短路防止：

在圖 6 (a) ~ 圖 6 (d) 中，係藉由於脈衝訊號 PS-A2 之下挫和脈衝訊號 PS-A1 之上揚之間以及脈衝訊號 PS-B2 之上揚和脈衝訊號 PS-B1 之下挫之間設置時間寬幅，而在高壓側之絕緣驅動訊號 (Siso-A) (圖 6 (g)) 和低壓側之絕緣驅動訊號 (Siso-B) (圖 6 (h)) 之間設置失效時間 (dead time) T1。在此失效時間 T1 的期間中，高壓側之絕緣驅動訊號 (Siso-A) 和低壓側之絕緣驅動訊號 (Siso-B) 係均為訊號準位為低的狀態，高壓側之切換元件以及低壓側之切換元件之雙方的切換元件均係成為非導通狀態。

[0140] 失效時間 T1 的期間，係對應於從低壓側之切換元件的導通狀態起而切換至高壓側之切換元件的導通狀態之時間點，而能夠對起因於將雙方之切換元件設為非導通狀態一事所導致的切換元件間之短路作防止。

[0141] 又，係藉由於脈衝訊號 PS-A2 之上揚和脈衝訊號 PS-A1 之下挫之間以及脈衝訊號 PS-B2 之下挫和脈衝訊號 PS-B1 之上揚之間設置時間寬幅，而在高壓側之絕緣驅動訊號 (Siso-A) (圖 6 (g)) 和低壓側之絕緣驅動訊號 (Siso-B) (圖 6 (h)) 之間設置失效時間 (dead time) T2。在此失效時間 T2 的期間中，高壓側之絕緣驅動訊號 (Siso-A) 和低壓側之絕緣驅動訊號 (Siso-B) 係均為訊號準位為低的狀態，高壓側之切換元件以及低壓側之切換元件之雙方的切換元件均係成為非導通狀態。

[0142] 失效時間 T2 的期間，係對應於從高壓側之切換元件的導通狀態起而切換至低壓側之切換元件的導通狀態之時間點，而能夠對起因於將雙方之切換元件設為非導通狀態一事所導致的切換元件間之短路作防止。

[0143] 此失效時間之期間，係相當於保持激磁電流而使電流不作中斷地持續流動之區間。

[0144]

• 阻抗整合：

圖 7，係為用以對於本案發明之高頻絕緣閘極驅動電路中的阻抗整合作說明之圖。

[0145] 阻抗整合，係可藉由由電流-電壓轉換電路之電阻調整所致的形態和由共模變壓器所致之形態來進行。

[0146] 電流-電壓轉換電路 30A、30B，係如同圖 2 中所示一般，具備有被作串聯連接之第 1 並聯電路和被作並聯連接之第 2 並聯電路。藉由將第 1 並聯電路之電阻的

電阻值 R_{g1} 和第 2 並聯電路之電阻的電阻值 R_{g2} 設為同一之電阻值，係能夠將從閘極驅動變壓器而作觀察時之阻抗恆常保持為一定。

[0147] 又，藉由以會使傳輸線路 80 之特性阻抗 R_{line} 、第 1 並聯電路之電阻的電阻值 R_{g1} 以及第 2 並聯電路之電阻的電阻值 R_{g2} 成為相同的方式來作選擇，係能夠將被輸入至閘極驅動變壓器之一次側處的輸入訊號 (S) 無變形地而作為絕緣驅動訊號 (Siso) 來作傳輸。

[0148] 在圖 7 中，係於被與高頻絕緣閘極驅動電路之閘極驅動變壓器之二次側線圈的兩端作連接之 2 根的傳輸線路 80 處，設置有共模變壓器 81A、81B。共模變壓器 81A、81B，係對於 2 根的傳輸線路 80 而將導線之捲繞方向設為同一方向，並藉由對於共模電流而作為電感來起作用且對於差動模式電流而並不作為電感來起作用，來作為對於共模之雜訊電流的雜訊濾波器而起作用。藉由此，係能夠將經由閘極驅動變壓器之一次側和二次側之間的寄生電容而從一次側來通過至二次側的變位電壓之影響降低。

[0149] 共模變壓器 81A、81B，除了如同圖 7 中所示之構成例一般而設置在閘極驅動變壓器之二次側處以外，亦可採用設置在閘極驅動變壓器之一次側處的構成以及設置在閘極驅動變壓器之一次側和二次側之雙方處的構成。

[0150] 使用圖 8，對於本案發明之高頻絕緣閘極驅動電路所具備的閘極驅動變壓器驅動元件之構成例作說明。

[0151] 如同圖 8 (a)、(b)、(c) 中所示一般，

係藉由將 MOS-FET 或電晶體等之切換元件作 2 個的串聯連接所成之 COMS 或 TTL 或 DriveIC 來構成之。當在閘極驅動變壓器中流動大電流的情況時，係可設為將複數個的驅動閘極驅動變壓器驅動元件作並聯連接之構成。切換元件，係並不被限定於 MOS-FET，而亦可使用 J-FET（接合型 FET）。

[0152] 圖 8 (b)、(c)，係對於將閘極驅動變壓器驅動元件作並聯連接的構成作展示，圖 8 (b) 係針對作為閘極驅動變壓器驅動元件而使用 MOS-FET 的構成作展示，圖 8 (c) 係針對作為切換元件而使用電晶體的電路構成例作展示。

[0153] 另外，在上述實施形態以及變形例中的記述內容，係僅為本發明之直流電源裝置以及直流電源裝置之控制方法的其中一例，本發明，係並不被限定於各實施形態，而能夠基於本發明之要旨來進行各種的變形，並且也不應將此些從本發明之範圍中而排除。

[產業上之利用可能性]

[0154] 本案發明之高頻絕緣閘極驅動電路以及閘極電路驅動方法，係可適用在換流器等之電力轉換裝置中。

【符號說明】

[0155]

1、1A、1B：高頻絕緣閘極驅動電路

- 2、2A、2B：高頻切換模組
- 3、3A、3B：切換元件驅動電路
- 10、10A、10B：輸入訊號形成電路
- 11、11A、11B：脈衝訊號形成電路
- 12：閘極驅動變壓器驅動元件
- 12A、12B：閘極驅動變壓器驅動元件
- 12A1、12A2、12B1、12B2：閘極驅動變壓器驅動元件
- 13：控制電路
- 20、20A、20B：閘極驅動變壓器
- 20Aa：一次側線圈
- 20Ab：二次側線圈
- 30、30A、30B：電流-電壓轉換電路
- 30Aa：電阻
- 30Ab：整流二極體
- 30Ac：電阻
- 30Ad：整流二極體
- 40、40A、40B、40Aa、40Ba：閘極驅動電路
- 50、50A、50B、50Aa、50Ba：切換元件
- 60：負載
- 70：負載電源
- 80：傳輸線路
- 81A、81B：共模變壓器
- 101、101A、101B、101C、101D：切換元件
- 102、102A、102B、102C、102D：閘極驅動電路

103 : 驅動電源

104 : 負載

105 : 絕緣元件

105A、105B : 光耦合器

106、106A、106B : 自由磁化變壓電路

106a : 變壓器

106b : FET

106c : 重置電路

106d : 整流電路

Ciso : 寄生電容

I1 : 一次電流

I2 : 二次電流

iL : 負載電流

im : 激磁電流

PS : 脈衝訊號

PS-A1、PS-A2、PS-B1、PS-B2 : 脈衝訊號

PW-A、PW-B : 脈衝寬幅

Rg1 : 電阻

Rg2 : 電阻

Rline : 特性阻抗

S、S-A、S-B、S-A1、S-A2、S-B1、S-B2 : 輸入訊號

Siso、Siso-A、Siso-B : 絕緣驅動訊號

T1、T2 : 失效時間

Vcc : 電源電壓

V_{ds} : 兩端電壓

V_{T-A} 、 V_{T-B} : 兩端電壓

申請專利範圍

1. 一種高頻絕緣閘極驅動電路，係為將複數之閘極電路以相互絕緣之高頻訊號來驅動之電路，其特徵為，係具備有：

輸入訊號形成電路，係輸出 2 個的輸入訊號，該 2 個的輸入訊號，係身為相同能率比並且相互使相位作了偏移的互補之電壓訊號，並藉由對於各電位而以時間序列來在高電位和低電位而相互作切換一事，而具備有將相互之相的電壓乃身為高電位和低電位之互補關係的互補電位期間、和相互之相的電壓乃身為相同電位的同電位期間；和

閘極驅動變壓器，係在一次側線圈之兩端的各輸入端子處，被連接有前述輸入訊號形成電路（10）之各相的輸出端子；和

電流-電壓轉換電路，係於輸入端子處被連接有前述閘極驅動變壓器之輸出端子，並將對於在前述閘極驅動變壓器之二次側線圈處所流動的二次電流進行電流-電壓轉換所得到的絕緣驅動訊號輸出至前述閘極電路處，

在前述閘極驅動變壓器之一次側線圈處，於前述互補電位期間中，係流動激磁電流以及負載電流，於前述同電位期間中，係流動激磁電流。

2. 如申請專利範圍第 1 項所記載之高頻絕緣閘極驅動電路，其中，

前述電流-電壓轉換電路，係將第 1 並聯電路和第 2 並聯電路作串並聯連接所構成者，該第 1 並聯電路和第 2

並聯電路，係分別為將電阻和整流二極體作並聯連接所成者，

前述第 1 並聯電路，係在前述閘極驅動變壓器之二次側線圈的捲繞起始側處，將整流二極體之順方向朝向前述閘極電路而作串聯連接，

前述第 2 並聯電路，係在前述閘極驅動變壓器之二次側線圈的捲繞起始側和捲繞結束側之間，將整流二極體之順方向朝向前述閘極電路之輸入端而作並聯連接。

3.如申請專利範圍第 2 項所記載之高頻絕緣閘極驅動電路，其中，前述第 1 並聯電路及／或前述第 2 並聯電路，係將電容器作並聯連接。

4.如申請專利範圍第 2 項所記載之高頻絕緣閘極驅動電路，其中，在前述電流-電壓轉換電路中，前述第 1 並聯電路之電阻的電阻值和前述第 2 並聯電路之電阻的電阻值，係將從前述閘極驅動變壓器而觀察時之輸入阻抗調整為特定值。

5.如申請專利範圍第 4 項所記載之高頻絕緣閘極驅動電路，其中，前述第 1 並聯電路之電阻的電阻值和前述第 2 並聯電路之電阻的電阻值，係為包含同一電阻以及容許量的同等之電阻值。

6.如申請專利範圍第 4 項所記載之高頻絕緣閘極驅動電路，其中，前述第 1 並聯電路之電阻的電阻值和前述第 2 並聯電路之電阻的電阻值，係與閘極驅動變壓器和電流-電壓轉換電路之間的傳輸線路之特性阻抗相同。

7.如申請專利範圍第 1~6 項中之任一項所記載之高頻絕緣閘極驅動電路，其中，係在前述閘極驅動變壓器之一次側或二次側處，具備有共模變壓器，前述共模變壓器之特性阻抗，係與閘極驅動變壓器和電流-電壓轉換電路之間的傳輸線路之特性阻抗相同。

8.如申請專利範圍第 1~7 項中之任一項所記載之高頻絕緣閘極驅動電路，其中，

前述輸入訊號形成電路，係具備有形成高頻脈衝訊號之脈衝訊號形成電路、和基於前述高頻脈衝訊號之二值，而輸出高電位或低電位之輸入訊號之 2 個的閘極驅動變壓器驅動元件。

9.如申請專利範圍第 1~8 項中之任一項所記載之高頻絕緣閘極驅動電路，其中，

係具備有形成高頻脈衝訊號之控制電路，

前述輸入訊號形成電路，係具備有基於前述控制電路所形成的高頻脈衝訊號之二值訊號，而輸出高電位或低電位之輸入訊號之 2 個的閘極驅動變壓器驅動元件。

10.如申請專利範圍第 1~9 項中之任一項所記載之高頻絕緣閘極驅動電路，其中，

前述閘極電路，係藉由切換元件、和與驅動該切換元件之閘極驅動電路間的高頻切換模組，而構成之，

前述閘極驅動電路，係藉由從前述電流-電壓轉換電路所輸出的絕緣驅動訊號而進行前述切換元件之 ON/OFF 控制。

11.如申請專利範圍第 1~10 項中之任一項所記載之高頻絕緣閘極驅動電路，其中，

前述複數之閘極電路，係藉由對於負載施加高電位之高壓側閘極電路和對於負載施加低電位之低壓側閘極電路間的全橋或半橋所構成，

在高壓側閘極電路以及低壓側閘極電路之各輸入端處係分別被連接有高頻絕緣閘極驅動電路。

12.如申請專利範圍第 8 項或第 9 項所記載之高頻絕緣閘極驅動電路，其中，

高壓側之閘極驅動變壓器驅動元件，係基於電源電壓而形成前述高電位或低電位之輸入訊號，

低壓側之閘極驅動變壓器驅動元件，係基於接地電壓或包含零電壓之基準電壓而形成前述高電位或低電位之輸入訊號。

13.如申請專利範圍第 8 項或第 9 項所記載之高頻絕緣閘極驅動電路，其中，

高壓側之閘極驅動變壓器驅動元件，係基於正的電源電壓而形成前述高電位或低電位之輸入訊號，

低壓側之閘極驅動變壓器驅動元件，係基於負的電源電壓而形成前述高電位或低電位之輸入訊號。

14.一種閘極電路驅動方法，係為將複數之閘極電路以相互絕緣之複數之高頻訊號來驅動之方法，其特徵為：

係對於閘極驅動變壓器之一次側線圈的兩端之各輸入端子，而施加 2 個的輸入訊號，該 2 個的輸入訊號，係身

為相同能率比並且相互使相位作了偏移的互補之電壓訊號，並藉由對於各電位而以時間序列來在高電位和低電位而相互作切換一事，而具備有將相互之相的電壓乃身為高電位和低電位之互補關係的互補電位期間、和相互之相的電壓乃身為相同電位的同電位期間，

在前述閘極驅動變壓器之一次側線圈處，於前述互補電位期間中，係流動激磁電流以及負載電流，於前述同電位期間中，係流動激磁電流，

將對於在前述閘極驅動變壓器之二次側線圈處所流動的二次電流進行電流-電壓轉換所得到的絕緣驅動訊號輸入至前述閘極電路中，藉由前述絕緣驅動訊號來驅動前述閘極電路。

15.如申請專利範圍第 14 項所記載之閘極電路驅動方法，其中，

係將第 1 並聯電路和第 2 並聯電路作串並聯連接所構成者，該第 1 並聯電路和第 2 並聯電路，係分別為將電阻和整流二極體作並聯連接所成者，

藉由被連接於前述閘極驅動變壓器之二次側線圈處的電流-電壓轉換電路來進行前述電流-電壓轉換，該電流-電壓轉換電路，係為將第 1 並聯電路和第 2 並聯電路作串並聯連接所構成者，該第 1 並聯電路，係為將電阻和整流二極體作並聯連接之電路，並在前述閘極驅動變壓器之二次側線圈的捲繞起始側處，將整流二極體之順方向朝向前述閘極電路而作串聯連接，前述第 2 並聯電路，係為將電阻

和整流二極體作並聯連接之電路，並在前述閘極驅動變壓器之二次側線圈的捲繞起始側和捲繞結束側之間，將整流二極體之順方向朝向前述閘極電路之輸入端而作並聯連接，

在前述輸入訊號之差電壓為相對於前述第 1 並聯電路之整流二極體之順方向而身為負電壓的期間中，係將前述絕緣驅動訊號之電位藉由前述第 2 並聯電路之整流二極體來僅將順方向之電壓的量朝向逆方向作偏壓。

16.如申請專利範圍第 14 項或第 15 項所記載之閘極電路驅動方法，其中，

係具備有 2 個的閘極驅動變壓器驅動元件，

對於其中一方之閘極驅動變壓器驅動元件，而施加二值之高頻脈衝訊號的高電位之訊號並產生高電位之輸入訊號，

對於另外一方之閘極驅動變壓器驅動元件，而施加二值之高頻脈衝訊號的低電位之訊號並產生低電位之輸入訊號。

17.如申請專利範圍第 14~16 項中之任一項所記載之閘極電路驅動方法，其中，從前述電流-電壓轉換電路所輸出之絕緣驅動訊號，係藉由前述閘極電路所具備的閘極驅動電路而產生驅動電壓，並藉由該驅動電壓而進行前述閘極電路所具備的切換元件之 ON/OFF 控制。

18.如申請專利範圍第 14~17 項中之任一項所記載之閘極電路驅動方法，其中，係藉由前述 2 個的輸入訊號間

之相位差，而對絕緣驅動訊號之能率作調整。

圖式

圖 1

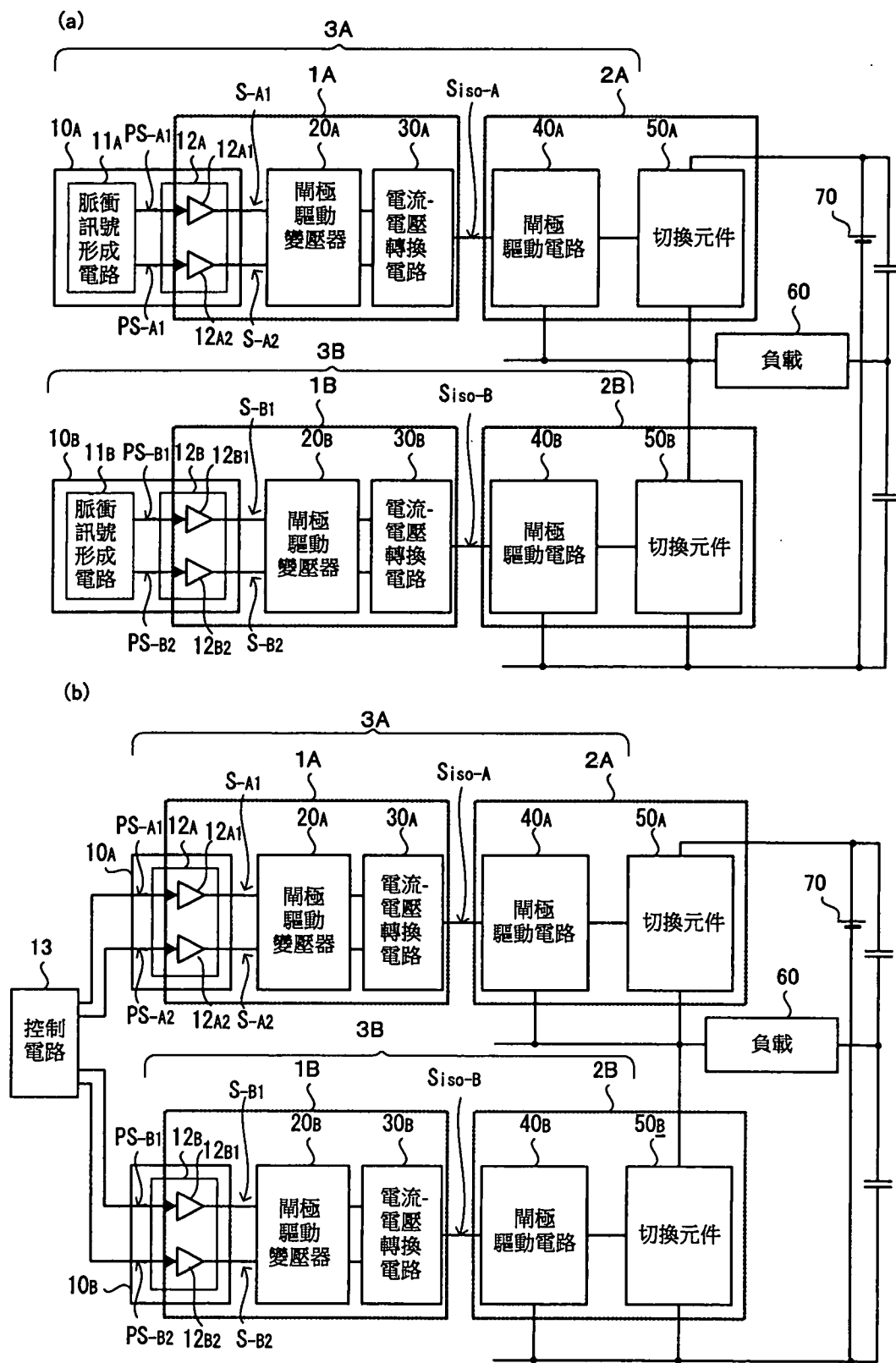


圖 2

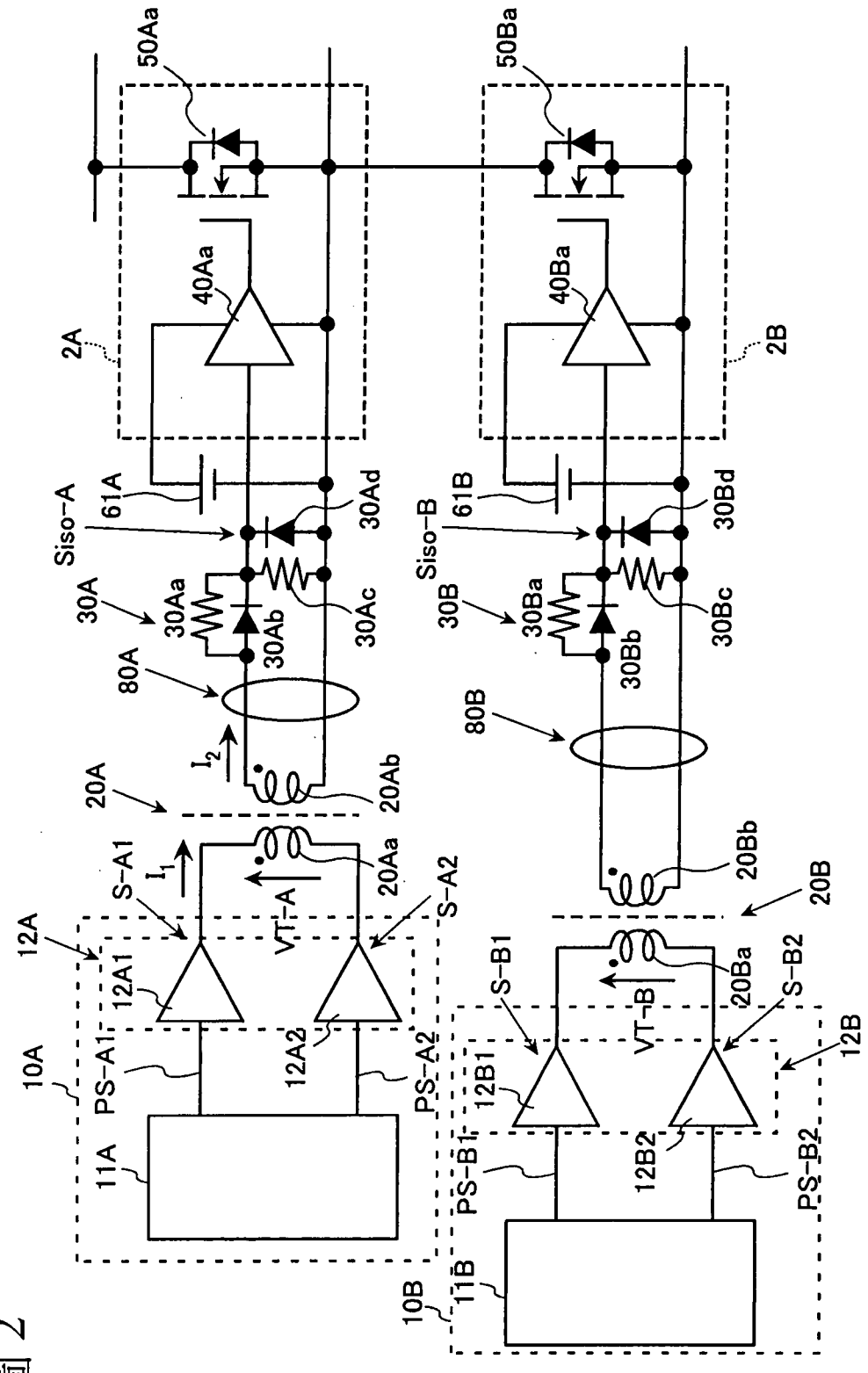


圖 3

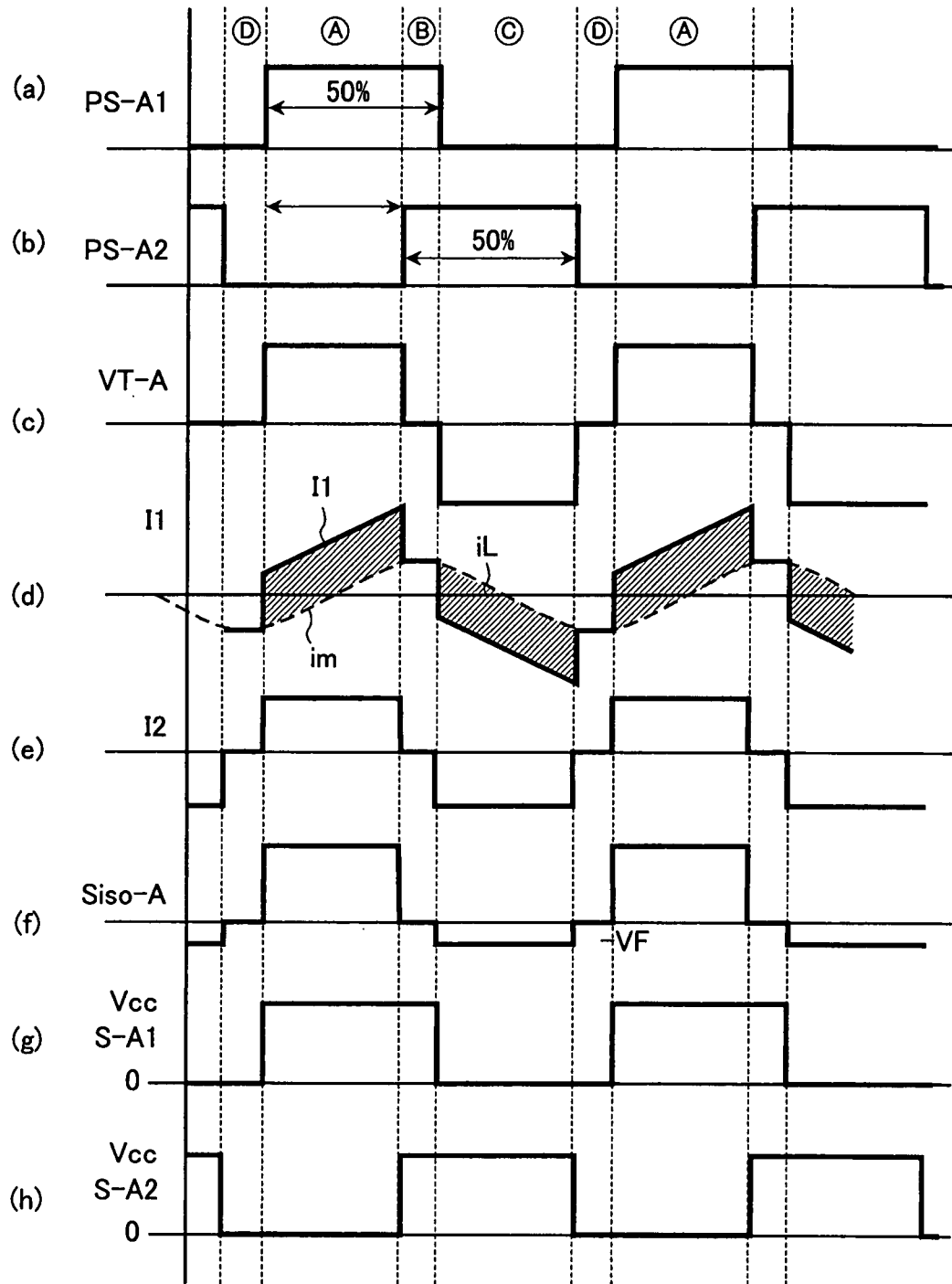


圖 4

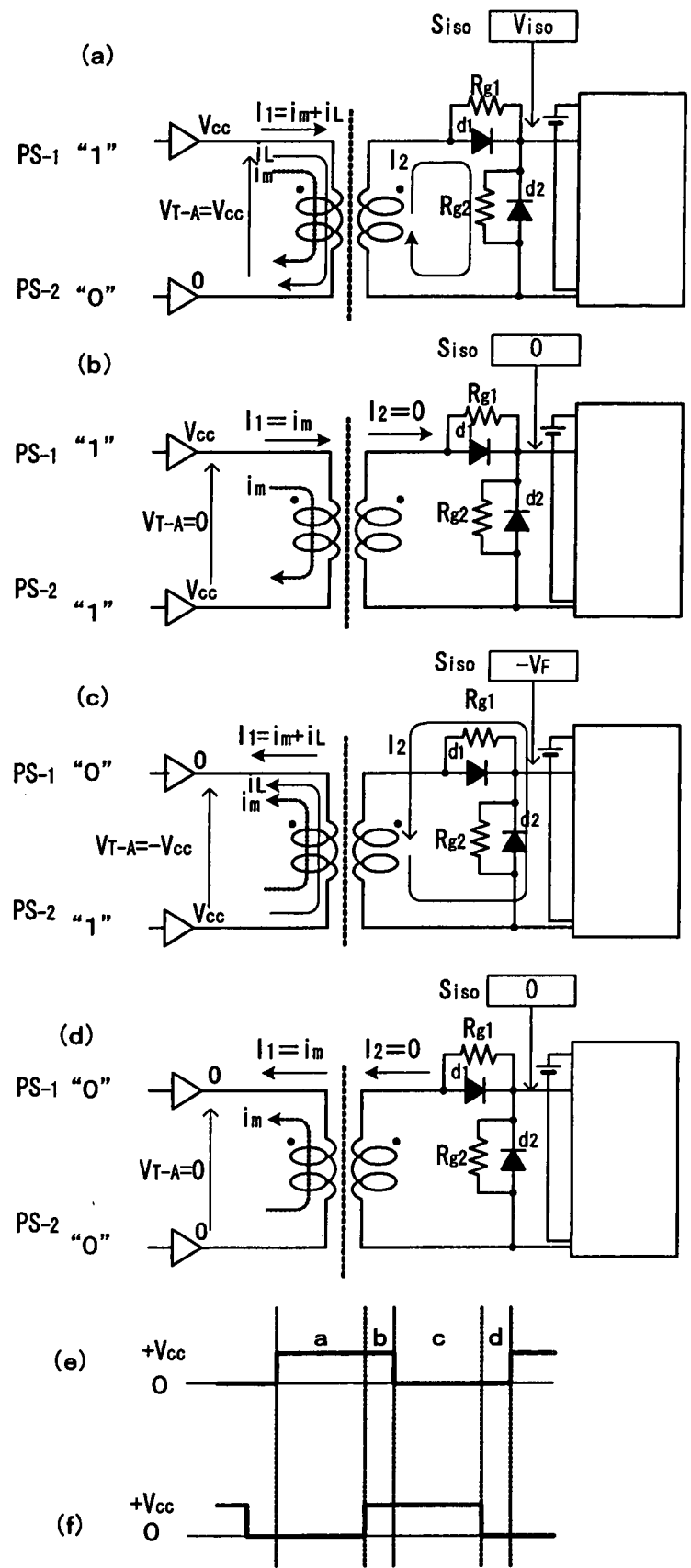


圖 5

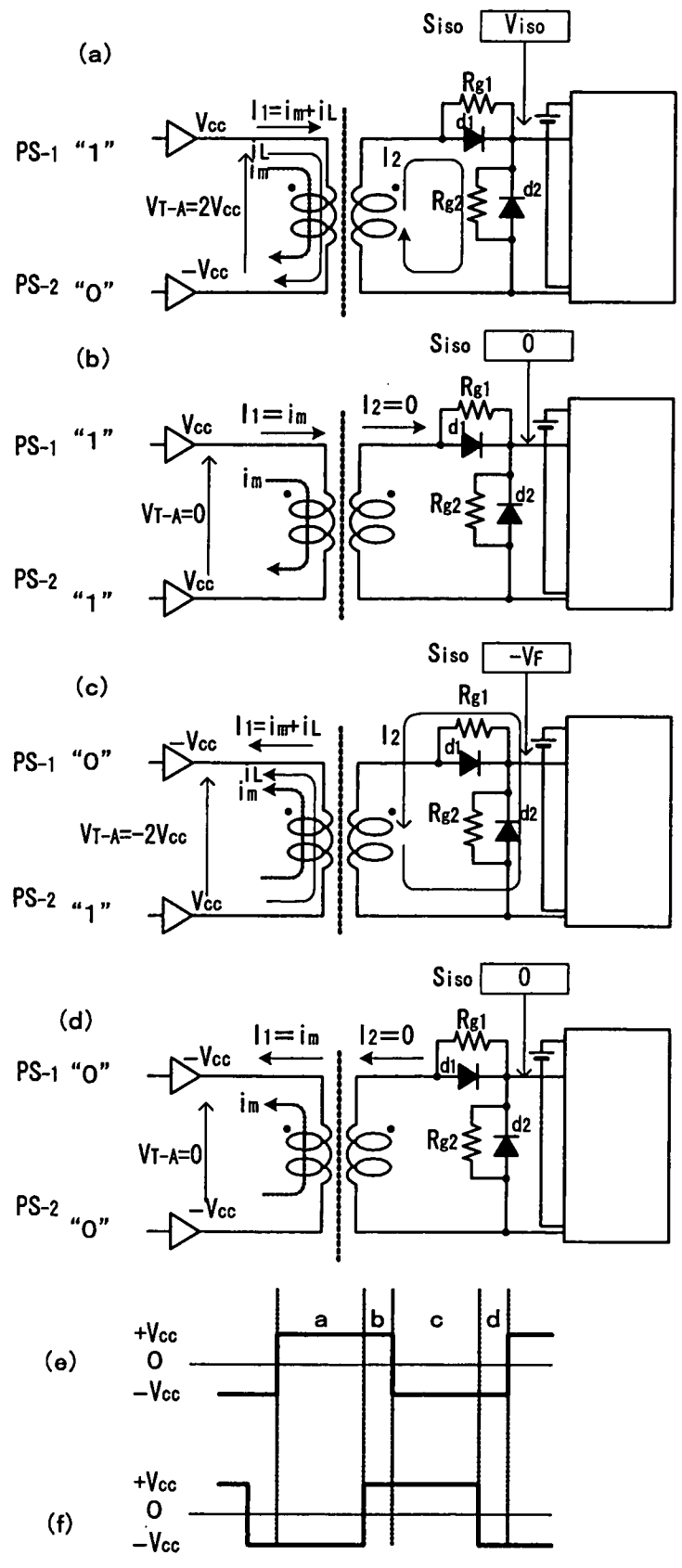


圖 6

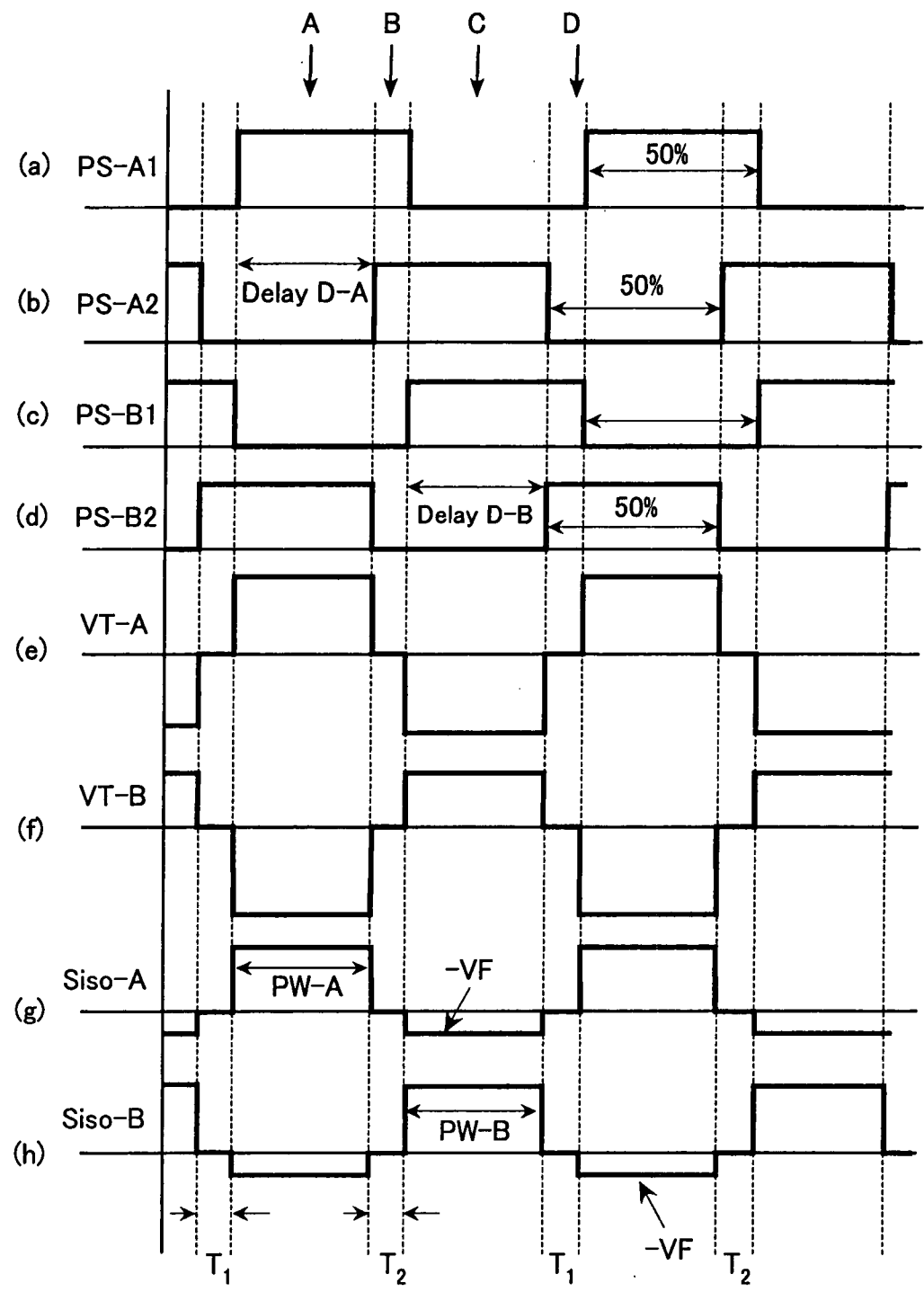


圖 7

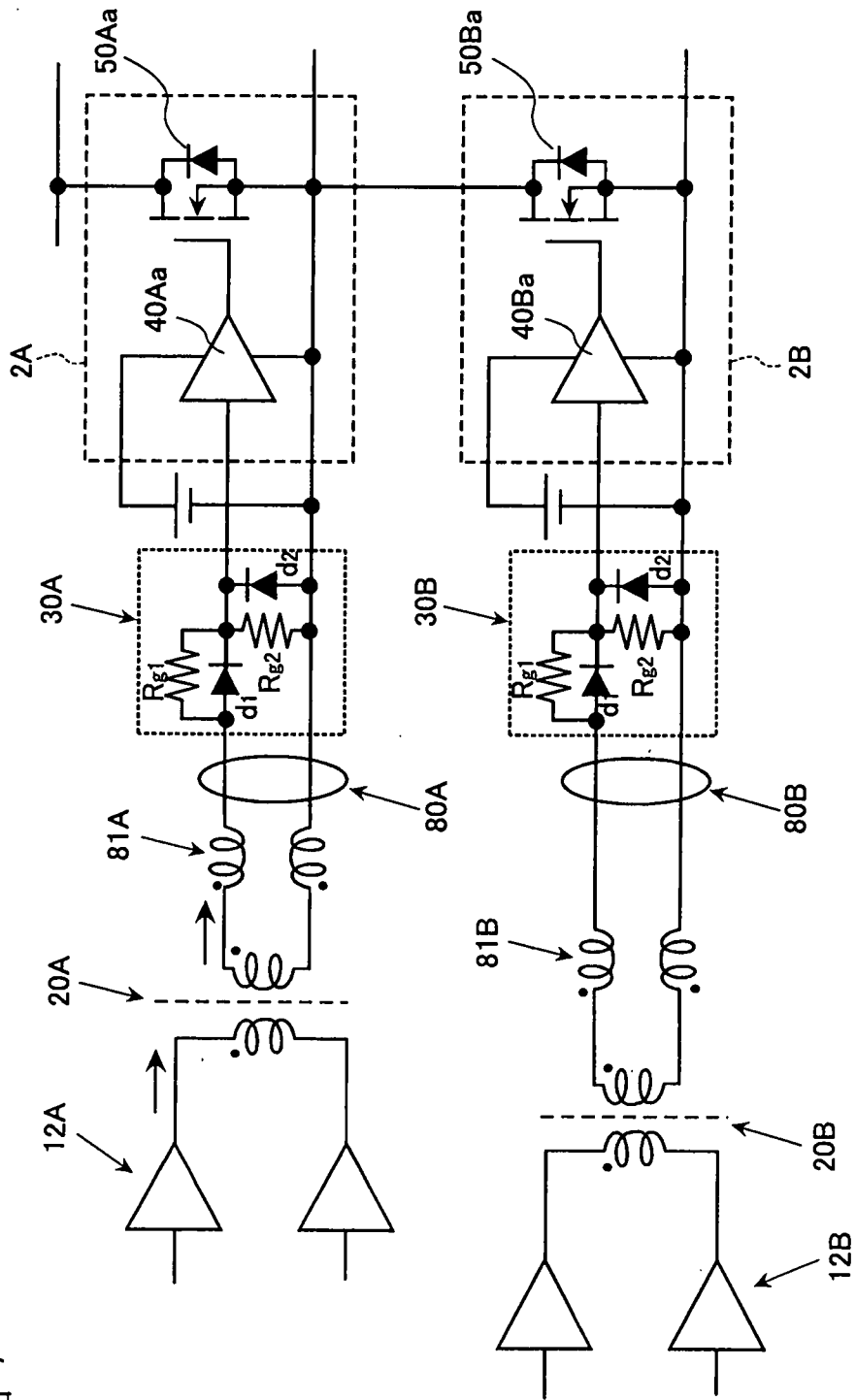


圖 8

間極變壓器驅動元件

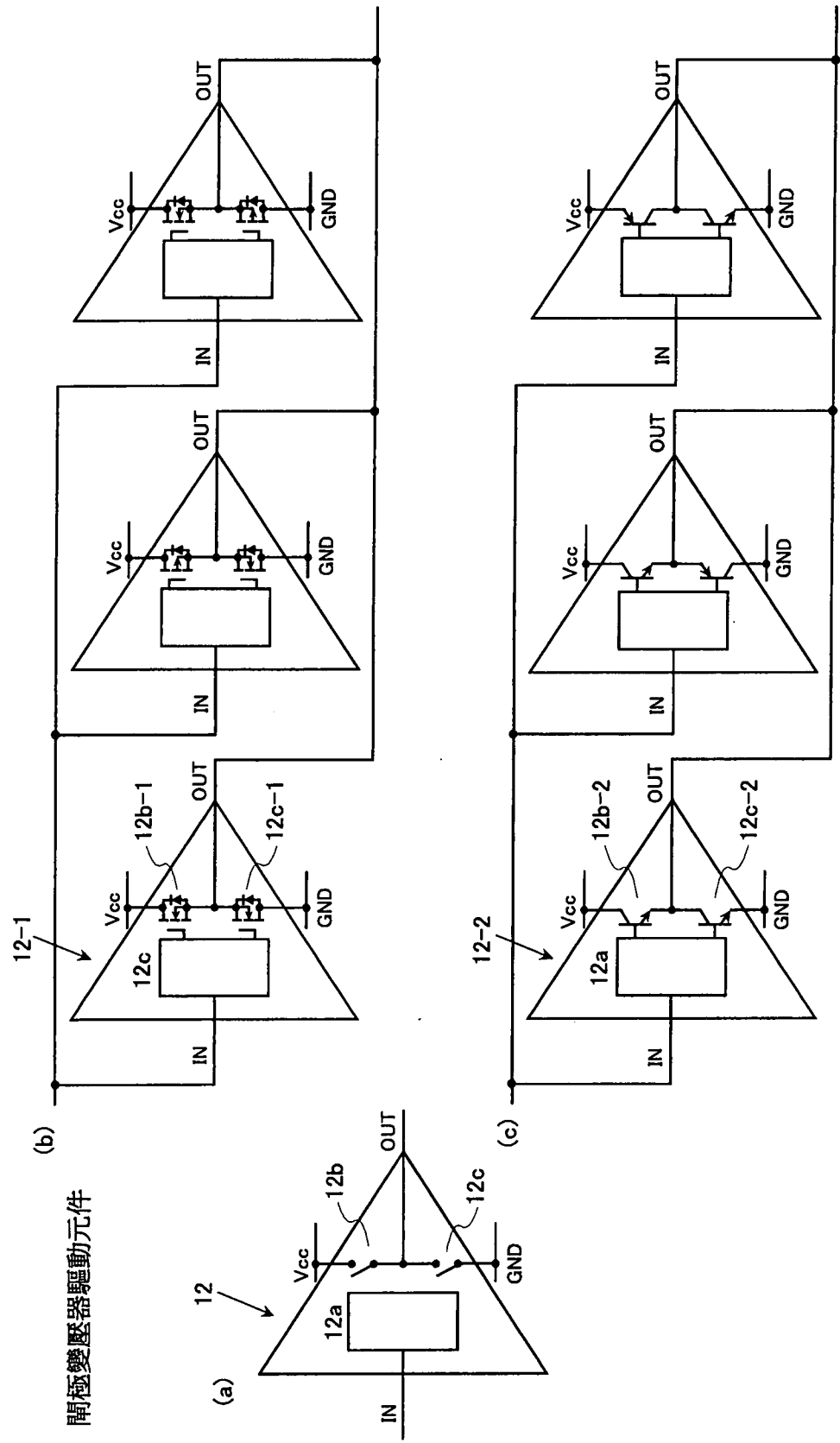


圖 9

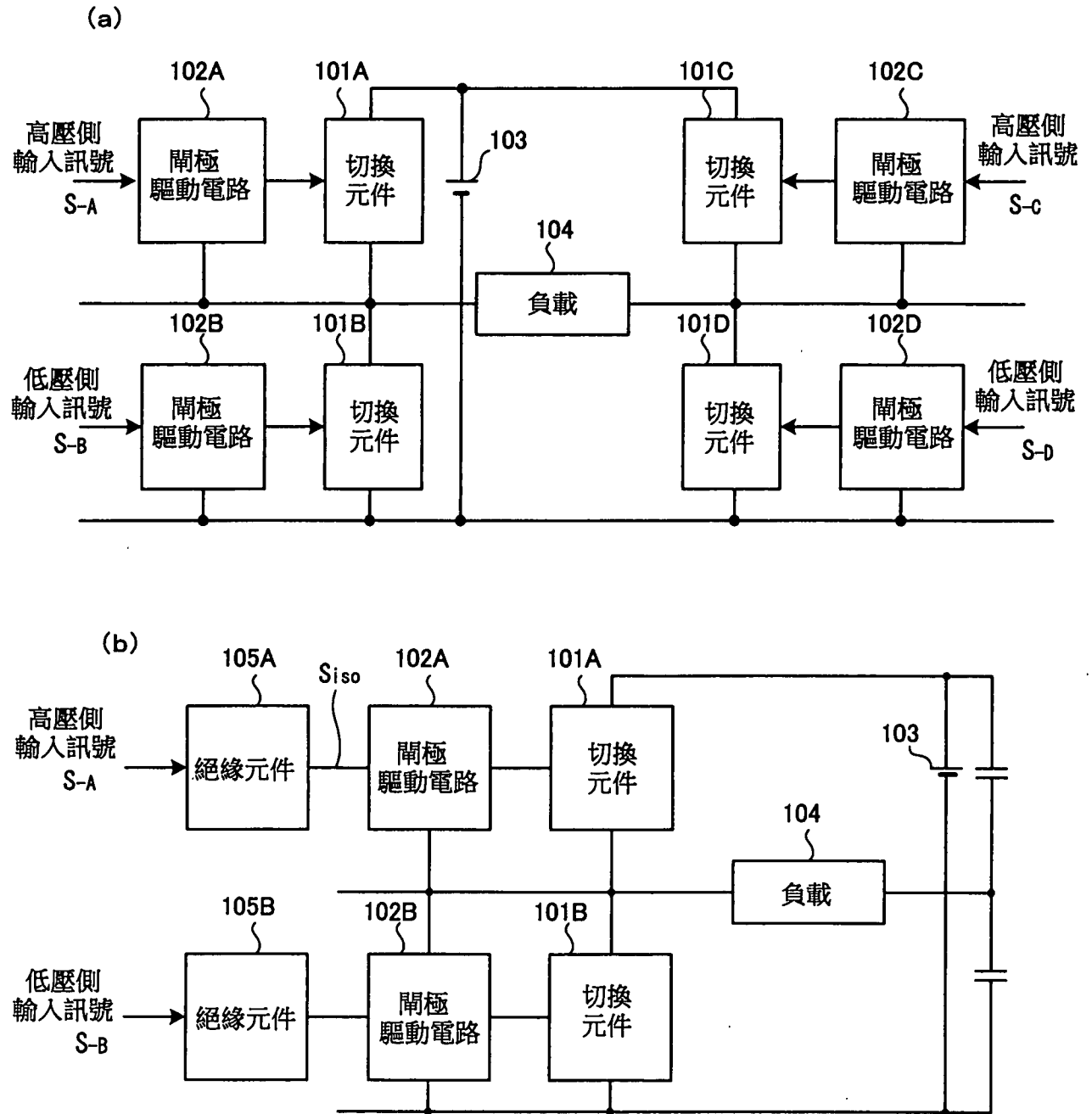
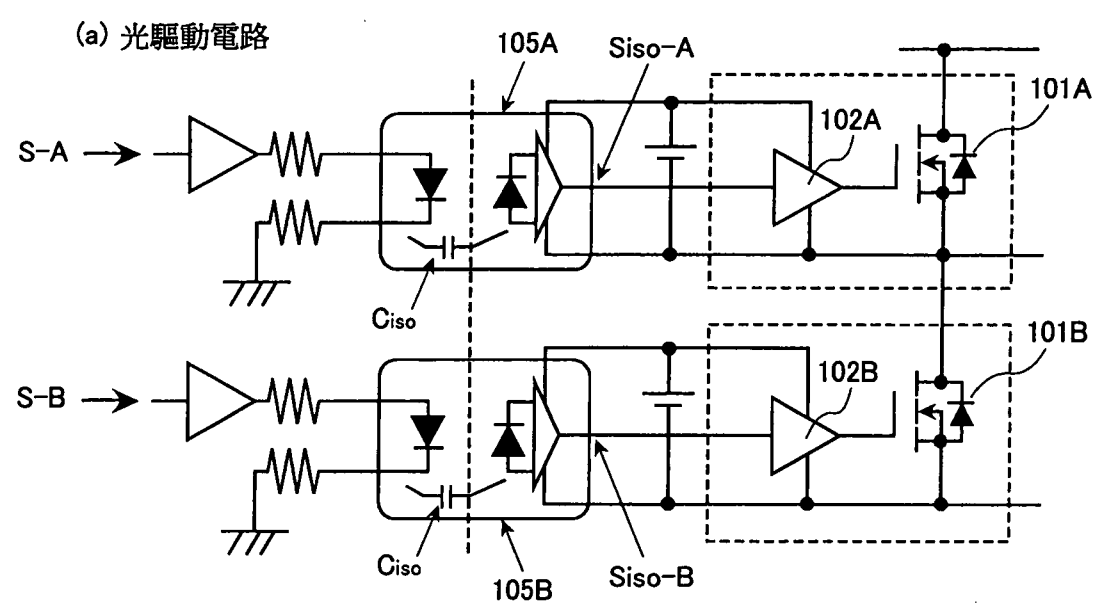


圖 10



(b) 驅動訊號波形

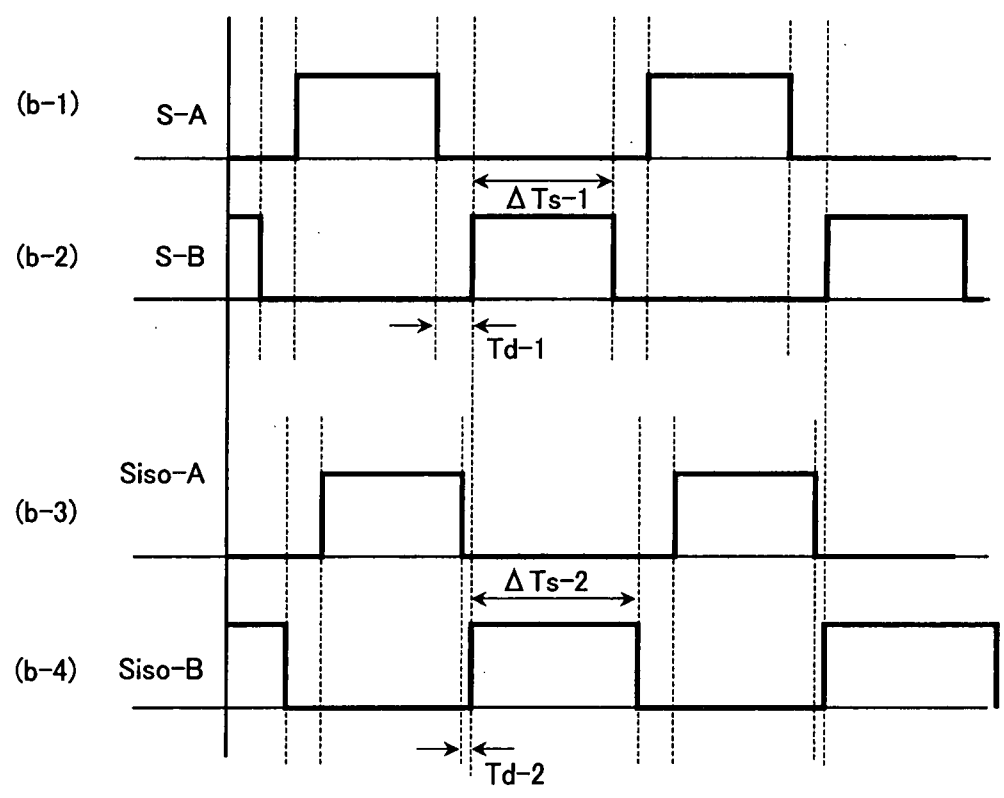


圖 11

