

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 96144857

※ 申請日期： 96.11.26

※IPC 分類： H05K3/46 (2006.01)

一、發明名稱：(中文/英文)

低耗損之多層電路板

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

旺矽科技股份有限公司

代表人：(中文/英文)(簽章) 葛長林

住居所或營業所地址：(中文/英文)

新竹縣竹北市中和街 155 號 1-3 樓

國 籍：(中文/英文) 中華民國

三、發明人：(共 5 人)

姓 名：(中文/英文)

1. 顧偉正

2. 簡志忠

3. 賴俊良

4. 黃千惠

5. 羅嘉和

國 籍：(中文/英文)

中華民國

四、聲明事項：(略)

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 96144857

※ 申請日期： 96.11.26

※IPC 分類： H05K3/46 (2006.01)

一、發明名稱：(中文/英文)

低耗損之多層電路板

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

旺矽科技股份有限公司

代表人：(中文/英文)(簽章) 葛長林

住居所或營業所地址：(中文/英文)

新竹縣竹北市中和街 155 號 1-3 樓

國 籍：(中文/英文) 中華民國

三、發明人：(共 5 人)

姓 名：(中文/英文)

1. 顧偉正

2. 簡志忠

3. 賴俊良

4. 黃千惠

5. 羅嘉和

國 籍：(中文/英文)

中華民國

四、聲明事項：(略)

九、發明說明：

【發明所屬之技術領域】

本發明係與多層電路板有關，特別是指一種佈設高頻電路之多層印刷電路板。

5 【先前技術】

用於晶圓級測試之探針卡中，探針卡電路板周圍上方的錫墊係供測試機台的測試頭點觸，使各錫墊所對應連接之傳輸線路傳送測試機台的測試訊號至電路板下方近中心處所密集設置之探針上，當各探針對應點觸的晶圓電子元
10 件接收測試訊號後，則再透過探針卡回傳所對應的電氣特性至測試機台以供分析，如此在整個晶圓級測試過程中，探針卡電路板的傳輸線路設計對電子元件的測試結果佔有很重要的影響，尤其隨著電子科技越趨複雜且高速之運作，測試過程需涵蓋晶圓上大量的電路元件且操作於實際
15 對應的高速運作條件，故不但探針卡之電路空間利用需為高密集度的設置，傳輸線路之製作更需符合高速訊號的高頻傳輸條件。

如第一圖所示於多層印刷電路板 1 上佈設測試線路 10
時，線路 10 由外圍至內圈且由上至下的延伸穿設層疊之各
20 印刷電路板 100，製作上，線路 10 之縱向傳輸路徑為於各層電路板 100 穿設貫孔，然後於貫孔設置金屬材質以形成高導電性之導孔 11，線路 10 之水平傳輸路徑為於各層電路板 100 上對應連接上述導孔 11 以佈設特定寬度之導電金屬片 12，最後將各層電路板 100 層疊並經高溫壓合而形成延

伸於多層電路板 1 內的傳輸線路 10，因而能應付大量且高
密集度的測試傳輸需求；當應用於高頻傳輸時，訊號品質
取決於可傳輸頻寬範圍及能量耗損，一旦如上述之多層印
刷電路板 1 將高頻傳輸線路佈設於電路板內部時，不但須
5 著重於傳輸線路的長短以及層間電路板的材質，以盡可能
減少訊號反應的延遲時間及傳輸過程的介電耗損，且傳輸
線路於電路板內之縱向與橫向佈設更需著重特性阻抗的匹
配，以盡可能減少訊號特性阻抗不連續導致的介面反射耗
損，才能降低高頻訊號傳輸於整個多層電路板 1 的穿透耗
10 損而不致影響訊號頻寬範圍，但由於形成水平線路之金屬
片 12 經高溫壓合後會有線寬延展，因此在佈設金屬片 12
時僅能使用有限之寬度及厚度以顧及電路空間利用，然一
旦金屬片 12 構成於水平線路之特性阻抗大於導孔 11 於縱
向線路之特性阻抗，反而形成阻抗不匹配之問題，且高頻
15 訊號傳輸線路周圍需鄰近設有可連接至接地電位之接地線
路，藉以維持高頻傳輸所需之特性阻抗，因此若為以低特
性阻抗的傳輸線路提供高速反應以及低耗損的高頻傳輸環
境，必定需於單一層電路板上佈設有較寬之水平線路以及
更對應於四周之水平及垂直方向空間並列設置接地線路，
20 如此電路空間的利用效率往往無法兼顧大量且高密集度的
高頻測試傳輸需求。

縱使已有如美國專利公告第 6784674 號以及第
7012442 號所提供之測試訊號分佈系統，除了於多層印刷電
路板內將特定測試條件之訊號線路展開成多組傳輸線路，

以分別傳遞相同測試條件之傳輸線路至多個待測電子元件之測試錫墊，當中各展開線路即以較高之特性阻抗相互並接使並聯等效阻抗相當於原本單一訊號線路之特性阻抗，可避免展開端節點之高頻反射耗損；然在整個高頻測試環境中，訊號傳送至待測電子元件之前的高頻傳輸結構上往往皆為低特性阻抗，故上述測試訊號分佈系統中，經展開後之各傳輸線路由於具有較原本之單一訊號線路更為增加之特性阻抗，致使展開線路後級連接至其他低特性阻抗之傳輸結構時，訊號特性阻抗在連接介面上必然存在無法匹配的問題；即使將展開線路後級所有接設之傳輸結構皆調整為相匹配的高特性阻抗，卻不但相對延長了高速傳輸的反應延遲時間，且等效直流電阻產生的電路功率消耗會提升電路傳輸的環境溫度而改變整體電路特性；再者，縱使盡可能減少高特性阻抗之訊號路徑長度以降低反應延遲時間以及功率消耗，然測試訊號最終抵達待測晶圓時，由於晶圓上高頻電路之線路佈設必為符合特定設計規則之低特性阻抗傳輸結構，因此測試裝置與待測電子元件的接觸介面仍然存在訊號阻抗無法匹配的問題，同樣導致降低訊號傳輸品質。

【發明內容】

因此，本發明之主要目的乃在於提供一種多層印刷電路板，有效增加高頻傳輸結構之電路空間效率且具有極佳之阻抗匹配特性。

為達成前揭目的，本發明所提供一種多層電路板，係包括有上下相互疊置之多數個基板，以及於該基板上設置之訊號電路及接地電路，自最上層該基板所設置之上鐸點延伸佈設至最下層該基板所設置之下鐸點，訊號於該訊號電路內部傳輸過程中，鄰近之接地電路設置有接地導孔以及接地導線以提供訊號於水平及縱向傳輸所需之特性阻抗，且訊號沿訊號電路之縱向訊號導孔傳至水平訊號導線時，上、下相鄰之二訊號導線所構成之等效並聯特性使特性阻抗相當於傳輸於訊號導孔之特性阻抗，有效避免訊號傳輸介面的反射耗損以降低訊號穿透該多層電路板之穿透耗損，並且能有效善用電路空間以容置高密度的訊號傳輸需求。

【實施方式】

以下，茲配合圖示列舉若干較佳實施例，用以對本發明之結構與功效作詳細說明，其中所用圖示之簡要說明如下：

第二圖係本發明所提供最較佳實施例之頂視圖；

第三圖係上述第二圖中 A-A 連線之剖視圖；

第四圖係上述最較佳實施例之局部分解立體圖。

請參閱如第二至第四圖所示本發明最較佳實施例所提供之一多層電路板 2，為近似積體電路晶圓大小之多層印刷電路板，用於晶圓測試探針卡上，可單次對大範圍的晶圓

電路元件作電性測試，係於多數個具良好絕緣特性之基板 20 上佈設多數個具高頻傳輸線特性之訊號電路 30 及接地電路 40，再將該些基板 20 相互層疊壓合而成，該多層電路板 2 具有相對之一上、下表面 201、202，該上表面 201 近
5 周圍處設有多數個上鐸點 203，該下表面 202 近中心處設有多數個下鐸點 204，因此當該多層電路板 2 應用於測試探針卡時該些上鐸點 203 為供測試機台之測試頭點觸以接收測試訊號，該些下鐸點 204 供測試用探針接設，以藉由探針點觸晶圓電路元件而送出測試訊號，再接收回傳測試結果
10 至電路板 2 供測試接台讀取，其中：

請配合第三及第四圖參照，各該訊號電路 30 自其中一該上鐸點 203 延伸佈設至一該下鐸點 204，具有縱向貫穿各該基板 20 之訊號導孔 31 以及水平延伸之數條訊號導線 32，各該訊號電路 30 之訊號導線 32 分別水平延伸佈設於
15 上、下相鄰之不同基板 20 上，相鄰二訊號導線 32 之兩端分別接設於一該訊號導孔 31 以形成相互耦接之並聯電氣特性，當中設於該上表面 201 之上基板 21 所穿設之訊號導孔 311 與該上鐸點 203 電性連接，再透過夾設於內部之內層基板 22 所穿設之訊號導孔 312 同時與相並接之該二訊號導線
20 32 電性連接，經該二訊號導線 32 延伸至內層基板 22 近中心處後透過該訊號導孔 312 與設於該下表面 202 之下基板 23 所穿設之訊號導孔 313 電性連接，因此各該訊號電路 30 藉由該些訊號導孔 31 及該二訊號導線 32 可將訊號自其中一該上鐸點 203 電性導通至一該下鐸點 204，由於內層基板

22 所穿設之訊號導孔 312 抵接於該二訊號導線 32 後即不再縱向電性連接其餘之訊號導孔 312，可使訊號傳輸於該訊號電路 30 時不至於水平及縱向的銜接路徑上有傳輸介面不連續的現象。

5 該些接地電路 40 鄰近各該訊號電路 30 而設置，可於該多層電路板 2 電性導通後連接至接地電位，藉以維持高頻訊號於該訊號電路 30 傳輸時所需之特性阻抗，各該接地電路 40 具有縱向貫穿各該基板 20 之數個接地導孔 41 以及水平延伸之數個接地導線 42，各該訊號導孔 31 周圍相鄰特定之間距上並列有數個接地導孔 41，使該訊號導孔 31 傳遞訊號時具有特定之特性阻抗，各該訊號電路 30 之訊號導線 10 32 四周相鄰並列有該接地導線 42 於同一層以及上、下鄰接之該基板 20 上，以維持該二訊號導線 32 之並聯等效特性阻抗與各該訊號導孔 31 之特性阻抗相當。

15 綜合上述可知，本發明所提供該多層電路板 2 在訊號於內部傳輸過程中，自該上銲點 203 經過訊號導孔 31 至並聯之該二訊號導線 32，再經過訊號導孔 31 以至該下銲點 204 時，鄰近皆設置有接地導孔 41 以及接地導線 42 以提供訊號傳輸所需之特性阻抗，且由於訊號電路 30 自該訊號導孔 31 傳至訊號導線 32 時，上、下相鄰之二該訊號導線 32 20 所構成之等效並聯特性使特性阻抗較單一該訊號導線 32 傳輸時之特性阻抗為低，可不必加寬單一訊號導線之寬度即使該訊號導孔 31 與相鄰二該訊號導線 32 提供為連續的訊號傳輸介面以及具有相互匹配之特性阻抗，因此有效避免

訊號傳輸介面的反射耗損以降低訊號穿透該多層電路板 2 之穿透耗損，並且能有效善用電路空間以容置高密度的訊號傳輸需求。

當然，本發明所提供之多層電路板藉由接地電路鄰近
5 並列設置於訊號線路周圍以維持訊號傳輸之特性阻抗，主要保持與訊號電路並列相隔有特定距離之位置上有可導通接地電位之接地電路，因此並不限定接地電路中如上述接地導線為相當於訊號導線大小之特定線性佈設形狀，若與訊號電路上、下鄰接之基板上佈設大範圍甚至整層之金屬
10 層亦可發揮接地電路所欲達成之功效，當然更不限定如本發明所提供最佳實施例般僅將接地導線設於電路板之內層，端視訊號電路所佈設之位置而決定接地導線當為設於內層或上、下表層之基板上。

唯，以上所述者，僅為本發明之較佳可行實施例而已，
15 故舉凡應用本發明說明書及申請專利範圍所為之等效結構變化，理應包含在本發明之專利範圍內。

【圖式簡單說明】

- 第一圖係習用多層印刷電路板之結構示意圖；
第二圖係本發明所提供最較佳實施例之頂視圖；
第三圖係上述第二圖中 A-A 連線之剖視圖；
5 第四圖係上述最較佳實施例之局部分解立體圖。

【主要元件符號說明】

	2 多層電路板	
	20 基板	201 上表面
10	202 下表面	203 上鐸點
	204 下鐸點	21 上基板
	22 內層基板	23 下基板
	30 訊號電路	
	31、311、312、313 訊號導孔	
15	32 訊號導線	40 接地電路
	41 接地導孔	42 接地導線

五、中文發明摘要：

低耗損之多層電路板

一種多層電路板，係包括有上下相互疊置之多數個基板，以及於基板上設置之訊號電路及接地電路，自最上層基板所設置之上鉀點延伸佈設至最下層基板所設置之下鉀點，各訊號電路具有水平延伸之至少二訊號導線，為上下相鄰並列且相互電性短路，各訊號電路鄰近設有接地電路與訊號電路並列延伸且電性連接於接地電位。

六、英文發明摘要：

十、申請專利範圍：

1. 一種多層電路板，具有相對之一上、下表面，該上表面近周圍處設有多數個上銲點，該下表面近中心處設有多數個下銲點，該多層電路板係包括有：

5 上下相互疊置之多數個基板，為不具導電性之絕緣材質所製成；

一訊號電路，自該上銲點延伸佈設至該下銲點，該訊號電路具有水平延伸之至少二訊號導線設於該些基板之間，該至少二訊號導線為上下相鄰並列且相互電性短路；以及，

10 一接地電路，與該訊號電路並列延伸且電性連接於接地電位。

2. 依據申請專利範圍第1項所述之多層電路板，該訊號電路更具有多數個訊號導孔，各該訊號導孔穿設於單層之該基板，相鄰二該訊號導線之間透過至少一該訊號導孔以相互耦接。

3. 依據申請專利範圍第2項所述之多層電路板，該至少二訊號導線之兩端分別透過一該訊號導孔以相互耦接。

4. 依據申請專利範圍第3項所述之多層電路板，該多層電路板具有 N 個基板， N 為大於等於3之正整數，各該訊號導線之兩端所電性連接該訊號導孔之總數等於 $N+1$ 。

5. 依據申請專利範圍第2項所述之多層電路板，各該訊號導線所電性連接該訊號導孔之總數等於該多層電路

板之基板個數。

6．依據申請專利範圍第2項所述之多層電路板，該訊號電路所傳送訊號於該訊號導孔中之特性阻抗相當於該至少二訊號導線之並聯特性阻抗。

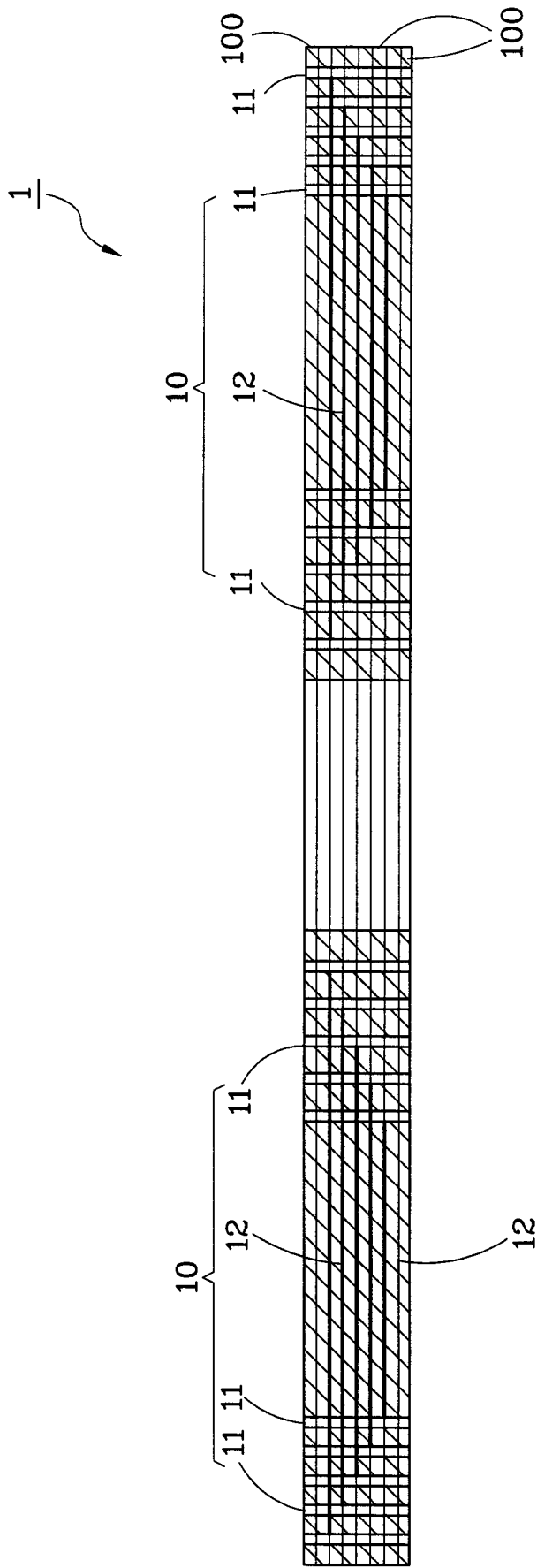
5 7．依據申請專利範圍第6項所述之多層電路板，該接地電路具有多數個接地導孔，與各該訊號導孔相鄰特定間距處並列設有多數個該接地導孔。

8．依據申請專利範圍第1項所述之多層電路板，該接地電路具有多數個接地導線，與該至少二訊號導線上、
10 下兩側相鄰之基板上分別設有該接地導線。

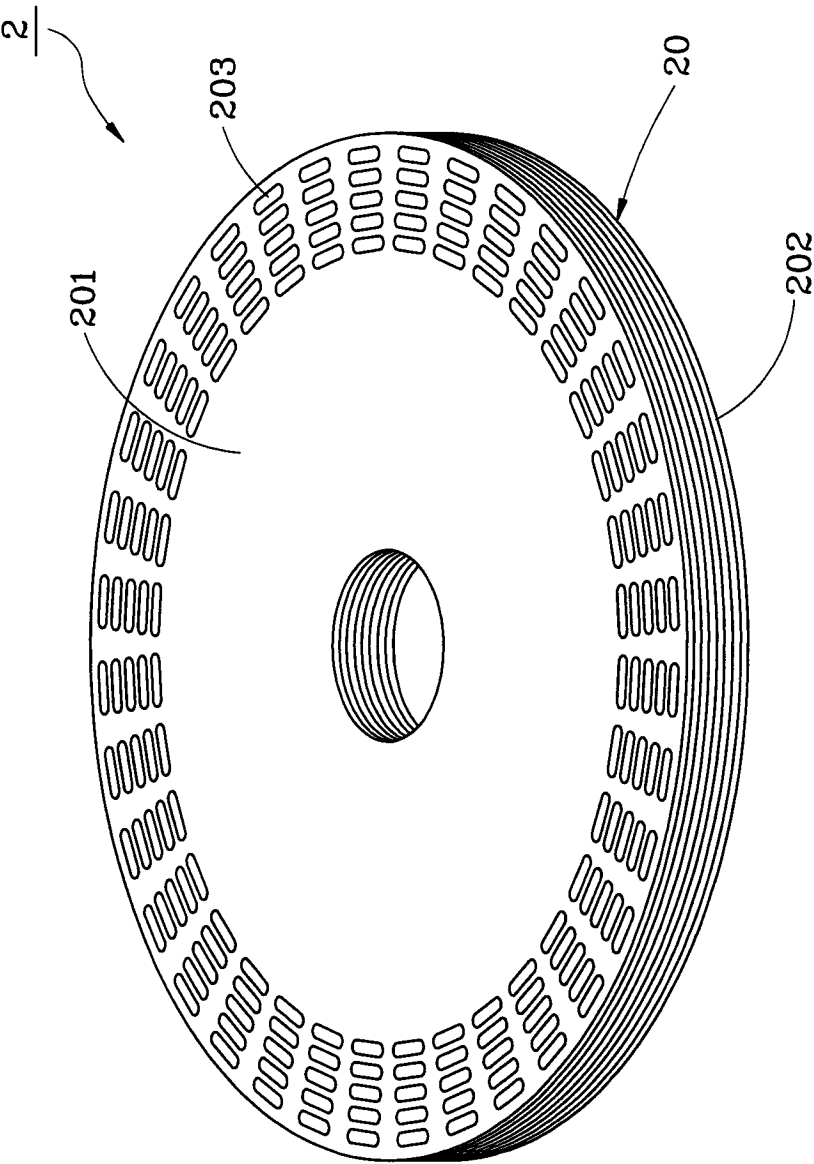
9．依據申請專利範圍第8項所述之多層電路板，該接地電路具有至少四接地導線，各該訊號導線所位於之同一該基板上水平並列有至少一該接地導線。

10 10．依據申請專利範圍第9項所述之多層電路板，
15 各該接地導線之寬度約略相當於該訊號導線之寬度。

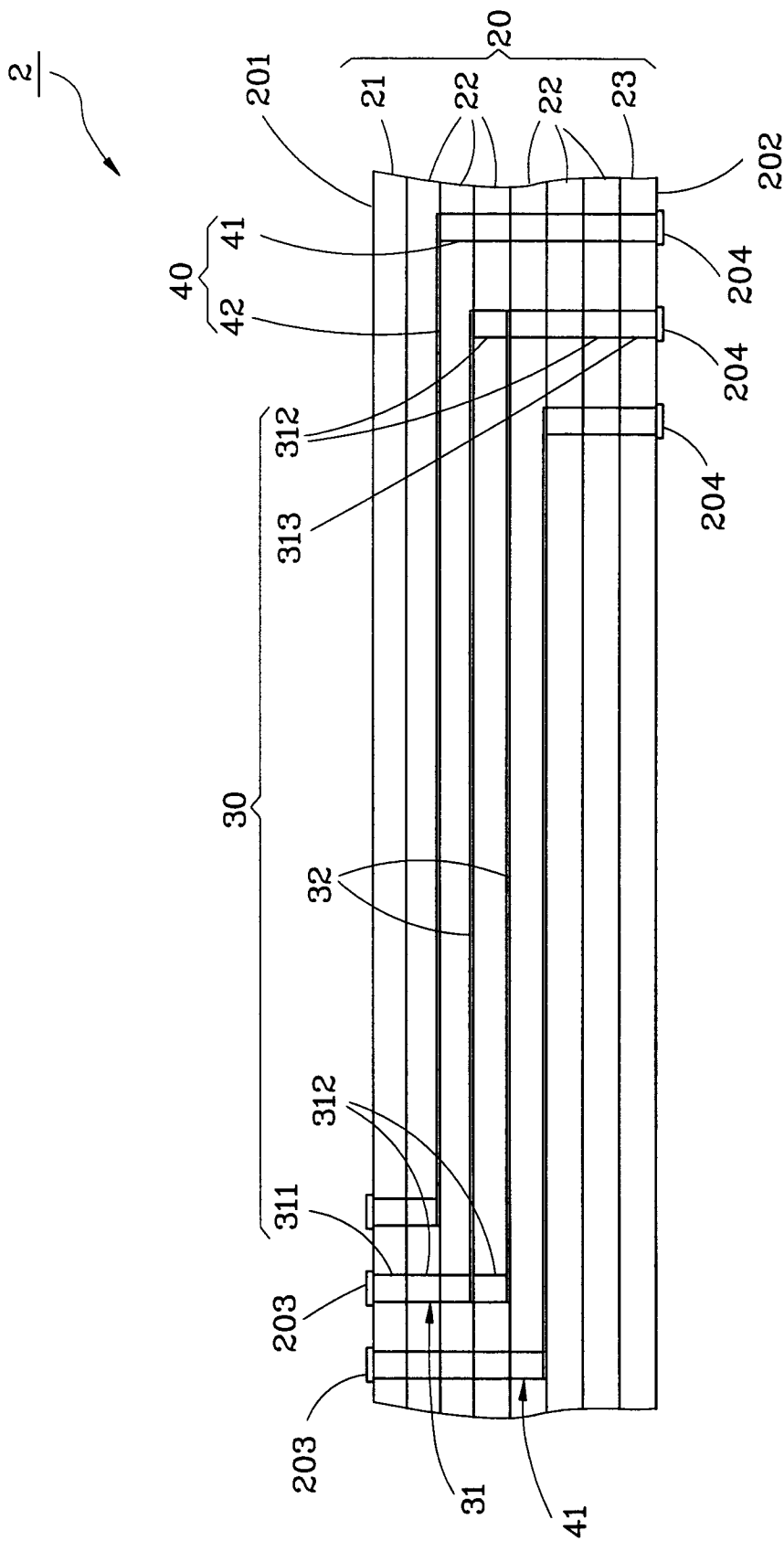
11 11．依據申請專利範圍第1項所述之多層電路板，該接地電路為二金屬層，分別設於與該至少二訊號導線上、下兩側相鄰之基板上。



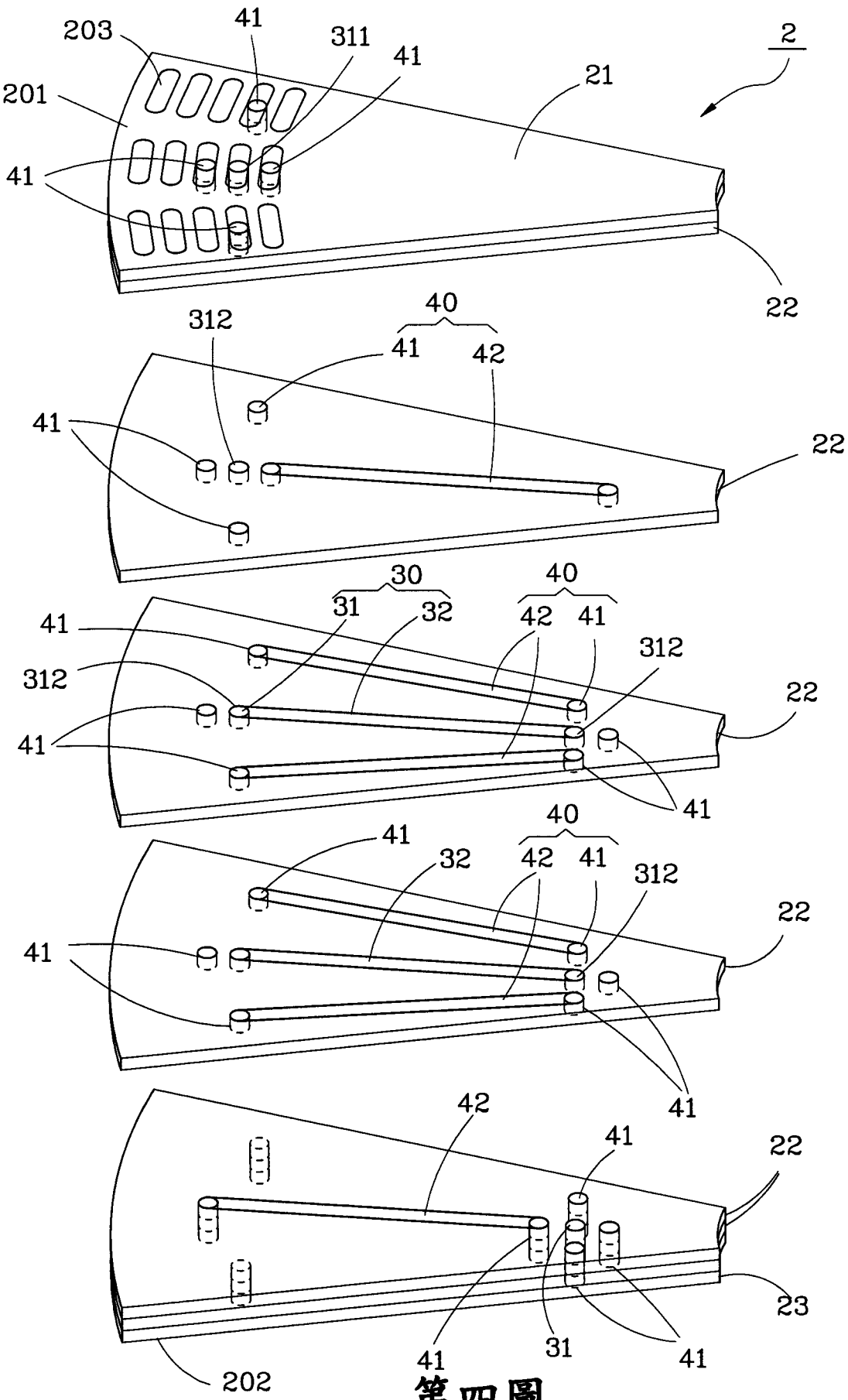
第一圖



第二圖



第三圖



第四圖

七、指定代表圖：

(一) 本案指定代表圖為：第(三)圖。

(二) 本代表圖之元件符號簡單說明：

2 多層電路板

20 基板

201 上表面

5 202 下表面

203 上銲點

204 下銲點

21 上基板

22 內層基板

23 下基板

30 訊號電路

31、311、312、313 訊號導孔

10 32 訊號導線

40 接地電路

41 接地導孔

42 接地導線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：