

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4497654号
(P4497654)

(45) 発行日 平成22年7月7日(2010.7.7)

(24) 登録日 平成22年4月23日(2010.4.23)

(51) Int.Cl.	F 1
H04L 7/08 (2006.01)	H04L 7/08 A
G06F 13/38 (2006.01)	G06F 13/38 350
H04L 12/46 (2006.01)	H04L 12/46

請求項の数 3 (全 36 頁)

(21) 出願番号	特願2000-138962 (P2000-138962)	(73) 特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成12年5月11日 (2000.5.11)	(74) 代理人	100076428 弁理士 大塚 康徳
(65) 公開番号	特開2001-24630 (P2001-24630A)	(74) 代理人	100112508 弁理士 高柳 司郎
(43) 公開日	平成13年1月26日 (2001.1.26)	(74) 代理人	100115071 弁理士 大塚 康弘
審査請求日	平成19年5月11日 (2007.5.11)	(74) 代理人	100116894 弁理士 木村 秀二
(31) 優先権主張番号	9906029	(74) 代理人	100130409 弁理士 下山 治
(32) 優先日	平成11年5月11日 (1999.5.11)	(74) 代理人	100134175 弁理士 永川 行光
(33) 優先権主張国	フランス (FR)		
(31) 優先権主張番号	9906030		
(32) 優先日	平成11年5月11日 (1999.5.11)		
(33) 優先権主張国	フランス (FR)		

最終頁に続く

(54) 【発明の名称】 2つのネットワーク間での同期方法および装置

(57) 【特許請求の範囲】

【請求項 1】

第2のノードによる第1のノードからの情報受信方法であって、各ノードがそれぞれ通信ネットワークと接続し、第1のノードと第2のノード間で同期情報の交換を行うことにより各通信ネットワークが同期し、前記第2のノードがクロックのクロック・パルスをモニターするカウンタを備えている方法において、第1のノードからデータを有するフレームが受信された場合、前記第2のノードで実行される、

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むステップと、

受信フレームに挿入された同期情報を読み込むステップと、

10

情報間の差を計算するステップと、

上記計算ステップの結果に従ってネットワーク同期処理手順の中へ入るステップとを有し、

前記ネットワーク同期処理手順が、

同期用の第1のレジスタの中へ前記減算ステップの結果を記憶するステップを有し、

前記ネットワーク同期処理手順が、更に、

第2の参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むステップと、

第2の受信フレームに同期情報を読み込むステップと、

前記第2の参照イベントの発現時にカウントされた前記クロック・パルスを表す1つ

20

の読み込まれた情報を第2の受信フレームの1つの読み込まれた情報から減算するステップと、

同期を行うために、第2のレジスタの中へ前記減算ステップの結果を記憶するステップを有し、

前記ネットワーク同期処理手順が、更に、

前記第1のレジスタから前記第2のレジスタの内容を減算するステップと、

前記減算ステップの結果を表す情報を含む情報メッセージを前記ネットワーク上に生成するステップとを有する

ことを特徴とする情報受信方法。

【請求項2】

第2のノードによる第1のノードからの情報受信方法であって、各ノードがそれぞれ通信ネットワークと接続し、第1のノードと第2のノード間で同期情報の交換を行うことにより各通信ネットワークが同期し、前記第2のノードがクロックのクロック・パルスをモニターするカウンタを備えている方法において、第1のノードからデータを有するフレームが受信された場合、前記第2のノードで実行される、

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むステップと、

受信フレームに挿入された同期情報を読み込むステップと、

情報間の差を計算するステップと、

上記計算ステップの結果に従ってネットワーク同期処理手順の中へ入るステップとを有し、

前記フレームの前記同期情報が、前記第1のノード上での2つの参照イベントの発現時にカウントされたクロック・パルスの間の差であり、

参照イベントの発現時にカウントされた前記クロック・パルスを表す情報を読み込む前記ステップが、

2つの参照イベントの発現時にカウントされた前記クロック・パルスを表す2つの情報を読み込むステップと、

双方の情報の間の差を計算して読み込まれた情報を形成するように成すステップとから成り、

前記ネットワーク同期処理手順が、前記減算ステップの結果を表す情報を含む情報メッセージを前記ネットワーク上に生成するステップを有する

ことを特徴とする情報受信方法。

【請求項3】

前記第2のノードが、該ノードが接続されている前記ネットワークから受信された情報からカウントされたパルス数を更新することを特徴とする請求項1または2に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は2つのネットワークの間の同期方法に関する。

【0002】

【従来の技術】

周知のように、例えばIEEE1394-1995に準拠するいくつかのシリアル通信バスによって形成される通信ネットワークが知られている。

【0003】

IEEE1394-1995は、同じ1台の装置のカード、異なる装置のカード及び外部周辺機器間の低コストの相互接続が可能な、高いスループットのシリアル通信バスが定義している。

【0004】

シリアルバスには2つの物理環境、すなわちケーブルとバックプレーン(または相互接続カード)が存在する。ケーブルによる相互接続によって最大距離4.5メートルで16の異なる

10

20

30

40

50

台数の装置との接続が可能になる。これによって最も遠く離れた台数の装置間は総距離72メートルとすることが可能になる。ケーブルを介する伝送速度は100、200あるいは400Mbpsさえも可能となる。バックプレーンでの伝送速度は25(24、576)及び50Mbpsにもなり得る。バスへのアクセス・メカニズムについては、バスと接続しているすべての台数の装置によってバスの使用が可能になるようにこの規格に明記されている。読み込み/書き込みの従来の機能に加えて、シリアルバスによって同時データの転送のような(伝送時間と帯域幅とを保証する)高度の同期サービスと、データとイベントとを同期させるためのマイクロセカンド未満の精度を持つ全体的タイム・ベースが提供される。

【0005】

シリアル通信バスがネットワークで組織化される。すなわちそれらのバスは“ブリッジ”と呼ばれる相互接続エレメントによって一緒に接続される。 10

【0006】

特に、シリアル通信バスを接続するブリッジはP1394.1規格の首題であり、この規格について現在議論が行われている。

【0007】

ブリッジには2台の相互接続装置すなわちノード(“ポータル”とも呼ばれる)があり、これらのノードの各々は2つのシリアル通信バスの中の1つと接続している。

【0008】

これら2台の相互接続装置によって異なる性質のリンク(有線、光、無線など)を介して相互交信が行われる。 20

【0009】

このようにしてバス・ネットワークによってツリー中に階層的に設けられた構造が形成され、このツリー構造の中でこれらのバスの中の1つが上位バス(“ルート”バスと呼ばれる)とみなされる。この上位バスから様々な他のバスが拡張されて、階層的ツリー構造のブランチが構成される。

【0010】

このようなネットワーク中の各シリアル通信バスによって、プリンタ、コンピュータ、サーバー、スキャナ、ビデオテープレコーダ、デコーダ(またはセット・トップ・ボックス(set top box))、テレビ受信装置、デジタルカメラ、カムコーダ、デジタル写真装置、電話、オーディオ/ビデオプレーヤなどの異なる周辺機器が一緒に接続される。 30

【0011】

これらの周辺機器は一般にノードと呼ばれる。

【0012】

ネットワーク中の各シリアル通信バスと接続した各周辺機器、すなわちノードは内部クロック(発振器)を有し、そこからあるクロック周波数(例えば24.576MHz)でクロック・パルスが生成される。

【0013】

ネットワーク中の各シリアル通信バスと接続したノードの中の1つは“サイクル・マスター(Cycle Master)”と呼ばれ、“ルート”バスと接続したサイクル・マスター・ノードは“ネットワーク・サイクル・マスター”と呼ばれる。 40

【0014】

ネットワークのすべての“サイクル・マスター”ノードはその内部クロックを用いてサイクルを生成する。したがってこれらのサイクルの持続時間は各々の特定クロックの精度に依存することになる。バス特有のTで示されるこのサイクルの持続時間は、すべてのバスに共通のまたは共通でないクロック・パルスを示す整数値 n_{init} に等しい。このTにバスの“サイクル・マスター”ノードの内部クロックの周波数の逆数が掛けられる。

【0015】

したがって、同時サイクルTの持続時間は例えば125マイクロセカンド±12.5nsとなる。

【0016】

シリアル通信バスに対する同時サイクルの同期は当該バスの“サイクル・マスター”ノー 50

ドによりチェックされる。このノードをバスの同期ノードと定義することができる。

【0017】

次いで“サイクル・マスター”ノードによって、125マイクロセカンド±12.5ns毎に同期メッセージに対応する“サイクル開始パケット”がバスに生成される。この信号の発生周波数には、“サイクル・マスター”ノードによって最新のものに更新される8kHz±100ppmに等しい周波数が内部クロックによって供給されるが、該周波数はこの内部クロックのローカル・クロックから24.576MHzで導き出されたものである。

【0018】

バスのこの信号によって、“サイクル・マスター”ノードに従って他のノードとの同期が可能になる。さらに、同じバスまたは少なくとも1つのブリッジによってそれぞれ当該バスと接続したその他のバスのなかの少なくとも1つで同時データの伝送を行うことができる

10

【0019】

ここで注意すべきことは、同時サイクルの開始の際に、バスを介してデータ伝送を行なながら一方でサイクル開始パケットの発生が遅延される(すなわち、サイクル開始のかなりのシフトが行われる)ことである。

【0020】

このようなシフトが非常にしばしば受け入れられないことを考慮して、サイクルタイム・レジスタと呼ばれるレジスタにおけるサイクル開始信号の伝送時の遅延時間が考慮される。このようにして、サイクル・マスターは、バスと接続したすべての同時ノードについて、サイクル開始信号を介してそのサイクルタイム・レジスタのコピーを作成する。

20

【0021】

同時データの伝送が可能な各ノードにこのようなサイクルタイム・レジスタが備えられている。

【0022】

サイクルタイム・レジスタはCTRとも略記され、32ビットのサイズを持ち、最初の12ビットはカウンタ・モジュロ3072を表す。該カウンタ・モジュロ3072は周波数が24.576MHzのローカル・クロック時間毎に増分する。

【0023】

次の13ビットのサイクルタイム・レジスタCTRは8kHzの周波数で伝送される同時サイクル数のカウンタを表す。

30

【0024】

最後の7ビットのサイクルタイム・レジスタCTRは秒数をカウントするレジスタである。

【0025】

サイクル開始信号は、同時データの伝送が可能なバスのすべてのノードに達すると、サイクル開始信号中に含まれる、バスの“サイクル・マスター”ノードのサイクルタイム・レジスタCTRの内容のあるレジスタの中へコピーする。

【0026】

実際に最大の差が得られるのは、周辺機器の中の1つの内部クロック周波数が24.576MHz±100ppmで、もう一方の周辺機器のもう一方の周波数が24.576MHz-100ppmである場合である。

40

【0027】

例えば、“ルート”バスの“ネットワーク・サイクル・マスター”(CM_Aで示される)の内部クロック周波数は24.576MHz+100ppmの値を持っているのに対して、ブリッジによって“ルート”バスと直接接続する下位レベルのバスの内部クロック周波数は24.576MHz-100ppmの値を持っている。

【0028】

シリアル通信バスによって形成される通信ネットワークによって、当該バスのサイクルを利用する同期データの伝送が可能になる。これらのバスは、例えばオーディオ/ビデオ・タイプのリアルタイム・データの伝送に用いられる。

50

【0029】

したがって、それぞれのクロック周波数値(すなわち $24.576\text{MHz} + 100\text{ppm}$ と $24.576\text{MHz} - 100\text{ppm}$)を持つ、 CM_A と CM_B で示される前述の2つの“サイクル・マスター”を考えるとき、“サイクル・マスター”的各々について計算されたサイクルの持続時間(それぞれ T_A と T_B で示される)は、これらの“サイクル・マスター”的内部クロックの様々な周波数に起因して様々に異なる。

【0030】

図1はこの現象を例示するものであり、 $T_A = n_{init}/F_A$ かつ $T_B = n_{init}/F_B$ となるように、同じ整数値 n_{init} を持つ2つのスーパーインポーズされた軸上にこの現象が示されている。ただし、 F は当該“サイクル・マスター”的クロック周波数を示し、持続時間 T_B のサイクルは T_B のサイクルより大きいものとする。10

【0031】

上図には、バスの最初の2つのサイクルの上に識別番号1と2によって2つのデータ・パケット番号が描かれている。

【0032】

ここで注意すべきことは、2つのバスの第1サイクルの各々の起点において零位相差が想定されているという理由によって、図1に描かれたケースは現実には非常にあり得ないケースであるという点である。

【0033】

しかし、これらの2つの軸の比較によって各サイクルの開始時における相対的シフトが示される。このシフトは、当該サイクル間の時間経過の中での実際の位相偏移の変化(図の時間の原点で零)に対応するものである。20

【0034】

さらに、2本の矢印が2つの軸の間に描かれているが、これらの矢印は、バスAとBと一緒に接続しているブリッジを横切った後、1と2で示されるデータ・パケットがバスBを介して伝送される際の遅延を示すものである。実際に、ここに描かれている遅延は2つのサイクルに等しいものと推定され、この事実は、バスを介するパケット伝送の前に、ブリッジでパケット処理を行うのに要する時間によって説明される。

【0035】

したがって、ある一定数のサイクルの終りにバスAとBのそれぞれのサイクル間で見られる相対的時間オフセットを考慮すると、バスAから発出するデータ・パケットがバスBへ伝送されることはない。30

【0036】

したがって、このデータ・パケットの非伝送は、オーディオ及び/又はビデオタイプのリアルタイムのデータにとって非常に有害なものになる可能性がある。

【0037】

上記のこととは、例えばビデオ・タイプのデータに関しては、ビデオ・データ・パケットのすべてを正確に伝送して、伝送されたパケットから得られるビデオ画像の品質が劣化しないようにすることが非常に重要であるということにその理由がある。

【0038】

一般に、持続時間 T_A が T_B 未満の場合、ある一定数のサイクルの終りにデータ・パケットが失われる。これは1つのサイクルが失われてしまったことを意味する。さらに、 T_A のほうが T_B より大きい場合、サイクル中の1つのサイクルの間データ・パケットは伝送されない。したがって、空のサイクルが生じ、それによって、オーディオ及び/又はビデオタイプのリアルタイム・データの処理の際に同期の損失が生じることになる。40

【0039】

上述のオフセットの問題点は、IEEE1394(規格P1394.1)標準化委員会のブリッジ作業グループ内で現在検討されている。

【0040】

この作業グループ内で様々な解決策が、特にPhilips社によって1998年1月と3月に、“サ50

イクル・スレーブを介する外部タイミング情報との同期サイクル・マスター”と題する2つの寄稿論文(参照番号Br008r00.pdfとBr015r00.pdf)の形で提案されている。

【0041】

この解決策の文脈では、2つの接続ノードすなわち“ポータル”から成るブリッジによって2つのシリアル通信バスが接続される。一方のバスはマスター・バスと呼ばれ、他方のバスはスレーブ・バスと呼ばれ、それぞれの参照符号は b_A と b_B である。公知の方法では、シリアル通信バス b_A と b_B の各々の同時サイクルの同期が行われるが、この同期はバスの各々の“サイクル・マスター”同期ノードによって生成されたサイクル開始信号を伝送するメカニズムによるものである。上述の問題を解決し、バス b_A と b_B と一緒に同期するために、Philips社は、バス b_A と接続した接続ノードにおける“サイクル・リセット”と呼ばれる信号の伝送を提案している。該信号はバス b_B と接続した相互接続ノード用として意図されるものである。10

【0042】

この信号は新しい同時サイクルの開始を示すものであり、この開始はバス b_A と接続した相互接続ノードにおけるサイクルタイム・レジスタCTRの最初の12ビットのゼロに対応する。これらの最初の12ビットは“サイクル・オフセット”と呼ばれる。

【0043】

“サイクル・リセット”信号を受信するバス b_B と接続した相互接続ノードによって、カウント“サイクル・オフセット”的はそのサイクルタイム・レジスタCTRから回復され、この値は“タイマー・オフセット”と呼ばれるレジスタに記憶される。20

【0044】

したがって、レジスタ“タイマー・オフセット”には、マスター・バス b_A とスレーブ・バス b_B の同時サイクル間のオフセット値が含まれる。

【0045】

次に、バス b_B と接続した相互接続ノードによって、スレーブ・バス b_B の“サイクル・マスター”ノードの“タイマー調節”と呼ばれるレジスタの中へレジスタ“タイマー・オフセット”的内容がコピーされる。

【0046】

次いで、スレーブ・バス b_B の“サイクル・マスター”ノードによって、該ノードのサイクルタイム・レジスタCTRの内容が読み込まれ、そこからレジスタ“タイマー調節”的内容を示す値が減算され、その結果は該ノードのサイクルタイム・レジスタCTRの中に保存される。30

【0047】

この方法によって、バス b_A と、 b_A の“サイクル・マスター”ノードのレジスタ“サイクル・オフセット”とを、同時サイクルの各传送時に同期状態に保持することが可能になり、この同期によって該バスのそれぞれのクロックにおける精度不足に起因するオフセットの防止を図ることができるようになる。

【0048】

しかし、この解決策には、バス b_A と接続した相互接続ノードから、バス b_A と接続した相互接続ノードへの信号“サイクル・リセット”的伝送を瞬間的(すなわち精度に関して周知の比較的短時間)にして、同時サイクルの開始の評価の中へエラーが入り込まないようにしなければならないという欠点がある。40

【0049】

上記解決策は、同じ物理的エンティティの一部がブリッジの2つの相互接続ノードによって形成されるか、互いから遠く離れていない場合には適用可能である。

【0050】

しかし、例えばこれら2台の相互接続装置が無線や光リンクによって、あるいは、ネットワークを介して互いに交信する場合には、信号“サイクル・リセット”的伝送は瞬間的なものにはならず様々な伝送遅延を被ることになる。

【0051】

10

20

30

40

50

さらに、無線による伝送の場合、無線チャネルに対する干渉に起因して信号の良好な受信の保証をすることは不可能である。

【0052】

したがって、ブリッジを構成する2つの相互接続ノード間の情報伝送に用いる通信媒体の如何にかかわらず、ブリッジによって一緒に接続した2つのシリアル通信バスの同期方法を見つけることができれば好適であろう。

【0053】

【発明が解決しようとする課題】

本発明は、2つの同期ノードすなわち当該シリアル通信バスの“サイクル・マスター”間の同期という問題を解決することを目的とするものである。

10

【0054】

【課題を解決するための手段】

したがって本発明は、情報フレームによる情報交換を行う通信ネットワーク間で同期を行うための方法を提案することにより、この問題の改善を目指すものである。各通信ネットワークはクロックを有し、クロック・パルス数がカウンタによってモニターされる。該方法は、

参照イベントの発現時に、第1のネットワークのクロックのカウントされたクロック・パルスを表す情報を読み込むステップと、

少なくとも前記情報または前記情報に基づいて計算された情報を同期情報として情報フレームの中へ挿入するステップと、

20

第1のネットワークから第2のネットワークへ前記情報フレームを転送するステップと、
参照イベントの発現時に、第2のネットワークのカウントされたクロック・パルスのクロック数を表す情報を読み込むステップと、

第1のネットワークから、受信した情報フレームに挿入された同期情報を読み込むステップと、

情報間の差を計算するステップと、

第2のネットワークと同期を行うステップとを有する。

【0055】

相關的に、本発明は、情報フレームによる情報交換を行う通信ネットワーク間で同期を行うための装置を提案するものである。各通信ネットワークはクロックを有し、クロック・パルス数がカウンタによってモニターされる。少なくとも2つのネットワークと接続した該装置は、

30

参照イベントの発現時に、第1のネットワークのクロックのカウントされたクロック・パルスを表す情報を読み込む読み込み手段と、

少なくとも前記情報または前記情報に基づいて計算された情報を同期情報として情報フレームの中へ挿入する挿入手段と、

第1のネットワークから第2のネットワークへ前記情報フレームを転送する転送手段と、
参照イベントの発現時に、第2のネットワークのカウントされたクロック・パルスのクロック数を表す情報を読み込む読み込み手段と、

受信した情報フレームに挿入された同期情報を読み込む読み込み手段と、

40

情報間の差を計算する計算手段と、

第2のネットワークと同期を行う同期手段とを有する。

【0056】

このようにして、パケットが失われることはなくなる。これはある一定のデータの転送にとって重要なことである。さらに、ネットワークの同期が行われていない場合、データのバッファに使用する大きなメモリも必要としない。2つのネットワークのカウントされたクロック・パルス数を考慮することにより、第2のネットワークに対して1つのネットワークの同期を容易に行うことが可能となる。参照イベントによって、伝送時間および処理時間の遅延により生じた問題を回避しながら、これらの数がカウントされた瞬間に絶えず注意することが可能となる。差計算もまた2つのネットワーク間の非同期を評価する簡単

50

な方法である。データフレーム中への同期情報の挿入には、ネットワーク間で特別の同期信号を生成し、相互接続されたネットワーク構成を単純化する必要がある。同期情報をデータフレームの中へ回復する時間を表す上述の処理時間によってネットワークの同期精度が影響を受けることはない。

【0057】

本発明はまた第1のノードから第2のノードへの情報転送方法を提案するものである。各ノードはそれぞれ通信ネットワークと接続し、第1のノードと第2のノード間で同期情報の交換を行うことにより各通信ネットワークが同期し、第1のノードはクロックのクロック・パルスをモニターするカウンタを備えている。第1のノードから第2のノードへデータを有するフレームを転送しなければならない場合、該方法は第1のノードで実行される以下のステップを有する。10

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むステップと、

少なくとも前記情報または前記情報に基づいて計算された情報を同期情報としてフレームの中へ挿入するステップと、

第2のノードへ前記フレームを転送するステップを有する。

【0058】

本発明はまた通信ノードへの情報転送装置を提案するものであり、該装置と該ノードはそれぞれ通信ネットワークと接続し、該装置と該ノード間の同期情報の交換により各通信ネットワークが同期する。該装置はクロックのクロック・パルスをモニターするカウンタを備えていて、該装置は、20

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込む読み込み手段と、

少なくとも前記情報または前記情報に基づいて計算された情報を同期情報として1つのフレームの中へ挿入する挿入手段と、

前記ノードへ前記フレームを転送する転送手段とを有する。

【0059】

本発明はまた第1のノードからの情報の第2のノードによる受信方法を提案するものである。各ノードはそれぞれ通信ネットワークと接続し、第1のノードと第2のノード間で同期情報の交換を行うことにより各通信ネットワークが同期し、第2のノードはクロックのクロック・パルスをモニターするカウンタを備えている。第1のノードからデータを有するフレームが受信される場合、該方法は第2のノードで実行される以下のステップを有する。30

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むステップと、

受信フレームに挿入された同期情報を読み込むステップと、

情報間の差を計算するステップと、

上記計算ステップの結果に従ってネットワーク同期処理手順の中に入るステップ。

【0060】

相関的に、本発明はまたノードから情報を受信する装置を提案するものであり、該ノードと装置はそれぞれ通信ネットワークと接続し、該ノードと該装置間の同期情報の交換により各通信ネットワークが同期する。該装置はクロックのクロック・パルスをモニターするカウンタを備えていて、該装置は、40

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込む読み込み手段と、

受信フレームに挿入された同期情報を読み込む読み込み手段と、

情報間の差を計算する計算手段と、

上記計算手段の結果に従ってネットワークの同期を行う同期手段とを有する。

【0061】

1つの好適な実施形態によれば、フレーム中へ挿入される計算情報は、2つの参照イベン50

ト間でカウントされるクロック・パルス数の差である。

【0062】

このような方法によりフレーム中へ挿入する情報量を減らすことが可能となるので、データ伝送を行うための効率の良い帯域幅がある一定の方法で保持される。安定した伝送遅延は本発明に影響を与えるないので同期の全体的精度が改善される。

【0063】

別の好適な実施形態によれば、フレームは1つのプリアンブルと1つのデータフレームとから構成され、参照イベントはこのデータフレームの開始である。

【0064】

このような方法によって、参照イベントとして認識される追加信号をネットワークに生成する必要がないので、データ伝送を行うための効率の良い帯域幅が狭くなることはない。データフレームの開始は通常の送信装置または受信装置によって既に回復されており、このような装置に対して大きな変更を行う必要はない。この事実によって、単純で安価な送受信装置の設置を行うことが可能となる。本発明は伝送遅延を感知できないので、伝送フレームと受信フレームのフレームの開始は同じ参照イベントと見なされる。10

【0065】

本発明はさらに情報記憶手段について考察するものである。コンピュータ・プログラム命令を含む、完全にあるいは部分的に取り外し可能なこの記憶手段はコンピュータすなわちプロセッサにより読み込むことが可能である。本発明は、以上簡単に述べたような同期方法の実行または情報の転送または受信方法の実行のいずれかが該記憶手段によって可能になることを特徴とするものである。20

【0066】

本発明はさらに、上に簡単に述べたような同期方法の実行のためのデータまたは情報の転送または受信方法の実行のためのデータのいずれかを含む情報記憶手段について考察するものである。完全にあるいは部分的に取り外し可能なこの記憶手段はコンピュータすなわちプロセッサにより読み込むことが可能である。

【0067】

本発明はまた、プログラム可能な装置の中へロード可能なコンピュータ・プログラム成果物について考察するものであり、前記成果物がプログラム可能な装置で実行されるとき、以上簡単に述べたような方法のステップを実行するためのソフトウェア・コード部分を有するものである。30

【0068】

本発明はまた通信ノードへ情報を転送する装置で実行されるプログラムを記憶するための記憶媒体に関するものであり、該装置と該ノードはそれぞれ通信ネットワークと接続し、該装置と該ノード間の同期情報の交換により各通信ネットワークが同期する。該装置はクロックのクロック・パルスをモニターするカウンタを備えていて、該プログラムは、参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むためのコードと、

少なくとも前記情報または前記情報に基づいて計算された情報を同期情報として1つのフレームの中へ挿入するためのコードと、40

前記ノードへ前記フレームを転送するためのコードとを有する。

【0069】

本発明はまたノードからの情報受信装置で実行されるプログラムを記憶するための記憶媒体に関連し、該ノードと装置はそれぞれ通信ネットワークと接続し、該ノードと該装置間の同期情報の交換により各通信ネットワークが同期する。該装置はクロックのクロック・パルスをモニターするカウンタを備えていて、該プログラムは、

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むためのコードと、

受信フレームに挿入された同期情報を読み込むためのコードと、

情報間の差を計算するためのコードと、50

上記計算手段の結果に従ってネットワークの同期を行うためのコードとを有する。

【0070】

相関的に、本発明は、通信ノードへ情報を転送するための装置中の記憶媒体に記憶されるプログラムに関するものであり、該装置と該ノードはそれぞれ通信ネットワークと接続し、該装置と該ノード間の同期情報の交換により各通信ネットワークが同期し。該装置はクロックのクロック・パルスをモニターするカウンタを備えていて、該プログラムは、参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むためのコードと、

少なくとも前記情報または前記情報に基づいて計算された情報を同期情報として1つのフレームの中へ挿入するためのコードと、

前記ノードへ前記フレームを転送するためのコードとを有する。

【0071】

本発明はまたノードからの情報受信装置中の記憶媒体に記憶されるプログラムに関するものであり、該ノードと装置はそれぞれ通信ネットワークと接続し、該ノードと該装置間の同期情報の交換により各通信ネットワークが同期し。該装置はクロックのクロック・パルスをモニターするカウンタを備えていて、該プログラムは、

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むためのコードと、

受信フレームに挿入された同期情報を読み込むためのコードと、

情報間の差を計算するためのコードと、

上記計算手段の結果に従ってネットワークの同期を行うためのコードとを有する。

【0072】

相関的に、本発明は、通信ノードへ情報を転送するための装置に関連するものであり、該装置と該ノードはそれぞれ通信ネットワークと接続し、該装置と該ノード間の同期情報の交換により各通信ネットワークが同期し。該装置はクロックのクロック・パルスをモニターするカウンタを備えていて、該装置は、

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むためのプロセッサと、

少なくとも前記情報または前記情報に基づいて計算された情報を同期情報として1つのフレームの中へ挿入するための挿入手段と、

前記ノードへ前記フレームを転送するための転送手段とを有する。

【0073】

相関的に、本発明は、ノードからの情報受信装置に関連するものであり、該ノードと装置はそれぞれ通信ネットワークと接続し、該ノードと該装置間の同期情報の交換により各通信ネットワークが同期し。該装置はクロックのクロック・パルスをモニターするカウンタを備えていて、該装置は、

参照イベントの発現時にカウントされたクロック・パルスを表す情報を読み込むためのプロセッサと、

受信フレームに挿入された同期情報を読み込むための読み込み手段と、

情報間の差を計算するための計算手段と、

上記計算手段の結果に従ってネットワークの同期を行うための同期手段とを有する。

【0074】

他の局面では、本発明は第1のノードから第2のノードへの情報転送方法を提案するものであり、各ノードはそれぞれ通信ネットワークと接続し、第1のノードと第2のノード間で同期情報の交換を行うことにより各通信ネットワークが同期し、第1のノードがクロックのクロック・パルスをモニターするカウンタを備えていて、第1のノードから第2のノードへデータを有するフレームを送らなければならない場合、該方法は第1のノードで実行される以下の、

通信ネットワークにおいて参照イベント時の時刻を表す情報を得るステップと、

時刻を表す前記情報を有する前記フレーム送るステップとを有する。

10

20

30

40

50

【 0 0 7 5 】

別の局面では、本発明は第1のノードから第2のノードへの情報転送方法を提案するものであり、各ノードはそれぞれ通信ネットワークと接続し、第1のノードと第2のノード間で同期情報の交換を行うことにより各通信ネットワークが同期し、第1のノードはクロックのクロック・パルスをモニターするカウンタを備えている。第1のノードから第2のノードへデータを有するフレームを送らなければならない場合、該方法は第1のノードで実行される以下の、

少なくとも2つのフレームの参照イベントの間の持続時間を表す情報を得るステップと、持続時間を表す前記情報を有する前記フレームを送るステップを有する。

【 0 0 7 6 】

10

【 発明の実施の形態 】

他の特徴と利点は、添付図面を参照しながら非限定的例によって行われる以下の説明に現れる。

本発明はIEEE1394規格に準拠するシリアル通信バスから成るネットワークにおいて特に効果的である。

【 0 0 7 7 】

本発明によって、例えば、IEEE1394規格に準拠する2つのシリアル通信バスの相互接続を無線ブリッジを介して行うことが可能となる。

【 0 0 7 8 】

20

IEEE1394規格によって高速シリアル接続が定義されており、この接続によって、この規格に準拠するバスと16個までのノードまたは局を接続することが可能となる。さらに、この接続によってバスを介して非同時および同時トラフィックを送ることが可能となる。

【 0 0 7 9 】

この規格によって指定されるビットレートは98.304Mbit/s以上である。

【 0 0 8 0 】

1394規格シリアル通信バスを介する同時トラフィックの伝送は、 $125 \mu s \pm 12.5\text{ns}$ の持続時間を持つサイクルを定義する8kHzのネットワーク・クロックに基づくものであり、この持続時間の間、バスと接続した各ノードまたは周辺機器は、バスを介して同時データの送信を行うことが可能となる。

【 0 0 8 1 】

30

バスと接続したすべてのノードの中で、その中の1つのノードをすべての他のノードが参照する参照ノードであると考える。このノードを“サイクル・マスター”と呼ぶこととする。

【 0 0 8 2 】

CMで示されるこの同期ノードはこのノード自身のクロックに従ってその他のノードのすべてのクロックと同期する。

【 0 0 8 3 】

2つまたはそれ以上のIEEE1394規格に準拠するシリアル通信バスから成る通信ネットワークにおいて、いくつかのバスがブリッジによって一緒に接続しているとき、すべてのバスのすべての同期ノードの中で、同期ノードCMの中の1つがネットワーク全体の主要参照ノードとして選択される。

40

【 0 0 8 4 】

このことは、“ネットワーク・サイクル・マスター”と呼ばれる参照ノードのクロックがネットワーク全体の参照クロックを構成することを意味する。その場合、ネットワークにおけるその他のバスの同期ノードのクロックは該参照ノードのクロックに従って自身の同期を行わなければならない。

【 0 0 8 5 】

本発明をよく理解するために、IEEE1394規格に準拠する2つのシリアル通信バス(図2にb_Aとb_Bで示される)の相互接続について考察する。この相互接続は無線リンクによって一緒に接続しているAとBで示される2つの相互接続ノードによるものである。

50

【 0 0 8 6 】

相互接続ノードAとBとが相互から一定の距離をおいて配置されているとき、これらのノードは、例えば、以下の装置の中から選択された2つの異なるデータ処理装置を表すことができる。プリンタ、サーバー、コンピュータ、ファクシミリ、スキャナ、ビデオテープレコーダ、デコーダ(またはセット・アップ・ボックス)、テレビ受信装置、電話、オーディオ/ビデオプレーヤ、カムコーダ、デジタルカメラ、デジタル写真装置。

【 0 0 8 7 】

ここで注意すべきことは、ノードAとBは1つの選択肢として、光ファイバー、ケーブルなどのリンクによって一緒に接続することもできるということである。

【 0 0 8 8 】

リンクのタイプに応じて、上記ノードAとBは必ずしも相互にある距離をおいて配置されているというわけではなく、むしろ反対に单一物理エンティティを構成する場合もある。

【 0 0 8 9 】

これらの相互接続ノードすなわち複数台の装置によって、200で示される無線ブリッジが形成され、通信ネットワークまたは202で示される本発明による通信ネットワークの一部分を形成する2つのバス b_A と b_B が相互接続される(図2)。

【 0 0 9 0 】

IEEE-P1394.1規格の意味の範囲では、これらの相互接続ノードは“ポートル”である。

【 0 0 9 1 】

ブリッジ200によって、バス b_A と b_B 間のインターフェースが提供され、ノードAとBはそれぞれの無線アンテナ204、206によって相互に交信を行う。

【 0 0 9 2 】

バス b_A は“マスター”バスと考えられ、一方バス b_B は“スレーブ”バスと考えられる。

【 0 0 9 3 】

図2に描かれているように、いくつかのノードが、相互接続ノードAとBから離れた異なるバス b_A 、 b_B と接続している。

【 0 0 9 4 】

実際、“ネットワーク・サイクル・マスター”と考えられる同期ノード CM_A と、同時データの伝送と受信が可能なノード208とはバス b_A と接続している。一方、バス b_B の“サイクル・マスター”と考えられる同期ノード CM_B と同時ノード210とはバス b_B と接続している。

【 0 0 9 5 】

図3に更に詳細に描かれているように、Aで示される相互接続ノード(ここでは無線送信装置であると考えられる)はコネクタ212によってシリアル通信バス b_A と接続している。

【 0 0 9 6 】

ノードAは、214で示される1394規格物理インターフェース回路と1394規格物理層の機能を実行する回路216とを備えている。該回路216によって、非同時および同時のデータフロー・チェック並びにバス b_A のリソース・チェックが高位のレベルの階層で行われる。

【 0 0 9 7 】

このような回路がバス218によって一緒に接続され、この回路は例えばテキサス・インスツルメント社が販売する部品PHY-TSB21-LV03Aおよび部品LINK-TSB12LV01Aから構成される。

【 0 0 9 8 】

回路214には、CTRで示される“サイクルタイム・レジスタ”と呼ばれるレジスタ214が含まれる。このレジスタの中にはバス b_A 特有の同時サイクルの現在値が含まれる。この現在値は、生成されるクロック・パルス毎に相互接続ノードAのローカル・クロックすなわち内部発振器(CLK_A)によって増分する。

【 0 0 9 9 】

ノードAが作動しているとき、回路214は、IEEE1394規格特有のアクセス・プロトコル及びアービトレーション・プロトコルを用いてバス b_A での情報交換を管理する。

【 0 1 0 0 】

10

20

30

40

50

ノードAはまた、計算ユニットCPU220と、222a～222cで示されるいくつかのレジスタを含む222で示されるRAMタイプの一時的記憶手段と、224で示されるROMタイプの永久的記憶手段とを有する。

【0101】

ノードAは、バス228によって無線装置230と接続する無線モデム226を備え、無線装置230は無線アンテナ204を装備している。

【0102】

232で示されるローカルバスはノードAの異なるエレメントと一緒に接続する。

【0103】

バス b_A で交換される情報は記憶手段222のバッファ領域に記憶される。このバッファ領域はまた相互接続ノードAとBの間の情報の伝送中に用いられる。10

【0104】

図4は詳細に相互接続ノードBを描くものである。

【0105】

ここでは無線受信装置と考えられる相互接続ノードBはコネクタ234によってシリアル通信バス b_B と接続する。

【0106】

ノードAについて説明したのと同様に、ノードBは、240で示される1394規格の物理インターフェース回路(244で示される1394規格の物理層の機能を実行する回路とバス242によって接続する)と、246で示される計算ユニットCPUと、248で示されるRAMタイプの一時的記憶手段(いくつかのレジスタ248a～248gを含む)と、永久的記憶手段250と、無線アンテナ206を装備した無線装置256とバス254によって接続する無線モデム252とを備えている。20

【0107】

258で示されるローカルバスはすべてのこれらのエレメントのすべてと一緒に接続する。

【0108】

図4に示すように、物理インターフェース回路240ではクロックすなわち内部発振器 CLK_B が用いられる。

【0109】

相互接続ノードBの様々なエレメントは上述の相互接続ノードAのエレメントと全く同様に作動する。30

【0110】

図5aは、本発明の第1の実施の形態に準拠するバス b_A と b_B 間の同時サイクルの同期原理を概略的に描くものである。

【0111】

図5bと5cとはそれぞれ本発明の第1の実施の形態に準拠する方法の異なるステップを表すアルゴリズムについて記述するものであり、これらのアルゴリズムは、伝送用相互接続ノードAでは、記憶手段224に記憶されているコンピュータ・プログラムで、また、受信用相互接続ノードBでは、ノードBの記憶手段250に記憶されているコンピュータ・プログラムで実行される。

【0112】

本発明の第1の実施の形態に準拠する方法について以後図2～図4および図5a～5cを参照しながら説明する。

【0113】

本発明では参照モーメントと参照イベントというコンセプトを用いる。参照モーメントによって、ノードAとBの一方において参照イベントの発現が特定されるものである。例えば、考えられる参照イベントとしてノードAとBの間で伝送されるデータフレームの開始がある。参照モーメントはこのフレームが始まる瞬間に対応する。

【0114】

さらに正確に言えば、ノードAにおける参照時刻はデータフレームの伝送開始の時刻をマークし、一方ノードBの参照時刻はこの同じデータフレームの受信開始時刻をマークする

50

20

30

40

50

。

【 0 1 1 5 】

当然のことであるが、参照時刻は送信装置と受信装置とが同期しなければならない他のいかなるイベントにも対応することができる。さらに、これらの参照時刻は必ずしも周期的に発現するわけではない。したがって、現在の同期方法は可変持続時間のデータフレームに対して均等に適用される。

【 0 1 1 6 】

ここで注意すべきことは参照イベントの発現が必ずしも周期的ではないということである。
。

【 0 1 1 7 】

10

図 5 a は、各バス b_A と b_B (“サイクル開始パケット”)におけるサイクル開始信号と、相互接続ノードAとBにおけるサイクルタイム・レジスタCTRの内容と、ノードAとBにおける 2 つの連続するデータフレームの伝送開始時刻にそれぞれ対応する参照時刻 t_A と t'_A と、相互接続ノードBにおいて同じ 2 つの連続するデータフレームの受信開始の参照時刻 t_B と t'_B とを描く図である。

【 0 1 1 8 】

同時サイクル開始毎に、すなわち、125マイクロセカンド±12ナノセカンド毎に、ネットワークのサイクル・マスター CM_A とバス b_B のサイクル・マスター CM_B とによって、 CM_A と b_B のそれぞれのシリアル通信バスを介してサイクル開始信号が伝送される。

【 0 1 1 9 】

20

これらのサイクル開始信号には各サイクル・マスターのサイクルタイム・レジスタCTRの値が含まれ、この値は、当該バスに配置されるすべてのノードの参照として役立つサイクル・マスターの内部クロックによって与えられる。

【 0 1 2 0 】

サイクルタイム・レジスタCTRは、当該“サイクル・マスター” CM_A すなわち CM_B の内部クロックによって生成されたパルス数Nを表す。

【 0 1 2 1 】

したがって、相互接続ノードAとBは、バス b_A と b_B に配置されたすべてのノードと同様に、バスを介して伝送されるサイクル開始信号の内容を読み込み、同時サイクルの開始毎に、そのサイクルタイム・レジスタCTRを更新する。このレジスタにはノードAとB用として図 3 と図 4 の回路214と240がそれぞれ含まれる。ノードAとBのサイクルタイム・レジスタCTRに含まれる現在値は、対応する相互接続ノードのローカル・クロックすなわち内部発振器により生成される各クロック・パルス分だけ増分される。

30

【 0 1 2 2 】

次に、データフレームの開始に従って参照時刻を決定する方法について説明する。

【 0 1 2 3 】

無線によって相互接続ノードAからデータフレームが伝送されるとき、影付きのエリアで図 5 a に描かれている無線同期プリアンブルがノードAによってまず作成され、次いで、伝送対象となる有用データが作成される。記憶手段222のバッファ領域(図 3)に記憶されているこれらのデータは無線モデム226によって読み込まれる。

40

【 0 1 2 4 】

無線同期プリアンブルの伝送が終ると、計算ユニット220用として意図される無線フレーム開始信号(図 3 に258で示される)が相互接続ノードAによって生成される。

【 0 1 2 5 】

この無線フレーム開始信号の伝送時刻は t'_A で示される参照時刻に対応する。

【 0 1 2 6 】

まずノードA(図 5 b)で、次いでノードB(図 5 c)で実行されるような本発明によるノード CM_A と CM_B 間の同期方法について次に説明する。

【 0 1 2 7 】

この信号を受信するとすぐに、本発明による(図 5 b)上記周期方法のステップE₁に従って

50

、計算ユニットは回路214のレジスタCTRの内容を読み込み、“CTR_localA”と呼ばれるレジスタ(記憶手段222の222aで示される)にこの読み込んだ値を記憶する(ステップE₂)。

【0128】

参照時刻t'_Aを表す参照値に対応するN(t'_A)で示されるこの値はノードCM_Aのクロックによって発せられたいつかのパルスを表す。

【0129】

この値は、サイクル開始信号が伝送されるとき、同期ノードCM_Aによって規則的に更新される相互接続ノードAのサイクルタイム・レジスタCTRの現在の内容に対応する。

【0130】

ここで注意すべきことは、ノードAによってサイクル開始信号が受信される度に行われるレジスタCTR214aの2つの更新の間に、ノードAのローカル・クロックCLK_Aの速度でレジスタが増分することである。 10

【0131】

しかし、フレームでの伝送と関連する参照時刻に、レジスタCTR214の値が遠距離のノードCM_AのレジスタCTRの現在値ではないという危険性は存在しない。

【0132】

これは、相互接続ノードAのローカル・クロックの精度が、2つの連続する更新の間、2つのサイクル開始信号の受信後、レジスタ214aの値が、ノードCM_Aのサイクルタイム・レジスタCTRの値と完全に同一のままであることを意味するという理由による。もしサイクル開始信号が誤って受信されたような場合には、上記条件は満たされなくなるであろう。 20

【0133】

図5aに、参照時刻t'_Aから始まる、下に位置する矢印によって相互接続ノードAのサイクルタイム・レジスタCTRの値に対応して、参照値N(t'_A)が軸上にマークされていることに注意されたい。

【0134】

無線フレーム開始信号258はまた、本発明の意味の範囲内における第1の“情報項目”的決定を引き起こすトリガとなる。また、この“情報項目”は2つの参照時刻t'_Aとt_A間の差を表し、t_Aは前回伝送されたデータフレームi-1に従って決定された参照時刻である(図5a参照)。 30

【0135】

さらに正確に言えば、この第1の情報項目は、参照時刻t'_Aとt_Aの各々を表す参照値の差を計算することにより決定される。

【0136】

このようにして、参照値N(t'_A)を含むレジスタ“CTR_localA”的内容と、図2に222bで示される“Last_CTR_localA”と呼ばれるレジスタの内容との差が決定される(ステップE₃)。 40

【0137】

この最後のレジスタには、前に記憶された前回の参照時刻t_Aを表す参照値N(t_A)が含まれる。

【0138】

この差N(t'_A) - N(t_A)は、図3で222cで示されるレジスタ(“オフセット”と呼ばれる)に記憶される。 40

【0139】

最近決定された参照値、N(t'_A)が、ステップE₄のレジスタ“CTR_localA”的内容から、レジスタ“Last_CTR_localA”に記憶されていることにも注意すべきである。

【0140】

本発明による方法のステップE₅(図5b)によれば、相互接続ノードAの無線モジュム226によって、記憶手段222のレジスタ“オフセットA”222cが読み込まれ、メッセージの形でデータフレームiにその内容が挿入される。

【0141】

50

本発明の同期方法には、データフレームの有効データと同時にレジスタ“オフセットA”的内容を伝送するステップE₆が次に含まれる。

【0142】

ノードBで実行され、図5cに描かれているアルゴリズムを持つような本発明による方法について次に論じることにする。

【0143】

初期化段階中、本発明による方法ではまず第1に、同期信号の受信待機ステップF₁の準備と、図4で240aで示されるサイクルタイム・レジスタCTRの値が、この同じ図4で248bで示されるレジスタ(“Last_CTR_localB”と呼ばれる)に記憶されるステップF₂の準備とが行われる。

10

【0144】

参照時刻t'_Aが決定している無線データフレームiが受信されたとき、相互接続ノードBはこのデータフレームiの無線同期プリアンブルを利用して自身の同期を行う。

【0145】

このフレームの無線同期プリアンブルの終りに達するとすぐに、計算ユニット246用として意図される無線フレーム開始信号(図4で260で示される)が相互接続ノードBによってローカルに生成される。

【0146】

無線フレーム開始信号260の発現時刻は無線フレームの受信開始の参照時刻t'_Bに対応する。

20

【0147】

本発明による方法には、同期信号の無線フレーム開始信号が受信されたかどうかの判定ステップF₃のテストが含まれる。

【0148】

計算ユニット246により受信された無線フレーム開始信号は、248aで示される“CTR_localB”と呼ばれる記憶手段248のレジスタに、回路240の240aで示されるサイクルタイム・レジスタCTRの現在値を記憶するトリガーとなる(ステップF₄)。

【0149】

このレジスタの現在値は参照時刻t'_Bを表す参照値を構成し、N(t'_B)で示される。

【0150】

無線フレーム開始信号はまた、本発明の意味の範囲で第2の“情報項目”的決定を引き起こすきっかけとなる。この情報は2つの参照時刻t'_Bとt_Bとの間の差を表すものである。

30

【0151】

図5aに示される参照時刻t_Bは前回の無線データフレームi-1の相互接続ノードBによる受信時刻に対応する。

【0152】

特に、この第2の情報項目の決定は参照時刻t'_Bとt_Bの各々を表す参照値間の差の計算に依存する。

【0153】

このようにして、参照値N(t'_B)を含むレジスタ“CTR_localB”的内容と、参照値N(t_B)を含む、図3で248bで示されるレジスタ“Last_CTR_localB”的内容との間の差が決定される。

40

【0154】

この差すなわち第2の情報項目N(t'_B) - N(t_B)は記憶手段248の248cで示されるレジスタ“オフセットB”に記憶される。

【0155】

レジスタ“CTR_localB”(N(t'_B))の内容が記憶手段248のレジスタ“Last_CTR_localB”に記憶される(ステップF₆)ことにも注意すべきである。

【0156】

さらに、222cで示されるレジスタ“オフセットA”的値を含むメッセージが、相互接続ノ

50

ードAから到来する無線データフレームiで伝送される有効データから相互接続ノードBによって取り出される(ステップF₇)。

【0157】

この値すなわち第1の情報項目($N(t'_A) - N(t_A)$)は、図4の記憶手段248のレジスタ248d("CTR_RX"呼ばれる)に記憶される。

【0158】

ここで注意すべきことは、決定されたこの第1の情報項目が2つの参照時刻 t_A と t'_A の間の経過時間を表すのに対して、第2の情報項目のほうは、2つの参照時刻 t_B と t'_B の間の経過時間を表す(図5a)という点である。参照時刻 t_A と t'_A (あるいはそれぞれ t_B と t'_B)の間の時間は参照時間と称されるものを形成する。

10

【0159】

次いで、本発明の第1の実施の形態に準拠する同期方法によって、決定された上記第1の情報項目と第2の情報項目とを相互に比較する準備が行われる。

【0160】

この比較を行うために、相互接続ノードBによって、レジスタ"CTR_RX"の内容と、記憶手段248のレジスタ"オフセットB"の内容との間の差が計算され(ステップF₈)、次いで、248gで示される"オフセット"と呼ばれる一時的記憶手段248の別のレジスタにこの差が記憶される。

【0161】

この比較の結果($N(t'_B) - N(t_B)$) - ($N(t'_A)N(t_A)$)が書き込まれ、これによって、バス b_A の同期ノード CM_A とバス b_B の同期ノード CM_B のクロックの間にオフセット値が与えられる。

20

【0162】

このオフセットはいくつかのクロック・パルスとして出力される。

【0163】

したがって、第1の情報項目と第2の情報項目の間の比較ステップによって当該2つの同期ノード間の周波数同期チェックを行うことが可能となる。

【0164】

このようにして、この比較ステップからオフセット値が導き出されるとき、適切な調節メッセージによって、相互接続ノードBによるこのオフセット値についての通知がバス b_B の同期ノード CM_B に対して行われる(ステップF₉)。

30

【0165】

次いで、このメッセージに従って、そのサイクルタイム・レジスタCTRに含まれる値に対する修正がノード CM_B によって行われ、同期ノード CM_A との同期がそのまま保持されるようになされる。

【0166】

次いで、ノード CM_B は、相互接続ノードBを含むシリアル通信バス b_B のすべてのノードへサイクル開始信号を送り、ノードの様々なクロックをノード CM_B のクロックと同期させるようにする。

【0167】

図6aは、本発明の第2の実施の形態に準拠する、バス b_A と b_B 間の同時サイクルの同期原理を概略的に描くものである。図5aのエレメントと同じエレメントが図6aにも繰り返し描かれている。

40

【0168】

図6bは、本発明の第2の実施の形態に準拠する同期方法の異なるステップを示すアルゴリズムであり、このアルゴリズムは相互接続ノードAの記憶手段224に記憶されているコンピュータ・プログラムで実行される。

【0169】

図6cは本発明の第2の実施の形態に準拠する同期方法の異なるステップを表すアルゴリズムであり、このアルゴリズムは、相互接続ノードBの記憶手段250に記憶されているコンピュータ・プログラムによって実行される。

50

【 0 1 7 0 】

次に、図2～図4および図6a～6cを参照しながら、本発明の第2の実施の形態に準拠する、2つの同期ノードCM_AとCM_B間の同期方法について説明する。

【 0 1 7 1 】

まず、相互接続ノードAで実行されるような方法(図6b)について説明し、次いで、相互接続ノードB(図6c)で実行されるような方法について説明する。

【 0 1 7 2 】

無線データフレームが相互接続ノードAによって传送されるとき、記憶手段222のバッファ領域で、传送対象データが無線モデム226によって読み込まれる。

【 0 1 7 3 】

相互接続ノードAは、最初に無線同期プリアンブルを送り、次いで第2に相互接続ノードBへ传送対象の有用データを送る。

【 0 1 7 4 】

同期プリアンブルの終りに達すると、相互接続ノードによって無線フレーム開始信号258が生成される(図3)。

【 0 1 7 5 】

この無線フレーム開始信号の終端部によって参照時刻(t_A で示される)が特定される。この参照時刻は同期ノードCM_Aのクロックによって同期している相互接続ノードAのクロックに従って一定である。

【 0 1 7 6 】

この無線フレームの開始信号(図6bのステップG₁)の受信時に、計算ユニット220によって回路214のCTRレジスタ214aの内容が読み込まれ(ステップG₂)、記憶手段222のレジスタ“CTR_localA”(222bで示される)にこの値が記憶される。

【 0 1 7 7 】

$N(t_A)$ で示されるこの参照値は参照時刻 t_A を表し、同期ノードCM_Aのクロックによって生成されたパルス数を表す値である。

【 0 1 7 8 】

レジスタ“CTR_localA”に参照値 $N(t_A)$ を保存することは、図6bに描かれているアルゴリズムのステップG₃に対応する。

【 0 1 7 9 】

無線データフレームi-1が传送されるとき、相互接続ノードAの無線モデム226によってレジスタ“CTR_localA”が読み込まれ、データフレームに参照値Nが挿入される(ステップG₄)。

【 0 1 8 0 】

次いで、無線フレームが無線装置230へ传送され、そこで増幅されてから、無線アンテナ204によって送信される前に周波数転位を受ける(ステップG₅)。

【 0 1 8 1 】

次いで、相互接続ノードBで実行される同期方法によって変数Nを1に設定することにより初期化ステップが実行される(ステップH₁)。

【 0 1 8 2 】

相互接続ノードBによって無線データフレームi-1が受信されたとき、相互接続ノードBの無線モデム252によって、記憶手段248のデータ・バッファ領域にこの受信されたデータが書き込まれる。

【 0 1 8 3 】

相互接続ノードBは、この受信フレームの開始部分に在る無線同期プリアンブルを用いて無線同期ステップを実行する。

【 0 1 8 4 】

同期プリアンブルが終りに達すると、参照時刻 t_B の特定を可能にする無線フレーム開始信号260がノードBによって生成される(図6a)。

【 0 1 8 5 】

10

20

30

40

50

変数Nが1に設定される初期化ステップH₁の後、この無線フレーム開始信号が受信されるとすぐに(図6のステップH₂)、参照時刻t_Bを表す参照値(N(t_B)で示される)を含む、回路240のサイクルタイム・レジスタCTR240aの内容が計算ユニット246によって読み込まれる(ステップH₃)。

【0186】

次いで、計算ユニット246は、読み込まれた上記値を記憶手段248のレジスタ“CTR_localB”(248aで示される)に記憶する(ステップH₄)。

【0187】

図6cに描かれているアルゴリズムのステップH₅とH₆によれば、上記の受信時刻に、この受信されたデータフレームの中に、相互接続ノードAによって送信された特定の同期メッセージが無線モデム252によって読み込まれ、記憶手段248の“CTR_RX”と呼ばれるレジスタ(248dで示される)に記憶される。

10

【0188】

次いで、計算ユニット246によって、第1の“情報項目”が本発明の意味の範囲で決定される。この“情報項目”は、レジスタ“CTR_RX”と“CTR_localB”的内容の間の差を計算することにより参照時刻t_Aとt_Bの間の差を表す。

【0189】

このように進んでいくことにより、2つの参照時刻をt_Bとt_Aに特定しながら、計算ユニットによって2つの参照値N(t_B)とN(t_A)の間の差が形成される(ステップH₇)。

【0190】

次いで、この第1の情報項目は、計算ユニット246により図3のレジスタ“オフセットM”(248eで示される)に記憶される(H₉およびH₁₀)。

20

【0191】

Nの値は1に等しいので、ステップH₈の後にステップH₉が続く。ステップH₉はシフトMと呼ばれるレジスタの中へステップH₇の差計算の結果を保存し、Nの値を増分する。

【0192】

以下のデータフレームiの受信時に、レジスタ“CTR_localB”と“CTR_RX”に含まれる参照値は、それぞれ新しい値N(t'_B)とN(t'_A)により更新される。

【0193】

これらの新しい参照値は、第1のi-1の後に連続して続く同じデータフレームiから決定され、相互接続ノードAから相互接続ノードBへ伝送される参照時刻t'_Bとt'_Aを表す。

30

【0194】

次いで、図6cのアルゴリズムはステップH₂～H₇を含む。これらのステップ中、2つの参照時刻t'_Aとt'_B間の差を表す第2の“情報項目”が本発明の意味の範囲で決定される。この第2の情報項目は、2つの参照時刻t'_Bとt'_Aを特定する2つの参照値N(t'_B)とN(t'_A)の間に差に事実上対応する。

【0195】

第2の受信フレームからNは1とは異なる値となるので、ステップH₈の後にステップH₁₀が続く。このステップで、ステップH₇の差計算の結果はシフトm+1と呼ばれるレジスタに記憶される。計算ユニット246によって、レジスタシフトMとシフトM+1の内容に対してステップH₁₁で差計算が行われる。その結果は、ステップH₁₂で、図3の記憶手段248のオフセット・レジスタ248gに記憶される。この差は、次N(t_B) - N(t_A) - (N(t'_B) - N(t'_A))によって表される。

40

【0196】

ステップH₁₂の後にステップH₁₃が続き、このステップでレジスタ・シフトMの内容はレジスタ・シフトの内容m+1によって置き換えられる。

【0197】

バスb_Aの同時サイクルの持続時間とバスb_Bの同時サイクルの持続時間との間に、同期ノードCM_Aのいくつかのクロック・パルスとしてカウントされるオフセット値がこのレジスタ248gの内容によって与えられる。

50

【 0 1 9 8 】

オフセット値が検出されると、相互接続ノードBの計算ユニット246によって、オフセットのこの値から調節メッセージが生成され、記憶手段248のデータ・バッファ領域にこのメッセージが記憶される。

【 0 1 9 9 】

次いで、ステップH₁₄で、計算ユニットは、バスb_Bを介してこの調節メッセージを同期ノードCM_Bへ送信するように回路244に要求する(ステップH₁₄)。

【 0 2 0 0 】

バスb_Bの同期ノードによってこの調節メッセージが解釈され、該ノードのサイクル開始信号の伝送周波数が適宜補正されて、2つのバスb_Aとb_B間の同時サイクルの同期が伝送される。10

【 0 2 0 1 】

一般に、オフセット補正是、無線ブリッジによって相互接続されるネットワークのタイプに依存する方法で行われる。

【 0 2 0 2 】

例えば、IEEE1394規格に準拠するシリアル通信バスの場合、同時サイクルの持続時間の増減により一度に補正を行ったり、いくつかの同時サイクルを介して補正の配分を行ったりすることができる。

【 0 2 0 3 】

いくつかの同時サイクルを介する補正の配分は、例えば、同時サイクルによる2つ以上のクロック・パルスの補正が不可能であるとか、所定の同時サイクルの持続時間の急激な変動を回避する必要性などの技術的制約によって決定される場合もある。20

【 0 2 0 4 】

例えば、お互いに関して正反対になる修正に従って、ネットワークのある一定のバスで行われる自動的補償から利益を得ることができるように、補正を行う前に待機することを考えることさえできる。

【 0 2 0 5 】

ノードAからノードBへ伝送される異なるデータフレーム*i*(*i*=0,1,...,7,...)について、異なる参照時刻(t_A、t_B(t_A(0)、t_B(0))、t'_A、t'_B,...,t_A(1)、t_B(1),...)および所定の参照時刻に従って考慮される参照時間を示すテーブルが図7によって提示されていることに注意されたい。30

【 0 2 0 6 】

好適には、本発明のこの第2の実施の形態において、データフレームの損失、すなわち、データフレームが不正確に受信されたという事実は、第1の実施の形態の場合と同様に、同期ノードCM_AとCM_Bの間のオフセットの検出を妨げるものではないことが望ましい。

【 0 2 0 7 】

上記の理由として、これらの参照時間が、参照時刻t_Aとt'_A(ノードA)並びにt_Bとt'_B(ノードB)の間のi=0とi=1のフレームについて考えられていること、さらに、参照時刻t'_Aとt''_A(ノードA)並びにt'_Bとt''_B(ノードB)の間のi=1とi=2のフレームについて考えられていることが図7のテーブルによって示されているということがある。40

【 0 2 0 8 】

その一方で、参照時刻t_A⁽³⁾に対応する参照値N(t_A⁽³⁾)はノードBによって受信されず、フレーム*i*=4の対応するフィールドは例えば伝送エラーによって影響を受けるということに注意されたい。

【 0 2 0 9 】

これに起因して、当該参照時間にはこの参照時刻ではなく、次の参照時刻t_A⁽⁴⁾を考慮することしかできない。

【 0 2 1 0 】

したがって、考慮の対象となる参照時間は、時刻t''_Aとt_A⁽⁴⁾(ノードA)の間で、並びに、時刻t''_Bとt_B⁽⁴⁾(ノードB)の間で定義される。50

【 0 2 1 1 】

この場合、この参照時間について相互に比較される情報項目は、 $N(t''_B) - N(t''_A)$ と $N(t_B^{(4)}) - N(t_A^{(4)})$ となる。

【 0 2 1 2 】

この結果、参照時刻 t''_A と $t_A^{(4)}$ の間で生じた何らかのオフセットを考慮するために参照時間は増加することになる。

【 0 2 1 3 】

したがって、たとえ伝送データ・フレーム($i = 4$)にエラーが含まれていたとしても、参照時刻 $t_A^{(4)}$ に関連する補正が次の計算で自動的に考慮されることになる。

【 0 2 1 4 】

上記に起因して、本発明の第2の実施の形態によって、同期ノード CM_A と CM_B の間のオフセットに関する情報が失われることはない。

【 0 2 1 5 】

同様に、参照時刻 $t_B^{(5)}$ が失われた場合でも、また、ノードBが参照時刻 $t_A^{(5)}$ と $t_A^{(6)}$ に対応する参照値を復号化できない場合でも、このテーブルによって、当該参照時間が延長され、時刻 $t_A^{(4)}$ と $t_A^{(7)}$ (ノードA)並びに $t_B^{(4)}$ と $t_B^{(7)}$ (ノードB)の間に当該参照時間の定義が行われる。

【 0 2 1 6 】

ここで、1つの変形例として注目したいのは、参考図1～図4に示されているものではないが、ノードAの参照時刻 t_A と t'_A の間の時間を表す第1の情報項目 $N(t'_A) - N(t_A)$ は、ノードBへ伝送されるが、別個に参照値 $N(t_A)$ と $N(t'_A)$ だけがノードAからノードBへ伝送されるという事実によって、ノードBにおいて情報 $N(t'_A) - N(t_A)$ が決定され、やはりノードBにおいて決定されたもう一方の情報 $N(t'_B) - N(t_B)$ とこの情報とを比較して本発明の第1の実施の形態の説明中のものと同じ結果に達するようにすることが可能であるという点である。

【 0 2 1 7 】

$N(t'_B) - N(t'_A) - (N(t_B) - N(t_A))$ は、 $N(t'_B) - N(t_B) - (N(t'_A) - N(t_A))$ に等しく、このことは、2つの実施の形態がオフセットについて同じ計算結果になることを示しているということに注意されたい。

【 0 2 1 8 】

さらに、ここで注意すべきことは、図7のテーブルで得られた結果(したがって、ノードBにおいて利用可能である)から、このテーブルに含まれる異なる参照値間のすべての可能な計算を考えることが可能であるということである。

【 0 2 1 9 】

さらに、本発明によって、たとえデータフレームが変動する持続時間を持っていても、同期ノード CM_A と CM_B 間の同期チェックを行うことが可能となる。

【 0 2 2 0 】

ここで注意すべきことは、“マスター”ノードに従って異なるシリアル通信バスと接続したいいくつかのノードの同期チェックを行うことが本発明によって可能となるという点である。この場合、後者(“マスター”ノード)は同期を行う対象ノードへ情報を放送することが可能である。

【 0 2 2 1 】

上記は、ノードが無線や光リンクによって相互に交信するとき特に当てはまる。

【 0 2 2 2 】

本発明による通信ネットワークでは、すべてのノードに共通の参照イベントを生成する専用ネットワークにノードを設けることが可能であることにも注意すべきである。同期の対象ノードによって生成された参照イベントが十分頻繁に生じないとき、あるいは、これらのイベントが存在しないときでも、このノードの存在によって本発明を利用することが可能となる(同期対象ノードを独立で参照イベントから生成することはできない)。

【 0 2 2 3 】

10

20

30

40

50

本発明の第3の実施の形態では、ノードすなわち局AとBによってそれぞれのバス10と12のサイクル・マスターが構成される。

【0224】

10で示されるバスを“マスター”バスと考え、一方、12で示されるバスは“スレーブ”バスと考える。

【0225】

CLK1で示される内部発振器すなわちクロックによって、H1で示されるクロック信号がマスター・バスで生成され、CLK2で示される内部発振器すなわちクロックによって、H2で示されるクロック信号がスレーブ・バスで生成されることに注意されたい。

【0226】

内部発振器すなわちクロックの各々は100ppmの許容範囲を持つ24.576MHzに等しい周波数を有する。

【0227】

図8に、無線受信装置と考えられるAで示されるノードがコネクタ14によってシリアル通信バス10と接続している。

【0228】

無線受信装置と考えられるBで示されるノードはコネクタ16によってシリアル通信バス12と接続している。

【0229】

ノードAは、18で示される1394規格の物理インターフェース回路と、20で示される1394規格のリンク層の機能を果たす回路とを有する。

【0230】

このような回路は、例えばテキサス・インストゥルメント社が販売する部品PHY-TSB21-LV03Aおよび部品LINK-TSB12LV01Aから構成される。

【0231】

ノードAはまた、計算ユニット22、24a～24cで示されるいくつかのレジスタを含む24で示されるRAMタイプの一時的記憶手段および26で示される永久的記憶手段を備えている。

【0232】

図8のように、ノードAは、無線アンテナ32を装備した無線装置30と接続した無線モデム28を備えている。

【0233】

34で示されるローカルバスはノードAの異なるエレメントと一緒に接続する。

【0234】

ノードAについて説明したものと同様の方法で、ノードBは、36で示される1394規格の物理インターフェース回路、38で示される1394規格の物理層の機能を果たす回路、40で示される計算ユニットCPU、いくつかのレジスタ42a～42eを含む42で示されるRAMタイプの一時的記憶手段、レジスタ44aを含む永久的記憶手段44および無線アンテナ50を装備した無線装置48と接続した無線モデム46を備えている。

【0235】

52で示されるローカルバスによってすべてのこれらのエレメントが一緒に接続される。

【0236】

図8に示されるように、ノードA用の物理インターフェース回路18とノードB用の物理インターフェース回路36は、クロックすなわち内部発振器のノードA用CLK1とノードB用CLK2によって機能する。

【0237】

図9と図10aは本発明の第3の実施の形態に準拠する方法の異なるステップをそれぞれ例示するものであり、これらのステップは送信装置ノードAと受信装置ノードBにおいて実行される。これらの図は、図9のアルゴリズム用としてノードAの記憶手段26に、並びに、図10aのアルゴリズム用としてノードBの記憶手段44に記憶されているコンピュータ・プログラムの異なる命令を描くものである。

10

20

30

40

50

【 0 2 3 8 】

次に、図8～10bを参照しながら、本発明の第3の実施の形態に準拠する方法について説明する。

【 0 2 3 9 】

ノードAの1394規格の物理インターフェース回路(18で示される)では、カウンタは内部発振器すなわちクロックCLK1によって連続して増分される。

【 0 2 4 0 】

このカウンタのサイズはKビットであり、したがってこのカウンタの時間は 2^K となる。

【 0 2 4 1 】

本発明では参照時刻と参照イベントというコンセプトが用いられ、この参照時刻によってノードAとBのうちの一方における参照イベントの発現が特定される。例えば、当該参照イベントとしてノードAとBの間で伝送されるデータフレームの開始があり、この参照時刻はこのフレームが開始する時刻に対応する。10

【 0 2 4 2 】

さらに正確に言えば、ノードAにおける参照時刻によってデータフレームの伝送開始時刻がマークされ、一方ノードBの参照時刻によってこの同じデータフレームの受信開始時刻がマークされる。各ノードにおいて、これらの参照時刻は、当該ノード特有のタイム参照フレームにおいて、前記ノードの内部クロックからカウンタによって決定される。

【 0 2 4 3 】

ここで注意すべきことは、クロックCLK1とCLK2が完全に同期している(同じ周波数)場合、2つの参照時刻を決定するカウンタの内容が時間中一定のままとなるシフトを持つことになるという点である。20

【 0 2 4 4 】

一方、クロックが同期していない場合、上述のカウンタの内容間のシフトがもはや一定になることはない。そして、本発明はこのシフトの変動に基づいてクロックCLK1とCLK2の間のズレを測定することを目的とするものである。

【 0 2 4 5 】

当然のことであるが、この参照時刻は送信装置と受信装置が同期しなければならない他のいかなるイベントにも対応することができる。

【 0 2 4 6 】

ここで注意すべきことは参照イベントの発現が必ずしも周期的ではないという点である。

【 0 2 4 7 】

データフレームの開始を検出するために、ノードAとノードBの双方において、それぞれ28と46で示される各ノードの無線モ뎀によって適切な同期シーケンスが用いられる。例えば、送信装置と受信装置が認知するシーケンスが各データフレームの開始時に追加される。したがって、この既知のシーケンスに対して自動相関法を適用することにより、受信装置はフレームの開始を決定することが可能となる。30

【 0 2 4 8 】

フレームの開始が各ノードで検出されると、信号62(ノードA)、64(ノードB)が計算ユニットCPU(それぞれ22(ノードA)、40(ノードB))へ送信され、この信号によって参照時刻が示される(図8)。40

【 0 2 4 9 】

図9のステップS₁の後、参照時刻(参照時刻はt_Aで示される)が例えばノードAで決定される(ステップS₂)度に、1394規格の物理インターフェース回路(18で示される)のカウンタの内容は図8の一時的記憶手段24のレジスタ(24aで示される)に保存される。

【 0 2 5 0 】

このレジスタ24aの上記内容は記憶手段24の第2のレジスタ24bの中へ転送される(ステップS₃)。

【 0 2 5 1 】

したがって、これら2つのレジスタが、例えばt_Aとt_{A'}で示される最後の2つの参照時刻

50

において、1394規格の物理インターフェース回路18にカウンタの値を保存することが可能になる。この2つの参照時刻の双方は2つの連続するデータフレームの伝送開始時刻に対応するものである。

【0252】

参照時刻を表す所定の参照値は各々の与えられた参照時刻に対応する。この参照値は、図8の一時的記憶手段24のレジスタ24a、24bの中の1つに記憶される。

【0253】

ここで注意すべきことは、各参照値がレジスタ24aと24bに記憶され、この参照値は例えばクロックCLK1によって放射されるクロック・パルス数(2^K を法として計算される)に対応するという点である。
10

【0254】

すべての演算(加算、減算、計数)は2を法として対応するレジスタまたはカウンタのサイズの幂に累乗されて行われる。さらに、減算の結果には符号ビットが含まれていると想定されている。

【0255】

レジスタ24bへのレジスタ24aの内容の転送(ステップ S_3)後、並びにレジスタ24aへのカウンタの内容の転送(ステップ S_4)後、これら2つのレジスタに記憶される参照値間の差が決定される(ステップ S_5)。この差は、参照時刻 t_A と t_A' 間のノードAにおける経過時間を表す第1の情報項目に対応する。
20

【0256】

この第1の情報項目は図8に24cで示されるレジスタに記憶される。

【0257】

したがって、このレジスタにはクロックすなわち内部発振器CLK1のパルス数の中でカウント参照時間の持続時間が含まれる。

【0258】

2つの参照時刻 t_A と t_A' の間の経過時間を表し、レジスタ24に記憶される第1の情報項目は、参照時刻 t_A' から得られたデータフレームとして伝送されるデータフレームを用いてノードA(送信装置)からノードB(受信装置)へ伝送される。

【0259】

この伝送ステップはノードAのエレメント28、30、32から成る無線装置により行われ、一方、ノードBにおける受信ステップは前記ノードBのエレメント46、48、50を使用する。
30

【0260】

ノードA(送信装置)について説明したものと同様の方法で、2つの参照時刻 t_B と t_B' の間の経過時間を表す第2の情報項目がノードB(受信装置)において計算される。

【0261】

これら2つの参照時刻 t_B と t_B' は、ノードAによって伝送されたデータフレームの開始の受信時刻に対応するものであり、参照時刻 t_A と t_A' はノードAについて前記ノードAで決定されたものである。

【0262】

ノードBの装置36で、カウンタは、内部発振器すなわちクロックCLK2によって連続して増分される。
40

【0263】

このカウンタのサイズは K ビットであり、したがってこのカウンタの時間は 2^K に等しい。

【0264】

ステップ T_1 (図10a)後、参照時刻 t_B または t_B' が以上示したように決定される(ステップ T_2)毎に、この参照時刻を表す参照値は図8の一時的記憶手段42のレジスタ42aに記憶される。

【0265】

このようにして、参照時刻 t_B に対応する参照値がレジスタ42aに記憶され、次いで、第2の参照時刻 t_B' が決定され(ステップ T_2)、この第2の参照時刻に対応する参照値が1394規
50

格の物理インターフェース回路36のカウンタからレジスタ42aの中へ転送された(ステップT₄)とき、参照時刻t_Bに対応する参照値がレジスタ42bの中へ転送される(ステップT₃)。

【0266】

2つの参照時刻t_Bとt_{B'}間の経過時間を表す第2の情報項目が決定され(ステップT₅)、次いで、レジスタ42aと42bに記憶された、2つの参照時刻t_Bとt_{B'}を指定する上記2つの参照値間の差が形成され、図8の記憶手段42のレジスタ42cに記憶される。

【0267】

前述のレジスタの中の1つに含まれる各参照値が、ノードBのクロックすなわち内部発振器CLK2により放射されるクロック・パルス数に対応することにここでも注意すべきである。

10

【0268】

ここで注意すべきことは、ノードB(受信装置)によって受信されたデータフレームと関連する参照イベントが、このノードにおいて前記データフレームの受信開始時刻に対応することである。

【0269】

レジスタ24cに記憶された第1の情報項目はノードBにより受信される(ステップT₆)。

【0270】

一方、ノードBによって情報が受信されなかった場合、本発明による方法によってデータフレームをもつノードAが伝送される情報の受信待機が行われる。

20

【0271】

上記によって、第1および第2の情報項目間で比較を行うことが可能になる(ステップT₇)。

【0272】

クロック・パルス数がNで示された場合、第1および第2の情報項目はそれぞれ、N(t_{A'}) - N(t_A)とN(t_{B'}) - N(t_B)と書込まれる。

【0273】

これらの2つの値の間で検出可能ないずれの差も、当該参照時間中の発振器すなわちクロックCLK1またはCLK2の間のずれクロック・パルス数を表す。

【0274】

このようにして、参照時間中のクロックCLK1とCLK2の間のずれを知ることにより、信号H2の周波数補正を行って、信号H2の周波数が周波数H1と同期を保持するようにすることが可能となる。

30

【0275】

これらの第1および第2の情報項目の間で差が検出された場合、得られたこの結果(ずれ)は、図8の一時的記憶手段42のレジスタの内容(42dで示される)に加えられる(ステップT₈)。

【0276】

このレジスタ42dには、これまで考慮されてきたすべての参照時間中に測定された様々なずれの総計が含まれている。

【0277】

以上説明したように当該ノードのクロック・レートを各々表す2つの情報項目すなわち参照時間を相互に比較すると、これらの間の差を示すかなりのビット数は、2つのクロックと参照時間の持続時間との間に依存するものである。

40

【0278】

例えば、それぞれ24.576MHz - 100ppmと24.576MHz + 100ppmおよび1msの参照時間のクロック周波数を持つ2つの発振器を例にとると、これら2つの参照時間の間で検出されるその差はほぼ5クロック・パルスであり、これは3ビットを用いて符号化することができる。

【0279】

したがって、1ビットが符号用として予約される1バイトのレジスタのサイジングは選択肢として十分であるように思われる。

50

【 0 2 8 0 】

レジスタのこのサイジングは図 2 a の 24c、42c、42d で示されるレジスタに関するものである。

【 0 2 8 1 】

これらのレジスタ(特にレジスタ 42d)のサイズが、ノード A と B の間で無線リンクを介してデータ伝送を行うために必要な帯域幅を画定するものであることを考慮すれば、その最適化は重要である。

【 0 2 8 2 】

一般に、内部クロック CLK1 と CLK2 の間にずれが存在しない場合、それぞれ t_A 、 $t_{A'}$ と t_B 、 $t_{B'}$ の 2 つの参照時刻の間の経過時間を各々表す第 1 および第 2 の情報項目は等しいものである。10

【 0 2 8 3 】

しかし、レジスタ 42d に値を保存するとき、ずれが存在する場合には補正が必要となる。

【 0 2 8 4 】

この補正の目的は、クロック信号 H1 の周波数と比較してクロック信号 H2 の周波数をある程度一定に保持することである。

【 0 2 8 5 】

ここで注意すべきことは、この場合に参照となるのはクロック信号 H1 であるという点である。

【 0 2 8 6 】

信号 H2 が、クロック信号 H1 の補正を行うために従うある参照を構成できることは言うまでもない。20

【 0 2 8 7 】

本発明による方法は、クロック・パルス数に等しい時間だけ、補正イベントの際にクロック信号 H2 の少なくとも 1 つの時間の長さの調節を行うものである。これらのクロック・パルスはレジスタ 42d に含まれ、CLK1 と CLK2 の間で認められたずれを表すものである。

【 0 2 8 8 】

例えば、1 つの時間当たり 2 つ以上のクロック・パルスの補正が不可能であることや所定の時間内の急激な変動を避ける必要性などの技術的制約によって、いくつかの時間にわたる補正の配分を決定することができる。30

【 0 2 8 9 】

変化に対して、ネットワークのある一定のバスで行われる自動的補償から利益を得ることができるように、補正を行う前に待機することを考えることさえできる。

【 0 2 9 0 】

図 10 b は、クロックすなわち発振器 CLK1 または CLK2 間のずれが検出されたとき、一例としてクロック信号 H1 に従うクロック信号 H2 の補正を例示する機能図である。

【 0 2 9 1 】

図 10 b に描かれているように、本発明の方法に準拠して補正すなわち同期が行われたクロック信号 H2 は、80 で示されるカウンタを用いてクロックすなわち発振器 CLK2 から生成される。40

【 0 2 9 2 】

図 8 の一時的記憶手段 42 に含まれる値 M' をロードすることによりこのカウンタの時間は一定になる。

【 0 2 9 3 】

この値 M' はクロック CLK2 の周波数の分周計数に対応する整数であり、補正すなわち同期が行われたクロック信号 H2 の周波数を得るための値である。

【 0 2 9 4 】

さらに、82 で示される別のレジスタには、補正前の、クロック CLK2 の周波数とクロック信号 H2 の周波数の間の公称分周計数 M が含まれる。

【 0 2 9 5 】

50

さらに、図10bの左側に描かれているレジスタ42dには、クロックすなわち発振器CLK1とCLK2間の_cで示されるずれの総計が含まれる。

【0296】

このようにして、カウンタ80の時間は式： $M' = M + \frac{c}{f}$ によってレジスタにより与えられるずれの総計_cによって補正される。

【0297】

ここで注意すべきことは、このずれ_cが正または負の符号を持ち得るということである。それが正の符号を持つとき、M'は $M + \frac{c}{f}$ の絶対値に等しくなる。次いで、カウンタ80の時間が増加し、H2の周波数が低下する。

【0298】

このずれが負の符号を持つとき、M'は $M - \frac{c}{f}$ の絶対値に等しくなる。この場合、カウンタ80の時間は減少し、H2の周波数が増加する。

【0299】

カウンタの時間補正において考慮の対象となるずれの総計_cについては、カウンタの現在の時間の最後までこのずれをレジスタ42dの中に保持する必要がある。次いで、次の時間が終る前に同じずれを2度補正しないようにするために、次の時間中にレジスタ42dをゼロにリセットしなければならない。

【0300】

いくつかの時間にわたってずれの補正を配分しなければならない場合、各時間に対して行う補正を含むための中間レジスタが必要となる。各補正後、ずれの総計を含むレジスタ42dは適宜減分する。次いで、レジスタ42dの内容がゼロになるまで補正是行われる。

【0301】

図11は本発明の第4の実施の形態を例示する。

【0302】

この図のエレメントは、図8のエレメントに対応して変更のないものであるが、後者(図8のエレメント)の中のものと同じ参照値が保持されている。

【0303】

図11に描かれているように、本発明による通信ネットワークには、IEEE1394規格に準拠するシリアル通信バス(10と12で示される)と相互接続する無線ブリッジ(92で示される)が備えられ、バス間のインターフェースとして何らかの点で機能している。

【0304】

ブリッジ92はAとBで示される2つの局すなわちノードを有し、それぞれ無線送信装置(ノードA)と無線受信装置(ノードB)である。

【0305】

これらのノードAとBは図8のノードとはその永久的記憶手段と一時的記憶手段によって区別される。

【0306】

ノードAは、94で示される一時的記憶手段RAMと、96で示される永久的記憶手段ROMとを備えている。

【0307】

永久的記憶手段96にはコンピュータ・プログラムが含まれる。このプログラムの命令は第2の実施の形態に従う方法のステップに対応するものであり、送信装置(ノードA)において実行される。

【0308】

このコンピュータ・プログラムに対応するアルゴリズムが図12に描かれている。

【0309】

さらに、ノードBは、レジスタ98a～98eを含む一時的記憶手段(98で示される)と、レジスタ100aを含む永久的記憶手段ROM(100で示される)とを備えている。

【0310】

この記憶手段100にはまたコンピュータ・プログラムの様々な命令も含まれる。このコン

10

20

30

40

50

ピュータ・プログラムによって、受信装置(ノードB)において第4の実施の形態に準拠する方法を実行することが可能になる。

【0311】

このコンピュータ・プログラムに対応するアルゴリズムが図13に描かれている。

【0312】

上に示されるように、ノードAとBの各々には、1394規格の物理インターフェース回路、1394規格接続層の機能を果たす回路、計算ユニット、無線アンテナおよび前記ノードの種々のエレメントを接続するローカルバスを装備した無線装置と接続した無線モデムが備えられている。

【0313】

次に、本発明の第4の実施の形態に準拠する方法について図11～図13を参照しながら説明する。

【0314】

ノードAの装置18において、図11に描かれているように、カウンタは内部発振器すなわちクロックCLK1によって連続して増分される。

【0315】

図8～図10を参照して、特に参照時刻、参照イベントと参照値に関して上に述べたことすべては、この第2の実施の形態についてもそのまま当てはまる。

【0316】

図8を参照して上に示したのと同じ方法で参照時刻が決定される。

10

【0317】

したがって、ステップU₁(図12)後、参照時刻(参照時刻はt_A示される)がノードAで決定される(ステップU₂)度に、1394規格の物理インターフェース回路18のカウンタの内容は一時的記憶手段94のレジスタ94aに保存される。

【0318】

前記参照時刻を表し、例えばクロックすなわち内部発振器CLK1によって放射されるクロック・パルス数Nに等しい所定の参照値は各々の与えられた参照時刻に対応する。

【0319】

レジスタ94aのカウンタに含まれる参照値を記憶した(ステップU₃)後、この方法は、このレジスタに記憶された参照値を含むデータフレームを伝送する(ステップU₄)ステップを含み、次いで、伝送ノードAは新しい参照時刻t_{A'}を待機する(ステップU₂)。

20

【0320】

図8を参照して説明した方法と同様の方法で、ノードAのエレメント28、30、32から成る無線装置によって伝送ステップが実行される。一方、ノードBの受信ステップでは前記ノードBのエレメント46、48、50が使用される。

【0321】

ノードBの装置36において、カウンタ104は、内部発振器すなわちクロックCLK2から発出するクロック信号H2によって連続して増分される。

【0322】

変数iを値0に初期化する図13のステップV₁の後、参照時刻、特にフレームの開始時上に示されるように決定される(ステップV₂)毎に、この参照時刻を表す参照値は図11の一時的記憶手段98のレジスタ98aに記憶される(ステップV₃)。

30

【0323】

受信装置(ノードB)において実行される本発明による方法は、ステップV₄(図13)に従つて、ノードBによってレジスタ94aの内容、すなわち無線フレームによって伝送されるレジスタ94aの内容の受信確認動作を行う。

【0324】

ノードBがこのレジスタ94aの内容を受信したと仮定した場合、ステップV₄の後にステップV₅が続き、このステップV₅の間に参照値すなわち受信フレームに含まれるクロック・パルス数間の差4(i)が形成される。

40

50

【 0 3 2 5 】

ノードAにおけるフレーム*i*の伝送開始を特定する参照時刻 t_A と、ノードBにおけるフレーム*i*の受信開始を特定する参照時刻 t_B との間の差を表す情報項目がこの差によって構成される。

【 0 3 2 6 】

この情報は本発明の意味の範囲で情報項目を構成するものである。

【 0 3 2 7 】

この第1の情報項目は一時的記憶手段98のレジスタ98bに保存されているクロックCLK1とCLK2間のシフトを表す。

【 0 3 2 8 】

10

前にシフトが計算されたことがない場合、変数*i*はゼロに等しく(ステップV₆)、このシフトは(0)で示される参照シフトを構成し、この参照シフトは、相互にクロックを同期させるのに必要な補正決定時に以後使用されることになる。

【 0 3 2 9 】

方法のステップV₇(図13)に従って、シフト(0)が一時的記憶手段98のレジスタ98cに記憶される。

【 0 3 3 0 】

次いで、ステップV₇の後にステップV₈が続き、このステップV₈の間、変数*i*は増分され、受信ノードBは、ステップV₂に従って新しい参照時刻を待機する。

【 0 3 3 1 】

20

逆に、*i*が0と異なっている場合、計算されたシフト(i)が参照シフト(0)と比較される(ステップV₉)。

【 0 3 3 2 】

この場合、差(0)(N(t_B) - N(t_A))は、本発明の意味の範囲で第1の情報項目を構成し、差(i)((N(t_B⁽ⁱ⁾) - N(t_A⁽ⁱ⁾))は第2の情報項目を構成する。

【 0 3 3 3 】

第1および第2の情報項目の間の比較によって、内部発振器すなわちクロックCLK1とCLK2の間の何らかのずれの検出が可能となる。

【 0 3 3 4 】

30

第1および第2の情報項目間のこの差によって、2つの参照時刻の間の内部発振器すなわちクロックCLK1とCLK2の間のクロック・パルス数が与えられる。

【 0 3 3 5 】

次いで、それを示すこの値は一時的記憶手段98のレジスタ98dに含まれる値へ渡される(ステップV₁₀)。

【 0 3 3 6 】

このレジスタには、2つのクロックCLK1とCLK2の間で前回測定されたずれの総計が含まれる。

【 0 3 3 7 】

レジスタ98dの内容は、クロック信号H1に従って同期を行うクロック信号H2に対して行われた補正を表す。

40

【 0 3 3 8 】

次いで、ステップV₁₀の後にステップV₈が続き、このステップV₈の間に、変数*i*が増分され、既に上述した内容に従って受信装置(ノードB)は新しい参照時刻を待機する(ステップV₂)。

【 0 3 3 9 】

ステップV₄に戻って、このステップ中に行われるテストによって、ノードBがレジスタ94aの内容をまだ受信していないことが示された場合、これは、例えば*i*で示される対応するデータフレームが不正確に受信されたを意味する。

【 0 3 4 0 】

この場合、受信装置(ノードB)は次の参照時刻(ステップV₁₁とV₁₂)を待機して、次の参照

50

時刻に対応する新しい参照値を記憶するようにする(ステップV₃)。

【0341】

ノードAからノードBへ伝送される異なるデータフレーム*i*(*i*=0, 1, ..., 7, ...)について、異なる参照時刻t_A、t_B(t_A(0)、t_B(0))、t_{A'}、t_{B'}、...、t_A(7)、t_B(7)、...および所定の参照時刻に従って考えられる参照時間を示すテーブルが図7によって与えられることに注意されたい。

【0342】

好適には、本発明のこの第4の実施の形態において、データフレームの損失、すなわち、データフレームが不正確に受信されたという事実は、第3の実施の形態の場合と同様に、クロックCLK1とCLK2の間のずれの検出を妨げるものではないことが望ましい。

10

【0343】

上記の理由として、これらの参照時間が、参照時刻t_Aとt'_A(ノードA)並びにt_Bとt'_B(ノードB)の間のi=0とi=1のフレームについて考えられていること、さらに、参照時刻t'_Aとt''_A(ノードA)並びにt'_Bとt''_B(ノードB)の間のi=1とi=2のフレームについて考えられていることが図7のテーブルによって示されていることがある。

【0344】

さらに、本発明によって、たとえデータフレームが変動する持続時間を持っていても、ノードAとBのクロック間の同期チェックを行うことが可能となる。

【0345】

ここで注意すべきことは、異なるレジスタのサイズの最適化に関しては、特にレジスタ98a、98b、98dに関しては、第1の実施の形態の説明の中で述べたことすべてがこの第2の実施の形態についてもそのまま当てはまるという点である。

20

【0346】

特に、これらのレジスタのサイズの最適化、特にレジスタ94aのサイズの最適化が重要である。というのは、無線伝送に必要な帯域幅はこの94aのサイズによって定義されるからである。

【0347】

ここで注意すべきことは、“マスター”ノードに従って異なるシリアル接続バスと接続したいいくつかのノードの同期チェックを行うことが本発明によって可能となるという点である。この場合、後者(“マスター”ノード)は同期を行う対象ノードへ情報を放送することが可能である。

30

【0348】

上記は、ノードが無線や光リンクによって相互に交信するとき特に当てはまる。

【0349】

本発明による通信ネットワークでは、すべてのノードに共通の参照イベントを生成する専用ネットワークにノードを設けることが可能であることにも注意すべきである。このノードの存在によって、同期を行う対象の2つのノードが独立で参照イベントを生成することはできない場合に、本発明を利用することが可能となる。

【図面の簡単な説明】

【図1】2つの通信ノードAとBの2つのクロック間のオフセットのメカニズムを例示する図である。

40

【図2】本発明における、同期ノードは無線ブリッジとは異なる無線ブリッジによって一緒に接続した2つのシリアル通信バスを含む、通信ネットワークの概略図である。

【図3】図2の無線ブリッジを構成する相互接続ノードの概略図である。

【図4】図2に描かれているブリッジを構成する相互接続ノードBの概略図である。

【図5a】本発明の第1の実施の形態に準拠する、バスb_Aとb_B間の同時サイクルの同期原理を概略的に例示する図である。

【図5b】図3の相互接続ノードにおいて実行される、本発明の第1の実施の形態に準拠する同期方法のアルゴリズムを示す図である。

【図5c】図4の相互接続ノードBで実行される、本発明の第1の実施の形態に準拠する同

50

期方法を示すアルゴリズムを示す図である。

【図 6 a】本発明の第 2 の実施の形態に準拠する、バス b_A と b_B 間の同時サイクルの同期原理を概略的に例示する図である。

【図 6 b】図 3 の相互接続ノード A で実行される、本発明の第 2 の実施の形態に準拠する同期方法を示すアルゴリズムを示す図である。

【図 6 c】図 4 の相互接続ノード B で実行される、本発明の第 2 の実施の形態に準拠する同期方法のアルゴリズムを示す図である。

【図 7】図 3 と図 4 に描かれている相互接続ノード A と B における様々な参照時刻と、それに対応する参照時間を表す表である。

【図 8】ノード A と B から成る無線ブリッジ 13 を用いる、本発明の第 3 の実施の形態に準拠する通信ネットワークを示す図である。 10

【図 9】図 8 のノード A において実行される、本発明の第 1 の実施の形態に準拠する同期方法のアルゴリズムを示す図である。

【図 10 a】図 8 のノード B で実行される、本発明の第 1 の実施の形態に準拠する同期方法を表すアルゴリズムを示す図である。

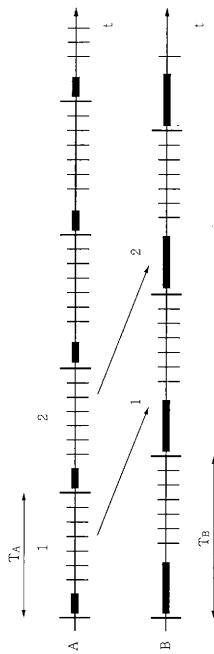
【図 10 b】クロック信号 H1 に従ってクロック信号 H2 と同期させるために用いられる様々な機能ブロックの概略図である。

【図 11】ノード A と B から成る無線ブリッジ 92 を用いる、本発明の第 4 の実施の形態に準拠する通信ネットワークの全体を示す概略図である。

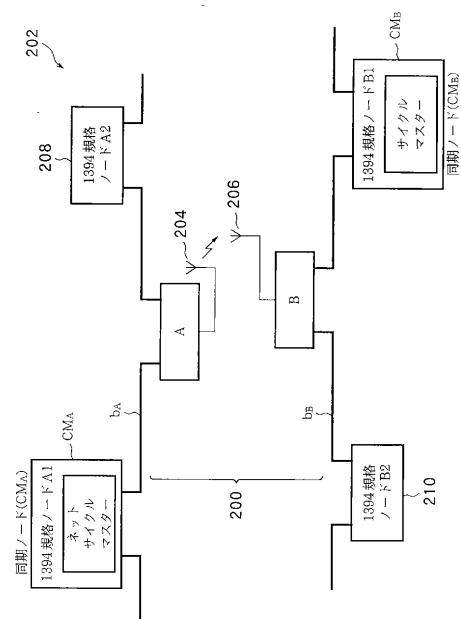
【図 12】図 11 のノード A で実行される、本発明の第 4 の実施の形態に準拠する同期方法のアルゴリズムを示す図である。 20

【図 13】図 11 のノード B で実行される、本発明の第 4 の実施の形態に準拠する同期方法のアルゴリズムを示す図である。

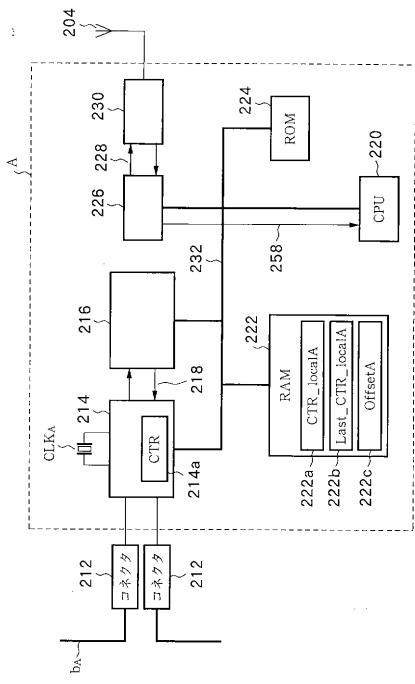
【図 1】



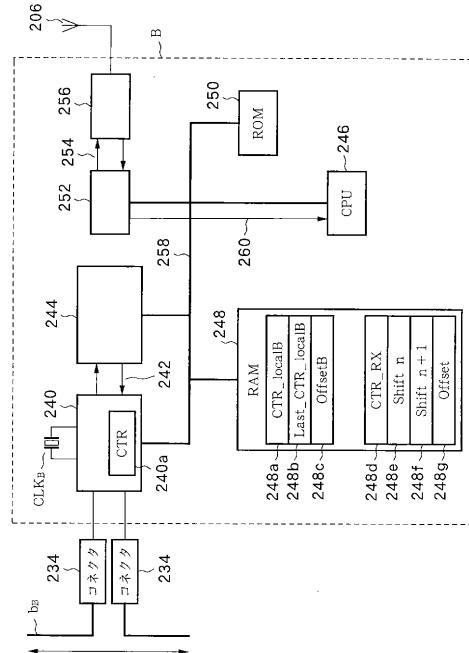
【図 2】



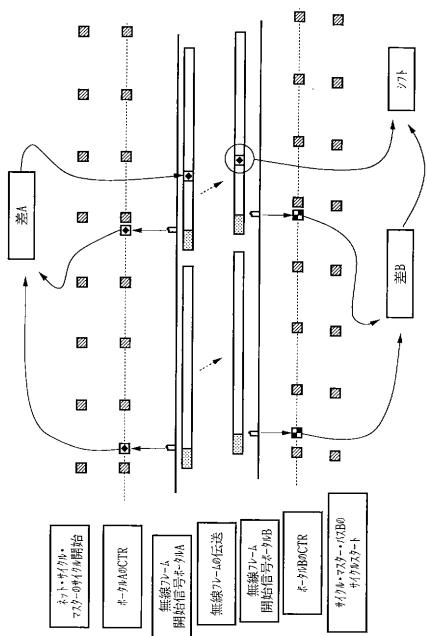
【図3】



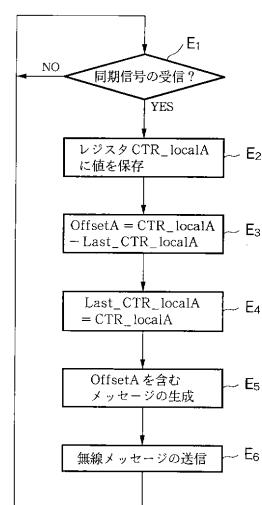
【図4】



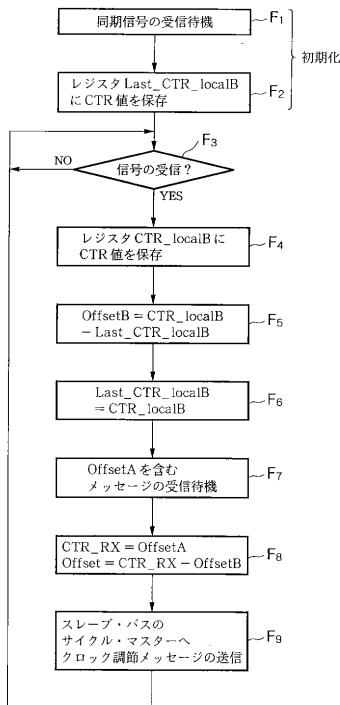
【図5 a】



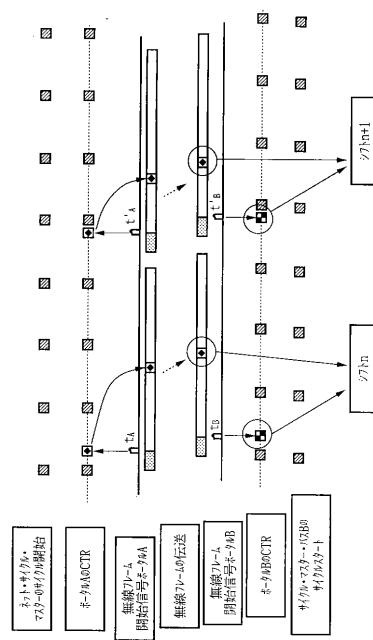
【図5 b】



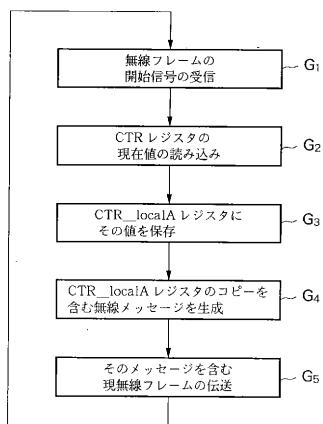
【図 5 c】



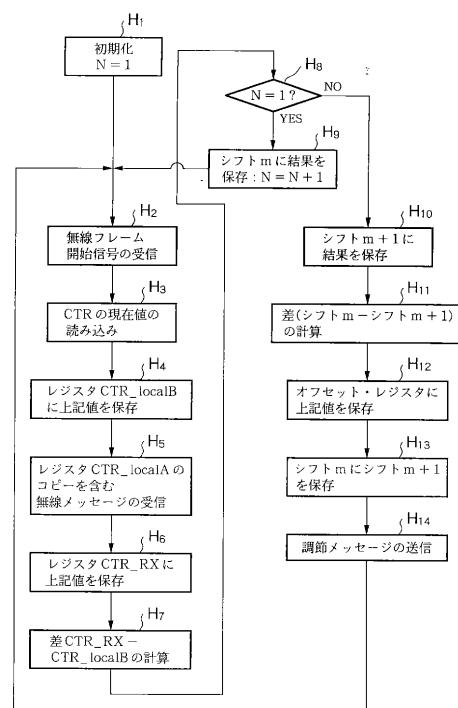
【図 6 a】



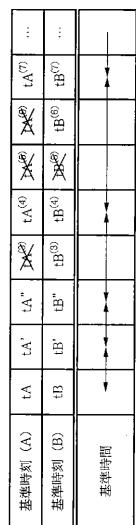
【図 6 b】



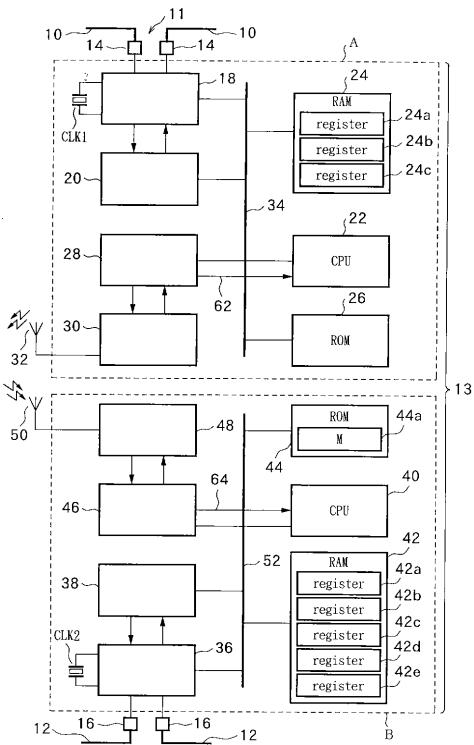
【図 6 c】



【図7】

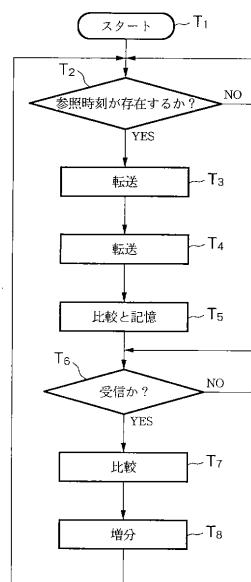
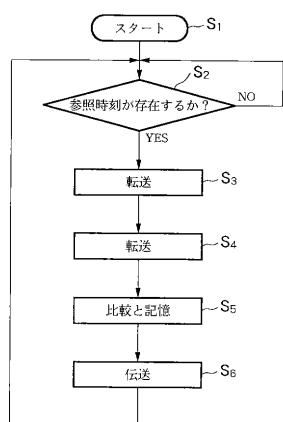


【図8】

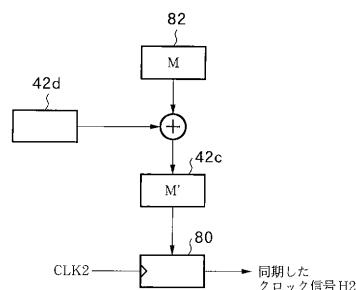


【図9】

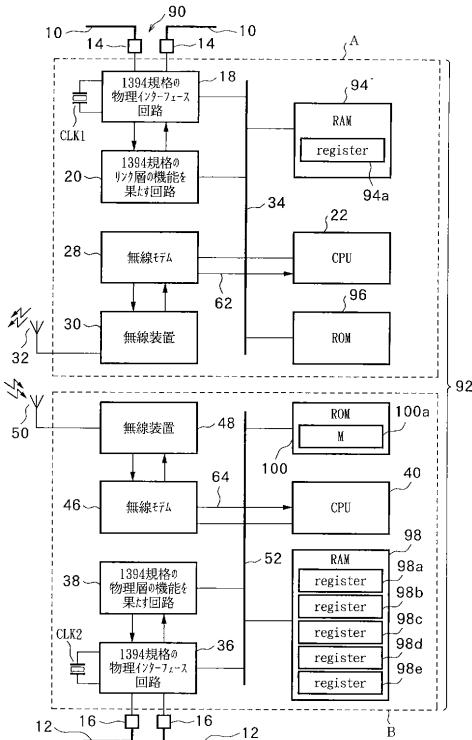
【図10 a】



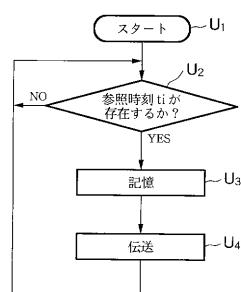
【図10b】



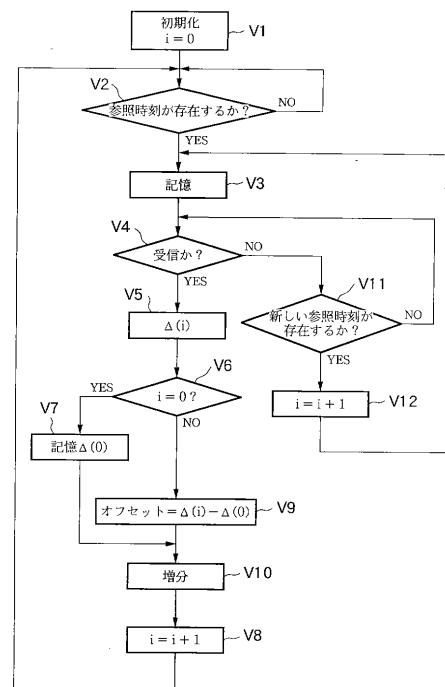
【図11】



【図12】



【図13】



フロントページの続き

(72)発明者 リオネル ル スコラン

フランス国 レンヌ - アタラント , セデックス セッソン - セヴィニエ 35517 , リュ
ドゥ ラ トゥッシュ - ランペール キヤノン リサーチ センター フランス エス . アー .
内

(72)発明者 パトリス ネズ

フランス国 レンヌ - アタラント , セデックス セッソン - セヴィニエ 35517 , リュ
ドゥ ラ トゥッシュ - ランペール キヤノン リサーチ センター フランス エス . アー .
内

(72)発明者 モハメド ブラネシ

フランス国 レンヌ - アタラント , セデックス セッソン - セヴィニエ 35517 , リュ
ドゥ ラ トゥッシュ - ランペール キヤノン リサーチ センター フランス エス . アー .
内

(72)発明者 パスカル ルソー

フランス国 レンヌ - アタラント , セデックス セッソン - セヴィニエ 35517 , リュ
ドゥ ラ トゥッシュ - ランペール キヤノン リサーチ センター フランス エス . アー .
内

審査官 矢頭 尚之

(56)参考文献 國際公開第99/017500(WO,A1)

特開平08-328691(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04L 7/08

G06F 13/38

H04L 12/46