(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0123480
(43) 공개일자 2022년09월06일

(51) 국제특허분류(Int. Cl.)
G03F 7/00 (2006.01) *G02B 6/00* (2006.01)
(52) CPC특허분류
G03F 7/0005 (2013.01)
G02B 6/0038 (2013.01)
(21) 출원번호 10-2022-7029467(분할)
(22) 출원일자(국제) 2018년11월13일
심사청구일자 2022년08월25일
(62) 원출원 특허 10-2020-7018213
원출원일자(국제) 2018년11월13일
심사청구일자 2020년06월24일
(85) 번역문제출일자 2022년08월25일
(86) 국제출원번호 PCT/US2018/060651
(87) 국제공개번호 WO 2019/108379
국제공개일자 2019년06월06일
(30) 우선권주장
62/592,364 2017년11월29일 미국(US)

(71) 출원인
어플라이드 머티어리얼스, 인코포레이티드
미국 95054 캘리포니아 산타 클라라 바우어스 애브뉴 3050
(72) 발명자
영, 마이클, 유-탁
미국 95014 캘리포니아주 쿠퍼티노 레인보우 드라이브21210
맥밀란, 웨인
미국 95120 캘리포니아주 산 호세 마운틴 퀘일 서클 1141
(뒷면에 계속)
(74) 대리인
양영준, 백만기

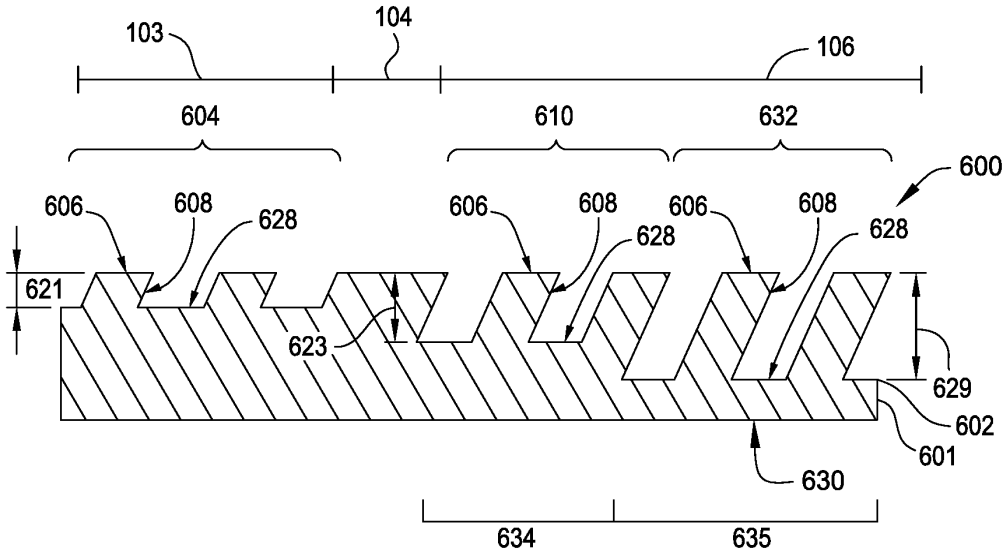
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **도파관 결합기들의 방향성 식각 제조 방법**

(57) 요 약

본원에 설명된 실시예들은, 기판들을 활용하여 도파관 구조들을 제조하기 위한 방법들에 관한 것이다. 기판들로부터 형성된 입력 결합 구역들, 도파관 구역들, 및 출력 결합 구역들을 갖는 도파관 구조들이 형성된다. 구역들은, 기판들의 표면들 상에 형성되는 하드 마스크들 상에 배치된 레지스트들에 스탬프들을 임프린팅하여 양의 도파관 패턴들을 형성함으로써 형성된다. 양의 도파관 패턴들의 부분들 및 그 부분들 아래에 형성된 하드 마스크들은 제거된다. 기판들은, 입력 결합 구역들 및 출력 결합 구역들에 격자들을 형성하도록 마스킹 및 식각된다. 양의 도파관 패턴들의 잔류 부분들 및 그 잔류 부분들 아래에 배치된 하드 마스크들이 제거되어, 기판들로부터 형성된 입력 결합 구역들, 도파관 구역들, 및 출력 결합 구역들을 갖는 도파관 구조들이 형성된다.

대 표 도 - 도6e



(52) CPC특허분류
G02B 6/0065 (2013.01)
G03F 7/0002 (2013.01)
(72) 발명자
마이어 티머만 티센, 룻거
미국 94087 캘리포니아주 서니베일 미켈란젤로 드라이브1042
비서, 로버트, 잔
미국 94025 캘리포니아주 먼로 파크 이스트릿지 애비뉴2320

명 세 서

청구범위

청구항 1

도파관 구조를 형성하기 위한 방법으로서,

하드 마스크 상에 배치된 레지스트를 스탬핑함으로써 양의 도파관 패턴을 형성하는 단계 - 상기 하드 마스크는 기판의 표면 상에 배치되고, 상기 양의 도파관 패턴은 제1 복수의 격자들 및 제2 복수의 격자들을 포함함 -;

상기 기판의 상기 표면의 제1 비보호 영역을 노출시키기 위해 상기 기판을 마스킹하는 단계;

제1 깊이들을 갖는 제1 복수의 격자들을 형성하기 위해 제1 시간 기간 동안 제1 식각 공정을 수행하는 단계;

상기 기판의 상기 표면의 제2 비보호 영역을 노출시키기 위해 상기 기판을 마스킹하는 단계; 및

상기 제1 깊이들과 상이한 제2 깊이들을 갖는 제2 복수의 격자들을 형성하기 위해 제2 시간 기간 동안 제2 식각 공정을 수행하는 단계를 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 2

제1항에 있어서,

상기 제1 복수의 격자들 및 상기 제2 복수의 격자들 각각은 잔류 층 및 최상부 패턴 표면들을 갖는, 도파관 구조를 형성하기 위한 방법.

청구항 3

제2항에 있어서,

상기 양의 도파관 패턴을 형성하는 단계 이후에 상기 레지스트의 스탬핑 동안 남겨진 상기 잔류 층 및 상기 잔류 층 아래에 배치된 상기 하드 마스크를 제거하고, 상기 기판의 상기 표면을 노출시키기 위해 잔류 식각 공정을 수행하는 단계를 더 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 4

제1항에 있어서,

입력 결합 구역, 도파관 구역, 및 출력 결합 구역 중 적어도 하나를 포함하는 도파관 구조를 형성하기 위해, 상기 레지스트 및 상기 레지스트 아래에 배치된 상기 하드 마스크를 제거하는 단계를 더 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 5

제1항에 있어서,

상기 레지스트를 스탬핑하는 단계는, 상기 레지스트에 스탬프를 임프린팅(imprinting)하는 단계 및 상기 스탬프를 해제하는 단계를 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 6

제5항에 있어서,

상기 레지스트에 스탬프를 임프린팅하는 단계와 상기 스탬프를 해제하는 단계 사이에 경화 공정이 수행되는, 도파관 구조를 형성하기 위한 방법.

청구항 7

제6항에 있어서,

상기 레지스트는 액체 물질 주입 주조 공정, 스핀-온 코팅 공정, 액체 분무 코팅 공정, 건조 분말 코팅 공정,

스크린 인쇄 공정, 닥터 블레이딩 공정, 물리 기상 증착(PVD) 공정, 화학 기상 증착(CVD) 공정, 유동성 CVD(FCVD) 공정, 또는 원자 층 증착(ALD) 공정을 사용하여 배치되는, 도파관 구조를 형성하기 위한 방법.

청구항 8

도파관 구조를 형성하기 위한 방법으로서,

양의 도파관 패턴을 형성하기 위해 레지스트에 스탬프를 임프린팅하는 단계 - 상기 레지스트는 기판의 일부분의 표면 상에 형성되는 하드 마스크 상에 배치되고, 상기 양의 도파관 패턴은 제1 복수의 격자들 및 제2 복수의 격자들을 포함하는 패턴을 포함하고, 상기 제1 복수의 격자들 및 상기 제2 복수의 격자들 각각은 잔류 층 및 최상부 패턴 표면 및 상기 기판의 상기 표면에 대해 경사진 측벽 패턴 표면들을 가짐 -;

상기 스탬프를 해제하는 단계;

상기 잔류 층 및 상기 잔류 층 아래에 배치된 상기 하드 마스크를 제거하여 상기 기판의 표면을 노출시키기 위해 제1 식각 공정을 수행하는 단계;

상기 기판의 상기 표면의 제1 비보호 영역을 노출시키기 위해 상기 기판을 마스킹하는 단계;

제1 깊이들을 갖는 제1 복수의 각진 격자들을 형성하기 위해 제1 시간 기간 동안 각도로 식각하는 단계;

상기 기판의 상기 표면의 제2 비보호 영역을 노출시키기 위해 상기 기판을 마스킹하는 단계; 및

상기 제1 깊이들과 상이한 제2 깊이들을 갖는 제2 복수의 각진 격자들을 형성하기 위해 제2 시간 기간 동안 상기 각도로 식각하는 단계를 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 9

제8항에 있어서,

상기 기판의 상기 표면의 제3 비보호 영역을 노출시키기 위해 상기 기판을 마스킹하는 단계; 및

제3 깊이들을 갖는 제3 복수의 각진 격자들을 형성하기 위해 제3 시간 기간 동안 상기 각도로 식각하는 단계를 더 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 10

제9항에 있어서,

상기 제1 깊이들을 갖는 상기 제1 복수의 각진 격자들, 상기 제2 깊이들을 갖는 상기 제2 복수의 각진 격자들, 및 상기 제3 깊이들을 갖는 상기 제3 복수의 각진 격자들 각각은:

상기 기판의 상기 표면과 평행한 최상부 표면들;

상기 기판의 상기 표면에 대해 일정 양만큼 경사진 측벽 표면들; 및

상기 기판의 상기 표면에 대응하는 최하부 표면들을 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 11

제8항에 있어서.

입력 결합 구역, 도파관 구역, 및 출력 결합 구역 중 적어도 하나를 포함하는 도파관 구조를 형성하기 위해, 상기 레지스트 및 상기 레지스트 아래에 배치된 상기 하드 마스크를 제거하는 단계를 더 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 12

제8항에 있어서,

상기 제1 식각 공정은,

상기 잔류 층이 제거될 때까지, 산소 가스(O_2) 함유 플라즈마, 플루오린 가스(F_2) 함유 플라즈마, 염소 가스(Cl_2) 함유 플라즈마, 및 메탄(CH_4) 함유 플라즈마 중 적어도 하나를 사용하여 플라즈마 애싱하는 것; 및

상기 잔류 층 아래에 배치된 상기 하드 마스크를 이온 식각하는 것, 반응성 이온 식각(RIE)하는 것, 또는 고도로 선택적인 습식 화학 식각하는 것을 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 13

제8항에 있어서,

상기 스탬프를 임프린팅하는 단계와 상기 스탬프를 해제하는 단계 사이에 상기 양의 도파관 패턴을 경화시키기 위해 경화 공정을 수행하는 단계 - 상기 경화 공정은 자외선(UV) 경화, 적외선(IR) 경화, 용매 증발 경화, 또는 열 경화를 포함함 - 를 더 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 14

제8항에 있어서,

상기 레지스트는 액체 물질 주입 주조 공정, 스핀-온 코팅 공정, 액체 분무 코팅 공정, 건조 분말 코팅 공정, 스크린 인쇄 공정, 닥터 블레이딩 공정, 물리 기상 증착(PVD) 공정, 화학 기상 증착(CVD) 공정, 유동성 CVD(FCVD) 공정, 또는 원자 층 증착(ALD) 공정을 사용하여 배치되는, 도파관 구조를 형성하기 위한 방법.

청구항 15

도파관 구조를 형성하기 위한 방법으로서,

스탬프를 이용하여 레지스트에 양의 도파관 패턴을 형성하는 단계 - 상기 레지스트는 기판의 표면 상에 형성된 하드 마스크 상에 배치되고, 상기 양의 도파관 패턴은 제1 복수의 격자 패턴들 및 제2 복수의 격자 패턴들 중 적어도 하나를 포함하는 패턴을 포함하고, 상기 제1 복수의 격자 패턴들 및 상기 제2 복수의 격자 패턴들 각각은 잔류 층, 최상부 패턴 표면들, 및 상기 기판의 상기 표면에 대해 경사진 측벽 패턴 표면을 가짐 -;

상기 양의 도파관 패턴을 전자기 방사 경화시키는 단계;

상기 기판의 표면을 노출시키기 위해 상기 잔류 층 및 상기 잔류 층 아래에 배치된 상기 하드 마스크의 부분들을 제거하는 단계;

상기 기판의 상기 표면의 제1 비보호 영역을 노출시키기 위해 상기 기판을 마스킹하는 단계;

제1 깊이들을 갖는 제1 복수의 각진 격자들을 형성하기 위해 제1 시간 기간 동안 각도로 방향성 반응성 이온 식각(RIE)하는 단계;

상기 기판의 상기 표면의 제2 비보호 영역을 노출시키기 위해 상기 기판을 마스킹하는 단계;

상기 제1 깊이들과 상이한 제2 깊이들을 갖는 제2 복수의 각진 격자들을 형성하기 위해 제2 시간 기간 동안 상기 각도로 방향성 RIE 하는 단계;

상기 기판의 상기 표면의 제3 비보호 영역을 노출시키기 위해 상기 기판을 마스킹하는 단계; 및

제3 깊이들을 갖는 제3 복수의 각진 격자들을 형성하기 위해 제3 시간 기간 동안 상기 각도로 방향성 RIE하는 단계를 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 16

제15항에 있어서,

상기 최상부 패턴 표면들은 상기 기판의 표면에 평행한, 도파관 구조를 형성하기 위한 방법.

청구항 17

제15항에 있어서,

플라즈마 애싱에 의해 상기 잔류 층을 제거하는 단계; 및

플라즈마 애싱에 의해 상기 최상부 패턴 표면들을 제거하는 단계 - 상기 플라즈마 애싱은 상기 잔류 층이 제거될 때까지 산소 가스(O_2) 함유 플라즈마, 플루오린 가스(F_2) 함유 플라즈마, 염소 가스(Cl_2) 함유 플라즈마, 및

메탄(CH_4) 함유 플라즈마 중 적어도 하나를 사용하는 것을 더 포함함 -

를 더 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 18

제15항에 있어서,

상기 레지스트는 액체 물질 주입 주조 공정, 스핀-온 코팅 공정, 액체 분무 코팅 공정, 건조 분말 코팅 공정, 스크린 인쇄 공정, 닥터 블레이딩 공정, 물리 기상 증착(PVD) 공정, 화학 기상 증착(CVD) 공정, 유동성 CVD(FCVD) 공정, 또는 원자 층 증착(ALD) 공정을 사용하여 배치되는, 도파관 구조를 형성하기 위한 방법.

청구항 19

제15항에 있어서,

상기 제1 깊이들을 갖는 상기 제1 복수의 각진 격자들, 상기 제2 깊이들을 갖는 상기 제2 복수의 각진 격자들, 및 상기 제3 깊이들을 갖는 상기 제3 복수의 각진 격자들 각각은:

상기 기판의 상기 표면과 평행한 최상부 표면들;

상기 기판의 상기 표면에 대해 일정 양만큼 경사진 측벽 표면들; 및

상기 기판의 상기 표면에 대응하는 최하부 표면들을 더 포함하는, 도파관 구조를 형성하기 위한 방법.

청구항 20

제15항에 있어서,

입력 결합 구역, 도파관 구역, 및 출력 결합 구역 중 적어도 하나를 포함하는 도파관 구조를 형성하기 위해, 상기 레지스트 아래에 배치된 상기 하드 마스크를 반응성 이온 식각하는 단계를 더 포함하는, 도파관 구조를 형성하기 위한 방법.

발명의 설명

기 술 분 야

[0001] 본 개시내용의 실시예들은 일반적으로, 증강, 가상, 및 혼합 현실을 위한 도파관들에 관한 것이다. 더 구체적으로, 본원에 설명된 실시예들은, 기판들로부터의 도파관 제조 방법들을 제공한다.

배 경 기 술

[0002] 가상 현실은 일반적으로, 사용자가 명백한 물리적 존재를 갖는 컴퓨터 생성 모의 환경인 것으로 간주된다. 가상 현실 경험은 3D로 생성되어 헤드 장착 디스플레이(HMD), 이를테면, 실제 환경을 대체하는 가상 현실 환경을 표시하기 위한 렌즈들로서 근안(near-eye) 디스플레이 패널들을 갖는 안경 또는 다른 웨어러블 디스플레이 디바이스들을 이용하여 보여질 수 있다.

[0003] 그러나, 증강 현실은, 사용자가 여전히 주변 환경을 보도록 안경 또는 다른 HMD 디바이스의 디스플레이 렌즈들을 통해 보면서 또한 환경의 일부로서 디스플레이에 생성되어 나타나는 가상 객체들의 이미지들을 볼 수 있는 경험을 가능하게 한다. 증강 현실은, 임의의 유형의 입력, 이를테면, 오디오 및 촉각 입력들뿐만 아니라 사용자가 경험하는 환경을 향상 또는 증강시키는 가상 이미지들, 그래픽들, 및 비디오를 포함할 수 있다. 첨단 기술로서, 증강 현실에는 많은 난제들 및 설계 제약들이 존재한다.

[0004] 하나의 그러한 난제는, 주변 환경 상에 겹쳐진(overlayed) 가상 이미지를 표시하는 것이다. 겹쳐진 이미지들을 지원하기 위해 도파관들이 사용된다. 생성된 광은, 광이 도파관을 빠져나가 주변 환경 상에 겹쳐질 때까지 도파관을 통해 전파된다. 도파관들을 제조하는 것은, 도파관들이 불균일한 특성들을 갖는 경향이 있기 때문에 난제일 수 있다. 따라서, 개선된 증강 도파관들 및 제조 방법들이 관련 기술분야에 필요하다.

발명의 내용

[0005] 일 실시예에서, 도파관 구조를 형성하기 위한 방법이 제공된다. 방법은, 양의 도파관 패턴을 형성하기 위해 레

지스트에 스탬프를 임프린팅하는 단계를 포함한다. 레지스트는, 기판의 일부분의 표면 상에 형성되는 하드 마스크 상에 배치된다. 양의 도파관 패턴은, 제1 복수의 격자 패턴들, 도파관 패턴, 및 제2 복수의 격자 패턴들 중 적어도 하나를 포함하는 패턴을 포함한다. 제1 복수의 격자 패턴들 및 제2 복수의 격자 패턴들 각각은, 잔류 층 및 최상부 패턴 표면들을 갖는다. 양의 도파관 패턴을 경화시키기 위해 경화 공정이 수행된다. 스탬프가 해제된다. 잔류 층 및 잔류 층 아래에 배치된 하드 마스크를 제거하여 기판의 표면을 노출시키기 위해 제1 식각 공정이 수행된다. 기판은, 기판의 표면의 제1 비보호 영역이 노출되도록 마스킹된다. 제1 깊이들을 갖는 제1 복수의 격자들을 형성하기 위해 제1 미리 결정된 시간 기간 동안 제2 식각 공정이 수행된다. 기판은, 기판의 표면의 제2 비보호 영역이 노출되도록 마스킹된다. 제2 깊이들을 갖는 제2 복수의 격자들을 형성하기 위해 제2 미리 결정된 시간 기간 동안 제2 식각 공정이 수행된다. 입력 결합 구역, 도파관 구역, 및 출력 결합 구역 중 적어도 하나를 포함하는 도파관 구조를 형성하기 위해, 최상부 패턴 표면들, 도파관 패턴, 및 최상부 패턴 표면들과 도파관 패턴 아래에 배치된 하드 마스크가 제거된다.

[0006] 다른 실시예에서, 도파관 구조를 형성하기 위한 방법이 제공된다. 방법은, 양의 도파관 패턴을 형성하기 위해 레지스트에 스탬프를 임프린팅하는 단계를 포함한다. 레지스트는, 기판의 일부분의 표면 상에 형성되는 하드 마스크 상에 배치된다. 양의 도파관 패턴은, 제1 복수의 격자 패턴들, 도파관 패턴, 및 제2 복수의 격자 패턴들 중 적어도 하나를 포함하는 패턴을 포함한다. 제1 복수의 격자 패턴들 및 제2 복수의 격자 패턴들 각각은, 잔류 층, 최상부 패턴 표면들, 및 기판의 표면에 대해 경사진 측벽 패턴 표면들을 갖는다. 양의 도파관 패턴을 경화시키기 위해 경화 공정이 수행된다. 스탬프가 해제된다. 잔류 층 및 잔류 층 아래에 배치된 하드 마스크를 제거하여 기판의 표면을 노출시키기 위해 제1 식각 공정이 수행된다. 기판은, 기판의 표면의 제1 비보호 영역이 노출되도록 마스킹된다. 제1 미리 결정된 시간 기간 동안 미리 결정된 각도로 식각하는 것은, 제1 깊이들을 갖는 제1 복수의 각진 격자들을 형성한다. 기판은, 기판의 표면의 제2 비보호 영역이 노출되도록 마스킹된다. 제2 미리 결정된 시간 기간 동안 미리 결정된 각도로 식각하는 것은, 제2 깊이들을 갖는 제2 복수의 각진 격자들을 형성하며, 입력 결합 구역, 도파관 구역, 및 출력 결합 구역 중 적어도 하나를 포함하는 도파관 구조를 형성하기 위해, 최상부 패턴 표면들, 도파관 패턴, 및 최상부 패턴 표면들과 도파관 패턴 아래에 배치된 하드 마스크가 제거된다.

[0007] 또 다른 실시예에서, 도파관 구조를 형성하기 위한 방법이 제공된다. 방법은, 양의 도파관 패턴을 형성하기 위해 레지스트에 스탬프를 임프린팅하는 단계를 포함하며, 레지스트는 기판의 표면 상에 형성되는 하드 마스크 상에 배치되고, 양의 도파관 패턴은, 제1 복수의 격자 패턴들, 도파관 패턴, 및 제2 복수의 격자 패턴들 중 적어도 하나를 포함하는 패턴을 포함한다. 제1 복수의 격자 패턴들 및 제2 복수의 격자 패턴들 각각은, 잔류 층, 최상부 패턴 표면들, 및 기판의 표면에 대해 경사진 측벽 패턴 표면들을 갖는다. 양의 도파관 패턴은 전자기 방사선 경화에 의해 경화된다. 스탬프가 해제된다. 잔류 층은 플라즈마 애싱에 의해 제거된다. 잔류 층 아래에 배치된 하드 마스크는, 기판의 표면을 노출시키기 위해 반응성 이온 식각된다. 기판은, 기판의 표면의 제1 비보호 영역이 노출되도록 마스킹된다. 제1 미리 결정된 시간 기간 동안 미리 결정된 각도로 방향성 반응성 이온 식각(RIE; reactive ion etching)하는 것은, 제1 깊이들을 갖는 제1 복수의 각진 격자들을 형성한다. 기판은, 기판의 표면의 제2 비보호 영역이 노출되도록 마스킹된다. 제2 미리 결정된 시간 기간 동안 미리 결정된 각도로 방향성 RIE하는 것은, 제2 복수의 각진 격자들을 형성한다. 기판은, 기판의 표면의 제3 비보호 영역이 노출되도록 마스킹된다. 제3 미리 결정된 시간 기간 동안 미리 결정된 각도로 방향성 RIE하는 것은, 제3 깊이들을 갖는 제3 복수의 각진 격자들을 형성한다. 최상부 패턴 표면들 및 도파관 패턴은 플라즈마 애싱에 의해 제거된다. 최상부 패턴 표면들과 도파관 패턴 아래에 배치된 하드 마스크를 반응성 이온 식각하는 것은, 입력 결합 구역, 도파관 구역, 및 출력 결합 구역 중 적어도 하나를 포함하는 도파관 구조를 형성한다.

도면의 간단한 설명

[0008] 본 개시내용의 상기 언급된 특징들이 상세하게 이해될 수 있는 방식으로, 위에서 간략하게 요약된 본 개시내용의 보다 구체적인 설명이 실시예들을 참조하여 이루어질 수 있으며, 이러한 실시예들 중 일부가 첨부된 도면들에 예시되어 있다. 그러나, 첨부된 도면들은 단지 예시적인 실시예들을 예시하는 것이므로 본 개시내용의 범위를 제한하는 것으로 간주되지 않아야 하며, 다른 균등하게 유효한 실시예들을 허용할 수 있다는 것이 유의되어야 한다.

도 1은 실시예에 따른 도파관 결합기의 정면 사시도이다.

도 2는 실시예에 따른, 도파관 구조를 형성하기 위한 방법의 동작들을 예시하는 흐름도이다.

도 3a 내지 도 3e는 실시예에 따른, 제조 동안의 도파관의 개략적인 단면도들이다.

도 4a 내지 도 4e는 실시예에 따른, 제조 동안의 도파관의 개략적인 단면도들이다.

도 5는 실시예에 따른, 도파관 구조를 형성하기 위한 방법의 동작들을 예시하는 흐름도이다.

도 6a 내지 도 6e는 실시예에 따른, 제조 동안의 도파관의 개략적인 단면도들이다.

이해를 용이하게 하기 위해서, 도면들에 공통된 동일한 요소들을 지정하기 위해 가능한 경우 동일한 참조 번호들이 사용되었다. 일 실시예의 요소들 및 특징들은 추가적인 언급이 없이도 다른 실시예들에 유익하게 포함될 수 있는 것으로 고려된다.

발명을 실시하기 위한 구체적인 내용

[0009] 본원에 설명된 실시예들은, 기판들로부터 도파관 구조들을 제조하기 위한 방법들에 관한 것이다. 기판들로부터 형성된 입력 결합 구역들, 도파관 구역들, 및 출력 결합 구역들을 갖는 도파관 구조들이 형성된다. 구역들은, 기판들의 표면들 상에 형성되는 하드 마스크들 상에 배치된 레지스트들에 스탬프들을 임프린팅하여 양의 도파관 패턴들을 형성함으로써 형성된다. 양의 도파관 패턴들의 부분들 및 그 부분들 아래에 배치된 하드 마스크들은 제거된다. 기판들은, 입력 결합 구역들 및 출력 결합 구역들에 격자들을 형성하도록 마스킹 및 식각된다. 양의 도파관 패턴의 잔류 부분들 및 그 잔류 부분들 아래에 배치된 하드 마스크들이 제거되어, 기판들로부터 형성된 입력 결합 구역들, 도파관 구역들, 및 출력 결합 구역들을 갖는 도파관 구조들이 형성된다. 일 실시예에서, 기판들은 유리 및 플라스틱 물질들 중 적어도 하나를 포함한다. 다른 실시예에서, 기판들은 약 1.5 내지 약 2.5의 굴절률을 갖는다.

[0010] 도 1은 도파관 결합기(100)의 정면 사시도이다. 아래에 설명된 도파관 결합기(100)는 예시적인 도파관 결합기라는 것이 이해되어야 한다. 도파관 결합기(100)는, 복수의 격자들(108)에 의해 정의되는 입력 결합 구역(102), 도파관 구역(104), 및 복수의 격자들(110)에 의해 정의되는 출력 결합 구역(106)을 포함한다.

[0011] 입력 결합 구역(102)은, 마이크로디스플레이로부터 일정 강도를 갖는 입사 광 빔들(가상 이미지)을 수신한다. 복수의 격자들(108)의 각각의 격자는 입사 빔들을 복수의 모드들로 분할하며, 각각의 빔은 모드를 갖는다. 영차 모드(T0) 빔들은 도파관 결합기(100)에서 다시 굴절되거나 손실되고, 양의 1차 모드(T1) 빔들은 도파관 결합기(100)를 통해 도파관 구역(104)에 걸쳐 그를 통해서 출력 결합 구역(106)으로의 내부 전반사(TIR)를 겪고, 음의 1차 모드(T-1) 빔들은 T1 빔들과 반대 방향으로 도파관 결합기(100)에서 전파된다. T1 빔들은, T1 빔들이 출력 결합 구역(106)에서 복수의 격자들(110)과 접촉하게 될 때까지 도파관 결합기(100)를 통해 내부 전반사(TIR)를 겪는다. T1 빔들은 복수의 격자들(110)의 격자와 접촉하며, 여기서, T1 빔들은, 도파관 결합기(100)에서 다시 굴절되거나 손실되는 T0 빔들, T1 빔들이 복수의 격자들(110)의 다른 격자와 접촉할 때까지 출력 결합 구역(106)에서 TIR을 겪는 T1 빔들, 및 도파관 결합기(100)에서 축출되는 T-1 빔들로 분할된다.

[0012] 도 2는, 도파관 구조를 형성하기 위한 방법(200)의 동작들을 예시하는 흐름도이다. 일 실시예에서, 도파관 구조(300)는, 도파관 결합기(100)의 입력 결합 구역(102), 도파관 구역(104), 및 출력 결합 구역(106) 중 적어도 하나에 대응한다. 동작(201)에서, 양의 도파관 패턴을 형성하기 위해, 기판의 일부분의 표면 상에 형성되는 하드 마스크 상에 배치된 레지스트에 음의 도파관 패턴을 갖는 스탬프가 임프린팅된다. 양의 도파관 패턴은 패턴을 포함한다. 패턴은, 도파관 결합기(100)의 입력 결합 구역(102), 도파관 구역(104), 및 출력 결합 구역(106) 중 적어도 하나의 형성을 초래할, 입력 결합 부분, 도파관 부분, 및 출력 결합 부분 중 적어도 하나를 포함한다. 패턴은, 잔류 층 및 최상부 패턴 표면들을 포함하는 복수의 격자 패턴들을 포함한다. 일 실시예에서, 패턴은, 복수의 격자 패턴들 및 도파관 패턴을 포함한다.

[0013] 동작(202)에서, 양의 도파관 패턴을 경화시키기 위해 경화 공정이 수행된다. 동작(203)에서, 스탬프가 레지스트로부터 해제된다. 동작(204)에서, 잔류 층 및 잔류 층 아래에 배치된 하드 마스크는, 기판의 일부분의 표면이 노출되도록 제1 식각 공정을 수행함으로써 제거된다. 동작(205)에서, 기판은, 기판의 표면의 제1 비보호 영역이 노출되도록 마스킹된다. 동작(206)에서, 제1 미리 결정된 시간 기간 동안 제2 식각 공정을 수행함으로써 제1 깊이들을 갖는 제1 복수의 격자들이 형성된다. 일 실시예에서, 제1 복수의 격자들은, 입력 결합 구역(102)의 복수의 격자들(108) 및 출력 결합 구역(106)의 복수의 격자들(110) 중 적어도 하나의 제1 부분이다. 다른 실시예에서, 제1 복수의 격자들은, 입력 결합 구역(102)의 복수의 격자들(108), 및 출력 결합 구역(106)의 복수의 격자들(110) 중 적어도 하나이다.

[0014] 동작(207)에서, 기판은, 기판의 표면의 제2 비보호 영역이 노출되도록 마스킹된다. 동작(208)에서, 제2 미리

결정된 시간 기간 동안 제2 식각 공정을 수행함으로써 제2 깊이들을 갖는 제2 복수의 격자들이 형성된다. 일 실시예에서, 제2 복수의 격자들은, 입력 결합 구역(102)의 복수의 격자들(108) 및 출력 결합 구역(106)의 복수의 격자들(110) 중 적어도 하나의 제2 부분이다. 다른 실시예에서, 제2 복수의 격자들은, 입력 결합 구역(102)의 복수의 격자들(108) 및 출력 결합 구역(106)의 복수의 격자들(110) 중 적어도 하나이다. 동작(209)에서, 도파관 구조를 형성하기 위해, 최상부 패턴 표면들, 도파관 패턴, 및 최상부 패턴 표면들과 도파관 패턴 아래에 배치된 하드 마스크가 제거된다. 도파관 구조는, 도파관 결합기(100)의 입력 결합 구역(102), 도파관 구역(104), 및 출력 결합 구역(106) 중 적어도 하나를 포함한다.

[0015] 도 3a 내지 도 3e를 참조하여, 도파관 구조(300)를 제조하는 것과 관련하여 스탬프를 임프린팅하는 것, 경화 공정을 수행하는 것, 스탬프를 해제하는 것, 제1 식각 공정을 수행하는 것, 제2 식각 공정을 수행하는 것, 및 최상부 패턴 표면들, 도파관 패턴, 및 하드 마스크를 제거하는 것이 더 상세히 설명될 것이다.

[0016] 도 3a에 도시된 바와 같이, 양의 도파관 패턴(313)을 형성하기 위해, 기판(301)의 일부분(330)의 표면(302) 상에 형성되는 하드 마스크(303) 상에 배치된 레지스트(325)에 스탬프(326)가 임프린팅된다. 스탬프(326)는, 역의(inverse) 패턴(331)을 포함하는 음의 도파관 패턴(312)을 갖는다. 역의 패턴(331)은, 입력 결합 부분(314), 역의 도파관 부분(316), 및 역의 출력 결합 부분(318) 중 적어도 하나를 포함한다. 스탬프(326)는, 마스터 패턴을 갖는 도파관 마스터로부터 제조된다. 일 실시예에서, 마스터 패턴은, 마스터 입력 결합 부분, 마스터 도파관 부분, 및 마스터 출력 결합 부분 중 적어도 하나를 포함한다. 스탬프(326)는 도파관 마스터로부터 성형된다.

[0017] 스탬프(326)는, 동작(202)에서, 적외선(IR) 방사선 또는 자외선(UV) 방사선과 같은 방사선에 대한 노출에 의해 양의 도파관 패턴(313)이 경화될 수 있게 하기 위한 반투명한 물질, 이를테면, 용융 실리카 또는 폴리디메틸실록산(PDMS)을 포함할 수 있다. 일 실시예에서, 레지스트(325)는, PDMS를 포함하는 스탬프(326)에 의해 나노 임프린팅가능한 UV 경화성 물질(이를테면, 마이크로 레지스트 테크놀로지(Micro Resist Technology)로부터 입수가능한 mr-N210)을 포함한다. 동작(202)에서, 양의 도파관 패턴(313)은 대안적으로, 열적으로 경화될 수 있다. 일 실시예에서, 기판(301)의 표면(302)은, UV 오존 처리, 산소(O_2) 플라즈마 처리에 의해, 또는 프라이머(이를테면, 마이크로 레지스트 테크놀로지로부터 입수가능한 mr-APS1)의 적용에 의해 UV 경화성 물질의 스핀 코팅을 위한 준비가 된다. 다른 실시예에서, 레지스트(325)는, 용매 증발 경화 공정에 의해 경화될 수 있는 열 경화성 물질을 포함한다. 용매 증발 경화 공정은, 열적 가열 또는 적외선 조명 가열을 포함할 수 있다. 레지스트(325)는, 액체 물질 주입 주조 공정, 스핀-온 코팅 공정, 액체 분무 코팅 공정, 건조 분말 코팅 고정, 스크린 인쇄 공정, 닥터 블레이딩 공정, 물리 기상 증착(PVD) 공정, 화학 기상 증착(CVD) 공정, 유동성 CVD(FCVD) 공정, 또는 원자 층 증착(ALD) 공정을 사용하여 표면(302) 상에 배치될 수 있다.

[0018] 양의 도파관 패턴(313)은 패턴(322)을 포함한다. 패턴(322)은, 입력 결합 부분(315), 도파관 부분(317), 및 출력 결합 부분(319) 중 적어도 하나를 포함한다. 패턴(322)은, 제1 복수의 격자 패턴들(305), 도파관 패턴(333), 및 제2 복수의 격자 패턴들(327) 중 적어도 하나를 포함한다. 제1 복수의 격자 패턴들(305) 및 제2 복수의 격자 패턴들(327) 각각은, 종종 최하부 패턴 표면들로 지칭되는 잔류 층(311), 기판(301)의 표면(302)과 평행한 최상부 패턴 표면들(307), 및 기판(301)의 표면(302)에 수직으로 배향된 측벽 패턴 표면들(309)을 갖는다.

[0019] 도 3b는, 동작(203)에서 스탬프(323)가 해제된 후의 개략적인 단면도를 예시한다. 일 실시예에서, 스탬프(326)는, 스탬프(326)가 단층의 점착-방지 표면 처리 코팅, 이를테면 플루오린화된 코팅으로 코팅될 수 있기 때문에, 수동 박리에 의해 또는 공작 기계에 의해 기계적으로 제거될 수 있다. 다른 실시예에서, 스탬프(326)는, 스탬프(326)를 물에 용해시킴으로써 스탬프(326)가 제거되게 하기 위해, 수용성인 폴리비닐 알코올(PVA) 물질을 포함할 수 있다. 또 다른 실시예에서, 스탬프(326)는, 기계적 강도를 더하기 위해, 유리 시트와 같은 강성 후면 시트를 포함한다.

[0020] 도 3c는, 동작(204)에서 제1 식각 공정이 잔류 층(311) 및 잔류 층(311) 아래에 배치된 하드 마스크(303)를 제거하여 기판(301)의 표면(302)을 노출시킨 후의 개략적인 단면도이다. 잔류 층(311)은, 산소 가스(O_2) 함유 플라즈마, 플루오린 가스(F_2) 함유 플라즈마, 염소 가스(Cl_2) 함유 플라즈마, 및/또는 메탄(CH_4) 함유 플라즈마를 사용하는, 종종 플라즈마 디스커밍(descumming)으로 지칭되는 플라즈마 애싱에 의해 제거될 수 있다. 일 실시예에서, 잔류 층(311)이 제거될 때까지 제1 무선 주파수(RF) 전력이 O_2 및 불활성 가스, 이를테면, 아르곤(Ar) 또는 질소(N)에 인가된다. 잔류 층(311) 아래에 배치된 하드 마스크(303)는, 이온 식각, 반응성 이온 식각

(RIE), 또는 고도로 선택적인 습식 화학 식각에 의해 제거될 수 있다. 예컨대, 하드 마스크(303)는, 제1 물질을 포함하는 제1 층 및 제2 물질을 포함하는 제2 층을 가질 수 있으며, 여기서, 제2 층은 기판(301)의 표면(302) 상에 배치된 제1 층 상에 형성된다. 제2 층은, 제1 물질 및 기판(301)의 물질들에 대한 제2 물질의 높은 식각 선택성을 활용함으로써 제거될 수 있다. 제1 층은, 기판(301)의 물질들에 대한 제1 물질의 높은 식각 선택성을 활용함으로써 제거될 수 있다. 일 실시예에서, 하드 마스크(303)는, 탄소 함유 층(이를테면, 브루어 사이언스(Brewer Science)로부터 입수가능한 옵티스택(OptiStack®) SOC110D) 상에 배치된 규소 함유 층(이를테면, 브루어 사이언스로부터 입수가능한 옵티스택® HM825-302.6)을 포함한다. 잔류 층(311) 아래에 배치된 규소 함유 층은 F_2 함유 플라즈마를 사용하는 RIE에 의해 제거되고, 잔류 층(311) 아래에 배치된 탄소 함유 층은 O_2 함유 플라즈마를 사용하는 RIE에 의해 제거된다. 다른 실시예에서, 하드 마스크(303)는, 이산화규소(SiO_2) 함유 층 상에 배치된 크로뮴 함유 층을 포함한다. 잔류 층(311) 아래에 배치된 크로뮴 함유 층은 Cl_2 함유 플라즈마, 이를테면 BCl_3을 사용하는 RIE에 의해 제거되고, 이산화규소 함유 층은 F_2 함유 플라즈마 또는 CH_4 함유 플라즈마를 사용하는 RIE에 의해 제거된다.

[0021] 도 3d는, 동작들(205-208) 후의 개략적인 단면도이다. 동작들(205-208)에서, 기판(301)의 표면(302)의 제1 비보호 영역이 노출되도록 기판(301)이 마스킹된 후에 제1 미리 결정된 시간 기간 동안 제2 식각 공정이 수행되고, 기판(301)의 표면(302)의 제2 비보호 영역이 노출되도록 기판(301)이 마스킹된 후에 제2 미리 결정된 시간 기간 동안 제2 식각 공정이 수행된다. 일 실시예에서, 챔버 장착형 식각 종료점 검출 시스템이 사용된다. 기판(301)을 마스킹하는 것은, 기판(301)의 표면(302)과 물리적으로 접촉하는 섀도우 마스크를 배치하는 것, 또는 제1 비보호 영역이 노출되도록 기판(301) 위에 포토마스크를 정렬시키는 것을 포함할 수 있다. 일 실시예에서, 섀도우 마스크는 금속이고, 반복적으로 사용될 수 있다.

[0022] 일 실시예에서, 결과적인 도파관 구조(300)에 대해, 제1 비보호 영역은 제1 구역에 대응하고, 제2 비보호 영역은 제2 구역에 대응한다. 다른 실시예에서, 제1 비보호 영역은 제1 구역 및 제2 구역에 대응하고, 제2 비보호 영역은 제2 구역에 대응한다. 일 실시예에서, 도시된 바와 같이, 제1 구역은 입력 결합 구역(102)이고, 제2 구역은 출력 결합 구역(106)이다. 다른 실시예에서, 도시되진 않지만, 제1 구역 및 제2 구역은 입력 결합 구역(102) 또는 출력 결합 구역(106)의 구역들이다. 제2 식각 공정은, 제1 깊이들(321)을 갖는 제1 복수의 격자들(304)을 형성하기 위한 제1 미리 결정된 시간 기간 동안의 식각 공정들, 이를테면, 이온 주입, 이온 식각, RIE, 방향성 RIE, 이를테면 방향성 리본-빔 이온 식각, 마이크로블라스팅, 물분사 절단, 및 레이저 식각을 포함할 수 있다. 이온 주입 장치의 일 예는, 캘리포니아 주 산타 클라라의 어플라이드 머티어리얼스, 인코포레이티드(Applied Materials, Inc.)로부터 입수가능한 베리안 VIISTA® 트라이던트(Varian VIISTA® Trident)이다. 이온 식각은, 이온 식각률을 개선하기 위한 식각 가스의 존재 하에서 이루어질 수 있다.

[0023] 제1 복수의 격자들(304)은, 최상부 표면들(306), 및 기판(301)의 표면(302)에 대응하는 최하부 표면들(328), 및 기판(301)의 표면(302)에 수직으로 배향된 측벽 표면들(308)을 더 포함한다. 제2 비보호 영역을 노출시키기 위해, 섀도우 마스크가 재위치될 수 있거나 포토마스크가 재정렬될 수 있다. 제2 미리 결정된 시간 기간 동안 제2 식각 공정을 수행하는 것은, 제2 깊이들(323)을 갖는 제2 복수의 격자들(310)을 형성한다. 제2 복수의 격자들(310)은, 최상부 표면들(306), 최하부 표면들(328), 및 측벽 표면들(308)을 더 포함한다.

[0024] 도 3e는, 동작(209) 후에 형성되는 도파관 구조(300)의 개략적인 단면도이다. 동작(209)에서, 도파관 결합기(100)의 입력 결합 구역(102), 도파관 구역(104), 및 출력 결합 구역(106) 중 적어도 하나를 포함하는 도파관 구조(300)를 형성하기 위해, 동작(207)에서의 최상부 패턴 표면들(307), 도파관 패턴(333), 및 최상부 패턴 표면들(307)과 도파관 패턴(333) 아래에 배치된 하드 마스크(303)가 제거된다. 최상부 패턴 표면들(307) 및 도파관 패턴(333)은, O_2 함유 플라즈마, F_2 함유 플라즈마, Cl_2 함유 플라즈마, 및/또는 CH_4 함유 플라즈마를 사용하는 플라즈마 애싱에 의해 제거될 수 있다. 일 실시예에서, 최상부 패턴 표면들(307) 및 도파관 패턴(333)이 제거될 때까지 제2 무선 주파수(RF) 전력이 O_2 및 불활성 가스, 이를테면, 아르곤(Ar) 또는 질소(N)에 인가된다. 최상부 패턴 표면들(307)과 도파관 패턴(333) 아래에 배치된 하드 마스크(303)는, 이온 식각, RIE, 또는 고도로 선택적인 습식 화학 식각에 의해 제거될 수 있다. 일 실시예에서, 하드 마스크(303)는, 탄소 함유 층 상에 배치된 규소 함유 층을 포함한다. 규소 함유 층은 F_2 함유 플라즈마를 사용하는 RIE에 의해 제거되고, 탄소 함유 층은 O_2 함유 플라즈마를 사용하는 RIE에 의해 제거된다. 다른 실시예에서, 하드 마스크(303)는, SiO_2 함유 층 상에 배치된 크로뮴 함유 층을 포함한다. 크로뮴 함유 층은 Cl_2 함유 플라즈마를 사용하는 RIE에 의해 제거되

고, 이산화규소 함유 층은 F_2 함유 플라즈마 또는 CH_4 함유 플라즈마를 사용하는 RIE에 의해 제거된다. 다른 실시예에서, 하드 마스크(303)는 제거되지 않으며, 하드 마스크(303)는, 약 1.5 내지 약 2.5의 제어된 굴절률들을 갖는 물질들, 이를테면, SiO_2 및 이산화티타늄(TiO_2)을 포함한다.

[0025] 방법(200)에 기인한 도파관 구조(300)는 실질적으로 균일한 굴절률을 갖는다. 기판(301)에 대해 약 1.5 내지 약 2.5의 굴절률을 갖는 물질들을 활용하여, 공기의 굴절률(1.0)과 비교하면, 내부 전반사 또는 적어도 높은 수준의 내부 전반사가 달성되어 도파관 구조(300)를 통한 광 전파를 용이하게 한다.

[0026] 도 4a 내지 도 4e를 참조하여, 도파관 구조(400)를 제조하는 것과 관련하여 스탬프를 임프린팅하는 것, 경화 공정을 수행하는 것, 스탬프를 해제하는 것, 제1 식각 공정을 수행하는 것, 제2 식각 공정을 수행하는 것, 및 최상부 패턴 표면들, 도파관 패턴, 및 하드 마스크를 제거하는 것이 더 상세히 설명될 것이다.

[0027] 동작(201)에서, 양의 도파관 패턴(413)을 형성하기 위해, 기판(401)의 일부분(430)의 표면(402) 상에 형성되는 하드 마스크(403) 상에 배치된 레지스트(425)에 스탬프(426)가 임프린팅된다. 도 4a에 도시된 바와 같이, 스탬프(426)는, 역의 패턴(431)을 포함하는 음의 도파관 패턴(412)을 갖는다. 역의 패턴(431)은, 역의 입력 결합 부분(414), 역의 도파관 부분(416), 및 역의 출력 결합 부분(418) 중 적어도 하나를 포함한다. 동작(202)에서, 양의 도파관 패턴(413)이 경화된다.

[0028] 양의 도파관 패턴(413)은 패턴(422)을 포함한다. 패턴(422)은, 입력 결합 부분(415), 도파관 부분(417), 및 출력 결합 부분(419) 중 적어도 하나를 포함한다. 패턴(422)은, 제1 복수의 격자 패턴들(405), 도파관 패턴(433), 및 제2 복수의 격자 패턴들(427) 중 적어도 하나를 포함한다. 제1 복수의 격자 패턴들(405) 및 제2 복수의 격자 패턴들(427) 각각은, 종종 최하부 패턴 표면들로 지칭되는 잔류 층(411), 기판(401)의 표면(402)과 평행한 최상부 패턴 표면들(407), 및 기판(401)의 표면(402)에 대해 일정 양만큼 경사진 측벽 패턴 표면들(409)을 갖는다.

[0029] 동작(203)에서, 스탬프(426)가 레지스트(425)로부터 해제된다. 동작(204)에서, 잔류 층(411) 및 잔류 층(411) 아래에 배치된 하드 마스크(403)는, 기판(401)의 표면(402)이 노출되도록 제1 식각 공정을 수행함으로써 제거된다.

[0030] 동작(205)에서, 기판(401)은, 기판(401)의 표면(402)의 제1 비보호 영역이 노출되도록 마스킹된다. 기판(401)을 마스킹하는 것은, 기판(401)의 표면(402)과 물리적으로 접촉하는 섀도우 마스크를 배치하는 것, 또는 제1 비보호 영역이 노출되도록 기판(401) 위에 포토마스크를 정렬시키는 것을 포함할 수 있다. 일 실시예에서, 결과적인 도파관 구조(400)에 대해, 제1 비보호 영역은 제1 구역에 대응하고, 제2 비보호 영역은 제2 구역에 대응한다. 다른 실시예에서, 제1 비보호 영역은 제1 구역 및 제2 구역에 대응하고, 제2 비보호 영역은 제2 구역에 대응한다. 일 실시예에서, 도시된 바와 같이, 제1 구역은 입력 결합 구역(102)이고, 제2 구역은 출력 결합 구역(106)이다. 다른 실시예에서, 도시되진 않지만, 제1 구역 및 제2 구역은 입력 결합 구역(102) 또는 출력 결합 구역(106)의 구역들이다. 동작(206)에서, 제1 미리 결정된 시간 기간 동안 미리 결정된 각도로 제2 식각 공정을 수행하는 것은, 제1 깊이들(421) 및 기판(401)의 표면(402)에 대해 일정 양만큼 경사진 측벽 표면들(408)을 갖는 제1 복수의 격자들(404)을 형성한다. 미리 결정된 각도는, 도파관 구조(400)의 광 결합 효율을 최대화하도록 컴퓨터 모의실험에 의해 결정될 수 있고, 미리 결정된 각도는 약 15 도 내지 약 75 도의 범위일 수 있다. 제1 복수의 격자들(404)은, 표면과 평행한 최상부 표면들(406) 및 표면(302)에 대응하는 최하부 표면들(328)을 더 포함한다.

[0031] 미리 결정된 각도로 식각하는 것은, 각진 이온 주입, 각진 이온 식각, 및 방향성 RIE, 이를테면 방향성 리본-빔 이온 식각과 같은 식각 공정들을 포함할 수 있다. 각진 이온 주입은, 물질을 선택적으로 제거하여 제1 복수의 격자들(404)을 형성하기 위해, 기판(401)의 표면(402)에 대해 미리 결정된 각도로 기판(401)의 표면(402)을 향해 이온들을 가속시키고, 이온들을 이용하여 미리 결정된 각도로 기판(401)에 충격을 가하는 것을 포함한다. 일 실시예에서, 이온 발생 소스에 가까운 식각 가스의 도입은 이온 식각률을 개선할 것이다. 각진 이온 주입 장치의 일 예는, 캘리포니아 주 산타 클라라의 어플라이드 머티어리얼스, 인코포레이티드로부터 입수가능한 베리안 VIISTA® 트라이던트이다.

[0032] 동작(207)에서, 기판(401)은, 기판(401)의 표면(402)의 제2 비보호 영역이 노출되도록 마스킹된다. 제2 비보호 영역을 노출시키기 위해, 섀도우 마스크가 재위치될 수 있거나 포토마스크가 재정렬될 수 있다. 동작(208)에서, 제2 미리 결정된 시간 기간 동안 미리 결정된 각도로 식각함으로써 제2 깊이들(423)을 갖는 제2 복수의 각진 격자들(410)이 형성된다. 제2 복수의 각진 격자들(410)은, 최상부 표면들(406), 및 최하부 표면들

(428), 및 기판(401)의 표면(402)에 대해 일정 양만큼 경사진 측벽 표면들(408)을 더 포함한다.

[0033] 동작(209)에서, 입력 결합 구역(102), 도파관 구역(104), 및 출력 결합 구역(106)을 갖는 도파관 구조(400)를 형성하기 위해, 최상부 패턴 표면들(407), 도파관 패턴(433), 및 최상부 패턴 표면들(407)과 도파관 패턴(433) 아래에 배치된 하드 마스크(403)가 제거된다. 최상부 패턴 표면들(407) 및 도파관 패턴(433)은, 도파관 결합기(100)의 입력 결합 구역(102), 도파관 구역(104), 및 출력 결합 구역(106) 중 적어도 하나를 포함하는 도파관 구조(400)를 형성하도록 제거될 수 있다. 다른 실시예에서, 하드 마스크(403)는 제거되지 않으며, 하드 마스크(403)는, 약 1.5 내지 약 2.5의 제어된 굴절률들을 갖는 물질들을 포함한다. 방법(200)에 기인한 도파관 구조(400)는 실질적으로 균일한 굴절률을 갖는다.

[0034] 도 5는, 도 6a 내지 도 6e에 도시된 바와 같은, 도파관 구조(600)를 형성하기 위한 방법(500)의 동작들을 예시하는 흐름도이다. 일 실시예에서, 도파관 구조(600)는, 도파관 결합기(100)의 입력 결합 구역(102), 도파관 구역(104), 및 출력 결합 구역(106) 중 적어도 하나에 대응한다. 동작(501)에서, 양의 도파관 패턴(613)을 형성하기 위해, 기판(601)의 일부분(630)의 표면(602) 상에 형성되는 하드 마스크(603) 상에 배치된 레지스트(625)에 스탬프(626)가 임프린팅된다. 도 6a에 도시된 바와 같이, 스탬프(626)는, 역의 패턴(631)을 포함하는 음의 도파관 패턴(612)을 갖는다. 역의 패턴(631)은, 역의 입력 결합 부분(614), 역의 도파관 부분(616), 및 역의 출력 결합 부분(618) 중 적어도 하나를 포함한다.

[0035] 양의 도파관 패턴(613)은 패턴(622)을 포함한다. 패턴(622)은, 입력 결합 부분(615), 도파관 부분(617), 및 출력 결합 부분(619) 중 적어도 하나를 포함한다. 패턴(622)은, 제1 복수의 격자 패턴들(605), 도파관 패턴(633), 및 제2 복수의 격자 패턴들(627) 중 적어도 하나를 포함한다. 제1 복수의 격자 패턴들(605) 및 제2 복수의 격자 패턴들(627) 각각은, 종종 최하부 패턴 표면들로 지칭되는 잔류 층(611), 기판(601)의 표면(602)과 평행한 최상부 패턴 표면들(607), 및 기판(601)의 표면(602)에 대해 일정 양만큼 경사진 측벽 패턴 표면들(609)을 갖는다.

[0036] 동작(502)에서, 양의 도파관 패턴(613)은, 적외선(IR) 방사선 및 자외선(UV) 방사선과 같은 전자기 방사선에 대한 노출에 의해 경화된다. 동작(503)에서, 스탬프(626)가 레지스트(625)로부터 해제된다. 동작(504)에서, 잔류 층(611)은, 잔류 층(611)이 제거될 때까지 플라즈마 애싱함으로써 제거된다. 동작(505)에서, 잔류 층(611) 아래에 배치된 하드 마스크(603)는, 이온 식각, 반응성 이온 식각(RIE), 및 고도로 선택적인 습식 화학 식각에 의해 제거된다.

[0037] 동작(506)에서, 기판(601)은, 기판(601)의 표면(602)의 제1 비보호 영역이 노출되도록 마스킹된다. 기판(601)을 마스킹하는 것은, 기판(601)의 표면(602)과 물리적으로 접촉하는 섀도우 마스크를 배치하는 것, 또는 제1 비보호 영역이 노출되도록 기판(601) 위에 포토마스크를 정렬시키는 것을 포함할 수 있다. 일 실시예에서, 결과적인 도파관 구조(600)에 대해, 제1 비보호 영역은 제1 구역에 대응하고, 제2 비보호 영역은 제2 구역에 대응하고, 제3 비보호 영역은 제3 구역에 대응한다. 다른 실시예에서, 제1 비보호 영역은 제1 구역, 제2 구역, 및 제3 구역에 대응하고, 제2 비보호 영역은 제2 구역 및 제3 구역에 대응하고, 제3 비보호 영역은 제3 구역에 대응한다. 일 실시예에서, 도시된 바와 같이, 제1 구역은 입력 결합 구역(102)이고, 제2 구역 및 제3 구역은 출력 결합 구역(106)이다. 다른 실시예에서, 도시되진 않지만, 제1 구역, 제2 구역, 및 제3 구역은 입력 결합 구역(102) 또는 출력 결합 구역(106)의 구역들이다.

[0038] 동작(507)에서, 일 실시예에서는, 제1 미리 결정된 시간 기간 동안 미리 결정된 각도로 제1 식각 깊이까지 방향성 반응성 이온 식각(RIE)함으로서, 제1 깊이들(621)을 갖는 제1 복수의 격자들(604)이 형성된다. 제1 복수의 격자들(604)은, 기판(601)의 표면(602)과 평행한 최상부 표면들(606), 기판(601)의 표면(602)에 대응하는 최하부 표면들(628), 기판(601)의 표면(602)에 대해 일정 양만큼 경사진 측벽 표면들(608)을 더 포함한다.

[0039] 동작(508)에서, 기판(601)은, 기판(601)의 표면(602)의 제2 비보호 영역이 노출되도록 마스킹된다. 제2 비보호 영역을 노출시키기 위해, 섀도우 마스크가 재위치될 수 있거나 포토마스크가 재정렬될 수 있다. 일 실시예에서, 제2 비보호 영역은, 출력 결합 구역(106)의 제1 부분(634)에 대응한다. 다른 실시예에서, 제2 비보호 영역은 출력 결합 구역(106)의 제1 부분(634) 및 제2 부분(635)에 대응한다. 일 실시예에서, 동작(509)에서는, 제2 미리 결정된 시간 기간 동안의 미리 결정된 각도로의 방향성 RIE에 의해, 제1 부분(634)에 있는 제2 깊이들(623)을 갖는 제2 복수의 각진 격자들(610)이 형성된다. 제2 복수의 각진 격자들(610)은, 최상부 표면들(606), 및 최하부 표면들(628), 및 기판(601)의 표면(602)에 대해 일정 양만큼 경사진 측벽 표면들(608)을 더 포함한다.

[0040] 동작(510)에서, 기판(601)은, 기판(601)의 표면(602)의 제3 비보호 영역이 노출되도록 마스킹된다. 제3 비보호 영역을 노출시키기 위해, 새도우 마스크가 재위치될 수 있거나 포토마스크가 재정렬될 수 있다. 일 실시예에서, 제3 비보호 영역은, 출력 결합 구역(106)의 제2 부분(635)에 대응한다. 동작(511)에서, 제3 미리 결정된 시간 기간 동안의 미리 결정된 각도로의 방향성 RIE에 의해, 제3 깊이들(629)을 갖는 제3 복수의 각진 격자들(632)이 형성된다. 제3 복수의 각진 격자들(632)은, 최상부 표면들(606), 및 기판(601)의 표면(602)과 평행한 최하부 표면들(628), 및 기판(601)의 표면(602)에 대해 일정 양만큼 경사진 측벽 표면들(608)을 더 포함한다.

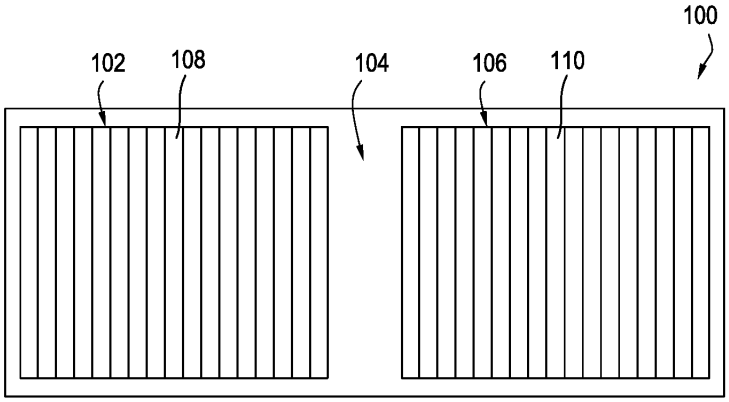
[0041] 동작(512)에서, 최상부 패턴 표면들(607), 도파관 패턴(633), 및 최상부 패턴 표면들(607)과 도파관 패턴(633) 아래에 배치된 하드 마스크(603)가 플라즈마 애싱에 의해 제거된다. 동작(513)에서, 입력 결합 구역(102), 도파관 구역(104), 및 출력 결합 구역(106)을 갖는 도파관 구조(600)를 형성하기 위해, 이온 식각, RIE, 또는 고도로 선택적인 습식 화학 식각에 의해, 최상부 패턴 표면들(607)과 도파관 패턴(633) 아래에 배치된 하드 마스크(603)가 제거된다. 다른 실시예에서, 하드 마스크(603)는 제거되지 않으며, 하드 마스크(603)는, 약 1.5 내지 약 2.5의 제어된 굴절률들을 갖는 물질들을 포함한다. 방법(500)에 기인한 도파관 구조(600)는 실질적으로 균일한 굴절률을 갖는다.

[0042] 요약하면, 기판들을 활용하여 도파관 구조들을 제조하기 위한 방법들이 본원에 설명된다. 기판들의 활용은, 실질적으로 균일한 굴절률들을 갖는 입력 결합 구역들, 도파관 구역들, 및 출력 결합 구역들을 갖는 도파관 구조들을 제공한다. 기판들에 대해 약 1.5 내지 약 2.5의 굴절률을 갖는 물질들을 활용하여, 공기의 굴절률(1.0)과 비교하면, 내부 전반사 또는 적어도 높은 수준의 내부 전반사가 달성되어 증강 구조를 통한 광 전파를 용이하게 한다.

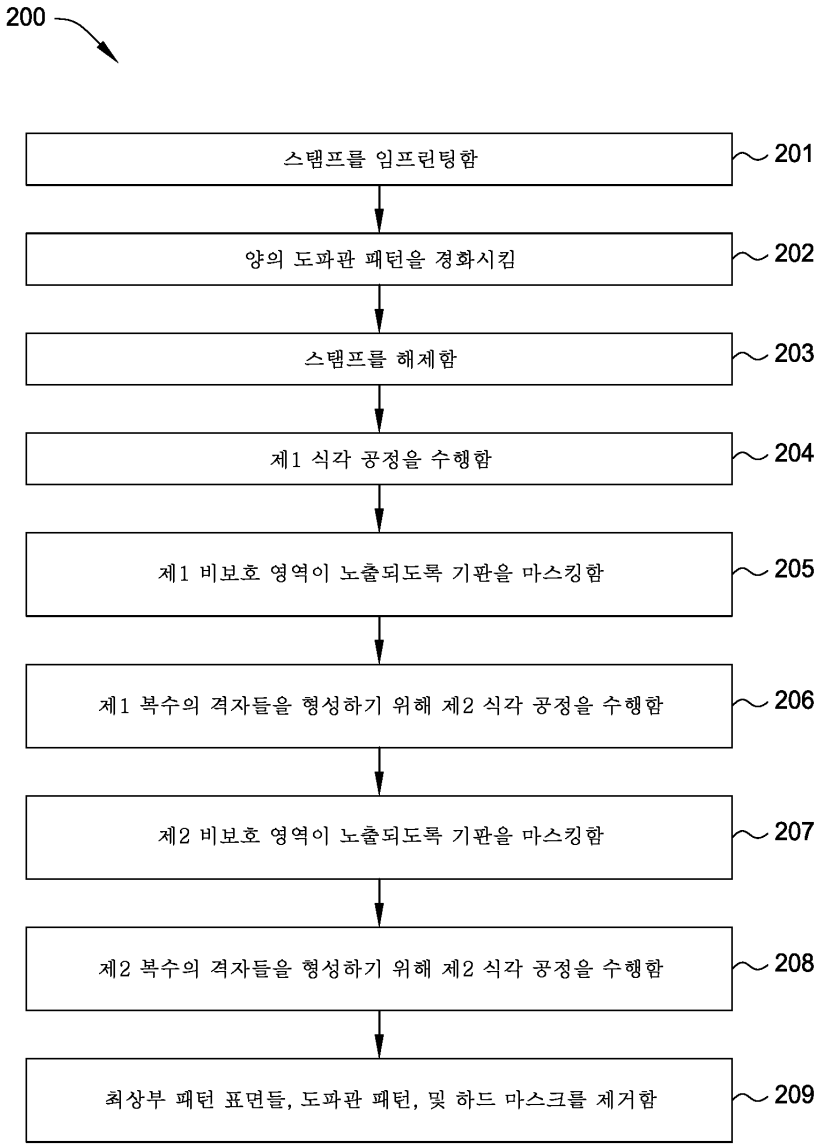
[0043] 전술한 내용이 본 개시내용의 예들에 관한 것이지만, 본 개시내용의 다른 그리고 추가적인 예들이 본 개시내용의 기본적인 범위로부터 벗어나지 않으면서 고안될 수 있으며, 본 개시내용의 범위는 하기의 청구항들에 의해 결정된다.

도면

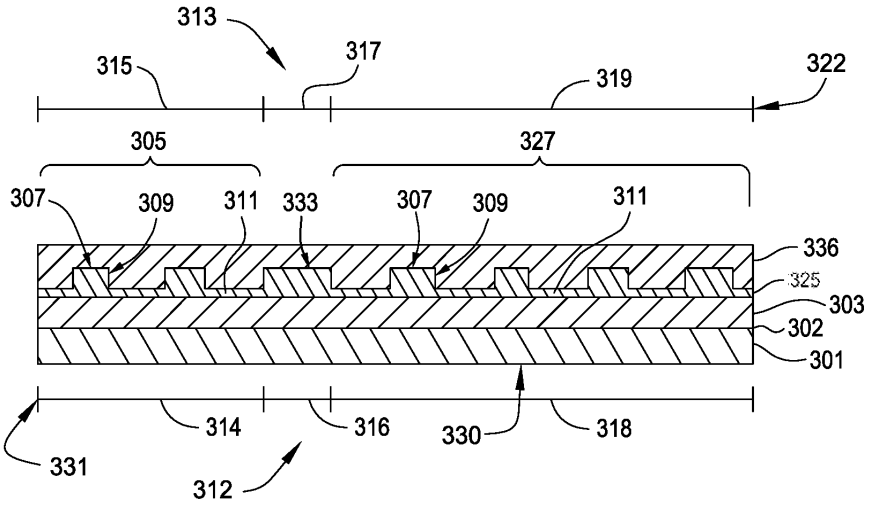
도면1



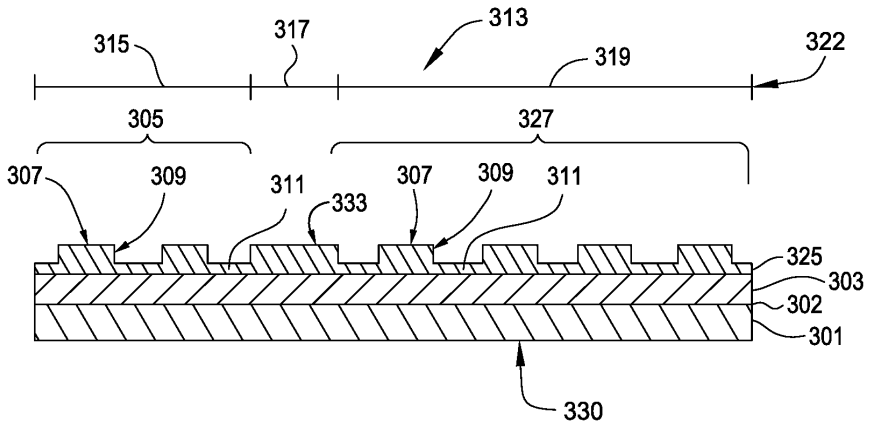
도면2


200
스탬프를 임프린팅함
201
양의 도파관 패턴을 경화시킴
202
스탬프를 해제함
203
제1 식각 공정을 수행함
204
제1 비보호 영역이 노출되도록 기판을 마스킹함
205
제1 복수의 격자들을 형성하기 위해 제2 식각 공정을 수행함
206
제2 비보호 영역이 노출되도록 기판을 마스킹함
207
제2 복수의 격자들을 형성하기 위해 제2 식각 공정을 수행함
208
최상부 패턴 표면들, 도파관 패턴, 및 하드 마스크를 제거함
209

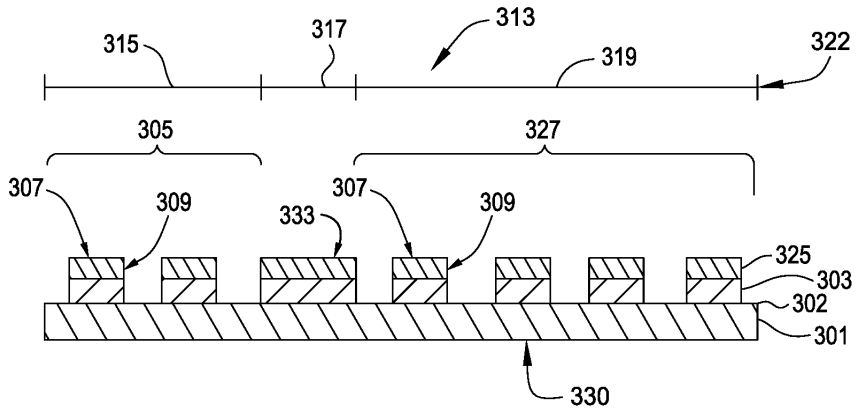
도면3a


313
315
317
319
322
305
327
307
309
311
333
307
309
311
336
325
303
302
301
314
316
330
318
331
312

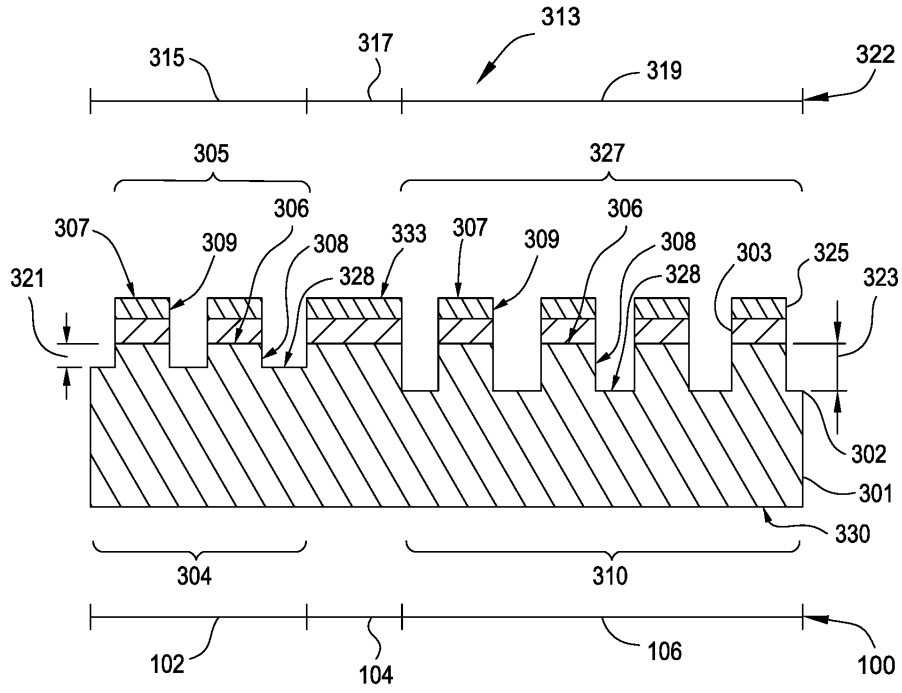
도면3b



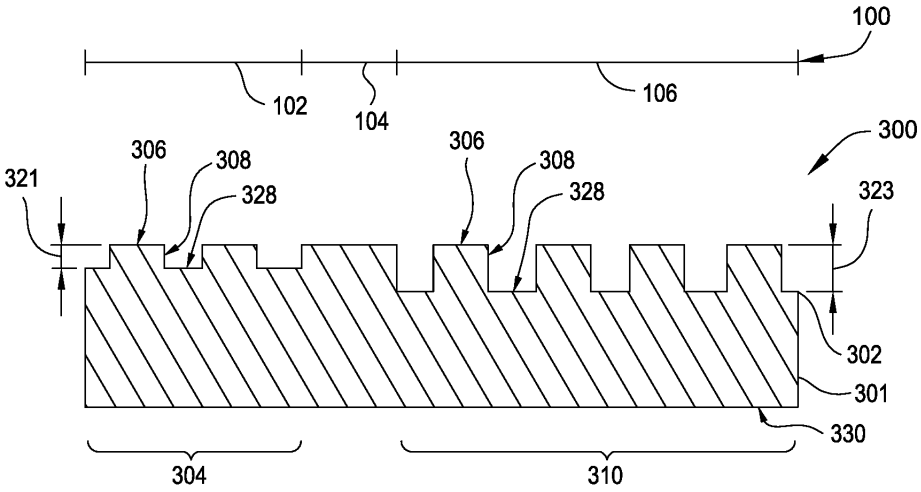
도면3c



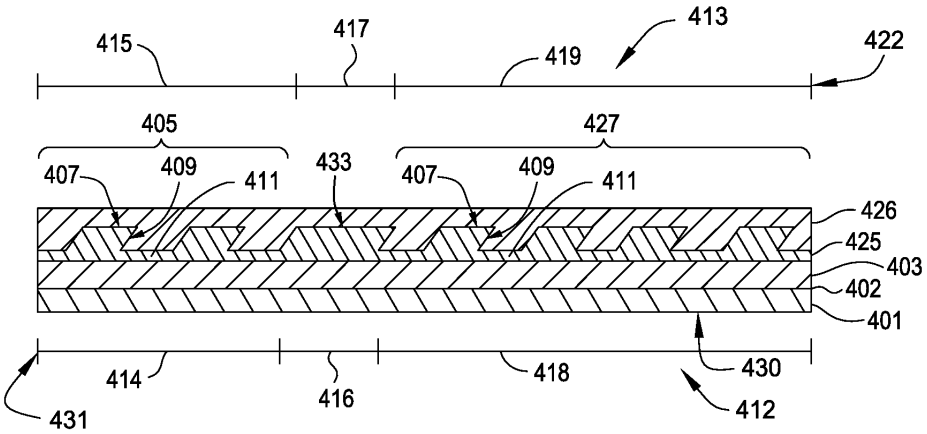
도면3d



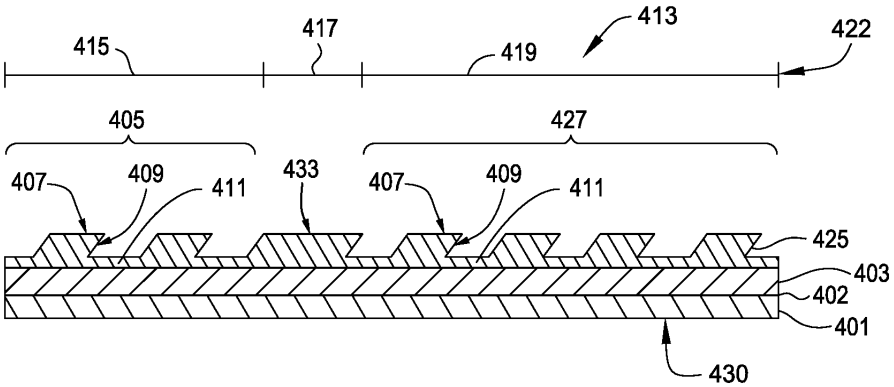
도면3e



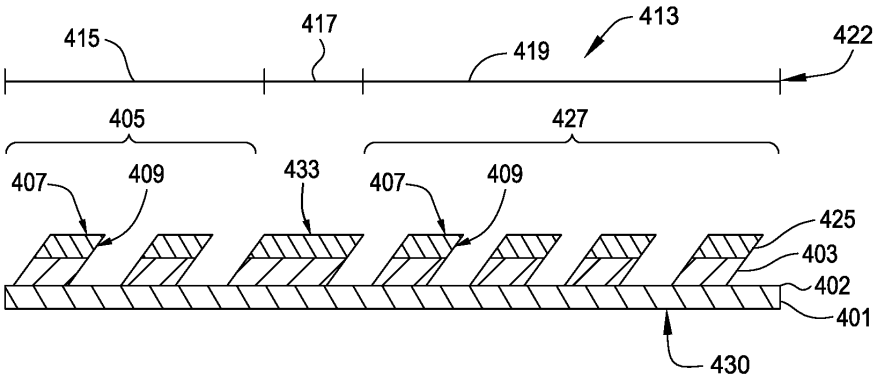
도면4a



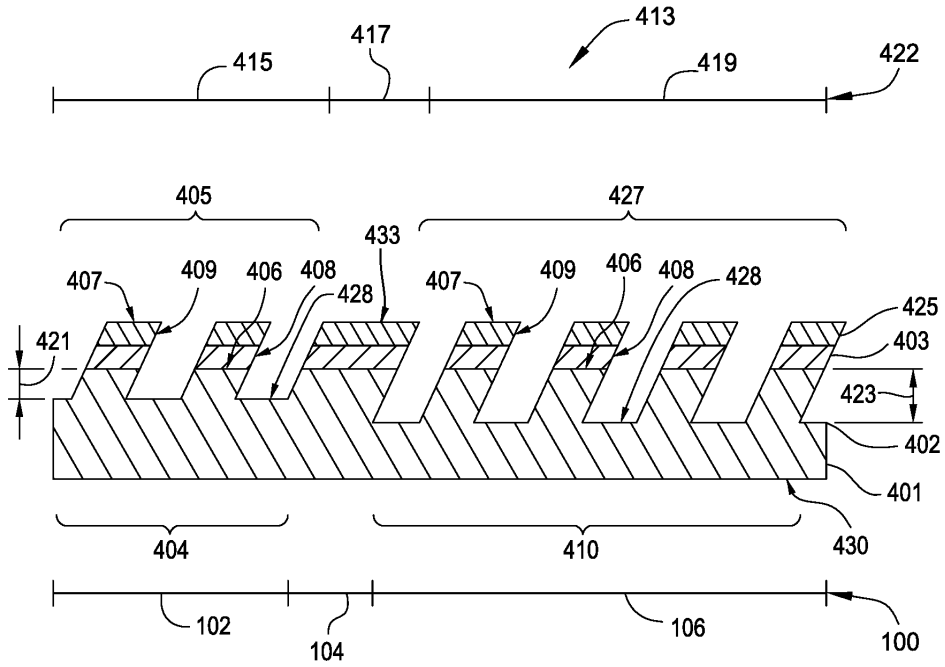
도면4b



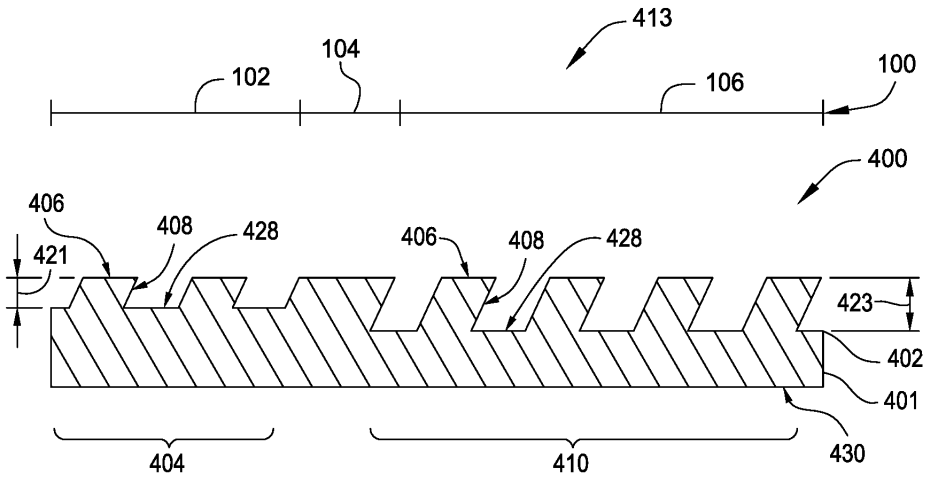
도면4c



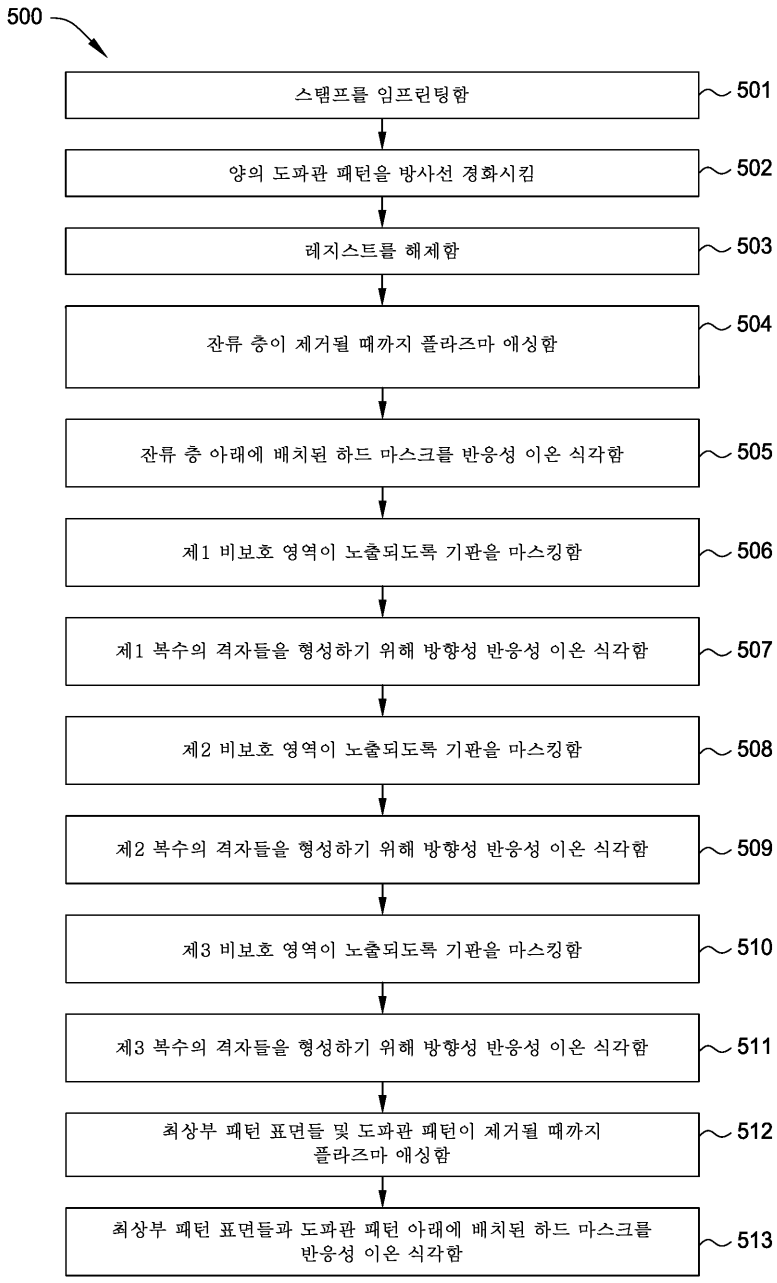
도면4d



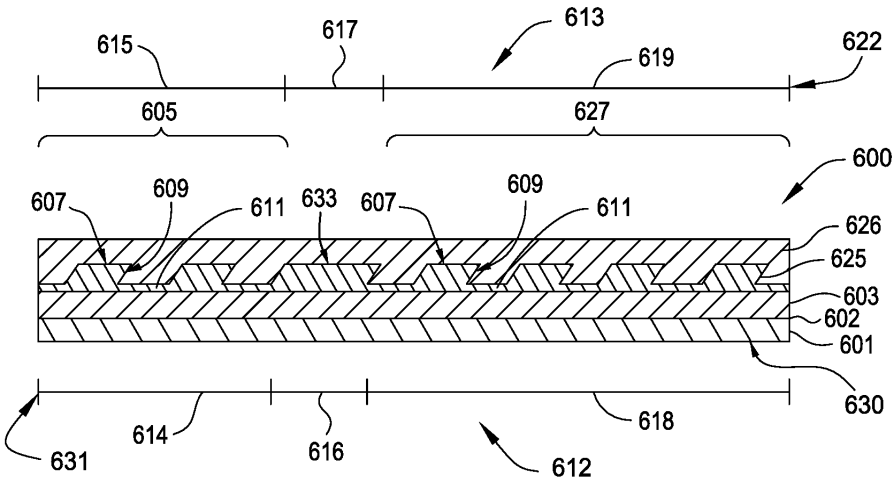
도면4e



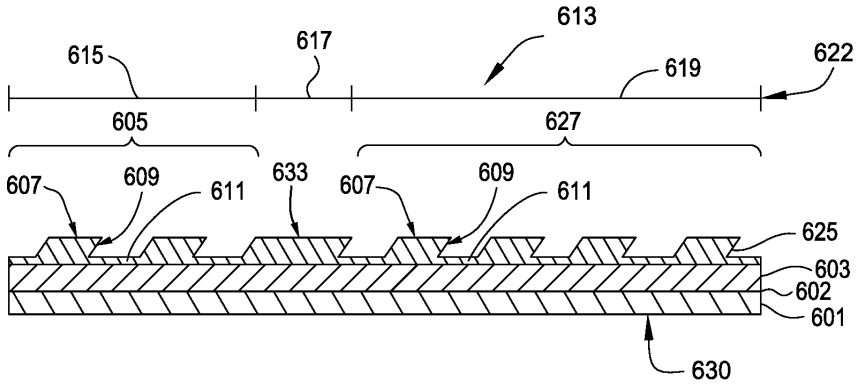
도면5


500
스탬프를 임프린팅함
501
양의 도파관 패턴을 방사선 경화시킴
502
레지스트를 해제함
503
잔류 층이 제거될 때까지 플라즈마 애싱함
504
잔류 층 아래에 배치된 하드 마스크를 반응성 이온 식각함
505
제1 비보호 영역이 노출되도록 기판을 마스킹함
506
제1 복수의 격자들을 형성하기 위해 방향성 반응성 이온 식각함
507
제2 비보호 영역이 노출되도록 기판을 마스킹함
508
제2 복수의 격자들을 형성하기 위해 방향성 반응성 이온 식각함
509
제3 비보호 영역이 노출되도록 기판을 마스킹함
510
제3 복수의 격자들을 형성하기 위해 방향성 반응성 이온 식각함
511
최상부 패턴 표면들 및 도파관 패턴이 제거될 때까지
플라즈마 애싱함
512
최상부 패턴 표면들과 도파관 패턴 아래에 배치된 하드 마스크를
반응성 이온 식각함
513

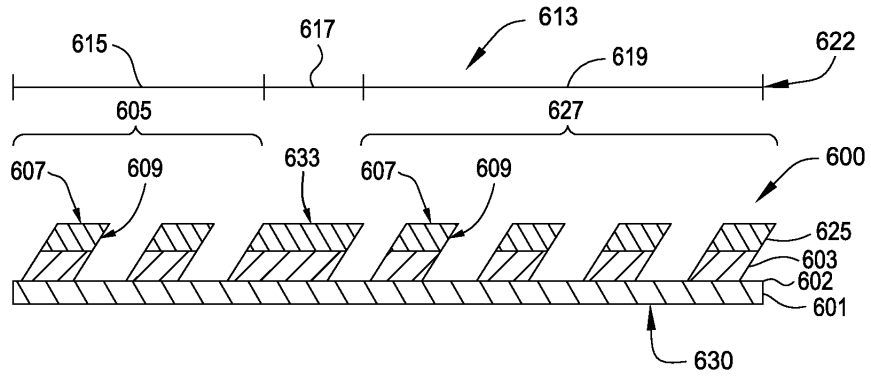
도면6a



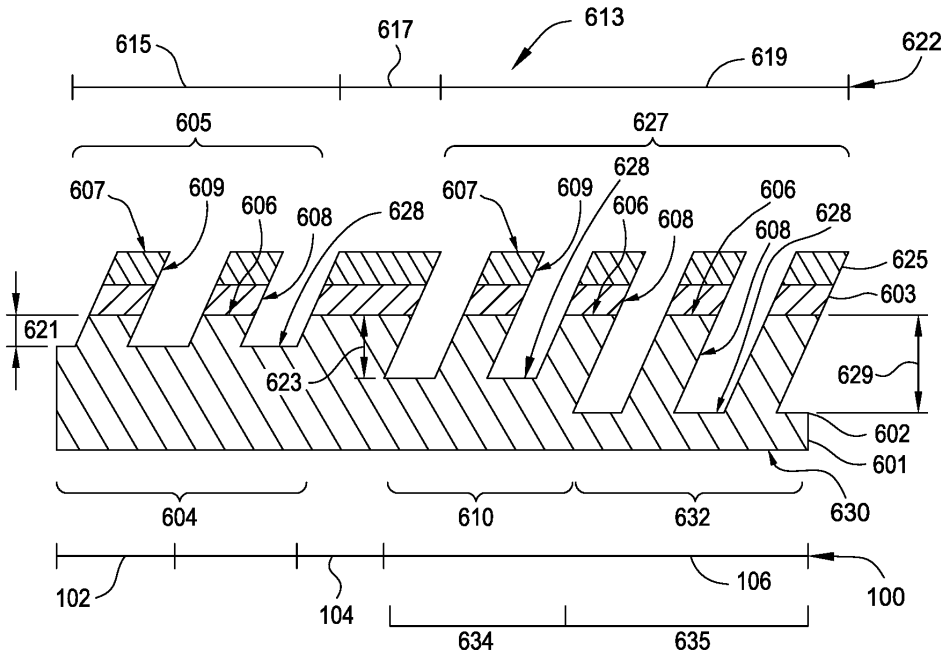
도면6b



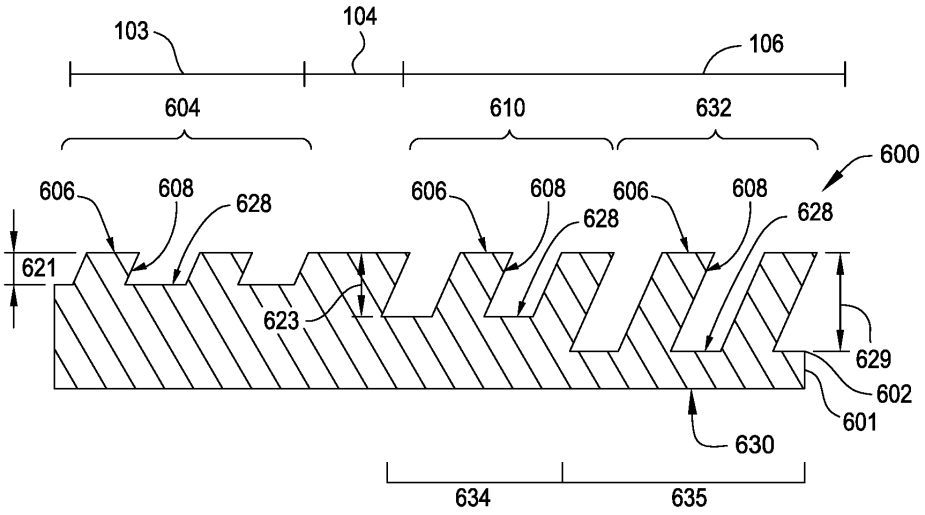
도면6c



도면6d


615
617
613
619
622
605
627
607
609
606
608
628
607
609
628
606
608
606
608
628
625
603
621
623
629
602
601
630
604
610
632
102
104
106
100
634
635

도면6e


103
104
106
604
610
632
600
606
608
628
606
608
628
606
608
628
621
623
629
602
601
630
634
635