

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年5月1日(01.05.2025)



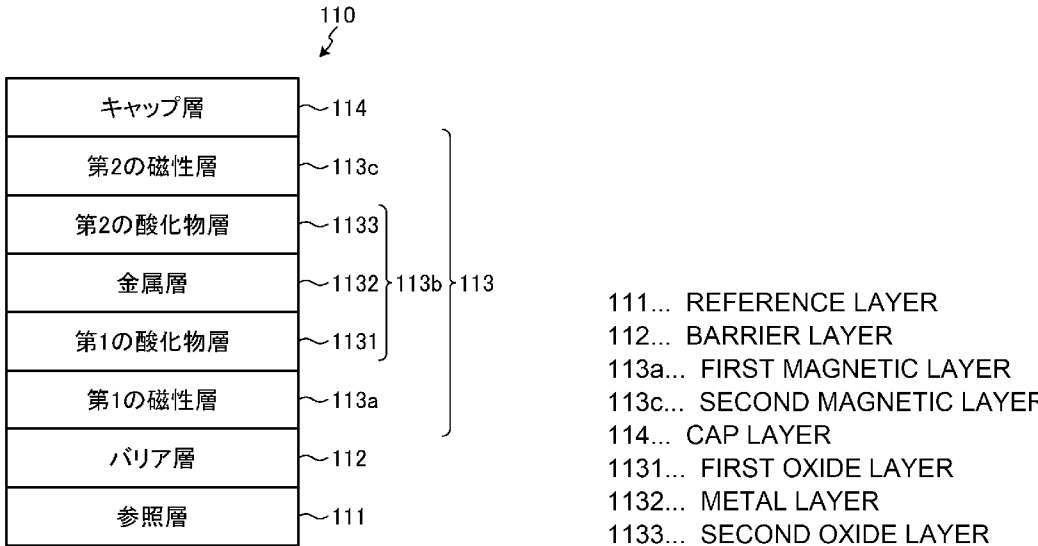
(10) 国際公開番号
WO 2025/089082 A1

- (51) 国際特許分類:
H10B 61/00 (2023.01) H10N 50/20 (2023.01)
H10N 50/10 (2023.01)
- (21) 国際出願番号: PCT/JP2024/036216
- (22) 国際出願日: 2024年10月10日(10.10.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-185041 2023年10月27日(27.10.2023) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 (JP).
- (72) 発明者: 苅屋田 英嗣 (KARIYADA, Eiji); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 (JP). 遠藤 将起(ENDO, Masaki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 (JP). 佐藤 陽(SATO, Yo); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 (JP).
- (74) 代理人: 弁理士法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎ノ門ダイビルイースト (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

(54) Title: MAGNETORESISTIVE ELEMENT, STORAGE DEVICE, AND ELECTRONIC APPLIANCE

(54) 発明の名称: 磁気抵抗素子、記憶装置および電子機器

[図4]



(57) Abstract: A magnetoresistive element according to one embodiment of the present disclosure comprises: a reference layer; a barrier layer laminated on the reference layer; a storage layer laminated on the barrier layer; and a cap layer laminated on the storage layer. The storage layer or the cap layer has a first oxide layer, a metal layer laminated on the first oxide layer, and a second oxide layer laminated on the metal layer.

(57) 要約: 本開示の一形態に係る磁気抵抗素子は、参照層と、前記参照層に積層されたバリア層と、前記バリア層に積層された記憶層と、前記記憶層に積層されたキャップ層と、を備え、前記記憶層または前記キャップ層は、第1の酸化物層と、前記第1の酸化物層に積層された金属層と、前記金属層に積層された第2の酸化物層と、を有する。

[続葉有]



BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

明 細 書

発明の名称：磁気抵抗素子、記憶装置および電子機器

技術分野

[0001] 本開示は、磁気抵抗素子、記憶装置および電子機器に関する。

背景技術

[0002] 高い保持特性 (Δ) を有する磁気抵抗素子として、Q-I (Quad-interface) 型のMTJ (磁気トンネル接合) 素子が提案されている (例えば、特許文献1 参照)。Q-I 型のMTJ 素子は、例えば、参照層、バリア層、第1の磁性層、中間層、第2の磁性層およびキャップ層がその記載順で積層されて構成されている。第1の磁性層、中間層および第2の磁性層は、記憶層として機能する。バリア層、中間層およびキャップ層には、非磁性層 (例えば、MgO) が用いられる。このため、第1の磁性層および第2の磁性層と非磁性層とが接する界面は四カ所となる。

[0003] 前述の第1の磁性層および第2の磁性層が垂直磁化層となるためには、それらの界面で発現する界面磁気異方性が利用されている。第1の磁性層および第2の磁性層は、中間層を介して磁氣的に結合しており、見かけ上一つの磁性層として機能する。このため、Q-I 型のMTJ 素子ではトータルの磁性体の体積が増えるので、保持特性は一般的なD-I (Double-interface) 型のMTJ 素子に比べて向上する。なお、D-I 型のMTJ 素子では、記憶層は一層の磁性層であり、磁性層と非磁性層とが接する界面は二カ所となる。また、Q-I 型のMTJ 素子では中間層の膜厚を厚くすることで、界面磁気異方性がより高くなるため、保持特性をさらに高めることが可能となる。

先行技術文献

特許文献

[0004] 特許文献1：国際公開第2019/187674号

発明の概要

発明が解決しようとする課題

[0005] しかしながら、Q－I型などの磁気抵抗素子において、保持特性の向上のために中間層（例えば、MgO）の厚さを厚くすると、中間層起因（例えば、MgO起因）の寄生抵抗が発現し、TMR比（トンネル磁気抵抗比）が低下してしまう。

[0006] そこで、本開示では、保持特性の向上およびTMR比の低下の抑制を実現することが可能な磁気抵抗素子、記憶装置および電子機器を提供する。

課題を解決するための手段

[0007] 本開示の一形態に係る磁気抵抗素子は、参照層と、前記参照層に積層されたバリア層と、前記バリア層に積層された記憶層と、前記記憶層に積層されたキャップ層と、を備え、前記記憶層または前記キャップ層は、第1の酸化物層と、前記第1の酸化物層に積層された金属層と、前記金属層に積層された第2の酸化物層と、を有する。

[0008] 本開示の一形態に係る記憶装置は、磁気抵抗素子を備え、前記磁気抵抗素子は、参照層と、前記参照層に積層されたバリア層と、前記バリア層に積層された記憶層と、前記記憶層に積層されたキャップ層と、を備え、前記記憶層または前記キャップ層は、第1の酸化物層と、前記第1の酸化物層に積層された金属層と、前記金属層に積層された第2の酸化物層と、を有する。

[0009] 本開示の一形態に係る電子機器は、磁気抵抗素子を有する記憶装置を備え、前記磁気抵抗素子は、参照層と、前記参照層に積層されたバリア層と、前記バリア層に積層された記憶層と、前記記憶層に積層されたキャップ層と、を備え、前記記憶層または前記キャップ層は、第1の酸化物層と、前記第1の酸化物層に積層された金属層と、前記金属層に積層された第2の酸化物層と、を有する。

図面の簡単な説明

[0010] [図1]第1の実施形態に係る記憶装置の構成例を示す図である。

[図2]第1の実施形態に係るメモリセルの構成例を示す図である。

[図3]第1の実施形態に係るメモリセルの他の構成例を示す図である。

[図4]第1の実施形態に係る磁気抵抗素子の構成例を示す図である。

[図5]第1の実施形態の実施例に係る磁気抵抗素子の構成例を示す図である。

[図6]第1の実施形態の比較例に係る磁気抵抗素子の構成例を示す図である。

[図7]第1の実施形態の実施例および比較例に係る磁気抵抗素子の抵抗 R_A と中間層の厚さとの関係を示すグラフである。

[図8]第1の実施形態の実施例および比較例に係る磁気抵抗素子の磁気抵抗比 MR と中間層の厚さとの関係を示すグラフである。

[図9]第1の実施形態の実施例および比較例に係る磁気抵抗素子の熱安定性指数 Δ と中間層の厚さとの関係を示すグラフである。

[図10]第1の実施形態の実施例に係る磁気抵抗素子の抵抗 R_A と TaO_x 層の厚さとの関係を示すグラフである。

[図11]第1の実施形態の実施例に係る磁気抵抗素子の磁気抵抗比 MR と TaO_x 層の厚さとの関係を示すグラフである。

[図12]第1の実施形態の実施例に係る磁気抵抗素子の抵抗 R_A と $CoFeB$ 層の厚さとの関係を示すグラフである。

[図13]第1の実施形態の実施例に係る磁気抵抗素子の磁気抵抗比 MR と $CoFeB$ 層の厚さとの関係を示すグラフである。

[図14]第1の実施形態の実施例に係る磁気抵抗素子の抵抗 R_A と MgO 層の厚さとの関係を示すグラフである。

[図15]第1の実施形態の実施例に係る磁気抵抗素子の磁気抵抗比 MR と MgO 層の厚さとの関係を示すグラフである。

[図16]第1の実施形態に係る磁気抵抗素子のチップへの挿入位置の具体例を示す断面図である。

[図17]第2の実施形態に係る磁気抵抗素子の構成例を示す図である。

[図18]前述の各実施形態のいずれかに係る記憶装置の適用例を示す図である。

[図19]適用例に係る撮像装置の構成例を示す図である。

[図20]適用例に係る測距装置の構成例を示す図である。

発明を実施するための形態

[0011] 以下に本開示の実施形態について図面に基づいて詳細に説明する。実施形態は、実施例や変形例なども含む。なお、本開示の実施形態により本開示に係る素子や装置、機器、方法などは限定されるものではない。また、以下の実施形態において、基本的に同一の部位には同一の符号を付することにより重複する説明を省略する。

[0012] 以下の1または複数の実施形態は、各々が独立に実施されることが可能である。一方で、以下の複数の実施形態は少なくとも一部が他の実施形態の少なくとも一部と適宜組み合わせられて実施されてもよい。これら複数の実施形態は、互いに異なる新規な特徴を含み得る。したがって、各実施形態は、互いに異なる目的または課題を解決することに寄与し得、互いに異なる効果を奏し得る。なお、各実施形態における効果はあくまで例示であって限定されるものではなく、他の効果があってもよい。

[0013] 以下に示す項目順序に従って本開示を説明する。

1. 第1の実施形態

1-1. 記憶装置の構成例

1-2. メモリセルの構成例

1-3. 磁気抵抗素子の構成例

1-4. 磁気抵抗素子の実施例

1-4-1. 実施例・比較例

1-4-2. TaO_x層の厚さ範囲

1-4-3. CoFeB層の厚さ範囲

1-4-4. MgO層の厚さ範囲

1-5. 中間層の具体例

1-6. 磁気抵抗素子のチップへの挿入位置の具体例

2. 第2の実施形態

2-1. 磁気抵抗素子の構成例

3. 各実施形態に係る作用・効果

4. 他の実施形態

5. 適用例

5-1. 各種装置

5-2. 撮像装置

5-3. 測距装置

6. 付記

[0014] <1. 第1の実施形態>

<1-1. 記憶装置の構成例>

本実施形態に係る記憶装置10の構成例について図1を参照して説明する。図1は、本実施形態に係る記憶装置10の構成例を示す図である。

[0015] 図1に示すように、記憶装置10は、メモリセルアレイ11を備える。この記憶装置10は、磁性体の磁化方向によりデータを保持する記憶装置の一例である。

[0016] メモリセルアレイ11は、行列状に配置された複数のメモリセル100を含む。これらのメモリセル100は、それぞれビットラインBL、ソースラインSL及びワードラインWLに接続される。例えば、複数のワードラインWLはそれぞれ行方向に延伸するように配線されており、複数のビットラインBL及び複数のソースラインSLはそれぞれ列方向に延伸するように配線されている。ビットラインBL、ソースラインSL及びワードラインWLは、それぞれ制御線として機能する。

[0017] 各メモリセル100は、それぞれ磁気抵抗素子（磁気抵抗効果素子）110及び選択素子120を有する。磁気抵抗素子110は、例えば、MTJ（Magnetic Tunnel Junction）素子である。選択素子120は、磁気抵抗素子110の一端に接続され、磁気抵抗素子110への電圧や電流などの印加を制御する素子である。この選択素子120としては、例えば、各種トランジスタを用いることができる。また、メモリセル100としては、例えば、STT（Spin Transfer Torque）-MRAM（Magnetoresistive Random Access Memory）セルまたはVC-MRAMセルを用いることができる。

[0018] 図1の例では、各メモリセル100は、列方向の二列ごとに1本のソース

ラインSLを共有する。つまり、列方向の二列に並ぶ各メモリセル100は、2本のビットラインBLと1本のソースラインSLに接続されている（2BL／1SL）。

[0019] 記憶装置10は、メモリセルアレイ11の他に、周辺回路20を含む。図1の例では、周辺回路20として、I/O（入出力回路）21、制御回路22、電圧生成回路23、書き込み回路24、読み出し回路25、ビットラインアドレスデコーダ26、ビットライン制御回路27、ワードラインアドレスデコーダ28、ワードライン制御回路29およびセンスアンプ30が示されている。ビットライン制御回路27はビットラインBLに接続されており、ワードライン制御回路29はワードラインWLに接続されており、センスアンプ30はソースラインSLに接続されている。このようなメモリの基本的な構成は公知であるので、その基本的な構成については端的に説明する。

[0020] I/O21は、記憶装置10の外部回路（例えば、演算回路など）と、記憶装置10の制御回路22との間で、データの読み書きに関するコマンド、アクセス対象のメモリセル100のアドレス、データなどの受け渡しを可能にする。

[0021] 制御回路22は、コマンドに応じて、メモリセル100のデータの書き込み及び読み出しに関する制御を行う。例えば、制御回路22は、外部回路からのコマンド（書き込みや読み出しなどのコマンド）を受信し、受信したコマンドに基づいてデータの書き込みおよび読み出しの制御を行う。

[0022] 電圧生成回路23は、メモリセル100のデータの書き込み及び読み出しに用いられる電圧（例えば、パルス電圧）を生成し、その生成した電圧を書き込み回路24および読み出し回路25に供給する。なお、回路動作に必要な電圧は、別途与えられる。

[0023] 書き込み回路24は、メモリセル100へのデータの書き込みに用いる電圧や電流（例えば、パルス電圧やパルス電流）を制御する。書き込み回路24は、書き込み部として機能する。

[0024] 読み出し回路25は、メモリセル100のデータの読み出しを制御する。

具体的には、読み出し回路25は、磁気抵抗素子110の抵抗値の検出に用いる電圧（例えば、パルス電圧）を制御する。読み出し回路25は、読み出し部として機能する。

[0025] ビットラインアドレスデコーダ26は、上述のI/O21で受け付けられたアドレスに対応するビットラインBLのアドレスを得る。

[0026] ビットライン制御回路27は、ビットラインアドレスデコーダ26のアドレスに対応するビットラインBLを選択して制御する。例えば、書き込み回路24によるメモリセル100へのデータの書き込み、及び、読み出し回路25によるメモリセル100のデータの読み出しは、ビットライン制御回路27などを介して行われる。

[0027] ワードラインアドレスデコーダ28は、上述のI/O21で受け付けられたアドレスに対応するワードラインWLのアドレスを得る。

[0028] ワードライン制御回路29は、ワードラインアドレスデコーダ28のアドレスに対応するワードラインWLを選択して制御する。

[0029] センスアンプ30は、読み出し回路25によってメモリセル100から読み出されるデータ、具体的には磁気抵抗素子110の抵抗値を検出する。

[0030] <1-2. メモリセルの構成例>

本実施形態に係るメモリセル100の構成例について図2および図3を参照して説明する。図2および図3のそれぞれは、本実施形態に係るメモリセル100の構成例を示す図である。

[0031] 図2および図3の例では、メモリセル100の磁気抵抗素子110および選択素子120は直列に接続されており、選択素子120はドレイン（ドレイン端子）、ソース（ソース端子）およびゲート（ゲート端子）を有している。なお、コンタクト層103およびコンタクト層104は、例えば、電極層または接続層などに相当する。

[0032] 図2に示すように、メモリセル100の磁気抵抗素子110は、例えば、コンタクト層103を介して配線101に接続され、コンタクト層104を介して選択素子120に接続される。選択素子120のドレインがコンタク

ト層 104 に接続され、そのソースがソースライン SL に接続される。また、選択素子 120 のゲートは、ワードライン WL に接続される。なお、コンタクト層 103 は、ビットライン BL を構成する配線 101 に接続される。ワードライン WL にオン電圧を印加することにより、選択素子 120 が導通し、磁気抵抗素子 110 に電圧（電流）を印加することができる。

[0033] 図 3 に示すように、メモリセル 100 の磁気抵抗素子 110 は、例えば、コンタクト層 104 を介して配線 102 に接続され、コンタクト層 103 を介して選択素子 120 に接続される。選択素子 120 のドレインがビットライン BL に接続され、そのソースがコンタクト層 103 に接続される。また、選択素子 120 のゲートは、ワードライン WL に接続される。なお、コンタクト層 104 は、ソースライン SL を構成する配線 102 に接続される。ワードライン WL にオン電圧を印加することにより、選択素子 120 が導通し、磁気抵抗素子 110 に電圧（電流）を印加することができる。

[0034] ビットライン BL は、前述のように、ビットライン制御回路 27（図 1 参照）に接続される。ワードライン WL は、ワードライン制御回路 29（図 1 参照）に接続される。ソースライン SL は、センスアンプ 30（図 1 参照）に接続される。ビットライン BL およびソースライン SL の間に電圧を印加するとともにワードライン WL に選択素子 120 を導通させるオン電圧を印加することにより、磁気抵抗素子 110 に書き込みや読出しのための電圧（電流）を印加することができる。

[0035] <1-3. 磁気抵抗素子の構成例>

本実施形態に係る磁気抵抗素子 110 の構成例について図 4 を参照して説明する。図 4 は、本実施形態に係る磁気抵抗素子 110 の構成例を示す図である。

[0036] 図 4 に示すように、磁気抵抗素子 110 は、参照層 111 と、バリア層 112 と、記憶層 113 と、キャップ層 114 と、を有する。図 4 の例では、参照層 111、バリア層 112、記憶層 113 およびキャップ層 114 がその記載順に積層されて、磁気抵抗素子 110 が構成されている。参照層 11

1 およびバリア層 1 1 2 は隣接しており、バリア層 1 1 2 および記憶層 1 1 3 は隣接しており、記憶層 1 1 3 およびキャップ層 1 1 4 は隣接している。隣接する各層は、例えば、境界面を共有する。

[0037] 参照層 1 1 1 は、磁気異方性を有するとともに磁化方向が不変の層である。この参照層 1 1 1 は、例えば、固定層や磁化固定層などとも称される。参照層 1 1 1 は、例えば、C o F e B、C o F e C 合金、N i F e B 合金、N i F e C 合金などにより構成されてもよい。また、参照層 1 1 1 は、例えば、非磁性層を介して複数の強磁性層を積層した積層フェリピン構造により構成されてもよい。この積層フェリピン構造の参照層 1 1 1 を構成する強磁性層の材料としては、例えば、C o、C o F e、C o F e B、N i、P d、P t などを用いることができる。また、非磁性層の材料としては、例えば、R u、R e、I r、O s などを用いることができる。

[0038] また、参照層 1 1 1 は、反強磁性層および強磁性層の反強磁性結合を利用することにより、その磁化の向きが固定された構成にされてもよい。反強磁性層の材料としては、例えば、F e M n 合金、P t M n 合金、P t C r M n 合金、N i M n 合金、I r M n 合金、N i O、F e 2 O 3 などの磁性体を用いることができる。また、これらの磁性体に、例えば、A g、C u、A u、A l、S i、B i、T a、B、C、O、N、P d、P t、Z r、H f、I r、W、M o、N b などの非磁性元素を添加することもできる。

[0039] バリア層 1 1 2 は、記憶層 1 1 3 に隣接して配置される層である。このバリア層 1 1 2 は、例えば、トンネルバリア層として機能する。バリア層 1 1 2 は、例えば、M g、A l、T i、S i、Z n、Z r、H f、T a、B i、C r、G a、L a、G d、S r、B a の群から選択された少なくとも 1 種の元素の酸化物、もしくは、M g、A l、T i、S i、Z n、Z r、H f、T a、B i、C r、G a、L a、G d、S r、B a の群から選択された少なくとも 1 種の元素の窒化物により構成されてもよい。また、バリア層 1 1 2 は、例えば、M g F 2、C a F、S r T i O 2、A l L a O 3、A l N O などの絶縁体、誘電体および半導体により構成されてもよく、それらの層を積層

した構造により構成されてもよい。

[0040] 記憶層 1 1 3 は、磁気異方性を有するとともに磁化方向が可変の層である。この記憶層 1 1 3 は、例えば、自由層などとも称される。記憶層 1 1 3 の磁化方向が参照層 1 1 1 の磁化方向と同じ状態は平行状態と称され、記憶層 1 1 3 の磁化方向が参照層 1 1 1 の磁化方向と異なる状態は反平行状態と称される。磁気抵抗素子 1 1 0 は、平行状態の時に低抵抗状態になり、反平行状態の時に高抵抗状態になる。前述のように磁気抵抗素子 1 1 0 に電圧（電流）を印加することにより、記憶層 1 1 3 の磁化方向を変化させることができる。

[0041] この記憶層 1 1 3 は、第 1 の磁性層 1 1 3 a と、中間層 1 1 3 b と、第 2 の磁性層 1 1 3 c と、を有する。図 4 の例では、第 1 の磁性層 1 1 3 a、中間層 1 1 3 b および第 2 の磁性層 1 1 3 c がその記載順に積層されて、記憶層 1 1 3 が構成されている。第 1 の磁性層 1 1 3 a および中間層 1 1 3 b は隣接しており、中間層 1 1 3 b および第 2 の磁性層 1 1 3 c は隣接している。

[0042] 第 1 の磁性層 1 1 3 a は、バリア層 1 1 2 および中間層 1 1 3 b の各非磁性層に接し、それらの非磁性層により挟まれるように配置されている。第 2 の磁性層 1 1 3 c は、中間層 1 1 3 b およびキャップ層 1 1 4 の各非磁性層に接し、それらの非磁性層により挟まれるように配置されている。第 1 の磁性層 1 1 3 a および第 2 の磁性層 1 1 3 c と非磁性層とが接する界面は四力所になっている。このような配置から、本実施形態に係る磁気抵抗素子 1 1 0 は、Q - I 型の磁気抵抗素子と称される。

[0043] 第 1 の磁性層 1 1 3 a および第 2 の磁性層 1 1 3 c が垂直磁化膜となるためには、磁性層と非磁性層とが接する界面で発現する界面磁気異方性が利用されている。第 1 の磁性層 1 1 3 a および第 2 の磁性層 1 1 3 c は、非磁性層の中間層 1 1 3 b を介して磁氣的に結合しており、みかけ上、一つの磁性層として機能する。

[0044] 第 1 の磁性層 1 1 3 a または第 2 の磁性層 1 1 3 c は、例えば、C o F e

B、CoFe、Fe、FeBなどにより構成されてもよい。また、第1の磁性層113aまたは第2の磁性層113cは、例えば、遷移金属（Hf、Ta、W、Re、Ir、Pt、Au、Zr、Nb、Mo、Ru、Rh、Pd、Ag、Ti、V、Cr、Mn、Ni、Cu）などを含んでもよい。また、第1の磁性層113aまたは第2の磁性層113cは、例えば、窒化物や酸化物を含んでもよい。また、磁性体への近接磁気モーメント誘起を起こす材料として、例えば、IrやOsなどを使用することができる。なお、第1の磁性層113aまたは第2の磁性層113cに重金属を添加して磁気異方性効果を向上させることもできる。

[0045] 中間層113bは、第1の酸化物層1131と、金属層1132と、第2の酸化物層1133と、を有する。図4の例では、第1の酸化物層1131、金属層1132および第2の酸化物層1133がその記載順に積層されて、中間層113bが構成されている。第1の酸化物層1131および金属層1132は隣接しており、金属層1132および第2の酸化物層1133は隣接している。

[0046] 第1の酸化物層1131または第2の酸化物層1133は、例えば、Mg、Ta、Mo、W、Ti、Zr、Hf、Alなどの中から選択された一つ以上の非磁性元素の酸化物により構成されてもよい。金属層1132は、例えば、Bを含むことが好ましく、Co、Fe、Mo、Ti、Wなどの中から選択された金属材料とBとが組み合わされたホウ化物により構成されてもよい。

[0047] キャップ層114は、他の各層を保護する層であり、例えば、配線部材などからの金属の拡散を防ぐ層である。このキャップ層114は、例えば、Cr、Ta、Ru、Au、Ag、Cu、Al、Ti、V、Mo、Zr、Hf、Re、W、Pt、Pd、Ir、Rhなどの金属により構成されてもよい。また、キャップ層114は、それらを含む合金、遷移金属元素からなる層により構成されてもよい。また、キャップ層114は、それらを積層して構成されてもよい。また、キャップ層114は、TiNなどの導電性窒化物により

構成されてもよい。

[0048] なお、磁気抵抗素子 110 は、前述の各層以外にも他の層を有してもよく、例えば、バイアス層として機能する磁場生成層などを有してもよい。磁場生成層は、例えば、面内方向（水平方向）に与える磁場を生成する。面内方向とは、例えば、前述の各層の積層方向（層の厚さ方向）に直交する方向である。また、磁場の生成には、磁場生成層以外の手法が用いられてもよい。例えば、磁気抵抗素子 110 の上方又は下方に磁石層を設ける手法や磁気抵抗素子 110 の周辺に永久磁石を配置する手法などが用いられてもよい。

[0049] 以上に説明した種々の層は、例えば、スパッタリング法、イオンビーム堆積法、真空蒸着法に代表される物理的气相成長（PVD）法、原子層堆積（ALD）法に代表される化学的气相成長（CVD）法などにより形成されてもよい。また、それらの層のパターニングは反応性イオンエッチング（RIE）法やイオンミリング法などにより行われてもよい。なお、種々の層は、真空装置内で連続的に形成されることが好ましく、その種々の層の形成後にパターニングされることが好ましい。

[0050] 磁気抵抗素子 110 の基本構造は、前述のように、参照層 111 および記憶層 113 の二層の磁性層でバリア層 112 の非磁性層を挟むサンドイッチ構造である。この構造は磁気トンネル接合（MTJ）と呼ばれる。非磁性層の厚さが例えば数 nm 程度と非常に薄いため、磁気抵抗素子 110 の両端に電圧を印加するとトンネル電流が流れる。このトンネル電流の大きさは、二層の磁性層のそれぞれの磁化方向の相対角度に依存する特徴を持つ。これは TMR（Tunnel Magneto Resistance）効果と呼ばれる。

[0051] 二層の磁性層のうち一方の磁性層（参照層 111）の磁化方向が固定され、もう一方の磁性層（記憶層 113）の磁化方向が外場により制御される。磁気抵抗素子 110 は、各磁性層のそれぞれの磁化方向が同じである平行状態の時に低抵抗状態になり、各磁性層のそれぞれの磁化方向が異なる反平行状態の時に高抵抗状態になる。このため、磁気抵抗素子 110 の抵抗状態（抵抗値）が低抵抗状態（低抵抗値）または高抵抗状態（高抵抗値）に切り替

えられることで、メモリセル100にデータ（例えば、0または1）が書き込まれる。なお、磁化の方向制御に用いる外場としては、例えば、STT効果を利用する方法やVCMA効果を利用する方法などが用いることが可能である。また、データの読み出しには、例えば、TMR効果を利用する方法を用いることが可能である。

[0052] 例えば、STT-MRAMでは、スピントルク磁化反転により、記憶層113の磁化方向は反転する。書込みは、記憶層113に電流を印加し、スピントルク磁化反転を起こすことにより行われる。つまり、参照層111および記憶層113の積層方向に流す書き込み電流が磁気抵抗素子110に印加されると、記憶層113の磁化方向が変化し、記憶層113にデータが記憶される。なお、参照層111の磁化方向は固定されており、記憶層113のデータ（磁化方向）の基準とされる。

[0053] <1-4. 磁気抵抗素子の実施例>

<1-4-1. 実施例・比較例>

本実施形態に係る磁気抵抗素子110の実施例および比較例について図5から図9を参照して説明する。

[0054] 図5は、本実施形態の実施例に係る磁気抵抗素子110の構成例を示す図である。図6は、本実施形態に係る比較例の磁気抵抗素子110Aの構成例を示す図である。

[0055] 図5に示すように、実施例に係る磁気抵抗素子110は、前述のように、参照層111、バリア層112、記憶層113およびキャップ層114を有する。記憶層113は、第1の磁性層113a、中間層113bおよび第2の磁性層113cにより構成されている。中間層113bは、第1の酸化物層1131、金属層1132および第2の酸化物層1133により構成されている。このような構成において、第1の酸化物層1131がTaO_xにより形成されており（TaO_x層）、金属層1132がCoFeBにより形成されており（CoFeB層）、第2の酸化物層1133がMgOにより形成されている（MgO層）。この三層の積層構成は、例えば、TaO_x/Co

FeB/MgOと記載されることがある。

- [0056] また、図6に示すように、比較例の磁気抵抗素子110Aは、前述の実施例と同様、参照層111、バリア層112、記憶層113およびキャップ層114を有する。記憶層113は、第1の磁性層113a、中間層113bおよび第2の磁性層113cにより構成されている。ただし、中間層113bは一層であり、一層の中間層113bはMgOにより形成されている（MgO層）。
- [0057] 図7は、実施例に係る磁気抵抗素子110および比較例に係る磁気抵抗素子110Aの抵抗 RA （ $\Omega \cdot \mu m^2$ ）と中間層113bの厚さ（nm）との関係を示すグラフである。図8は、実施例に係る磁気抵抗素子110および比較例に係る磁気抵抗素子110Aの磁気抵抗比 MR （%）と中間層113bの厚さ（nm）との関係を示すグラフである。図9は、実施例に係る磁気抵抗素子110および比較例に係る磁気抵抗素子110Aの熱安定性指数 Δ と中間層113bの厚さ（nm）との関係を示すグラフである。
- [0058] 図7中のグラフG1a、図8中のグラフG1bおよび図9中のグラフG1cは、比較例の磁気抵抗素子110Aに関するグラフである。図7中のグラフG2a、図8中のグラフG2bおよび図9中のグラフG2cは、TaOx層の厚さが1.05nmである実施例の磁気抵抗素子110に関するグラフである。図7中のグラフG3a、図8中のグラフG3bおよび図9中のグラフG3cは、TaOx層の厚さが2.55nmである実施例の磁気抵抗素子110に関するグラフである。
- [0059] 図7に示す比較例のグラフG1aでは、抵抗 RA （＝抵抗 RL ）が中間層113bの厚さ（MgO層の厚さ）の増加に伴って徐々に増加し、厚さが1.4nmを超えると急激に増加する。図8に示す比較例のグラフG1bでは、磁気抵抗比 MR は、中間層113bの厚さが0.8nmを超えると単調かつ、急激に低下する傾向を示す。図9に示す比較例のグラフG1cでは、熱安定性指数 Δ は、中間層113bの厚さの増加に伴って急激に増加し、厚さが0.8nmを超えると減少する。

[0060] ここで、磁気抵抗比MRは、参照層111と記憶層113（第1の磁性層113aおよび第2の磁性層113c）の磁化の向きが平行である場合の抵抗RLと、参照層111と記憶層113（第1の磁性層113aおよび第2の磁性層113c）の磁化の向きが反平行である場合の抵抗RHを用いると、例えば、 $MR = ((RH - RL) / RL) \times 100 (\%)$ のように磁気抵抗比率として記述される。なお、磁気抵抗比MRは、TMR比（トンネル磁気抵抗比）のことである。TMR比は、TMR効果の大きさ（例えば、電流の流れやすさの変化率）を表すものである。

[0061] 中間層113bの厚さが厚くなると、RHおよびRLのそれぞれに付加抵抗Raが重畳されるため、磁気抵抗比MRは、 $((RH + Ra) - (RL + Ra)) / (RL + Ra) \times 100 (\%)$ となる。このため、付加抵抗Raの増加に伴い、磁気抵抗比MRは減少することになる。

[0062] 比較例の磁気抵抗素子110Aの構造では、図8に示す比較例のグラフG1bから、高い磁気抵抗比MRを示す中間層113bの厚さの範囲は、0.55nm～0.7nm程度の非常に狭い厚さ範囲に限定される。この非常に狭い厚さ範囲内で中間層113bの厚さを、例えば、PVD（物理気相成長）の成膜装置を用いてRF（Radio Frequency）スパッタリング法によりコントロールすることは困難である。また、図9に示す比較例のグラフG1cのように、熱安定性指数Δが低い状況がある。また、上述したように界面磁気異方性を高めるために、中間層113bの厚さ（MgO層の厚さ）を厚くすると、磁気抵抗比MRが減少してしまう。

[0063] 一方で、図7に示す実施例のグラフG2aでは、抵抗RAが中間層113bの厚さの増加に伴って増加せずにはほぼ一定であり、厚さが4.2nmを超えると急激に増加する。このとき、抵抗RAがほぼ一定となる厚さ範囲は、3.4nm以上4.2nm以下の範囲である。また、図7に示す実施例のグラフG3aでは、抵抗RAが中間層113bの厚さの増加に伴って増加せずにはほぼ一定であり、厚さが5.7nmを超えると急激に増加する。抵抗RAがほぼ一定となる厚さ範囲は、4.9nm以上5.7nm以下の範囲である。

。このように、抵抗 R_A がほぼ一定となる厚さ範囲としては、 0.8 nm 、すなわち 1 nm 程度の範囲を確保することができる。

[0064] 比較例のグラフ $G1a$ および実施例の各グラフ $G2a$ 、 $G3a$ では、抵抗 R_A がほぼ一定となる厚さ範囲があるが、その実施例の各グラフ $G2a$ 、 $G3a$ のそれぞれの厚さ範囲は比較例の厚さ範囲に比べて広い。また、比較例のグラフ $G1a$ および実施例の各グラフ $G2a$ 、 $G3a$ に示すように、実施例の中間層 $113b$ の厚さを比較例の中間層 $113b$ の厚さに対して数倍に厚くしても、抵抗 R_A は $10\ \Omega \cdot \mu\text{m}^2$ 以下である。

[0065] 図8に示す実施例のグラフ $G2b$ では、磁気抵抗比 MR が中間層 $113b$ の厚さの増加に伴って増加せずにはほぼ一定であり、厚さが 4.2 nm を超えると急激に減少する。磁気抵抗比 MR が一定となる厚さ範囲は、 3.4 nm 以上 4.2 nm 以下の範囲である。また、図8に示す実施例のグラフ $G3b$ では、磁気抵抗比 MR が中間層 $113b$ の厚さの増加に伴って増加せずにはほぼ一定であり、厚さが 5.7 nm を超えると急激に減少する。磁気抵抗比 MR がほぼ一定となる厚さ範囲は、 4.9 nm 以上 5.7 nm 以下の範囲である。このように、磁気抵抗比 MR がほぼ一定となる厚さ範囲として、 0.8 nm 、すなわち 1 nm 程度の範囲を確保することができる。

[0066] 比較例のグラフ $G1b$ では、磁気抵抗比 MR がほぼ一定となることがないが、実施例のグラフ $G2b$ および $G3b$ では、磁気抵抗比 MR がほぼ一定となる厚さ範囲がある。また、比較例のグラフ $G1b$ および実施例の各グラフ $G2b$ 、 $G3b$ に示すように、実施例の中間層 $113b$ の厚さを比較例の中間層 $113b$ の厚さに対して数倍に厚くしても、磁気抵抗比 MR は 190% 付近で安定している。

[0067] 図9に示す実施例のグラフ $G2c$ では、熱安定性指数 Δ が中間層 $113b$ の厚さの増加に伴って増加せずにはほぼ一定である。熱安定性指数 Δ は、厚さ範囲が 3.4 nm 以上 4.2 nm 以下の範囲において一定である。また、図9に示す実施例のグラフ $G3c$ では、熱安定性指数 Δ が中間層 $113b$ の厚さの増加に伴って増加せずにはほぼ一定である。熱安定性指数 Δ は、厚さ範囲

が4.9 nm以上5.7 nm以下の範囲においてほぼ一定である。このように、熱安定性指数 Δ がほぼ一定となる厚さ範囲として、0.8 nm、すなわち1 nm程度の範囲を確保することができる。

[0068] 比較例のグラフG1cでは、熱安定性指数 Δ がほぼ一定となることがないが、実施例のグラフG2cおよびG3cでは、熱安定性指数 Δ がほぼ一定となる厚さ範囲がある。また、比較例のグラフG1cおよび実施例の各グラフG2c、G3cに示すように、実施例の中間層113bの厚さを比較例の中間層113bの厚さに対して数倍に厚くしても、熱安定性指数 Δ は70付近で安定しており、比較例の熱安定性指数 Δ よりも大きくなる。

[0069] 以上のように、実施例の磁気抵抗素子110の中間層113bの厚さを比較例の磁気抵抗素子110Aよりも厚くすることが可能であり、界面磁気異方性を高め、保持特性(Δ)を向上させることができ、さらに、磁気抵抗比MRの低下を抑えることができる。特に、記憶した情報の熱的安定性の観点からも、実施例の磁気抵抗素子110の方が比較例の磁気抵抗素子110Aよりも優れている。また、第1の酸化物層1131、金属層1132および第2の酸化物層1133による中間層113bの構成を用いることで、中間層113bの厚さのマージン（膜厚マージン）が広い磁気抵抗素子110を提供することができる。

[0070] つまり、実施例のように、第1の磁性層113aと第2の磁性層113cとの間に、上述した非磁性層元素からなる第1の酸化物層1131、金属層1132、および、非磁性層元素からなる第2の酸化物層1133をその記載順に積層して挿入することで、比較的厚い中間層113bであっても、中間層113b起因の抵抗増加（中間層113bへの寄生抵抗）を抑え、高いTMR比（MR）を実現すると共に、高い保持特性(Δ)を実現することができる。これにより、中間層113bの厚さのマージンが比較的広く取れるため、安定した量産プロセスを設計することができる。

[0071] <1-4-2. TaOx層の厚さ範囲>

本実施形態の実施例に係るTaOx層（第1の酸化物層1131）の厚さ

範囲について図10および図11を参照して説明する。

[0072] 図10は、実施例に係る磁気抵抗素子110の抵抗 RA ($\Omega \cdot \mu m^2$) と $TaOx$ 層の厚さ (nm) との関係を示すグラフである。図11は、実施例に係る磁気抵抗素子110の磁気抵抗比 MR (%) と $TaOx$ 層の厚さ (nm) との関係を示すグラフである。ここでは、 $CoFeB$ 層 (金属層1132) の厚さを2.2 nm 、 MgO 層 (第2の酸化物層1133) の厚さを0.54 nm に固定して、振る舞いを説明する。

[0073] 図10に示すように、 $TaOx$ 層の厚さが1 nm より薄くなると抵抗 RA が増加し、図11に示すように、磁気抵抗比 MR が低下する。これは、 $TaOx/CoFeB/MgO$ において $TaOx$ 層の厚さが薄くなることで、 MgO 層の影響が大きくなり、寄生抵抗が増加するためである。

[0074] また、図10に示すように、 $TaOx$ 層の厚さが2.6 nm を超えて厚くなると、抵抗 RA に大きな変化はないが、図11に示すように、磁気抵抗比 MR は急激に低下する。これは、 $TaOx$ 層の厚さが2.6 nm を超えて厚くなると、中間層113bのトータルの厚さ ($TaOx/CoFeB/MgO$ の厚さ) が厚くなり、第1の磁性層113aと第2の磁性層113cとの磁気的な結合が切れ、磁気抵抗比 MR の低下や書き込み特性の悪化が起こるためである。

[0075] これらのことから、 $TaOx$ 層 (第1の酸化物層1131) の厚さは、1.0 nm 以上2.6 nm 以下であることが好ましい。この場合には、磁気抵抗素子110の抵抗 RA の増加および磁気抵抗比 MR の低下を抑えることができる。

[0076] <1-4-3. $CoFeB$ 層の厚さ範囲>

本実施形態の実施例に係る $CoFeB$ 層 (金属層1132) の厚さ範囲について図12および図13を参照して説明する。

[0077] 図12は、実施例に係る磁気抵抗素子110の抵抗 RA ($\Omega \cdot \mu m^2$) と $CoFeB$ 層の厚さ (nm) との関係を示すグラフである。図13は、実施例に係る磁気抵抗素子110の磁気抵抗比 MR (%) と $CoFeB$ 層の厚さ (

nm)との関係を示すグラフである。ここでは、TaO_x層(第1の酸化物層1131)の厚さを2.55nm、MgO層(第2の酸化物層1133)の厚さを0.54nmに固定して、振る舞いを説明する。

[0078] 図12に示すように、CoFeB層の厚さが0.5nmより薄くなると、抵抗RAの増加に伴い、図13に示すように、磁気抵抗比MRが低下する。これは、CoFeBの厚さが薄くなることで、TaO_x/CoFeB/MgOの中間層113bの絶縁性が徐々に高まるためである。また、CoFeB層の厚さが3.0nmを超えて厚くなると、CoFeB層が面内磁気異方性を発現するため、第1の磁性層113aと第2の磁性層113cとの磁気結合が弱くなり、磁気抵抗比MRが低下する。

[0079] これらのことから、CoFeB層(金属層1132)の厚さは、0.5nm以上3.0nm以下であることが好ましい。この場合には、磁気抵抗素子110の抵抗RAの増加および磁気抵抗比MRの低下を抑えることができる。

[0080] <1-4-4. MgO層の厚さ範囲>

本実施形態の実施例に係るMgO層(第2の酸化物層1133)の厚さ範囲について図14および図15を参照して説明する。

[0081] 図14は、実施例に係る磁気抵抗素子110の抵抗RA($\Omega \cdot \mu m^2$)とMgO層の厚さ(nm)との関係を示すグラフである。図15は、実施例に係る磁気抵抗素子110の磁気抵抗比MR(%)とMgO層の厚さ(nm)との関係を示すグラフである。ここでは、TaO_x層(第1の酸化物層1131)の厚さを2.55nm、CoFeB層(金属層1132)の厚さを2.2nmに固定して、振る舞いを説明する。

[0082] 図14に示すように、MgO層の厚さが0.9nmより厚いと、抵抗RAが増加し、その抵抗RAの増加に伴い、図15に示すように、磁気抵抗比MRが低下する。また、MgO層の厚さが0.18nmより薄いと、第2の磁性層113cの垂直磁気異方性が弱くなり、磁気抵抗比MRが低下する。

[0083] これらのことから、MgO層(第2の酸化物層1133)の厚さは、0.

18 nm以上0.9 nm以下であることが好ましい。この場合には、磁気抵抗素子110の抵抗RAの増加および磁気抵抗比MRの低下を抑えることができる。

[0084] <1-5. 中間層の具体例>

本実施形態に係る中間層113bの具体例について図4を参照して説明する。図4に示した磁気抵抗素子110の中間層113bの構成例を下記に列挙する。以下に示す構成例は、第1の酸化物層1131および第2の酸化物層1133のいずれか一方をMgOで構成し、金属層1132としてCoFeBを選択した場合のものである。

[0085] (具体例1：第1の酸化物層／金属層／第2の酸化物層)

- 1) TaO_x／CoFeB／MgO (図5参照)
- 2) MgO／CoFeB／TaO_x
- 3) MoO_x／CoFeB／MgO
- 4) MgO／CoFeB／MoO_x
- 5) WO_x／CoFeB／MgO
- 6) MgO／CoFeB／WO_x
- 7) TiO_x／CoFeB／MgO
- 8) MgO／CoFeB／TiO_x
- 9) ZrO_x／CoFeB／MgO
- 10) MgO／CoFeB／ZrO_x
- 11) HfO_x／CoFeB／MgO
- 12) MgO／CoFeB／HfO_x
- 13) AlO_x／CoFeB／MgO
- 14) MgO／CoFeB／AlO_x

[0086] 第1の酸化物層1131または第2の酸化物層1133を構成する材料としては、上述したTaO_x、MoO_x、WO_x、TiO_x、ZrO_x、HfO_x、AlO_x、MgOの8種類の材料が適切であり、磁気抵抗素子110の中間層113bの構成例としては、金属層1132をCoFeBとした場

合は、64通りの構造を提案できる。

[0087] (具体例2：金属層)

金属層1132の材料として上述したCoFeB以外の材料を用いた場合には、金属層1132は、好ましくはBを含み、CoまたはFeの中から選択された少なくとも一つ以上の元素を含むように構成されてもよい。また、B、CoまたはFeに加えて、Mo、Ti、Wなどを含んでもよい。このような材料の一例としては、以下のような材料を選択できる。

- [0088] 1) CoB、CoMoB、CoTiB、CoWB
2) FeB、FeMoB、FeTiB、FeWB
3) CoFeMoB、CoFeTiB、CoFeWB

[0089] この具体例2の金属層1132と、前述の具体例1で述べた第1の酸化物層1131および第2の酸化物層1133との組み合わせを考慮すると、中間層113bの構造としては、 $8 \times 12 \times 8 = 768$ 通りの中間層113bの構造を提案できる。

[0090] <1-6. 磁気抵抗素子のチップへの挿入位置の具体例>

本実施形態に係る磁気抵抗素子110のチップ500への挿入位置の具体例について図16を参照して説明する。図16は、本実施形態に係る磁気抵抗素子110のチップ500への挿入位置の具体例を示す断面図である。

[0091] 図16に示すように、チップ500は、半導体層510と、複数の配線層520、530、540、550と、を有する。これらの半導体層510および各配線層520、530、540、550は、チップ500の一部を構成する。チップ500は、ロジック部500aおよびメモリ部500bを含む。メモリ部500bは、例えば、MRAM部として機能する。ロジック部500aおよびメモリ部500bは、例えば、一つのチップ500に混載されている。

[0092] 半導体層510は、例えば、シリコン基板である。配線層520は、例えば、トランジスタなどの各種の素子521や複数の配線などを含む誘電層である。配線層530は、例えば、ビア531などの複数の配線や複数の磁気

抵抗素子 110 などを含む誘電層である。つまり、各磁気抵抗素子 110 は配線層 530 に設けられており、この配線層 530 は MRAM 層として機能する。配線層 540 は、例えば、ビア 541 などの複数の配線を含む誘電層である。配線層 550 は、例えば、ビア 551 や金属層 552 などの複数の配線を含む誘電層である。なお、各磁気抵抗素子 110 は配線層 530 以外の層に設けられてもよく、図 16 の積層構造はあくまでも一例である。

[0093] <2. 第2の実施形態>

<2-1. 磁気抵抗素子の構成例>

本実施形態に係る磁気抵抗素子 110B の構成例について図 17 を参照して説明する。図 17 は、本実施形態に係る磁気抵抗素子 110B の構成例を示す図である。本実施形態は基本的に第 1 の実施形態と同じであるが、その相違点について説明する。

[0094] 図 17 に示すように、本実施形態に係る磁気抵抗素子 110B では、キャップ層 114 が第 1 の酸化物層 114a、金属層 114b および第 2 の酸化物層 114c を有する。第 1 の酸化物層 114a は第 1 の実施形態に係る第 1 の酸化物層 1131 に相当し、金属層 114b は第 1 の実施形態に係る金属層 1132 に相当し、第 2 の酸化物層 114c は第 1 の実施形態に係る第 2 の酸化物層 1133 に相当する。なお、記憶層 113 は、一層または複数層により構成されてもよく、例えば、第 1 の磁性層 113a または第 2 の磁性層 113c と同じように構成されてもよい。

[0095] このように、第 1 の酸化物層 114a、金属層 114b および第 2 の酸化物層 114c をその記載順に積層してキャップ層 114 を構成することで、キャップ層 114 の厚さを比較的厚くしても、キャップ層 114 起因の抵抗増加（キャップ層 114 への寄生抵抗）を抑え、磁気異方性の高い磁気抵抗素子 110B を得ることが可能になり、高い TMR 比（MR）と高い保持特性（Δ）を実現することができる。なお、各層の材料としては、例えば、第 1 の実施形態と同じ材料を用いることができる。

[0096] 本実施形態によれば、第 1 の実施形態と同様の効果を得ることができる。

すなわち、第1の酸化物層114a、金属層114bおよび第2の酸化物層114cによりキャップ層114を構成することで、保持特性の向上およびTMR比の低下の抑制を実現することができる。

[0097] <3. 各実施形態に係る作用・効果>

以上説明したように、各実施形態によれば、磁気抵抗素子110(110B)は、参照層111と、参照層111に積層されたバリア層112と、バリア層112に積層された記憶層113と、記憶層113に積層されたキャップ層114と、を備え、記憶層113またはキャップ層114は、第1の酸化物層1131(114a)と、第1の酸化物層1131(114a)に積層された金属層1132(114b)と、金属層1132(114b)に積層された第2の酸化物層1133(114c)と、を有する(図4および図17参照)。これにより、記憶層113またはキャップ層114の厚さを厚くしても、記憶層113またはキャップ層114起因の抵抗増加を抑え、高い保持特性(Δ)および高いTMR比(MR)を得ることが可能である。したがって、保持特性の向上およびTMR比の低下の抑制を実現することができる。

[0098] また、記憶層113は、バリア層112に積層された第1の磁性層113aと、第1の磁性層113aに積層された中間層113bと、中間層113bに積層された第2の磁性層113cと、を有し、中間層113bは、第1の酸化物層1131と、金属層1132と、第2の酸化物層1133と、を有してもよい(図4参照)。これにより、記憶層113の厚さを厚くしても、記憶層113起因の抵抗増加を抑え、高い保持特性(Δ)および高いTMR比(MR)を得ることが可能であり、保持特性の向上およびTMR比の低下の抑制を実現することができる。

[0099] また、金属層1132(114b)は、第1の酸化物層1131(114a)に隣接しており、第2の酸化物層1133(114c)は、金属層1132(114b)に隣接していてもよい(図4および図17参照)。これにより、保持特性の向上およびTMR比の低下の抑制を確実に実現することが

できる。

[0100] また、第1の酸化物層1131(114a)および第2の酸化物層1133(114c)は、Mg、Ta、Mo、W、Ti、Zr、Hf、Alのうち少なくとも一つ以上の非磁性元素を含む酸化物により形成されていてもよい(図4など参照)。これにより、保持特性の向上およびTMR比の低下の抑制を確実に実現することができる。

[0101] また、金属層1132(114b)は、CoおよびFeのうち少なくとも一つ以上の元素を含んでもよい(図4など参照)。これにより、保持特性の向上およびTMR比の低下の抑制を確実に実現することができる。

[0102] また、金属層1132(114b)は、Bをさらに含んでもよい(図4など参照)。これにより、保持特性の向上およびTMR比の低下の抑制を確実に実現することができる。

[0103] また、金属層1132(114b)は、Mo、TiおよびWのうち少なくとも一つ以上の元素をさらに含んでもよい(図4など参照)。これにより、保持特性の向上およびTMR比の低下の抑制を確実に実現することができる。

[0104] また、第1の酸化物層1131(114a)および第2の酸化物層1133(114c)は、それぞれ異なる非磁性元素を含む酸化物により形成されていてもよい(図5など参照)。これにより、保持特性の向上およびTMR比の低下の抑制を確実に実現することができる。

[0105] また、第1の酸化物層1131(114a)は、TaO_xにより形成されており、第2の酸化物層1133(114c)は、MgOにより形成されていてもよい(図5など参照)。これにより、保持特性の向上およびTMR比の低下の抑制を確実に実現することができる。

[0106] また、金属層1132(114b)は、CoFeBにより形成されていてもよい(図5など参照)。これにより、保持特性の向上およびTMR比の低下の抑制を確実に実現することができる。

[0107] また、第1の酸化物層1131(114a)の厚さは、1.0nm以上2

、6 nm以下であってもよい（図10および図11参照）。これにより、磁気抵抗素子110（110B）の抵抗RAの増加および磁気抵抗比MRの低下を抑えることができる。

[0108] また、第1の酸化物層1131（114a）は、その厚さが1.0 nm以上2.6 nm以下であって、TaO_xにより形成されていてもよい（図10および図11参照）。これにより、磁気抵抗素子110（110B）の抵抗RAの増加および磁気抵抗比MRの低下を確実に抑えることができる。

[0109] また、金属層1132（114b）の厚さは、0.5 nm以上3.0 nm以下であってもよい（図12および図13参照）。これにより、磁気抵抗素子110（110B）の抵抗RAの増加および磁気抵抗比MRの低下を抑えることができる。

[0110] また、金属層1132（114b）は、その厚さが0.5 nm以上3.0 nm以下であって、CoFeBにより形成されていてもよい（図12および図13参照）。これにより、磁気抵抗素子110（110B）の抵抗RAの増加および磁気抵抗比MRの低下を確実に抑えることができる。

[0111] また、第2の酸化物層1133（114c）の厚さは、0.18 nm以上0.9 nm以下であってもよい（図14および図15参照）。これにより、磁気抵抗素子110（110B）の抵抗RAの増加および磁気抵抗比MRの低下を抑えることができる。

[0112] また、第2の酸化物層1133（114c）は、その厚さが0.18 nm以上0.9 nm以下であって、MgOにより形成されていてもよい（図14および図15参照）。これにより、磁気抵抗素子110（110B）の抵抗RAの増加および磁気抵抗比MRの低下を確実に抑えることができる。

[0113] また、第1の酸化物層1131（114a）の厚さは、第2の酸化物層1133（114c）の厚さより厚くてもよい（図10、図11、図14および図15参照）。これにより、磁気抵抗素子110（110B）の抵抗RAの増加および磁気抵抗比MRの低下を抑えることができる。

[0114] また、第1の酸化物層1131（114a）は、その厚さが第2の酸化物

層 1 1 3 3 (1 1 4 c) の厚さより厚く、 TaO_x により形成されており、第2の酸化物層 1 1 3 3 (1 1 4 c) は、 MgO により形成されていてもよい(図 1 0、図 1 1、図 1 4 および図 1 5 参照)。これにより、磁気抵抗素子 1 1 0 (1 1 0 B) の抵抗 RA の増加および磁気抵抗比 MR の低下を確実に抑えることができる。

[0115] <4. 他の実施形態>

上述した実施形態(実施例、変形例も含む)に係る各構成や各処理などは、上記の実施形態以外にも種々の異なる形態にて実施されてもよい。例えば、構成や処理などは、上述した例に限らず、種々の態様であってもよい。また、例えば、上記文書中や図面中で示した構成、処理手順、具体的名称、あるいは、各種のデータやパラメータなどを含む情報は、特記する場合を除いて任意に変更されてもよい。

[0116] また、上述した実施形態(実施例、変形例も含む)に係る各構成や各処理などは、必ずしも物理的に図示の如く構成されていることを要しない。すなわち、各構成や各処理の分散・統合の具体的形態は図示のものに限られず、その全部または一部は、各種の負荷や使用状況などに応じて、任意の単位で機能的または物理的に分散あるいは統合されて構成されてもよい。

[0117] また、上述した実施形態(実施例、変形例も含む)に係る各構成や各処理などは、適宜組み合わせられてもよい。例えば、実施形態の少なくとも一部が他の実施形態の少なくとも一部と適宜組み合わせられてもよい。また、実施形態における効果はあくまで例示であって限定されるものではなく、他の効果があってもよい。

[0118] <5. 適用例>

<5-1. 各種装置>

前述の各実施形態のいずれかに係る記憶装置 1 0 の適用例について図 1 8 を参照して説明する。図 1 8 は、前述の各実施形態のいずれかに係る記憶装置 1 0 の適用例を示す図である。

[0119] 前述の各実施形態のいずれかに係る記憶装置 1 0 は、例えば、以下のよう

に、可視光や赤外光、紫外光、X線などの光をセンシングする様々なケースに適用されてもよい。例えば、記憶装置10は、下記のような各種装置（電子機器）あるいは各種装置に搭載される電子機器などに適用されてもよい。

[0120] 前述の各実施形態のいずれかに係る記憶装置10は、図18に示すように、例えば、「デジタルカメラや、カメラ機能付きの携帯機器などの、鑑賞用に供される画像を撮影する装置」、「自動停止などの安全運転や、運転者の状態の認識などのために、自動車の前方や後方、周囲、車内などを撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間などの測距を行う測距センサなどの、交通用に供される装置」、「ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、TVや、冷蔵庫、エアコンディショナなどの家電に供される装置」、「内視鏡や、赤外光の受光による血管撮影を行う装置などの、医療やヘルスケア用に供される装置」、「防犯用途の監視カメラや、人物認証用途のカメラなどの、セキュリティ用に供される装置」、「肌を撮影する肌測定器や、頭皮を撮影するマイクロスコープなどの、美容用に供される装置」、「スポーツ用途など向けのアクションカメラやウェアラブルカメラなどの、スポーツ用に供される装置」、「畑や作物の状態を監視するためのカメラなどの、農業用に供される装置」などに用いられる。

[0121] なお、本開示に係る技術は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット、建設機械、農業機械（トラクター）などのいずれかの種類の移動体に搭載される電子機器として実現されてもよい。また、例えば、本開示に係る技術は、内視鏡手術システムや顕微鏡手術システムなどに搭載される電子機器として実現されてもよい。

[0122] <5-2. 撮像装置>

適用例に係る撮像装置300について図19を参照して説明する。図19は、適用例に係る撮像装置300の構成例を示す図である。この撮像装置3

00は、前述の各実施形態のいずれかに係る記憶装置10を適用した電子機器の一例である。撮像装置300としては、例えば、デジタルスチルカメラやビデオカメラ、撮像機能を有するスマートフォンや携帯電話機などの電子機器が挙げられる。

[0123] 図19に示すように、撮像装置300は、光学系301、シャッタ装置302、撮像素子（固体撮像装置）303、制御回路（駆動回路）304、信号処理回路305、モニタ306およびメモリ307を備える。この撮像装置300は、静止画像および動画像を撮像可能である。

[0124] 光学系301は、1枚または複数枚のレンズを有する。この光学系301は、被写体からの光（入射光）を撮像素子303に導き、撮像素子303の受光面に結像させる。

[0125] シャッタ装置302は、光学系301および撮像素子303の間に配置される。このシャッタ装置302は、制御回路304の制御に従って、撮像素子303への光照射期間および遮光期間を制御する。

[0126] 撮像素子303は、光学系301およびシャッタ装置302を介して受光面に結像される光に応じて、一定期間、信号電荷を蓄積する。撮像素子303に蓄積された信号電荷は、制御回路304から供給される駆動信号（タイミング信号）に従って転送される。撮像素子303としては、例えば、イメージセンサなどの固体撮像装置が用いられる。

[0127] 制御回路304は、撮像素子303の転送動作およびシャッタ装置302のシャッタ動作を制御する駆動信号を出力して、撮像素子303およびシャッタ装置302を駆動する。

[0128] 信号処理回路305は、撮像素子303から出力された信号電荷に対して各種の信号処理を施す。信号処理回路305が信号処理を施すことにより得られた画像（画像データ）は、モニタ306に供給され、また、メモリ307に供給される。

[0129] モニタ306は、信号処理回路305から供給された画像データに基づき、撮像素子303により撮像された動画または静止画を表示する。モニタ3

06としては、例えば、液晶パネルや有機EL (Electro Luminescence) パネルなどのパネル型表示装置が用いられる。

[0130] メモリ307は、信号処理回路305から供給された画像データ、すなわち、撮像素子303により撮像された動画または静止画の画像データを記憶する。メモリ307としては、例えば、前述の各実施形態のいずれかに係る記憶装置10が用いられる。

[0131] このように構成されている撮像装置300においても、メモリ307として、前述の各実施形態のいずれかに係る記憶装置10を適用することにより、保持特性の向上およびTMR比の低下の抑制を実現することができる。

[0132] <5-3. 測距装置>

適用例に係る測距装置400について図20を参照して説明する。図20は、適用例に係る測距装置400の構成例を示す図である。この測距装置400は、前述の各実施形態のいずれかに係る記憶装置10を適用した電子機器の一例である。

[0133] 図20に示すように、測距装置（距離画像センサ）400は、光源部401と、光学系402と、撮像素子（固体撮像装置）403、制御回路（駆動回路）404、信号処理回路405、モニタ406およびメモリ407を備える。この測距装置400は、光源部401から被写体に向かって投光し、被写体の表面で反射された光（変調光やパルス光）を受光することにより、被写体までの距離に応じた距離画像を取得することができる。

[0134] 光源部401は、被写体に向かって投光する。光源部401としては、例えば、面光源としてレーザ光を射出する垂直共振器面発光レーザ（VCSEL: Vertical Cavity Surface Emitting LASER）アレイや、レーザダイオードをライン上に配列したレーザダイオードアレイが用いられる。なお、レーザダイオードアレイは、所定の駆動部（不図示）によって支持され、レーザダイオードの配列方向に垂直の方向にスキャンされる。

[0135] 光学系402は、1枚または複数枚のレンズを有する。この光学系402は、被写体からの光（入射光）を撮像素子403に導き、撮像素子403の

受光面（センサ部）に結像させる。

[0136] 撮像素子403は、光学系402を介して受光面に結像される光に応じて、信号電荷を蓄積する。この撮像素子403から出力される受光信号（APD OUT）から求められる距離を示す距離信号が信号処理回路405に供給される。撮像素子403としては、例えば、イメージセンサなどの固体撮像装置が用いられる。

[0137] 制御回路404は、光源部401や撮像素子403などの動作を制御する駆動信号（制御信号）を出力し、光源部401や撮像素子403などを駆動する。

[0138] 信号処理回路405は、撮像素子403から供給された距離信号に対して各種の信号処理を施す。例えば、信号処理回路405は、距離信号に基づいて距離画像を構築する画像処理（例えば、ヒストグラム処理やピーク検出処理など）を行う。信号処理回路405が信号処理を施すことにより得られた画像（画像データ）は、モニタ406に供給され、また、メモリ407に供給される。

[0139] モニタ406は、信号処理回路405から供給された画像データに基づき、撮像素子403により撮像された距離画像を表示する。モニタ406としては、例えば、液晶パネルや有機ELパネルなどのパネル型表示装置が用いられる。

[0140] メモリ407は、信号処理回路405から供給された画像データ、すなわち、撮像素子403により撮像された距離画像の画像データを記憶する。メモリ407としては、例えば、前述の各実施形態のいずれかに係る記憶装置10が用いられる。

[0141] このように構成されている測距装置400においても、メモリ407として、前述の各実施形態のいずれかに係る記憶装置10を適用することにより、保持特性の向上およびTMR比の低下の抑制を実現することができる。

[0142] 上述のように、前述の各実施形態のいずれかに係る記憶装置10は、各種の電子機器に実装されることが可能である。例えば、前述の各実施形態のい

ずれかに係る記憶装置 10 は、撮像装置 300 や測距装置 400 の他にも、HDD（ハードディスクドライブ）、ノート PC（Personal Computer）、モバイル機器（例えば、スマートフォンやタブレット PC など）、PDA（Personal Digital Assistant）、ウェアラブルデバイス、ゲーム機器、音楽機器など、各種の電子機器に搭載されてもよい。例えば、記憶装置 10 は、ストレージなどの各種のメモリとして用いられてもよい。

[0143] <6. 付記>

なお、本技術は以下のような構成も取ることができる。

(1)

参照層と、
前記参照層に積層されたバリア層と、
前記バリア層に積層された記憶層と、
前記記憶層に積層されたキャップ層と、
を備え、
前記記憶層または前記キャップ層は、
第 1 の酸化物層と、
前記第 1 の酸化物層に積層された金属層と、
前記金属層に積層された第 2 の酸化物層と、
を有する、
磁気抵抗素子。

(2)

前記記憶層は、
前記バリア層に積層された第 1 の磁性層と、
前記第 1 の磁性層に積層された中間層と、
前記中間層に積層された第 2 の磁性層と、
を有し、
前記中間層は、
前記第 1 の酸化物層と、

前記金属層と、

前記第2の酸化物層と、

を有する、

(1)に記載の磁気抵抗素子。

(3)

前記金属層は、前記第1の酸化物層に隣接しており、

前記第2の酸化物層は、前記金属層に隣接している、

(1)または(2)に記載の磁気抵抗素子。

(4)

前記第1の酸化物層および前記第2の酸化物層は、Mg、Ta、Mo、W、Ti、Zr、Hf、Alのうち少なくとも一つ以上の非磁性元素を含む酸化物により形成されている、

(1)から(3)のいずれか一つに記載の磁気抵抗素子。

(5)

前記金属層は、CoおよびFeのうち少なくとも一つ以上の元素を含む、

(1)から(4)のいずれか一つに記載の磁気抵抗素子。

(6)

前記金属層は、Bをさらに含む、

(5)に記載の磁気抵抗素子。

(7)

前記金属層は、Mo、TiおよびWのうち少なくとも一つ以上の元素をさらに含む、

(5)または(6)に記載の磁気抵抗素子。

(8)

前記第1の酸化物層および前記第2の酸化物層は、それぞれ異なる非磁性元素を含む酸化物により形成されている、

(1)から(7)のいずれか一つに記載の磁気抵抗素子。

(9)

前記第1の酸化物層は、 TaO_x により形成されており、

前記第2の酸化物層は、 MgO により形成されている、

(8)に記載の磁気抵抗素子。

(10)

前記金属層は、 $CoFeB$ により形成されている、

(9)に記載の磁気抵抗素子。

(11)

前記第1の酸化物層の厚さは、 1.0 nm 以上 2.6 nm 以下である、

(1)から(10)のいずれか一つに記載の磁気抵抗素子。

(12)

前記第1の酸化物層は、 TaO_x により形成されている、

(11)に記載の磁気抵抗素子。

(13)

前記金属層の厚さは、 0.5 nm 以上 3.0 nm 以下である、

(1)から(12)のいずれか一つに記載の磁気抵抗素子。

(14)

前記金属層は、 $CoFeB$ により形成されている、

(13)に記載の磁気抵抗素子。

(15)

前記第2の酸化物層の厚さは、 0.18 nm 以上 0.9 nm 以下である、

(1)から(14)のいずれか一つに記載の磁気抵抗素子。

(16)

前記第2の酸化物層は、 MgO により形成されている、

(15)に記載の磁気抵抗素子。

(17)

前記第1の酸化物層の厚さは、前記第2の酸化物層の厚さより厚い、

(1)から(16)のいずれか一つに記載の磁気抵抗素子。

(18)

前記第1の酸化物層は、 TaO_x により形成されており、
前記第2の酸化物層は、 MgO により形成されている、
(17)に記載の磁気抵抗素子。

(19)

磁気抵抗素子を備え、
前記磁気抵抗素子は、
参照層と、
前記参照層に積層されたバリア層と、
前記バリア層に積層された記憶層と、
前記記憶層に積層されたキャップ層と、
を備え、
前記記憶層または前記キャップ層は、
第1の酸化物層と、
前記第1の酸化物層に積層された金属層と、
前記金属層に積層された第2の酸化物層と、
を有する、
記憶装置。

(20)

磁気抵抗素子を有する記憶装置を備え、
前記磁気抵抗素子は、
参照層と、
前記参照層に積層されたバリア層と、
前記バリア層に積層された記憶層と、
前記記憶層に積層されたキャップ層と、
を備え、
前記記憶層または前記キャップ層は、
第1の酸化物層と、
前記第1の酸化物層に積層された金属層と、

前記金属層に積層された第2の酸化物層と、
を有する、
電子機器。

(21)

(1) から (18) のいずれか一つに記載の磁気抵抗素子を備える、記憶装置。

(22)

(21) に記載の記憶装置を備える、電子機器。

符号の説明

[0144]	10	記憶装置
	11	メモリセルアレイ
	20	周辺回路
	21	I/O
	22	制御回路
	23	電圧生成回路
	24	書き込み回路
	25	読み出し回路
	26	ビットラインアドレスデコーダ
	27	ビットライン制御回路
	28	ワードラインアドレスデコーダ
	29	ワードライン制御回路
	30	センスアンプ
	100	メモリセル
	101	配線
	102	配線
	103	コンタクト層
	104	コンタクト層
	110	磁気抵抗素子

1 1 1	参照層
1 1 2	バリア層
1 1 3	記憶層
1 1 3 a	第 1 の磁性層
1 1 3 b	中間層
1 1 3 c	第 2 の磁性層
1 1 3 1	第 1 の酸化物層
1 1 3 2	金属層
1 1 3 3	第 2 の酸化物層
1 1 4	キャップ層
1 1 4 a	第 1 の酸化物層
1 1 4 b	金属層
1 1 4 c	第 2 の酸化物層
1 2 0	選択素子
3 0 0	撮像装置
3 0 7	メモリ
4 0 0	測距装置
4 0 7	メモリ
S L	ソースライン
W L	ワードライン

請求の範囲

[請求項1]

参照層と、
前記参照層に積層されたバリア層と、
前記バリア層に積層された記憶層と、
前記記憶層に積層されたキャップ層と、
を備え、
前記記憶層または前記キャップ層は、
第1の酸化物層と、
前記第1の酸化物層に積層された金属層と、
前記金属層に積層された第2の酸化物層と、
を有する、
磁気抵抗素子。

[請求項2]

前記記憶層は、
前記バリア層に積層された第1の磁性層と、
前記第1の磁性層に積層された中間層と、
前記中間層に積層された第2の磁性層と、
を有し、
前記中間層は、
前記第1の酸化物層と、
前記金属層と、
前記第2の酸化物層と、
を有する、
請求項1に記載の磁気抵抗素子。

[請求項3]

前記金属層は、前記第1の酸化物層に隣接しており、
前記第2の酸化物層は、前記金属層に隣接している、
請求項1に記載の磁気抵抗素子。

[請求項4]

前記第1の酸化物層および前記第2の酸化物層は、Mg、Ta、Mo、W、Ti、Zr、Hf、Alのうち少なくとも一つ以上の非磁性

元素を含む酸化物により形成されている、

請求項 1 に記載の磁気抵抗素子。

[請求項5] 前記金属層は、C o および F e のうち少なくとも一つ以上の元素を含む、

請求項 1 に記載の磁気抵抗素子。

[請求項6] 前記金属層は、B をさらに含む、

請求項 5 に記載の磁気抵抗素子。

[請求項7] 前記金属層は、M o、T i および W のうち少なくとも一つ以上の元素をさらに含む、

請求項 5 に記載の磁気抵抗素子。

[請求項8] 前記第 1 の酸化物層および前記第 2 の酸化物層は、それぞれ異なる非磁性元素を含む酸化物により形成されている、

請求項 1 に記載の磁気抵抗素子。

[請求項9] 前記第 1 の酸化物層は、T a O x により形成されており、

前記第 2 の酸化物層は、M g O により形成されている、

請求項 8 に記載の磁気抵抗素子。

[請求項10] 前記金属層は、C o F e B により形成されている、

請求項 9 に記載の磁気抵抗素子。

[請求項11] 前記第 1 の酸化物層の厚さは、1. 0 n m 以上 2. 6 n m 以下である、

請求項 1 に記載の磁気抵抗素子。

[請求項12] 前記第 1 の酸化物層は、T a O x により形成されている、

請求項 1 1 に記載の磁気抵抗素子。

[請求項13] 前記金属層の厚さは、0. 5 n m 以上 3. 0 n m 以下である、

請求項 1 に記載の磁気抵抗素子。

[請求項14] 前記金属層は、C o F e B により形成されている、

請求項 1 3 に記載の磁気抵抗素子。

[請求項15] 前記第 2 の酸化物層の厚さは、0. 1 8 n m 以上 0. 9 n m 以下で

ある、

請求項 1 に記載の磁気抵抗素子。

[請求項16] 前記第 2 の酸化物層は、MgO により形成されている、
請求項 1 5 に記載の磁気抵抗素子。

[請求項17] 前記第 1 の酸化物層の厚さは、前記第 2 の酸化物層の厚さより厚い

、

請求項 1 に記載の磁気抵抗素子。

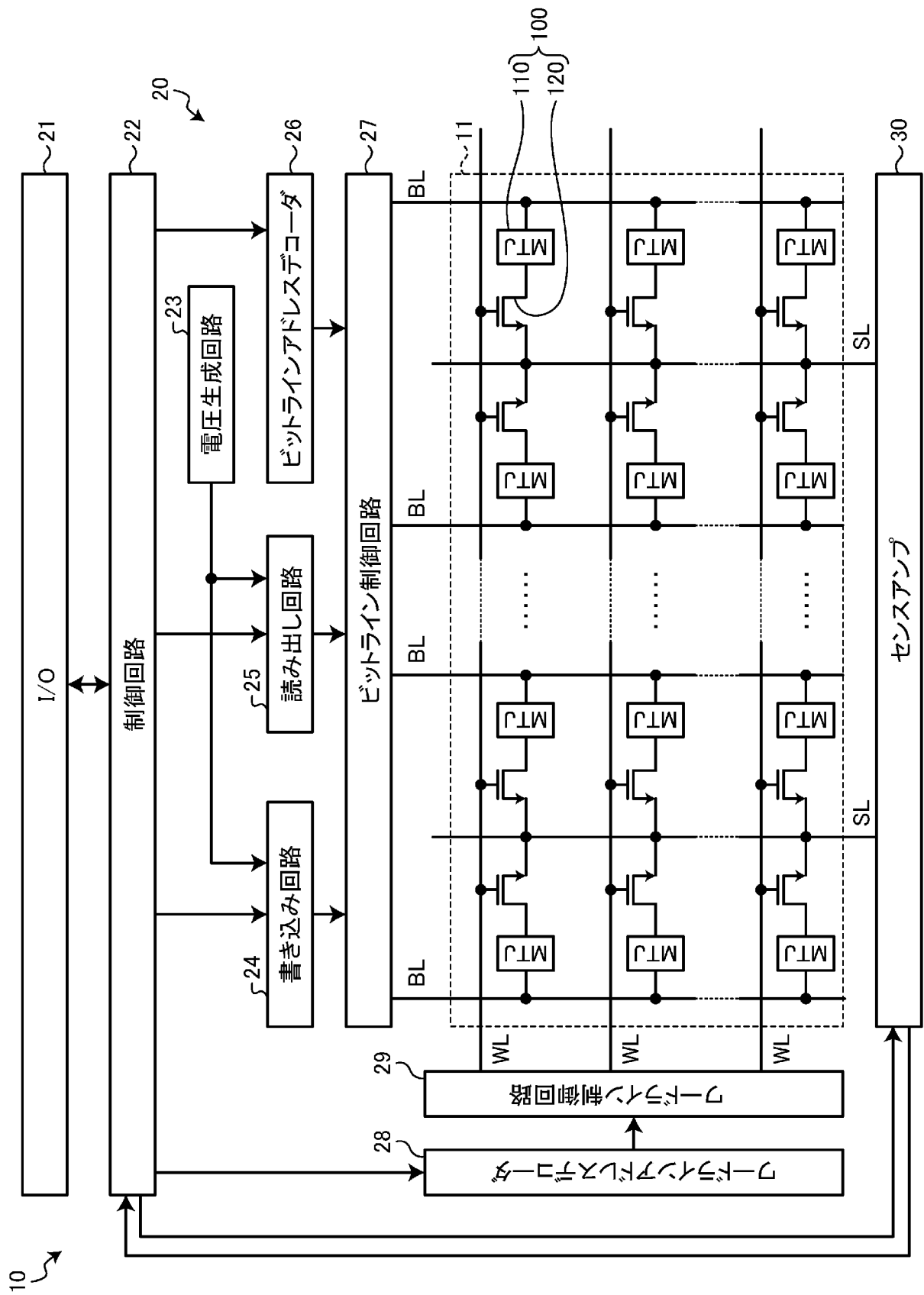
[請求項18] 前記第 1 の酸化物層は、TaO_x により形成されており、
前記第 2 の酸化物層は、MgO により形成されている、
請求項 1 7 に記載の磁気抵抗素子。

[請求項19] 磁気抵抗素子を備え、
前記磁気抵抗素子は、
参照層と、
前記参照層に積層されたバリア層と、
前記バリア層に積層された記憶層と、
前記記憶層に積層されたキャップ層と、
を備え、
前記記憶層または前記キャップ層は、
第 1 の酸化物層と、
前記第 1 の酸化物層に積層された金属層と、
前記金属層に積層された第 2 の酸化物層と、
を有する、
記憶装置。

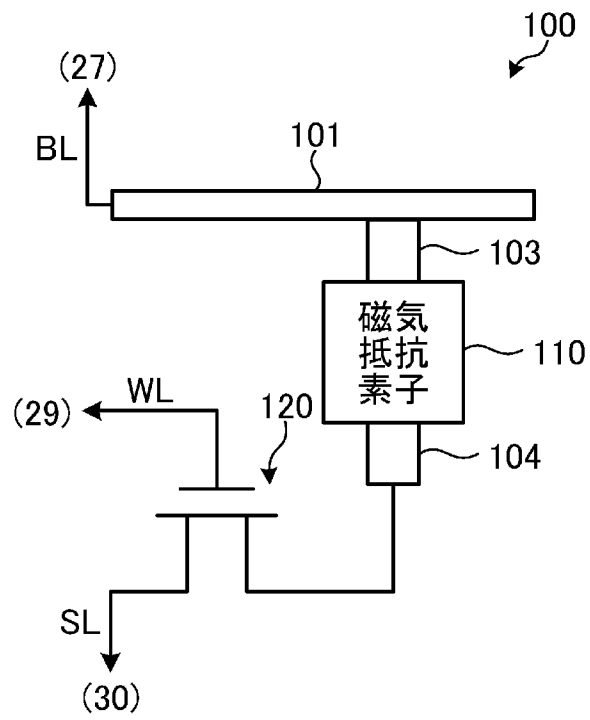
[請求項20] 磁気抵抗素子を有する記憶装置を備え、
前記磁気抵抗素子は、
参照層と、
前記参照層に積層されたバリア層と、
前記バリア層に積層された記憶層と、

前記記憶層に積層されたキャップ層と、
を備え、
前記記憶層または前記キャップ層は、
第 1 の酸化物層と、
前記第 1 の酸化物層に積層された金属層と、
前記金属層に積層された第 2 の酸化物層と、
を有する、
電子機器。

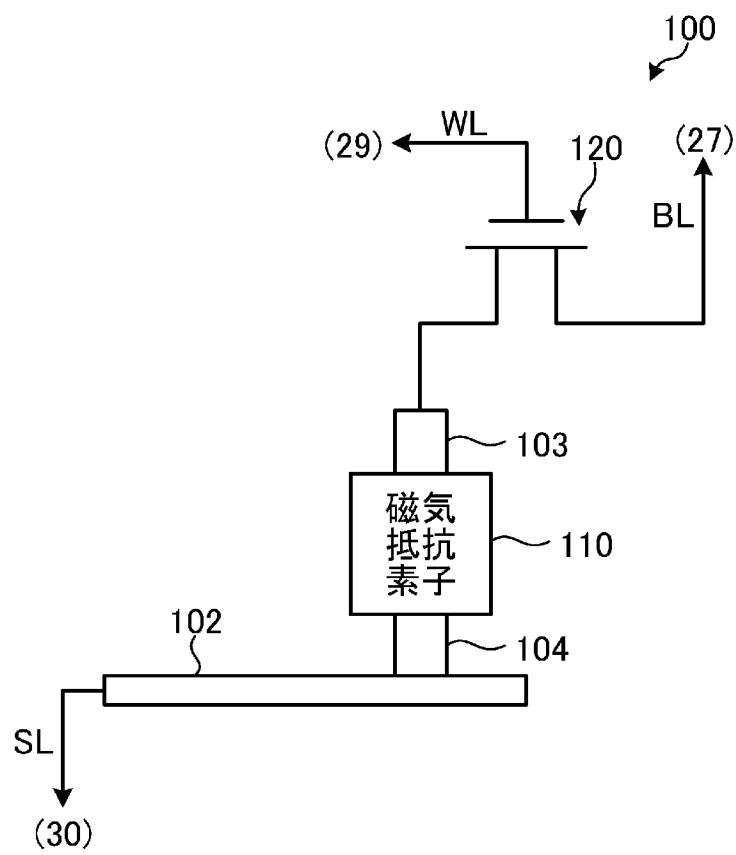
[図1]



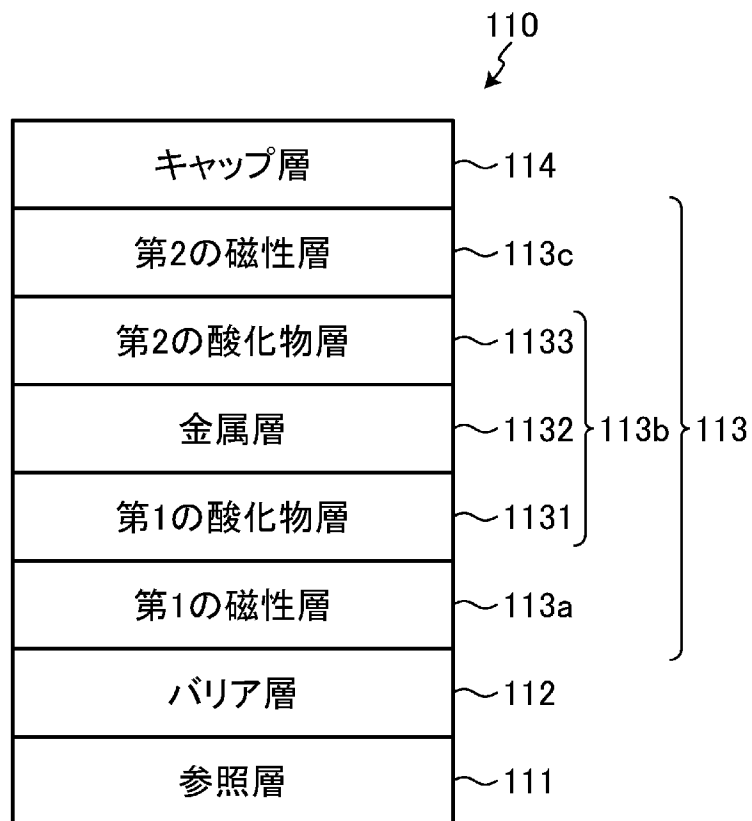
[図2]



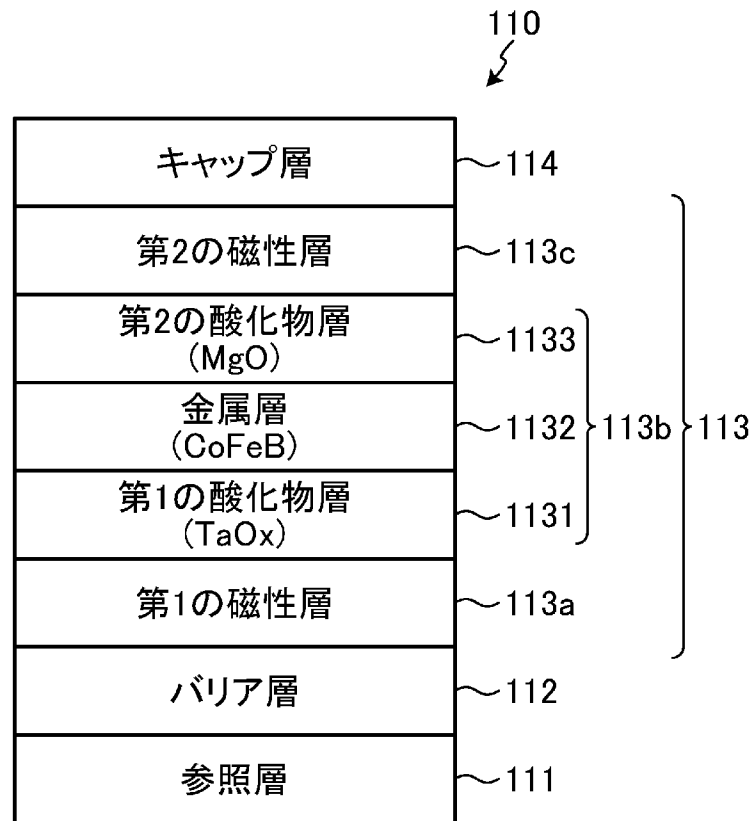
[図3]



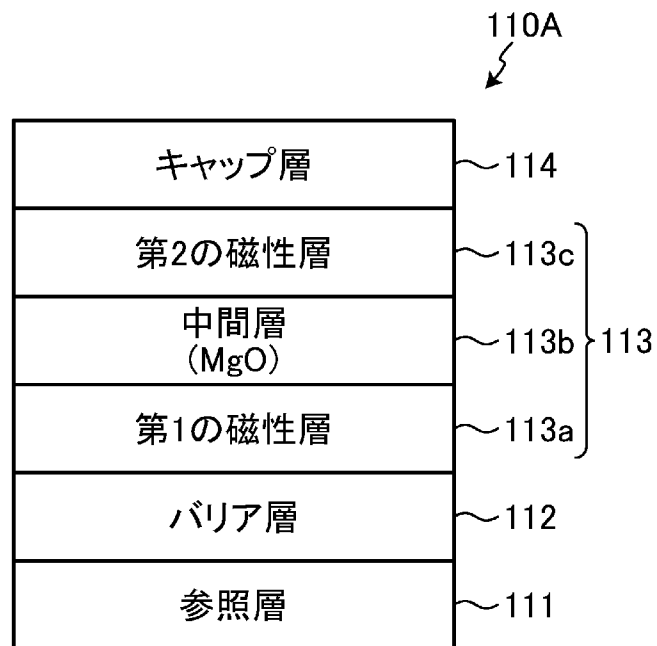
[図4]



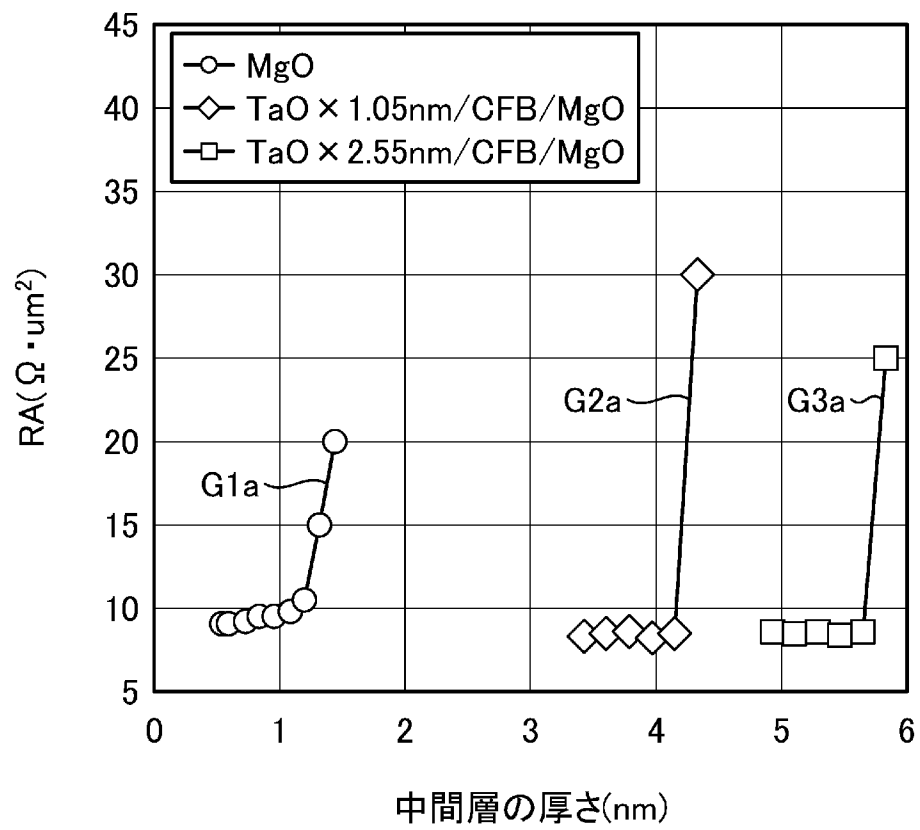
[図5]



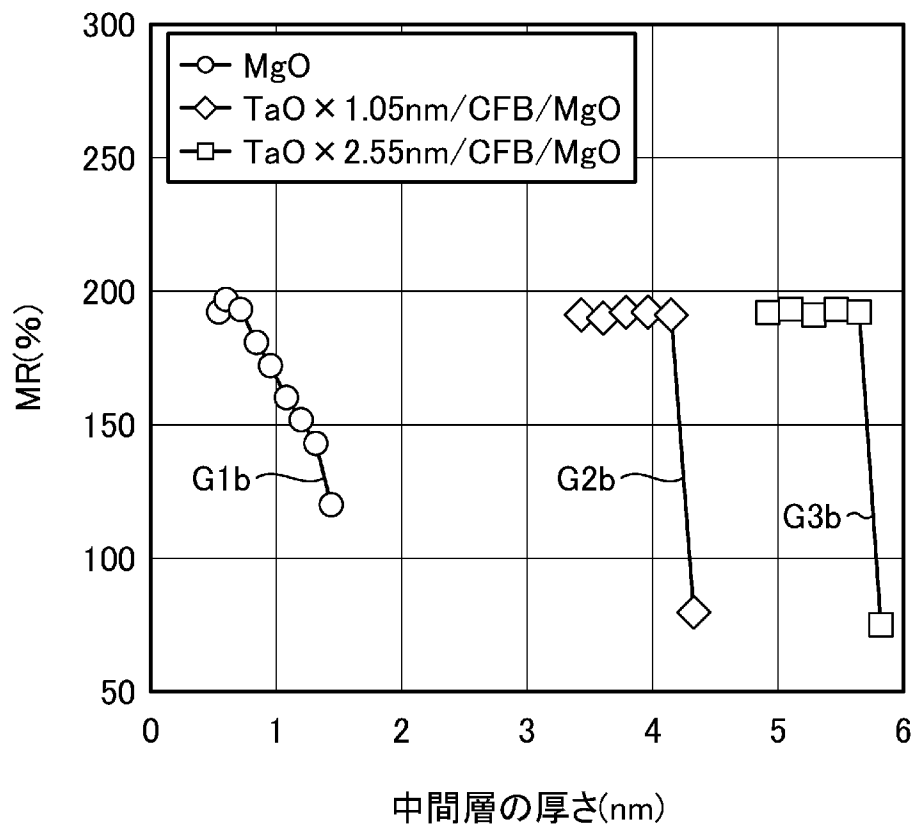
[図6]



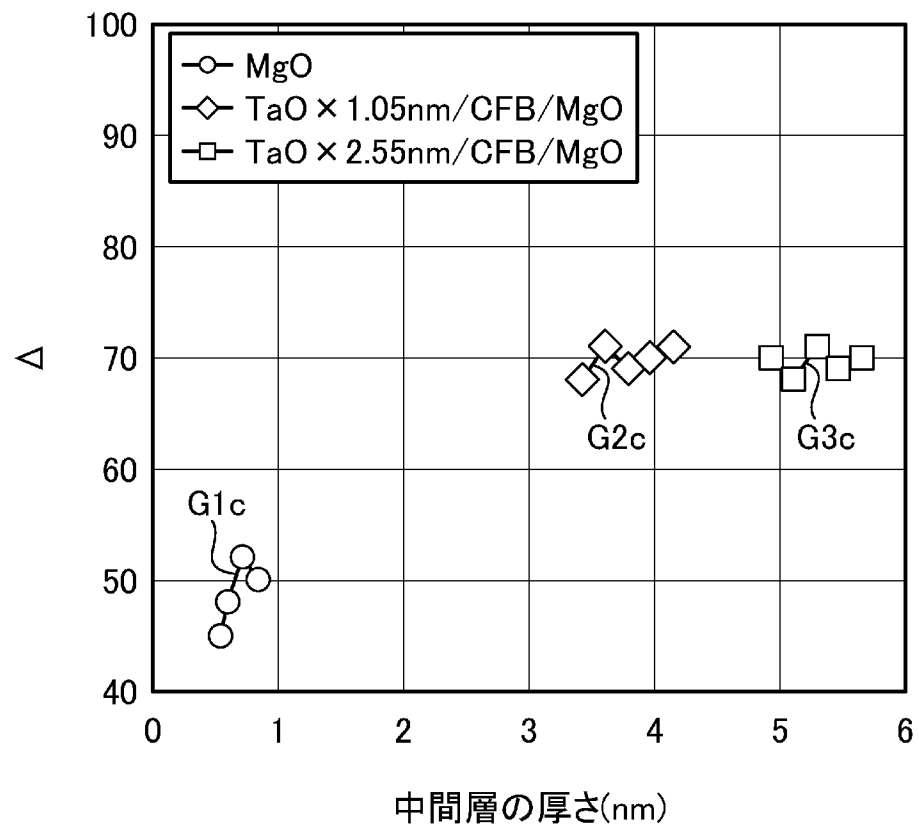
[図7]



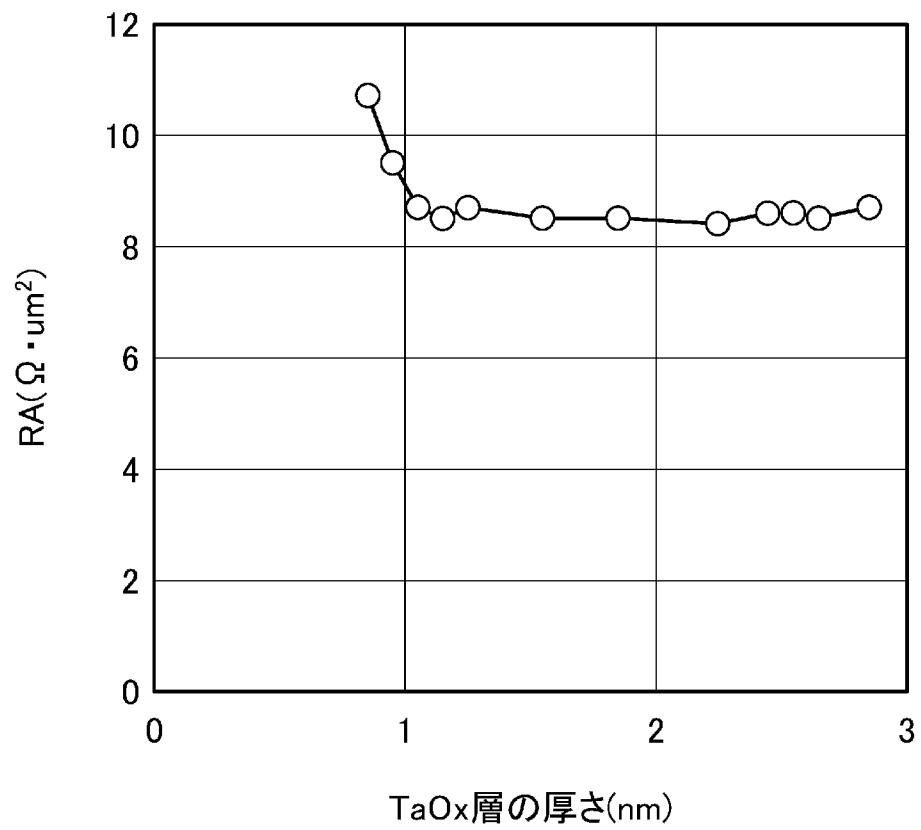
[図8]



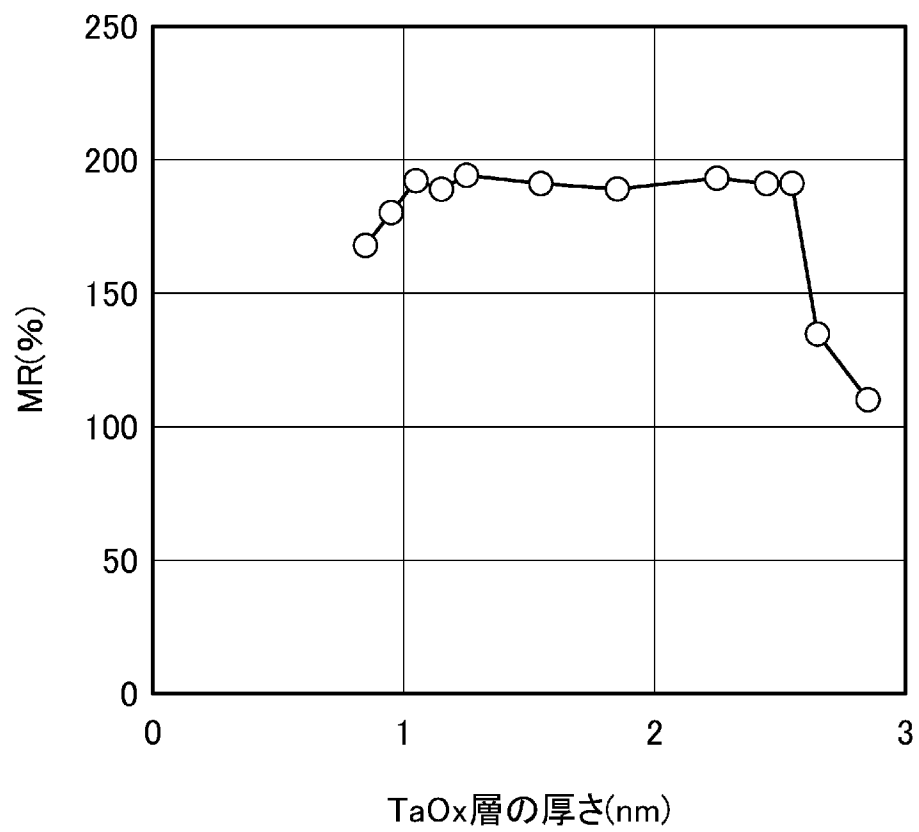
[図9]



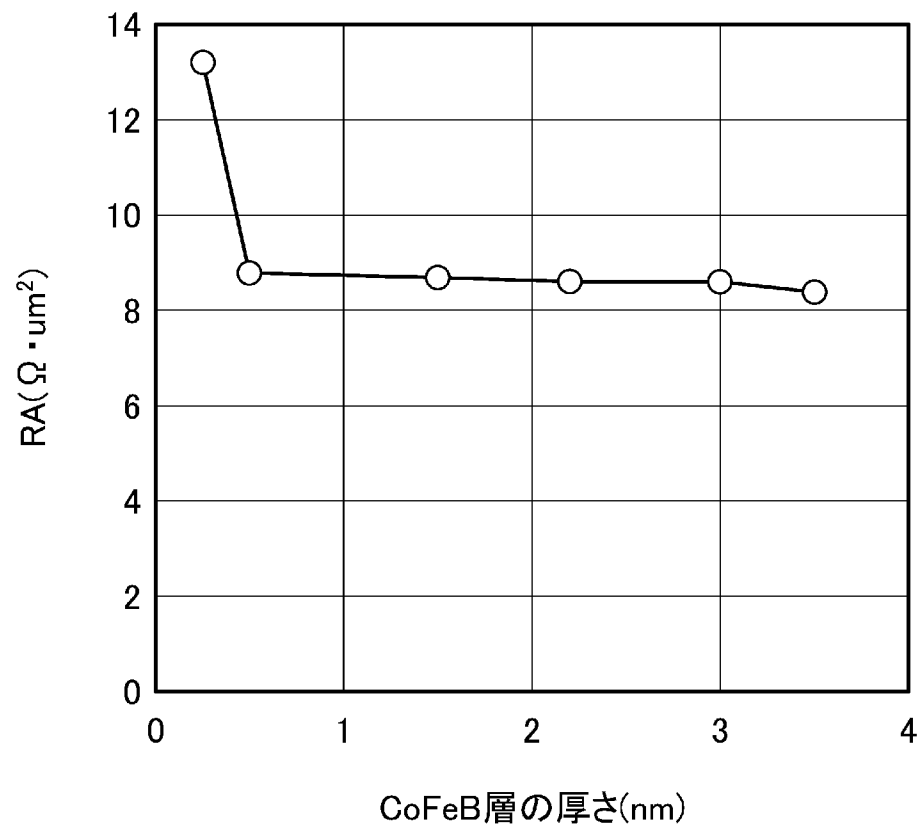
[図10]



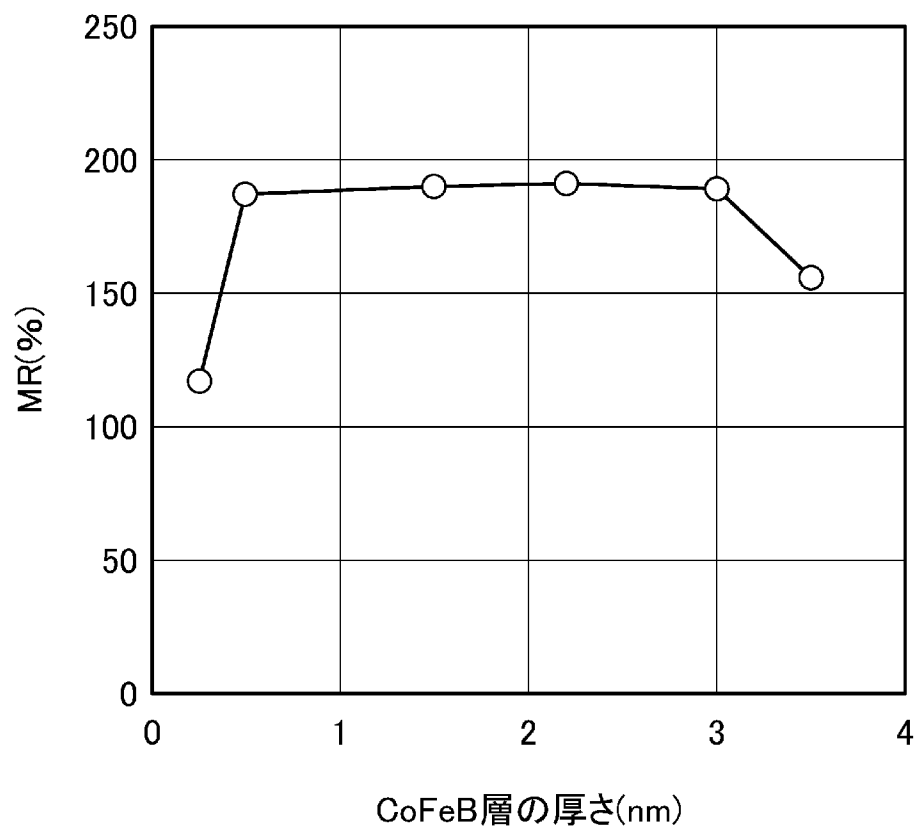
[図11]



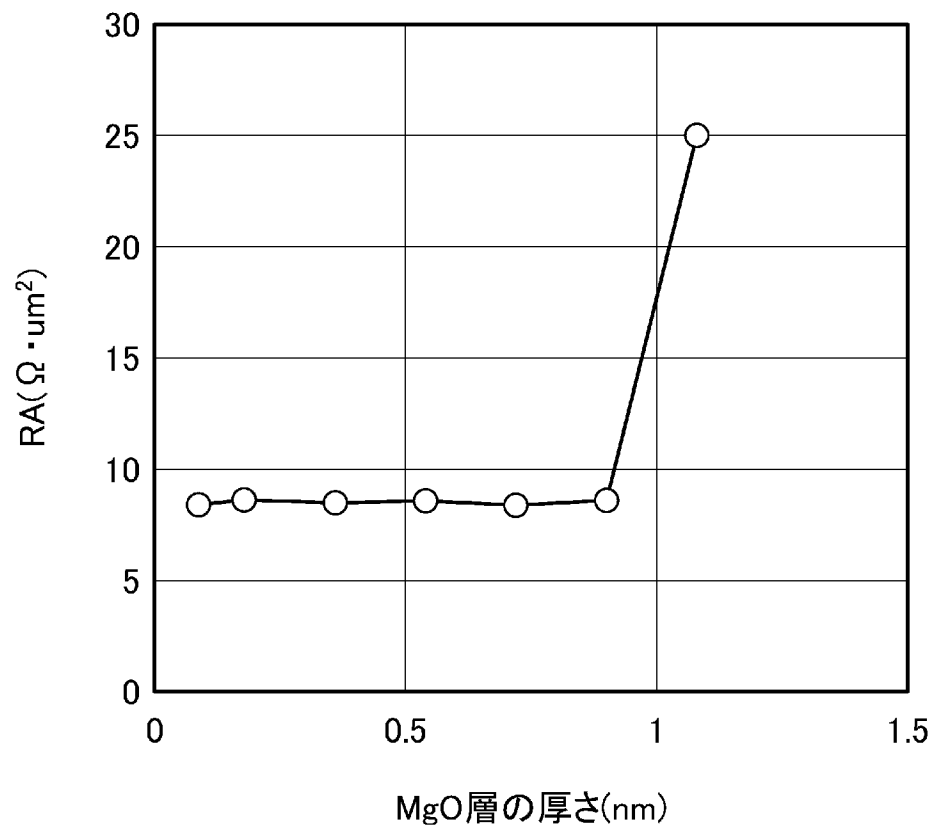
[図12]



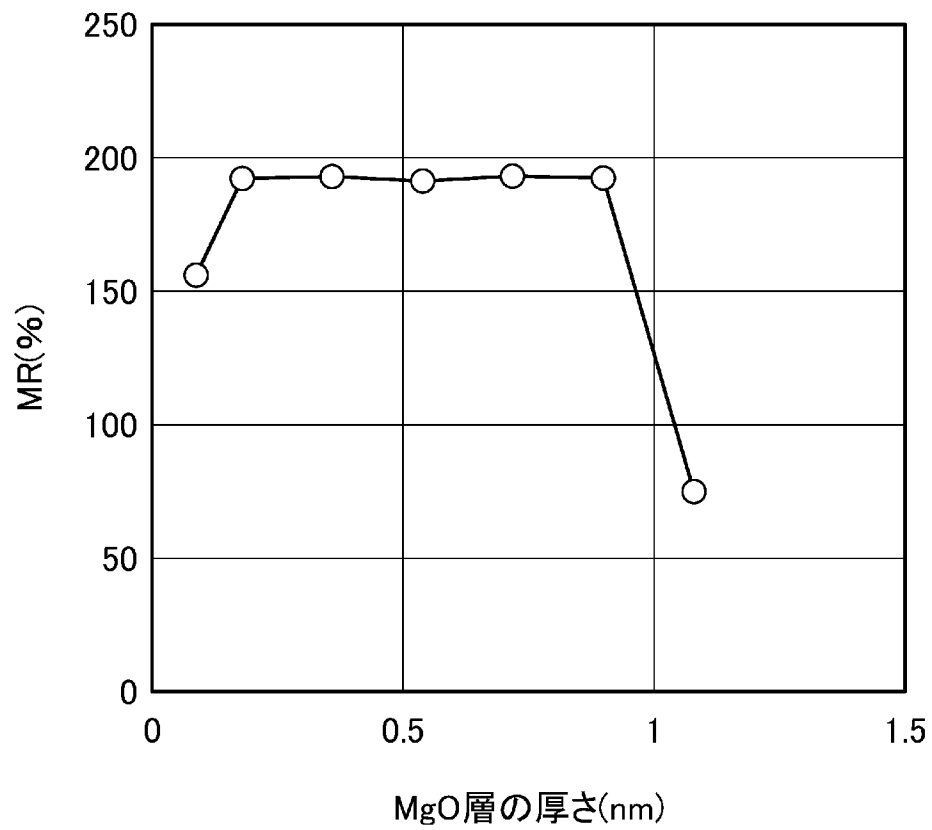
[図13]



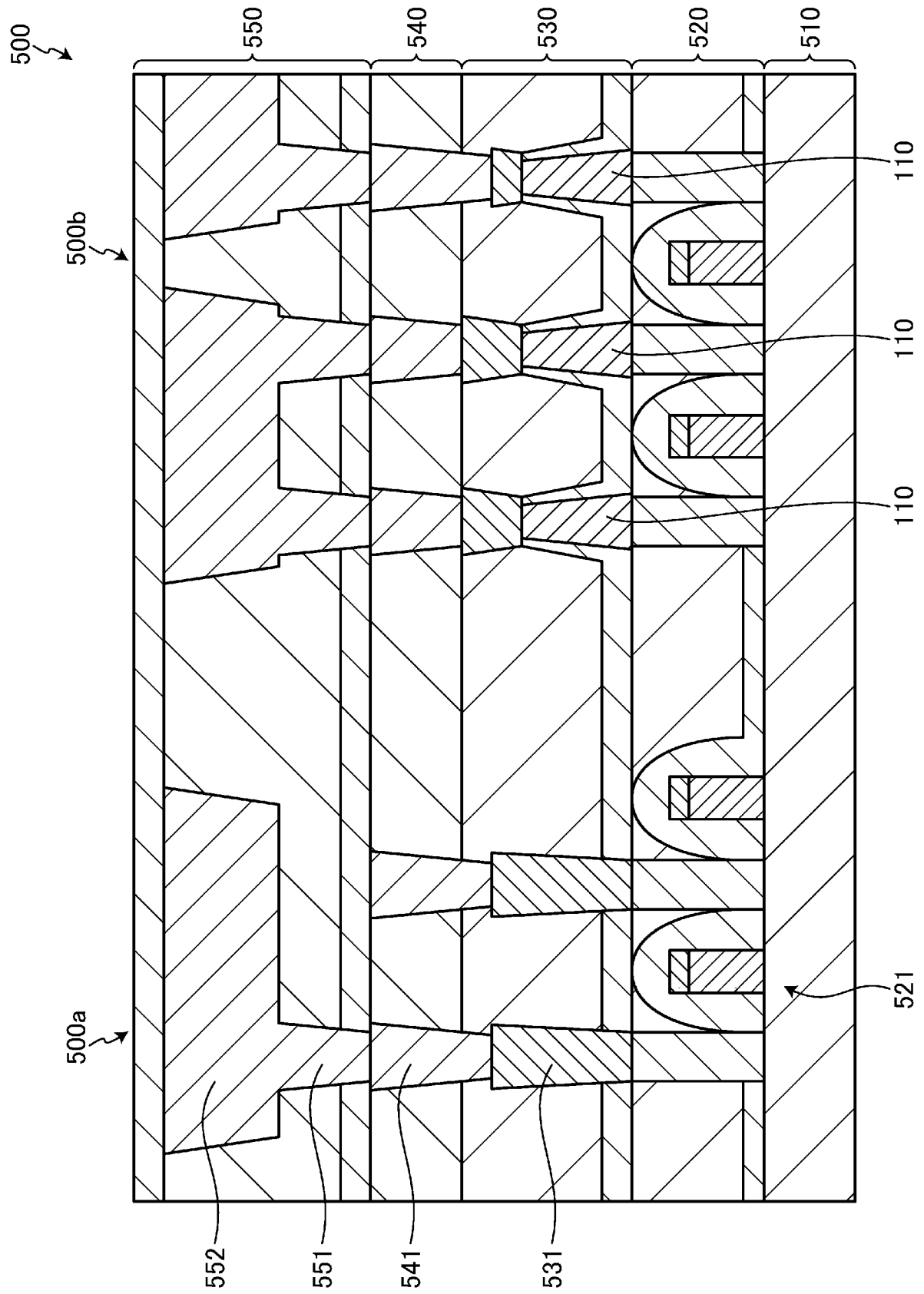
[図14]



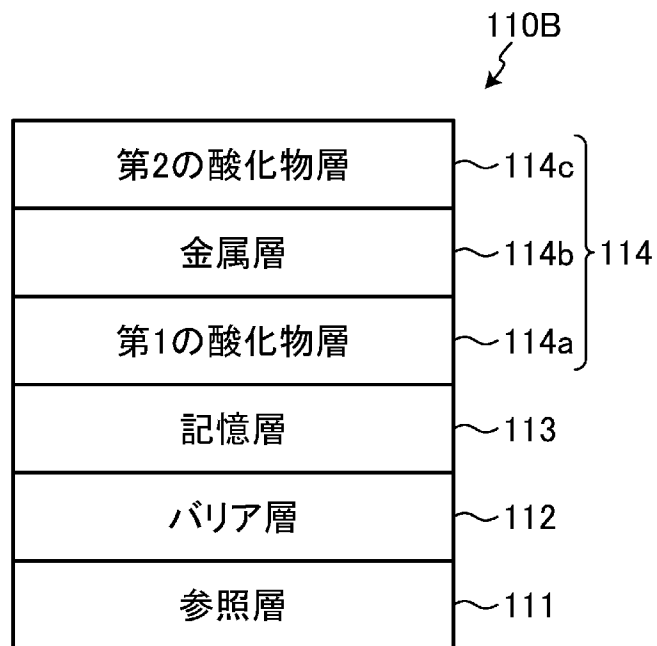
[図15]



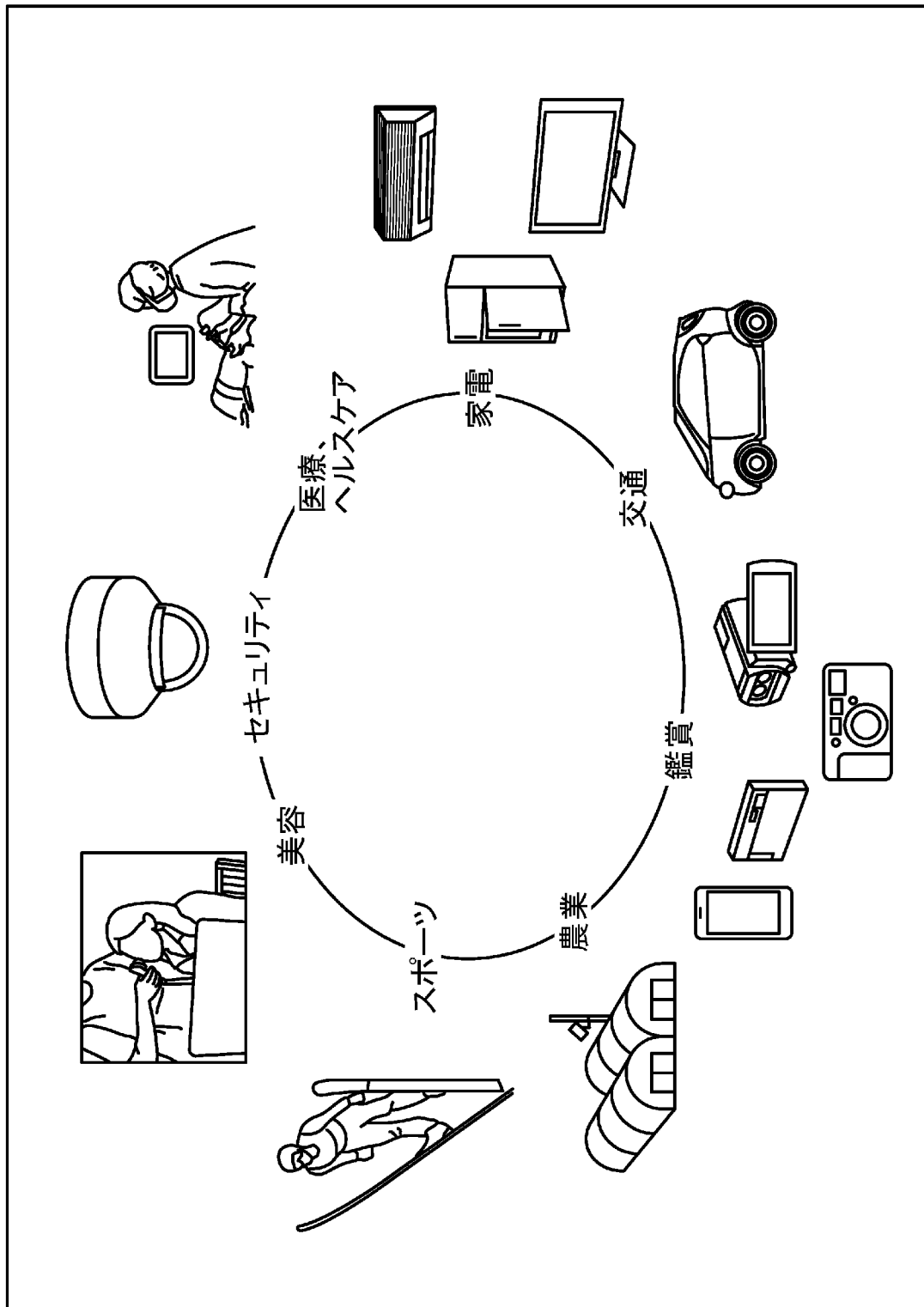
[図16]



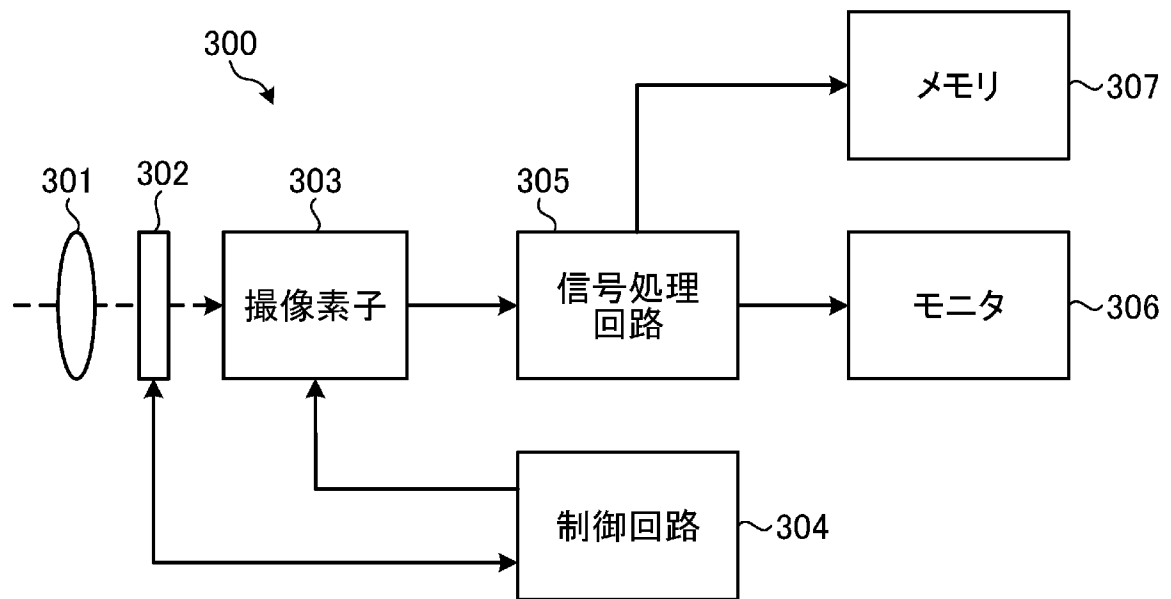
[図17]



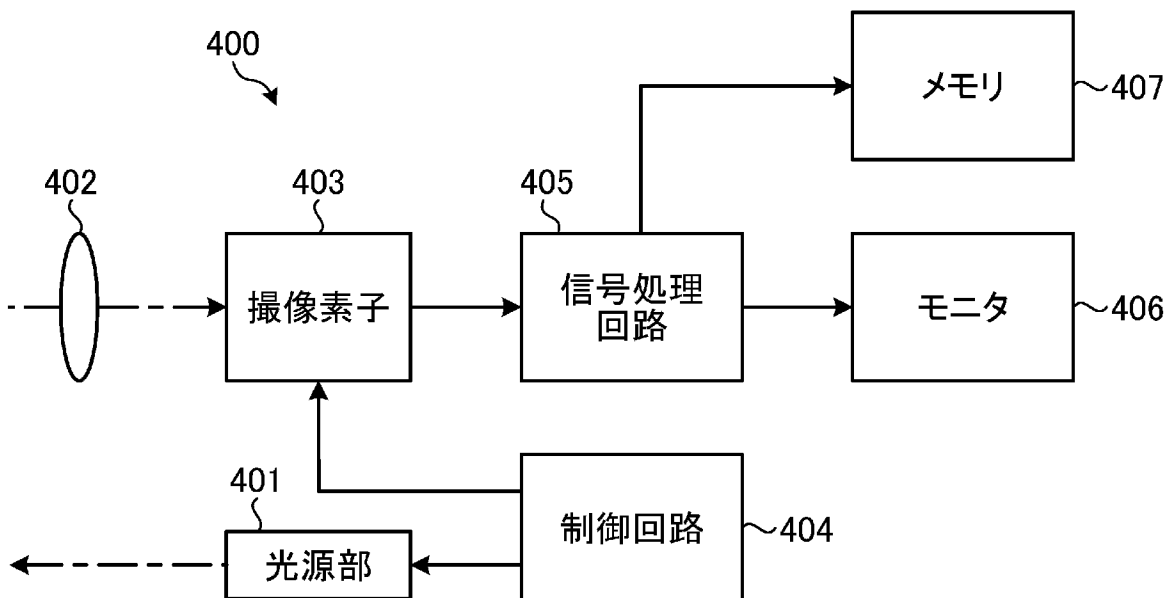
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/036216

A. CLASSIFICATION OF SUBJECT MATTER**H10B 61/00**(2023.01)i; **H10N 50/10**(2023.01)i; **H10N 50/20**(2023.01)i

FI: H10B61/00; H10N50/10 Z; H10N50/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H10B61/00; H10N50/10; H10N50/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2024

Registered utility model specifications of Japan 1996-2024

Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2019/187674 A1 (TOHOKU UNIVERSITY) 03 October 2019 (2019-10-03) paragraphs [0014], [0029]-[0034], [0045]-[0048], [0076], fig. 2(b), 9	1-20
X	JP 2018-515923 A (MICRON TECHNOLOGY, INC.) 14 June 2018 (2018-06-14) paragraphs [0005], [0008], [0011]-[0012], fig. 1	1-6, 11, 13-16, 19
A		7-10, 12, 17-18, 20
A	WO 2021/251003 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 16 December 2021 (2021-12-16) entire text, all drawings	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

07 November 2024

Date of mailing of the international search report

19 November 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/036216

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)		Publication date (day/month/year)
WO	2019/187674	A1	03 October 2019	US	2021/0098689 A1	
				paragraphs [0021], [0053]- [0066], [0091]-[0100], [0152]- [0153], fig. 2(b), 9		
				KR	10-2020-0136903	A
JP	2018-515923	A	14 June 2018	US	2016/0329486 A1	
				paragraphs [0005], [0013], [0016]-[0017], fig. 1		
				WO	2016/178758	A1
				CN	107534084	A
				KR	10-2018-0002798	A
WO	2021/251003	A1	16 December 2021	US	2023/0180628 A1	
				entire text, all drawings		
				CN	115700064	A
				KR	10-2023-0022163	A

A. 発明の属する分野の分類（国際特許分類（IPC））

H10B 61/00(2023.01)i; H10N 50/10(2023.01)i; H10N 50/20(2023.01)i
FI: H10B61/00; H10N50/10 Z; H10N50/20

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H10B61/00; H10N50/10; H10N50/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報1922 - 1996年

日本国公開実用新案公報1971 - 2024年

日本国実用新案登録公報1996 - 2024年

日本国登録実用新案公報1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2019/187674 A1（国立大学法人東北大学）03.10.2019（2019 - 10 - 03） [0014], [0029] - [0034], [0045] - [0048], [0076], 図2(b), 9	1-20
X	JP 2018-515923 A（マイクロン テクノロジー, インク.）14.06.2018（2018 - 06 - 14） [0005], [0008], [0011] - [0012], 図1	1-6, 11, 13-16, 19
A		7-10, 12, 17-18, 20
A	WO 2021/251003 A1（ソニーセミコンダクタソリューションズ株式会社）16.12.2021 （2021 - 12 - 16） 全文, 全図	1-20

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技術水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日
07. 11. 2024

国際調査報告の発送日
19. 11. 2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

宮本 博司 5F 6313

電話番号 03-3581-1101 内線 3514

様式 PCT/ISA/210（第2ページ）（2022年7月）

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2024/036216

引用文献			公表日	パテントファミリー文献	公表日
WO	2019/187674	A1	03.10.2019	US 2021/0098689 A1 [0021], [0053] - [0066], [0091] - [0100], [0152] - [0153], 図2(b), 9 KR 10-2020-0136903 A	
JP	2018-515923	A	14.06.2018	US 2016/0329486 A1 [0005], [0013], [0016] - [0017], 図1 WO 2016/178758 A1 CN 107534084 A KR 10-2018-0002798 A	
WO	2021/251003	A1	16.12.2021	US 2023/0180628 A1 全文, 全図 CN 115700064 A KR 10-2023-0022163 A	