



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I464596 B

(45) 公告日：中華民國 103 (2014) 年 12 月 11 日

(21) 申請案號：101115815

(22) 申請日：中華民國 101 (2012) 年 05 月 03 日

(51) Int. Cl. : G06F13/38 (2006.01)

G06F13/14 (2006.01)

(30) 優先權：2011/06/23 美國

13/167,271

(71) 申請人：蘋果公司 (美國) APPLE INC. (US)

美國

(72) 發明人：克姆林 艾力克斯 CRUMLIN, ALEX J. (US)

(74) 代理人：陳長文

(56) 參考文獻：

TW 451568

US 6920132B1

US 7259482B2

US 2005/0066000A1

審查人員：謝進忠

申請專利範圍項數：20 項 圖式數：6 共 34 頁

(54) 名稱

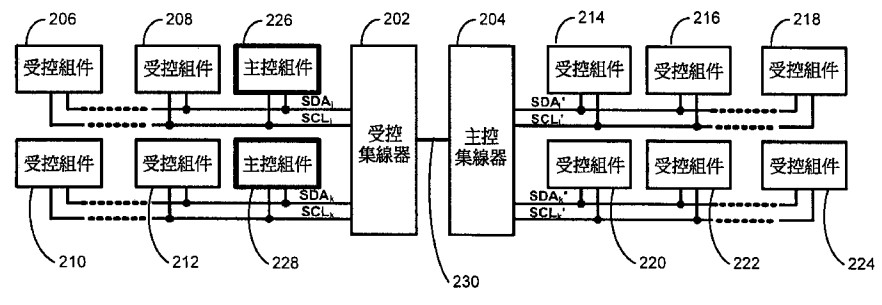
促進可攜式電子裝置中之組件間之通訊之系統及方法與可攜式電子裝置

SYSTEM AND METHOD FOR FACILITATING COMMUNICATION BETWEEN COMPONENTS IN A PORTABLE ELECTRONIC DEVICE AND PORTABLE ELECTRONIC DEVICES

(57) 摘要

所揭示之實施例提供了一種促進可攜式電子裝置中之各組件間之通訊的系統。該系統包含用來將第一組介面耦合到一高速鏈路之一第一集線器、以及用來將第二組介面耦合到該高速鏈路之一第二集線器。該第一集線器可經由該第一組介面中之一第一介面而自一第一組件接收一通訊，且經由該高速鏈路而傳輸該通訊。該第二集線器可自該高速鏈路接收該通訊，且經由該第二組介面中之一第二介面而將該通訊傳輸到一第二組件。該第一及第二集線器因而可減少傳輸該第一與第二組介面間之通訊所需的導線之數目。

The disclosed embodiments provide a system that facilitates communication between components in a portable electronic device. The system includes a first hub that couples a first set of interfaces to a high-speed link and a second hub that couples a second set of interfaces to the high-speed link. The first hub may receive a communication from a first component through a first interface in the first set of interfaces and transmit the communication through the high-speed link. The second hub may receive the communication from the high-speed link and transmit the communication to a second component through a second interface in the second set of interfaces. The first and second hubs may thus reduce the number of wires required to transmit communications between the first and second sets of interfaces.



第2圖

- 202 . . . 受控集線器
- 204 . . . 主控集線器
- 206、208、210、
- 212、214、216、
- 218、220、222、
- 224 . . . 匯流排受控器組件
- 226、228 . . . 匯流排主控組件
- 230 . . . 高速鏈路

發明專利說明書

中文說明書替換頁(103年9月)

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101115815

※申請日：101年05月03日

※IPC分類：

G06F 13/38 (2006.01)

G06F 13/14 (2006.01)

一、發明名稱：(中文/英文)

促進可攜式電子裝置中之組件間之通訊之系統及方法與可攜式電子裝置

System and method for facilitating communication between components in a portable electronic device and portable electronic devices

二、中文發明摘要：

所揭示之實施例提供了一種促進可攜式電子裝置中之各組件間之通訊的系統。該系統包含用來將第一組介面耦合到一高速鏈路之一第一集線器、以及用來將第二組介面耦合到該高速鏈路之一第二集線器。該第一集線器可經由該第一組介面中之一第一介面而自一第一組件接收一通訊，且經由該高速鏈路而傳輸該通訊。該第二集線器可自該高速鏈路接收該通訊，且經由該第二組介面中之一第二介面而將該通訊傳輸到一第二組件。該第一及第二集線器因而可減少傳輸該第一與第二組介面間之通訊所需的導線之數目。

103年9月16日修 正替換頁

三、英文發明摘要：

The disclosed embodiments provide a system that facilitates communication between components in a portable electronic device. The system includes a first hub that couples a first set of interfaces to a high-speed link and a second hub that couples a second set of interfaces to the high-speed link. The first hub may receive a communication from a first component through a first interface in the first set of interfaces and transmit the communication through the high-speed link. The second hub may receive the communication from the high-speed link and transmit the communication to a second component through a second interface in the second set of interfaces. The first and second hubs may thus reduce the number of wires required to transmit communications between the first and second sets of interfaces.

四、指定代表圖：

(一) 本案指定代表圖為：第(2)圖。

(二) 本代表圖之元件符號簡單說明：

202：受控集線器

204：主控集線器

206、208、210、212、214、216、218、220、

222、224：匯流排受控器組件

226、228：匯流排主控組件

230：高速鏈路

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明之實施例係有關可攜式電子裝置中之介面。更具體而言，本發明之實施例係有關一種促進有效率地使用可攜式電子裝置內之空間之介面延伸器。

【先前技術】

最近在運算能力及無線連網技術上的改進已顯著地增加了諸如膝上型電腦、平板電腦、可攜式媒體播放器、及行動電話等的可攜式電子裝置的能力。通常由不同的印刷電路板（Printed Circuit Board；簡稱 PCB）上的多個組件提供這些增加的能力。例如，一平板電腦可包含用於處理器、埠、按鈕、無線電及／或無線收發器、電池、及／或該平板電腦中之其他組件的一些個別的 PCB。

然後可在電氣上連接該等組件及／或 PCB，而讓該等組件執行該可攜式電子裝置的功能。例如，一內部積體電路（Inter-Integrated Circuit；簡稱 I²C）匯流排及／或一組一般用途輸入／輸出（General-Purpose Input/Output；簡稱 GPIO）介面可將一組周邊組件經由一組導線而連接到一處理器。該處理器然後可將信號經由該等導線傳輸到該等周邊組件，且經由該等導線自該等周邊組件接收回應，而與該等周邊組件通訊。

然而，當一可攜式電子裝置中之組件的功能及／或數目增加時，該可攜式電子裝置中之導線的數目可能會增加

。例如，多個 I²C 匯流排可被用來將以匯流排主控器之方式操作的一些處理器及／或微控制器連接到平板電腦內以匯流排受控器之方式操作的各周邊組件。導線又可能佔用可攜式電子裝置內較大的空間，因而減少了可被用於可攜式電子裝置中之組件的空間，且／或需要對應地增加可攜式電子裝置的尺寸。

因此，藉由改善能夠進行可攜式電子裝置中之各組件間之通訊的介面的空間效率，即可促進對可攜式電子裝置的使用。

【發明內容】

所揭示之實施例提供了一種促進可攜式電子裝置中之各組件間之通訊的系統。該系統包含用來將第一組介面耦合到一高速鏈路之一第一集線器、以及用來將第二組介面耦合到該高速鏈路之一第二集線器。該第一集線器可經由該第一組介面中之一第一介面而自一第一組件接收一通訊，且經由該高速鏈路而傳輸該通訊。該第二集線器可自該高速鏈路接收該通訊，且經由該第二組介面中之一第二介面而將該通訊傳輸到一第二組件。該第一及第二集線器因而可減少傳輸該第一與第二組介面間之通訊所需的導線之數目。

在某些實施例中，經由該高速鏈路傳輸該通訊涉及將該通訊編碼，且自該高速鏈路接收該通訊涉及將該通訊解碼。可識別該第一介面及與該通訊相關聯的一轉變（

transition) ，且將該轉變及該第一介面編碼為一封包，而將該通訊編碼。然後可自該封包取得該轉變及該第一介面，且在該第二介面上產生該轉變，而將該通訊解碼。

在某些實施例中，該第一集線器對應於一主控集線器，且該第二集線器對應於一受控集線器。

在某些實施例中，該受控集線器被連接到一或多個匯流排主控組件，且該主控集線器被連接到一或多個匯流排受控組件。

在某些實施例中，該受控集線器被配置成：自該可攜式電子裝置中之一處理器接收組態資訊，且將該組態資訊傳送到該主控集線器。

在某些實施例中，該等集線器中之每一集線器包含：被配置成將來自該第一組介面的一組介面電壓轉換為與該第一集線器相關聯的一核心電壓之一第一位準移位器、以及被配置成將該核心電壓轉換為與該高速鏈路相關聯的一鏈路電壓之一第二位準移位器。

在某些實施例中，該高速鏈路包含一時脈導線、與自該第一組介面至該第二組介面之通訊相關聯的一第一資料導線、以及與自該第二組介面至該第一組介面之通訊相關聯的一第二資料導線。

在某些實施例中，該第一及／或第二組介面包含內部積體電路 (I²C) 介面、序列周邊介面 (Serial Peripheral Interface；簡稱 SPI)、安全數位輸入輸出 (Secure Digital Input Output；簡稱 SDIO) 介面、以及一般用途輸

入／輸出（GPIO）介面。

【實施方式】

提供了下文中之說明，使熟悉此項技術者能夠製作及使用該等實施例，且係在一特定應用及其要求之環境下提供該說明。熟悉此項技術者將可易於得知所揭示的該等實施例之各種修改，且可在不脫離本發明揭示之精神及範圍下，將本發明中界定的一般性原理應用於其他實施例及應用。因此，本發明不限於所示之該等實施例，而是將符合與本發明揭示的原理及特徵一致之最廣義範圍。

在本實施方式中述及的資料結構及程式碼通常被儲存在電腦可讀取的儲存媒體，而該電腦可讀取的儲存媒體可以是可儲存將被電腦系統使用的程式碼及／或資料之任何裝置或媒體。該電腦可讀取的儲存媒體包括（但不限於）揮發性記憶體、非揮發性記憶體、諸如磁碟機、磁帶、光碟（Compact Disc；簡稱 CD）、數位多功能光碟或數位視訊光碟（Digital Versatile Disc or Digital Video Disc；簡稱 DVD）等的磁性或光學儲存裝置、或現在已知的或以後開發的能夠儲存程式碼及／或資料之其他媒體。

可將本實施方式一節中述及的方法及程序實施為程式碼及／或資料，且可以將該程式碼及／或資料儲存在前文所述之電腦可讀取的儲存媒體。當一電腦系統讀取及執行該電腦可讀取的儲存媒體上儲存之該程式碼及／或資料時，該電腦系統執行被實施為該電腦可讀取的儲存媒體內儲

存的資料結構及程式碼之方法及程序。

此外，本發明述及的方法及程序可被包含在硬體模組或設備中。這些模組或設備可包括（但不限於）特定應用積體電路（Application-Specific Integrated Circuit；簡稱 ASIC）晶片、客戶端可程式閘陣列（Field-Programmable Gate Array；簡稱 FPGA）、於特定時間執行特定的軟體模組或程式碼段之專用或共享式處理器、及／或現在已知的或以後開發的其他可程式邏輯裝置。該等硬體模組或設備被啟動時，將執行被包含在其內之方法及程序。

所揭示之該等實施例提供了一種促進一組組件間之通訊的方法及系統。該等組件可被用來執行諸如膝上型電腦、平板電腦、行動電話、個人數位助理（Personal Digital Assistant；簡稱 PDA）、可攜式媒體播放器、及／或數位相機等的可攜式電子裝置之功能。如第 1 圖所示，該等組件可包括可攜式電子裝置中之一主邏輯板 100（例如，主機板）上之一處理器 110。該等組件亦可包括諸如埠、按鈕、無線收發器、喇叭、及／或麥克風等的一組周邊組件 132-140，該等組件使用一組介面 152-154 與該處理器通訊。例如，處理器 110 及／或周邊組件 132-140 可使用一內部積體電路（I²C）介面及／或一組一般用途輸入／輸出（General-Purpose Input-Output；簡稱 GPIO）介面而相互傳輸信號。其他的實施例可包括除了該 I²C 介面之外的（或用來取代 I²C 介面的）序列周邊介面（SPI）或安全數位輸入輸出（Secure Digital Input Output；簡稱 SDIO）

介面。

熟悉此項技術者當可了解：可以一種將該可攜式電子裝置內之空間的使用最大化之方式定位及／或放置處理器 110 及周邊組件 132-140。處理器 110 與組件 132-140 間之此種實體上的分離可額外地需要使用導線，以便能夠進行處理器 110 與組件 132-140 間之通訊。例如，跨越一平板電腦的長度之一組導線可將該平板電腦的一端上之處理器 110 連接到該平板電腦的另一端上之一輸入／輸出（Input/Output；簡稱 I/O）裝置，因而可讓處理器 110 經由一 I²C 介面而與該 I/O 裝置通訊。

然而，這些導線被須被容納在該可攜式電子裝置的外殼內。例如，可在該可攜式電子裝置內產生各組件（例如，處理器 110、組件 132-140）間之間隙，因而可將連接該等組件之導線放置在該等間隙內。沿著該等相同的線，可增加該可攜式電子裝置之一或多個尺寸，而產生該可攜式電子裝置內之導線的空間。

此外，可將新的組件（例如，組件 132-140）增添到該可攜式電子裝置，且使用在該等組件之間傳輸信號的更多條線，而提供該可攜式電子裝置中之增加的功能。因此，當更新及／或改善可攜式電子裝置時，導線可能佔用可攜式電子裝置內更大的空間。

在一或多個實施例中，第 1 圖所示之系統減少了傳輸該等組件（例如，處理器 110、組件 132-140）間之通訊所需的導線之數目，而促進該可攜式電子裝置內之空間的

有效率的使用。一第一集線器 120 可將第一組介面 152 連接到一高速鏈路 130，且一第二集線器 122 可將第二組介面 154 連接到高速鏈路 130。如將於下文中進一步詳細說明的，集線器 120-122 及高速鏈路 130 可提供一介面延伸器，該介面延伸器使用比介面 152-154 之導線數目少的導線，且使用比介面 152-154 之工作頻率高的工作頻率，而能夠進行該可攜式電子裝置中之各組件（例如，處理器 110、組件 132-140）間之通訊。請注意，如果存在了具有不同的速度之被連接到集線器 120-122 之一些介面（例如，I²C、SPI、SDIO、及 GPIO），則集線器 120-122 可動態地改變高速鏈路 130 之速度及內部時序，以便降低功率。因而，高速鏈路 130 可根據高速鏈路 130 正在自該等介面（I²C、SPI、SDIO、或 GPIO）接收的訊務之類型而改變其速度。例如，如果高速鏈路 130 自一個以上的介面接收混合的訊務，則高速鏈路 130 可針對較高速的訊務而選擇該等集線器間之一資料速率。

爲了促進該可攜式電子裝置中之各組件間之通訊，集線器 120 可經由介面 152 而自處理器 110 接收通訊，且將該通訊經由高速鏈路 130 而傳輸到集線器 122。一旦集線器 122 接收到該通訊之後，集線器 122 可將該通訊經由介面 154 而傳輸到該通訊被導向之一或多個組件 132-140。相反地，集線器 122 可經由介面 154 而自組件 132-140 接收通訊，且將該通訊經由高速鏈路 130 而傳輸到集線器 120。集線器 120 在接收到該通訊之後，可將該通訊經由

介面 152 而傳輸到處理器 110。

在一或多個實施例中，不論在該可攜式電子裝置中如何使用介面 152-154、處理器 110、及／或組件 132-140，集線器 120-122 以及高速鏈路 130 都減少了被該可攜式電子裝置內之導線所佔用的空間。高速鏈路 130 尤其可包含：將一時脈信號自處理器 110 傳輸到組件 132-140 之一時脈導線、與自處理器 110 至組件 132-140 之通訊相關聯的一第一資料導線、以及與自組件 132-140 至處理器 110 之通訊相關聯的一第二資料導線。高速鏈路 130 之工作頻率可顯著地高於介面 152-154 之工作頻率，因而可經由一資料導線而傳輸與多個介面 152-154 相關聯的單向通訊。例如，高速鏈路 130 可在 MHz（MHz：百萬赫）之頻率下工作，該工作頻率比被耦合到集線器 120-122 的一或多個 I²C 介面之 400 KHz（KHz：千赫）工作頻率快速了一個數量級。

爲了經由高速鏈路 130 傳輸通訊，集線器 120-122 可將自處理器 110 及／或組件 132-140 接收的通訊編碼。同樣地，集線器 120-122 可在經由高速鏈路 130 接收到通訊之後將通訊解碼。例如，集線器 120 可識別與來自處理器 110 之通訊相關聯的介面及轉變（例如，低至高、高至低），將該轉變及該被識別之介面編碼爲一個六位元封包，且將該封包經由高速鏈路 130 中之一單向資料導線而傳輸到集線器 122，而處理該通訊。集線器 122 可接收該封包，將該封包解碼而得到該轉變及該介面，且在該被識別之

介面上產生該轉變。下文中將以與第 3 圖有關之方式進一步詳細地說明經由高速鏈路 130 的資料傳輸。

高速鏈路 130 可將被用來在處理器 110 與組件 132-140 之間傳輸來自該可攜式電子裝置中之多個介面 152-154 的信號的導線之數目進一步減少到三條。此外，因為集線器 120-122 及／或高速鏈路 130 並未修改該等組件（例如，處理器 110、組件 132-140）被直接連接到的介面 152-154，所以集線器 120-122 及高速鏈路 130 亦可提供用來促進該等組件間之通訊的一與軟體無關之機構。

在一或多個實施例中，集線器 120-122 被配置成促進被連接到介面 152-154 的匯流排主控組件與匯流排受控組件間之資料的傳輸。例如，處理器 110 可對應於使用組件 132-140 的位址而發出一時脈信號到且將資料傳輸到 I²C 受控器組件 132-140 之一 I²C 主控器。為了促進作為一 I²C 主控器的處理器 110 之操作，集線器 120 可被用來作為經由介面 152 自處理器 110 接收時脈信號及資料且將該時脈信號及資料經由高速鏈路 130 而傳輸到集線器 122 之一受控集線器。集線器 120 亦可自處理器 110 接收與集線器 120-122 相關聯的組態資訊，且將該組態資訊傳送到集線器 122。另一方面，集線器 122 可被用來作為自高速鏈路 130 接收該時脈信號及資料且將該時脈信號及資料經由介面 154 發出到組件 132-140 之一主控集線器。下文中將以與第 2 圖有關之方式進一步詳細地說明主控集線器及受控集線器之操作。

爲了處理來自具有不同電壓（例如，1.8 伏特、3.3 伏特、5.0 伏特）的介面 152-154 之通訊，每一集線器 120-122 可包含一第一位準移位器，用以將來自被連接到該集線器的介面 152-154 之一組介面電壓轉換爲與該集線器相關聯的一核心電壓。該集線器亦可包含一第二位準移位器，用以將該核心電壓轉換爲與高速鏈路 130 相關聯的一鏈路電壓。換言之，集線器 120-122 可將與介面 152-154 相關聯的不同之介面電壓轉換爲集線器 120-122 在其下操作而將自被連接到該等集線器的介面 152-154 接收的通訊緩衝及／或編碼之一核心電壓。在該等通訊被編碼之後，該核心電壓被轉換爲高速鏈路 130 之鏈路電壓，以便能夠經由高速鏈路 130 而傳輸該等被編碼的資訊。下文中將以與第 4 圖有關之方式進一步詳細地說明集線器 120-122 對電壓之管理。

第 2 圖示出根據一實施例而將一受控集線器 202 及一主控集線器 204 連接到一組組件 206-228。如第 2 圖所示，受控集線器 202 可被連接到一或多個匯流排主控組件 226-228 及一組匯流排受控組件 206-212，而主控集線器 204 可只被連接到匯流排受控組件 214-224。例如，受控集線器 202 及主控集線器 204 可將一介面延伸器提供給兩個或更多個 I²C 介面（例如，"SDA_i"、"SDA_k"）。受控集線器 202 可被連接到以該等 I²C 介面的 I²C 主控器之方式操作之一或多個處理器、微控制器、及／或單晶片系統（System on a Chip；簡稱 SoC），而主控集線器 204 可被連

接到以該等 I²C 介面的 I²C 受控器之方式操作之一組周邊組件。

此外，受控集線器 202 及主控集線器 204 可被配置成促進匯流排主控組件 226-228 與匯流排受控組件 214-224 間之通訊。受控集線器 202 及主控集線器 204 尤其可被用來作為受控集線器 202 及主控集線器 204 分別被連接到的組件 206-228 之受控器及主控器。例如，受控集線器 202 可自匯流排主控組件 226-228 接收時脈信號及／或通訊，而被用來作為匯流排主控組件 226-228 之一受控裝置。同樣地，主控集線器 204 可將自受控集線器 202 接收的時脈信號及／或通訊傳輸到受控組件 214-224，而被用來作為匯流排受控組件 214-224 之一主控裝置。

受控集線器 202 及主控集線器 204 亦可啓動一匯流排受控組件（例如，組件 206-224）與一匯流排主控組件（例如，組件 226-228）間之時脈伸展（clock stretching）。例如，主控集線器 204 可在匯流排主控組件 228 與匯流排受控組件 220 間之通訊期間偵測匯流排受控組件 220 使一時脈線保持在低位準。主控集線器 204 可將用來代表匯流排受控組件 220 所作的時脈伸展之一編碼傳輸到受控集線器 202，受控集線器 202 然後將來自匯流排主控組件 228 之一時脈信號保持在低位準，而避免匯流排主控組件 228 傳輸更多的資料。相反地，受控集線器 202 可偵測來自匯流排受控組件 206 之時脈伸展，且將用來代表被伸展的時脈之一編碼傳輸到主控集線器 204，主控集線器 204

然後可將該被伸展的時脈傳送到匯流排受控組件 214-224，以便保持被連接到受控集線器 202 及／或主控集線器 204 的所有組件 206-228 上之時序一致性。

此外，受控集線器 202 可包含用來自一或多個匯流排主控組件 226-228 接收組態資訊且將該組態資訊傳送到主控集線器 204 之功能。例如，受控集線器 202 及主控集線器 204 可對應於包含相同的電路之兩個集線器（例如，第 1 圖所示之集線器 120-122）。爲了將該等集線器配置成受控集線器 202 及主控集線器 204，一或多個匯流排主控組件 226-228 可將一現用低位準信號傳輸到對應於受控集線器 202 的集線器上之一啓動接腳。匯流排主控組件 226-228 亦可將與對受控集線器 202 及主控集線器 204 的供電、對 GPIO 介面及／或其他特定組態暫存器的控制有關之組態資訊傳輸到受控集線器 202。受控集線器 202 然後可根據該組態資訊而設定一或多個組態暫存器，且將該組態資訊經由一高速鏈路 230 而傳送到主控集線器 204，而在主控集線器 204 中也設定對應的組態暫存器。

熟悉此項技術者當可了解：各組件（例如，組件 206-228）、受控集線器（例如，受控集線器 202）及主控集線器（例如，主控集線器 204）之其他配置也是可能的。例如，受控集線器 202 及主控集線器 204 可包含用來傳輸具有被連接到受控集線器 202 及主控集線器 204 的匯流排主控組件（例如，組件 226-228）的各組件 206-228 間之通訊的功能。受控集線器 202 亦可被連接到多個匯流排主控

器，以便增加被連接到該介面延伸器的匯流排受控組件之數目，且／或減少被用來傳輸該等匯流排受控組件與該等匯流排主控組件間之通訊的導線之數目。

第 3 圖示出根據一實施例而與一受控集線器 302 及一主控集線器 304 相關聯的一組導線 308-312 及一組介面 314-320。如前文所述，導線 308-312 可構成一高速鏈路 306，該高速鏈路 306 可減少傳輸被連接到介面 314-320 的各組件間之通訊所需的導線之數目。

高速鏈路 306 尤其可包含一條時脈導線 308 及兩條資料導線 310-312。時脈導線 308 可被用來將一時脈信號自被連接到受控集線器 302 之一匯流排主控組件傳輸到被連接到主控集線器 304 之一些匯流排受控組件。資料導線 310-312 可對應於傳輸被連接到受控集線器 302 的各組件與被連接到主控集線器 304 的各組件間之通訊之單向資料導線。例如，來自被連接到受控集線器 302 的各組件之通訊可被緩衝、編碼、且以高速經由資料導線 310 而被傳輸到主控集線器 304，而減少將來自第一組介面 314 及 318 的通訊傳輸到第二組介面 316 及 320 所需的導線之數目。

介面 314-320 可對應於被受控集線器 302、主控集線器 304、及高速鏈路 306 延伸之不同的介面。例如，介面 314-316 可對應於被連接到一些組的電壓線路 322-326 及 328-330 之各 I²C 介面。可使電壓線路 322 與被用來在第一工作電壓（例如，"V_{SLEEP}"）下將組態資訊自一匯流排主控組件傳輸到受控集線器 302 之一 I²C 介面（例如，

I²C0) 相關聯。該組態資訊可被用來設定受控集線器 302 中之組態暫存器，且被傳送到主控集線器 304，以便設定主控集線器 304 中之組態暫存器。可使電壓線路 324 及 328 分別與在一第二工作電壓（例如，"VDD1"）下之三個 I²C 介面（例如，"I²C1~3"）相關聯，且可使電壓線路 326 及 330 分別與在一第三工作電壓（例如，"VDD2"）下之兩個 I²C 介面（例如，"I²C4~5"）相關聯。電壓線路 322-330 可因而讓在不同的電壓下操作的各 I²C 節點經由受控集線器 302、主控集線器 304、及高速鏈路 306 而被連接。

沿著該等相同的線，介面 318-320 可對應於也被連接到多組電壓線路 332-342 之 GPIO 介面。可使電壓線路 332 及 338 分別與在一第一工作電壓（例如，"V_{SLEEP}"）下之四個 GPIO 介面相關聯，可使電壓線路 334 及 340 分別與在一第二工作電壓（例如，"VDD2"）下之四個 GPIO 節點相關聯，且可使電壓線路 336 及 342 分別與在一第三工作電壓（例如，"VDD1"）下之八個 GPIO 節點相關聯。如將於下文中以與第 4 圖有關之方式進一步詳細說明的，可將與電壓線路 322-342 相關聯的各工作電壓轉換為與受控集線器 302 及 / 或主控集線器 304 相關聯的一核心電壓，以便能夠處理來自具有不同的介面（例如，工作）電壓的介面 314-320 之通訊。然後可將該核心電壓轉換為與高速鏈路 306 相關聯的一鏈路電壓，以便能夠經由高速鏈路 306 而傳輸該等通訊。

第 4 圖示出根據一實施例而將一組電壓用於受控集線器 402 及一主控集線器 404。一第一介面（例如，工作）電壓（例如，"VDD_{SLEEP}"）可被用來供電給受控集線器 402 及主控集線器 404，且／或將組態資訊傳輸到受控集線器 402 及／或主控集線器 404。一組電壓調整器 424-426（例如，低壓降電壓調整器）可將該第一介面電壓轉換為受控集線器 402 及主控集線器 404 在其下操作之一核心電壓（例如，"VDD_{CORE}"）。

如前文所述，額外的介面電壓（例如，"VDD₁"、"VDD₂"）可被用來將來自一或多組介面 420-422（例如，I²C 介面、GPIO 介面）之通訊傳輸到該等集線器（例如，受控集線器 402、主控集線器 404）。為了能夠緩衝及／或處理受控集線器 402 及主控集線器 404 所進行的通訊，第一組位準移位器 408-410 可將來自介面 420-422 之介面電壓轉換為受控集線器 402 及主控集線器 404 之核心電壓。

在該等介面電壓被轉換為該核心電壓之後，該等集線器上之介面處理機構 412-414 可將該等通訊編碼為封包，以便經由連接受控集線器 402 及主控集線器 404 之一高速鏈路 406 而傳輸。然後，第二組位準移位器 416-418 可將該核心電壓轉換為與高速鏈路 406 相關聯的一鏈路電壓（例如，"VDD_{SLEEP}"）。然後可在該鏈路電壓下經由高速鏈路 406 而傳輸該等被編碼的通訊。如第 4 圖所示，該鏈路電壓可對應於被用來供電給該等集線器之該第一介面電壓。在替代實施例中，該鏈路電壓可對應於不同於該第一介

面電壓的一工作電壓。

一旦經由高速鏈路 406 接收到該等被編碼的通訊之後，在接收的集線器（例如，受控集線器 402、主控集線器 404）上之一互補的位準移位器 416-418 可將用來接收該等被編碼的通訊之該鏈路電壓轉換為該接收的集線器之核心電壓，以便使對應的介面處理機構 412-414 能夠將該等被編碼的通訊解碼。在該等通訊被解碼之後，下一位準移位器 408-410 將該核心電壓轉換為一組介面電壓，以便能夠在介面 420-422 的介面電壓下將該等被解碼的通訊傳輸到介面 420-422。

第 5 圖是根據一實施例而促進可攜式電子裝置中之各組件間之通訊的程序之一流程圖。在一或多個實施例中，可省略、重複、及／或按照不同的順序執行該等步驟中之一或多個步驟。因此，不應將第 5 圖所示該等步驟之特定配置理解為對該等實施例的範圍之限制。

首先，在操作 502 中，經由一可攜式電子裝置的第一組介面中之一第一介面而自一第一組件接收一通訊。例如，可經由一 I²C 介面及／或 GPIO 介面而自一處理器及／或周邊組件接收該通訊。

然後，在操作 504 中，經由一高速鏈路而傳輸該通訊。為了能夠經由該高速鏈路而傳輸該通訊，可將該通訊編碼。例如，可識別該第一介面及與該通訊相關聯的一轉變，且將該該第一介面及該轉變編碼為一封包，然後在該高速鏈路中之一單向資料導線上傳輸該封包。亦可經由該高

速鏈路中之一時脈導線而傳輸伴隨著該轉變之一時脈信號。

在操作 506 中，在經由該高速鏈路接收到該通訊之後，經由該可攜式電子裝置的第二組介面中之一第二介面將該通訊傳輸到一第二組件。例如，可經由該高速鏈路接收該封包，且將該封包解碼，以便識別該轉變及該第二介面。然後可在該第二介面上產生該轉變，以便將該通訊傳輸到該第二組件。

通常可將前文所述之可充電式電池用於任何類型的電子裝置。例如，第 6 圖示出一可攜式電子裝置 600，該可攜式電子裝置 600 包含一處理器 602、一記憶體 604、及一顯示器 608。可攜式電子裝置 600 可對應於膝上型電腦、平板電腦、行動電話、PDA、可攜式媒體播放器、數位相機、及／或其他類型之以電池供電的電子裝置。此外，可以一組集線器 606 促進可攜式電子裝置 600 中之處理器 602、記憶體 604、顯示器 608、及／或其他組件間之通訊。

集線器 606 尤其可包括用來將第一組介面耦合到一高速鏈路之一第一集線器，以及用來將第二組介面耦合到該高速鏈路之一第二集線器。該第一及第二組介面可包括一 I²C 介面及／或一 GPIO 介面。該第一集線器可經由該第一組介面中之一第一介面而自一第一組件接收一通訊，且經由該高速鏈路而傳輸該通訊。該第二集線器可自該高速鏈路接收該通訊，且經由該第二組介面中之一第二介面而

將該通訊傳輸到一第二組件。該第一及第二集線器因而可減少傳輸該第一與第二組介面間之通訊所需的導線之數目。

只是爲了例示及說明之目的而提供前文中對各實施例之說明。該等說明之用意不是詳盡無疑的，也不是將本發明限制在所揭示之形式。因此，熟悉此項技術者將可易於作出許多修改及變化。此外，上述揭示之用意並非在限制本發明。

【圖式簡單說明】

第 1 圖是根據一實施例的一系統之一示意圖。

第 2 圖示出根據一實施例而將一受控集線器及一主控集線器連接到一組組件。

第 3 圖示出根據一實施例而與一受控集線器及一主控集線器相關聯的一組導線及一組介面。

第 4 圖示出根據一實施例而將一組電壓用於一受控集線器及一主控集線器。

第 5 圖是根據一實施例而促進一可攜式電子裝置中之各組件間之通訊的程序之一流程圖。

第 6 圖示出根據一實施例的一可攜式電子裝置。

在該等圖式中，類似的代號參照到相同圖式之元件。

【主要元件符號說明】

100：主邏輯板

- 110,602 : 處理器
- 132-134 : 組件
- 152 : 第一組介面
- 154 : 第二組介面
- 120 : 第一集線器
- 130,230,306,406 : 高速鏈路
- 122 : 第二集線器
- 202,302,402 : 受控集線器
- 204,304,404 : 主控集線器
- 226-228 : 匯流排主控組件
- 206-212,214-224 : 匯流排受控器組件
- 308 : 時脈導線
- 310,312 : 資料導線
- 314-320,420-422 : 介面
- 322-326,328-330,332-342 : 電壓線路
- 424-426 : 電壓調整器
- 408-410,416-418 : 位準移位器
- 412-414 : 介面處理機構
- 600 : 可攜式電子裝置
- 604 : 記憶體
- 608 : 顯示器
- 606 : 集線器

七、申請專利範圍：

1. 一種促進可攜式電子裝置中之組件間之通訊之系統，包含：

將第一組介面耦合到一高速鏈路之一第一集線器，其中該第一集線器被配置成：

經由該第一組介面中之一第一介面而自一第一組件接收一通訊；以及

經由該高速鏈路而傳輸該通訊；以及

將第二組介面耦合到該高速鏈路之一第二集線器，其中該第二集線器被配置成：

自該高速鏈路接收該通訊；以及

經由該第二組介面中之一第二介面而將該通訊傳輸到一第二組件，

其中經由該高速鏈路而傳輸該第一組介面與該第二組介面間之通訊減少了傳輸該等通訊所需的導線之數目；以及

其中當該第一或第二組介面包含具有不同速度之多個介面時，該對應第一或第二集線器動態地調整該高速鏈路之速度及內部時序。

2. 如申請專利範圍第 1 項之系統，其中經由該高速鏈路傳輸該通訊涉及將該通訊編碼，且其中自該高速鏈路接收該通訊涉及將該通訊解碼。

3. 如申請專利範圍第 2 項之系統，其中將該通訊編碼涉及：

識別該第一介面及與該通訊相關聯的一轉變；以及
將該轉變及該第一介面編碼為一封包。

4. 如申請專利範圍第 1 項之系統，其中該第一集線器對應於一主控集線器，且其中該第二集線器對應於一受控集線器（hub slave）。

5. 如申請專利範圍第 4 項之系統，其中該受控集線器被連接到一或多個匯流排主控組件，且其中該主控集線器被連接到一或多個匯流排受控組件。

6. 如申請專利範圍第 4 項之系統，其中該受控集線器被配置成：

自該可攜式電子裝置中之一處理器接收組態資訊；以及

將該組態資訊傳送到該主控集線器。

7. 如申請專利範圍第 1 項之系統，其中該第一集線器包含：

被配置成將來自該第一組介面的一組介面電壓轉換為與該第一集線器相關聯的一核心電壓之一第一位準移位器；以及

被配置成將該核心電壓轉換為與該高速鏈路相關聯的一鏈路電壓之一第二位準移位器。

8. 如申請專利範圍第 1 項之系統，其中該高速鏈路包含：

一時脈導線；

與自該第一組介面至該第二組介面之通訊相關聯的一

第一資料導線；以及

與自該第二組介面至該第一組介面之通訊相關聯的一第二資料導線。

9. 如申請專利範圍第 1 項之系統，其中該第一組介面包含下列介面中之至少一介面：

一個內部積體電路（I²C）介面；

一個序列周邊介面（SPI）；

一個安全數位輸入輸出（SDIO）介面；以及

一個一般用途輸入／輸出（GPIO）介面。

10. 如申請專利範圍第 1 項之系統，其中該高速鏈路被配置成根據該高速鏈路正在接收的一混合之訊務而改變速度。

11. 一種可攜式電子裝置，包含：

第一組介面；

第二組介面；

將第一組介面耦合到一高速鏈路之一第一集線器，其中該第一集線器被配置成：

經由該第一組介面中之一第一介面而自一第一組件接收一通訊；以及

經由該高速鏈路而傳輸該通訊；以及

將第二組介面耦合到該高速鏈路之一第二集線器，其中該第二集線器被配置成：

自該高速鏈路接收該通訊；以及

經由該第二組介面中之一第二介面而將該通訊傳

輸到一第二組件，

其中經由該高速鏈路而傳輸該第一組介面與該第二組介面間之通訊減少了傳輸該等通訊所需的導線之數目；以及

其中當該第一或第二組介面包含具有不同速度之多個介面時，該對應第一或第二集線器動態地調整該高速鏈路之速度及內部時序。

12. 如申請專利範圍第 11 項之可攜式電子裝置，其中經由該高速鏈路傳輸該通訊包含將該通訊編碼，且其中自該高速鏈路接收該通訊包含將該通訊解碼。

13. 如申請專利範圍第 12 項之可攜式電子裝置，其中將該通訊編碼涉及：

識別該第一介面及與該通訊相關聯的一轉變；以及
將該轉變及該第一介面編碼為一封包。

14. 如申請專利範圍第 11 項之可攜式電子裝置，其中該第一集線器對應於一主控集線器，且其中該第二集線器對應於一受控集線器。

15. 如申請專利範圍第 14 項之可攜式電子裝置，其中該受控集線器被連接到一或多個匯流排主控裝置，且其中該主控集線器被連接到一或多個匯流排受控裝置。

16. 如申請專利範圍第 14 項之可攜式電子裝置，其中該受控集線器被配置成：

自該可攜式電子裝置中之一處理器接收組態資訊；以及

將該組態資訊傳送到該主控集線器。

17. 如申請專利範圍第 11 項之可攜式電子裝置，其中該第一及第二集線器包含：

被配置成將來自該第一組介面的一組介面電壓轉換為與該第一集線器相關聯的一核心電壓之一第一位準移位器；以及

被配置成將該核心電壓轉換為與該高速鏈路相關聯的一鏈路電壓之一第二位準移位器。

18. 如申請專利範圍第 11 項之可攜式電子裝置，其中該高速鏈路包含：

一時脈導線；

與自該第一組介面至該第二組介面之通訊相關聯的第一資料導線；以及

與自該第二組介面至該第一組介面之通訊相關聯的第二資料導線。

19. 一種促進可攜式電子裝置中之組件間之通訊之方法，包含下列步驟：

經由該可攜式電子裝置的第一組介面中之一第一介面而自一第一組件接收一通訊；

經由一高速鏈路而傳輸該通訊；以及

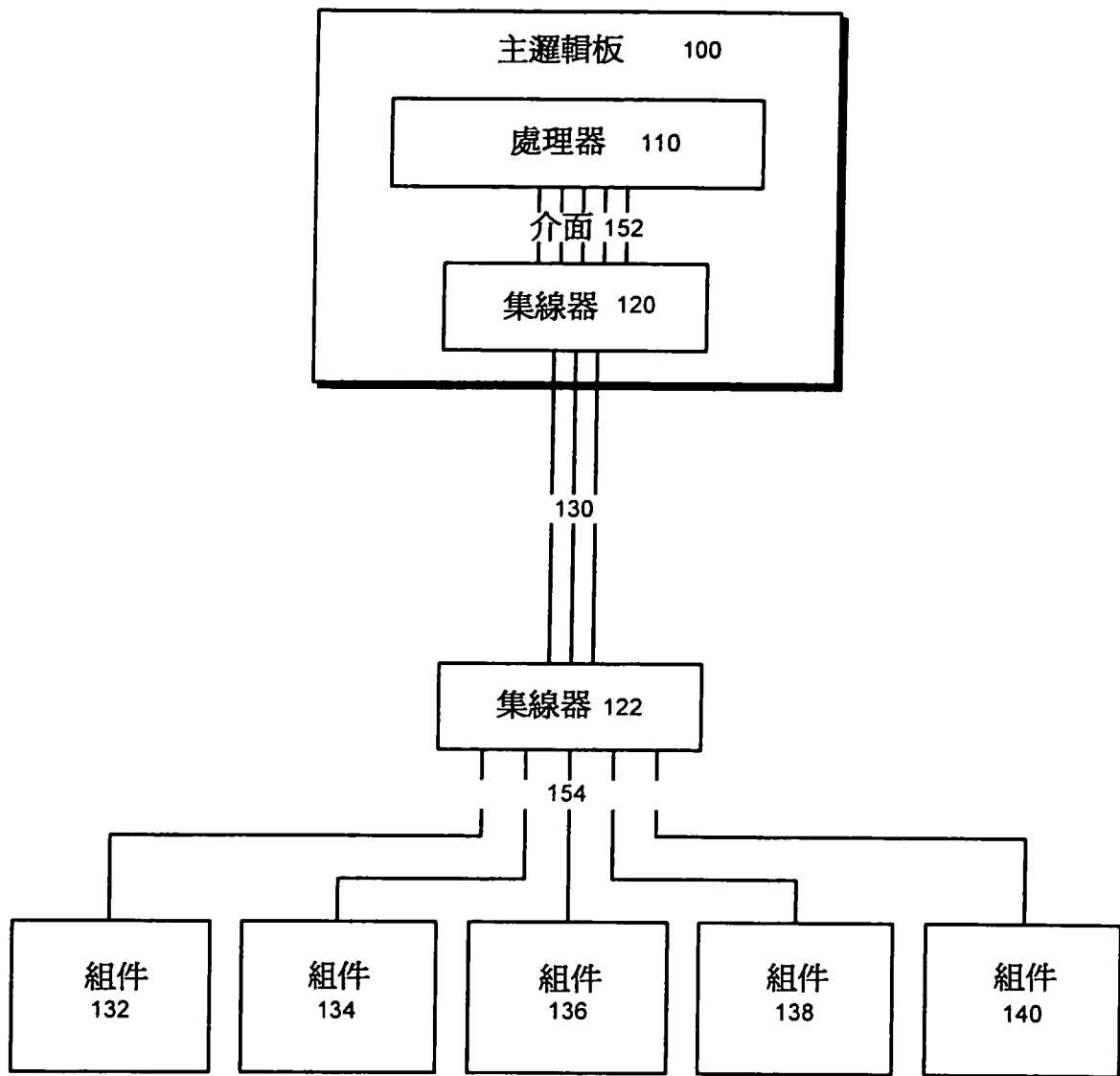
在經由該高速鏈路接收到該通訊之後，經由該可攜式電子裝置的第二組介面中之一第二介面而將該通訊傳輸到一第二組件，

其中經由該高速鏈路而傳輸該第一組介面與該第二組

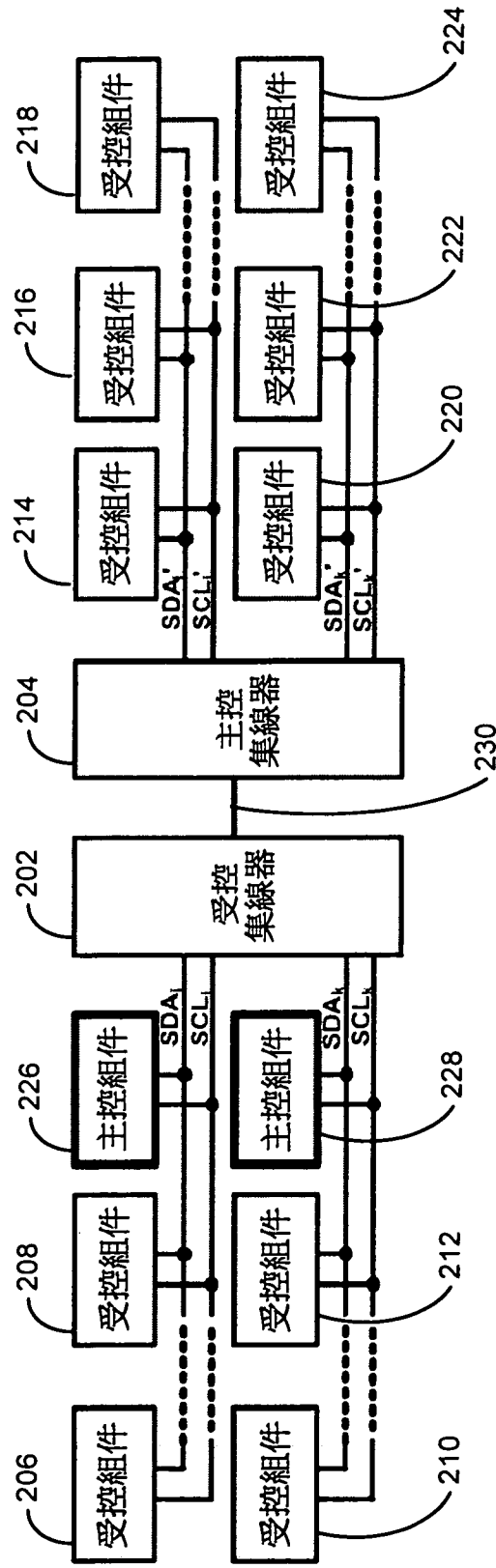
介面間之通訊減少了傳輸該等通訊所需的導線之數目；以及

其中當該第一或第二組介面包含具有不同速度之多個介面時，該對應第一或第二集線器動態地調整該高速鏈路之速度及內部時序。

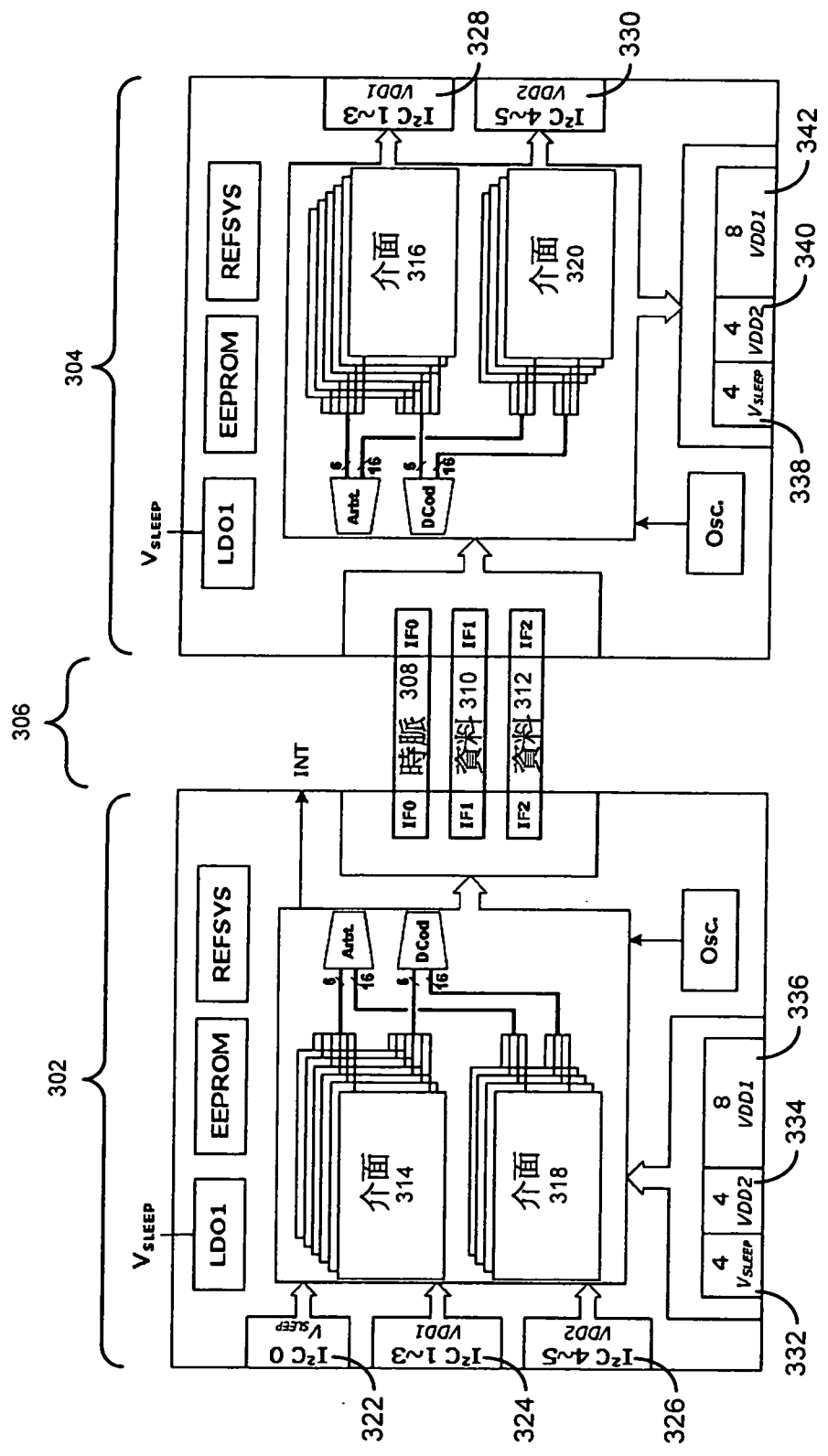
20. 如申請專利範圍第 19 項之方法，其中經由該高速鏈路傳輸該通訊涉及將該通訊編碼，且其中自該高速鏈路接收該通訊涉及將該通訊解碼。



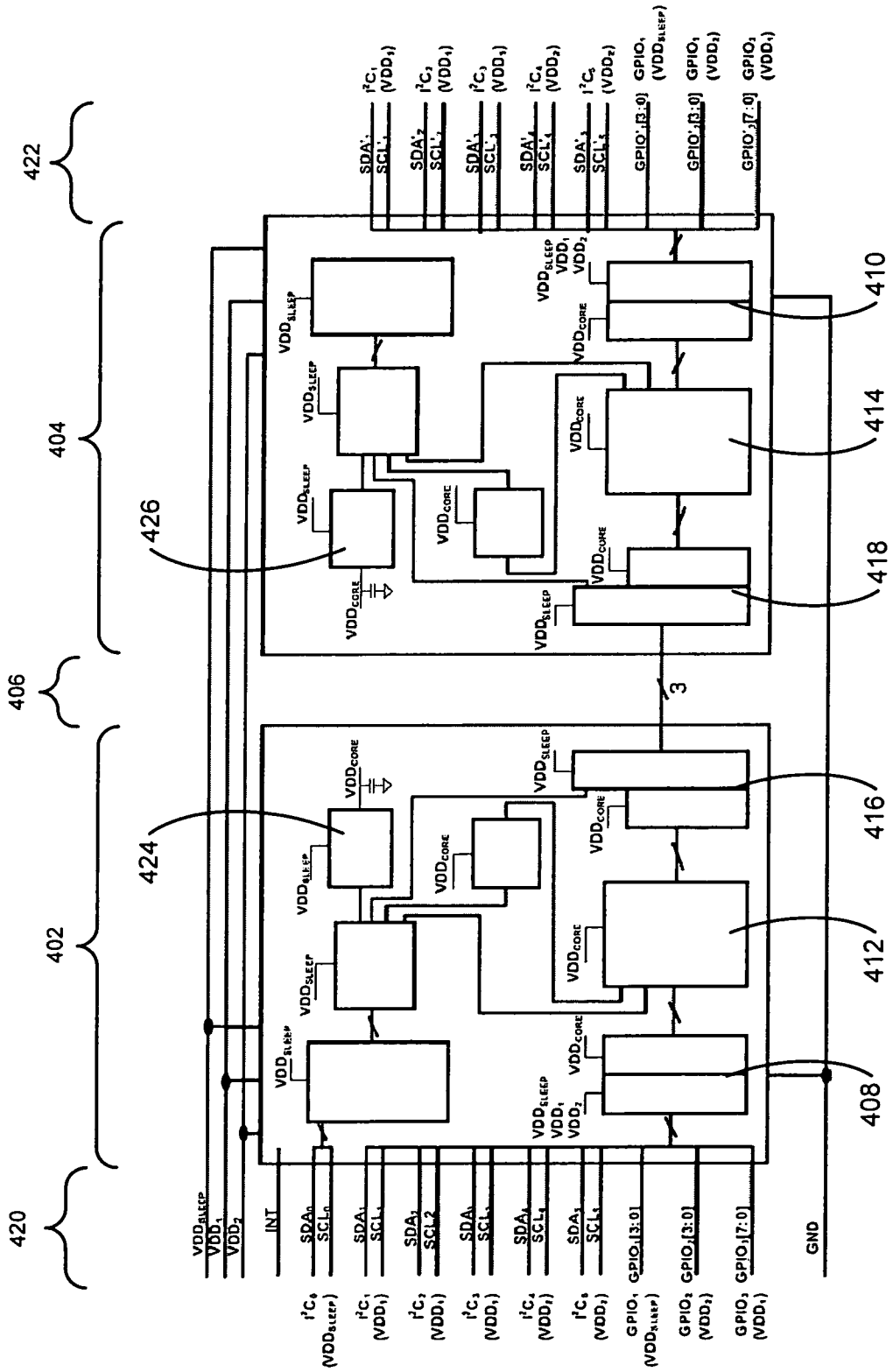
第1圖



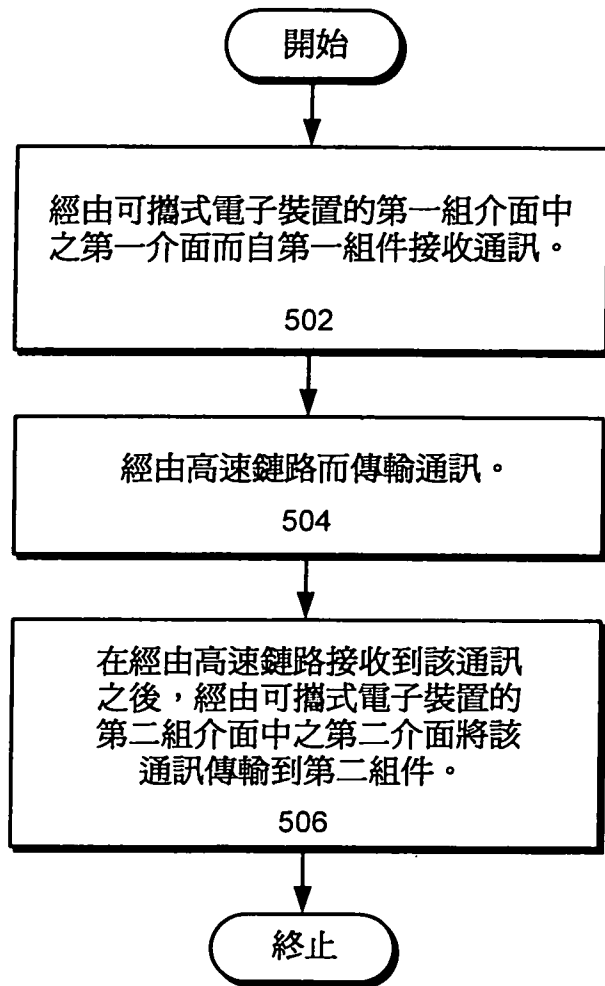
第2圖



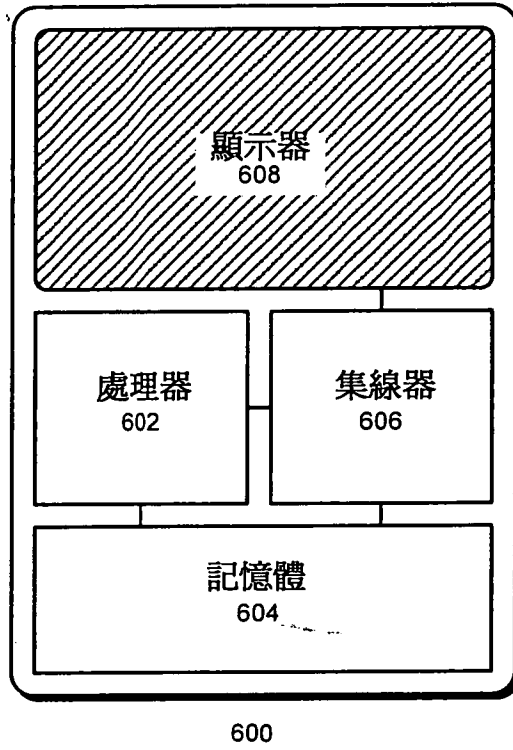
第3圖



第4圖



第5圖



第6圖