

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年2月13日(13.02.2020)



(10) 国際公開番号

WO 2020/031256 A1

(51) 国際特許分類:
H03L 7/085 (2006.01) H03D 11/00 (2006.01)

(21) 国際出願番号: PCT/JP2018/029577

(22) 国際出願日: 2018年8月7日(07.08.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

(72) 発明者:和田 平(WADA, Osamu); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 田島 賢一(TAJIMA, Kenichi); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

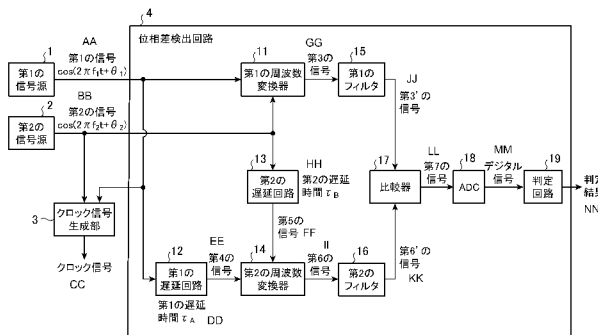
(74) 代理人:田澤 英昭, 外(TAZAWA, Hideaki et al.); 〒1000014 東京都千代田区永田町二丁目12番4号 赤坂山王センタービル5階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS,

(54) Title: PHASE DIFFERENCE DETECTION CIRCUIT AND CLOCK GENERATION DEVICE

(54) 発明の名称: 位相差検出回路及びクロック生成装置



- 1 First signal source
- 2 Second signal source
- 3 Clock signal generation unit
- 4 Phase difference detection circuit
- 11 First frequency converter
- 12 First delay circuit
- 13 Second delay circuit
- 14 Second frequency converter
- 15 First filter
- 16 Second filter
- 17 Comparator
- 19 Determination circuit
- AA First signal
- BB Second signal
- CC Clock signal
- DD First delay time
- EE Fourth signal
- FF Fifth signal
- GG Third signal
- HH Second delay time
- II Sixth signal
- JJ 3rd signal
- KK 6th signal
- LL Seventh signal
- MM Digital signal
- NN Determination result

(57) Abstract: The present invention is provided with: a first frequency converter (11) for generating a third signal from a first signal output from a first signal source (1) and a second signal output from a second signal source (2); a first delay circuit (12) for, upon delaying the first signal output from the first signal source (1), outputting the delayed signal as a fourth signal; a second delay circuit (13) for, upon delaying the second signal output from the second signal source (2), outputting the delayed signal as a fifth signal; a second frequency converter (14) for generating, from the fourth signal output from the first delay circuit (12) and the fifth signal output from the second delay circuit (13), a sixth signal having the same frequency as the frequency of the third signal; and a comparator (17) for outputting a seventh signal indicating a phase difference between the phase of the third signal generated by the first frequency converter (11) and the phase of the sixth signal generated by the second frequency converter (14). A determination circuit (19) detects the occurrence of an abnormality in the first signal source (1) or in the second signal source (2) on the basis of the seventh signal output from the comparator (17).

MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：第1の信号源(1)から出力された第1の信号と第2の信号源(2)から出力された第2の信号とから、第3の信号を生成する第1の周波数変換器(11)と、第1の信号源(1)から出力された第1の信号を遅延させ、第4の信号として出力する第1の遅延回路(12)と、第2の信号源(2)から出力された第2の信号を遅延させ、第5の信号として出力する第2の遅延回路(13)と、第1の遅延回路(12)から出力された第4の信号と第2の遅延回路(13)から出力された第5の信号とから、第3の信号の周波数と同じ周波数を有する第6の信号を生成する第2の周波数変換器(14)と、第1の周波数変換器(11)により生成された第3の信号の位相と、第2の周波数変換器(14)により生成された第6の信号の位相との位相差を示す第7の信号を出力する比較器(17)とを備え、判定回路(19)が、比較器(17)から出力された第7の信号に基づいて、第1の信号源(1)又は第2の信号源(2)における異常の発生を検出する。

明 細 書

発明の名称：位相差検出回路及びクロック生成装置

技術分野

[0001] この発明は、信号源の異常を検出する位相差検出回路及びクロック生成装置に関するものである。

背景技術

[0002] 位相差検出回路は、測位衛星システムのマスタークロック生成装置などに用いられることがある。

位相差検出回路は、複数の信号源から出力された信号の位相差を検出し、位相差を監視することで、信号源の異常を検出する回路である。

[0003] 以下の特許文献 1 には、複数の信号源から出力される信号の周波数が異なる場合でも、複数の信号源から出力された信号の位相差を検出することが可能な位相差検出回路が開示されている。

特許文献 1 に開示されている位相差検出回路は、2つの周波数シンセサイザ、2つの周波数コンバータ及び位相メータを備えている。

以下、2つの周波数シンセサイザを区別するため、「第 1 の周波数シンセサイザ」と「第 2 の周波数シンセサイザ」のように表記する。

また、2つの周波数コンバータを区別するため、「第 1 の周波数コンバータ」と「第 2 の周波数コンバータ」のように表記する。

[0004] 第 1 の周波数コンバータは、第 1 の周波数シンセサイザから出力された周波数信号を用いて、入力信号を中間周波数信号に変換する。

第 2 の周波数コンバータは、第 2 の周波数シンセサイザから出力された周波数信号を用いて、入力信号を中間周波数信号に変換する。

第 1 の周波数シンセサイザから出力される周波数信号の周波数と、第 2 の周波数シンセサイザから出力される周波数信号の周波数とは、異なる周波数である。第 1 の周波数コンバータから出力される中間周波数信号と、第 2 の周波数コンバータから出力される中間周波数信号とは、同じ周波数である。

位相メータは、第１の周波数コンバータから出力された中間周波数信号と、第２の周波数コンバータから出力された中間周波数信号との位相差を検出する。

先行技術文献

特許文献

[0005] 特許文献１：特開２０１０－２５９０７２号公報

発明の概要

発明が解決しようとする課題

[0006] 特許文献１に開示されている位相差検出回路では、第１の周波数コンバータが入力信号の周波数変換に用いる周波数信号の周波数と、第２の周波数コンバータが入力信号の周波数変換に用いる周波数信号の周波数とが異なっている。

したがって、第１の周波数コンバータから出力される中間周波数信号と、第２の周波数コンバータから出力される中間周波数信号とには、互いに異なる位相ジッタが重畳されるため、位相メータにおける位相差の検出精度が劣化してしまうことがある。

特許文献１に開示されている位相差検出回路は、位相差の検出精度の劣化に伴って、信号源における異常の有無を間違えてしまうことがあるという課題があった。

[0007] この発明は上記のような課題を解決するためになされたもので、位相ジッタが重畳されても、信号源における異常の有無の誤判定を防止することができる位相差検出回路及びクロック生成装置を得ることを目的とする。

課題を解決するための手段

[0008] この発明に係る位相差検出回路は、第１の信号源から出力された第１の信号と第２の信号源から出力された第２の信号とから、第３の信号を生成する第１の周波数変換器と、第１の信号源から出力された第１の信号を遅延させ、第４の信号として出力する第１の遅延回路と、第２の信号源から出力され

た第2の信号を遅延させ、第5の信号として出力する第2の遅延回路と、第1の遅延回路から出力された第4の信号と第2の遅延回路から出力された第5の信号とから、第3の信号の周波数と同じ周波数を有する第6の信号を生成する第2の周波数変換器と、第1の周波数変換器により生成された第3の信号の位相と、第2の周波数変換器により生成された第6の信号の位相との位相差を示す第7の信号を出力する比較器とを備え、判定回路が、比較器から出力された第7の信号に基づいて、第1の信号源又は第2の信号源における異常の発生を検出するようにしたものである。

発明の効果

[0009] この発明に係る位相差検出回路は、位相ジッタが重畳されても、信号源における異常の有無の誤判定を防止することができる。

図面の簡単な説明

[0010] [図1]実施の形態1による位相差検出回路4を含むクロック生成装置を示す構成図である。

[図2]実施の形態1による位相差検出回路4の判定回路19を示す構成図である。

[図3]第1の信号源1に異常が発生している場合の信号の時間変化を示す説明図である。

[図4]第2の信号源2に異常が発生している場合の信号の時間変化を示す説明図である。

[図5]実施の形態1による他のクロック生成装置を示す構成図である。

[図6]実施の形態2による位相差検出回路4を含むクロック生成装置を示す構成図である。

[図7]実施の形態2による位相差検出回路4の判定回路30を示す構成図である。

[図8]第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 と第2の信号源2の異常発生時刻 t_2 とが同じである場合($t_1 = t_2$)の信号の時間変化を示す説明図である。

[図9]第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 よりも第2の信号源2の異常発生時刻 t_2 が遅い場合 ($t_1 < t_1 + \tau_A < t_2 < t_2 + \tau_B$) の信号の時間変化を示す説明図である。

[図10]パターン(1)～(12)におけるデジタル信号の時間変化を示す説明図である。

[図11]実施の形態3による位相差検出回路6を含むクロック生成装置を示す構成図である。

[図12]実施の形態3による位相差検出回路6の判定回路49を示す構成図である。

[図13]第1の信号源1に異常が発生している場合の信号の時間変化を示す説明図である。

[図14]第2の信号源2に異常が発生している場合の信号の時間変化を示す説明図である。

[図15]第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 と第2の信号源2の異常発生時刻 t_2 とが同じである場合 ($t_1 = t_2$) の信号の時間変化を示す説明図である。

[図16]第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 よりも第2の信号源2の異常発生時刻 t_2 が遅い場合 ($t_1 < t_2$) の信号の時間変化を示す説明図である。

[図17]実施の形態3による他のクロック生成装置を示す構成図である。

発明を実施するための形態

[0011] 以下、この発明をより詳細に説明するために、この発明を実施するための形態について、添付の図面に従って説明する。

[0012] 実施の形態1.

図1は、実施の形態1による位相差検出回路4を含むクロック生成装置を示す構成図である。

図1において、第1の信号源1は、異常検出の対象とされる信号源であり

、水晶発振器、ルビジウム発振器、セシウム発振器、VCO (Voltage Controlled Oscillator) 又はDDSなどによって実現される。

第1の信号源1は、周波数が f_1 で、初期位相が θ_1 である第1の信号をクロック信号生成部3、第1の周波数変換器11及び第1の遅延回路12のそれぞれに出力する。

第2の信号源2は、異常検出の対象とされる信号源であり、水晶発振器、ルビジウム発振器、セシウム発振器、VCO又はDDSなどによって実現される。

第2の信号源2は、周波数が f_2 で、初期位相が θ_2 である第2の信号をクロック信号生成部3、第1の周波数変換器11及び第2の遅延回路13のそれぞれに出力する。

[0013] クロック信号生成部3は、通倍器又は分周器などによって実現される。

クロック信号生成部3は、第1の信号源1から出力された第1の信号及び第2の信号源2から出力された第2の信号を用いて、クロック信号を生成する。

図1に示すクロック生成装置では、クロック信号生成部3が、第1の信号及び第2の信号から、1つのクロック信号を生成している。しかし、これは一例に過ぎず、クロック信号生成部3が、第1の信号から1つのクロック信号を生成し、第2の信号から他の1つのクロック信号を生成するようにしてもよい。

位相差検出回路4は、第1の信号源1から出力された第1の信号及び第2の信号源2から出力された第2の信号を監視して、第1の信号源1又は第2の信号源2における異常の発生を検出する。

また、位相差検出回路4は、第1の信号源1から出力された第1の信号及び第2の信号源2から出力された第2の信号を監視して、第1の信号源1及び第2の信号源2のうち、異常が発生している信号源を判定する。

[0014] 第1の周波数変換器11は、ミキサ、サンプルホールド回路、又は、ミキ

サとサンプルホールド回路とが組み合わされた回路によって実現される。

第1の周波数変換器11は、第1の信号源1から出力された第1の信号と第2の信号源2から出力された第2の信号とから、第3の信号を生成し、第3の信号を第1のフィルタ15に出力する。

例えば、第1の周波数変換器11は、第2の信号を用いて、第1の信号の周波数を変換することで、第3の信号を生成する。

[0015] 第1の遅延回路12は、固定線路長のスルー線路によって実現される。また、第1の遅延回路12は、第1の遅延時間 τ_A の調整が可能な可変長同軸管などによって実現されてもよい。

第1の遅延回路12は、第1の信号源1から出力された第1の信号を第1の遅延時間 τ_A だけ遅延させ、第4の信号として、遅延後の第1の信号を第2の周波数変換器14に出力する。

[0016] 第2の遅延回路13は、固定線路長のスルー線路によって実現される。また、第2の遅延回路13は、第2の遅延時間 τ_B の調整が可能な可変長同軸管などによって実現されてもよい。

第2の遅延回路13は、第2の信号源2から出力された第2の信号を第2の遅延時間 τ_B だけ遅延させ、第5の信号として、遅延後の第2の信号を第2の周波数変換器14に出力する。

第1の遅延回路12における第1の遅延時間 τ_A と、第2の遅延回路13における第2の遅延時間 τ_B とは、異なる遅延時間である。

実施の形態1では、 $\tau_A < \tau_B$ である例を説明するが、 $\tau_A > \tau_B$ であってもよい。

後述する判定回路19が、第1の信号源1及び第2の信号源2のうち、いずれの信号源に異常が発生しているかを判定できるようにするには、 $\tau_A \neq \tau_B$ である必要がある。

しかし、判定回路19が、第1の信号源1又は第2の信号源2における異常の発生を検出できればよい場合、 $\tau_A = \tau_B$ であってもよい。

[0017] 第2の周波数変換器14は、ミキサ、サンプルホールド回路、又は、ミキ

サとサンプルホールド回路とが組み合わされた回路によって実現される。

第2の周波数変換器14は、第1の遅延回路12から出力された第4の信号と第2の遅延回路13から出力された第5の信号とから、第6の信号を生成し、第6の信号を第2のフィルタ16に出力する。

例えば、第2の周波数変換器14は、第5の信号を用いて、第2の信号の周波数を変換することで、第6の信号を生成する。

第2の周波数変換器14から出力される第6の信号の周波数は、第1の周波数変換器11から出力される第3の信号の周波数と同じ周波数である。

[0018] ここでは、第1の周波数変換器11が、第2の信号を用いて、第1の信号の周波数を変換し、第3の信号として、周波数変換後の第1の信号を第1のフィルタ15に出力している。しかし、これは一例に過ぎず、第1の周波数変換器11は、第1の信号を用いて、第2の信号の周波数を変換し、第3の信号として、周波数変換後の第2の信号を第1のフィルタ15に出力するようにしてもよい。

第1の周波数変換器11が、第1の信号を用いて、第2の信号の周波数を変換する場合、第2の周波数変換器14は、第4の信号を用いて、第5の信号の周波数を変換し、第6の信号として、周波数変換後の第5の信号を第2のフィルタ16に出力する。

[0019] 第1のフィルタ15は、チップインダクタ、チップキャパシタ、LPF (Low Pass Filter) 又はBPF (Band Pass Filter) などによって実現される。また、第1のフィルタ15は、マイクロストリップ及び同軸共振器などによって実現されていてもよい。

第1のフィルタ15は、第1の周波数変換器11から出力された第3の信号の信号成分を通過させる通過帯域を有しており、通過帯域外の信号及び不要波を抑圧するフィルタである。

したがって、第1のフィルタ15は、第1の周波数変換器11から出力された第3の信号に含まれているスプリアス信号を抑圧し、スプリアス信号を抑圧した第3の信号（以下、「第3'の信号」と称する）を比較器17に出

力する。

[0020] 第2のフィルタ16は、チップインダクタ、チップキャパシタ、LPF又はBPFなどによって実現される。また、第2のフィルタ16は、マイクロストリップ及び同軸共振器などによって実現されていてもよい。

第2のフィルタ16は、第2の周波数変換器14から出力された第6の信号の信号成分を通過させる通過帯域を有しており、通過帯域外の信号及び不要波を抑圧するフィルタである。

したがって、第2のフィルタ16は、第2の周波数変換器14から出力された第6の信号に含まれているスプリアス信号を抑圧し、スプリアス信号を抑圧した第6の信号（以下、「第6'の信号」と称する）を比較器17に出力する。

[0021] 比較器17は、ミキサなどによって実現される。

比較器17は、第1のフィルタ15から出力された第3'の信号の位相と第2のフィルタ16から出力された第6'の信号の位相とを比較して、第3'の信号の位相と第6'の信号の位相との位相差を検出する。

比較器17は、検出した位相差を示す第7の信号をADC (Analog to Digital Converter) 18に出力する。

[0022] ADC18は、 $\Delta\Sigma$ 型のAD (Analog to Digital) コンバータ又はフラッシュ型のADコンバータなどによって実現されるアナログデジタル変換器である。

ADC18は、比較器17から出力された第7の信号をアナログ信号からデジタル信号に変換し、デジタル信号を判定回路19に出力する。

例えば、ADC18は、クロック信号に同期して、第7の信号を標本化することで、第7の信号をアナログ信号からデジタル信号に変換し、デジタル信号を判定回路19に出力する。

クロック信号は、クロック信号生成部3から出力されたクロック信号であってもよいし、クロック生成装置の外部から与えられるものであってもよい。

A D C 1 8 は、第 7 の信号をアナログ信号からデジタル信号に変換する毎に、デジタル信号を記憶するメモリを備え、複数のデジタル信号を平均化し、平均化したデジタル信号を判定回路 1 9 に出力するようにしてもよい。

[0023] 判定回路 1 9 は、F P G A (F i e l d P r o g r a m m a b l e G a t e A r r a y) などによって実現される。

判定回路 1 9 は、位相算出部 2 1、変化時間計測部 2 2 及び判定部 2 3 (図 2 を参照) を備えている。

判定回路 1 9 は、A D C 1 8 から出力されたデジタル信号に基づいて、第 1 の信号源 1 又は第 2 の信号源 2 における異常の発生を検出する。

例えば、判定回路 1 9 は、A D C 1 8 から出力されたデジタル信号の位相が、時間の経過に伴って変化しなければ、第 1 の信号源 1 及び第 2 の信号源 2 のいずれにおいても、異常が無いと判定する。判定回路 1 9 は、A D C 1 8 から出力されたデジタル信号の位相が、時間の経過に伴って変化すれば、第 1 の信号源 1 又は第 2 の信号源 2 に、異常があると判定する。

また、判定回路 1 9 は、A D C 1 8 から出力されたデジタル信号の位相の時間変化に基づいて、第 1 の信号源 1 及び第 2 の信号源 2 のうち、いずれの信号源に異常が発生しているかを判定する。

[0024] 図 2 は、実施の形態 1 による位相差検出回路 4 の判定回路 1 9 を示す構成図である。

図 2 において、位相算出部 2 1 は、A D C 1 8 から出力されたデジタル信号の位相を算出し、算出した位相を変化時間計測部 2 2 に出力する。

変化時間計測部 2 2 は、位相算出部 2 1 から出力された位相の変化を検出する。

変化時間計測部 2 2 は、位相の変化を検出すると、変化の検出時点から、変化した位相が元の位相に戻るまでの時間を計測し、計測した時間を判定部 2 3 に出力する。

[0025] 判定部 2 3 は、変化時間計測部 2 2 から出力された時間に基づいて、第 1 の信号源 1 又は第 2 の信号源 2 における異常の発生を検出する。

例えば、判定部 23 は、変化時間計測部 22 から出力された時間が零であれば、第 1 の信号源 1 及び第 2 の信号源 2 のいずれにおいても、異常が無い旨を示す判定結果を出力する。

また、判定部 23 は、変化時間計測部 22 から出力された時間に基づいて、第 1 の信号源 1 及び第 2 の信号源 2 のうち、いずれの信号源に異常が発生しているかを判定する。

例えば、判定部 23 は、変化時間計測部 22 から出力された時間が第 1 の遅延時間 τ_A であれば、第 1 の信号源 1 に異常が発生している旨を示す判定結果を出力する。判定部 23 は、変化時間計測部 22 から出力された時間が第 2 の遅延時間 τ_B であれば、第 2 の信号源 2 に異常が発生している旨を示す判定結果を出力する。

[0026] 次に、図 1 に示す位相差検出回路 4 の動作について説明する。

図 1 に示す位相差検出回路 4 では、第 1 の遅延回路 12 及び第 2 の遅延回路 13 として、スルー線路が用いられ、第 1 の周波数変換器 11、第 2 の周波数変換器 14 及び比較器 17 として、ミキサが用いられているものとする。

また、図 1 に示す位相差検出回路 4 の構成要素のうち、第 1 の遅延回路 12 及び第 2 の遅延回路 13 以外の構成要素では、信号が入力されてから、信号を出力するまでに遅延が生じないものとする。

[0027] 第 1 の信号源 1 は、以下の式 (1) に示すように、周波数が f_1 で、初期位相が θ_1 である第 1 の信号をクロック信号生成部 3、第 1 の周波数変換器 11 及び第 1 の遅延回路 12 のそれぞれに出力する。

$$\text{第 1 の信号} = \cos(2\pi f_1 t + \theta_1) \quad (1)$$

式 (1) において、 t は、時刻であり、以下の式でも同様である。

[0028] 第 2 の信号源 2 は、以下の式 (2) に示すように、周波数が f_2 で、初期位相が θ_2 である第 2 の信号をクロック信号生成部 3、第 1 の周波数変換器 11 及び第 2 の遅延回路 13 のそれぞれに出力する。実施の形態 1 では、説明の便宜上、 $f_1 > f_2$ であるとする。

$$\text{第 2 の 信号} = \cos(2\pi f_2 t + \theta_2) \quad (2)$$

[0029] 第 1 の遅延回路 1 2 は、第 1 の信号源 1 から第 1 の信号を受けると、第 1 の信号を第 1 の遅延時間 τ_A だけ遅延させる。

第 1 の遅延回路 1 2 は、遅延後の第 1 の信号として、以下の式 (3) に示す第 4 の信号を第 2 の周波数変換器 1 4 に出力する。

$$\text{第 4 の 信号} = \cos(2\pi f_1(t - \tau_A) + \theta_1) \quad (3)$$

[0030] 第 2 の遅延回路 1 3 は、第 2 の信号源 2 から第 2 の信号を受けると、第 2 の信号を第 2 の遅延時間 τ_B だけ遅延させる。

第 2 の遅延回路 1 3 は、遅延後の第 2 の信号として、以下の式 (4) に示す第 5 の信号を第 2 の周波数変換器 1 4 に出力する。

$$\text{第 5 の 信号} = \cos(2\pi f_2(t - \tau_B) + \theta_2) \quad (4)$$

[0031] 第 1 の周波数変換器 1 1 は、第 1 の信号源 1 から出力された第 1 の信号と第 2 の信号源 2 から出力された第 2 の信号とを混合し、第 3 の信号として、第 1 の信号と第 2 の信号との混合信号を第 1 のフィルタ 1 5 に出力する。

第 2 の周波数変換器 1 4 は、第 1 の遅延回路 1 2 から出力された第 4 の信号と第 2 の遅延回路 1 3 から出力された第 5 の信号とを混合し、第 6 の信号として、第 4 の信号と第 5 の信号との混合信号を第 2 のフィルタ 1 6 に出力する。

ここで、周波数変換器として用いられるミキサに入力される 2 つの周波数が、 f_{in1} と f_{in2} であるとする、ミキサの出力周波数は、以下の式 (5) 及び式 (6) のように表される。

$$\text{ミキサの出力周波数} = m \cdot f_{in1} + n \cdot f_{in2} \quad (5)$$

$$\text{ミキサの出力周波数} = |m \cdot f_{in1} - n \cdot f_{in2}| \quad (6)$$

式 (5) 及び式 (6) において、 m 、 n は、正の整数である。

[0032] 第 1 の周波数変換器 1 1 に入力される 2 つの信号は、第 1 の信号と第 2 の信号であり、第 1 の信号の周波数は f_1 、第 2 の信号の周波数は f_2 である。

また、第 2 の周波数変換器 1 4 に入力される 2 つの信号は、第 4 の信号と

第5の信号であり、第4の信号の周波数は f_1 、第5の信号の周波数は f_2 である。

ここでは、第1の周波数変換器11の出力信号である第3の信号の所望の周波数が、 $f_1 - f_2$ であり、第2の周波数変換器14の出力信号である第6の信号の所望の周波数が、 $f_1 - f_2$ であるとする。第3の信号の所望の周波数とは、式(5)及び式(6)で表されるミキサの出力周波数のうち、図1に示すクロック生成装置の設計者等が、第3の信号としたい出力信号の周波数を意味する。第6の信号の所望の周波数についても、第3の信号の所望の周波数と同様の意味である。

周波数 $f_1 - f_2$ は、式(6)において、 $m = n = 1$ のときの周波数であるため、ここでは、第1の周波数変換器11及び第2の周波数変換器14におけるそれぞれの所望の出力周波数が、式(6)において、 $m = n = 1$ のときの周波数であるとする。

[0033] したがって、第1の周波数変換器11から出力される第3の信号は、以下の式(7)のように表される。

$$\text{第3の信号} = \cos(2\pi(f_1 - f_2)t + (\theta_1 - \theta_2)) \quad (7)$$

第2の周波数変換器14から出力される第6の信号は、以下の式(8)のように表される。

$$\text{第6の信号} = \cos(2\pi(f_1 - f_2)t - 2\pi f_1 \tau_A + 2\pi f_2 \tau_B + (\theta_1 - \theta_2)) \quad (8)$$

式(6)における $m = n = 1$ の場合の周波数以外の周波数を有する信号は、スプリアス信号であるため、第3の信号及び第6の信号のそれぞれは、所望の周波数 $f_1 - f_2$ を有する信号以外に、多数のスプリアス信号が重畳されている。

[0034] 第1のフィルタ15は、第1の周波数変換器11から第3の信号を受けると、第3の信号に含まれている信号のうち、周波数 $f_1 - f_2$ の信号を通過させて、第3の信号に含まれているスプリアス信号を抑圧する。

第1のフィルタ15によってスプリアス信号が抑圧された第3の信号であ

る第3'の信号、即ち、周波数 $f_1 - f_2$ の信号は、比較器17に入力される。

第2のフィルタ16は、第2の周波数変換器14から第6の信号を受けると、第6の信号に含まれている信号のうち、周波数 $f_1 - f_2$ の信号を通過させて、第6の信号に含まれているスプリアス信号を抑圧する。

第2のフィルタ16によってスプリアス信号が抑圧された第6の信号である第6'の信号、即ち、周波数 $f_1 - f_2$ の信号は、比較器17に入力される。

第1のフィルタ15及び第2のフィルタ16は、多数のスプリアス信号が比較器17に入力されることに伴う比較器17の誤動作及び故障を防止するために設けられている。

第3の信号に含まれているスプリアス信号及び第6の信号に含まれているスプリアス信号が、比較器17の動作可能な周波数以外の周波数である場合、あるいは、スプリアス信号の電力が低い場合などでは、比較器17の誤動作及び故障が生じない。比較器17の誤動作及び故障が生じない場合には、第1のフィルタ15及び第2のフィルタ16は、位相差検出回路4に実装されていなくてもよい。

[0035] 比較器17は、第1のフィルタ15から第3'の信号を受け、第2のフィルタ16から第6'の信号を受けると、第3'の信号の位相と第6'の信号の位相とを比較して、第3'の信号の位相と第6'の信号の位相との位相差を検出する。

比較器17は、検出した位相差を示す第7の信号をADC18に出力する。

実施の形態1では、比較器17として、ミキサが用いられているとしており、一般的に、ミキサの出力信号は、式(5)及び式(6)のように表される。

比較器17から出力される第7の信号は、式(6)において、 $m = n = 1$ で表される周波数の信号であり、 $m = n = 1$ で表される周波数以外の信号は

、発生しないものとする。即ち、比較器 17 から出力される第 7 の信号の周波数は、DC (Direct Current) であるとする。

[0036] 第 1 の周波数変換器 11 に入力される 2 つの信号の周波数 f_1 、 f_2 と、第 2 の周波数変換器 14 に入力される 2 つの信号の周波数 f_1 、 f_2 とは、同じである。

したがって、第 1 の周波数変換器 11 から出力される第 3 の信号に重畳される位相ジッタと、第 2 の周波数変換器 14 から出力される第 6 の信号に重畳される位相ジッタとは、同じである。

よって、比較器 17 が、第 3' の信号の位相と第 6' の信号の位相との位相差を検出する際、第 3 の信号に重畳された位相ジッタと、第 6 の信号に重畳された位相ジッタとが相殺されるため、比較器 17 における位相差の検出精度の劣化を抑えることができる。

[0037] ADC 18 は、比較器 17 から第 7 の信号を受けると、第 7 の信号をアナログ信号からデジタル信号に変換し、デジタル信号を判定回路 19 に出力する。

判定回路 19 は、ADC 18 からデジタル信号を受けると、デジタル信号の位相の時間変化に基づいて、第 1 の信号源 1 及び第 2 の信号源 2 のうち、いずれの信号源に異常が発生しているかを判定する。

以下、判定回路 19 による判定処理を具体的に説明する。

[0038] 位相算出部 21 は、ADC 18 からデジタル信号を受けると、デジタル信号の位相を算出し、算出した位相を変化時間計測部 22 に出力する。

変化時間計測部 22 は、位相算出部 21 から出力された位相の変化を検出する。

変化時間計測部 22 は、位相の変化を検出すると、変化の検出時点から、変化した位相が元の位相に戻るまでの時間 Δt を計測し、計測した時間 Δt を判定部 23 に出力する。

[0039] 判定部 23 は、変化時間計測部 22 から出力された時間 Δt が第 1 の遅延時間 τ_A であれば、第 1 の信号源 1 に異常が発生している旨を示す判定結果を

出力する。

また、判定部 23 は、変化時間計測部 22 から出力された時間 Δt が第 2 の遅延時間 τ_B であれば、第 2 の信号源 2 に異常が発生している旨を示す判定結果を出力する。

[0040] 図 3 は、第 1 の信号源 1 に異常が発生している場合の信号の時間変化を示す説明図である。

図 3 において、横軸は時間である。

図 3 では、第 2 の信号源 2 は正常であるが、第 1 の信号源 1 が時刻 t_1 のときに異常が発生している例を示している。

時刻 t_1 よりも前の時間では、第 1 の信号源 1 は正常であるため、第 1 の信号源 1 から出力された第 1 の信号の周波数は f_1 である。

時刻 t_1 以降では、第 1 の信号源 1 に異常が発生しているために、第 1 の信号源 1 から出力された第 1 の信号の周波数が、 f_1 から $(f_1 + \Delta f_1)$ に変化して、初期位相が θ_1 から θ_1' に変化している。

[0041] このとき、第 1 の周波数変換器 11 には、第 1 の信号源 1 から出力された第 1 の信号が遅延なく伝送され、第 2 の信号源 2 から出力された第 2 の信号が遅延なく伝送される。そして、第 1 の周波数変換器 11 から出力された第 3 の信号は、第 1 のフィルタ 15 でスプリアス信号が抑圧され、第 3' の信号として、比較器 17 に伝送される。

したがって、第 3' の信号の周波数は、図 3 に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

一方、第 2 の周波数変換器 14 には、第 1 の信号源 1 から出力された第 1 の信号が第 1 の遅延時間 τ_A だけ遅れて伝送され、第 2 の信号源 2 から出力された第 2 の信号が第 2 の遅延時間 τ_B だけ遅れて伝送される。そして、第 2 の周波数変換器 14 から出力された第 6 の信号は、第 2 のフィルタ 16 でスプリアス信号が抑圧され、第 6' の信号として、比較器 17 に伝送される。

したがって、第 6' の信号の周波数は、図 3 に示すように、時刻 $t_1 + \tau_A$ において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

[0042] 時刻 t_1 よりも前の時間では、第 3' の信号と、第 6' の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 よりも前の時間では、第 7 の信号の位相を示すデジタル信号、即ち、第 3' の信号と、第 6' の信号との位相差を示すデジタル信号の位相は、一定である。

時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第 3' の信号の周波数が $(f_1 + \Delta f_1) - f_2$ であり、第 6' の信号の周波数が $f_1 - f_2$ であるため、位相差を示すデジタル信号の位相は、時間の経過に伴って変化する。デジタル信号の位相は、1 秒毎に、周波数 Δf_1 ずつ変化する。

[0043] 時刻 $t_1 + \tau_A$ 以降の時間では、第 3' の信号と、第 6' の信号とは、周波数が同じである。したがって、第 3' の信号と、第 6' の信号との位相差を示すデジタル信号の位相は、一定である。

以上より、第 1 の信号源 1 が時刻 t_1 のときに異常が発生している場合、変化時間計測部 22 から出力された時間 Δt 、即ち、位相の変化を検出した時刻 t_1 から、変化した位相が元の位相に戻った時刻 $t_1 + \tau_A$ までの時間が、第 1 の遅延時間 τ_A と一致する。

よって、判定部 23 は、変化時間計測部 22 から出力された時間 Δt が第 1 の遅延時間 τ_A であれば、第 1 の信号源 1 に異常が発生している旨を示す判定結果を出力する。

[0044] 図 4 は、第 2 の信号源 2 に異常が発生している場合の信号の時間変化を示す説明図である。

図 4 において、横軸は時間である。

図 4 では、第 1 の信号源 1 は正常であるが、第 2 の信号源 2 が時刻 t_2 のときに異常が発生している例を示している。

時刻 t_2 よりも前の時間では、第 2 の信号源 2 は正常であるため、第 2 の信号源 2 から出力された第 2 の信号の周波数は f_2 である。

時刻 t_2 以降では、第 2 の信号源 2 に異常が発生しているために、第 2 の信号源 2 から出力された第 2 の信号の周波数が、 f_2 から $(f_2 + \Delta f_2)$ に変化して、初期位相が θ_2 から θ_2' に変化している。

[0045] このとき、第1の周波数変換器11には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第1の周波数変換器11から出力された第3の信号は、第1のフィルタ15でスプリアス信号が抑圧され、第3'の信号として、比較器17に伝送される。

したがって、第3'の信号の周波数は、図4に示すように、時刻 t_2 において、 $f_1 - f_2$ から $f_1 - (f_2 + \Delta f_2)$ に変化する。

一方、第2の周波数変換器14には、第1の信号源1から出力された第1の信号が第1の遅延時間 τ_A だけ遅れて伝送され、第2の信号源2から出力された第2の信号が第2の遅延時間 τ_B だけ遅れて伝送される。そして、第2の周波数変換器14から出力された第6の信号は、第2のフィルタ16でスプリアス信号が抑圧され、第6'の信号として、比較器17に伝送される。

したがって、第6'の信号の周波数は、図4に示すように、時刻 $t_2 + \tau_B$ において、 $f_1 - f_2$ から $f_1 - (f_2 + \Delta f_2)$ に変化する。

[0046] 時刻 t_2 よりも前の時間では、第3'の信号と、第6'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_2 よりも前の時間では、第7の信号の位相を示すデジタル信号、即ち、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

時刻 t_2 以降、時刻 $t_2 + \tau_B$ までの時間では、第3'の信号の周波数が $f_1 - (f_2 + \Delta f_2)$ であり、第6'の信号の周波数が $f_1 - f_2$ であるため、位相差を示すデジタル信号の位相は、時間の経過に伴って変化する。デジタル信号の位相は、1秒毎に、周波数 Δf_2 ずつ変化する。

[0047] 時刻 $t_2 + \tau_B$ 以降の時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

以上より、第2の信号源2が時刻 t_2 のときに異常が発生している場合、変化時間計測部22から出力された時間 Δt 、即ち、位相の変化を検出した時刻 t_2 から、変化した位相が元の位相に戻った時刻 $t_2 + \tau_B$ までの時間が、第

2の遅延時間 τ_B と一致する。

よって、判定部23は、変化時間計測部22から出力された時間 Δt が第2の遅延時間 τ_B であれば、第2の信号源2に異常が発生している旨を示す判定結果を出力する。

[0048] ここで、図3は、第1の信号源1に異常が発生している場合の信号の時間変化を示し、図4は、第2の信号源2に異常が発生している場合の信号の時間変化を示している。

第1の信号源1及び第2の信号源2の双方に、異常が発生していない場合は、第3'の信号の周波数及び第6'の信号の周波数のそれぞれは、変化せずに一定である。したがって、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、時間の経過に伴って変化しない。

よって、判定部23は、変化時間計測部22から出力された時間 Δt が零であれば、第1の信号源1及び第2の信号源2のいずれにおいても、異常が無い旨を示す判定結果を出力する。

[0049] 以上の実施の形態1は、第1の信号源1から出力された第1の信号と第2の信号源2から出力された第2の信号とから、第3の信号を生成する第1の周波数変換器11と、第1の信号源1から出力された第1の信号を遅延させ、第4の信号として出力する第1の遅延回路12と、第2の信号源2から出力された第2の信号を遅延させ、第5の信号として出力する第2の遅延回路13と、第1の遅延回路12から出力された第4の信号と第2の遅延回路13から出力された第5の信号とから、第3の信号の周波数と同じ周波数を有する第6の信号を生成する第2の周波数変換器14と、第1の周波数変換器11により生成された第3の信号の位相と、第2の周波数変換器14により生成された第6の信号の位相との位相差を示す第7の信号を出力する比較器17とを備え、判定回路19が、比較器17から出力された第7の信号に基づいて、第1の信号源1又は第2の信号源2における異常の発生を検出するように、位相差検出回路4を構成した。したがって、位相差検出回路4は、位相ジッタが重畳されても、信号源における異常の有無の誤判定を防止する

ことができる。

[0050] また、実施の形態 1 は、第 1 の遅延回路 1 2 が、第 1 の信号源 1 から出力された第 1 の信号を第 1 の遅延時間だけ遅延させ、第 2 の遅延回路 1 3 が、第 2 の信号源 2 から出力された第 2 の信号を第 1 の遅延時間と異なる第 2 の遅延時間だけ遅延させ、判定回路 1 9 が、比較器 1 7 から出力された第 7 の信号の位相の時間変化に基づいて、第 1 の信号源 1 及び第 2 の信号源 2 のうち、いずれの信号源に異常が発生しているかを判定するように、位相差検出回路 4 を構成した。したがって、位相差検出回路 4 は、どの信号源に異常が発生しているかを特定することができる。

[0051] 図 1 に示す位相差検出回路 4 では、第 1 の周波数変換器 1 1 に入力される 2 つの信号の周波数と、第 2 の周波数変換器 1 4 に入力される 2 つの信号の周波数は、いずれも、 f_1 、 f_2 であって、同じものであるとしている。しかし、第 1 の周波数変換器 1 1 に入力される 2 つの信号の周波数と、第 2 の周波数変換器 1 4 に入力される 2 つの信号の周波数が同じであればよく、両周波数変換器 1 1、1 4 に入力される 2 つの信号の周波数が、ともに f_1 、 f_2 である場合に限られるものではない。

したがって、位相差検出回路 4 が、例えば、以下に示す 4 つの周波数変換器 (1) ~ (4) を備えるようにしてもよい。4 つの周波数変換器 (1) ~ (4) のそれぞれは、分周器又は通倍器などによって実現することが可能である。

周波数変換器 (1) は、第 1 の信号の周波数 f_1 を周波数 f_3 に変換し、周波数 f_3 の信号を第 1 の周波数変換器 1 1 に出力する変換器である。

周波数変換器 (2) は、第 2 の信号の周波数 f_2 を周波数 f_4 に変換し、周波数 f_4 の信号を第 1 の周波数変換器 1 1 に出力する変換器である。

周波数変換器 (3) は、第 4 の信号の周波数 f_1 を周波数 f_3 に変換し、周波数 f_3 の信号を第 2 の周波数変換器 1 4 に出力する変換器である。

周波数変換器 (4) は、第 5 の信号の周波数 f_2 を周波数 f_4 に変換し、周波数 f_4 の信号を第 2 の周波数変換器 1 4 に出力する変換器である。

なお、分周器又は通倍器などを用いて、第1のフィルタ15から出力された第3'の信号の周波数を変換し、分周器又は通倍器などを用いて、第2のフィルタ16から出力された第6'の信号の周波数を変換するようにしてもよい。ただし、周波数変換後の第3'の信号の周波数と、周波数変換後の第6'の信号の周波数とは、同じ周波数である。

[0052] 図1に示すクロック生成装置では、第1の信号源1及び第2の信号源2を備えており、第1の信号源1から出力される第1の信号の周波数 f_1 が、第2の信号源2から出力される第2の信号の周波数 f_2 よりも高い($f_1 > f_2$)ものとしている。しかし、これは一例に過ぎず、第1の信号源1から出力される第1の信号の周波数 f_1 が、第2の信号源2から出力される第2の信号の周波数 f_2 以下($f_1 \leq f_2$)であってもよい。

[0053] 図1に示すクロック生成装置では、第3の信号及び第6の信号におけるそれぞれの所望の周波数が $f_1 - f_2$ であるとしている。したがって、第1の周波数変換器11及び第2の周波数変換器14におけるそれぞれの出力周波数が、式(6)において、 $m = n = 1$ のときの周波数であるとしている。

しかし、これは一例に過ぎず、例えば、第3の信号及び第6の信号におけるそれぞれの所望の周波数が $f_1 + f_2$ であってもよい。所望の周波数が $f_1 + f_2$ である場合、第1の周波数変換器11及び第2の周波数変換器14におけるそれぞれの出力周波数は、式(5)において、 $m = n = 1$ のときの周波数である。

また、所望の周波数は、式(5)及び式(6)において、 $m = n = 1$ のときの周波数に限るものではなく、所望の周波数は、例えば、式(5)において、 $m = 1$ 、 $n = 2$ のときの周波数 $f_1 + 2f_2$ であってもよい。また、所望の周波数が、例えば、式(6)において、 $m = 2$ 、 $n = 2$ のときの周波数 $2f_1 - 2f_2$ であってもよい。

[0054] 図1に示す位相差検出回路4は、比較器17から出力された第7の信号をアナログ信号からデジタル信号に変換し、デジタル信号を判定回路19に出力するADC18を備えている。

位相差検出回路4が、ADC18の代わりに、以下に示す2つのADC（1）～（2）を備えるものであってもよい。

ADC（1）は、第1のフィルタ15から出力された第3'の信号をアナログ信号からデジタル信号に変換し、デジタル信号を比較器17に出力するADCである。

ADC（2）は、第2のフィルタ16から出力された第6'の信号をアナログ信号からデジタル信号に変換し、デジタル信号を比較器17に出力するADCである。

[0055] 図1に示すクロック生成装置では、第1の信号源1が第1の信号を出力し、第2の信号源2が第2の信号を出力することを前提としている。

第1の信号源1が第1の信号を出力しない故障を検知できるようにするために、図1に示すクロック生成装置が、第1の信号の電力又は電流を測定する測定回路を実装するようにしてもよい。

判定回路19は、測定回路により測定された第1の信号の電力が閾値 Th_1 よりも小さい場合、又は、第1の信号の電流が閾値 Th_2 よりも小さければ、第1の信号源1の故障を検知する。

また、第2の信号源2が第2の信号を出力しない故障を検知できるようにするために、図1に示すクロック生成装置が、第2の信号の電力又は電流を測定する測定回路を実装するようにしてもよい。

判定回路19は、測定回路により測定された第2の信号の電力が閾値 Th_1 よりも小さい場合、又は、第2の信号の電流が閾値 Th_2 よりも小さければ、第2の信号源2の故障を検知する。

閾値 Th_1 、 Th_2 は、判定回路19の内部メモリに格納されているものであってもよいし、外部から与えられるものであってもよい。

[0056] 図1に示す位相差検出回路4では、第1の遅延回路12及び第2の遅延回路13のそれぞれが、スルー線路であるとしている。しかし、これは一例に過ぎず、第1の遅延回路12及び第2の遅延回路13のそれぞれがフィルタであってもよい。ただし、フィルタは、時定数を有しているため、第1の遅

延回路 1 2 及び第 2 の遅延回路 1 3 のそれぞれがフィルタである場合、第 1 の信号源 1 又は第 2 の信号源 2 の異常発生に伴うフィルタの出力信号の変化は、フィルタの入力信号の変化よりも遅れる。

[0057] 図 3 及び図 4 には、第 1 の信号源 1 又は第 2 の信号源 2 に異常が発生すると、第 3' の信号の周波数及び第 6' の信号の周波数が変化して、デジタル信号の位相が変化することを示している。

第 1 の信号源 1 又は第 2 の信号源 2 に異常が発生すると、第 3' の信号の位相及び第 6' の信号の位相についても変化して、デジタル信号の位相が、図 3 及び図 4 と同様に变化する。したがって、図 1 に示すクロック生成装置は、異常の発生に伴って、第 3' の信号の位相及び第 6' の信号の位相が変化する場合でも、同様に、どの信号源に異常が発生しているかを特定することができる。

[0058] 図 1 に示すクロック生成装置では、判定回路 1 9 が、変化時間計測部 2 2 から出力された時間 Δt に基づいて、第 1 の信号源 1 及び第 2 の信号源 2 のうち、いずれの信号源に異常が発生しているかを判定している。判定回路 1 9 は、位相算出部 2 1 により算出された位相の変化量が閾値以上である場合に限り、変化時間計測部 2 2 から出力された時間 Δt に基づいて、いずれの信号源に異常が発生しているかを判定するようにしてもよい。

閾値は、判定回路 1 9 の内部メモリに格納されているものであってもよいし、外部から与えられるものであってもよい。

[0059] 図 1 に示すクロック生成装置では、第 1 の信号源 1 及び第 2 の信号源 2 を備えており、判定回路 1 9 が、第 1 の信号源 1 及び第 2 の信号源 2 のうち、いずれの信号源に異常が発生しているかを判定している。

しかし、これは一例に過ぎず、第 1 の信号源 1 及び第 2 の信号源 2 のほかに、第 3 の信号源 5 を備えるクロック生成装置であってもよい。

[0060] 図 5 は、実施の形態 1 による他のクロック生成装置を示す構成図である。図 5 において、図 1 と同一符号は同一又は相当部分を示すので説明を省略する。

第3の信号源5は、異常検出の対象とされる信号源であり、水晶発振器、ルビジウム発振器、セシウム発振器、VCO又はDDSなどによって実現される。

第3の信号源5は、周波数が f_3 で、初期位相が θ_3 である信号をクロック信号生成部3、位相差検出回路4aの第1の周波数変換器11及び位相差検出回路4aの第2の遅延回路13のそれぞれに出力する。

図5に示すクロック生成装置では、第1の信号源1が、第1の信号をクロック信号生成部3、位相差検出回路4の第1の周波数変換器11及び位相差検出回路4の第2の遅延回路13のそれぞれに出力する。

また、第1の信号源1は、位相差検出回路4aの第1の周波数変換器11及び位相差検出回路4aの第2の遅延回路13のそれぞれに出力する。

位相差検出回路4aは、位相差検出回路4と同じ構成の回路であり、第1の信号源1から出力された第1の信号と、第3の信号源5から出力された信号とを入力する。

位相差検出回路4aの判定回路19は、第1の信号源1及び第3の信号源5のうち、いずれの信号源に異常が発生しているかを判定する。

[0061] クロック信号生成部3aは、逡倍器又は分周器などによって実現される。

クロック信号生成部3aは、第1の信号源1から出力された第1の信号、第2の信号源2から出力された第2の信号及び第3の信号源5から出力された信号を用いて、クロック信号を生成する。

図5に示すクロック生成装置では、クロック信号生成部3aが、第1の信号、第2の信号及び第3の信号源5から出力された信号から、1つのクロック信号を生成している。しかし、これは一例に過ぎず、クロック信号生成部3aが、第1の信号から1つのクロック信号を生成し、第2の信号から1つのクロック信号を生成し、第3の信号源5から出力された信号から1つのクロック信号を生成するようにしてもよい。

図5に示すクロック生成装置では、第1の信号源1、第2の信号源2及び第3の信号源5のうち、いずれの信号源に異常が発生しているかを判定する

ことができる。

[0062] 図1に示すクロック生成装置では、2つの信号源を備え、図5に示すクロック生成装置では、3つの信号源を備えている。しかし、これらは一例に過ぎず、 N (N は4以上の整数)個の信号源を備えるクロック生成装置であってもよい。

N 個の信号源を備えるクロック生成装置は、位相差検出回路4の代わりに、 $N-1$ 個の位相差検出回路4 $_n$ ($n=1, 2, \dots, N-1$)を備える。

各位相差検出回路4 $_n$ は、位相差検出回路4と同じ構成の回路であり、第1の信号源1から出力された第1の信号と、第 $n+1$ の信号源から出力された信号とを入力する。

位相差検出回路4 $_n$ の判定回路19は、第1の信号源1及び第 $n+1$ の信号源のうち、いずれの信号源に異常が発生しているかを判定する。

[0063] 実施の形態2.

実施の形態1のクロック生成装置では、判定回路19が、ADC18から出力されたデジタル信号の位相の時間変化に基づいて、第1の信号源1及び第2の信号源2のうち、いずれの信号源に異常が発生しているかを判定している。

実施の形態2では、判定回路19が、いずれの信号源に異常が発生しているかの判定だけでなく、第1の信号源1及び第2の信号源2の両方に異常が発生しているかの判定ができるクロック生成装置について説明する。

[0064] 図6は、実施の形態2による位相差検出回路4を含むクロック生成装置を示す構成図である。図6において、図1と同一符号は同一又は相当部分を示すので説明を省略する。

判定回路30は、FPGAなどによって実現される。

判定回路30は、位相算出部21、変化時間計測部22及び判定部31を備えている。

判定回路30は、ADC18から出力されたデジタル信号に基づいて、第

1の信号源1又は第2の信号源2における異常の発生を検出する。

また、判定回路30は、ADC18から出力されたデジタル信号の位相の時間変化に基づいて、第1の信号源1及び第2の信号源2のうち、いずれの信号源に異常が発生しているかを判定し、また、両方の信号源に異常が発生しているかを判定する回路である。

[0065] 図7は、実施の形態2による位相差検出回路4の判定回路30を示す構成図である。図7において、図2と同一符号は同一又は相当部分を示すので説明を省略する。

判定部31は、変化時間計測部22による時間の計測回数を計数するとともに、変化時間計測部22により時間が計測されている途中で、位相算出部21により算出された位相の変化量に変化が有るか否かを判定する。

判定部31は、計測回数が1回であり、変化量に変化が無く、かつ、変化時間計測部22から出力された時間が第1の遅延時間 τ_A であれば、第1の信号源1に異常が発生している旨を示す判定結果を出力する。

判定部31は、計測回数が1回であり、変化量に変化が無く、かつ、変化時間計測部22から出力された時間が第2の遅延時間 τ_B であれば、第2の信号源2に異常が発生している旨を示す判定結果を出力する。

判定部31は、計測回数が2回であれば、第1の信号源1及び第2の信号源2の両方に異常が発生している旨を示す判定結果を出力する。

また、判定部31は、計測回数が1回であり、かつ、変化量に変化が有れば、第1の信号源1及び第2の信号源2の両方に異常が発生している旨を示す判定結果を出力する。

判定部31は、計測回数が0回であれば、第1の信号源1及び第2の信号源2のいずれにおいても、異常が無い旨を示す判定結果を出力する。

[0066] 次に、図6に示す位相差検出回路4の動作について説明する。

ただし、判定回路30以外は、図1に示す位相差検出回路4と同様であるため、ここでは、判定回路30の動作についてのみ説明する。

第1の信号源1及び第2の信号源2のうち、第1の信号源1のみに異常が

発生している場合の信号の時間変化は、実施の形態 1 と同様に、図 3 のように表される。

図 3 では、第 2 の信号源 2 は正常であるが、第 1 の信号源 1 が時刻 t_1 のときに異常が発生している例を示している。

時刻 t_1 よりも前の時間では、第 1 の信号源 1 は正常であるため、第 1 の信号源 1 から出力された第 1 の信号の周波数は f_1 である。

時刻 t_1 以降では、第 1 の信号源 1 に異常が発生しているために、第 1 の信号源 1 から出力された第 1 の信号の周波数が、 f_1 から $(f_1 + \Delta f_1)$ に変化して、初期位相が θ_1 から θ_1' に変化している。

[0067] このとき、第 1 の周波数変換器 11 には、第 1 の信号源 1 から出力された第 1 の信号が遅延なく伝送され、第 2 の信号源 2 から出力された第 2 の信号が遅延なく伝送される。そして、第 1 の周波数変換器 11 から出力された第 3 の信号は、第 1 のフィルタ 15 でスプリアス信号が抑圧され、第 3' の信号として、比較器 17 に伝送される。

したがって、第 3' の信号の周波数は、図 3 に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

一方、第 2 の周波数変換器 14 には、第 1 の信号源 1 から出力された第 1 の信号が第 1 の遅延時間 τ_A だけ遅れて伝送され、第 2 の信号源 2 から出力された第 2 の信号が第 2 の遅延時間 τ_B だけ遅れて伝送される。そして、第 2 の周波数変換器 14 から出力された第 6 の信号は、第 2 のフィルタ 16 でスプリアス信号が抑圧され、第 6' の信号として、比較器 17 に伝送される。

したがって、第 6' の信号の周波数は、図 3 に示すように、時刻 $t_1 + \tau_A$ において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

[0068] 時刻 t_1 よりも前の時間では、第 3' の信号と、第 6' の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 よりも前の時間では、第 7 の信号の位相を示すデジタル信号、即ち、第 3' の信号と、第 6' の信号との位相差を示すデジタル信号の位相は、一定である。

時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第 3' の信号の周波数が $(f$

$f_1 + \Delta f_1$) $- f_2$ であり、第6'の信号の周波数が $f_1 - f_2$ であるため、位相差を示すデジタル信号の位相は、時間の経過に伴って変化する。デジタル信号の位相は、1秒毎に、周波数 Δf_1 ずつ変化し、デジタル信号の位相の変化量は、一定である。したがって、変化時間計測部22により時間が計測されている途中での変化量に変化は無い。

時刻 $t_1 + \tau_A$ 以降の時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

[0069] 以上より、第1の信号源1が時刻 t_1 のときに異常が発生している場合、変化時間計測部22から出力された時間 Δt 、即ち、位相の変化を検出した時刻 t_1 から、変化した位相が元の位相に戻った時刻 $t_1 + \tau_A$ までの時間が、第1の遅延時間 τ_A と一致する。

変化時間計測部22は、時刻 t_1 から時刻 $t_1 + \tau_A$ までの時間を1回だけ計測している。

よって、判定部31は、変化時間計測部22による時間の計測回数が1回であり、変化量に変化が無く、かつ、変化時間計測部22から出力された時間が第1の遅延時間 τ_A であれば、第1の信号源1に異常が発生している旨を示す判定結果を出力する。

[0070] 第1の信号源1及び第2の信号源2のうち、第2の信号源2のみに異常が発生している場合の信号の時間変化は、実施の形態1と同様に、図4のように表される。

図4では、第1の信号源1は正常であるが、第2の信号源2が時刻 t_2 のときに異常が発生している例を示している。

時刻 t_2 よりも前の時間では、第2の信号源2は正常であるため、第2の信号源2から出力された第2の信号の周波数は f_2 である。

時刻 t_2 以降では、第2の信号源2に異常が発生しているために、第2の信号源2から出力された第2の信号の周波数が、 f_2 から $(f_2 + \Delta f_2)$ に変化して、初期位相が θ_2 から θ_2' に変化している。

[0071] このとき、第1の周波数変換器11には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第1の周波数変換器11から出力された第3の信号は、第1のフィルタ15でスプリアス信号が抑圧され、第3'の信号として、比較器17に伝送される。

したがって、第3'の信号の周波数は、図4に示すように、時刻 t_2 において、 $f_1 - f_2$ から $f_1 - (f_2 + \Delta f_2)$ に変化する。

一方、第2の周波数変換器14には、第1の信号源1から出力された第1の信号が第1の遅延時間 τ_A だけ遅れて伝送され、第2の信号源2から出力された第2の信号が第2の遅延時間 τ_B だけ遅れて伝送される。そして、第2の周波数変換器14から出力された第6の信号は、第2のフィルタ16でスプリアス信号が抑圧され、第6'の信号として、比較器17に伝送される。

したがって、第6'の信号の周波数は、図4に示すように、時刻 $t_2 + \tau_B$ において、 $f_1 - f_2$ から $f_1 - (f_2 + \Delta f_2)$ に変化する。

[0072] 時刻 t_2 よりも前の時間では、第3'の信号と、第6'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_2 よりも前の時間では、第7の信号の位相を示すデジタル信号、即ち、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

時刻 t_2 以降、時刻 $t_2 + \tau_B$ までの時間では、第3'の信号の周波数が $f_1 - (f_2 + \Delta f_2)$ であり、第6'の信号の周波数が $f_1 - f_2$ であるため、位相差を示すデジタル信号の位相は、時間の経過に伴って変化する。デジタル信号の位相は、1秒毎に、周波数 Δf_2 ずつ変化し、デジタル信号の位相の変化量は、一定である。したがって、変化時間計測部22により時間が計測されている途中での変化量に変化は無い。

時刻 $t_2 + \tau_B$ 以降の時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

[0073] 以上より、第2の信号源2が時刻 t_2 のときに異常が発生している場合、変

化時間計測部 22 から出力された時間 Δt 、即ち、位相の変化を検出した時刻 t_2 から、変化した位相が元の位相に戻った時刻 $t_2 + \tau_B$ までの時間が、第 2 の遅延時間 τ_B と一致する。

変化時間計測部 22 は、時刻 t_2 から時刻 $t_2 + \tau_B$ までの時間を 1 回だけ計測している。

よって、判定部 31 は、変化時間計測部 22 による時間の計測回数が 1 回であり、変化量に変化が無く、かつ、変化時間計測部 22 から出力された時間が第 2 の遅延時間 τ_B であれば、第 2 の信号源 2 に異常が発生している旨を示す判定結果を出力する。

[0074] 次に、第 1 の信号源 1 及び第 2 の信号源 2 の両方に異常が発生しており、第 1 の信号源 1 の異常発生時刻 t_1 と第 2 の信号源 2 の異常発生時刻 t_2 とが同じである場合 ($t_1 = t_2$) の信号の時間変化について説明する。

図 8 は、第 1 の信号源 1 及び第 2 の信号源 2 の両方に異常が発生しており、第 1 の信号源 1 の異常発生時刻 t_1 と第 2 の信号源 2 の異常発生時刻 t_2 とが同じである場合 ($t_1 = t_2$) の信号の時間変化を示す説明図である。

[0075] 図 8 では、時刻 $t_1 (= t_2)$ よりも前の時間では、第 1 の信号源 1 は正常であるため、第 1 の信号源 1 から出力された第 1 の信号の周波数は f_1 である。

時刻 $t_1 (= t_2)$ 以降では、第 1 の信号源 1 に異常が発生しているために、第 1 の信号源 1 から出力された第 1 の信号の周波数が、 f_1 から ($f_1 + \Delta f_1$) に変化して、初期位相が θ_1 から θ_1' に変化している。

また、図 8 では、時刻 $t_1 (= t_2)$ よりも前の時間では、第 2 の信号源 2 は正常であるため、第 2 の信号源 2 から出力された第 2 の信号の周波数は f_2 である。

時刻 $t_1 (= t_2)$ 以降では、第 2 の信号源 2 に異常が発生しているために、第 2 の信号源 2 から出力された第 2 の信号の周波数が、 f_2 から ($f_2 + \Delta f_2$) に変化して、初期位相が θ_2 から θ_2' に変化している。

[0076] このとき、第 1 の周波数変換器 11 には、第 1 の信号源 1 から出力された

第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第1の周波数変換器11から出力された第3の信号は、第1のフィルタ15でスプリアス信号が抑圧され、第3'の信号として、比較器17に伝送される。

したがって、第3'の信号の周波数は、図8に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

一方、第2の周波数変換器14には、第1の信号源1から出力された第1の信号が第1の遅延時間 τ_A だけ遅れて伝送され、第2の信号源2から出力された第2の信号が第2の遅延時間 τ_B だけ遅れて伝送される。そして、第2の周波数変換器14から出力された第6の信号は、第2のフィルタ16でスプリアス信号が抑圧され、第6'の信号として、比較器17に伝送される。

したがって、第6'の信号の周波数は、図8に示すように、時刻 $t_1 + \tau_A$ において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

また、第6'の信号の周波数は、図8に示すように、時刻 $t_1 + \tau_B$ において、 $(f_1 + \Delta f_1) - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0077] 時刻 t_1 ($= t_2$) よりも前の時間では、第3'の信号と、第6'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 ($= t_2$) よりも前の時間では、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ であり、第6'の信号の周波数が $f_1 - f_2$ であるため、位相差を示すデジタル信号の位相は、時間の経過に伴って変化する。デジタル信号の位相は、1秒毎に、周波数 $\Delta f_1 - \Delta f_2$ ずつ変化し、デジタル信号の位相の変化量は、一定である。

[0078] 時刻 $t_1 + \tau_A$ 以降、時刻 $t_1 + \tau_B$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ であり、第6'の信号の周波数が $(f_1 + \Delta f_1) - f_2$ であるため、位相差を示すデジタル信号の位相は、時間の経過

に伴って変化する。デジタル信号の位相は、1秒毎に、周波数 Δf_2 ずつ変化する、デジタル信号の位相の変化量は、一定である。

したがって、時刻 t_1 から時刻 $t_1 + \tau_B$ までの時間では、時刻 $t_1 + \tau_A$ において、位相差の変化量が1回変化しており、変化時間計測部22により時間が計測されている途中で、変化量に変化が有る。

時刻 $t_1 + \tau_B$ 以降の時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

[0079] 以上より、第1の信号源1の異常発生時刻 t_1 と第2の信号源2の異常発生時刻 t_2 とが同じである場合($t_1 = t_2$)、変化時間計測部22から出力された時間 Δt 、即ち、位相の変化を検出した時刻 t_1 から、変化した位相が元の位相に戻った時刻 $t_1 + \tau_B$ までの時間が、第2の遅延時間 τ_B と一致する。図8では、 $\tau_A < \tau_B$ であるため、時間 Δt が第2の遅延時間 τ_B と一致している。仮に、 $\tau_A > \tau_B$ であれば、時間 Δt が第1の遅延時間 τ_A と一致する。

変化時間計測部22は、時刻 t_1 から時刻 $t_1 + \tau_B$ までの時間を1回だけ計測している。

よって、判定部31は、変化時間計測部22による時間の計測回数が1回であり、かつ、変化量に変化が有れば、第1の信号源1及び第2の信号源2の両方に異常が発生している旨を示す判定結果を出力する。

[0080] 次に、第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 よりも第2の信号源2の異常発生時刻 t_2 が遅い場合($t_1 < t_1 + \tau_A < t_2 < t_2 + \tau_B$)の信号の時間変化について説明する。

図9は、第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 よりも第2の信号源2の異常発生時刻 t_2 が遅い場合($t_1 < t_1 + \tau_A < t_2 < t_2 + \tau_B$)の信号の時間変化を示す説明図である。

[0081] 図9では、時刻 t_1 よりも前の時間では、第1の信号源1は正常であるため

、第1の信号源1から出力された第1の信号の周波数は f_1 である。

時刻 t_1 以降では、第1の信号源1に異常が発生しているために、第1の信号源1から出力された第1の信号の周波数が、 f_1 から $(f_1 + \Delta f_1)$ に変化して、初期位相が θ_1 から θ_1' に変化している。

また、図9では、時刻 t_2 よりも前の時間では、第2の信号源2は正常であるため、第2の信号源2から出力された第2の信号の周波数は f_2 である。

時刻 t_2 以降では、第2の信号源2に異常が発生しているために、第2の信号源2から出力された第2の信号の周波数が、 f_2 から $(f_2 + \Delta f_2)$ に変化して、初期位相が θ_2 から θ_2' に変化している。

[0082] このとき、第1の周波数変換器11には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第1の周波数変換器11から出力された第3の信号は、第1のフィルタ15でスプリアス信号が抑圧され、第3'の信号として、比較器17に伝送される。

したがって、第3'の信号の周波数は、図9に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

また、第3'の信号の周波数は、図9に示すように、時刻 t_2 において、 $(f_1 + \Delta f_1) - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0083] 一方、第2の周波数変換器14には、第1の信号源1から出力された第1の信号が第1の遅延時間 τ_A だけ遅れて伝送され、第2の信号源2から出力された第2の信号が第2の遅延時間 τ_B だけ遅れて伝送される。そして、第2の周波数変換器14から出力された第6の信号は、第2のフィルタ16でスプリアス信号が抑圧され、第6'の信号として、比較器17に伝送される。

したがって、第6'の信号の周波数は、図9に示すように、時刻 $t_1 + \tau_A$ において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

また、第6'の信号の周波数は、図9に示すように、時刻 $t_2 + \tau_B$ において、 $(f_1 + \Delta f_1) - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0084] 時刻 t_1 よりも前の時間では、第3'の信号と、第6'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - f_2$ であり、第6'の信号の周波数が $f_1 - f_2$ であるため、位相差を示すデジタル信号の位相は、時間の経過に伴って変化する。デジタル信号の位相は、1秒毎に、周波数 Δf_1 ずつ変化し、デジタル信号の位相の変化量は、一定である。

時刻 $t_1 + \tau_A$ 以降、時刻 t_2 までの時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

[0085] 時刻 t_2 以降、時刻 $t_2 + \tau_B$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ であり、第6'の信号の周波数が $(f_1 + \Delta f_1) - f_2$ であるため、位相差を示すデジタル信号の位相は、時間の経過に伴って変化する。デジタル信号の位相は、1秒毎に、周波数 Δf_2 ずつ変化し、デジタル信号の位相の変化量は、一定である。

時刻 $t_2 + \tau_B$ 以降の時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、第3'の信号と、第6'の信号との位相差を示すデジタル信号の位相は、一定である。

変化時間計測部22は、時刻 t_1 から時刻 $t_1 + \tau_A$ までの時間を計測するとともに、時刻 t_2 から時刻 $t_2 + \tau_B$ までの時間を計測しており、合計で時間を2回計測している。

よって、判定部31は、計測回数が2回であれば、第1の信号源1及び第2の信号源2の両方に異常が発生している旨を示す判定結果を出力する。

[0086] 実施の形態2では、第1の信号源1及び第2の信号源2の両方に異常が発生している場合の信号の時間変化の例を図8及び図9に示している。

デジタル信号の時間変化のパターンは、図10に示すように、第1の信号源1の異常発生時刻 t_1 と、第2の信号源2の異常発生時刻 t_2 と、第1の遅

延時間 τ_A と、第 2 の遅延時間 τ_B との大小関係によって、12 のパターン (1) ~ (12) に分類できる。

図 10 は、パターン (1) ~ (12) におけるデジタル信号の時間変化を示す説明図である。

図 10 において、条件は、第 1 の信号源 1 の異常発生時刻 t_1 と、第 2 の信号源 2 の異常発生時刻 t_2 と、第 1 の遅延時間 τ_A と、第 2 の遅延時間 τ_B との大小関係を示している。

パターン (1) 及びパターン (7) は、変化時間計測部 22 による時間の計測回数が 2 回のパターンである。

パターン (2) ~ (6) 及びパターン (8) ~ (12) は、変化時間計測部 22 による時間の計測回数が 1 回であり、かつ、変化時間計測部 22 により時間が計測されている途中で、デジタル信号の位相の変化量に変化が有るパターンである。

- [0087] パターン (1) では、 $t_1 < t_1 + \tau_A < t_2 < t_2 + \tau_B$ である。
 パターン (2) では、 $t_1 < t_1 + \tau_A = t_2 < t_2 + \tau_B$ である。
 パターン (3) では、 $t_1 < t_2 < t_1 + \tau_A < t_2 + \tau_B$ である。
 パターン (4) では、 $t_1 < t_2 < t_1 + \tau_A = t_2 + \tau_B$ である。
 パターン (5) では、 $t_1 < t_2 < t_2 + \tau_B < t_1 + \tau_A$ である。
 パターン (6) では、 $t_1 = t_2 < t_2 + \tau_B < t_1 + \tau_A$ である。
 パターン (7) では、 $t_2 < t_2 + \tau_B < t_1 < t_1 + \tau_A$ である。
 パターン (8) では、 $t_2 < t_2 + \tau_B = t_1 < t_1 + \tau_A$ である。
 パターン (9) では、 $t_2 < t_1 < t_2 + \tau_B < t_1 + \tau_A$ である。
 パターン (10) では、 $t_2 < t_1 < t_2 + \tau_B = t_1 + \tau_A$ である。
 パターン (11) では、 $t_2 < t_1 < t_1 + \tau_A < t_2 + \tau_B$ である。
 パターン (12) では、 $t_2 = t_1 < t_1 + \tau_A < t_2 + \tau_B$ である。

- [0088] パターン (2) では、時刻 $t_2 (= t_1 + \tau_A)$ において、デジタル信号の位相の変化量に変化しており、パターン (3) では、時刻 t_2 及び時刻 $t_1 + \tau_A$ において、デジタル信号の位相の変化量に変化している。

パターン（４）では、時刻 t_2 において、デジタル信号の位相の変化量に変化しており、パターン（５）では、時刻 t_2 及び時刻 $t_2 + \tau_B$ において、デジタル信号の位相の変化量に変化している。

パターン（６）では、時刻 $t_2 + \tau_B$ において、デジタル信号の位相の変化量に変化しており、パターン（８）では、時刻 $t_1 (= t_2 + \tau_B)$ において、デジタル信号の位相の変化量に変化している。

パターン（９）では、時刻 t_1 及び時刻 $t_2 + \tau_B$ において、デジタル信号の位相の変化量に変化しており、パターン（１０）では、時刻 t_1 において、デジタル信号の位相の変化量に変化している。

パターン（１１）では、時刻 t_1 及び時刻 $t_1 + \tau_A$ において、デジタル信号の位相の変化量に変化しており、パターン（１２）では、時刻 $t_1 + \tau_A$ において、デジタル信号の位相の変化量に変化している。

[0089] 実施の形態２の位相差検出回路４では、判定部３１が、変化時間計測部２２による時間の計測回数を計数するとともに、変化時間計測部２２により時間が計測されている途中で、位相算出部２１により算出された位相の変化量に変化が有るか否かを判定する。判定部３１は、計測回数が１回であり、変化量に変化が無く、かつ、変化時間計測部２２により計測された時間が第１の遅延時間 τ_A であれば、第１の信号源１に異常が発生している旨を示す判定結果を出力する。判定部３１は、計測回数が１回であり、変化量に変化が無く、かつ、変化時間計測部２２により計測された時間が第２の遅延時間 τ_B であれば、第２の信号源２に異常が発生している旨を示す判定結果を出力する。判定部３１は、計測回数が２回であれば、第１の信号源１及び第２の信号源２の両方に異常が発生している旨を示す判定結果を出力する。また、判定部３１は、計測回数が１回であり、かつ、変化量に変化が有れば、第１の信号源１及び第２の信号源２の両方に異常が発生している旨を示す判定結果を出力する。

したがって、実施の形態２の位相差検出回路４は、第１の信号源１又は第２の信号源２の異常発生だけでなく、第１の信号源１及び第２の信号源２の

両方に異常が発生していることを判定できる。

[0090] 実施の形態 3.

実施の形態 1 のクロック生成装置では、第 1 の遅延回路 1 2 における第 1 の遅延時間 τ_A と、第 2 の遅延回路 1 3 における第 2 の遅延時間 τ_B とが、異なる遅延時間である。即ち、 $\tau_A > \tau_B$ 、又は、 $\tau_A < \tau_B$ である。

実施の形態 1 のクロック生成装置では、第 1 の遅延時間 τ_A と第 2 の遅延時間 τ_B とが同じ遅延時間である場合、判定部 2 3 が、第 1 の信号源 1 と第 2 の信号源 2 のどちらに異常が発生しているかを判定することができない。

実施の形態 3 では、第 1 の遅延時間 τ_A と第 2 の遅延時間 τ_B とが、異なる遅延時間であっても、同じ時間であっても、第 1 の信号源 1 と第 2 の信号源 2 のどちらに異常が発生しているかを判定できるクロック生成装置について説明する。

[0091] 図 1 1 は、実施の形態 3 による位相差検出回路 6 を含むクロック生成装置を示す構成図である。図 1 1 において、図 1 と同一符号は同一又は相当部分を示すので説明を省略する。

位相差検出回路 6 は、第 1 の信号源 1 から出力された第 1 の信号及び第 2 の信号源 2 から出力された第 2 の信号を監視して、第 1 の信号源 1 又は第 2 の信号源 2 における異常の発生を検出する。

また、位相差検出回路 6 は、第 1 の信号源 1 から出力された第 1 の信号及び第 2 の信号源 2 から出力された第 2 の信号を監視して、第 1 の信号源 1 及び第 2 の信号源 2 のうち、異常が発生している信号源を判定する。

また、位相差検出回路 6 は、第 1 の信号源 1 及び第 2 の信号源 2 の両方に異常が発生しているかを判定する。

[0092] 第 2 の周波数変換器 4 1 は、ミキサ、サンプルホールド回路、又は、ミキサとサンプルホールド回路とが組み合わされた回路によって実現される。

第 2 の周波数変換器 4 1 は、第 2 の信号源 2 から出力された第 2 の信号と第 1 の遅延回路 1 2 から出力された第 4 の信号とから、第 6 の信号を生成し、第 6 の信号を第 2 のフィルタ 4 3 に出力する。

例えば、第2の周波数変換器41は、第2の信号を用いて、第4の信号の周波数を変換し、第6の信号として、周波数変換後の第4の信号を第2のフィルタ43に出力する。

第2の周波数変換器41から出力される第6の信号の周波数は、第1の周波数変換器11から出力される第3の信号の周波数と同じ周波数である。

ここでは、第2の周波数変換器41が、第2の信号を用いて、第4の信号の周波数を変換し、第6の信号として、周波数変換後の第4の信号を第2のフィルタ43に出力している。

しかし、第1の周波数変換器11が、第1の信号を用いて、第2の信号の周波数を変換している場合、第2の周波数変換器41は、第4の信号を用いて、第2の信号の周波数を変換し、第6の信号として、周波数変換後の第2の信号を第2のフィルタ43に出力する。

[0093] 第3の周波数変換器42は、ミキサ、サンプルホールド回路、又は、ミキサとサンプルホールド回路とが組み合わされた回路によって実現される。

第3の周波数変換器42は、第1の信号源1から出力された第1の信号と第2の遅延回路13から出力された第5の信号とから、第7の信号を生成し、第7の信号を第3のフィルタ44に出力する。

例えば、第3の周波数変換器42は、第5の信号を用いて、第1の信号の周波数を変換し、第7の信号として、周波数変換後の第1の信号を第3のフィルタ44に出力する。

第3の周波数変換器42から出力される第7の信号の周波数は、第1の周波数変換器11から出力される第3の信号の周波数と同じ周波数である。

ここでは、第3の周波数変換器42が、第5の信号を用いて、第1の信号の周波数を変換し、第7の信号として、周波数変換後の第1の信号を第3のフィルタ44に出力している。

しかし、第1の周波数変換器11が、第1の信号を用いて、第2の信号の周波数を変換している場合、第3の周波数変換器42は、第1の信号を用いて、第5の信号の周波数を変換し、第7の信号として、周波数変換後の第5

の信号を第3のフィルタ44に出力する。

[0094] 第2のフィルタ43は、チップインダクタ、チップキャパシタ、LPF又はBPFなどによって実現される。また、第2のフィルタ43は、マイクロストリップ及び同軸共振器などによって実現されていてもよい。

第2のフィルタ43は、第2の周波数変換器41から出力された第6の信号の信号成分を通過させる通過帯域を有しており、通過帯域外の信号及び不要波を抑圧するフィルタである。

したがって、第2のフィルタ43は、第2の周波数変換器41から出力された第6の信号に含まれているスプリアス信号を抑圧し、スプリアス信号を抑圧した第6の信号（以下、「第6'の信号」と称する）を第1の比較器45に出力する。

[0095] 第3のフィルタ44は、チップインダクタ、チップキャパシタ、LPF又はBPFなどによって実現される。また、第3のフィルタ44は、マイクロストリップ及び同軸共振器などによって実現されていてもよい。

第3のフィルタ44は、第3の周波数変換器42から出力された第7の信号の信号成分を通過させる通過帯域を有しており、通過帯域外の信号及び不要波を抑圧するフィルタである。

したがって、第3のフィルタ44は、第3の周波数変換器42から出力された第7の信号に含まれているスプリアス信号を抑圧し、スプリアス信号を抑圧した第7の信号（以下、「第7'の信号」と称する）を第2の比較器46に出力する。

[0096] 第1の比較器45は、ミキサなどによって実現される。

第1の比較器45は、第1のフィルタ15から出力された第3'の信号の位相と第2のフィルタ43から出力された第6'の信号の位相とを比較して、第3'の信号の位相と第6'の信号の位相との位相差を検出する。

第1の比較器45は、検出した位相差を示す第8の信号をADC47に出力する。

[0097] 第2の比較器46は、ミキサなどによって実現される。

第2の比較器46は、第1のフィルタ15から出力された第3'の信号の位相と第3のフィルタ44から出力された第7'の信号の位相とを比較して、第3'の信号の位相と第7'の信号の位相との位相差を検出する。

第2の比較器46は、検出した位相差を示す第9の信号をADC48に出力する。

[0098] ADC47は、 $\Delta\Sigma$ 型のADコンバータ又はフラッシュ型のADコンバータなどによって実現されるアナログデジタル変換器である。

ADC47は、第1の比較器45から出力された第8の信号をアナログ信号からデジタル信号（以下、「第1のデジタル信号」と称する）に変換し、第1のデジタル信号を判定回路49に出力する。

例えば、ADC47は、クロック信号に同期して、第8の信号を標本化することで、第8の信号をアナログ信号から第1のデジタル信号に変換し、第1のデジタル信号を判定回路49に出力する。

クロック信号は、クロック信号生成部3から出力されたクロック信号であってもよいし、クロック生成装置の外部から与えられるものであってもよい。

[0099] ADC48は、 $\Delta\Sigma$ 型のADコンバータ又はフラッシュ型のADコンバータなどによって実現されるアナログデジタル変換器である。

ADC48は、第2の比較器46から出力された第9の信号をアナログ信号からデジタル信号（以下、「第2のデジタル信号」と称する）に変換し、第2のデジタル信号を判定回路49に出力する。

例えば、ADC48は、クロック信号に同期して、第9の信号を標本化することで、第9の信号をアナログ信号から第2のデジタル信号に変換し、第2のデジタル信号を判定回路49に出力する。

クロック信号は、クロック信号生成部3から出力されたクロック信号であってもよいし、クロック生成装置の外部から与えられるものであってもよい。

ADC47は、第8の信号をアナログ信号から第1のデジタル信号に変換

する毎に、第1のデジタル信号を記憶するメモリを備え、複数の第1のデジタル信号を平均化し、平均化した第1のデジタル信号を判定回路49に出力するようにしてもよい。

A D C 4 8 は、第9の信号をアナログ信号から第2のデジタル信号に変換する毎に、第2のデジタル信号を記憶するメモリを備え、複数の第2のデジタル信号を平均化し、平均化した第2のデジタル信号を判定回路49に出力するようにしてもよい。

[0100] 判定回路49は、F P G A などによって実現される。

判定回路49は、第1の位相算出部51、第2の位相算出部52、第1の変化時間計測部53、第2の変化時間計測部54及び判定部55（図12を参照）を備えている。

判定回路49は、A D C 4 7 から出力された第1のデジタル信号及びA D C 4 8 から出力された第2のデジタル信号のそれぞれに基づいて、第1の信号源1又は第2の信号源2における異常の発生を検出する。

また、判定回路49は、A D C 4 7 から出力された第1のデジタル信号の位相の時間変化及びA D C 4 8 から出力された第2のデジタル信号の位相の時間変化のそれぞれに基づいて、第1の信号源1及び第2の信号源2のうち、いずれの信号源に異常が発生しているかを判定する。

また、判定回路49は、第1のデジタル信号の位相の時間変化及び第2のデジタル信号の位相の時間変化のそれぞれに基づいて、第1の信号源1及び第2の信号源2の両方に異常が発生しているかを判定する。

[0101] 図12は、実施の形態3による位相差検出回路6の判定回路49を示す構成図である。

図12において、第1の位相算出部51は、A D C 4 7 から出力された第1のデジタル信号の位相を算出し、算出した位相を第1の変化時間計測部53に出力する。

第2の位相算出部52は、A D C 4 8 から出力された第2のデジタル信号の位相を算出し、算出した位相を第2の変化時間計測部54に出力する。

[0102] 第1の変化時間計測部53は、第1の位相算出部51から出力された位相の変化を検出する。

第1の変化時間計測部53は、位相の変化を検出すると、変化の検出時点から、変化した位相が元の位相に戻るまでの時間を計測し、計測した時間を判定部55に出力する。

第2の変化時間計測部54は、第2の位相算出部52から出力された位相の変化を検出する。

第2の変化時間計測部54は、位相の変化を検出すると、変化の検出時点から、変化した位相が元の位相に戻るまでの時間を計測し、計測した時間を判定部55に出力する。

[0103] 判定部55は、第1の変化時間計測部53から出力された時間及び第2の変化時間計測部54から出力された時間のそれぞれに基づいて、第1の信号源1又は第2の信号源2における異常の発生を検出する。

また、判定部55は、第1の変化時間計測部53から出力された時間及び第2の変化時間計測部54から出力された時間のそれぞれに基づいて、第1の信号源1及び第2の信号源2のうち、いずれの信号源に異常が発生しているかを判定する。

また、判定部55は、第1のデジタル信号の位相の時間変化及び第2のデジタル信号の位相の時間変化のそれぞれに基づいて、第1の信号源1及び第2の信号源2の両方に異常が発生しているかを判定する。

[0104] 次に、図11に示す位相差検出回路6の動作について説明する。

図11に示す位相差検出回路6では、第1の遅延回路12及び第2の遅延回路13として、スルー線路が用いられ、第1の周波数変換器11、第2の周波数変換器41及び第3の周波数変換器42として、ミキサが用いられているものとする。

また、図11に示す位相差検出回路6では、第1の比較器45及び第2の比較器46として、ミキサが用いられているものとする。

また、図11に示す位相差検出回路6の構成要素のうち、第1の遅延回路

1 2 及び第 2 の遅延回路 1 3 以外の構成要素では、信号が入力されてから、信号を出力するまでに遅延が生じないものとする。

[0105] 第 1 の信号源 1 は、上記の式 (1) に示す第 1 の信号をクロック信号生成部 3、第 1 の周波数変換器 1 1、第 1 の遅延回路 1 2 及び第 3 の周波数変換器 4 2 のそれぞれに出力する。

第 2 の信号源 2 は、上記の式 (2) に示す第 2 の信号をクロック信号生成部 3、第 1 の周波数変換器 1 1、第 2 の遅延回路 1 3 及び第 2 の周波数変換器 4 1 のそれぞれに出力する。

[0106] 第 1 の遅延回路 1 2 は、第 1 の信号源 1 から第 1 の信号を受けると、第 1 の信号を第 1 の遅延時間 τ_A だけ遅延させる。

第 1 の遅延回路 1 2 は、遅延後の第 1 の信号として、上記の式 (3) に示す第 4 の信号を第 2 の周波数変換器 4 1 に出力する。

第 2 の遅延回路 1 3 は、第 2 の信号源 2 から第 2 の信号を受けると、第 2 の信号を第 2 の遅延時間 τ_B だけ遅延させる。

第 2 の遅延回路 1 3 は、遅延後の第 2 の信号として、上記の式 (4) に示す第 5 の信号を第 3 の周波数変換器 4 2 に出力する。

[0107] 第 1 の周波数変換器 1 1 は、第 1 の信号源 1 から出力された第 1 の信号と第 2 の信号源 2 から出力された第 2 の信号とから、第 3 の信号を生成し、第 3 の信号を第 1 のフィルタ 1 5 に出力する。

第 2 の周波数変換器 4 1 は、第 2 の信号源 2 から出力された第 2 の信号と第 1 の遅延回路 1 2 から出力された第 4 の信号とから、第 6 の信号を生成し、第 6 の信号を第 2 のフィルタ 4 3 に出力する。

第 3 の周波数変換器 4 2 は、第 1 の信号源 1 から出力された第 1 の信号と第 2 の遅延回路 1 3 から出力された第 5 の信号とから、第 7 の信号を生成し、第 7 の信号を第 3 のフィルタ 4 4 に出力する。

ここで、周波数変換器として用いられるミキサに入力される 2 つの周波数が、 f_{in1} と f_{in2} であるとする、ミキサの出力周波数は、上記の式 (5) 及び式 (6) のように表される。

[0108] 第1の周波数変換器11に入力される2つの信号は、第1の信号と第2の信号であり、第1の信号の周波数は f_1 、第2の信号の周波数は f_2 である。

また、第2の周波数変換器41に入力される2つの信号は、第2の信号と第4の信号であり、第2の信号の周波数は f_2 、第4の信号の周波数は f_1 である。

また、第3の周波数変換器42に入力される2つの信号は、第1の信号と第5の信号であり、第1の信号の周波数は f_1 、第5の信号の周波数は f_2 である。

ここでは、第1の周波数変換器11の出力信号である第3の信号の所望の周波数が、 $f_1 - f_2$ であり、第2の周波数変換器41の出力信号である第6の信号の所望の周波数が、 $f_1 - f_2$ であるとする。

また、第3の周波数変換器42の出力信号である第7の信号の所望の周波数が、 $f_1 - f_2$ であるとする。

周波数 $f_1 - f_2$ は、式(6)において、 $m = n = 1$ のときの周波数であるため、ここでは、第1の周波数変換器11、第2の周波数変換器41及び第3の周波数変換器42におけるそれぞれの所望の出力周波数が、式(6)において、 $m = n = 1$ のときの周波数であるとする。

[0109] したがって、第1の周波数変換器11から出力される第3の信号は、上記の式(7)のように表される。

第2の周波数変換器41から出力される第6の信号は、以下の式(9)のように表される。

$$\text{第6の信号} = \cos(2\pi(f_1 - f_2)t - 2\pi f_1 \tau_A + (\theta_1 - \theta_2)) \quad (9)$$

第3の周波数変換器42から出力される第7の信号は、以下の式(10)のように表される。

$$\text{第7の信号} = \cos(2\pi(f_1 - f_2)t + 2\pi f_2 \tau_B + (\theta_1 - \theta_2)) \quad (10)$$

式(6)における $m = n = 1$ の場合の周波数以外の周波数を有する信号は、スプリアス信号であるため、第3の信号及び第6の信号のそれぞれは、所

望の周波数 $f_1 - f_2$ を有する信号以外に、多数のスプリアス信号が重畳されている。

[0110] 第1のフィルタ15は、第1の周波数変換器11から第3の信号を受けると、第3の信号に含まれているスプリアス信号を抑圧する。

第1のフィルタ15によってスプリアス信号が抑圧された第3の信号である第3'の信号は、第1の比較器45及び第2の比較器46のそれぞれに入力される。

第2のフィルタ43は、第2の周波数変換器41から第6の信号を受けると、第6の信号に含まれているスプリアス信号を抑圧する。

第2のフィルタ43によってスプリアス信号が抑圧された第6の信号である第6'の信号は、第1の比較器45に入力される。

第3のフィルタ44は、第3の周波数変換器42から第7の信号を受けると、第7の信号に含まれているスプリアス信号を抑圧する。

第3のフィルタ44によってスプリアス信号が抑圧された第7の信号である第7'の信号は、第2の比較器46に入力される。

[0111] 第1のフィルタ15、第2のフィルタ43及び第3のフィルタ44は、多数のスプリアス信号が第1の比較器45及び第2の比較器46に入力されることに伴う第1の比較器45及び第2の比較器46におけるそれぞれの誤動作及び故障を防止するために設けられている。

第3の信号、第6の信号及び第7の信号のそれぞれに含まれているスプリアス信号が、第1の比較器45及び第2の比較器46の動作可能な周波数以外の周波数である場合、あるいは、スプリアス信号の電力が低い場合などでは、誤動作及び故障が生じない。誤動作及び故障が生じない場合には、第1のフィルタ15、第2のフィルタ43及び第3のフィルタ44は、位相差検出回路6に実装されていなくてもよい。

[0112] 第1の比較器45は、第1のフィルタ15から第3'の信号を受け、第2のフィルタ43から第6'の信号を受けると、第3'の信号の位相と第6'の信号の位相とを比較して、第3'の信号の位相と第6'の信号の位相との

位相差を検出する。

第1の比較器45は、検出した位相差を示す第8の信号をADC47に出力する。

実施の形態1では、第1の比較器45として、ミキサが用いられているとしており、一般的に、ミキサの出力信号は、式(5)及び式(6)のように表される。

第1の比較器45から出力される第8の信号は、式(6)において、 $m = n = 1$ で表される周波数の信号であり、 $m = n = 1$ で表される周波数以外の信号は、発生しないものとする。即ち、第1の比較器45から出力される第8の信号の周波数は、DCである。

[0113] 第1の周波数変換器11に入力される2つの信号の周波数 f_1 、 f_2 と、第2の周波数変換器41に入力される2つの信号の周波数 f_1 、 f_2 とは、同じである。

したがって、第1の周波数変換器11から出力される第3の信号に重畳される位相ジッタと、第2の周波数変換器41から出力される第6の信号に重畳される位相ジッタとは、同じである。

よって、第1の比較器45が、第3'の信号の位相と第6'の信号の位相との位相差を検出する際、第3の信号に重畳された位相ジッタと、第6の信号に重畳された位相ジッタとが相殺されるため、第1の比較器45における位相差の検出精度の劣化を抑えることができる。

[0114] 第2の比較器46は、第1のフィルタ15から第3'の信号を受け、第3のフィルタ44から第7'の信号を受けると、第3'の信号の位相と第7'の信号の位相とを比較して、第3'の信号の位相と第7'の信号の位相との位相差を検出する。

第2の比較器46は、検出した位相差を示す第9の信号をADC48に出力する。

実施の形態1では、第2の比較器46として、ミキサが用いられているとしており、一般的に、ミキサの出力信号は、式(5)及び式(6)のように

表される。

第2の比較器46から出力される第9の信号は、式(6)において、 $m = n = 1$ で表される周波数の信号であり、 $m = n = 1$ で表される周波数以外の信号は、発生しないものとする。即ち、第2の比較器46から出力される第9の信号の周波数は、DCである。

[0115] 第1の周波数変換器11に入力される2つの信号の周波数 f_1 、 f_2 と、第3の周波数変換器42に入力される2つの信号の周波数 f_1 、 f_2 とは、同じである。

したがって、第1の周波数変換器11から出力される第3の信号に重畳される位相ジッタと、第3の周波数変換器42から出力される第7の信号に重畳される位相ジッタとは、同じである。

よって、第2の比較器46が、第3'の信号の位相と第7'の信号の位相との位相差を検出する際、第3の信号に重畳された位相ジッタと、第7の信号に重畳された位相ジッタとが相殺されるため、第2の比較器46における位相差の検出精度の劣化を抑えることができる。

[0116] ADC47は、第1の比較器45から第8の信号を受けると、第8の信号をアナログ信号から第1のデジタル信号に変換し、第1のデジタル信号を判定回路49に出力する。

ADC48は、第2の比較器46から第9の信号を受けると、第9の信号をアナログ信号から第2のデジタル信号に変換し、第2のデジタル信号を判定回路49に出力する。

[0117] 判定回路49は、ADC47から第1のデジタル信号を受け、ADC48から第2のデジタル信号を受けると、第1のデジタル信号の位相の時間変化及び第2のデジタル信号の位相の時間変化を監視する。

判定回路49は、第1のデジタル信号の位相の時間変化及び第2のデジタル信号の位相の時間変化のそれぞれに基づいて、第1の信号源1又は第2の信号源2における異常の発生を検出する。

また、判定回路49は、第1のデジタル信号の位相の時間変化及び第2の

デジタル信号の位相の時間変化のそれぞれに基づいて、第1の信号源1及び第2の信号源2のうち、いずれの信号源に異常が発生しているかを判定する。

また、判定回路49は、第1のデジタル信号の位相の時間変化及び第2のデジタル信号の位相の時間変化のそれぞれに基づいて、第1の信号源1及び第2の信号源2の両方に異常が発生しているかを判定する。

以下、判定回路49による判定処理を具体的に説明する。

[0118] 第1の位相算出部51は、ADC47から第1のデジタル信号を受けると、第1のデジタル信号の位相を算出し、算出した位相を第1の変化時間計測部53に出力する。

第2の位相算出部52は、ADC48から第2のデジタル信号を受けると、第2のデジタル信号の位相を算出し、算出した位相を第2の変化時間計測部54に出力する。

[0119] 第1の変化時間計測部53は、第1の位相算出部51から出力された位相の変化を検出する。

第1の変化時間計測部53は、位相の変化を検出すると、変化の検出時点から、変化した位相が元の位相に戻るまでの時間 Δt_a を計測し、計測した時間 Δt_a を判定部55に出力する。

第2の変化時間計測部54は、第2の位相算出部52から出力された位相の変化を検出する。

第2の変化時間計測部54は、位相の変化を検出すると、変化の検出時点から、変化した位相が元の位相に戻るまでの時間 Δt_b を計測し、計測した時間 Δt_b を判定部55に出力する。

[0120] 判定部55は、第1の変化時間計測部53から出力された時間 Δt_a が零であり、かつ、第2の変化時間計測部54から出力された時間 Δt_b が零であれば、第1の信号源1及び第2の信号源2のいずれにおいても、異常が無い旨を示す判定結果を出力する。

判定部55は、第1の変化時間計測部53から出力された時間 Δt_a が第1

の遅延時間 τ_A であり、かつ、第 2 の変化時間計測部 54 から出力された時間 Δt_b が零であれば、第 1 の信号源 1 に異常が発生している旨を示す判定結果を出力する。

判定部 55 は、時間 Δt_a が零であり、かつ、時間 Δt_b が第 2 の遅延時間 τ_B であれば、第 2 の信号源 2 に異常が発生している旨を示す判定結果を出力する。

また、判定部 55 は、時間 Δt_a が第 1 の遅延時間 τ_A であり、かつ、時間 Δt_b が第 2 の遅延時間 τ_B であれば、第 1 の信号源 1 及び第 2 の信号源 2 の両方に異常が発生している旨を示す判定結果を出力する。

[0121] 図 13 は、第 1 の信号源 1 に異常が発生している場合の信号の時間変化を示す説明図である。

図 13 において、横軸は時間である。

図 13 では、第 2 の信号源 2 は正常であるが、第 1 の信号源 1 が時刻 t_1 のときに異常が発生している例を示している。

時刻 t_1 よりも前の時間では、第 1 の信号源 1 は正常であるため、第 1 の信号源 1 から出力された第 1 の信号の周波数は f_1 である。

時刻 t_1 以降では、第 1 の信号源 1 に異常が発生しているために、第 1 の信号源 1 から出力された第 1 の信号の周波数が、 f_1 から $(f_1 + \Delta f_1)$ に変化して、初期位相が θ_1 から θ_1' に変化している。

[0122] このとき、第 1 の周波数変換器 11 には、第 1 の信号源 1 から出力された第 1 の信号が遅延なく伝送され、第 2 の信号源 2 から出力された第 2 の信号が遅延なく伝送される。そして、第 1 の周波数変換器 11 から出力された第 3 の信号は、第 1 のフィルタ 15 でスプリアス信号が抑圧され、第 3' の信号として、第 1 の比較器 45 及び第 2 の比較器 46 のそれぞれに伝送される。

したがって、第 3' の信号の周波数は、図 13 に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

[0123] 第 2 の周波数変換器 14 には、第 1 の信号源 1 から出力された第 1 の信号

が第1の遅延時間 τ_A だけ遅れて伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第2の周波数変換器14から出力された第6の信号は、第2のフィルタ43でスプリアス信号が抑圧され、第6'の信号として、第1の比較器45に伝送される。

したがって、第6'の信号の周波数は、図13に示すように、時刻 $t_1 + \tau_A$ において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

[0124] 第3の周波数変換器42には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が第2の遅延時間 τ_B だけ遅れて伝送される。そして、第3の周波数変換器42から出力された第7の信号は、第3のフィルタ44でスプリアス信号が抑圧され、第7'の信号として、第2の比較器46に伝送される。

したがって、第7'の信号の周波数は、図13に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

[0125] 時刻 t_1 よりも前の時間では、第3'の信号と、第6'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 よりも前の時間では、第8の信号の位相を示す第1のデジタル信号、即ち、第3'の信号と、第6'の信号との位相差を示す第1のデジタル信号の位相は、一定である。

また、時刻 t_1 よりも前の時間では、第3'の信号と、第7'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 よりも前の時間では、第9の信号の位相を示す第2のデジタル信号、即ち、第3'の信号と、第7'の信号との位相差を示す第2のデジタル信号の位相は、一定である。

[0126] 時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - f_2$ であり、第6'の信号の周波数が $f_1 - f_2$ であるため、第1のデジタル信号の位相は、時間の経過に伴って変化する。第1のデジタル信号の位相は、1秒毎に、周波数 Δf_1 ずつ変化する。

また、時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第3'の信号と、第7

' の信号とは、周波数が同じである。したがって、第2のデジタル信号の位相は、一定である。

[0127] 時刻 $t_1 + \tau_A$ 以降の時間では、第3' の信号と、第6' の信号とは、周波数が同じである。したがって、第1のデジタル信号の位相は、一定である。

また、時刻 $t_1 + \tau_A$ 以降の時間では、第3' の信号と、第7' の信号とは、周波数が同じである。したがって、第2のデジタル信号の位相は、一定である。

[0128] 以上より、第1の信号源1が時刻 t_1 のときに異常が発生している場合、第1の変化時間計測部53から出力された時間 Δt_a 、即ち、位相の変化を検出した時刻 t_1 から、変化した位相が元の位相に戻った時刻 $t_1 + \tau_A$ までの時間が、第1の遅延時間 τ_A と一致する。

また、第2の変化時間計測部54から出力された時間 Δt_b は、零である。

よって、判定部55は、第1の変化時間計測部53から出力された時間 Δt_a が第1の遅延時間 τ_A であり、第2の変化時間計測部54により計測された時間 Δt_b が零であれば、第1の信号源1に異常が発生している旨を示す判定結果を出力する。

[0129] 図14は、第2の信号源2に異常が発生している場合の信号の時間変化を示す説明図である。

図14において、横軸は時間である。

図14では、第1の信号源1は正常であるが、第2の信号源2が時刻 t_2 のときに異常が発生している例を示している。

時刻 t_2 よりも前の時間では、第2の信号源2は正常であるため、第2の信号源2から出力された第2の信号の周波数は f_2 である。

時刻 t_2 以降では、第2の信号源2に異常が発生しているために、第2の信号源2から出力された第2の信号の周波数が、 f_2 から $(f_2 + \Delta f_2)$ に変化して、初期位相が θ_2 から θ_2' に変化している。

[0130] このとき、第1の周波数変換器11には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号

が遅延なく伝送される。そして、第1の周波数変換器11から出力された第3の信号は、第1のフィルタ15でスプリアス信号が抑圧され、第3'の信号として、第1の比較器45及び第2の比較器46のそれぞれに伝送される。

したがって、第3'の信号の周波数は、図14に示すように、時刻 t_2 において、 $f_1 - f_2$ から $f_1 - (f_2 + \Delta f_2)$ に変化する。

[0131] 第2の周波数変換器41には、第1の信号源1から出力された第1の信号が第1の遅延時間 τ_A だけ遅れて伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第2の周波数変換器41から出力された第6の信号は、第2のフィルタ43でスプリアス信号が抑圧され、第6'の信号として、第1の比較器45に伝送される。

したがって、第6'の信号の周波数は、図14に示すように、時刻 t_2 において、 $f_1 - f_2$ から $f_1 - (f_2 + \Delta f_2)$ に変化する。

[0132] 第3の周波数変換器42には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が第2の遅延時間 τ_B だけ遅れて伝送される。そして、第3の周波数変換器42から出力された第7の信号は、第3のフィルタ44でスプリアス信号が抑圧され、第7'の信号として、第2の比較器46に伝送される。

したがって、第7'の信号の周波数は、図14に示すように、時刻 $t_2 + \tau_B$ において、 $f_1 - f_2$ から $f_1 - (f_2 + \Delta f_2)$ に変化する。

[0133] 時刻 t_2 よりも前の時間では、第3'の信号と、第6'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_2 よりも前の時間では、第8の信号の位相を示す第1のデジタル信号の位相は、一定である。

また、時刻 t_2 よりも前の時間では、第3'の信号と、第7'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_2 よりも前の時間では、第9の信号の位相を示す第2のデジタル信号の位相は、一定である。

[0134] 時刻 t_2 以降、時刻 $t_2 + \tau_B$ までの時間では、第 3' の信号と、第 6' の信号とは、周波数が同じである。したがって、第 1 のデジタル信号の位相は、一定である。

また、時刻 t_2 以降、時刻 $t_2 + \tau_B$ までの時間では、第 3' の信号の周波数が $f_1 - (f_2 + \Delta f_2)$ であり、第 7' の信号の周波数が $f_1 - f_2$ であるため、第 2 のデジタル信号の位相は、時間の経過に伴って変化する。第 2 のデジタル信号の位相は、1 秒毎に、周波数 Δf_2 ずつ変化する。

[0135] 時刻 $t_2 + \tau_B$ 以降の時間では、第 3' の信号と、第 6' の信号とは、周波数が同じである。したがって、第 1 のデジタル信号の位相は、一定である。

また、時刻 $t_2 + \tau_B$ 以降の時間では、第 3' の信号と、第 7' の信号とは、周波数が同じである。したがって、第 2 のデジタル信号の位相は、一定である。

[0136] 以上より、第 2 の信号源 2 が時刻 t_2 のときに異常が発生している場合、第 1 の変化時間計測部 53 から出力された時間 Δt_a は、零である。

また、第 2 の変化時間計測部 54 から出力された時間 Δt_b 、即ち、位相の変化を検出した時刻 t_2 から、変化した位相が元の位相に戻った時刻 $t_2 + \tau_B$ までの時間が、第 2 の遅延時間 τ_B と一致する。

よって、判定部 55 は、第 1 の変化時間計測部 53 から出力された時間 Δt_a が零であり、かつ、第 2 の変化時間計測部 54 により計測された時間 Δt_b が第 2 の遅延時間 τ_B であれば、第 2 の信号源 2 に異常が発生している旨を示す判定結果を出力する。

[0137] 図 15 は、第 1 の信号源 1 及び第 2 の信号源 2 の両方に異常が発生しており、第 1 の信号源 1 の異常発生時刻 t_1 と第 2 の信号源 2 の異常発生時刻 t_2 とが同じである場合 ($t_1 = t_2$) の信号の時間変化を示す説明図である。

図 15 では、時刻 $t_1 (= t_2)$ よりも前の時間では、第 1 の信号源 1 は正常であるため、第 1 の信号源 1 から出力された第 1 の信号の周波数は f_1 である。

時刻 $t_1 (= t_2)$ 以降では、第 1 の信号源 1 に異常が発生しているために

、第1の信号源1から出力された第1の信号の周波数が、 f_1 から $(f_1 + \Delta f_1)$ に変化して、初期位相が θ_1 から θ_1' に変化している。

また、図15では、時刻 $t_1 (= t_2)$ よりも前の時間では、第2の信号源2は正常であるため、第2の信号源2から出力された第2の信号の周波数は f_2 である。

時刻 $t_1 (= t_2)$ 以降では、第2の信号源2に異常が発生しているために、第2の信号源2から出力された第2の信号の周波数が、 f_2 から $(f_2 + \Delta f_2)$ に変化して、初期位相が θ_2 から θ_2' に変化している。

[0138] このとき、第1の周波数変換器11には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第1の周波数変換器11から出力された第3の信号は、第1のフィルタ15でスプリアス信号が抑圧され、第3'の信号として、第1の比較器45及び第2の比較器46のそれぞれに伝送される。

したがって、第3'の信号の周波数は、図15に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0139] 第2の周波数変換器41には、第1の信号源1から出力された第1の信号が第1の遅延時間 τ_A だけ遅れて伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第2の周波数変換器41から出力された第6の信号は、第2のフィルタ43でスプリアス信号が抑圧され、第6'の信号として、第1の比較器45に伝送される。

したがって、第6'の信号の周波数は、図15に示すように、時刻 t_1 において、 $f_1 - f_2$ から $f_1 - (f_2 + \Delta f_2)$ に変化する。

また、第6'の信号の周波数は、図15に示すように、時刻 $t_1 + \tau_A$ において、 $f_1 - (f_2 + \Delta f_2)$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0140] 第3の周波数変換器42には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が第2の遅

延時間 τ_B だけ遅れて伝送される。そして、第3の周波数変換器42から出力された第7の信号は、第3のフィルタ44でスプリアス信号が抑圧され、第7'の信号として、第2の比較器46に伝送される。

したがって、第7'の信号の周波数は、図15に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

また、第7'の信号の周波数は、図15に示すように、時刻 $t_1 + \tau_A$ において、 $(f_1 + \Delta f_1) - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0141] 時刻 t_1 ($= t_2$) よりも前の時間では、第3'の信号と、第6'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 ($= t_2$) よりも前の時間では、第8の信号の位相を示す第1のデジタル信号の位相は、一定である。

また、時刻 t_1 ($= t_2$) よりも前の時間では、第3'の信号と、第7'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 ($= t_2$) よりも前の時間では、第9の信号の位相を示す第2のデジタル信号の位相は、一定である。

[0142] 時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ であり、第6'の信号の周波数が $f_1 - (f_2 + \Delta f_2)$ であるため、第1のデジタル信号の位相は、時間の経過に伴って変化する。第1のデジタル信号の位相は、1秒毎に、周波数 Δf_1 ずつ変化する。

また、時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ であり、第7'の信号の周波数が $(f_1 + \Delta f_1) - f_2$ であるため、第2のデジタル信号の位相は、時間の経過に伴って変化する。第2のデジタル信号の位相は、1秒毎に、周波数 Δf_2 ずつ変化する。

[0143] 時刻 $t_1 + \tau_A$ 以降の時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、第1のデジタル信号の位相は、一定である。

また、時刻 $t_1 + \tau_A$ 以降の時間では、第3'の信号と、第7'の信号とは

、周波数が同じである。したがって、第2のデジタル信号の位相は、一定である。

[0144] 以上より、第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 と第2の信号源2の異常発生時刻 t_2 とが同じである場合、第1の変化時間計測部53から出力された時間 Δt_a が第1の遅延時間 τ_A と一致する。

また、第2の変化時間計測部54から出力された時間 Δt_b が第2の遅延時間 τ_B と一致する。

よって、判定部55は、時間 Δt_a が第1の遅延時間 τ_A であり、時間 Δt_b が第2の遅延時間 τ_B であれば、第1の信号源1及び第2の信号源2の両方に異常が発生している旨を示す判定結果を出力する。

[0145] 図16は、第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 よりも第2の信号源2の異常発生時刻 t_2 が遅い場合（ $t_1 < t_1 < t_2$ ）の信号の時間変化を示す説明図である。図16では、 $\tau_A = \tau_B < t_2 - t_1$ である。

図16では、時刻 t_1 よりも前の時間では、第1の信号源1は正常であるため、第1の信号源1から出力された第1の信号の周波数は f_1 である。

時刻 t_1 以降では、第1の信号源1に異常が発生しているために、第1の信号源1から出力された第1の信号の周波数が、 f_1 から $(f_1 + \Delta f_1)$ に変化して、初期位相が θ_1 から θ_1' に変化している。

また、図16では、時刻 t_2 よりも前の時間では、第2の信号源2は正常であるため、第2の信号源2から出力された第2の信号の周波数は f_2 である。

時刻 t_2 以降では、第2の信号源2に異常が発生しているために、第2の信号源2から出力された第2の信号の周波数が、 f_2 から $(f_2 + \Delta f_2)$ に変化して、初期位相が θ_2 から θ_2' に変化している。

[0146] このとき、第1の周波数変換器11には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第1の周波数変換器11から出力された第

3の信号は、第1のフィルタ15でスプリアス信号が抑圧され、第3'の信号として、第1の比較器45及び第2の比較器46のそれぞれに伝送される。

したがって、第3'の信号の周波数は、図16に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

また、第3'の信号の周波数は、図16に示すように、時刻 t_2 において、 $(f_1 + \Delta f_1) - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0147] 第2の周波数変換器41には、第1の信号源1から出力された第1の信号が第1の遅延時間 τ_A だけ遅れて伝送され、第2の信号源2から出力された第2の信号が遅延なく伝送される。そして、第2の周波数変換器41から出力された第6の信号は、第2のフィルタ43でスプリアス信号が抑圧され、第6'の信号として、第1の比較器45に伝送される。

したがって、第6'の信号の周波数は、図16に示すように、時刻 $t_1 + \tau_A$ において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

また、第6'の信号の周波数は、図16に示すように、時刻 t_2 において、 $(f_1 + \Delta f_1) - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0148] 第3の周波数変換器42には、第1の信号源1から出力された第1の信号が遅延なく伝送され、第2の信号源2から出力された第2の信号が第2の遅延時間 τ_B だけ遅れて伝送される。そして、第3の周波数変換器42から出力された第7の信号は、第3のフィルタ44でスプリアス信号が抑圧され、第7'の信号として、第2の比較器46に伝送される。

したがって、第7'の信号の周波数は、図16に示すように、時刻 t_1 において、 $f_1 - f_2$ から $(f_1 + \Delta f_1) - f_2$ に変化する。

また、第7'の信号の周波数は、図16に示すように、時刻 $t_2 + \tau_B$ において、 $(f_1 + \Delta f_1) - f_2$ から $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ に変化する。

[0149] 時刻 t_1 よりも前の時間では、第3'の信号と、第6'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 よりも前の時

間では、第8の信号の位相を示す第1のデジタル信号の位相は、一定である。

また、時刻 t_1 よりも前の時間では、第3'の信号と、第7'の信号とは、初期位相が異なるだけで、周波数が同じである。したがって、時刻 t_1 よりも前の時間では、第9の信号の位相を示す第2のデジタル信号の位相は、一定である。

[0150] 時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - f_2$ であり、第6'の信号の周波数が $f_1 - f_2$ であるため、第1のデジタル信号の位相は、時間の経過に伴って変化する。第1のデジタル信号の位相は、1秒毎に、周波数 Δf_1 ずつ変化する。

また、時刻 t_1 以降、時刻 $t_1 + \tau_A$ までの時間では、第3'の信号と、第7'の信号とは、周波数が同じである。したがって、第2のデジタル信号の位相は、一定である。

[0151] 時刻 $t_1 + \tau_A$ 以降、時刻 t_2 までの時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、時刻 $t_1 + \tau_A$ 以降、時刻 t_2 までの時間では、第1のデジタル信号の位相は、一定である。

また、時刻 $t_1 + \tau_A$ 以降、時刻 t_2 までの時間では、第3'の信号と、第7'の信号とは、周波数が同じである。したがって、時刻 $t_1 + \tau_A$ 以降、時刻 t_2 までの時間では、第2のデジタル信号の位相は、一定である。

[0152] 時刻 t_2 以降の時間では、第3'の信号と、第6'の信号とは、周波数が同じである。したがって、時刻 t_2 以降の時間では、第1のデジタル信号の位相は、一定である。

時刻 t_2 以降、時刻 $t_2 + \tau_B$ までの時間では、第3'の信号の周波数が $(f_1 + \Delta f_1) - (f_2 + \Delta f_2)$ であり、第7'の信号の周波数が $(f_1 + \Delta f_1) - f_2$ であるため、第2のデジタル信号の位相は、時間の経過に伴って変化する。第2のデジタル信号の位相は、1秒毎に、周波数 Δf_2 ずつ変化する。

また、時刻 $t_2 + \tau_B$ 以降の時間では、第3'の信号と、第7'の信号とは、周波数が同じである。したがって、時刻 $t_2 + \tau_B$ 以降の時間では、第2の

デジタル信号の位相は、一定である。

[0153] 以上より、第1の信号源1及び第2の信号源2の両方に異常が発生しており、第1の信号源1の異常発生時刻 t_1 よりも第2の信号源2の異常発生時刻 t_2 が遅い場合、第1の変化時間計測部53から出力された時間 Δt_a が第1の遅延時間 τ_A と一致する。

また、第2の変化時間計測部54から出力された時間 Δt_b が第2の遅延時間 τ_B と一致する。図16では、第1の信号源1の異常発生時刻 t_1 よりも第2の信号源2の異常発生時刻 t_2 が遅く、 $\tau_A = \tau_B < t_2 - t_1$ の場合を示しているが、 $\tau_A \neq \tau_B$ であっても、時間 Δt_a が第1の遅延時間 τ_A と一致し、時間 Δt_b が第2の遅延時間 τ_B と一致する。

よって、判定部55は、時間 Δt_a が第1の遅延時間 τ_A であり、かつ、時間 Δt_b が第2の遅延時間 τ_B であれば、第1の信号源1及び第2の信号源2の両方に異常が発生している旨を示す判定結果を出力する。

[0154] 以上の実施の形態3は、位相差検出回路6が、第1の信号源1から出力された第1の信号と第2の信号源2から出力された第2の信号とから、第3の信号を生成する第1の周波数変換器11と、第2の信号源2から出力された第2の信号と第1の遅延回路12から出力された第4の信号とから、第6の信号を生成する第2の周波数変換器41と、第1の信号源1から出力された第1の信号と第2の遅延回路13から出力された第5の信号とから、第7の信号を生成する第3の周波数変換器42とを備えている。

また、位相差検出回路6が、第3の信号の位相と第6の信号の位相との位相差を示す第8の信号を出力する第1の比較器45と、第3の信号の位相と第7の信号の位相との位相差を示す第9の信号を出力する第2の比較器46とを備えている。

そして、判定回路49が、第1の比較器45から出力された第8の信号及び第2の比較器46から出力された第9の信号のそれぞれに基づいて、第1の信号源1又は第2の信号源2における異常の発生を検出するように、位相差検出回路6を構成した。したがって、位相差検出回路6は、位相ジッタが

重畳されても、信号源における異常の有無の誤判定を防止することができる。

[0155] また、実施の形態3は、判定回路49が、第8の信号の位相の時間変化及び第9の信号の位相の時間変化のそれぞれに基づいて、第1の信号源1及び第2の信号源2のうち、いずれの信号源に異常が発生しているかを判定するように、位相差検出回路6を構成した。したがって、位相差検出回路6は、どの信号源に異常が発生しているかを特定することができる。また、第1の信号源1又は第2の信号源2の異常発生だけでなく、第1の信号源1及び第2の信号源2の両方に異常が発生していることを判定できる。

[0156] 図11に示す位相差検出回路6では、第1の周波数変換器11に入力される2つの信号の周波数と、第2の周波数変換器14に入力される2つの信号の周波数と、第3の周波数変換器42に入力される2つの信号の周波数とは、いずれも、 f_1 、 f_2 であって、同じものであるとしている。しかし、第1の周波数変換器11に入力される2つの信号の周波数と、第2の周波数変換器14に入力される2つの信号の周波数と、第3の周波数変換器42に入力される2つの信号の周波数とが同じであればよく、周波数変換器11、14、42に入力される2つの信号の周波数が、ともに f_1 、 f_2 である場合に限られるものではない。

したがって、位相差検出回路6が、例えば、以下に示す4つの周波数変換器(1)～(4)を備えるようにしてもよい。4つの周波数変換器(1)～(4)のそれぞれは、分周器又は通倍器などによって実現することが可能である。

周波数変換器(1)は、第1の信号の周波数 f_1 を周波数 f_3 に変換し、周波数 f_3 の信号を第1の周波数変換器11及び第3の周波数変換器42のそれぞれに出力する変換器である。

周波数変換器(2)は、第2の信号の周波数 f_2 を周波数 f_4 に変換し、周波数 f_4 の信号を第1の周波数変換器11及び第2の周波数変換器41のそれぞれに出力する変換器である。

周波数変換器（３）は、第４の信号の周波数 f_1 を周波数 f_3 に変換し、周波数 f_3 の信号を第２の周波数変換器４１に出力する変換器である。

周波数変換器（４）は、第５の信号の周波数 f_2 を周波数 f_4 に変換し、周波数 f_4 の信号を第３の周波数変換器４２に出力する変換器である。

[0157] 図１１に示すクロック生成装置では、第１の信号源１及び第２の信号源２を備えており、第１の信号源１から出力される第１の信号の周波数 f_1 が、第２の信号源２から出力される第２の信号の周波数 f_2 よりも高い（ $f_1 > f_2$ ）ものとしている。しかし、これは一例に過ぎず、第１の信号源１から出力される第１の信号の周波数 f_1 が、第２の信号源２から出力される第２の信号の周波数 f_2 以下（ $f_1 \leq f_2$ ）であってもよい。

[0158] 図１１に示すクロック生成装置では、第３の信号、第６の信号及び第７の信号におけるそれぞれの所望の周波数が $f_1 - f_2$ であるとしている。したがって、第１の周波数変換器１１、第２の周波数変換器４１及び第３の周波数変換器４２におけるそれぞれの出力周波数が、式（６）において、 $m = n = 1$ のときの周波数であるとしている。

しかし、これは一例に過ぎず、例えば、第３の信号、第６の信号及び第７の信号におけるそれぞれの所望の周波数が $f_1 + f_2$ であってもよい。所望の周波数が $f_1 + f_2$ である場合、第１の周波数変換器１１、第２の周波数変換器４１及び第３の周波数変換器４２におけるそれぞれの出力周波数が、式（５）において、 $m = n = 1$ のときの周波数である。

また、所望の周波数が、式（５）及び式（６）において、 $m = n = 1$ のときの周波数に限るものではなく、所望の周波数が、例えば、式（５）において、 $m = 1$ 、 $n = 2$ のときの周波数 $f_1 + 2f_2$ であってもよい。また、所望の周波数が、例えば、式（６）において、 $m = 2$ 、 $n = 2$ のときの周波数 $2f_1 - 2f_2$ であってもよい。

[0159] 図１１に示す位相差検出回路６は、第１の比較器４５から出力された第８の信号をアナログ信号から第１のデジタル信号に変換し、第１のデジタル信号を判定回路４９に出力するＡＤＣ４７を備えている。

また、図 1 1 に示す位相差検出回路 6 は、第 2 の比較器 4 6 から出力された第 9 の信号をアナログ信号から第 2 のデジタル信号に変換し、第 2 のデジタル信号を判定回路 4 9 に出力する ADC 4 8 を備えている。

位相差検出回路 6 が、ADC 4 7 及び ADC 4 8 の代わりに、以下に示す 3 つの ADC (1) ~ (3) を備えるものであってもよい。

ADC (1) は、第 1 のフィルタ 1 5 から出力された第 3' の信号をアナログ信号からデジタル信号に変換し、デジタル信号を第 1 の比較器 4 5 及び第 2 の比較器 4 6 のそれぞれに出力する ADC である。

ADC (2) は、第 2 のフィルタ 4 3 から出力された第 6' の信号をアナログ信号からデジタル信号に変換し、デジタル信号を第 1 の比較器 4 5 に出力する ADC である。

ADC (3) は、第 3 のフィルタ 4 4 から出力された第 7' の信号をアナログ信号からデジタル信号に変換し、デジタル信号を第 2 の比較器 4 6 に出力する ADC である。

[0160] 図 1 1 に示すクロック生成装置では、第 1 の信号源 1 が第 1 の信号を出力し、第 2 の信号源 2 が第 2 の信号を出力することを前提としている。

第 1 の信号源 1 が第 1 の信号を出力しない故障を検知できるようにするために、図 1 1 に示すクロック生成装置が、第 1 の信号の電力又は電流を測定する測定回路を実装するようにしてもよい。

判定回路 4 9 は、測定回路により測定された第 1 の信号の電力が閾値 T_{h_1} よりも小さい場合、又は、第 1 の信号の電流が閾値 T_{h_2} よりも小さければ、第 1 の信号源 1 の故障を検知する。

また、第 2 の信号源 2 が第 2 の信号を出力しない故障を検知できるようにするために、図 1 1 に示すクロック生成装置が、第 2 の信号の電力又は電流を測定する測定回路を実装するようにしてもよい。

判定回路 4 9 は、測定回路により測定された第 2 の信号の電力が閾値 T_{h_1} よりも小さい場合、又は、第 2 の信号の電流が閾値 T_{h_2} よりも小さければ、第 2 の信号源 2 の故障を検知する。

閾値 Th_1 , Th_2 は、判定回路 49 の内部メモリに格納されているものであってもよいし、外部から与えられるものであってもよい。

[0161] 図 11 に示す位相差検出回路 6 では、第 1 の遅延回路 12 及び第 2 の遅延回路 13 のそれぞれが、スルー線路であるとしている。しかし、これは一例に過ぎず、第 1 の遅延回路 12 及び第 2 の遅延回路 13 のそれぞれがフィルタであってもよい。ただし、フィルタは、時定数を有しているため、第 1 の遅延回路 12 及び第 2 の遅延回路 13 のそれぞれがフィルタである場合、第 1 の信号源 1 又は第 2 の信号源 2 の異常発生に伴うフィルタの出力信号の変化は、フィルタの入力信号の変化よりも遅れる。

[0162] 図 13 から図 16 には、第 1 の信号源 1 又は第 2 の信号源 2 に異常が発生すると、第 3' の信号の周波数、第 6' の信号の周波数及び第 7' の信号の周波数が変化する。そして、第 1 のデジタル信号の位相及び第 2 のデジタル信号の位相のうち、1 つ以上のデジタル信号の位相が変化することを示している。

第 1 の信号源 1 又は第 2 の信号源 2 に異常が発生すると、第 3' の信号の位相、第 6' の信号の位相及び第 7' の信号の位相についても変化して、第 1 のデジタル信号の位相及び第 2 のデジタル信号の位相が、図 13 から図 16 と同様に変化する。したがって、図 11 に示すクロック生成装置は、異常の発生に伴って、第 3' の信号の位相、第 6' の信号の位相及び第 7' の信号の位相が変化する場合でも、同様に、どの信号源に異常が発生しているかを特定することができる。

[0163] 図 11 に示すクロック生成装置では、第 1 の信号源 1 及び第 2 の信号源 2 を備えており、判定回路 49 が、第 1 の信号源 1 及び第 2 の信号源 2 のうち、いずれの信号源に異常が発生しているかを判定している。

しかし、これは一例に過ぎず、第 1 の信号源 1 及び第 2 の信号源 2 のほかに、第 3 の信号源 5 を備えるクロック生成装置であってもよい。

[0164] 図 17 は、実施の形態 3 による他のクロック生成装置を示す構成図である。図 17 において、図 5 及び図 11 と同一符号は同一又は相当部分を示すの

で説明を省略する。

図 1 7 に示すクロック生成装置では、第 1 の信号源 1 が、第 1 の信号をクロック信号生成部 3、位相差検出回路 6 の第 1 の周波数変換器 1 1、位相差検出回路 6 の第 3 の周波数変換器 4 2 及び位相差検出回路 6 の第 1 の遅延回路 1 2 のそれぞれに出力する。

また、第 1 の信号源 1 は、位相差検出回路 6 a の第 1 の周波数変換器 1 1、位相差検出回路 6 a の第 3 の周波数変換器 4 2 及び位相差検出回路 6 a の第 1 の遅延回路 1 2 のそれぞれに出力する。

第 3 の信号源 5 は、周波数が f_3 で、初期位相が θ_3 である信号をクロック信号生成部 3、位相差検出回路 6 a の第 1 の周波数変換器 1 1、位相差検出回路 6 a の第 2 の周波数変換器 4 1 及び位相差検出回路 6 a の第 2 の遅延回路 1 3 のそれぞれに出力する。

位相差検出回路 6 a は、位相差検出回路 6 と同じ構成の回路であり、第 1 の信号源 1 から出力された第 1 の信号と、第 3 の信号源 5 から出力された信号とを入力する。

位相差検出回路 6 a の判定回路 4 9 は、第 1 の信号源 1 及び第 3 の信号源 5 のうち、いずれの信号源に異常が発生しているかを判定する。

また、位相差検出回路 6 a の判定回路 4 9 は、第 1 の信号源 1 及び第 3 の信号源 5 の両方に異常が発生しているかを判定する。

[0165] 図 1 1 に示すクロック生成装置では、2つの信号源を備え、図 1 7 に示すクロック生成装置では、3つの信号源を備えている。しかし、これらは一例に過ぎず、 N (N は 4 以上の整数) 個の信号源を備えるクロック生成装置であってもよい。

N 個の信号源を備えるクロック生成装置は、位相差検出回路 6 の代わりに、 $N-1$ 個の位相差検出回路 6 n ($n = 1, 2, \dots, N-1$) を備える。

各位相差検出回路 6 n は、位相差検出回路 6 と同じ構成の回路であり、第 1 の信号源 1 から出力された第 1 の信号と、第 $n+1$ の信号源から出力され

た信号とを入力する。

位相差検出回路 6 n の判定回路 4 9 は、第 1 の信号源 1 及び第 n + 1 の信号源のうち、いずれの信号源に異常が発生しているかを判定する。

[0166] なお、本願発明はその発明の範囲内において、各実施の形態の自由な組み合わせ、あるいは各実施の形態の任意の構成要素の変形、もしくは各実施の形態において任意の構成要素の省略が可能である。

産業上の利用可能性

[0167] この発明は、異常が発生している信号源を判定する位相差検出回路及びクロック生成装置に適している。

符号の説明

[0168] 1 第 1 の信号源、2 第 2 の信号源、3, 3 a クロック信号生成部、4, 4 a, 6, 6 a 位相差検出回路、5 第 3 の信号源、1 1 第 1 の周波数変換器、1 2 第 1 の遅延回路、1 3 第 2 の遅延回路、1 4 第 2 の周波数変換器、1 5 第 1 のフィルタ、1 6 第 2 のフィルタ、1 7 比較器、1 8 A D C、1 9, 3 0 判定回路、2 1 位相算出部、2 2 変化時間計測部、2 3, 3 1 判定部、4 1 第 2 の周波数変換器、4 2 第 3 の周波数変換器、4 3 第 2 のフィルタ、4 4 第 3 のフィルタ、4 5 第 1 の比較器、4 6 第 2 の比較器、4 7, 4 8 A D C、4 9 判定回路、5 1 第 1 の位相算出部、5 2 第 2 の位相算出部、5 3 第 1 の変化時間計測部、5 4 第 2 の変化時間計測部、5 5 判定部。

請求の範囲

- [請求項1] 第1の信号源から出力された第1の信号と第2の信号源から出力された第2の信号とから、第3の信号を生成する第1の周波数変換器と、
、
 前記第1の信号源から出力された第1の信号を遅延させ、第4の信号として出力する第1の遅延回路と、
 前記第2の信号源から出力された第2の信号を遅延させ、第5の信号として出力する第2の遅延回路と、
 前記第1の遅延回路から出力された第4の信号と前記第2の遅延回路から出力された第5の信号とから、前記第3の信号の周波数と同じ周波数を有する第6の信号を生成する第2の周波数変換器と、
 前記第1の周波数変換器により生成された第3の信号の位相と、前記第2の周波数変換器により生成された第6の信号の位相との位相差を示す第7の信号を出力する比較器と、
 前記比較器から出力された第7の信号に基づいて、前記第1の信号源又は前記第2の信号源における異常の発生を検出する判定回路と
 を備えた位相差検出回路。
- [請求項2] 前記第1の遅延回路は、前記第1の信号源から出力された第1の信号を第1の遅延時間だけ遅延させ、
 前記第2の遅延回路は、前記第2の信号源から出力された第2の信号を、前記第1の遅延時間と異なる第2の遅延時間だけ遅延させ、
 前記判定回路は、前記比較器から出力された第7の信号の位相の時間変化に基づいて、前記第1の信号源及び前記第2の信号源のうち、いずれの信号源に異常が発生しているかを判定することを特徴とする請求項1記載の位相差検出回路。
- [請求項3] 前記判定回路は、
 前記比較器から出力された第7の信号の位相を算出する位相算出部と、

前記位相算出部により算出された位相の変化を検出すると、前記変化の検出時点から、変化した位相が元の位相に戻るまでの時間を計測する変化時間計測部と、

前記変化時間計測部により計測された時間に基づいて、前記第 1 の信号源及び前記第 2 の信号源のうち、いずれの信号源に異常が発生しているかを判定する判定部と

を備えていることを特徴とする請求項 2 記載の位相差検出回路。

[請求項 4]

前記判定部は、

前記変化時間計測部により計測された時間が前記第 1 の遅延時間であれば、前記第 1 の信号源に異常が発生している旨を示す判定結果を出力し、前記変化時間計測部により計測された時間が前記第 2 の遅延時間であれば、前記第 2 の信号源に異常が発生している旨を示す判定結果を出力することを特徴とする請求項 3 記載の位相差検出回路。

[請求項 5]

前記判定部は、

前記変化時間計測部による時間の計測回数を計数するとともに、前記変化時間計測部により時間が計測されている途中で、前記位相算出部により算出された位相の変化量に変化が有るか否かを判定し、

前記計測回数が 1 回であり、前記変化量に変化が無く、かつ、前記変化時間計測部により計測された時間が前記第 1 の遅延時間であれば、前記第 1 の信号源に異常が発生している旨を示す判定結果を出力し、

前記計測回数が 1 回であり、前記変化量に変化が無く、かつ、前記変化時間計測部により計測された時間が前記第 2 の遅延時間であれば、前記第 2 の信号源に異常が発生している旨を示す判定結果を出力し、

前記計測回数が 2 回であれば、前記第 1 の信号源及び前記第 2 の信号源の両方に異常が発生している旨を示す判定結果を出力し、

前記計測回数が 1 回であり、かつ、前記変化量に変化があれば、前

記第 1 の信号源及び前記第 2 の信号源の両方に異常が発生している旨を示す判定結果を出力することを特徴とする請求項 3 記載の位相差検出回路。

[請求項6] 前記第 1 の周波数変換器は、前記第 2 の信号を用いて、前記第 1 の信号の周波数を変換して、前記第 3 の信号を生成し、

前記第 2 の周波数変換器は、前記第 5 の信号を用いて、前記第 4 の信号の周波数を変換して、前記第 6 の信号を生成することを特徴とする請求項 1 記載の位相差検出回路。

[請求項7] 前記第 1 の周波数変換器は、前記第 1 の信号を用いて、前記第 2 の信号の周波数を変換して、前記第 3 の信号を生成し、

前記第 2 の周波数変換器は、前記第 4 の信号を用いて、前記第 5 の信号の周波数を変換して、前記第 6 の信号を生成することを特徴とする請求項 1 記載の位相差検出回路。

[請求項8] 前記第 1 の周波数変換器から前記比較器に出力される第 3 の信号に含まれているスプリアス信号を抑圧する第 1 のフィルタと、

前記第 2 の周波数変換器から前記比較器に出力される第 6 の信号に含まれているスプリアス信号を抑圧する第 2 のフィルタとを備えたことを特徴とする請求項 1 記載の位相差検出回路。

[請求項9] 第 1 の信号源から出力された第 1 の信号と第 2 の信号源から出力された第 2 の信号とから、第 3 の信号を生成する第 1 の周波数変換器と、

前記第 1 の信号源から出力された第 1 の信号を遅延させ、第 4 の信号として出力する第 1 の遅延回路と、

前記第 2 の信号源から出力された第 2 の信号を遅延させ、第 5 の信号として出力する第 2 の遅延回路と、

前記第 2 の信号源から出力された第 2 の信号と前記第 1 の遅延回路から出力された第 4 の信号とから、前記第 3 の信号の周波数と同じ周波数を有する第 6 の信号を生成する第 2 の周波数変換器と、

前記第 1 の信号源から出力された第 1 の信号と前記第 2 の遅延回路から出力された第 5 の信号とから、前記第 3 の信号の周波数と同じ周波数を有する第 7 の信号を生成する第 3 の周波数変換器と、

前記第 1 の周波数変換器により生成された第 3 の信号の位相と、前記第 2 の周波数変換器により生成された第 6 の信号の位相との位相差を示す第 8 の信号を出力する第 1 の比較器と、

前記第 1 の周波数変換器により生成された第 3 の信号の位相と、前記第 3 の周波数変換器により生成された第 7 の信号の位相との位相差を示す第 9 の信号を出力する第 2 の比較器と、

前記第 1 の比較器から出力された第 8 の信号及び前記第 2 の比較器から出力された第 9 の信号のそれぞれに基づいて、前記第 1 の信号源又は前記第 2 の信号源における異常の発生を検出する判定回路とを備えた位相差検出回路。

[請求項10] 前記第 1 の遅延回路は、前記第 1 の信号源から出力された第 1 の信号を第 1 の遅延時間だけ遅延させ、

前記第 2 の遅延回路は、前記第 2 の信号源から出力された第 2 の信号を第 2 の遅延時間だけ遅延させ、

前記判定回路は、前記第 1 の比較器から出力された第 8 の信号の位相の時間変化及び前記第 2 の比較器から出力された第 9 の信号の位相の時間変化のそれぞれに基づいて、前記第 1 の信号源及び前記第 2 の信号源のうち、いずれの信号源に異常が発生しているかを判定することを特徴とする請求項 9 記載の位相差検出回路。

[請求項11] 前記判定回路は、

前記第 1 の比較器から出力された第 8 の信号の位相を算出する第 1 の位相算出部と、

前記第 2 の比較器から出力された第 9 の信号の位相を算出する第 2 の位相算出部と、

前記第 1 の位相算出部により算出された位相の変化を検出すると、

前記変化の検出時点から、変化した位相が元の位相に戻るまでの時間を計測する第 1 の変化時間計測部と、

前記第 2 の位相算出部により算出された位相の変化を検出すると、前記変化の検出時点から、変化した位相が元の位相に戻るまでの時間を計測する第 2 の変化時間計測部と、

前記第 1 の変化時間計測部により計測された時間及び前記第 2 の変化時間計測部により計測された時間のそれぞれに基づいて、前記第 1 の信号源及び前記第 2 の信号源のうち、いずれの信号源に異常が発生しているかを判定する判定部と

を備えていることを特徴とする請求項 10 記載の位相差検出回路。

[請求項12]

前記判定部は、

前記第 1 の変化時間計測部により計測された時間が前記第 1 の遅延時間であり、かつ、前記第 2 の変化時間計測部により計測された時間が零であれば、前記第 1 の信号源に異常が発生している旨を示す判定結果を出力し、

前記第 1 の変化時間計測部により計測された時間が零であり、かつ、前記第 2 の変化時間計測部により計測された時間が前記第 2 の遅延時間であれば、前記第 2 の信号源に異常が発生している旨を示す判定結果を出力することを特徴とする請求項 11 記載の位相差検出回路。

[請求項13]

前記判定部は、

前記第 1 の変化時間計測部により計測された時間が前記第 1 の遅延時間であり、かつ、前記第 2 の変化時間計測部により計測された時間が零であれば、前記第 1 の信号源に異常が発生している旨を示す判定結果を出力し、

前記第 1 の変化時間計測部により計測された時間が零であり、かつ、前記第 2 の変化時間計測部により計測された時間が前記第 2 の遅延時間であれば、前記第 2 の信号源に異常が発生している旨を示す判定結果を出力し、

前記第1の変化時間計測部により計測された時間が前記第1の遅延時間であり、かつ、前記第2の変化時間計測部により計測された時間が前記第2の遅延時間であれば、前記第1の信号源及び前記第2の信号源の両方に異常が発生している旨を示す判定結果を出力することを特徴とする請求項1記載の位相差検出回路。

[請求項14]

第1の信号源から出力された第1の信号及び第2の信号源から出力された第2の信号を用いて、クロック信号を生成するクロック信号生成部と、

前記第1の信号と前記第2の信号とを監視して、前記第1の信号源又は前記第2の信号源における異常の発生を検出する位相差検出回路とを備え、

前記位相差検出回路は、

第1の信号源から出力された第1の信号と第2の信号源から出力された第2の信号とから、第3の信号を生成する第1の周波数変換器と、

前記第1の信号源から出力された第1の信号を遅延させ、第4の信号として出力する第1の遅延回路と、

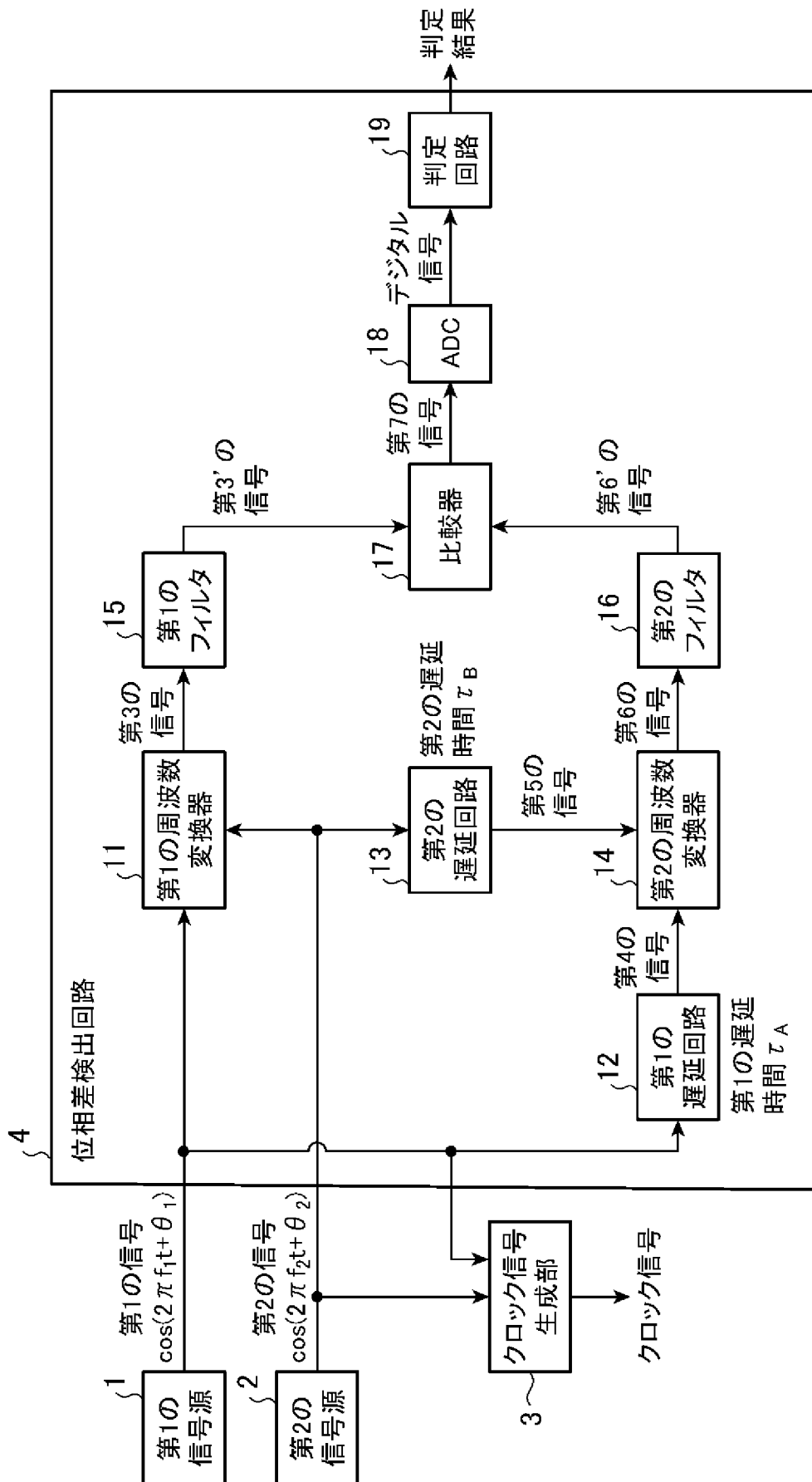
前記第2の信号源から出力された第2の信号を遅延させ、第5の信号として出力する第2の遅延回路と、

前記第1の遅延回路から出力された第4の信号と前記第2の遅延回路から出力された第5の信号とから、前記第3の信号の周波数と同じ周波数を有する第6の信号を生成する第2の周波数変換器と、

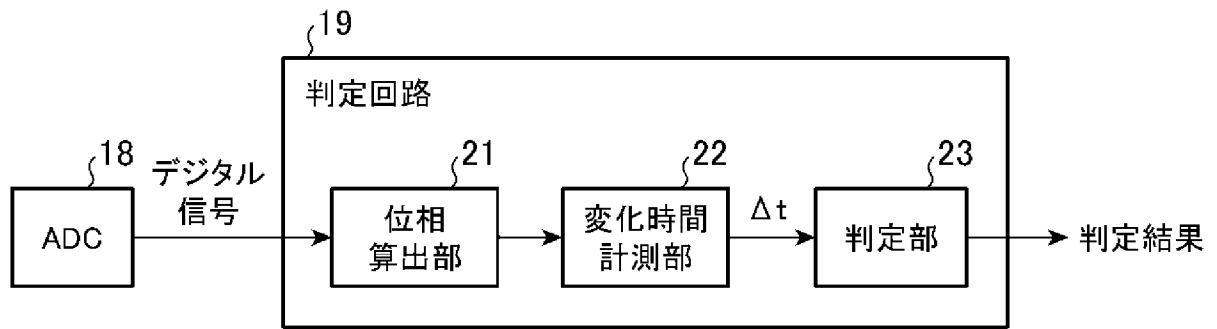
前記第1の周波数変換器により生成された第3の信号の位相と、前記第2の周波数変換器により生成された第6の信号の位相との位相差を示す第7の信号を出力する比較器と、

前記比較器から出力された第7の信号に基づいて、前記第1の信号源又は前記第2の信号源における異常の発生を検出する判定回路とを備えることを特徴とするクロック生成装置。

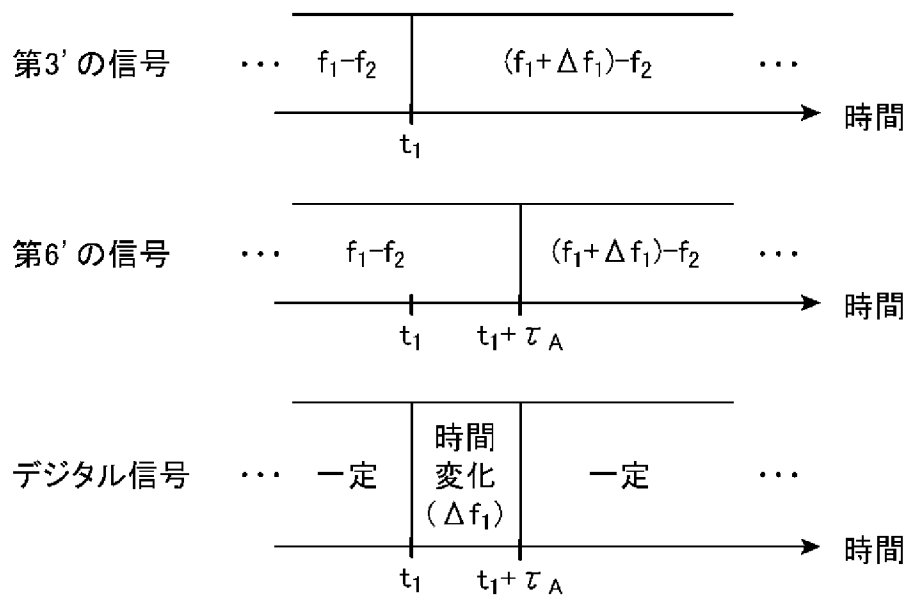
[図1]



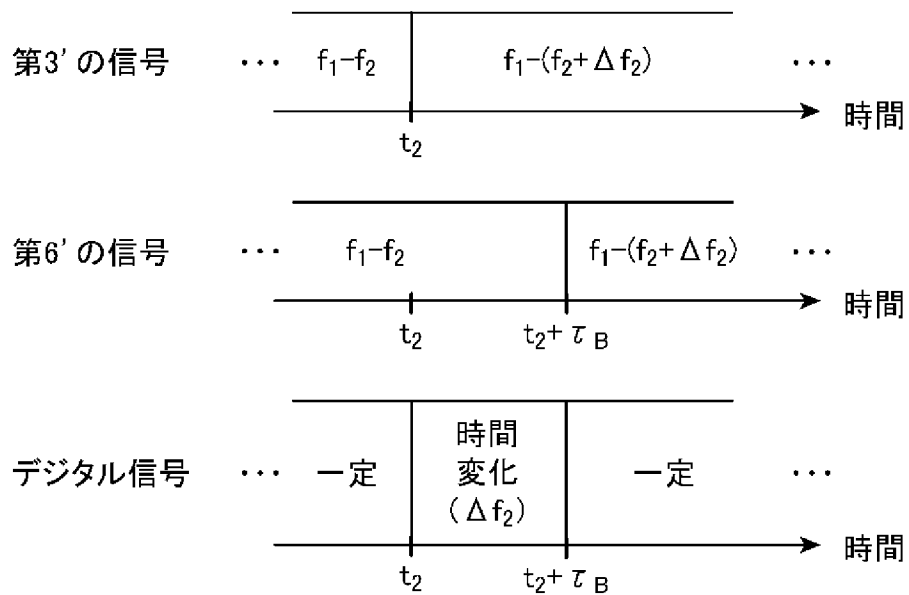
[図2]



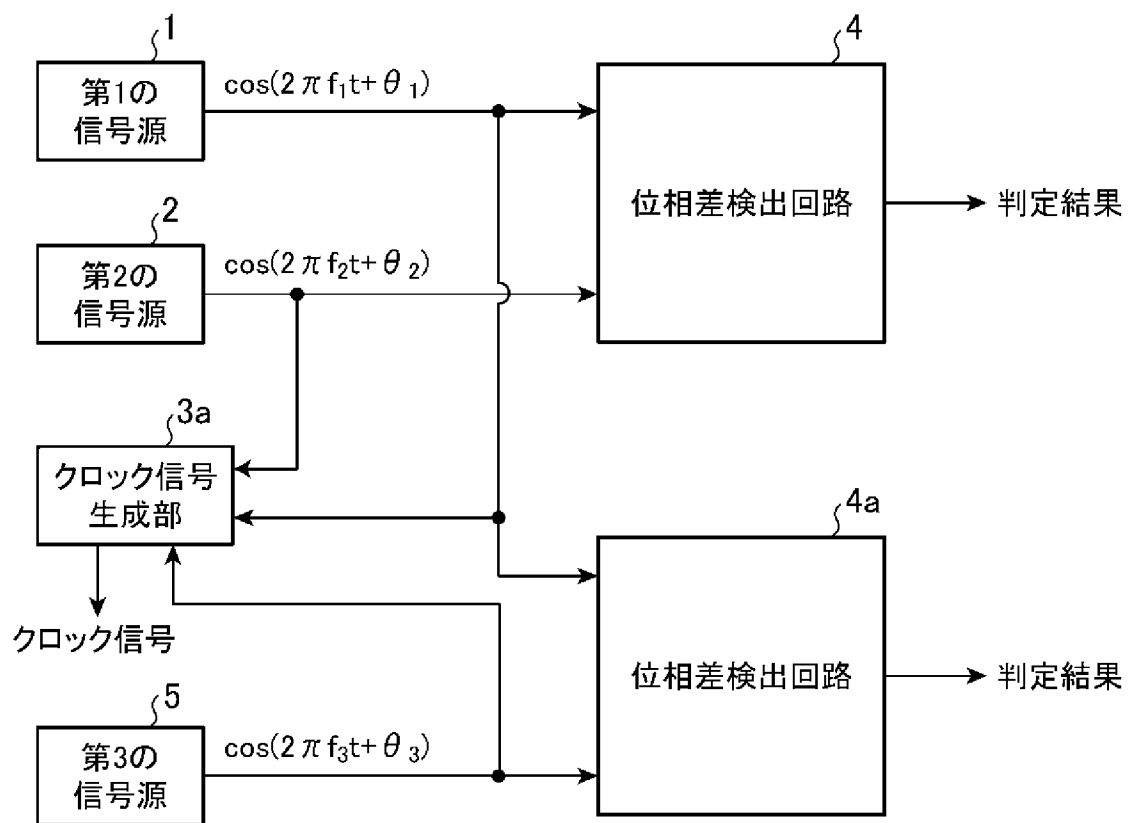
[図3]



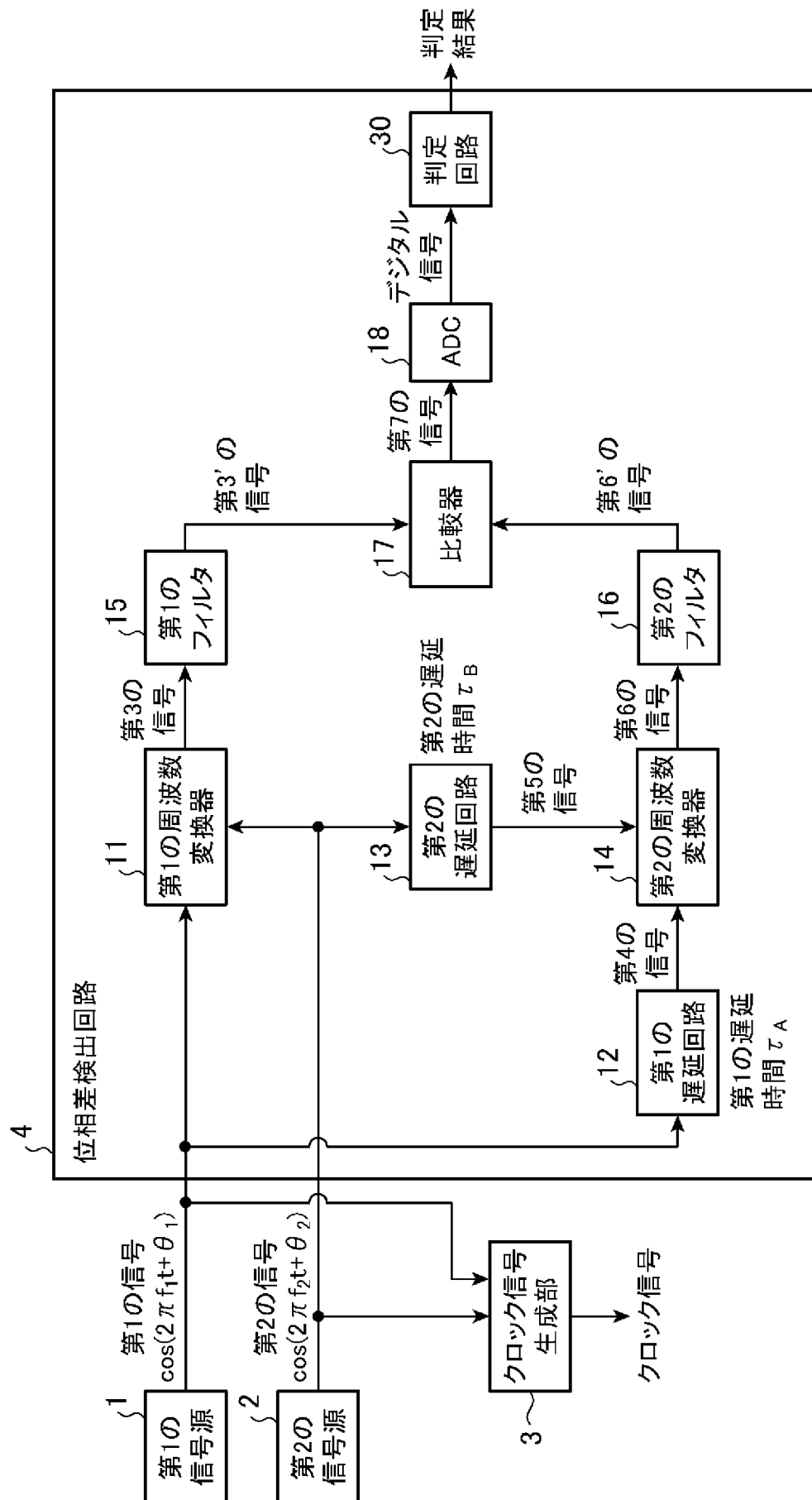
[図4]



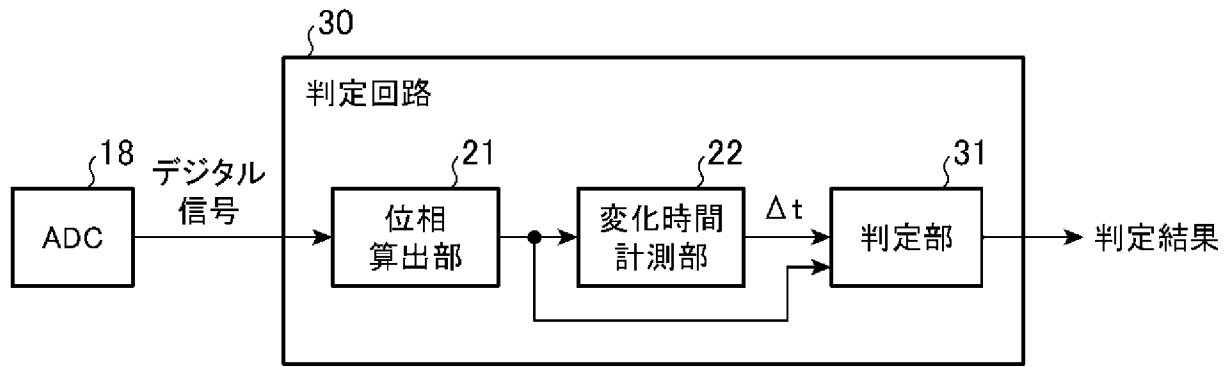
[図5]



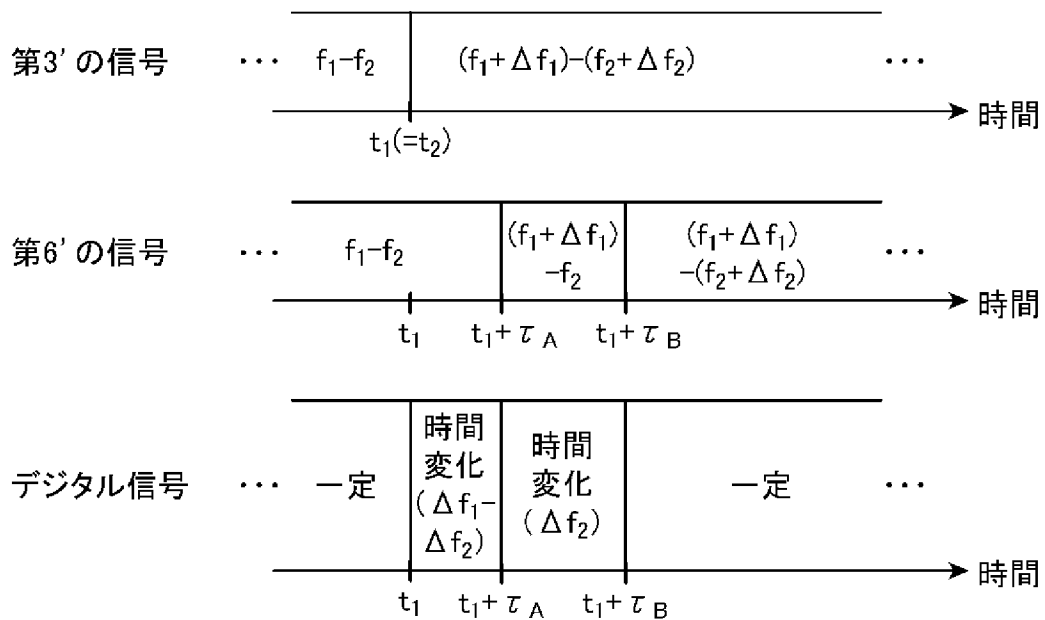
[図6]



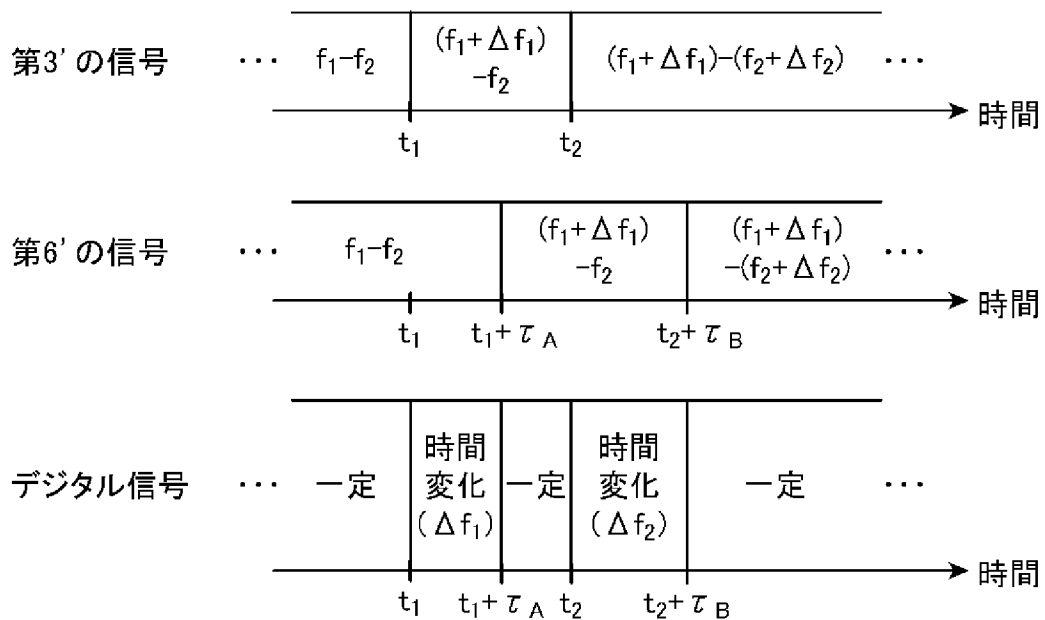
[図7]



[図8]



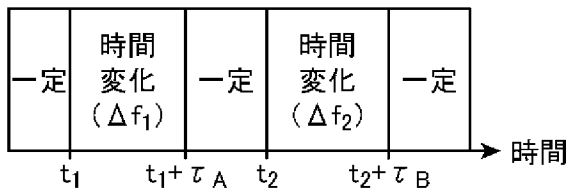
[図9]



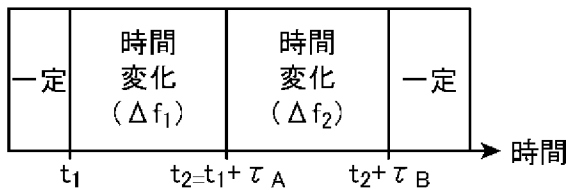
[図10]

パターン	条件
1	$t_1 < t_1 + \tau_A < t_2 < t_2 + \tau_B$
2	$t_1 < t_1 + \tau_A = t_2 < t_2 + \tau_B$
3	$t_1 < t_2 < t_1 + \tau_A < t_2 + \tau_B$
4	$t_1 < t_2 < t_1 + \tau_A = t_2 + \tau_B$
5	$t_1 < t_2 < t_2 + \tau_B < t_1 + \tau_A$
6	$t_1 = t_2 < t_2 + \tau_B < t_1 + \tau_A$

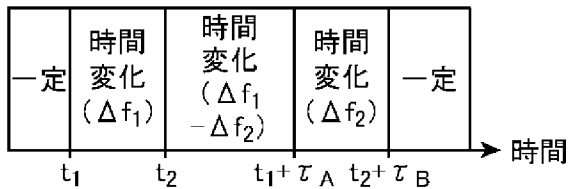
パターン(1)



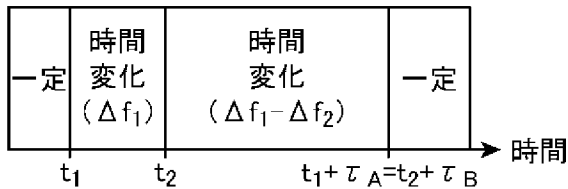
パターン(2)



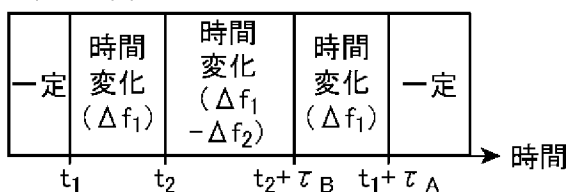
パターン(3)



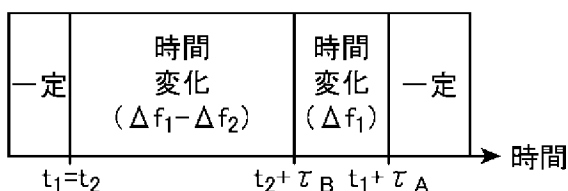
パターン(4)



パターン(5)

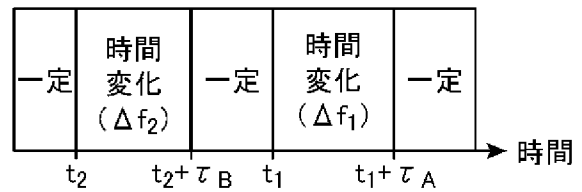


パターン(6)

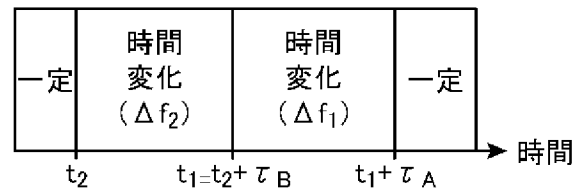


パターン	条件
7	$t_2 < t_2 + \tau_B < t_1 < t_1 + \tau_A$
8	$t_2 < t_2 + \tau_B = t_1 < t_1 + \tau_A$
9	$t_2 < t_1 < t_2 + \tau_B < t_1 + \tau_A$
10	$t_2 < t_1 < t_2 + \tau_B = t_1 + \tau_A$
11	$t_2 < t_1 < t_1 + \tau_A < t_2 + \tau_B$
12	$t_2 = t_1 < t_1 + \tau_A < t_2 + \tau_B$

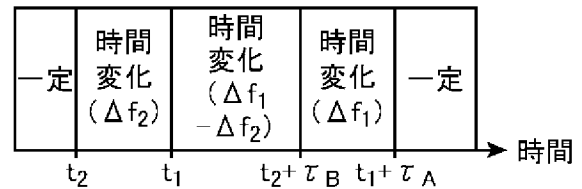
パターン(7)



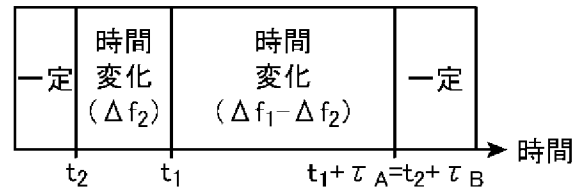
パターン(8)



パターン(9)



パターン(10)



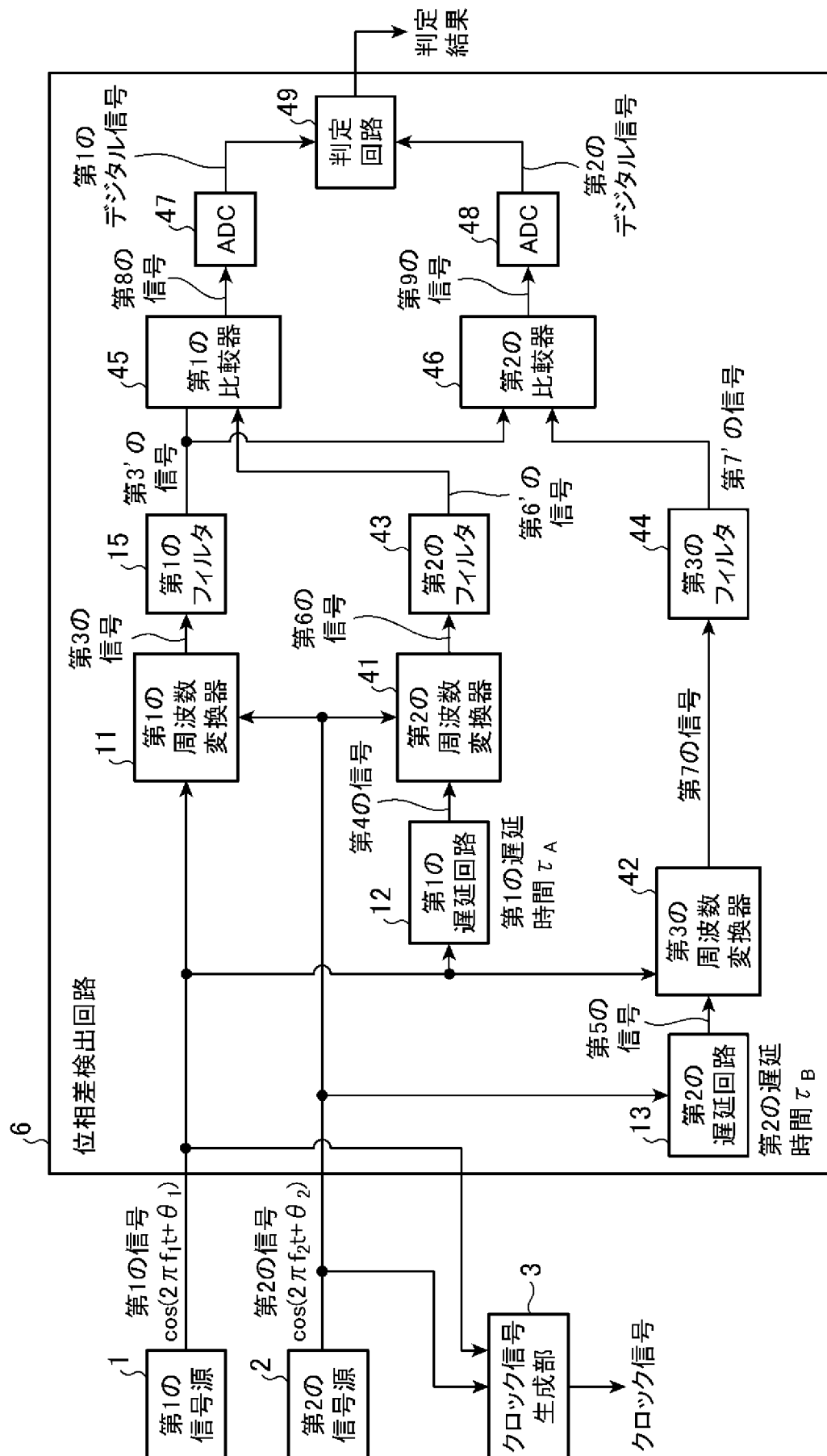
パターン(11)



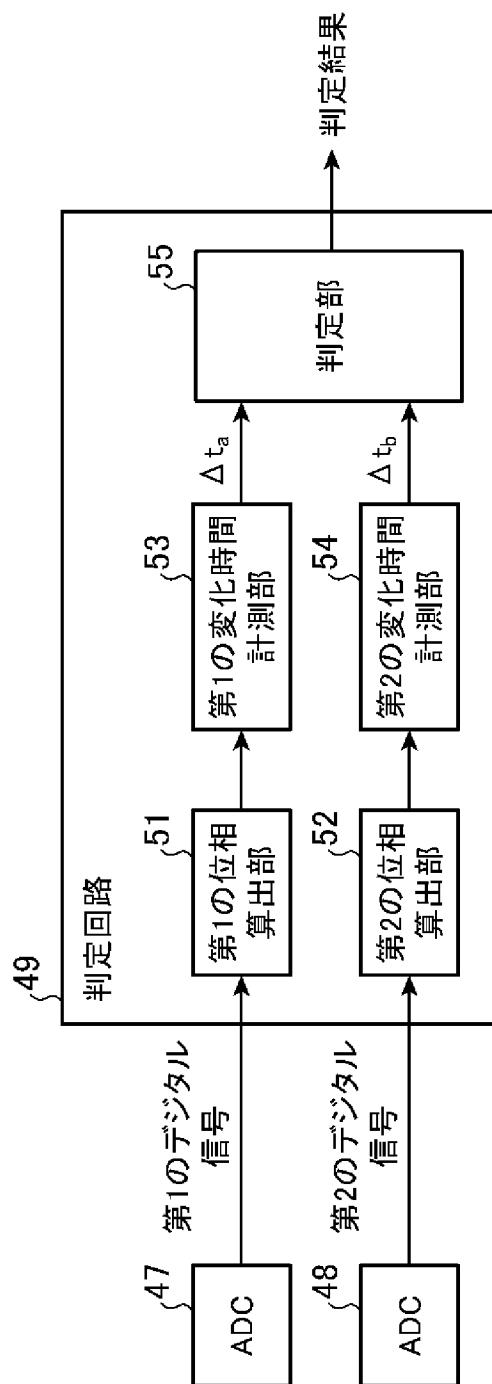
パターン(12)



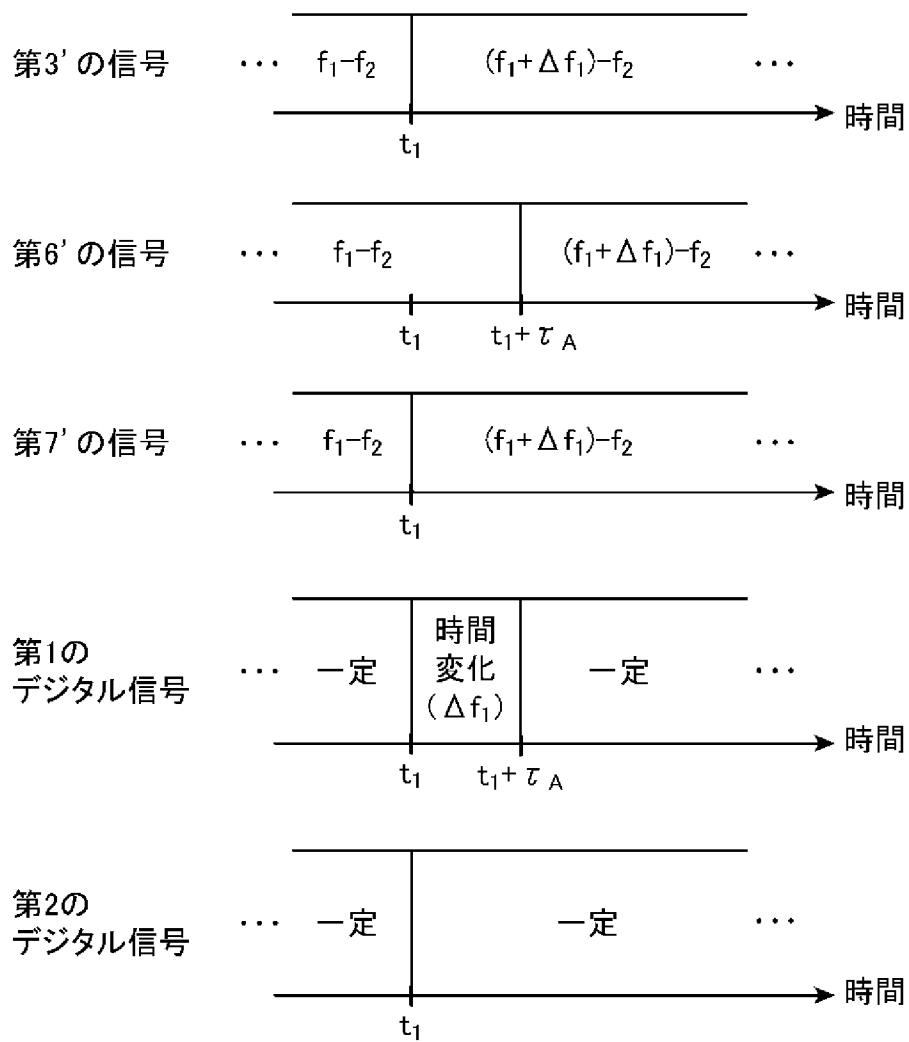
[図11]



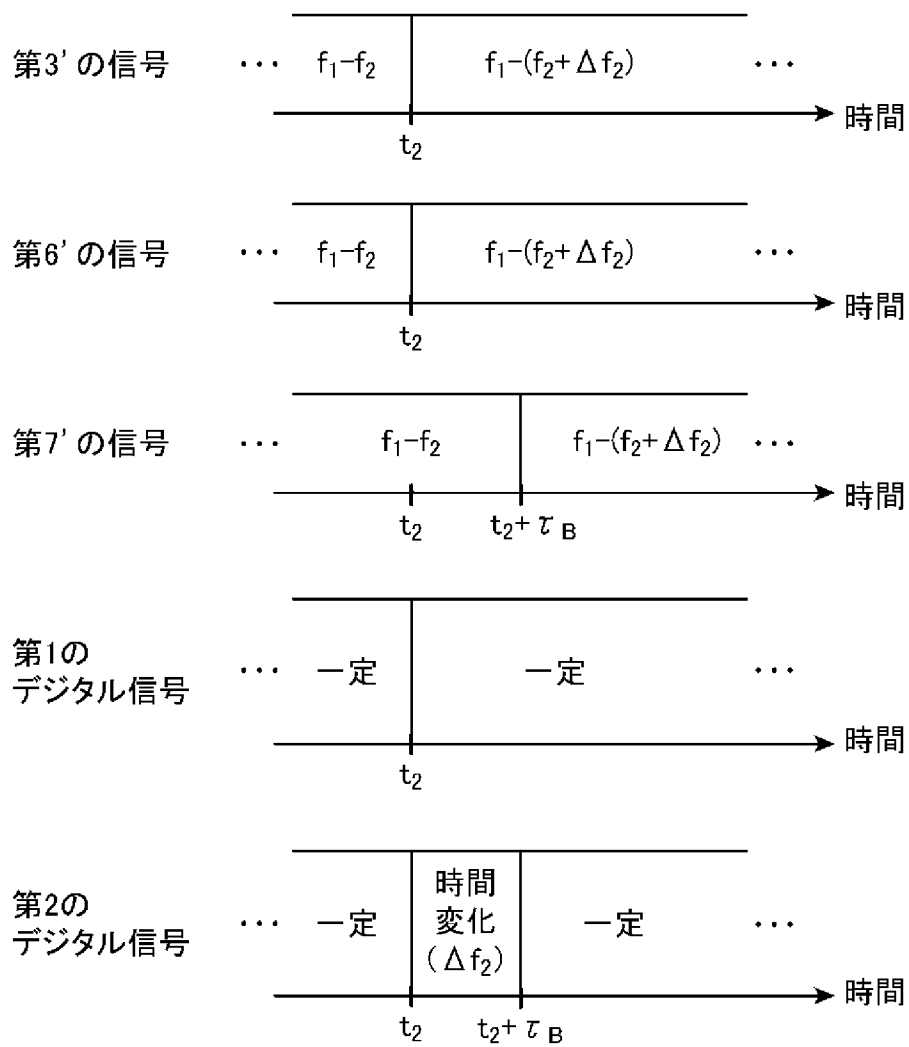
[図12]



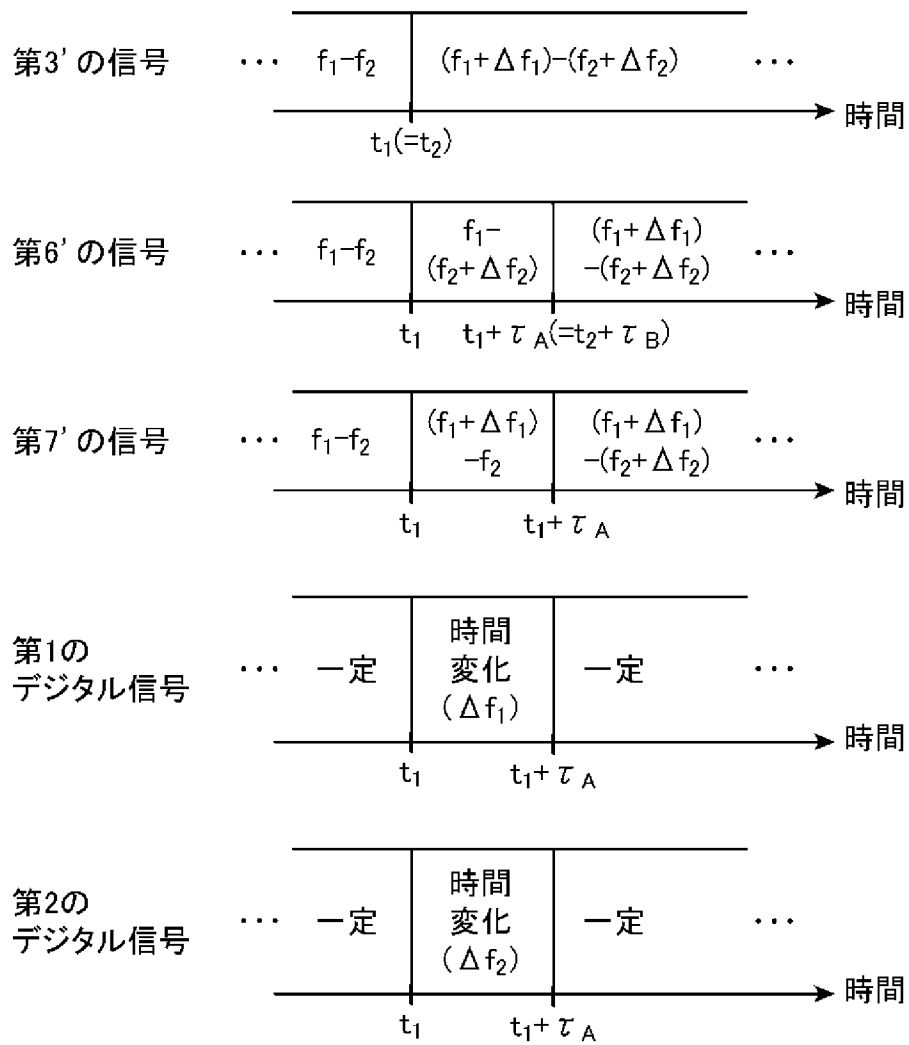
[図13]



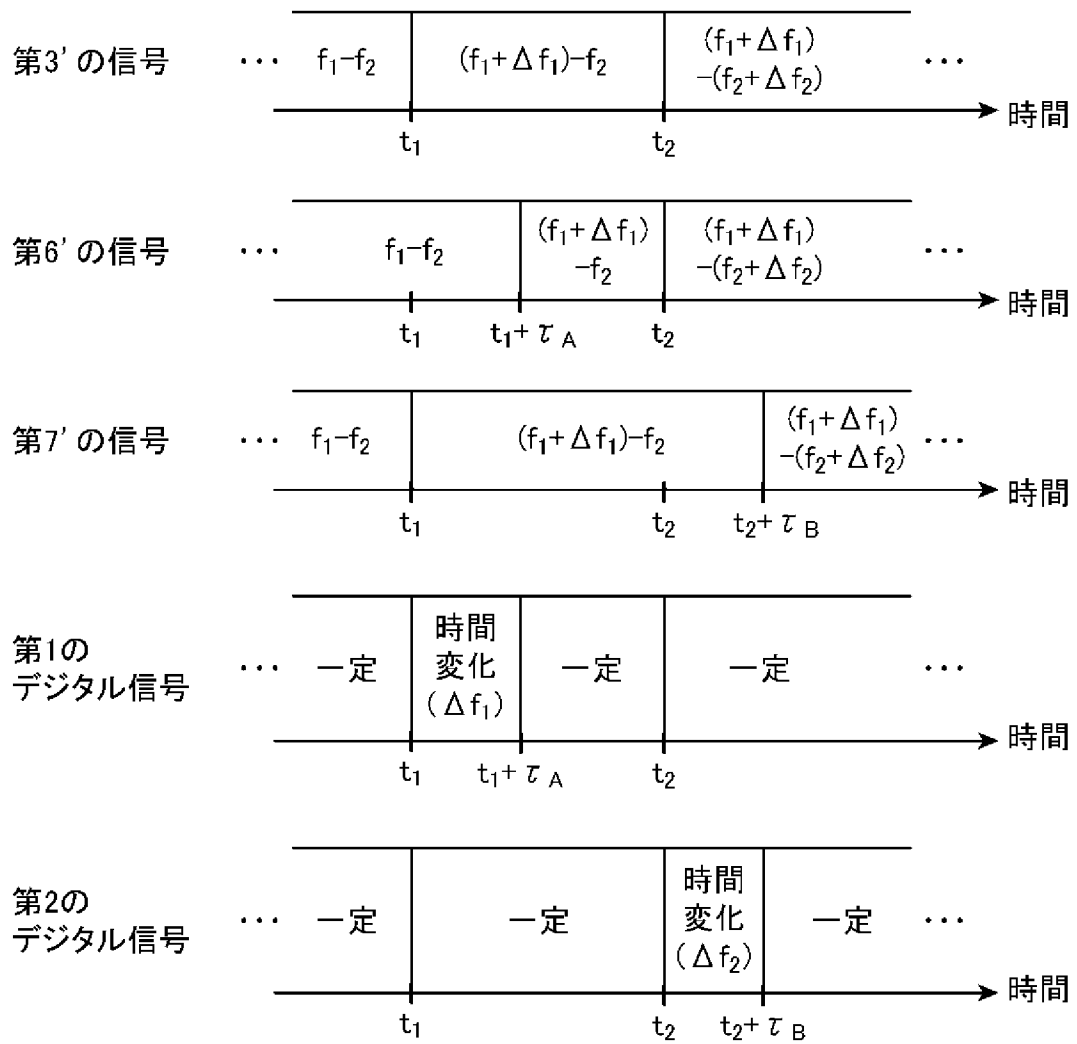
[図14]



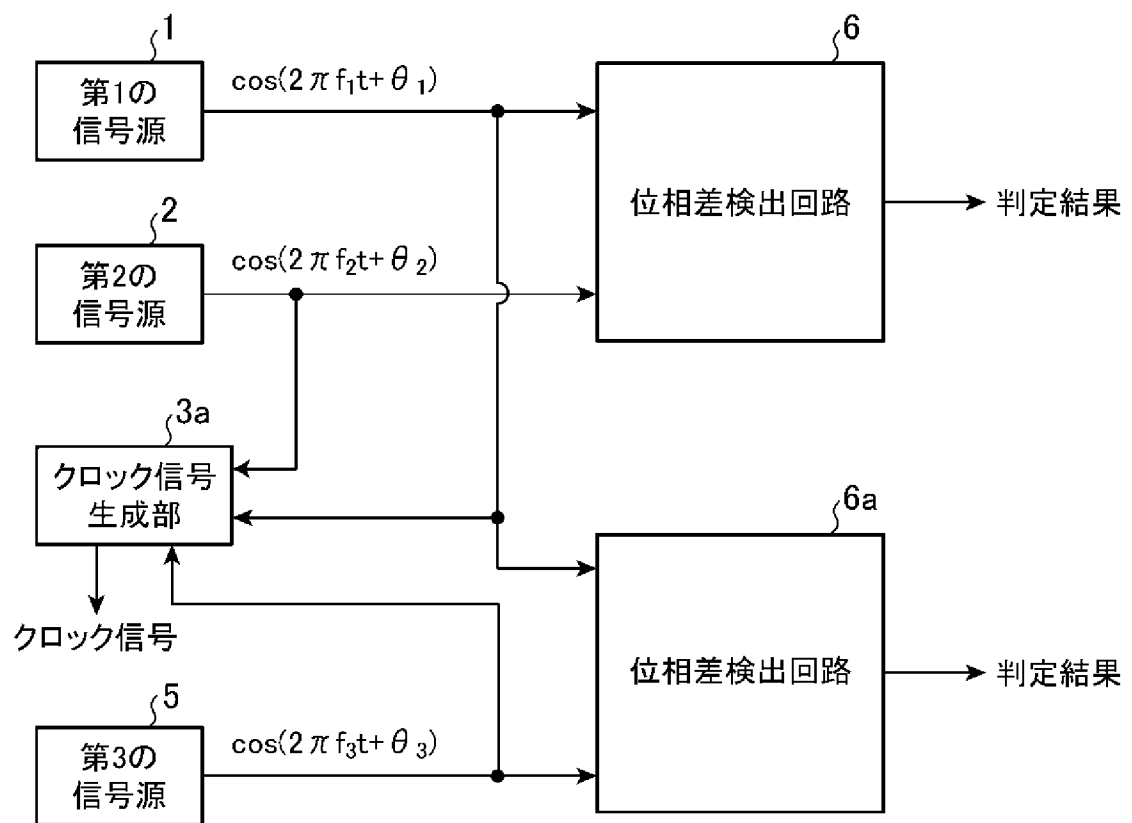
[図15]



[図16]



[図17]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/029577

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H03L7/085 (2006.01) i, H03D11/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H03L7/085, H03D11/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-60476 A (FUJI ELECTRIC DEVICE TECHNOLOGY CO., LTD.) 19 March 2009, paragraphs [0019]-[0044], fig. 1-3 (Family: none)	1-14
A	WO 2017/094817 A1 (NEC SPACE TECHNOLOGIES, LTD.) 08 June 2017, paragraphs [0025]-[0052], fig. 1-3 (Family: none)	1-14
A	JP 60-96004 A (PIONEER CORP.) 29 May 1985, page 1, lower left column, line 18 to page 2, lower left column, line 19, fig. 1-3 (Family: none)	1-14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
01.10.2018

Date of mailing of the international search report
09.10.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/029577

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-290160 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 27 October 1998, paragraphs [0015]-[0029], fig. 1-3 (Family: none)	1-14

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03L7/085(2006.01)i, H03D11/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03L7/085, H03D11/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2009-60476 A（富士電機デバイステクノロジー株式会社） 2009.03.19, 段落[0019]-[0044], 図1-3（ファミリーなし）	1-14
A	WO 2017/094817 A1（NECスペーステクノロジー株式会社） 2017.06.08, 段落[0025]-[0052], 図1-3（ファミリーなし）	1-14
A	JP 60-96004 A（パイオニア株式会社）1985.05.29, 第1頁左下第18行-2頁左下第19行, 第1-3図（ファミリーなし）	1-14

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

01.10.2018

国際調査報告の発送日

09.10.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

竹内 亨

5W

8388

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 10-290160 A (松下電器産業株式会社) 1998. 10. 27, 段落 [0015]-[0029], 図 1-3 (ファミリーなし)	1-14