

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200510056939.0

[51] Int. Cl.

H03B 5/08 (2006.01)

H03B 5/12 (2006.01)

H03L 7/099 (2006.01)

[45] 授权公告日 2009 年 2 月 11 日

[11] 授权公告号 CN 100461618C

[22] 申请日 2005.3.23

[21] 申请号 200510056939.0

[30] 优先权

[32] 2004.8.4 [33] US [31] 60/599,260

[73] 专利权人 威盛电子股份有限公司

地址 台湾省台北县

[72] 发明人 施博议 何志龙 宋大伟

[56] 参考文献

US20020171498A1 2002.11.21

CN1276103A 2000.12.6

CN1195432A 1998.10.7

US5434543A 1995.7.18

审查员 明 媚

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 穆魁良

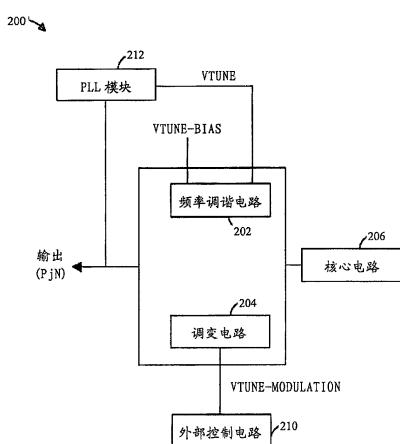
权利要求书 6 页 说明书 11 页 附图 6 页

[54] 发明名称

对称化压控振荡器系统

[57] 摘要

本发明涉及一种对称化压控振荡器系统，该系统包括一频率调谐电路，包括一个或一个以上可变电容以接收一先已决定的调谐信号，及一用以改变该可变电容的电容值的频率调谐偏压信号；一调变电路，与包含一个或一个以上可变电容的频率调谐电路并接，用以调变一个或一个以上输出；以及一核心电路，与调谐电路和调变电路并接，用以提供一振荡机制；其中核心电路具一电感模块，与频率调谐电路和调变电路以并联方式耦接；且其中本发明对称化压控振荡器系统的电路组成皆是对称设置，以增加其振荡效率，且可变电容皆被调谐，以便在一输出频率传送输出。



1. 一种对称化压控振荡器系统，其特征在于，该系统包括：

一频率调谐电路，包括一个或一个以上可变电容以接收一先已决定的调谐信号，及一用以改变该可变电容的电容值的频率调谐偏压信号；

一调变电路，与包含一个或一个以上可变电容的频率调谐电路并接，所述调变电路包括一个或一个以上可变电容以接收一调变信号，通过所述调变信号改变所述调变电路的电压以改变所述调变电路的可变电容的电容值，由此改变一个或一个以上输出的输出频率的调变；以及

一核心电路，与频率调谐电路和调变电路并接，用以提供一振荡机制；

其中所述对称化压控振荡器系统的电路组成皆是对称设置，且可变电容皆被调谐，以便以一个经过调变载波频率所载的波形输出。

2. 如权利要求 1 所述的系统，其特征在于，所述核心电路更包括一电感模块，与频率调谐电路和调变电路以并联方式耦接。

3. 如权利要求 1 所述的系统，其特征在于，所述频率调谐偏压信号是一固定电压。

4. 如权利要求 1 所述的系统，其特征在于，该系统更包括一外部控制电路，以提供所述调变信号。

5. 如权利要求 1 所述的系统，其特征在于，该系统更包括一锁相回路模块，以根据所述一个或一个以上输出，提供所述调谐信号。

6. 如权利要求 1 所述的系统，其特征在于，所述频率调谐电路更包括：

一第一电容与一第二电容，将其第一端点分别耦接至所述一个或一个以上输出中的一第一输出与一和该第一输出互补的第二输出；

一第一可变电容与一第二可变电容，串接于该第一与第二电容之间，该第一与第二可变电容间的一中点耦接至所述调谐信号；以及

一第一电阻与一第二电阻，串接于该第一与第二电容之间，该第一与第二电阻间的一中点耦接至所述频率调谐偏压信号；

其中第一与第二电阻和第一与第二可变电容以并联的方式耦接，且一同串接至第一与第二电容的第二端点。

7. 如权利要求 1 所述的系统，其特征在于，所述调变电路更包括：

一第一电容与一第二电容，将其第一端点分别串接至所述一个或一个以上输出中的一输出和其互补输出；

一第一可变电容与一第二可变电容，串接于该第一与第二电容之间，该第一与第二可变电容间的一中点耦接至所述调变信号；以及

一第一电阻与一第二电阻，串接于该第一与第二电容之间，该第一与第二电阻间的一中点耦接至接地端；

其中第一与第二电阻和第一与第二可变电容以并联的方式耦接，且一同串接至第一与第二电容的第二端点。

8. 如权利要求 1 所述的系统，其特征在于，所述频率调谐电路与所述调变电路被整合以包括：

一第一电容与一第二电容，将其第一端点分别耦接至所述一个或一个以上输出中的一第一输出和一与其互补的第二输出；

一第一可变电容群组，具有一第一可变电容与一第二可变电容，串接于该第一与第二电容之间，该第一与第二可变电容间的一中点耦接至所述调谐信号；

一电阻群组，与第一可变电容群组并接，具有一第一电阻与一第二电阻，串接于该第一与第二电容之间，该第一与第二电阻间的一中点耦接至所述频率调谐偏压信号；以及

一第二可变电容群组，与第一可变电容群组并接，具有一第三可变电容与一第四可变电容，串接于该第一与第二电容之间，该第三与第四可变电容间的一中点耦接至所述调变信号；

其中第一与第二可变电容群组及电阻群组一同串接至第一与第二电容的第二端点。

9. 如权利要求 1 所述的系统，其特征在于，所述核心电路更包括：

至少一 PMOS 交互耦接的晶体管结构，具有至少一对交互耦接的 PMOS 晶体管，其源极耦接至一电源；以及

至少一 NMOS 交互耦接的晶体管结构，具有至少一对交互耦接的 NMOS 晶体管，其源极耦接至一电气接地端；

其中所述的交互耦接的 PMOS 晶体管的漏极分别耦接至所述一个或一个以上输出中的一第一输出和一与其互补的第二输出，所述的交互耦接的 NMOS 晶体管的漏极分别耦接至所述第一输出和所述与其互补的第二输出；以及

其中所述的 PMOS 或 NMOS 晶体管的一栅极是交互耦接至对应配对的另一 PMOS 或 NMOS 晶体管的漏极。

10. 如权利要求 1 所述的系统，其特征在于，所述核心电路更包括：

至少一 NMOS 交互耦接的晶体管结构，具有至少一第一与第二交互耦接的 NMOS 晶体管，其源极耦接至一电气接地端，且其漏极分别耦接至所述一个或一个以上输出中的一第一输出和一互补的第二输出；

一第一电感模块，耦接于一电源与所述第一输出之间；

一第二电感模块，耦接于所述电源与所述互补的第二输出之间；

其中所述的第一与第二 NMOS 晶体管的栅极分别交互耦接至该第二与第一 NMOS 晶体管的漏极。

11. 如权利要求 1 所述的系统，其特征在于，所述核心电路更包括：

至少一 PMOS 交互耦接的晶体管结构，具有至少一第一与第二交互耦接的 PMOS 晶体管，其源极耦接至一电源，且其漏极分别耦接至所述一个或一个以上输出中的一第一输出和一互补的第二输出；

一第一电感模块，耦接于一接地端与所述第一输出之间；

一第二电感模块，耦接于所述接地端与所述互补的第二输出之间；

其中所述的第一与第二 PMOS 晶体管的栅极分别交互耦接至该第二与第一 PMOS 晶体管的漏极。

12. 如权利要求 1 所述的系统，其特征在于，所述可变电容是 PN 接面、标准模式 NMOS/PMOS、或累积模式 NMOS/PMOS 类型。

13. 一种对称化压控振荡器系统，其特征在于，该系统包括：

一频率调谐电路，包括一个或一个以上可变电容以接收一先已决定的调谐信号，及一用以改变该可变电容的电容值的频率调谐偏压信号；

一调变电路，与包含一个或一个以上可变电容的频率调谐电路并接，所述调变电路包括一个或一个以上可变电容以接收一调变信号，通过所述调变信号

改变所述调变电路的电压以改变所述调变电路的可变电容的电容值，由此改变一个或一个以上输出的输出频率的调变；

一锁相回路模块，以根据所述一个或一个以上输出，提供所述调谐信号；以及

一核心电路，与频率调谐电路和调变电路并接，用以提供一振荡机制，该核心电路具有至少一电感模块；

其中所述对称化压控振荡器系统的电路组成皆是对称设置，且可变电容皆被调谐，以便以一个经过调变载波频率所载的波形输出。

14. 如权利要求 13 所述的系统，其特征在于，所述频率调谐电路更包括：

一第一电容与一第二电容，将其第一端点分别耦接至所述一个或一个以上输出中的一第一输出与一和该第一输出互补的第二输出；

一第一可变电容与一第二可变电容，串接于该第一与第二电容之间，该第一与第二可变电容间的一中点耦接至所述调谐信号；以及

一第一电阻与一第二电阻，串接于该第一与第二电容之间，该第一与第二电阻间的一中点耦接至所述频率调谐偏压信号；

其中第一与第二电阻和第一与第二可变电容以并联的方式耦接，且一同串接至第一与第二电容的第二端点。

15. 如权利要求 13 所述的系统，其特征在于，所述调变电路更包括：

一第一电容与一第二电容，将其第一端点分别串接至所述一个或一个以上输出中的一输出和其互补输出；

一第一可变电容与一第二可变电容，串接于该第一与第二电容之间，该第一与第二可变电容间的一中点耦接至所述调变信号；以及

一第一电阻与一第二电阻，串接于该第一与第二电容之间，该第一与第二电阻间的一中点耦接至接地端；

其中第一与第二电阻和第一与第二可变电容以并联的方式耦接，且一同串接至第一与第二电容的第二端点。

16. 如权利要求 13 所述的系统，其特征在于，所述核心电路更包括：

至少一 PMOS 交互耦接的晶体管结构，具有至少一对交互耦接的 PMOS 晶体

管，其源极耦接至一电源；以及

至少一 NMOS 交互耦接的晶体管结构，具有至少一对交互耦接的 NMOS 晶体管，其源极耦接至一电气接地端；

其中所述交互耦接的 PMOS 晶体管的漏极分别耦接至所述一个或一个以上输出中的一第一输出和一与其互补的第二输出，所述的交互耦接的 NMOS 晶体管的漏极分别耦接至所述第一输出和所述与其互补的第二输出；以及

其中所述 PMOS 或 NMOS 晶体管的一栅极是交互耦接至对应配对的另一 PMOS 或 NMOS 晶体管的漏极。

17. 一种对称化压控振荡器系统，其特征在于，该系统包括：

一频率调谐电路，包括一个或一个以上可变电容以接收一先已决定的调谐信号，及一用以改变该可变电容的电容值的频率调谐偏压信号；

一调变电路，包含一个或一个以上可变电容，用以调变一个或一个以上输出；以及

一核心电路，与频率调谐电路和调变电路并接，用以提供一振荡机制，该核心电路具有至少一电感模块；

其中所述对称化压控振荡器系统的电路组成皆是对称设置，且可变电容皆被调谐，以便在一输出频率传送输出；以及

其中频率调谐电路与调变电路被整合以包括：

一第一电容与一第二电容，将其第一端点分别耦接至所述一个或一个以上输出中的一第一输出和一互补的第二输出；

一第一可变电容群组，具有一第一可变电容与一第二可变电容，串接于该第一与第二电容之间，该第一与第二可变电容间的一中点耦接至所述调谐信号；

一电阻群组，与第一可变电容群组并接，具有一第一电阻与一第二电阻，串接于该第一与第二电容之间，该第一与第二电阻间的一中点耦接至所述频率调谐偏压信号；以及

一第二可变电容群组，与第一可变电容群组并接，具有一第三可变电容与一第四可变电容，串接于该第一与第二电容之间，该第三与第四可变电容间的一中点耦接至一调变信号；

其中第一与第二可变电容群组及电阻群组一同串接至第一与第二电容的第二端点。

18. 如权利要求 17 所述的系统，其特征在于，该系统更包括一锁相回路模块，以根据所述一个或一个以上输出，提供所述调谐信号。

19. 如权利要求 18 所述的系统，其特征在于，该系统更包括一外部控制电路，以提供所述调变信号。

20. 如权利要求 19 所述的系统，其特征在于，所述可变电容是 MOS 可变电容。

## 对称化压控振荡器系统

### 技术领域

本发明涉及一种对称化压控振荡器系统，特别是关于电感 - 电容槽式 (tank) 对称化压控振荡器系统的改良整合设计。

### 背景技术

移动电话的普及使无线架构与电路技术极受重视。此外，近年互补式金氧半导体 (CMOS) 技术的微缩化造成 MOS 组件的射频 (RF) 特性大幅提升。单晶收发器 (transceiver) 的设计已可用低成本 CMOS 技术实现，此即 CMOS RF 技术提升之例。RF CMOS 集成电路 (IC) 技术已进步至可商业运用的程度。

无线通讯收发器的一个关键组成是压控振荡器。压控振荡器是产生本地振荡 (LO) 信号给基频信号以用于向上转换 (up-conversion) 与向下转换 (down-conversion) 的频率合成器的一部分。对 CMOS 组件单晶整合而言，电感 - 电容 (LC) 槽式振荡器由于其较佳的相对相位噪声与较低的功率消耗，使其较其它形式振荡器为佳。即使对称化压控振荡器系统技术持续进步，然而，其设计仍为 RF 收发器设计的一个瓶颈与主要挑战。此等挑战包括减低相位噪声、功率消耗、及频率调谐 (tuning) 范围的最佳化。在 LC 槽式对称化压控振荡器系统中，相位噪声与功率消耗主要和该槽的品质因素 (Q) 及可变电容 (varactor) 的非线性度有关，该可变电容是特别设计的 PN 接面二极管，其电容值于逆向偏压模式下变化剧烈。有多种可变电容的类型：PN 接面、标准模式 P/NMOS、或累积模式 P/NMOS 的可变电容。频率调谐范围决定于该可变电容的调整范围及该对称化压控振荡器系统的寄生特性。因此，主要工作便是将该电感与可变电容的特性最佳化。施加至对称化压控振荡器系统的控制电压改变该可变电容的电容值，由此决定对称化压控振荡器系统的振荡频率。该电感 L 与并接的电容 C 依以下方程序决定对称化压控振荡器系统的振荡频率 f：

$$f = 1/2\pi(LC)^{1/2}$$

可变电容是用以涵盖一定的频带。对称化压控振荡器系统的主动组件克服该槽内的耗损。为减低对称化压控振荡器系统的相位噪声，该槽的被动组成需具备一大的品质因素，因为该槽的品质因素是以平方关系影响对称化压控振荡器系统的相位噪声。在适合移动通讯的频率，集成电感的品质因素通常远较普通二极管或 MOS 可变电容为低。在此等应用中，该电感即决定最差状况的相位噪声及对称化压控振荡器系统能否符合规格。

集成电感的性能极受不希望存在基板中的电流造成的损耗、或该电感线圈的串接电阻所影响。在数字 CMOS 技术中，其金属层远薄于用在双载子晶体管与 BiCMOS 技术的厚度，因而造成串接电阻大幅上升。再者，该基板掺杂浓度高，因此造成大的基板损耗。数字 CMOS 技术允许在同一芯片整合数字与模拟功能，而不会造成其制造成本指数增加。

此外，传统对称化压控振荡器系统需一大的晶粒尺寸，具有低线性度，且无信号调变能力。实体布局的寄生效应增加设定振荡频率的变化性，所以振荡频率无法可靠预测。

因此，对称化压控振荡器系统设计技艺的需求，便是将较小占地面积 (footprint)、较高线性度、稳定的设定振荡频率、及具有信号调变能力等特性，结合到改良的对称化压控振荡器系统设计中。

### 发明内容

本发明所要解决的技术问题是提供两种对称化压控振荡器系统电路架构，以改良对称化压控振荡器系统电路特性。

根据本发明的实施例，一种对称化压控振荡器系统包括一频率调谐电路，包括一个或一个以上可变电容以接收一先已决定的调谐信号，及一用以改变该可变电容的电容值的频率调谐偏压信号；一调变电路，与包含一个或一个以上可变电容的频率调谐电路并接，所述调变电路包括一个或一个以上可变电容以接收一调变信号，通过所述调变信号改变所述调变电路的电压以改变所述调变电路的可变电容的电容值，由此改变输出频率的调变；以及一核心电路，与频率调谐电路和调变电路以基本上并联的方式耦接，用以提供一振荡机制；其中核心电路具一电感模块，与频率调谐电路和调变电路以基本上并联的方式耦接；

且其中该对称化压控振荡器系统的电路组成皆是对称设置，以减低相位噪声，及增加其振荡效率。

#### 附图说明

图 1 表示一个传统 LC 槽式对称化压控振荡器系统电路。

图 2 表示根据本发明一实施例的一高线性度、信号调变的对称化 LC 槽式对称化压控振荡器系统电路的一方块图。

图 3 表示根据本发明另一实施例的一分离式对称化 LC 槽式对称化压控振荡器系统电路。

图 4A 与图 4B 表示根据本发明另一实施例的另一分离式对称化 LC 槽式对称化压控振荡器系统电路。

图 5 表示根据本发明另一实施例的一集成式对称化 LC 槽式对称化压控振荡器系统电路。

100 传统 LC 槽式对称化压控振荡器系统电路

102 可变电容

104 电感

106 NMOS 交互耦接的 MOSFET 结构

108 定流电源

200 高线性度、信号调变的对称化 LC 槽式对称化压控振荡器系统电路

202 频率调谐电路

204 调变电路

206 核心电路

210 外部控制电路

212 PLL 模块

300 分离式对称化 LC 槽式对称化压控振荡器系统电路

302 高线性度、信号调变的可变电容电路

304 电源

306 电感

308、310 PMOS/NMOS 交互耦接的晶体管结构

312 电气接地端  
313 调变电路  
314、316 电容  
318、320 可变电容  
322、324 电阻  
326 节点  
328 节点  
330 节点  
331 频率调谐电路  
332、334 电容  
336、338 可变电容  
340、342 电阻  
344、346 节点  
402 可变电容电路  
406A、406B 电感模块  
410 NMOS 交互耦接结构  
502 高线性度、信号调变的可变电容电路  
504 电源  
506 电感  
508、510 交互耦接的晶体管结构  
512 电气接地端  
514、516 电容  
518、520、536、538 可变电容

### 具体实施方式

以下是根据本发明不同实施例所提供的改良式对称化压控振荡器系统电路的细节说明。不同实施例说明不同电容与电感是如何被调整，以致该对称化压控振荡器系统的总体电容与电感被调谐，而在一个选定的频率、或当输出被调

变时在一个频带内传送一个输出。

图 1 表示一个传统 LC 槽式对称化压控振荡器系统电路。一电路 100 包括两个可变电容 102、两个电感 104、两个 NMOS 交互耦接的 MOSFET 结构 106、及一个定流电源 108。该 NMOS 交互耦接的 MOSFET 结构 106 提供必需的负电阻以消除该共振器的损耗。根据 Barkhaussen 定律，当循环增益大于一且当该阻抗的虚部为零时，振荡便发生。该对称化压控振荡器系统振荡频率由以下方程序决定：

$$f = 1/2\pi(LC)^{1/2}$$

其中 L 是该二电感 104 的总电感，而 C 是包括该二可变电容 102 及一电路寄生电容的网络电容。

由于此设计并没采用一对称化架构，其寄生电容可能极大且无法决定。如此一来，电路 100 具备一大的寄生电容便无法准确预测该对称化压控振荡器系统的输出频率。注意该电路 100 并无一内建的调变功能，因此需一外部调变电路。还有，该电路 100 线性度低，从而在输出产生额外的闪烁 (flicker) 噪声。由于此设计非对称的架构，偶次模式谐波无法被抑制。基于以上因素，该整个 LC 槽式电路的加载 (loaded) 品质因素无法被可靠与准确地预测。

图 2 表示根据本发明一实施例的一高线性度、信号调变的对称化 LC 槽式对称化压控振荡器系统电路 200 的一方块图。该电路 200 包括一个频率调谐电路 202、一个调变电路 204、一个核心电路 206、及如 OUTPUT\_P 和 OUTPUT\_N 的对称化压控振荡器系统输出。由于该对称化压控振荡器系统输出是位于一特别的输出频率，它们也可被称为载波输出。一个频率调谐偏压信号 VTUNE\_BIAS 可提供先已决定的电压，例如加至该对称化压控振荡器系统的一固定电压，以调谐电路 200。根据该对称化压控振荡器系统的电路设计，该对称化压控振荡器系统可包含单一或多个频带。固定电压是根据一高线性度信号调变可变电容电路中，可变电容的类型而定，例如 PN 接面、标准模式 P/NMOS、或累积模式 P/NMOS 的可变电容。此电路会在图 3 详细讨论。

该对称化压控振荡器系统电路 200 更可选择耦接一外部控制电路 210，如一个模拟基频 (ABB) 电路，以提供一个调变控制信号 VTUNE\_MODULATION，且更耦接一锁相回路 (PLL) 频率合成器，或简单说成一 PLL 模块 212。如果需要，该

VTUNE\_BIAS 信号可由外部控制电路 210 产生。PLL 模块 212 外接于该对称化压控振荡器系统之外，当其输出频率被锁定时，它利用一个调谐信号 VTUNE（例如一锁相回授信号）以锁定其输出相位。我们需了解 VTUNE 与 VTUNE\_BIAS 共同控制频率调谐电路的可变电容，且当此二信号共同作用以改变可变电容的总电容时，VTUNE\_BIAS 不须被锁定到一固定电压。该对称化压控振荡器系统的输出被送至 PLL 模块，且为 PLL 所取样，以维持输出频率和相位的稳定。PLL 模块 212 通过改变加至频率调谐电路 202 中载波频率可变电容的电压 VTUNE，改变可变电容的电容值，而提供精确的对称化压控振荡器系统输出频率控制与相位控制。如此一来，通过改变电容与电感或 LC 槽的特性，输出振荡频率也会改变。当将 VTUNE\_MODULATION 信号加至调变电路 204 中的调变可变电容时，此信号可改变其电压以改变可变电容的电容值，由此也改变输出频率的调变。任何调变类型皆可用以调变该对称化压控振荡器系统输出频率，例如 AM（调幅）、FM（调频）、FSK（频移键控）等。注意若是没有调变，源自该对称化压控振荡器系统的输出是位在一特别的输出频率；而若有调变，该输出便以一个经调变载波频率所载的波形出现。两种情形输出的振幅主要是由该电路的一个品质因素决定。

图 3 表示根据本发明第一实施例的一分离式对称化 LC 槽式对称化压控振荡器系统电路 300。该电路 300 包括一个高线性度、信号调变的可变电容电路 302、一个包括一电源 304 的核心电路、一个电感 306、一对 PMOS/NMOS 交互耦接的晶体管结构 308 和 310、及两个对称化压控振荡器系统输出 OUTPUT\_P 和 OUTPUT\_N。我们需了解该二对称化压控振荡器系统输出是彼此互补的。从制造的角度看，电路 300 可以标准 CMOS 制程被制造在如一 P 型基板的一个半导体基板上。

电路 300 自例如 VCC 或其它电流源的电源 304 接收其电源，且连接至一个电气接地端 312 或 VSS。该电路 300 是制造于 CMOS 基板上，因而导致一较小的占地面积，且因此使其比传统对称化压控振荡器系统设计具一较低的制造成本结构。该电路 300 架构具极佳的对称性，此可由交互耦接的晶体管结构 308 和 310 的电路设计、可变电容电路 302、及电感 306 皆是对称设计看出。本发明对称化对称化压控振荡器系统设计减少偶次模式谐波，且和传统对称化压控振荡器系统设计比起来，大幅降低对称化压控振荡器系统输出的闪烁噪声。电感模

块 306 提供一先已决定的电感值给电路 300，且连接至其两边的两个输出。在此实施例中，假设该电感的值不可变，以致频率调谐主要是通过可变电容的调谐以达成。然而，我们需了解该电感可做成其电感值为一可控制变量的方式。

在此实施例中，可变电容电路 302 是采用一“分离式”设计，原因就在一个调变电路 313 与一个频率调谐电路 331 是两个相对独立的电路。将调变电路 313 与频率调谐电路 331 分离，使二电路其中的一或两者的施行可符合一特别的设计规格，因此当调变功能可为一供选择而非必要的特征时，占地面积便可较小。

可变电容电路 302 的调变电路 313 包括电容 314 与 316，分别和可变电容 318 与 320 串接，由此增加电路线性度。在此实施例中，可变电容 318 与 320 是 PMOS 或 NMOS 可变电容。电路 313 提供一高线性度的可变电容电路，能够采用任何调变类型。电容 314 与 316 也分别和电阻 322 与 324 串接。电阻 322 在节点 326 供应一可决定或相对固定的电压，此节点两侧连接电容 314 与可变电容 318；而电阻 324 在节点 328 供应一可决定或相对固定的电压，此节点两侧连接电容 316 与可变电容 320。此结构中有两个低通滤波器以消除外部噪声：电阻 322 与电容 314，及电阻 324 与电容 316。电路 300 在节点 330 接至组件接地端，此节点是位于该二电阻的中点。若不将此节点接地，当该电路是设定为差分模式时，该节点仍可被视为一虚拟 AC 接地端。如图所示，可变电容 318 与 320 基本上与电阻 322 与 324 以并联方式耦接。通过施加调变信号 VTUNE\_MODULATION 至可变电容 318 与 320 的中点，电路 300 输出便可被调变。施加的电压改变可变电容 318 与 320 的电容值。当电容值改变时，频率也随之变动。我们需了解对称化压控振荡器系统输出频率可以 AM（调幅）、FM（调频）、FSK（频移键控）、或其它调变类型予以调变。

可变电容电路 302 的频率调谐电路 331 控制输出频率与相位。输出频率通过控制 VTUNE\_BIAS 与 VTUNE 两个信号调整。有了 PLL 模块提供 VTUNE 信号，通常会关闭一个控制回路，以维持输出频率和相位稳定度。电容 332 与 334 分别和可变电容 336 与 338 串接，由此增加电路线性度。电容 332 与 334 也分别和电阻 340 与 342 串接。电阻 340 和电容 332 的组合，类似于电阻 342 和电容 334

的组合，可视为一差分低通滤波器，用以消除外部噪声。VTUNE\_BIAS 信号可由一电路 300 外部的电压源提供，通过电阻 340 与 342 供应一个相对固定的电压至节点 344 与 346，此二节点分别连接至电容 332 与可变电容 336，及电容 334 与可变电容 338。我们需了解电压源提供的电压准位视可变电容电路 302 中可变电容的类型而定，该类型例如 PN 接面、标准模式 P/NMOS、或累积模式 P/NMOS 的可变电容。此稳频调谐偏压信号 VTUNE\_BIAS 提供一参考电压，协同信号 VTUNE，改变可变电容 338 的电容值，由此将电路 300 的输出调谐至一先已决定的频率。我们需了解输出频率是决定于电路 300 所有电容、可变电容、及电感的总体，且利用 VTUNE 与 VTUNE\_BIAS 仅是调整频率的方法之一。此外，所提供的 VTUNE\_BIAS 信号可帮助稳定输出及避免闪烁噪声。如同我们所了解的，一适当选取可变电容电路的电性可大幅减少闪烁噪声被向上转换。

在此实施例中，核心电路和频率调谐电路与调变电路并接。该核心电路提供电源与其它组成以产生振荡，从而通过选择性地调谐前述调谐机制，一个输出频率便可产生。如图所示，至少有一个 PMOS 交互耦接的晶体管结构 308，具有至少一对交互耦接的 PMOS 晶体管，其源极皆耦接至一电源。类似地，至少有一个 NMOS 交互耦接的晶体管结构 310，具有至少一对交互耦接的 NMOS 晶体管，其源极皆耦接至一第二电源，此第二电源与 VCC 互补，例如一电气接地端或该电路的 VSS 便是。PMOS 和 NMOS 的漏极耦接至第一或第二输出两者至少之一输出。该交互耦接的设置，是将该 PMOS 或 NMOS 的一个栅极，交互耦接至对应成对的另一 PMOS 或 NMOS 的一个漏极。晶体管结构 308 与 310 提供所需的负电阻以增加电源，由此补偿该并接式 LC 共振槽的损耗。

我们需了解，由于输出频率是根据该对称化压控振荡器系统电路中不同零件提供的所有电容与电感的总值，将可变电容 332、334、336 与 338 和电感 306 整合以形成该对称化压控振荡器系统的 LC 槽，对电路 300 性能极具帮助。若包含调变电路，电容组件 314、316、318 与 320 也对该对称化压控振荡器系统电路最终性能有所帮助。数学上，输出频率和可变电容与电感 306 的关系可用以下方程式表示：

$$f = 1 / ((C_1 + C_2) L)^{1/2}$$

其中 C1 是可变电容 318 与 320 的总电容，C2 是可变电容 336 与 338 的总电容，而 L 是电感 306 的电感值。如前所示，当 C1 与 C2 改变而 L 不变时，输出频率便大体决定。此外，将前述零件适当地对称设计，可减少电感与电路的寄生电容，因而减少偶次模式谐波、闪烁噪声、及相位噪声干扰。

可变电容电路 302 的一个优点便是其优越的线性度。电容 314 与 316 和可变电容 318 与 320 采用串接设置、及电容 332 与 334 和可变电容 336 与 338 亦采用串接设置皆使可变电容电路 302 的线性度增加。在电路 300 中，PMOS/NMOS 交互耦接的晶体管结构 308 与 310、电感 306、及电路 313 与 331 皆是对称安置。此对称减少偶次模式对称化压控振荡器系统谐波，且和传统对称化压控振荡器系统设计相较，更减少对称化压控振荡器系统输出的闪烁噪声。电路 300 的对称设计大幅减少电路内的寄生电容，因而于设计阶段提供输出频率的稳定度与设定输出频率的准确性。对此实施例而言，可变电容电路 302 的另一优点便是内建信号调变与 PLL 的功能。内建信号调变的功能免除一外部信号调变器的需求，可减少芯片尺寸（尺寸减少 35 至 45%）及降低制造成本。此外，内建的低通滤波器不需额外零件便可消除外部噪声。最后，若设计规格不需调变电路，此实施例采调谐和调变电路分离设计，将使芯片尺寸可更缩减。

此实施例采用一个具有对称化电感设计的互补式交互耦接架构。和传统采用非对称化电感的设计相较，一些实验证明，在一给定的功率消耗水准下，此新设计可改善输出电压摆幅（swing）与相位噪声分别达 65% 与 2.3dB；同时，和传统电感设计相比，需求的芯片面积可缩减达 36% 之多。

图 4A 与图 4B 表示根据本发明另一实施例的两个分离式对称化 LC 槽式对称化压控振荡器系统电路。在图 4A 中，可变电容电路 402 和电路 300 中的电路 302 相同。然而，电感 306 在此被分为对称的两个部分 406A 与 406B；而两个输出信号 OUTPUT\_P 与 OUTPUT\_N 则继续提供电路输出；还有，结构 308 在此不再出现，而 NMOS 交互耦接结构 410 则予保留。电路 400 具有和电路 300 类似的性能与优点。类似地，在图 4B 中，电路内保留晶体管结构 408，而该二电感模块 406A 与 406B 则可将图 3 中的交互耦接的晶体管结构 310 取代，放置于靠近接地端而非正电源（如 VCC）的地方。

图 5 表示根据本发明另一实施例的一积体式对称化 LC 槽式对称化压控振荡器系统系统。在此实施例中，一个高线性度、信号调变的可变电容电路 502 展现一个“整合式”设计，其调变与频率调谐电路二者电气上和实体上皆结合为一。和电路 300 相较，该对称化压控振荡器系统系统 500 不需电容 332 与 334、及电阻 340 与 342。通过减少零件数量及通过整合功能，一较小的占地面得以达成。将此等电路整合后，电路的寄生效应可轻易补偿，由此该对称化压控振荡器系统整体的加载品质因素可容易与精确计算。一个包括一电感 506 与二交互耦接的晶体管结构 508 与 510 的核心电路和电路 300 中所示相同。类似地，该对称化压控振荡器系统系统 500 是由二电源线供给电源，例如一个电源 504 和一电气接地端 512。接地端 512 可被视为一 AC 虚拟接地端。此位居该对称化压控振荡器系统系统 500 中点的 AC 虚拟接地端减少 LC 槽式电路的串接电阻，因此改善该 LC 槽的品质因素。

可变电容电路 502 调谐与调变结合的部分控制输出频率与相位。一电容 514 与一可变电容 518 串接，而一电容 516 与一可变电容 520 串接，由此增加可变电容电路 502 其调谐部分的线性度。在可变电容电路 502 的调谐部分中，可变电容 518 与 520 是 CMOS 可变电容，且提供 PLL 功能。电容 514 与 516 也分别和电阻 522 与 524 串接。电阻 522 与电容 514，及类似地电阻 524 与电容 516 可被视为二低通滤波器，用以消除外部噪声。一个 VTUNE\_BIAS 信号连接至该对称化压控振荡器系统系统 500 外部的电压源，此电压源供应一固定电压至电阻 522 与 524 中的一接点。该固定电压准位视可变电容电路 502 中的可变电容类型而定。一个 VTUNE 信号被提供至二可变电容 518 与 520 中的接点。该 VTUNE 与 VTUNE\_BIAS 信号共同控制可变电容 518 与 520 的调整。

可变电容电路 502 的调变部分包括电容 514 与 516，二者和可变电容 536 与 538 串接。一个调变信号 VTUNE\_MODULATION 由在可变电容 536 与 538 中的节点施加一电压以主导调变功能。在此例中，可变电容 536 与 538 是 MOS 可变电容。此可变电容电路 502 的调变部分提供一高线性度的可变电容电路，具有采用任何调变类别的能力；且此电路具备小的对称化压控振荡器系统增益 ( $K_{vco}$ )，促使调变容易。我们需了解对称化压控振荡器系统输出频率可以 AM (调幅)、FM

(调频)、FSK(频移键控)、或其它调变类型予以调变。

此实施例整合一个高线性度、信号调变可变电容电路的功能。虽然频率调谐部分与调变部分被整合，二者基本上仍可被视为并接设置。如分离模式中的零件一般，其电路零件基本上是以对称方式设置。此等整合使电路的寄生效应可轻易补偿，由此整体的加载品质因素可容易与精确计算。此实施例亦删除一些电路零件，由此在维持特性优势时，能减少占地面积与成本。

以上说明提供许多不同实施例或实现本发明不同特征的实施例。所述零件与过程的特定实施例是用以帮助阐明本发明。此等实施例当然仅是实施例，而非用以将权利要求范围再予限制。

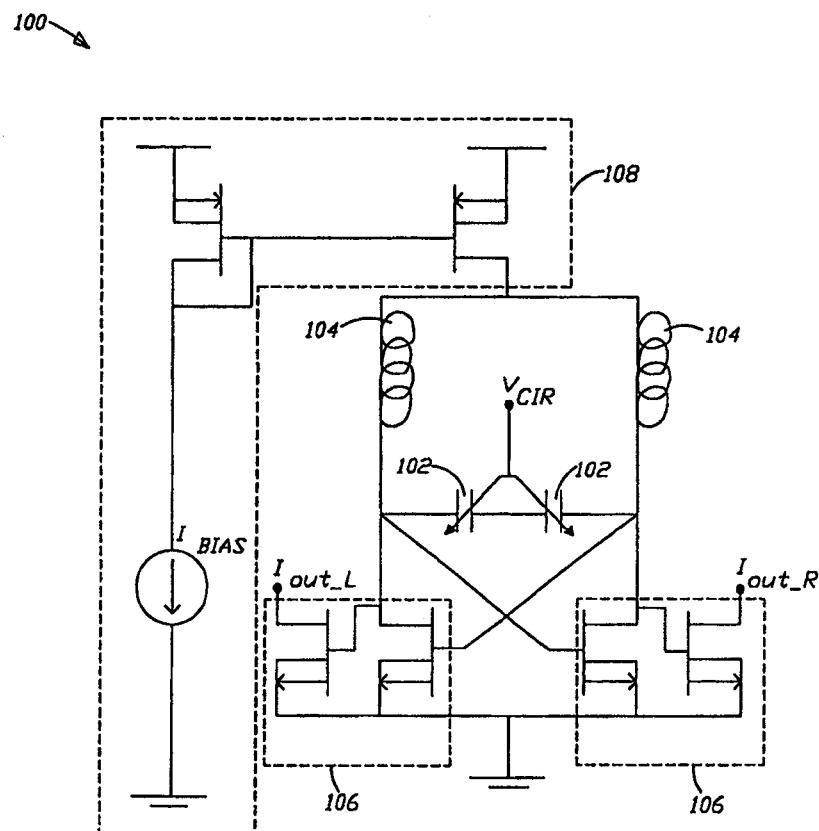


图 1

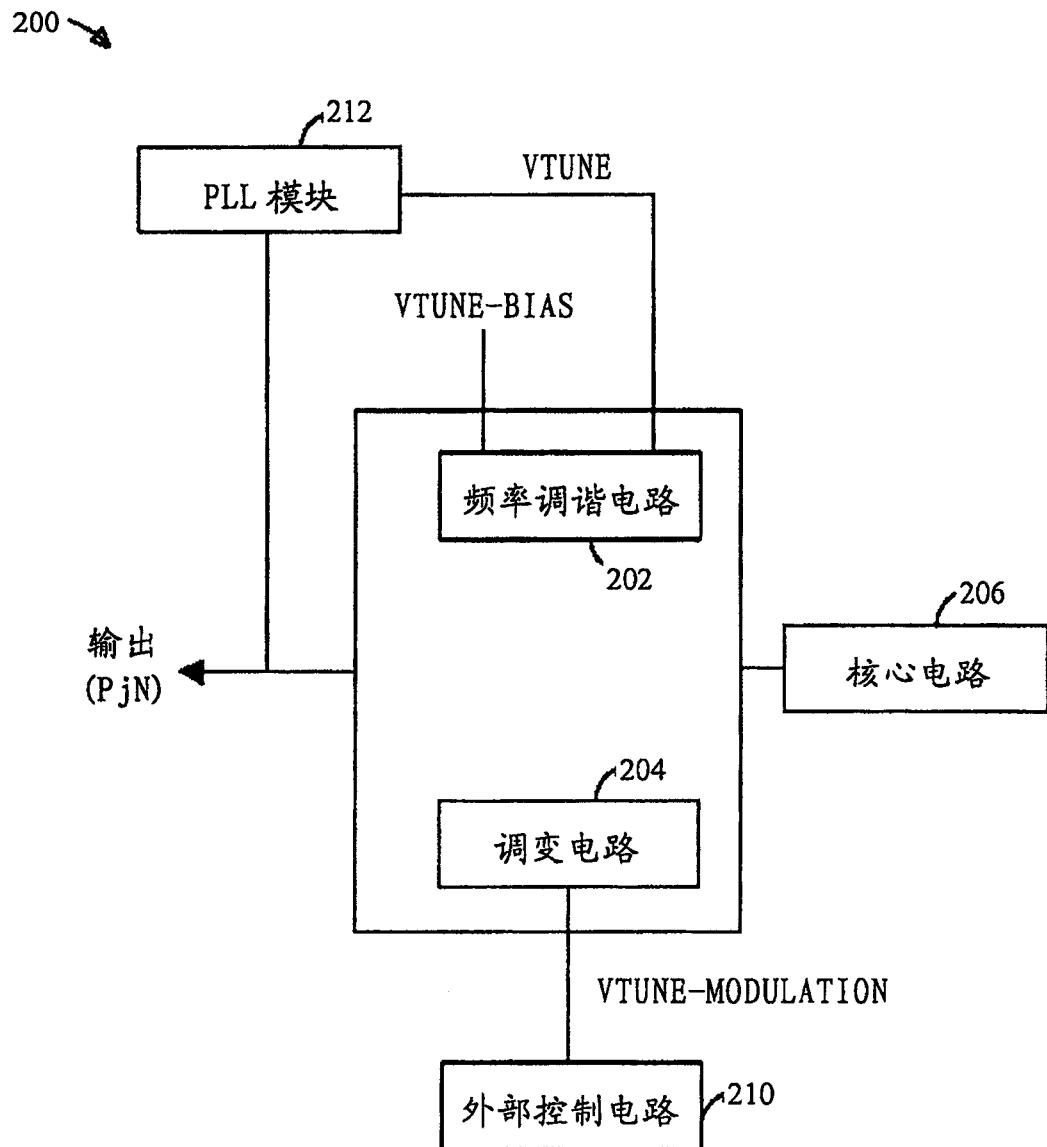


图 2

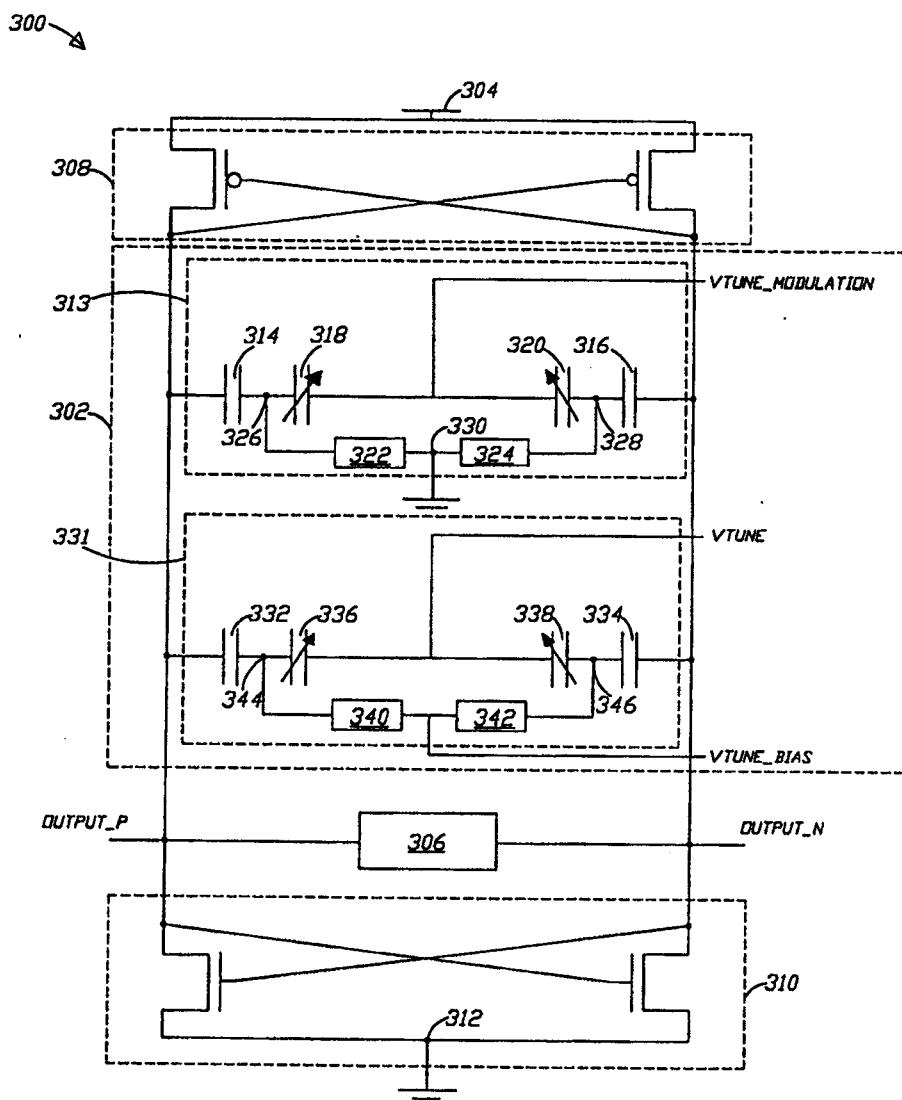


图 3

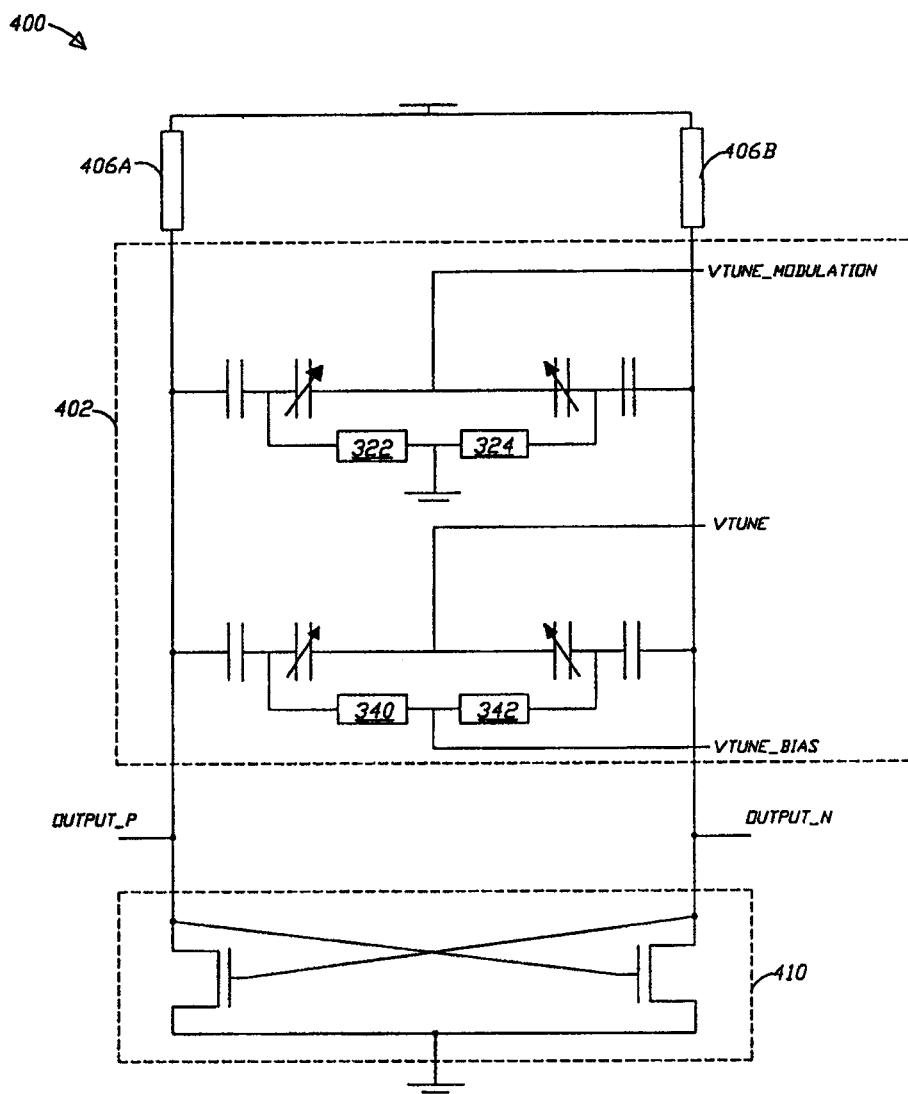


图 4A

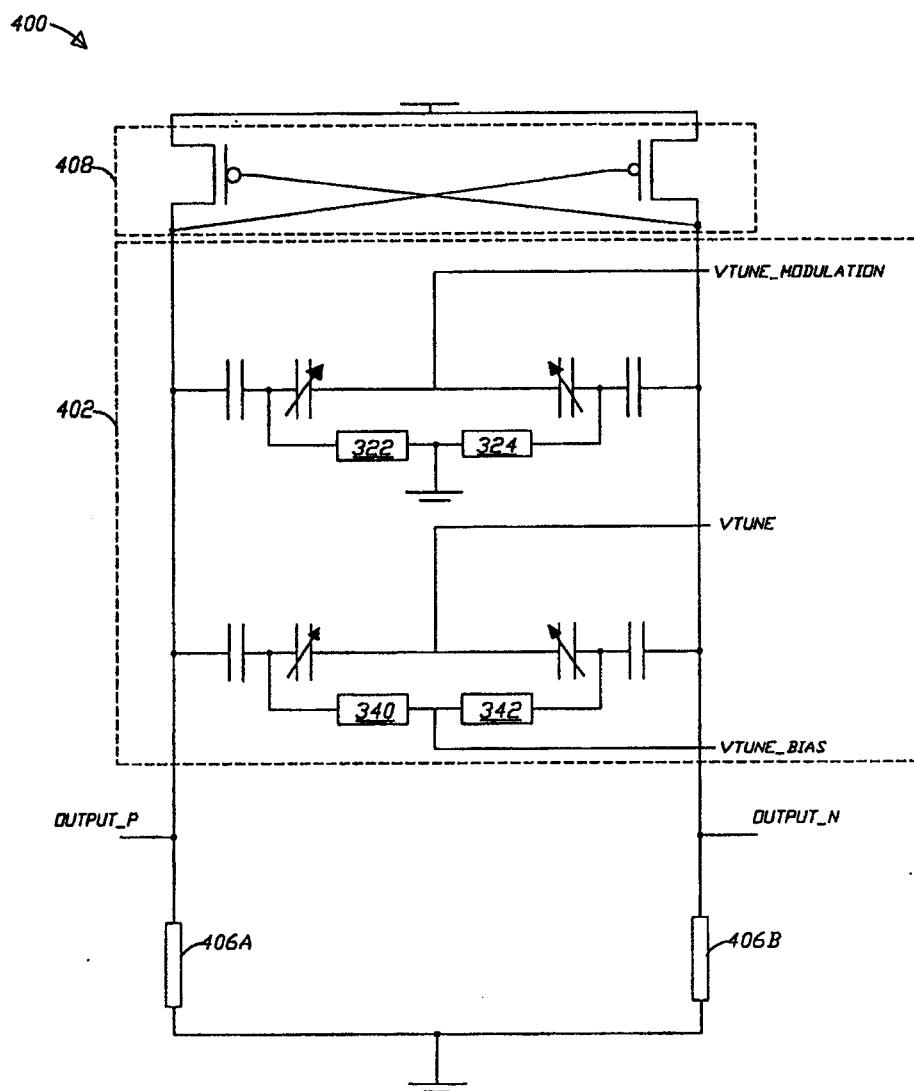


图 4B

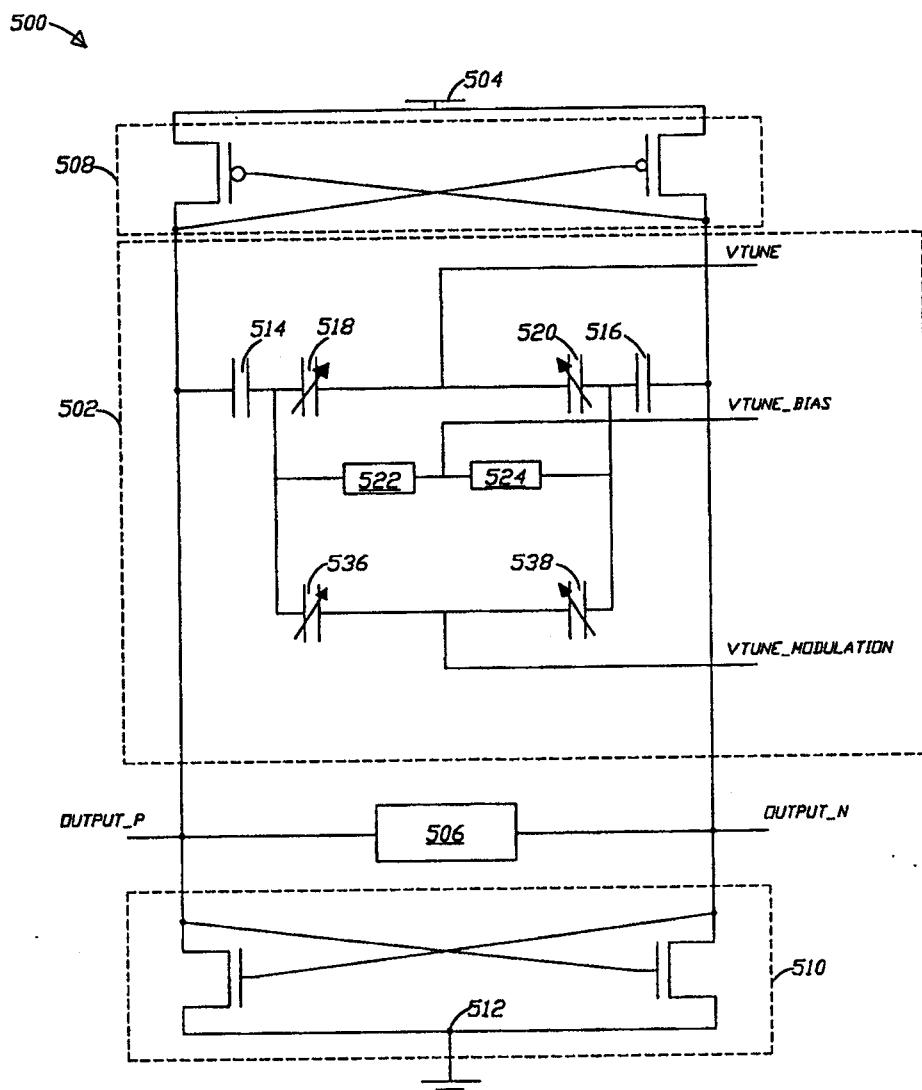


图 5