

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局(43) 国际公布日
2012 年 1 月 5 日 (05.01.2012)(10) 国际公布号
W O 2012/000295 A I

- (51) 国际分类号 :
H03M 1/12 (2006.01)
- (21) 国际申请号 : PCT/CN20 10/080285
- (22) 国际申请日 : 2010 年 12 月 27 日 (27.12.2010)
- (25) 申 请 言 : 中文
- (26) 公布语言 : 中文
- (30) 优先权 :
20101021705 11 2010 年 6 月 30 日 (30.06.2010) CN
- (71) 申请人 (除美国外的所有指定国): 大连理工大学 (DALIAN UNIVERSITY OF TECHNOLOGY) [CN/CN]; 中国辽宁省大连甘井子凌工路 2 号土木水利学院, Liaoning 116024 (CN)。
- (72) 发明人 及
- (75) 发明人/申请人 (仅对美国): 邱铁 (QIU, Tie) [CN/CN]; 中国辽宁省大连市甘井子区凌工路 2 号软件学院, Liaoning 116620 (CN)。夏锋 (XIA, Feng) [CN/CN]; 中国辽宁省大连市甘井子区凌工路 2 号机械学院, Liaoning 116620 (CN)。刘大伟 (Liu, Dawei) [CN/CN]; 中国辽宁省大连甘井子凌工路 2 号机械学院, Liaoning 116620 (CN)。
- (74) 代理人 大连理工大学专利中心 (PAINTER OF DUT); 中国辽宁省大连甘井子凌工路 2 号大连理工大学专利中心, Liaoning 116024 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

[见续页]

(54) Title: DUAL-MCU CONTROLLING MULTI-CHANNEL ANALOG SIGNAL ACQUISITION DEVICE

(54) 发明名称: 双 MCU 控制多通道高速模拟信号采集器

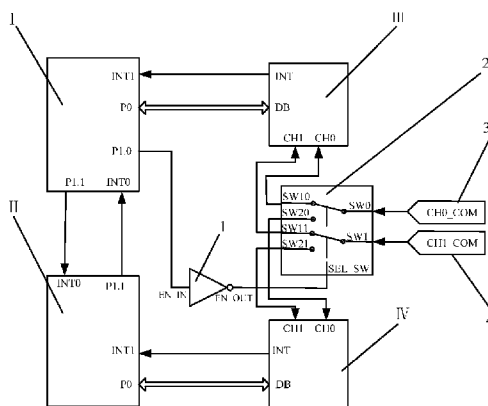


图 1 i Fig. 1

(57) Abstract: A dual-MCU controlling multi-channel analog signal acquisition device is composed of the following modules: the first microcontroller module, the second microcontroller module, the first multi-channel A/D converter module, the second multi-channel A/D converter module, logic not gate, programmable multi-channel selector composed of CPLD, the first multi-channel analog input interface and the second multi-channel analog input interface. The general input output P0 port of the first microcontroller module is connected to the data bus DB port of the first multi-channel A/D converter module. The INT pin of the first multi-channel A/D converter module is connected to the INT1 pin of the first microcontroller module. The dual-MCU samples the analog signals alternatively with a good performance on real-time and maintainability.

[见续页]





(57) 摘要：

一种双 MCU 控制多通道模拟信号采集器，由以下组件组成：第一微控制器模块、第二微控制器模块、第一多通道 A/D 转换器模块、第二多通道 A/D 转换器模块、逻辑非门、由 CPLD 构成的可编程多通道选择器、第一多路模拟量输入接口 II 和第二多路模拟量输入接口 II。第一微控制器模块的通用输入输出 P0 端口与第一多通道 A/D 转换器模块的数据总线 DB 端口相连，第一多通道 A/D 转换器模块的引脚 INT 与第一微控制器模块的 INT1 引脚相连。两个 MCU 交替采集模拟信号，具有良好的可维护性和实时性。

说明书

发明名称 :双 MCU 控制多通道高速模拟信号采集器

[1] 技术领域

[2] 本发明双微控制器 (以下简称 MCU) 控制多通道模拟信号采集器属于电子通信领域 , 特别涉及高速变化的模拟信号采集 , 并转换成数字信号传送给 MCU 进行处理。

[3] 背景技术

[4] 数字信号通信稳定、易于控制和处理 , 是当前应用最多的通信方式。随着信息技术的发展 , 越来越多的模拟信号需要转换成数字信号。对于一般的低速模拟信号 , 可以通过一个 MCU 控制一个模拟 / 数字转换器 (以下简称 A/D) 来实现 , 但是当模拟信号变化特别快时 , 很难保证所采集的模拟信号不失真 , 因此设计一款性能优越的高速模拟信号采集器就显得非常重要了。在文献《单片机与嵌入式系统应用》2008 年第 9 期上 , 邱铁发表了'双 MCU 的 CAN 总线中继器设计', 文中采用两片 AT89C51 作为主控制单元 , 以双口 RAM 作为总线数据缓冲区 , 搭建 CAN 总线中继器控制系统 , 双 MCU 采用查询的方式进行联络。该文献中采用通用输入 / 输出引脚进行相联 , 但是 , 两个 MCU 之间不能采用中断的方式进行通信联络 , 影响双 MCU 通信效率。申请号为 200710140206 , 公告号为 100553149 的发明专利'数字模拟转换器及转换方法', 公告了一种数字模拟转换器 , 是基于单路的转换方法而提出的 , 不能对多路模拟信号进行分时高速采集处理。

[5] 发明内容

[6] 本发明要解决的技术难题是如果采用传统的信号采集方法 , 采集多路高速变化的模拟信号 , 无法保证信号不失真。因为 , A/D 转换后数据一般要进行换算、数据处理和存储等操作 , 很难保证高速变化的模拟信号数据采集的实时性。而本发明的双 MCU 控制多通道高速模拟信号采集器 , 是采用硬件复杂可编程逻辑器件 (以下简称 CPLD) 作为高速开关切换的带有多通道的高速处理模拟信号的装置 , 双 MCU 之间采用中断引脚相连接 , 灵活控制多通道高速模拟信号采集

器采用高速多路开关来实现分时采集模拟信号，采集速度快，保证采集的实时性，解决了信号不失真问题。

[7] 本发明采用的技术方案是双 MCU 控制多通道模拟信号采集器由第一微控制器模块 I、第二微控制器模块 II，第一多通道 A/D 转换器模块 m，第二多通道 A/D 转换器模块 IV，逻辑非门 1，用 CPLD 制作的可编程多通道选择器 2、第一多路模拟量输入接口 3 和第二多路模拟量输入接口 4 组成。

[8] 第一微控制器模块 I 的通用输入输出第 0 端口 P0 与第一多通道 A/D 转换器模块 m 的数据总线 DB 相连用来传输一个模拟信号采样点的数据，第一多通道 A/D 转换器模块 m 的中断引脚 INT 与第一微控制器模块 I 的中断第 1 引脚 INT1 相连，当第一多通道 A/D 转换器模块 m 采样完成后向第一微控制器模块 I 发中断信号，请求处理数据；第二微控制器模块 II 的通用输入输出第 0 端口 P0 与第二多通道 A/D 转换器模块 IV 的数据总线 DB 相连用来传输模拟信号下一个采样点的数据，第二多通道 A/D 转换器模块 IV 的中断引脚 INT 与第二微控制器模块 II 的中断第 1 引脚 INT1 相连，当第二多通道 A/D 转换器模块 IV 采样完成后向第二微控制器模块 II 发中断信号，请求处理数据；第一微控制器模块 I 的通用输入输出第 1 端口第 1 引脚 P1.1 作为联络信号与第二微控制器模块 II 的中断第 0 引脚 INTO 相连，第二微控制器模块 II 的通用输入输出第 1 端口第 1 引脚 P1.1 作为联络信号与第一微控制器模块 I 的中断第 0 引脚 INTO 相连；第一微控制器模块 I 的通用输入输出第 1 端口第 0 引脚 P1.0 与逻辑非门 1 的输入引脚 EN_IN 相连，作为逻辑非门 1 的输入信号；逻辑非门 1 的输出引脚 EN.OUT 连接到可编程多通道选择器 2 的多路选择切换控制引脚 SEL_SW 上；可编程多通道选择器 2 的开关状态 1 第 0 引脚 SW10 与第一多通道 A/D 转换器模块 m 的模拟信号输入 0 通道 CH0 相连，可编程多通道选择器 2 的开关状态 1 第 1 引脚 SW11 与第一多通道 A/D 转换器模块 m 的模拟信号输入 1 通道 CH1 相连；可编程多通道选择器 2 的开关状态 2 第 0 引脚 SW20 与第二多通道 A/D 转换器模块 IV 的模拟信号输入 0 通道 CH0 相连，可编程多通道选择器 2 的开关状态 2 第 1 引脚 SW21 与第二多通道 A/D 转换器模块 IV 的模拟信号输入 1 通道 CH1 相连，用来实现多路模拟量的分时切换；可编程多通道选择器 2 的多通道

选择器输入端第 0 引脚 SW0 与第一模拟量输入接口 3 的模拟量输入第 0 引脚 CH0.COM 相连，可编程多通道选择器 2 的多通道选择器输入端第 1 引脚 SW1 与第二模拟量输入接口 4 的模拟量输入第 1 引脚 CH1_COM 相连。

[9] 用 CPLD 制作的可编程多通道选择器 2 逻辑功能真值表如下：

[10]

SEL_SW 引脚状态	多通道选择功能描述
0	SW0 与 SW10 相连接； SW1 与 SW11 相连接
1	SW0 与 SW20 相连接； SW1 与 SW21 相连接

[11] 本发明的效果是采用双 MCU 配合 A/D 转换器和可编程高速开关进行采集和处理模拟信号所转换的数据，用可编程逻辑器件制作的多路选择器，结构新颖、切换速度高，信号响应快。两个 MCU 交替采集和处理模拟信号数据，在时间上无需等待，实时性好。双 MCU 相互间通信，接口灵活方便，易与控制 and 扩展；具有良好的可维护，较好的经济性，制造方便，成本低。

[12] 附图说明

[13] 图 1 为双 MCU 控制多通道模拟信号采集器的总体结构图。其中，I -第一微控制器模块，II-第二微控制器模块，m -第一多通道 A/D 转换器模块，IV- 第二多通道 A/D 转换器模块，1-逻辑非门，2 -可编程多通道选择器，3 -第一模拟量输入接口，4 -第二模拟量输入接口；INT0 -中断第 0 引脚，INT1 -中断第 1 引脚，INT -中断引脚，P0 -通用输入输出第 0 端口，P1.0 -通用输入输出第 1 端口第 0 引脚，P1.1 -通用输入输出第 1 端口第 1 引脚，CH0 -模拟信号输入 0 通道，CH1 -模拟信号输入 1 通道，EN_IN -输入引脚，EN_OUT -输出引脚，SEL.SW -多路选择切换控制引脚，SW10 -开关状态 1 第 0 引脚，SW11 -开关状态 1 第 1 引脚，SW20 -开关状态 2 第 0 引脚，SW21 -开关状态 2 第 1 引脚，SW0 -多通道选择器输入端第 0 引脚，SW1 -多通道选择器输入端第 1 引脚，CHO.COM -模拟量输入第 0 引脚，CH1_COM -模拟量输入第 1 引脚。

[14] 图 2 为双 MCU 控制多通道模拟信号采集器软件控制流程图。

[15] 具体实施方式

[16] 下面结合说明书附图和技术方案详细说明本发明的具体实施方式：双 MCU 控制多通道模拟信号采集器电路模块连接关系，如说明书附图 1 所示。上电后，双 MCU 控制多通道模拟信号采集器软件控制流程，如说明书附图 2 所示。具体实现如下：

[17] 第一步：对第一微控制器模块 I 定义变量 SIG1-2，使其置 1，并将通用输入输出第 1 端口第 1 引脚 P1.1 置 1；对第二微控制器模块 II 定义变量 SIG2-1，使其清 0，并将通用输入输出第 1 端口第 1 引脚 P1.1 置 1。

[18] 第二步：第一微控制器模块 I 通过中断第 0 引脚 INTO 来获取第二微控制器模块 II 的状态信息，并判断 SIG1-2 是否真等于 1，如果 SIG2-1 等于 1，则进入第三步，否则在本步中循环，继续等待来自中断第 0 引脚 INTO 的中断请求发生，当中断发生时，将 SIG1-2 置 1；第二微控制器模块 II 通过中断第 0 引脚 INTO 来获取第一微控制器模块 I 的状态信息，并判断 SIG2-1 是否真等于 1，如果 SIG2-1 等于 1，则进入第六步，否则在本步中循环，继续等待来自中断第 0 引脚 INTO 的中断请求发生，当中断发生时，将 SIG2-1 置 1。

[19] 第三步：第一微控制器模块 I 将变量 SIG1-2 清 0，同时将通用输入输出第 1 端口第 0 引脚 P1.0 置 1。并对可编程多通道选择器 2 进行控制多通道切换，可编程多通道选择器 2 逻辑功能真值表如下：

[20]

SEL_SW 引脚状态	多通道选择功能描述
0	SW0 与 SW10 相连接；SW1 与 SW11 相连接
1	SW0 与 SW20 相连接；SW1 与 SW21 相连接

[21] 如说明书附图 1 所示，此时逻辑非门 1 的输入引脚 EN_IN 输入为 1，则输出引脚 EN_OUT 输出为 0，使可编程多通道选择器 2 的多路选择切换控制引脚 SEL.SW 清 0，将可编程多通道选择器 2 切换到与第一多通道 A/D 转换器模块 m 相连，使第一微控制器模块 I 处于数据采集状态；此时第二微控制器模块 II 进

行数据处理。

- [22] 第四步：第一微控制器模块 I 进行数据采集，采集过程中要判断数据采集是否完成，如果采集完成，则由第一多通道 A/D 转换器模块 m 的中断引脚 INT 触发第一微控制器模块 I 的中断第 1 引脚 INT1，使第一微控制器模块 I 进行中断服务，并进入第五步处理，否则在本步中等待采集完成；此时第二微控制器模块 II 进行数据处理或等待数据采集。
- [23] 第五步：第一微控制器模块 I 将通用输入输出第 1 端口第 0 引脚 P1.0 清 0，如说明书附图 1 所示，此时逻辑非门 1 的输入引脚 EN_IN 输入为 0，则输出引脚 EN_OUT 输出为 1，使可编程多通道选择器 2 的多路选择切换控制引脚 SEL.SW 置 1，将可编程多通道选择器 2 切换到与第二多通道 A/D 转换器模块 IV 相连。第一微控制器模块 I 将通用输入输出第 1 端口第 1 引脚 P1.1 清 0，触发第二微控制器模块 II 的中断第 0 引脚 INTO 的中断请求发生，将 SIG2-1 置 1。
- [24] 第六步：第二微控制器模块 II 将变量 SIG1-2 清 0；此时第一微控制器模块 I 进行数据处理或等待数据采集。
- [25] 第七步：第二微控制器模块 II 进行数据采集，采集过程中要判断数据采集是否完成，如果采集完成，则由第二多通道 A/D 转换器模块 IV 的中断引脚 INT 触发第二微控制器模块 II 的中断第 1 引脚 INT1，使第二微控制器模块 II 进行中断服务，进入第八步处理，否则在本步中等待采集完成。
- [26] 第八步：第二微控制器模块 II 将通用输入输出第 1 端口第 1 引脚 P1.1 清 0，触发第一微控制器模块 I 的中断第 0 引脚 INTO 的中断请求发生，将 SIG1-2 置 1，进入第二步处理。
- [27] 本发明双 MCU 控制多通道模拟信号采集器，第一微控制器模块 I 和第二微控制器模块 II 进行分时交替采集和处理模拟信号，对高速变化的模拟信号适应能力强，可以对多通道输入的模拟信号进行实时采集，采用双微控制器，采集和处理数据延迟时间短，效率高，能够适应高速模拟信号的采集和处理。可编程多通道选择器 2 采用 CPLD 硬件可编程制作，切换速度高。双 MCU 配合多通道 A/D 转换器和可编程多通道选择器装置，具有很强的扩展性强，便于移植到其

他模拟信号数据采集装置中。

权利要求书

[权利要求 1]

1、双 MCU 控制多通道模拟信号采集器，其特征是，双 MCU 控制多通道模拟信号采集器由第一微控制器模块（I）、第二微控制器模块（II），第一多通道 A/D 转换器模块（m），第二多通道 A/D 转换器模块（IV），逻辑非门（1），用 CPLD 制作的可编程多通道选择器（2）、第一多路模拟量输入接口（3）和第二多路模拟量输入接口（4）组成；

第一微控制器模块（I）的通用输入输出第 0 端口 P0 与第一多通道 A/D 转换器模块（m）的数据总线 DB 相连，第一多通道 A/D 转换器模块（III）的中断引脚 INT 与第一微控制器模块（I）的中断第 1 引脚 INT1 相连；第二微控制器模块（II）的通用输入输出第 0 端口 P0 与第二多通道 A/D 转换器模块（IV）的数据总线 DB 相连，第二多通道 A/D 转换器模块（IV）的中断引脚 INT 与第二微控制器模块（II）的中断第 1 引脚 INT1 相连；第一微控制器模块（I）的通用输入输出第 1 端口第 1 引脚 P1.1 作为联络信号与第二微控制器模块（II）的中断第 0 引脚 INTO 相连，第二微控制器模块（II）的通用输入输出第 1 端口第 1 引脚 P1.1 作为联络信号与第一微控制器模块（I）的中断第 0 引脚 INTO 相连；第一微控制器模块（I）的通用输入输出第 1 端口第 0 引脚 P1.0 与逻辑非门（1）的输入引脚 EN_IN 相连，作为逻辑非门（1）的输入控制信号；逻辑非门（1）的输出引脚 EN_OUT 连接到可编程多通道选择器（2）的多路选择切换控制引脚 SEL_SW 上；可编程多通道选择器（2）的开关状态 1 第 0 引脚 SW10 与第一多通道 A/D 转换器模块（m）的模拟信号输入 0 通道 CH0 相连，可编程多通道选择器（2）的开关状态 1 第 1 引脚 SW11 与第一多通道 A/D 转换器模块（m）的模拟信号输入 1 通道 CH1 相连；可编程多通道选择器（2）的开关状态 2 第 0 引脚 SW20 与第二多通道 A/D 转换器模块（IV）的模拟信号输入 0 通道 CH0 相连，

可编程多通道选择器 (2) 的开关状态 2 第 1 引脚 SW21 与第二多通道 A/D 转换器模块 (IV) 的模拟信号输入 1 通道 CH1 相连；可编程多通道选择器 (2) 的多通道选择器输入端第 0 引脚 SW0 与第一模拟量输入接口 (3) 的模拟量输入第 0 引脚 CH0_COM 相连，可编程多通道选择器 (2) 的多通道选择器输入端第 1 引脚 SW1 与第二模拟量输入接口 (4) 的模拟量输入第 1 引脚 CH1_COM 相连。

说明书附图

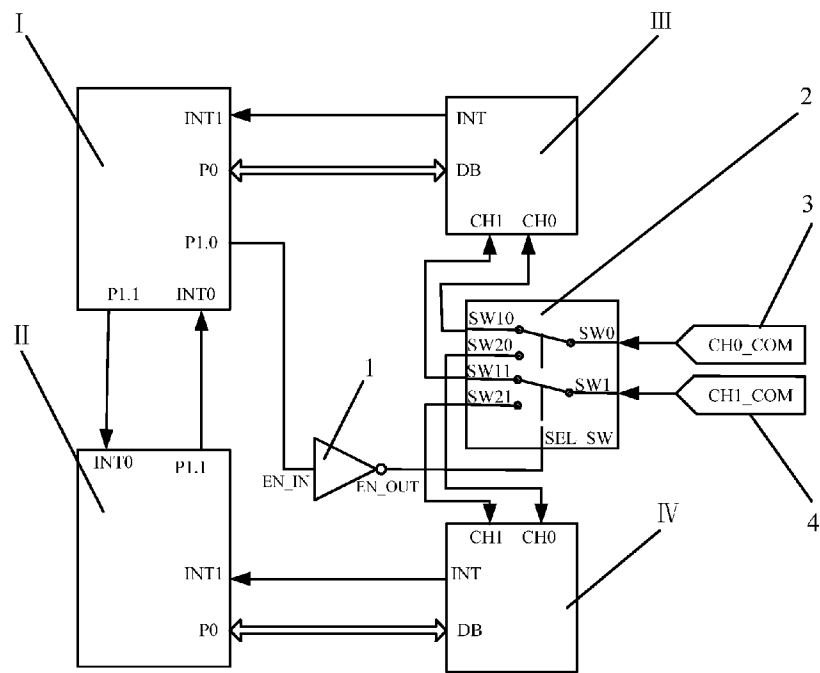


图 1

说明书附图

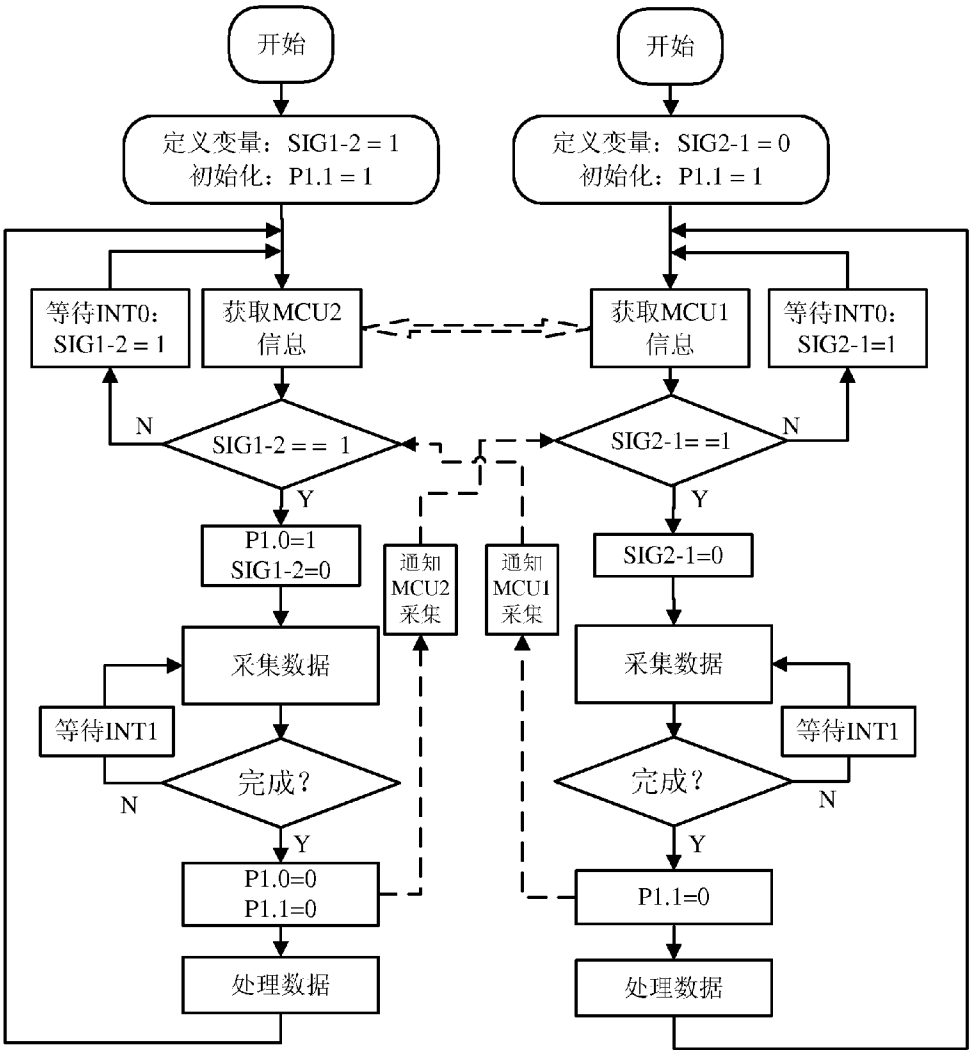


图 2

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN20 10/080285

A. CLASSIFICATION OF SUBJECT MATTER

H03MI/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G01C21/-; H03M1/-;G08C17 -;G06F3 -;G06F13/-;G06F1 1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI;EPODOC;CNKI;CNPAT:CPLD , A/D ,DOUBLE CPU,DOUBLE MCU,DUAL-CPU,DUAL-MCU,ANALOG SIGNAL ACQUISITION,CONVERT+,ALTERNAT+.MULTI-CHANNEL?

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN101469990A(HARBIN ENGINEERING UNIVERSITY) 01 July 2009 (01.07.2009) Page 3 line 18-Page 5 line 2 of the description, Figs. 1-3	1
PX	CN101908885A(DALIAN UNIVERSITY OF TECHNOLOGY) 08 Dec.2010(08. 12.2010) Claim 1 ,Paragraph [1]-[22] of the description, Figs. 1-2	1
A	QIU,Tie,et al. DESIGN OF DUAL-MCU BASED CAN BUS RELAYER, MICROCONTROLLER & EMBEDDED SYSTEMS, 30 Sept.2008 (30.09.2008) No.9,2008. Pages 71-73	1
A	ICN101 1191 17A (MEDIATEK INC.) 06 Feb.2008(06.02.2008) the whole document	1

☒ Further documents are listed in the continuation of Box C.
 ☒ See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
---	--	--

Date of the actual completion of the international search 16 March 2011(16.03.2011)	Date of mailing of the international search report 31 Mar. 2011 (31.03.2011)
Name and mailing address of the ISA/CN The State Intellectual Property Office, the P.R.China 6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China 100088 Facsimile No. 86-10-62019451	Authorized officer LI,Xiugai Telephone No. (86-10)62414132

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN20 10/080285

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN27795 18Y(CHINA AGRICULTURAL UNIVERSITY) 10 MAY 2006(10.05.2006) the whole document	1
A	US5930737A(BANJO,Nobukazu) 27 JULY 1999(27.07. 1999) the whole document	1
A	US698 1176B2(FRUEHLING,Terry L.et al.) 27 Dec. 2005(27. 12.2005) the whole document	1

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN20 10/080285

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN101469990A	01.07.2009	None	
CN101908885A	08. 12.2010	None	
CN101 1191 17A	06.02.2008	US2008030389A1	07.02.2008
CN2779518Y	10.05.2006	None	
US5930737A	27.07. 1999	JP10185634A	14.07. 1998
US6981176B2	27. 12.2005	US2002077782A1	20.06.2002

A. 主题的分类

H03M1/12(2006.01)i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

IPC: G01C21/-; H03M1/-;G08C17 /-;G06F3 /-;G06F13/-;G06F1 1/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

WPI;EPODOC;CNKI;CNPAT 双微控制器,双微处理器,双 MCU, 双 CPU, 模拟信号采集器,复杂可编程逻辑器,CPLD, A/D, 模拟/数字,交替+轮流,多通道+多路,DOUBLE CPU,DOUBLE MCU,DUAL-CPU,DUAL-MCU,ANALOG SIGNAL ACQUISITION,CONVERT+,ALTERNAT+,MULTI-CHANNEL?

C. 相关文件

类 型 *	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN101469990A (哈尔滨工程大学) 1.7 月 2009(01.07.2009), 说明书第 3 页第 18 行-第 5 页第 2 行、附图 1-3	1
PX	CN101908885A (大连理工大学) 8.12 月 2010(08.12.2010), 权利要求 1, 说明书第 [11]-[22] 段、附图 1-2	1
A	邱铁等 双 MCU 的 CAN 总线中继器设计, 单片机与嵌入式系统应用, 30.9 月 2008(30.09.2008), 2008 年第 9 期, 第 71-73 页	1
A	CN101119117A (联发科技股份有限公司) 6.2 月 2008(06.02.2008), 全文	1
A	CN2779518Y (中国农业大学) 10.5 月 2006(10.05.2006), 全文	1
A	US5930737A(BANJO,Nobukazu) 27.7 月 1999(27.07.1999), 全文	1
A	US6981176B2(FRUEHLING,Terry L.et al.) 27.12 月 2005(27.12.2005), 全文	1

☐ 其余文件在 C 栏的续页中列出。


见同族专利附件。

* 引用文件的具体类型:

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请 J% % %

"L" 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期

16.3 月 2011 (16.03.2011)

国际检索报告邮寄日期

31.3 月 2011 (31.03.2011)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: 86-10)62019451

受权官员

李秀改

电话号码: (86-10) 62414132

国际检索报告

关于同族专利的信息

国际申请号

PCT/CN2010/080285

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN101469990A	01.07.2009	无	
CN101908885A	08. 12.2010	无	
CN101 1191 17A	06.02.2008	US2008030389A1	07.02.2008
CN2779518Y	10.05.2006	无	
US5930737A	27.07. 1999	JP10185634A	14.07. 1998
US698 1176B2	27. 12.2005	US2002077782A1	20.06.2002