

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5557960号  
(P5557960)

(45) 発行日 平成26年7月23日 (2014. 7. 23)

(24) 登録日 平成26年6月13日 (2014. 6. 13)

(51) Int. Cl. F I  
**GO 1 N 27/414 (2006. 01)** GO 1 N 27/30 3 O 1 Z  
**GO 1 N 37/00 (2006. 01)** GO 1 N 37/00 1 O 2

請求項の数 15 (全 17 頁)

(21) 出願番号	特願2013-522285 (P2013-522285)	(73) 特許権者	507012331
(86) (22) 出願日	平成22年8月6日 (2010. 8. 6)		ディ・エヌ・エイ・エレクトロニクス・リ
(65) 公表番号	特表2013-535681 (P2013-535681A)		ミテッド
(43) 公表日	平成25年9月12日 (2013. 9. 12)		DNA ELECTRONICS LIM
(86) 国際出願番号	PCT/GB2010/051299		IT ED
(87) 国際公開番号	W02012/017185		イギリス、ダブリュ・シー・1・エヌ 2
(87) 国際公開日	平成24年2月9日 (2012. 2. 9)		・イー・ピー ロンドン、ジョン・ストリ
審査請求日	平成25年5月14日 (2013. 5. 14)		ート、1 O
		(74) 代理人	110001195
			特許業務法人深見特許事務所
		(72) 発明者	コンスタンディノウ、ティモシー・ジイ
			イギリス、ダブリュ・4 5・ピー・エス
			ロンドン、チズウィック、ドルマン・ロ
			ード、ウェリントン・プレイス、1

最終頁に続く

(54) 【発明の名称】 無線で接続されたチップ上の流体センサ

(57) 【特許請求の範囲】

【請求項 1】

マイクロ流体センサ装置を製造する方法であって、  
 検知すべき流体を受取るために、複数のマイクロ流体構造を規定する第1の基板を設けるステップと、

複数の流体センサを含む、または複数の流体センサが装着されている第2の基板を設けるステップとを備え、センサの数はマイクロ流体構造の数よりも大きく、さらに

各構造に活性センサを設けるために、少なくとも1つのセンサが各マイクロ流体構造と整合するよう、ならびに、1つ以上のセンサがどのマイクロ流体構造体とも整合されず、およびそれにより余剰となるよう、第1および第2の基板を互いに固定するステップを備える、方法。

【請求項 2】

中央整合位置から1センサピッチに等しい量だけ第1の基板を第2の基板に対して不整合させても、まだ少なくとも1つのセンサは各マイクロ流体構造と整合する、請求項1に記載の方法。

【請求項 3】

1チャンネルピッチ以上の量だけ第1の基板を第2の基板に対して不整合させても、まだ少なくとも1つのセンサは各マイクロ流体構造と整合する、請求項1または2に記載の方法。

【請求項 4】

装置であって、

検知すべき流体を受取るための複数のマイクロ流体構造を規定する第1の基板と、  
複数の流体センサを含むまたは複数の流体センサが装着されている第2の基板とを備え、  
センサの数はマイクロ流体構造の数よりも大きく、

各構造に活性センサを設けるために、少なくとも1つのセンサが各マイクロ流体構造と  
整合するよう、ならびに、1つ以上のセンサがどのマイクロ流体構造体とも整合されず、  
およびそれにより余剰となるよう、第2の基板は第1の基板と接する、装置。

【請求項5】

隣接するセンサの距離は、各マイクロ流体構造の幅よりも小さく、またはセンサの空間  
密度は、マイクロ流体構造の空間密度よりも大きい、請求項4に記載の装置。

10

【請求項6】

センサはセンサアレイとして配置され、マイクロ流体構造はマイクロ流体構造のアレイ  
として配置される、請求項4または5のいずれか1項に記載の装置。

【請求項7】

センサアレイの幅は、マイクロ流体構造アレイの幅よりも広い、またはマイクロ流体構  
造アレイのピッチは、センサアレイのピッチの少なくとも2倍である、またはセンサアレ  
イのピッチはマイクロ流体構造の幅よりも小さい、請求項6に記載の装置。

【請求項8】

請求項4から7のいずれか1項に記載の装置を構成する方法であって、

(i) 第1のセンサに対応する第1の信号を検出するステップと、

20

(ii) 第1の信号および少なくとも1つのマイクロ流体構造の流体の特性の知識または  
センサ間の空間的関係の知識を用いて、どのセンサがどのマイクロ流体構造に露出される  
のかを判断するステップとを備える、方法。

【請求項9】

ステップ(ii)に移る前に、第1の信号を所定の値と比較するまたは第2のセンサに対  
応する第2の値と比較することにより、第1の信号を処理するステップをさらに備える、  
請求項8に記載の方法。

【請求項10】

1つ以上のマイクロ流体構造における流体の特性を変えるステップをさらに備え、各  
マイクロ流体構造の流体の特性は、1つのマイクロ流体構造ずつ変えられる、請求項8また  
は9に記載の方法。

30

【請求項11】

どのセンサがマイクロ流体構造に露出されないかを判断するステップをさらに備える、  
請求項8から10のいずれか1項に記載の方法。

【請求項12】

ステップ(ii)の結果として、どのセンサがどのマイクロ流体構造に対応するかを特定  
するルックアップテーブルを作成するステップをさらに備える、請求項8から11のい  
ずれか1項に記載の方法。

【請求項13】

請求項4から7のいずれか1項に記載の装置を構成するための構成装置であって、

40

(i) 第1のセンサに対応する第1の信号を検出するためのレシーバと、

(ii) 少なくとも1つのマイクロ流体構造の流体の特性の知識またはセンサ間の空間的  
関係の知識を用いて、どのセンサがどのマイクロ流体構造に露出されるのかを判断するた  
めの手段とを備える、構成装置。

【請求項14】

少なくとも1つのマイクロ流体構造における流体の特性を変えるための手段をさらに備  
え、ステップ(ii)の結果を記憶するためのメモリをさらに備える、請求項13に記載の  
構成装置。

【請求項15】

流体は、モニタまたは検出すべき生物学的または化学サンプルである、請求項1から

50

12のいずれかに記載の方法または装置。

【発明の詳細な説明】

【技術分野】

【0001】

発明の分野

本発明は、流体の特性を検知するための方法および装置に関する。特に、本発明はマイクロ流体環境におけるセンサの協働を提供する。

【背景技術】

【0002】

背景

単一のチップ上に1つ以上の機能を統合する装置は、流体の特性や化学反応をモニターするといった多くの用途を有する。ラブオンチップ装置として知られるこのような装置は、典型的に半導体センサおよびマイクロ流体チャネルを微細なスケールで組合せる。

【0003】

しかし、特にCMOS/MEMSおよびマイクロ流体において、異なる技術を低価格で統合するための要件がある。特に半導体業界によって推進されるスケールメリットの経済性は、変更されない商業的方法に基づく解決法を支持する。異なるコンポーネントの多様な物理的寸法の範囲によって決まる制約は、低コストで大量製造するには、ウェハレベルの統合をあまりにも費用の高いものにする。たとえば、典型的なラブオンチップの用途は、1から10mm<sup>2</sup>の領域の面積を有するCMOSコンポーネント、25から100mm<sup>2</sup>の領域のMEMSコンポーネント、および200から2500mm<sup>2</sup>の領域のマイクロ流体コンポーネントを必要とし得る。したがって、これらをウェハレベルで統合することは、CMOS/MEMS技術にとって膨大な無駄となる。なぜなら、一般のラブオンチップ領域は、流体および外部システムを装置に結び付ける要件によって支配されるからである。

【0004】

添付されている図1は、光パターニング可能エポキシ2を用いてボンドワイヤ10およびダイ4が封入されたハイブリッドCMOS/マイクロ流体複合体の断面を示す。マイクロ流体チャンバ11は、キャリア基板8に固定される基板1によって形成される。細いボンドワイヤをワイヤボンディングする際に、および後でこれらを封入する必要から、問題

【0005】

ダイレベルでのチップの封入は、一般に光感光性剤（たとえば特定のエポキシおよびSU-8）を、複合アSEMBリ（たとえばパッケージまたは基板）に堆積および処理することを必要とし、これらはダイにワイヤボンディングされる（添付されている図1参照）。一般的な課題は、スピニングにおける遠心力に加えて、流体の粘性によって引起される機械的応力による繊細なボンドワイヤへの損傷を避けることである。代替の技術としては、犠牲材料（たとえばSU-8）を介して未露光（すなわち化学的に感度を有する）領域を定めること、またはフレームを正確に規定してUV硬化エポキシを用いてフレームとパッケージとの間の領域を注型封入することである。この技術はしばしば「ダムエンドフィル」封入と呼ばれる。商業的な化学センサは、しっかりした分離および長期の安定性を確実にするために、上記の技術を予め製造されたハウジングに組合せて、より複雑な処理フローを用いる。しかし、これは非常に手間が掛かり、大量生産するには高価なものとなる。上記の技術は2つの基本的制限がある：(i) ボンドパッド領域内に不必要なウェル（典型的には、200から300μmの深さ）が形成され、および(ii) このような相対的に厚い封止剤の作成により、上面は完全には平坦ではない。これは上にマイクロ流体チャネルを配置する場合に、封止、接着および配列の問題を引起し、これは多くの場合中間の平坦工程を必要とする。

【0006】

技術に基づくいくつかのパッケージング解決方法が提案されている。しかし、これらは

10

20

30

40

50

典型的にはウェハスケールで（すなわち、ダイシングの前に）CMOS装置の事後処理を必要とする。フリップチップパッケージ方法は、しっかり封止された平坦な上面を提供することができるが、チップ面上の「寄生ウェル」の問題は解消されていない。複数のシリコンオンインシュレータ（SOI）CMOS段に基づくMIT/リンカーン研究所の実験的3D CMOSプロセスは貫通段ビアを可能にする。さらに、シリコンが絶縁基板上にあるので、ボンドパッドは基板の裏側に持ってくることができ、上面を化学検知目的用に平坦なままにすることができる。これはたぶん将来の出現する技術の最も有望な解決策を提供するであろう（22nmから10nmに縮小する場合、ムーアの法則の終わりに向かう特徴になると予想される）。これは、IBMのフラグシップである「IBM研究開発ジャーナル」においてIBMが3D CMOSについて全部を含めた問題を捧げていること

10

## 【0007】

センサが封入されると、流体をセンサに送るためのマイクロ流体チャンネルを設けることが望ましい。これらのチャンネルは典型的には基板の中に形成され、これはセンサの基板と分けられている。2つの基板は互いに整列され、封止される。半導体センサがより細かいピッチで段々と小さくなるにつれ、マイクロ流体チャンネルをセンサに配列させることに問題が起こる。組立公差が低ければ、チャンネル間の壁がセンサを妨げる可能性があることを意味し、各チャンネルにセンサがないことにもなり得る。大量生産において、マイクロ流体の整合公差は、センサの最小フィーチャサイズよりも100から1000倍大きくなることもある。

20

## 【0008】

一部の用途において、ISFETセンサを用いて、いくつかの流体チャンバにおける反応をモニタするのが望ましいかも知れない。複数のISFETセンサを1つのシリコンチップ上にパターンニングする一方で、各センサの上では異なる反応が起こることが望ましい。これは、化学成分が混合しないよう、互いに流体的に封止されている複数のチャンバを作成するよう、チップの表面が封止されていなければならないことを意味する。

## 【0009】

センサ間で封止を行なうためには、流体チャンネル/チャンバの層が、電子チップの上面に設けられることが予想される。これは、フォトリソグラフィによって、チップの表面上に直接作成もしくはエッチングされるか、または多様な手段によって別個の部分として作成され、後のステップでチップに接続されることにより、達成できる。

30

## 【0010】

どちらの方法でも、流体チャンネル/チャンバはセンサに対して配列されなければならないので、明らかな競合がもたらされる。サイズを小さくし、それによりシリコンチップ（および流体）のコストを下げるために、センサをできるだけ高密度に、すなわちファインピッチにする動因がある。しかし、流体特性をもたらし、センサとの整合をより容易にするために、センサをさらに離すという両立しない動因がある。

## 【0011】

40

基板は、一方の基板を他方の基板上のデータライン（おそらくは物理的突起）に対して整合させることにより、または各基板上の重畳マークを視覚的に重ねることにより、配列される。この意図は、2枚の基板が中央でまたは垂直線で配列され、それによりチャンバおよびセンサが中央線を中心として対称的に配置されることにある。これは一般に、各センサの中間点が各チャンバの中間点に対して整合されることを意味する。したがって、中央からの整合公差は一般にチャンバの幅マイナスセンサの幅であり、そこから検知面の部分はチャンバに露出しない。この整合公差は以下のように表わすことができる：

$$\text{公差} = \pm (W_c - W_s) / 2 \quad (1)$$

ここで、 $W_c$  および  $W_s$  はそれぞれ1つのチャンバの幅および1つのセンサの幅を表わす。

50

## 【0012】

以下の引例は、ラブオンチップパッケージ化についての背景技術を提供する：

米国特許第7,033,910号：多層MEMSおよびマイクロ流体装置を、所定の弱いおよび強いボンド領域の層で基板上に製造する方法であって、連通は層間のエッジ相互接続によって与えられる。

## 【0013】

米国特許第6,910,268号：インストリート集積回路ウェハビアを含む、IC配線システムの製造方法。無線ではなく、有線ビアを使用。

## 【0014】

米国特許第7,207,728号：光学ボンドワイヤ配線およびその製造方法。マイクロエレクトロニックチップ間の光学ボンドワイヤ配線であって、光学ワイヤはマイクロエレクトロニックチップにボンディングされる。

10

## 【0015】

米国特許第6,443,179号：エレクトロ-マイクロ流体装置のパッケージ化。MICの前部において、ボンドパッドへの電気接続がなされる。

## 【0016】

米国特許第6,531,342号：横断ハイブリッドLOCパッケージのための方法。

米国特許第6,882,033号：高密度直接接続LOCアセンブリ。

## 【0017】

米国特許第6,136,212号：マイクロ流体装置用のポリマーベースマイクロマシ

20

## 【0018】

(WO/2003/107043) 光学および電気コンポーネントが埋込まれた光電子アセンブリ。

IPC8クラス：AH05K714FI, USPCクラス：361796：電子および流体機能を有するバイオメディカル装置のための配線およびパッケージ方法。

## 【0019】

E. Culurciello他「3-D VLSI用の容量性インターチップデータおよびパワートランスファー」、IEEE TCAS-II、第53巻、第12号、2006年。

## 【0020】

T. D. Strong「集積電気化学ニューロセンサ」、IEEE ISCAS 06、頁4110~4113、2006年。

30

## 【0021】

W. Oelssner 他「ISFETセンサチップの封入」、Sensors & Actuators B, 第105巻、頁104~117、2005年。

## 【0022】

L. Sudakov-Boreysha他「ISFET CMOSコンパチブル設計および封止の課題」、IEEEエレクトロニクス、回路およびシステム会議(ICECIS 04)、頁535~538、2004年。

## 【0023】

「3Dチップテクノロジー」、IBM研究開発ジャーナル、第52巻、第6号、2008年。

40

## 【0024】

Vilches A, Sanni A, Toumazou C, 低電力バイオインプラント使用のためのシングルコイル対経皮エネルギーおよびデータトランシーバ、IET ELECTRONICS LETTERS, 2009年、第45巻、頁727からU25、ISSN: 0013-5194。

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0025】

本発明の目的は、上記の現在の技術における問題を解消するための装置および方法を提供することである。

50

## 【課題を解決するための手段】

## 【0026】

## 発明の概要

本発明の第1の局面に従い、流体の特性を検知するための方法が提供される。本装置は、流体の特性を検知するために、使用の際には流体と接触するよう構成されているセンサおよびデータを無線データリンクを介して送るための無線トランスミッタが上に形成されている第1の基板と、前記無線トランスミッタによって前記無線リンクを介して送られるデータを受取るための無線レシーバが上に形成されている第2の基板とを備える。第1の基板は、前記第2の基板に対してまたは前記第2の基板の中に、固定されている。

## 【0027】

本発明の第2の局面に従い、1つ以上のセンサを動作させる方法が提供される。本方法は、センサに接触させて流体を与えるステップと、トランスデューサを用いてセンサおよびトランスミッタに電力を与えるステップと、センサを用いて流体の特性を検知するステップと、トランスミッタを用いて検知または処理された検知データを無線で送信するステップとを備える。

## 【0028】

本発明の第3の局面に従い、マイクロ流体センサ装置を製造する方法が提供される。本方法は、検知すべき流体を受取るための1つ以上のマイクロ流体構造を規定する第1の基板を設けるステップと、複数の流体センサを含むまたは複数の流体センサが装着されている第2の基板を設けるステップとを備え、センサの数はマイクロ流体構造の数よりも大きく、前記構造または各構造に活性センサを設けるために、少なくとも1つのセンサが前記マイクロ流体構造または各マイクロ流体構造と整合するよう、ならびに、1つ以上のセンサがどのマイクロ流体構造とも整合されず、およびそれにより余剰となるよう、第1および第2の基板を互いに固定するステップを備える。

## 【0029】

本発明の第4の局面に従い、装置が提供される。本装置は、検知する流体を受取るための1つ以上のマイクロ流体構造を規定する第1の基板と、複数の流体センサを含むまたは複数の流体センサが装着されている第2の基板とを備え、センサの数はマイクロ流体構造の数よりも大きい。前記構造または各構造に活性センサを設けるために、少なくとも1つのセンサが前記マイクロ流体構造または各マイクロ流体構造と整合するよう、ならびに、1つ以上のセンサがどのマイクロ流体構造とも整合されず、およびそれにより余剰となるよう、第2の基板は第1の基板と接している。

## 【0030】

本発明の第5の局面に従い、装置を構成する方法が提供される。本方法は、(i)第1のセンサに対応して第1の信号を検出するステップと、(ii)第1の信号および少なくとも1つのマイクロ流体構造の流体の特性についての知識またはセンサ間の空間的関係の知識を用いて、どのセンサがどのマイクロ流体構造に露出されるかを定めるステップとを備える。

## 【0031】

本発明の第6の局面に従い、装置を構成するための構成装置が提供される。本構成装置は、(i)第1のセンサに対応して第1の信号を検出するためのレシーバと、(ii)少なくとも1つのマイクロ流体構造の流体の特性についての知識またはセンサ間の空間的関係の知識を用いて、どのセンサがどのマイクロ流体構造に露出されるかを定めるための手段とを備える。

## 【0032】

好ましい実施例は、従属項に記載されている。

## 図面の簡単な説明

本発明の特定の実施例は、以下の添付図面を参照して、一例として記載されている。

## 【図面の簡単な説明】

## 【0033】

【図1】化学センシング用の既知のCMOS封止方法を示す図である。

【図2】基板内にCMOSセンサが埋込まれたマイクロ流体アセンブリの断面図である。

【図3】光(IR)通信を用いたデータ転送を提供する実施例を示す図である。

【図4】ローカル誘導結合を用いたデータ転送を提供する実施例を示す図である。

【図5】RFID技術を用いたデータ転送を提供する実施例を示す図である。

【図6】ISFETの二次元アレイに重なる流体チャンバの二次元アレイを示す図である。

【図7】ISFETの一次元アレイに重畳する流体チャンバの一次元アレイを示す図である。

【発明を実施するための形態】

10

【0034】

詳細な説明

図2によって示される一実施例において、半導体センサチップ13は基板16の凹所内において、接着剤15によって封入されている。これにより、チップの検知面はチャンバ12と同一平面となる。第2の基板14は封止されるような態様で基板16に固定され、検知すべき流体用のマイクロ流体チャネルを提供する。

【0035】

流体はチップ13の検知面に接触させて検出することができる。温度、pH、化学的性質、フロー伝導度などといった特性は、チップに集積された適切なセンサによって検出することができる。CMOSチップ上に適切な無線通信およびトランスデューサハードウェアを設けることにより、非接触の電力およびデータ転送の方式を実施することができる。こうして、チップは信号を無線で近くのレシーバに送信することができる。当該信号はチップの状態またはセンサを介した流体の特性に関するデータを含む。

20

【0036】

本実施例は、ボンドワイヤを有することなく、センサチップを装置に封入および結び付け、チップの上面を平坦なままにする方法を提供する。

【0037】

トランスデューサは、エネルギーをある形から別の形に変換するための装置である。たとえば、回路は入射された放射エネルギーを受取って、直流電力に変換することができる。このような態様で、電力を無線で送ることができる。

30

【0038】

無線通信とは、従来の通信方法の典型である導電性ワイヤを使用することなく、2つ以上の装置間での通信を指す。無線通信の送信は、トランスミッタから出された信号にエネルギーを付与することによって、またはトランスミッタの近くもしくは間を通るエネルギー付与信号を変調して新しい信号を作成することによって提供することができる。信号はレシーバによって読取ることができる符号化されたまたは符号化されていないデータを含む。通信は双方向であってもよく、その場合各装置は信号を送信および受信するよう構成されている(トランシーバ)。第1の装置は、エネルギーバーストを生成して、第2の装置からデータを(ポーリングまたは「ピンギング」によって)リクエストしてもよく、それにより第2の装置はデータを送る。

40

【0039】

無線方式は、以下の設計工程を実施することにより、ラブオンチップ(LOC)アセンブリに適用することができる:

- ・多層印刷回路基板(PCB)であり得る(キャリア)基板の凹所内にCMOSダイを埋込み、ダイおよび(キャリア)基板の上面は面一である(図2参照)。

【0040】

- ・マイクロ流体基板をキャリア基板上に積層する。これらは等しい寸法(すなわち長さおよび幅)を有するよう設計でき、2層アセンブリを形成する(図2参照)。

【0041】

- ・CMOSチップ上に通信サブシステムおよびトランスデューサを設け、データをチッ

50

プから送信することに加えて、外部から電力およびデータを得る。

【0042】

・適切な構造を設ける、たとえばPCBパターンアンテナまたはインダクタを（キャリア）基板に設ける、またはキャリア基板内に埋込まれた準微細表面実装（チップ）コンポーネント（選択された無線技術に依存）を設ける。

【0043】

・ダイ用の電気接地を設ける目的のために、基板の接地板に接するダイの下面（検知面の表側）に接地板を設ける。コンタクトは導電性のエポキシによって互いに結合されてもよく、これはダイを基板に機械的に結合する役割を果たす。

【0044】

このような装置は、信頼性に優れ、コストを削減し、組立が容易であるという利点を有する。

【0045】

無線センサシステムの配置は、ワイヤボンディングの必要を軽減するので、大量生産について実質的なコスト上の利点をもたらす。ワイヤボンディング処理についての直接の節約に加えて、付加的処理工程、たとえばボンドワイヤ封入および表面平坦化工程が削減される。ボンドワイヤの周りの封止剤は、電解液に浸漬された場合に分解される最初のコンポーネントであるので、チップの安定性および信頼性も向上する。高価な材料および処理を必要とする半導体チップ自体も、ボンディングや封止のためのスペースが必要ないので、前よりもはるかに小さくてもよい。チップはセンサおよび通信ハードウェアと同じくらい小さくてもよい。

【0046】

処理フローを簡単にすることは、時間的に集中する高精度な整合作業の要件を緩和する。安価な大量生産技術を用いるため、たとえば射出成形、ロボット組立を用いるために、多様なコンポーネントを製造できることを意味する。組立の整合問題も軽減される。なぜなら、センサチップは基板を正確に整合させる必要がなく、直接マイクロ流体チャンバ（チップ自体よりも物理的に大きい）に落とすことができるからである。基板に複数のチャンバがあってもよく、各チャンバ内に1つまたはそれ以上のチップが配置できる。

【0047】

この方法により、封入ダイ内に形成される寄生ウェル（従来の方法による）の形成を回避することができる。これにより、本質的に平坦な基板による、しっかりした基板統合のための手段に加えて、マイクロ流体チャネル設計が簡単になる。

【0048】

図1は以下のコンポーネントを特定する：

- 1．マイクロ流体基板
- 2．封入剤
- 3．ボンドパッド（チップ上）
- 4．ダイ（すなわちチップ）
- 5．シリコン基板
- 6．誘電体/パッシベーション
- 7．寄生マイクロ流体ウェル
- 8．キャリア基板（たとえばPCB）
- 9．ボンドパッド（キャリア基板上）
- 10．ボンドワイヤ
- 11．マイクロ流体チャネル

図2は以下のコンポーネントを特定する：

- 12．マイクロ流体チャネル
- 13．ダイ（すなわちチップ）
- 14．マイクロ流体基板
- 15．接着剤/封入剤

10

20

30

40

50



16．キャリア基板（たとえばPCB）

図3は以下のコンポーネントを特定する：

17．キャリア基板（たとえばPCB）

18．光エミッタ

32．光検出器

33．反射器（たとえば、配線金属シート）

34．シリコン基板

35．反射光路

36．光変調器

37．ダイ（すなわちチップ）

10

図4は以下のコンポーネントを特定する：

19．誘導結合

20．キャリア基板上のインダクタ

21．チップ上のインダクタ

28．キャリア基板（たとえばPCB）

29．シリコン基板

30．誘電体積層／配線

31．ダイ（すなわちチップ）

図5は以下のコンポーネントを特定する：

22．ダイ（すなわちチップ）

20

23．チップ上のアンテナ

24．シリコン基板

25．キャリア基板上のアンテナ

26．キャリア基板（たとえばPCB）

27．RF通信

図3から図5は、物理的ワイヤボンドを無線方法で置き換える、（CMOSダイと基板との間で）電力およびデータ転送を達成するための実施例を示す。図面では以下が示される：装置に電力を与えるために、裏面から光エミッタの使用、および反射信号を変えるための電気光学技術の使用（図3）；オンチップおよびPCBインダクタ間の誘導電力／データ転送（図4）；およびRF無線技術の使用（図5）。

30

【0049】

無線電力／データ転送は、たとえば3つの技術を用いて達成することができる：

光電子伝送：光電子工学は、たとえば光エネルギーの吸収および変調による、光の源、検出および制御を担う電子装置の適用である。適切な光電子コンポーネントを含む基板内に集積回路を埋込むことにより、集積回路（IC）に電力を与え、そこからデータを受けることができる。ただし、適切なハードウェアがIC内に統合されていなければならない。具体的には、センサデータを送るための光エミッタまたはモジュレータに加えて、光パワーを回復するための光電池の統合を必要とする。後者を達成する1つの方法は、pn接合の逆バイアスによって自由キャリア吸収を変えることである（英国特許出願1001696.2参照）。この方式は、図3に示される。キャリア基板（17）は、光エミッタ（18）、光検出器（32）、および集積回路（37）を収容する。バルクシリコン（34）内に設計されたモジュレータ（36）を照射することにより、もたらされる光ビーム（35）は、モジュレータ内の吸収を調整することによって変えることができる。もたらされる光は、金属反射器（33）を用いて、ICの裏面に反射することができる。これは変調効果を2倍にする働きがある（光を2回変調することによる - 入射および返路の経路）。

40

【0050】

近接場：近接場無線伝送技術は、装置の直径に匹敵する、または数倍の距離、および使用波長の4分の1まで働く。近接場転送は一般に磁気（誘導性）であるが、電気（容量性）エネルギー転送も起こり得る。

【0051】

50

電力およびデータは代替的に、オンチップインダクタとキャリア基板内に埋込まれたパターンインダクタとの間の誘導結合によって無線で送ることができる。これは図4に示される。集積回路(31)は、センサ、インターフェイスエレクトロニクスおよび集積インダクタ(21)を含む。集積インダクタはチップ内の金属配線(30)の適切なジオメトリを用いて設計される。これは、(たとえば、近接、整合した性質係数など)結合効率を最大にするよう設計されているキャリア基板(28)内に埋込まれた第2のインダクタ(20)に誘導結合される(19)。集積回路(31)およびキャリア基板(28)はさらに、標準回路トポロジーによって電力およびデータの誘導転送を促進するために、すべての必要なコンポーネントを含むことが必要である。

#### 【0052】

遠方場：遠方場方法はより長い範囲、しばしば数キロメートルの範囲を達成し、その距離は装置の直径よりもはるかに大きい。電磁伝搬では、信号は遠方場(たとえば従来のRF)電力およびデータ伝送を用いる1つのキャリア基板内において、複数の集積回路から送ることができる。各集積回路(22)内において、集積アンテナ(23)は、標準のRFトランシーバ回路に加えて含まれる。キャリア基板(26)は埋込まれたアンテナ(25)を含み、基板アンテナ(25)からキャリア波を送ることにより、すべてのICによって共有され、集積アンテナ(23)で受取って、AC信号を整流し、直流電源を回復させる。オンチップRFトランスミッタを実施することにより、データは独立チップからキャリアに返される。(複数チップについて)複数のチャネルは、標準のRF通信技術(時分割、周波数分割など多重化)を用いて多重化することができる。当該システムでは、電力およびデータ伝送のために共通したアンテナの組を用いるか、または各作業(たとえば、電力およびデータ転送)の効率を上げるために別々のエレメントを用いることができる。

#### 【0053】

スルー流体伝搬：信号は流体を通して送ることができる。塩を含む水溶液または他の有効な電解液は、導電媒体として働くことはよく知られており、したがって導線と同じ原理に基づき、情報を送るために用いることができる。一例示的实施は、流体に接触する一体的電極(たとえば、銀/塩化銀または他の手段)を有するチップを含むことであり、チップ上の回路が流体のポテンシャルと結びつけるおよび/または逆を可能にする。チップと通信する第2の電子モジュールも、同じ電解液に接触する電極を有する。どちらかのモジュールの電極によってもたらされる電圧または電圧変化は、流体によって他方のモジュールに伝えられ、それによりレシーバで測定される他方電極に影響する。このような態様で、電圧変化は、アナログまたはデジタル情報が流体のポテンシャルを介してモジュール間で送るための信号として働くことができる。直接電極コンタクトの代替としては、チップを流体に容量性結合させる(たとえば、チップの金属トレースが、チップパッシベーションにより流体との直接接触と離されているのなら)、または他の非接触手段によるものがある。

#### 【0054】

さらに、流体が安定した直流バイアスとして働くことが望ましい(電位差測定の場合のように)。そうすれば、回路、電極およびまたは信号は、直流バイアスと干渉しない特定の周波数範囲内においてのみ流体のポテンシャルに影響するよう設計することができる。一般に、少なくとも1つの周波数帯域において、電極と流体との間で、または駆動回路と電極との間で、非ゼロインピーダンス結合を有することは、他のソースの影響を完全に除外することなく、駆動回路が流体のポテンシャルに影響することを確実にする1つの方法である。これにより2方向通信、または複数のソースの多重化が可能となる(たとえば、異なる周波数範囲を介して、またはRF信号を多重化するための他の多くの技術による)。このような実施の1つは、ハイパスフィルタとして働くよう、駆動回路と基準電極との間でキャパシタを直列させることであり、それにより直流電位が基準電極またはシステムの他のモジュールによって外部的に設定可能となる(データ通信のために電解液のポテンシャルが相対的により高い周波数で駆動できるよう、その駆動回路において一部の周波数

10

20

30

40

50

で非ゼロソースインピーダンスを有するローパスフィルタを対応して有し得る)。別の拡張例は、チップが駆動回路および受信回路の両方を、非ゼロおよび非無限インピーダンスを介して電極に接続することであり、送信および受信機能の両方が可能となる。トライステートバッファを用いて、望ましくないときに駆動回路の影響をさらになくすることができる。

【0055】

上記の実施例は、いくつかの点において先行技術の無線装置と異なる：

- ・無線エレメントのすべては、1つ以上の別個のコンポーネント（たとえばオフチップアンテナ、インダクタなど）を用いて実施される場合と比べて、モノリシック集積回路（IC）に組合せられる。

10

【0056】

- ・集積回路（IC）はボンドパッドまたはボンドワイヤ接続を含まないが、他の装置は一局面において無線であるが、他の局面では、たとえばチップと電源用のパッケージとの間、またはオフチップの別個のコンポーネントとの間で、ボンドワイヤにまだ依存する。

【0057】

- ・トランスミッタおよびレシーバは無線で通信するが、物理的に接続されている。この2つの間の距離も予め定められており、実質的に固定される。無線技術を用いる典型的な理由は、トランスミッタおよびレシーバが物理的に分けられており、変わり得るまたは知られていない場所を占めるからである。

【0058】

20

一実施例において、流体が装置のチャンバに導入され、センサ面と接する。センサは流体の特性を検出するために、または流体内の反応をモニタするために用いられる。この特性は、温度またはイオン濃度であり得る。キャリア基板は装置に常に電力を与える、および/または信号を受取るために待機状態にあり得る。チップはおそらくは信号処理を行なった後で、現在のセンサ値を送ることができる。代替的に、基板はセンサチップに電力を与える所望の時間で電力を送る。チップは信号をすぐに、または信号が要求されるまで待って、信号を送ることができる。たとえば、いくつかのセンサが別々の流体をモニタし、装置は所定の時間で個々のセンサをポーリングまたはピングすることができる。

【0059】

電力トランスミッタ、信号トランスミッタ、および信号レシーバは同じ基板にまたは別々の基板に形成できる。たとえば、基板はセンサ値を受取り、解析し、表示する回路を有するインビトロ装置内にカートリッジとしてプラグインすることができる。

30

【0060】

好ましくは、チップはセンサ、トランスデューサ、およびトランスミッタ回路を含むモノリシックチップである。したがって、チップと基板との間でワイヤを含まない集積チップが提供される。

【0061】

ある好ましい実施例において、PCB基板と物理的に接触し、無線通信するチップがある。当該チップは以下を有する：

- ・送信コイルとインピーダンス整合し、性質係数を最適化する、同調キャパシタを有する受信コイル。

40

【0062】

- ・受信コイルの出力を整流し、安定した直流出力電圧（0.1Vリップルを有する1.4V）を与えるための非同期整流器。

【0063】

- ・位相ロックループ（PLL）の形のクロックリカバリ回路であって、電圧制御発振器（VCO）、位相検出器、およびループフィルタを含む。これは伝送周波数と同期したクロック信号を生成する。

【0064】

- ・BPSK復調器であって、上記のオンチップ回復クロック信号および受信コイルの電

50

圧を用いて復調ビットストリームを生成する。

【0065】

PCB基板は、免許を受けていない2.4GHz帯域において60Vピークツウピーク駆動電圧で駆動される送信コイルを有する。データは二位相偏移変調(BPSK)を用いてこの電圧に符号化され、それにより、駆動振幅およびそれゆえチップに送られる電力は一定である。

【0066】

データは、オンチップ「受取」コイルからPCB「送信」コイルに渡されることにより、チップからPCBに送られる(すなわち、別個のコイルはない)。これはロード偏移変調(LSK)によって行なわれ、オンチップコイルの対応ロードが変わる。これにより、PCBコイルで発振している電流が変化し、これは容易に測定および復調することができる。

10

【0067】

さらなる実施例において、マイクロ流体構造は精密な整合を必要とすることなく細かく間隔が空けられる。これは、マイクロ流体構造自体の数よりも多くのISFETのアレイを作成することによってシステムに余剰をもたらすことにより達成される。横の配列における広い公差内において、組立の際に各マイクロ流体構造が配列されるところでは必ず少なくとも1個のISFETが測定するために適切な場所で利用可能であることを確実にする。マイクロ流体構造と整合するISFETが用いられ、壁の下に埋められているものは使用されない。

20

【0068】

一実施例において、図6aに示されるように、センサアレイ42が一方の基板に固定され、マイクロ流体チャンバ41のアレイを有する第2の基板40は、第1の基板に整合および封止される。この封止により、流体があるチャンバから他のチャンバに入ることを防ぐ。しっかりしたアセンブリプロセスを提供するために、チャンバの数よりも多くのセンサがあり、2枚の基板が相対的に誤って整合されても、ある検知面の少なくとも一部はチャンバ内の流体に晒されるよう、センサは配置される。

【0069】

図6aから分かるように、チャンバ41aは、チャンバが1つのセンサ全体とうまく整合される場合を示す。しかし、各チャンバ(斜線のチャンバ41bによって示される)が異なるセンサ、または複数のセンサの部分と整合されるよう、基板はXおよび/またはY方向に相対的に不整合であってもよい。

30

【0070】

基板の面において可能な移動量は、余剰のセンサの数およびセンサのピッチに大きく依存する。図6aにおいて、センサピッチはチャンバの幅に等しく、それにより最大の移動量を可能にしながら、各チャンバが1つのセンサ全体に対してまたは複数のセンサの部分に対して整合されることを確実にする。この配置は、測定を行なうために検知面全体が流体に露出することを必要としないセンサに適する。

【0071】

検知面全体が流体に露出されることを必要とするセンサでは、センサのピッチを下げるのが望ましい。図6bから分かるように、各チャンバは少なくとも1つのセンサ全体および場合により付加的センサの部分と整合する。この配置では、チャンバが4つのセンサ全体と整合することができ、センサピッチプラス1つのセンサの幅が、チャンバの幅以下であるよう、センサピッチは配置される。

40

【0072】

整合公差に加えて、チャンバまたはセンサの製造公差を考慮することができる。たとえば、チャンバアレイは不規則的に間隔が空けられる、または異なるチャンバ幅を有することができる。センサレイアウトを定める場合に、このような公差の組合せを考慮すべきである。特に、整合公差は必要な余剰センサの数に影響し、製造公差は必要なセンサピッチに影響する。

50

## 【 0 0 7 3 】

アレイは一次元（図 7 参照）または二次元（図 6 参照）であり得る。図 7 では、チャンバは流体が流れる（縦矢印 5 3 によって示される）チャンネルの一部である。流体フローはセンサアレイに対して垂直である。Y 方向の移動は、センサ-チャンバの関係に影響しないが、X 方向の移動は余剰のセンサによるセンサ-チャンバの関係に変化をもたらす。

## 【 0 0 7 4 】

図 7 に示される実施例では、幅（5 1）が  $20 \mu\text{m}$  およびピッチ（5 4）が  $400 \mu\text{m}$  の 2 つのチャンバは、 $150 \mu\text{m}$  のピッチ（5 2）を有する  $50 \mu\text{m}$  幅の I S F E T の線形アレイと交差する。9 個のセンサがあり、そのうち余剰のものは 7 個である。1 つのセンサ全体が各チャンバで露出されることを確実にするために、チャンネルは中央線から  $\pm 475 \mu\text{m}$  以上整合される必要はない（合計  $950 \mu\text{m}$  の横移動が可能）。このような公差は、1 チャンバ当たり 1 つのカンタード (cantered) センサを有する典型的な装置であって、公差が  $\pm 75 \text{nm}$  であるものよりもはるかに向上している。しかし、パラメータを調整することにより、より低い精度でより細かいチャンネルを配列させることもできる。公差の一般的式は以下のとおりである：

## 【 0 0 7 5 】

## 【 数 1 】

$$\text{Total\_Tol} = (\text{Ns}-1)*\text{Ps}-\text{Ws}-(\text{Nc}-1)*\text{Pc}+\text{Wc} \quad (2)$$

$$\pm\text{Tol} = \pm \text{Total\_Tol} / 2 \quad (3)$$

## 【 0 0 7 6 】

ここで：

$W_c$ 、 $W_s$  1 つのチャンバの幅、1 つのセンサの幅

$P_c$ 、 $P_s$  チャンバのピッチ、センサのピッチ

$N_s$ 、 $N_c$  センサの数、チャンバの数

$\text{Total\_Tol}$ 、 $\pm\text{Tol}$  公差許容総横移動、中央線から各方向における整合公差

この技術の利点は、高いセンサ密度の優先度と組立の容易性を切離すことであり、チップのコストを最小にしながらか高価で微細スケールの組立および整合を必要とすることなく微細ピッチのセンサおよびチャンバを用いることができる。

## 【 0 0 7 7 】

特定の実施例は、以下の特性を含み得る：

- ・隣接するセンサの表面間の横方向の分離距離は、その方向のチャンバの幅よりも小さい；

- ・チャンバの数よりもセンサの数が多く、好ましくはより 10 % 多い、または 2 個以上多い；

- ・チャンバの数よりもセンサの数多く、好ましくはより 50 % 多い、または 5 個以上多い；

- ・チャンバの数よりもセンサの数多く、好ましくはより 100 % 多い、または 10 個以上多い；

- ・各チャンバにおいて少なくとも部分的に露出しているセンサが少なくとも 1 つあり、さらにどのチャンバに対しても全体が露出していないセンサは少なくとも 1 つある；

- ・チャンバの幅はセンサのピッチ以上である；

- ・センサのピッチはチャンバのピッチより小さい；

- ・チャンバのピッチはセンサのピッチの 2 倍である；

- ・センサのピッチは、チャンバの幅 + センサの幅より小さい；

- ・センサレイアウトの合計幅は、チャンバレイアウトの幅よりも広い；

- ・チャンバの数に対して余剰のセンサの数に依存する所定の公差で、一方の基板は他方の基板に対して整合される。

## 【 0 0 7 8 】

組立の後、最初はどのセンサが第 2 の基板によって被覆され、どのセンサがどのチャン

10

20

30

40

50

バに露出されるのか分からないこともあり得る。同様に、どの無線センサが基板上のどのレシーバと対をなし、どのチャンバ内にあるのか最初は分からないかも知れない。配置は、どのセンサの測定値が他のものと異なるかを見るための管理された条件での較正ステップを行なう際に既知となる。たとえば、露出した温度センサは、チャンバ内の流体の温度を検出するのに対して、遮蔽されたセンサは基板の温度を検出する。管理された温度を基板または1つ以上のチャンバに導入し、センサ測定の違いを強調することができる。活性 I S F E T を選択するために、流体電解質のポテンシャルまたは組成を変えて、どの I S F E T が反応するかを観測することができる。所定のしきい値を超えて反応しないものは、流体露出していないと考えられる。

**【 0 0 7 9 】**

－実施例において、いくつかの無線センサは基板における遠方場トランシーバと通信し、各チャンバにある各センサは識別されない。各チャンバの流体の特性は、流体が各チャンバにおいてすべて同じ特性を有さないよう、変えられる。たとえば、各チャンバのヒータを1つずつオンにし、チャンバ間の温度勾配を作成することができる。代替的に、流体に露出する電極は検出するべき基準電圧を与え得る。基板トランシーバは特定のセンサからの信号を求める。これは各センサに繰返すことができる。センサの信号は互いに対して比較される、または各チャンバの流体の特性と比較されて、どのセンサがどのチャンバと整合されるのかを定める。

**【 0 0 8 0 】**

一部のセンサ配置は、管理された条件を必要としない。たとえば、一部のセンサはチャンバに露出されるのか、第2の基板に露出されるのかに依存して、異なる信号を出力する。

**【 0 0 8 1 】**

別の実施例において、センサとチャンバとの関係は、センサパターン（または基板レシーバパターン）およびチャンバパターンの既知のジオメトリから定められる。好ましくは、アレイの最も外側のセンサの信号が先に観測され、順に内側に移ってチャンバに露出される最初の信号がどれであるかを検出する。たとえば図6aでは、活性であると思われる下の最も左のセンサが、下の最も左のチャンバと整合されると判断され、残りの関係はその後で明らかとなる。既知の活性センサに対して1つのチャンバピッチ分離れているセンサも同様に活性ある。

**【 0 0 8 2 】**

2つ以上のセンサがチャンバと整合される場合、隣接するセンサからの複数の活性信号により、チャンバの場所を確定することができる。センサ測定値を用いて、平均値を計算する、誤りのあるセンサを検出する、または測定の余剰性を提供する。一つのチャンバに露出される複数のセンサは時空間画像も与え得る。

**【 0 0 8 3 】**

上記の較正工程はソフトウェアまたはハードウェアを用いて行なうことができる。較正結果は、今後の信号処理用に活性センサおよびその場所を特定するために、ルックアップテーブルに記憶してもよい。工程は組立工程として、またはラブオンチップの最初の動作の際に行なうことができる。

**【 0 0 8 4 】**

上記では、流体を入れるためのチャンバを設けることにより、流体がセンサに露出される。当業者なら、他のマイクロ流体構造により、たとえば、センサを通して流体を方向付けるためのチャンネル、流体を保持するためのウェル、または表面張力によって保持される液滴を受取るための簡単な基板のような、流体をセンサに露出するための適切な形を与え得ることは理解するであろう。「マイクロ流体」の用語は、非常に小さい、典型的にはミリメートルより小さいスケールに幾何学的に制限された流体の取り扱いを指す。

**【 産業上の利用可能性 】****【 0 0 8 5 】**

ここに記載されているおよび添付図面に示されている特徴は、単独でまたは他の特徴と

10

20

30

40

50

の適切な組合せで導入できることは理解するべきである。たとえば、電力を与え、および信号を送るために異なる技術を組合せて、無線検知システムを作成することができる。

【 図 1 】

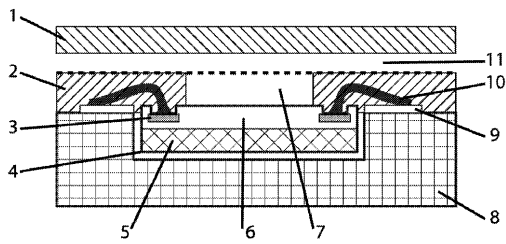


Figure 1

【 図 2 】

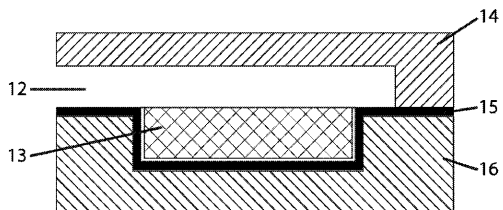


Figure 2

【 図 3 】

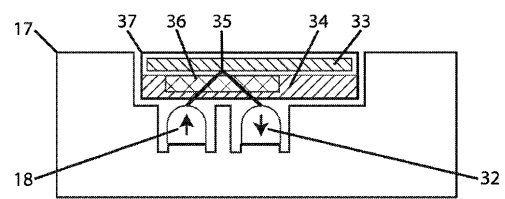


Figure 3

【 図 4 】

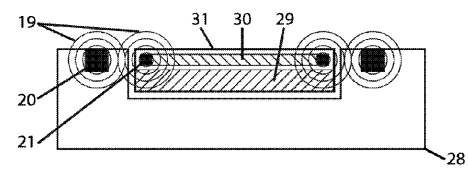


Figure 4

【 図 5 】

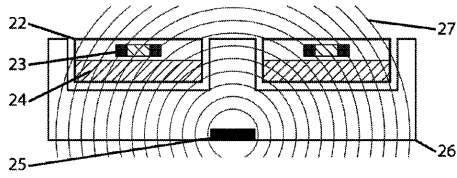
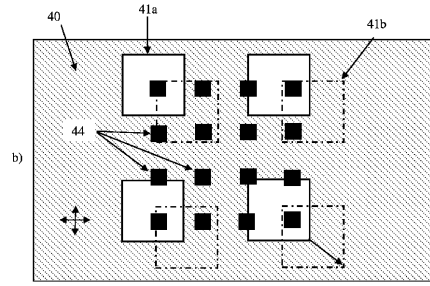
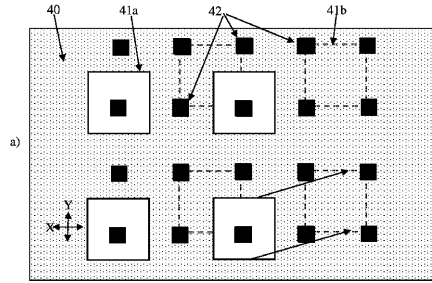


Figure 5

【 図 6 b ) 】



【 図 6 a ) 】



【 図 7 】

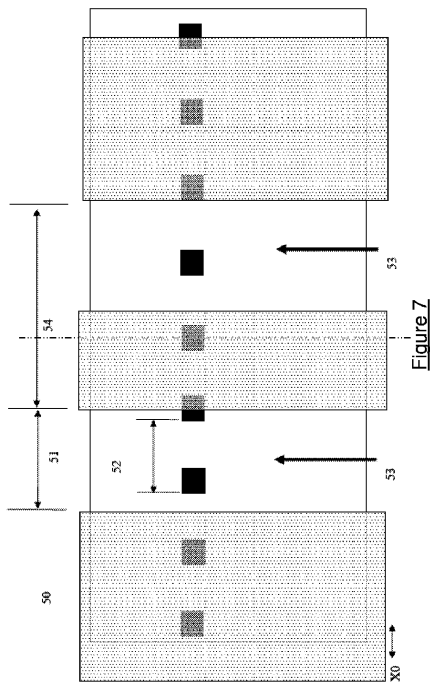


Figure 7



---

フロントページの続き

- (72)発明者 リード, サム  
イギリス、ダブリュ・2 3・ティ・エイ ロンドン、クイーンズボロー・テラス、2、フラット  
・6
- (72)発明者 ゲオルギウ, パンテラキス  
イギリス、エイチ・エイ・9 8・イー・エル ミドルセックス、ウエンブリー、ウエンブリー・  
ヒル・ロード、179

審査官 吉田 将志

- (56)参考文献 特表2012-522230(JP,A)  
特表2010-513869(JP,A)  
特表2001-507217(JP,A)  
特開2010-019570(JP,A)  
特開2004-101253(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- |      |        |
|------|--------|
| G01N | 27/414 |
| G01N | 37/00  |