

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成29年1月26日(2017.1.26)

【公開番号】特開2015-56892(P2015-56892A)

【公開日】平成27年3月23日(2015.3.23)

【年通号数】公開・登録公報2015-019

【出願番号】特願2014-173585(P2014-173585)

【国際特許分類】

H 03K 3/013 (2006.01)

H 03K 3/356 (2006.01)

H 03K 3/3562 (2006.01)

【F I】

H 03K 3/013

H 03K 3/356 Z

H 03K 3/356 C

【手続補正書】

【提出日】平成28年12月12日(2016.12.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第一段階と、

第二段階と、を含み、

前記第一段階と第二段階が各々、インターリープフィルタを備えているフリップフロップ回路であって、第一段階のインターリープフィルタが、
第一段階遅延回路と、

フリップフロップ回路の入力に結合した第一入力、及び前記第一段階遅延回路の出力に結合した第二入力を備えている第一段階出力バッファと、を含んでいる、フリップフロップ回路。

【請求項2】

更に、第一段階出力バッファの出力と、フリップフロップの入力との間に結合した第一段階フィードバックインバータを含んでいる、請求項1に記載のフリップフロップ回路。

【請求項3】

第一段階遅延回路が、固定遅延回路を備えている、請求項1に記載のフリップフロップ回路。

【請求項4】

第一段階遅延回路が、選択可能遅延回路を備えている、請求項1に記載のフリップフロップ回路。

【請求項5】

第二段階のインターリープフィルタが、

第二段階遅延回路と、

前記第二段階の入力に結合した第一入力、及び前記第二段階遅延回路の出力に結合した第二入力を備えている第二段階出力バッファと、を含んでいる、請求項1に記載のフリップフロップ回路。

【請求項6】

更に、第二段階出力バッファの出力と、第二段階の入力との間に結合した第二段階ファイードバックインバータを含んでいる、請求項5に記載のフリップフロップ回路。

【請求項 7】

第二段階遅延回路が、固定遅延回路を備えている、請求項5に記載のフリップフロップ回路。

【請求項 8】

第二段階遅延回路が、選択可能遅延回路を備えている、請求項5に記載のフリップフロップ回路。