【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第２部門第４区分
【発行日】平成23年11月17日(2011.11.17)

【公開番号】特開2011-194810(P2011-194810A)
【公開日】平成23年10月6日(2011.10.6)
【年通号数】公開・登録公報2011-040
【出願番号】特願2010-66292(P2010-66292)
【国際特許分類】
Ｂ４１Ｊ　2/44　(2006.01)
Ｂ４１Ｊ　2/45　(2006.01)
Ｂ４１Ｊ　2/455　(2006.01)
Ｈ０１Ｌ　33/00　(2010.01)
Ｈ０１Ｌ　33/02　(2010.01)
Ｈ０４Ｎ　1/036　(2006.01)
【ＦＩ】
Ｂ４１Ｊ　3/21　Ｌ
Ｈ０１Ｌ　33/00　Ｊ
Ｈ０１Ｌ　33/00　１００
Ｈ０４Ｎ　1/036　Ａ

【手続補正書】
【提出日】平成23年8月23日(2011.8.23)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】００４０
【補正方法】変更
【補正の内容】
【００４０】
このシフトレジスタ１１０では、印刷制御部４０から接続コネクタ７１－２，７１－３、接続ケーブル７０－２，７０－３及び接続コネクタ７２－２，７２－３を介して、シリアルクロックＳＣＫ及びシリアルデータＳＩが供給されると、シリアルクロックＳＣＫに同期して、シリアルデータＳＩを初段から終段のＦＦ１１１－１～１１１－ｎ，・・・へと順次入力してシフトしていき、シフトしたデータを各段の出力端子Ｑ１～Ｑｎ，・・・から出力する構成になっている。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００５７
【補正方法】変更
【補正の内容】
【００５７】
（図１中のＰＭＯＳ）
図７（ａ）、（ｂ）は、図１中のＰＭＯＳ４３を示す構成図である。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００６５
【補正方法】変更
【補正の内容】
【００６５】
この結果、ＰＭＯＳ４３が飽和領域で動作するようになって、電子デバイス物理の理論

により良く知られているように、この時のドレーン電流Ｉｄは次式で与えられる。

Ｉｄ＝Ｋ・（Ｗ／Ｌ）・（Ｖｇｓ－Ｖｔｐ）^{2}

但し、Ｋ；定数

Ｗ；ＰＭＯＳ４３のゲート幅

Ｌ；ＰＭＯＳ４３のゲート長

Ｖｔｐ；ＰＭＯＳ４３の閾値電圧

Ｖｇｓ；ＰＭＯＳ４３のゲート・ソース間電圧（　電源電圧ＶＤＤ）

【手続補正４】
【補正対象書類名】明細書
【補正対象項目名】００６６
【補正方法】変更
【補正の内容】
【００６６】

この式から明らかなように、ＰＭＯＳ４３のドレーン電流Ｉｄ、即ち発光サイリスタ２１０の駆動電流Ｉｏｕｔは、ＶＤＤ電源及びＶＤＤ５電源の電圧を調整することで変化させることができる。その上、ＰＭＯＳ４３のように、飽和領域で動作するＭＯＳトランジスタにおいては、その素子サイズを適切に設定することで、ドレーン電位が多少変動したとしてもドレーン電流値を所定値に保つことが可能である。このような特性はＭＯＳトランジスタの定電流特性として公知であり、良好な特性を得るためには前記ゲート長Ｌを大きめに設定することが望ましい。

【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００８６
【補正方法】変更
【補正の内容】
【００８６】

ゲート電流Ｉｇは、発光サイリスタ２１０の内部にあるＰＮＰＴＲ２２１のベース電流Ｉｂに相当するものであり、このベース電流Ｉｂが流れることで、ＰＮＰＴＲ２２１がオン状態への移行を開始して、このＰＮＰＴＲ２２１のコレクタにはコレクタ電流を生じる。このコレクタ電流は、ＮＰＮＴＲ２２２のベース電流となり、このＮＰＮＴＲ２２２をオン状態へと移行させる。これにより生じたコレクタ電流は、ＰＮＰＴＲ２２１のベース電流Ｉｂを増強し、このＰＮＰＴＲ２２１のオン状態への移行を加速させることになる。

【手続補正６】
【補正対象書類名】明細書
【補正対象項目名】００８７
【補正方法】変更
【補正の内容】
【００８７】

一方、ＮＰＮＴＲ２２２が完全にオン状態に移行した後には、そのコレクタ・エミッタ間電圧、即ち、ゲート・カソード間電圧Ｖｇｋが低下して、図示しないゲート駆動回路の“Ｌ”レベル出力電圧（ＶｏＬ）以下となると、発光サイリスタ２１０のゲートからゲート駆動回路の出力端子側に流れるゲート電流Ｉｇが略ゼロとなる。この結果、発光サイリスタ２１０のカソードには、アノード電流Ｉａと略等しいカソード電流Ｉｋが流れることになり、発光サイリスタ２１０は完全にオン状態となる。

【手続補正７】
【補正対象書類名】明細書
【補正対象項目名】００９４
【補正方法】変更
【補正の内容】
【００９４】

なお、図９（ｃ）に示すオン遷移領域ＡＲ２においては、アノード電流Ｉａの増加によりアノード電圧Ｖａが低下する特性を示しており、このオン遷移領域ＡＲ２でアノード・カソード間は負性抵抗を示す。図９（ｃ）において一点鎖線で示すのは、前記負性抵抗領域における特性線の接線であって、この接線の傾きが負性抵抗値に対応しており、その負性抵抗値は、発光サイリスタ２１０の製造ばらつきやチップ温度等により変動するが、典型例では数ｋΩに達するものである。

【手続補正８】
【補正対象書類名】明細書
【補正対象項目名】０１００
【補正方法】変更
【補正の内容】
【０１００】
図１０（ｂ）は、ＰＭＯＳ４３において、ゲート・ソース間電圧Ｖｇｓを電源電圧ＶＤＤに略等しくした場合におけるドレーン電圧とドレーン電流の関係を模式的に示す図であって、横軸はドレーン・ソース間電圧Ｖｄｓを示し、縦軸にドレーン電流Ｉｄを示している。

【手続補正９】
【補正対象書類名】明細書
【補正対象項目名】０１０１
【補正方法】変更
【補正の内容】
【０１０１】
図１０（ｂ）において、曲線ＴＣ１０は図１０（ａ）の曲線ＴＣ１と、曲線ＴＣ２０は図１０（ａ）の曲線ＴＣ２と、曲線ＴＣ３０は図１０（ａ）の曲線ＴＣ３とに対応するものであって、例えば、曲線ＴＣ１０においてはドレーン電流Ｉｄとして大きな値が得られる一方で、ドレーン・ソース間電圧Ｖｄｓが増加するに従いドレーン電流Ｉｄもまた増加する特性となる。又、曲線ＴＣ３０においては、曲線ＴＣ１０の場合よりもドレーン電流Ｉｄが小さくなってしまうものの、ドレーン・ソース間電圧Ｖｄｓが所定値以上であれば、ドレーン電流Ｉｄが略一定とみなせて駆動電流Ｉｏｕｔとなり、ドレーン・ソース間電圧Ｖｄｓによらない定電流特性が得られることが判る。

【手続補正１０】
【補正対象書類名】明細書
【補正対象項目名】０１０２
【補正方法】変更
【補正の内容】
【０１０２】
以上の関係を定量的に説明すると、電子デバイス物理の理論により良く知られているように、ＰＭＯＳ４３のドレーン電流Ｉｄは、次式で与えられる。

$$Id = K \cdot (W/L) \cdot (Vgs - Vtp)^2$$

但し、Ｋ；定数
Ｗ；ＰＭＯＳ４３のゲート幅
Ｌ；ＰＭＯＳ４３のゲート長
Ｖｇｓ；ＰＭＯＳ４３のゲート・ソース間電圧
Ｖｔｐ；ＰＭＯＳ４３の閾値電圧

【手続補正１１】
【補正対象書類名】明細書
【補正対象項目名】０１３３
【補正方法】変更
【補正の内容】
【０１３３】

接続ケーブル７０－１において、ケーブル長をＬ、ケーブル内の信号伝搬速度をＶｏとするとき、接続ケーブル７０－１の信号伝達遅延時間Ｔｄは、次式で与えられる。

Ｖｏ＝Ｃｏ／√εｒ

但し、Ｃｏ；真空中における光速度、Ｃｏ　３×１０^{8}［ｍ／ｓ］

εｒ；接続ケーブル７０－１内で用いられる絶縁材料の比誘電率

この式より、信号伝達遅延時間Ｔｄは、

Ｔｄ＝（Ｌ／Ｃｏ）×√εｒ

となる。典型的な例として、接続ケーブル７０－１の比誘電率εｒを４、ケーブル長Ｌを１［ｍ］とするとき、

Ｔｄ　６．７［ｎｓ］

となる。

【手続補正１２】
【補正対象書類名】明細書
【補正対象項目名】０１３７
【補正方法】変更
【補正の内容】
【０１３７】

前記多重反射波形が接続ケーブル７０－１内を往復する毎に反射量を減じていき、例えば、１０往復の後に反射成分が消滅する時、前記アノード電流Ｉｄの立ち上がり時間Ｔｒは、

Ｔｒ＝２×Ｔｄ×１０　６．７×２０＝１３４［ｎｓ］

となる。発光サイリスタ２１０におけるアノード電流Ｉｄの波形の立ち下がりにおける立ち下がり時間Ｔｆにおいても同様である。

【手続補正１３】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項１４
【補正方法】変更
【補正の内容】
【請求項１４】

複数の３端子発光素子と、

前記複数の３端子発光素子を駆動する駆動装置と、

を備えたプリントヘッドであって、

前記複数の３端子発光素子は、

各々、第１電源と接続される第１端子と、前記第１端子との間に駆動電流を流すための第２端子と、前記第１端子及び前記第２端子間の導通状態を制御する第１制御端子とを有し、前記第１端子同士及び前記第２端子同士が共通接続された発光サイリスタであり、

前記駆動装置は、

第１ＭＯＳトランジスタを有し、入力された駆動信号に基づいて前記複数の３端子発光素子のうち導通状態にあるものを駆動する駆動回路と、

クロック信号に基づきシリアルデータを入力して複数のトリガ信号を順に出力し、前記発光サイリスタにおける前記第１制御端子に対して前記トリガ信号を与えて前記発光サイリスタをオン状態にするシフトレジスタと、を備え、

前記第１ＭＯＳトランジスタは、

前記第１電源とは異なる電位の第２電源に接続された第３端子と、

共通接続された前記第２端子に接続された第４端子と、

前記駆動信号に基づいて前記第３端子及び前記第４端子間の導通状態を制御する第２制御端子と、

前記第１ＭＯＳトランジスタの閾値電圧を増加させる方向に、前記第２電源の電位とは異なる電位に設定されたサブストレート端子と、を有することを特徴とするプリントヘッド。

【手続補正１４】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項１５
【補正方法】変更
【補正の内容】
【請求項１５】
複数の３端子発光素子と、前記複数の３端子発光素子を駆動する駆動装置と、を有するプリントヘッドを備え、
前記プリントヘッドにより露光されて記録媒体に画像を形成する画像形成装置であって、
前記複数の３端子発光素子は、
各々、第１電源と接続される第１端子と、前記第１端子との間に駆動電流を流すための第２端子と、前記第１端子及び前記第２端子間の導通状態を制御する第１制御端子とを有し、前記第１端子同士及び前記第２端子同士が共通接続された発光サイリスタであり、
前記駆動装置は、
第１ＭＯＳトランジスタを有し、入力された駆動信号に基づいて、前記複数の３端子発光素子のうち導通状態にあるものを駆動する駆動回路と、
クロック信号に基づきシリアルデータを入力して複数のトリガ信号を順に出力し、前記発光サイリスタにおける前記第１制御端子に対して前記トリガ信号を与えて前記発光サイリスタをオン状態にするシフトレジスタと、を備え、
前記第１ＭＯＳトランジスタは、
前記第１電源とは異なる電位の第２電源に接続された第３端子と、
共通接続された前記第２端子に接続された第４端子と、
前記駆動信号に基づいて前記第３端子及び前記第４端子間の導通状態を制御する第２制御端子と、
前記第１ＭＯＳトランジスタの閾値電圧を増加させる方向に、前記第２電源の電位とは異なる電位に設定されたサブストレート端子と、を有することを特徴とする画像形成装置。