



Patent dodatkowy
do patentu nr _____

Zgłoszono: 29.10.77 (P. 201829)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 02.07.79

Opis patentowy opublikowano: 15.04.1982

Int. Cl.²

G01R 19/02

CZYTELNIA

Urzędu Patentowego
Polska 0 011 111 111 (11-000)

Twórcy wynalazku: Maciej Karwowski, Andrzej Godziszewski

Uprawniony z patentu: Zjednoczone Zakłady Produkcji Aparatury
Naukowej „UNIPAN”, Warszawa (Polska)

Elektroniczny układ kwadratujący

1

Przedmiotem wynalazku jest elektroniczny układ kwadratujący, podnoszący napięcie do kwadratu w obu ćwiartkach osi współrzędnych.

Układy tego typu są podstawowymi i niezastąpionymi członami aparatury pomiarowej do pomiaru wartości skutecznej napięć zmiennych.

W technice znany jest układ kwadratujący zawierający dwa tranzystory unipolarne, których źródła połączone są do masy, a bramki tranzystorów sterowane są w przeciwfazie napięciem dostarczającym z wyjścia tranzystorowego symetrycznego wzmacniacza różnicowego. Dreny połączone są poprzez rezystor ze źródłem napięcia zasilającego, a zmiany prądu z drenów przenoszone są na zmiany napięcia przez wzmacniacz operacyjny.

Powyższy układ odznacza się znacznymi zmianami punktu pracy tranzystorów, co uniemożliwia stosowanie go w przetworniku iloczynowym napięcia działającym w szerokim paśmie częstotliwości. Wszelkie termiczne wpływy powodują poważną zmianę początkowego odcinka odtwarzanej paraboli.

Istota wynalazku polega na tym, że bramki obu tranzystorów unipolarnych połączone są poprzez rezystory z bramką trzeciego tranzystora unipolarnego. Zmiany napięcia drenu tego tranzystora podawane są na odwracające fazę wejście wzmacniacza operacyjnego sterującego źródłem prądowym zrealizowanym na tranzystorze bipolarnym włączonym pomiędzy ujemny biegun zasilania

2

i emiteru tranzystorów w symetrycznym wzmacniaczu różnicowym. Napięcie zasilające nieodwracające fazy wejścia wzmacniacza operacyjnych oraz dreny tranzystorów unipolarnych podawane jest z jednego źródła napięcia stabilizowanego.

Układ kwadratujący według wynalazku realizuje kwadratową funkcję napięcia w szerokim zakresie częstotliwości. Ponadto odznacza się dużą odpornością na wszelkie wpływy termiczne.

Przedmiot wynalazku przedstawiony jest w przykładzie wykonania na rysunku będącym schematem ideowym układu kwadratującego.

Tranzystory bipolarne npn T_1 i T_2 pracują w układzie symetrycznego wzmacniacza różnicowego. Oba emiteru połączone wspólnie poprzez rezystory R_1 i R_2 o jednakowych wartościach omowych. Kolektory obu tranzystorów T_1 i T_2 połączone są z masą układu poprzez rezystory o jednakowej wartości R_3 i R_4 . Baza tranzystora T_2 połączona jest do masy, a baza tranzystora T_1 stanowi wejście układu. Wzajemne połączenie rezystorów emiterowych R_1 i R_2 tranzystorów T_1 i T_2 doprowadzone jest do kolektora tranzystora T_3 typu npn którego emiter poprzez rezystor R_{12} dołączony jest do ujemnego bieguna źródła zasilania. Baza tranzystora T_3 połączona jest z wyjściem scalonego wzmacniacza operacyjnego SC_1 . Odwracające fazę wejście wzmacniacza SC_1 połączone jest z drenem unipolarnego tranzystora T_5 o kanale N, a nie-

odwracające fazy wejście jest punktem wspólnym rezystorów R_9 i R_{10} i jednocześnie nieodwracającego wejścia wzmacniacza SC_2 . Drugi koniec rezystora R_9 połączony jest ze źródłem napięcia stabilizowanego a drugi koniec rezystora R_{10} z masą układu. Kolektor tranzystora T_1 połączony jest bezpośrednio z bramką tranzystora unipolarnego T_3 (z kanałem N) i analogicznie kolektor tranzystora T_2 z bramką tranzystora unipolarnego T_4 identycznego jak tranzystor T_3 . Do obu bramek tranzystorów T_3 i T_4 dołączone są rezystory R_5 i R_6 , których przeciwległe końce połączone są z bramką tranzystora unipolarnego T_5 . Tranzystory T_3 , T_4 i T_5 są jednakowego typu, o jednakowych dobranych parametrach i mają obudowy połączone mechanicznie za pomocą metalowej obłamy zapewniającej wzajemną wymianę ciepła. Do bramki tranzystora T_5 dołączony jest kondensator C_1 , którego drugi koniec połączony jest z masą. Wyprowadzenia źródeł tranzystorów T_3 , T_4 i T_5 połączone są z masą układu. Dren tranzystora T_3 połączony jest z drenem tranzystora T_4 , z wejściem odwracającym fazę wzmacniacza operacyjnego SC_2 i z rezystorem R_7 , którego przeciwległy koniec dołączony jest do źródła napięcia stabilizowanego. Dren tranzystora T_5 poprzez rezystor R_8 połączony jest ze źródłem napięcia stabilizowanego zasilającym jednocześnie dreny tranzystorów T_3 i T_4 oraz wejścia nieodwracające wzmacniaczy SC_1 i SC_2 poprzez rezystor R_9 . Między wyjście a wejście odwracające wzmacniacza operacyjnego SC_2 włączony jest rezystor R_{11} z równolegle połączonym kondensatorem C_2 . Wyjście tego wzmacniacza jest jednocześnie wyjściem układu.

Wzmacniacz wstępny symetryczny zbudowany na tranzystorach T_1 i T_2 służy do otrzymania sygnałów odwróconych w fazie względem siebie. Sygnały te z kolektorów tranzystorów T_1 i T_2 doprowadzone są do bramek tranzystorów unipolarnych T_3 i T_4 układu kwadratuującego. Wzmocnienie wzmacniacza wejściowego symetrycznego zależy od stosunku wartości omowych rezystorów R_1 do R_4 do R_4 .

Stabilność punktu pracy wzmacniacza symetrycznego zapewnia źródło prądowe zrealizowane na tranzystorze T_6 włączone szeregowo między ujemny biegun zasilania tego wzmacniacza a emiterzy tranzystorów. Źródło to sterowane jest z wyjścia wzmacniacza operacyjnego, który z kolei sterowany jest poprzez tranzystor unipolarny T_5 . Napięcie bramki tego tranzystora jest wartością średnią napięć obu bramek tranzystorów T_3 i T_4 właściwego układu kwadratuującego. Tak utworzona pętla

sprzężenia zwrotnego uzależnia wzajemnie statyczne punkty pracy wzmacniacza wejściowego i układu kwadratuującego. Zmiany prądu drenów obu tranzystorów T_3 i T_4 poprzez wzmacniacz prądowy są przeniesione na zmiany napięcia wyjściowego układu za pomocą wzmacniacza operacyjnego SC_2 . Napięcia polaryzujące oba wzmacniacze operacyjne SC_1 i SC_2 oraz zasilające dreny tranzystorów T_3 , T_4 i T_5 są brane z jednego źródła napięcia stabilizowanego. Dzięki odpowiedniemu stosunkowi rezystorów R_7 , R_8 , R_9 , R_{10} i R_{11} zminimalizowany jest wpływ ewentualnych zmian napięcia zasilającego na napięcie wyjściowe układu.

Przedstawiony w powyższym przykładzie układ pracuje zadowalająco w paśmie częstotliwości od 0 do 13 MHz z błędem nieprzekraczającym $\pm 3\%$ wartości napięcia wyjściowego. Zmiany początkowego punktu pracy nie przekraczają 0,4 mV na godzinę w pokojowej temperaturze otoczenia, bez termostutowania elementów. Błąd zakresowy przy podwyższeniu temperatury otoczenia do 30°C nie przekracza 0,03%, to jest zmiany napięcia wyjściowego wynoszą 3 mV przy maksymalnym napięciu wyjściowym wynoszącym 10 V.

Zastrzeżenie patentowe

Elektroniczny układ kwadratuujący składający się z dwóch tranzystorów unipolarnych, których dreny połączone są poprzez wspólny rezystor ze źródłem napięcia zasilającego, a bramki sterowane są w przeciwfazie napięciem z wyjścia tranzystorowego symetrycznego wzmacniacza różnicowego, przy czym zmiany prądu z drenów przenoszone są na zmiany napięcia przez wzmacniacz operacyjny. **znamienny tym**, że posiada ponadto trzeci tranzystor unipolarny (T_5), którego bramka poprzez rezystor (R_8) połączona jest z bramką tranzystora unipolarnego (T_3), a poprzez rezystor (R_9) z bramką tranzystora unipolarnego (T_4), a zmiany napięcia drenu tranzystora (T_5) podawane są na odwracające fazę wejście operacyjnego wzmacniacza (SC_1) sterującego źródłem prądowym zrealizowanym na bipolarnym tranzystorze (T_6) włączonym pomiędzy ujemny biegun zasilający i emiterzy tranzystorów w symetrycznym wzmacniaczu różnicowym, przy czym stabilizowane napięcie zasilania podawane z jednego źródła polaryzuje oba wejścia nieodwracające fazy wzmacniaczy operacyjnych (SC_1) i (SC_2) i poprzez rezystor (R_7) dreny tranzystorów (T_3) i (T_4), a poprzez rezystor (R_8) dren tranzystora (T_5).

