



(12) Wirtschaftspatent

Erteilt gemäß § 17 Absatz 1 Patentgesetz

(19) DD (11) 265 011 A1

4(51) G 06 F 3/023

AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) WP G 06 F / 309 453 B

(22) 26.11.87

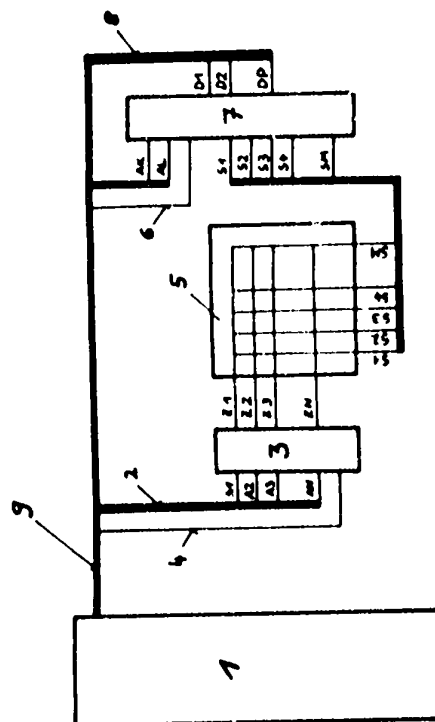
(44) 15.02.89

(71) VEB Robotron Optima, Büromaschinenwerk Erfurt, Mainzerhofplatz 13, Erfurt, 5010, DD

(72) Rödiger, Josef, Dipl.-Ing.; Gebhardi, Gunter, Dipl.-Ing., DD

(54) Anordnung zur Kopplung einer Matrixanordnung von Schaltelementen

(55) Anordnung, Kopplung, Matrix, Rechner, Schalteranordnung, matrixförmig, Schaltelemente, nicht entkoppelt, Informationstransfer, Funkstörpegel, gering
 (57) Anordnung zur Kopplung einer Matrixanordnung von Schaltelementen an ein sequentielles Schaltwerk. Aufgabe der Erfindung ist die Kopplung einer matrixförmigen Schalteranordnung mit nichtentkoppelten Schaltelementen an eine Rechnerschaltung. Durch die Einführung spezieller Blockstufen läßt sich die Ankopplung von Matrixanordnungen mit nichtentkoppelten Schaltelementen realisieren. Die in Figur 1 aufgezeigte Lösung stellt am besten die Schaltungsanordnung dar, mit deren Hilfe eine Ankopplung der Matrix erfolgt, die einen durch wenige Schaltschritte und damit geringen Funkstörpegel erzeugenden Informationstransfer ermöglicht. Fig. 1



Patentanspruch:

1. Anordnung zur Kopplung einer Matrixanordnung von Schaltelementen an ein sequentielles Schaltwerk bzw. Rechner, wobei jedes Schaltelement mit einem seiner Anschlüsse mit einer der spaltenförmig angeordneten Leitungen und den anderen Anschluß mit einer der zeilenförmig angeordneten Leitungen verbunden ist und dieses Schaltelement ein Ansteuersignal in Abhängigkeit des Zustandes des Schaltelementes entweder mindestens von der angesteuerten Leitung der Matrix zu einer der nicht angesteuerten und höchstens auch umgekehrt leitet oder keine Verbindung zwischen den Leitungen herstellt, und das sequentielle Schaltwerk, welches über einen Bus verfügt, welcher Adreß- und Steuersignale zur Verfügung stellt und Datensignale aufnehmen kann, **dadurch gekennzeichnet**, daß die Adreßsignale (A 1 bis A_N) des Adreßbusses (2) des sequentiellen Schaltwerkes (1) über einen Eingangsblock (3) nur dann zur Matrix (5) geleitet werden, wenn ein Zugriff des sequentiellen Schaltwerkes (1) zur Matrix (5) durch ein Freigabesignal (4) erfolgt und dieses Freigabesignal (4) den entsprechenden Datenpfad im Eingangsblock (3) aktiviert, und die durch den Zustand der Schaltelemente in der Matrix geprägte Information vollständig oder selektiert durch Adreßsignale (A_K bis A_L) teilweise auf den Datenbus (8) des sequentiellen Schaltwerkes (1) gelegt wird, wenn dazu neben den Adreßsignalen (A 1 bis A_N) und dem Freigabesignal (4) ein weiteres Freigabesignal (6) durch das sequentielle Schaltwerk gebildet wird und dieses Freigabesignal (6) den Datenweg im Ausgangsblock (7) schließt.
2. Anordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß der Eingangsblock (3) durch Gatterschaltkreise mit offenem Kollektorausgang gebildet wird.
3. Anordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß der Ausgangsblock (7) durch eine Multiplexerschaltungsanordnung gebildet wird.
4. Anordnung nach Punkt 1 bis 3, **dadurch gekennzeichnet**, daß mehr als ein sequentielles Schaltwerk (1) mit der Matrix (5) verbunden werden, wobei die Knotenpunkte der Zusammenführung der Schaltungsanordnung an den Ausgängen des Eingangsblockes (3) eingangsseitig der Matrix (5) und an den Eingängen des Ausgangsblockes (7) ausgangsseitig der Matrix (5) liegen.

Hierzu 3 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Anordnung zur Kopplung einer Matrixanordnung von Schaltelementen an ein sequentielles Schaltwerk, insbesondere an Rechnersysteme für den Einsatz in den Bereichen der Büro-, Daten- und Rechentchnik.

Charakteristik des bekannten Standes der Technik

Systeme zur Eingabe einer Vielzahl digitaler Informationen in sequentielle Schaltwerke, insbesondere Rechnersysteme, sind als Systeme zur Eingabe von Tastaturinformationen bekannt. Das Grundprinzip dieser Systeme basiert auf der Anordnung der die Information liefernden Schaltelemente in Matrixstrukturen mit einer bestimmten Anzahl von Spalten und Zeilen, wobei entweder die Spalten- oder Zeilenleitungen von einer elektronischen Funktionsgruppe angesteuert werden und die jeweils anderen Leitungen als steuernde Leitungen auf eine andere elektronische Funktionsgruppe einwirken.

Zur Aufwandsminimierung und zur raschen Erfäßbarkeit der eingegebenen Informationen durch wenige Schaltfolgen des sequentiellen Systems wird eine möglichst direkte Kopplung der Matrix an das sequentielle System angestrebt. Solche Prinzipien sind aus den Patentschriften DD-WP 225520 und DD-WP 159475 bekannt. Sie basieren auf der unmittelbaren Ankopplung eines Teils der Bus-Leitungen des Rechners als ansteuernde Funktionsgruppe an die eine Gruppe von Leitungen der Matrix und die Kopplung der anderen Gruppen von Leitungen über eine, eine Trennung realisierende Funktionsgruppe, an einen anderen Teil der Bus-Leitungen. Zur Funktion ist es erforderlich, daß es sich bei den eingesetzten Schaltelementen um entkoppelte Schaltelemente handelt, da sonst eine Verkopplung der ansteuernden Bus-Leitungen über die Schaltelemente nicht ausgeschlossen werden kann. Der Einsatz von entkoppelten Schaltelementen erweist sich jedoch als Nachteil, da diese Schaltelemente auf Grund ihrer höheren Qualitätseigenschaft höhere Kosten verursachen. Ein weiterer Nachteil ist, daß die ständig an der Matrix anliegenden Bus-Signalfolgen des Rechners über eine relativ weite räumliche Leitungsanordnung innerhalb der Matrix durch ihre integrale Energieabgabe die Umwelt mit Funkstörungen belasten.

Die bekannten Lösungen beziehen sich immer nur auf die Ankopplung der Matrix an ein sequentielles Schaltwerk und nicht an mehrere.

Ziel der Erfindung

Das Ziel der Erfindung besteht in der Realisierung einer kostengünstigen Anordnung zur Ankopplung von verknüpfbaren Schaltelementen in Matrixanordnungen an ein oder mehrere sequentielle Schaltwerke, die die Schaltzustände innerhalb der Matrix schnell erkennen. Die Anordnung soll einen geringen Funkstörpegel aufweisen.

Darlegung des Wesens der Erfindung

Die Aufgabe der Erfindung besteht darin: Matrixanordnungen von verknüpfbaren Schaltelementen so an ein oder mehrere sequentielle Schaltelemente anzukoppeln, daß es mit geringem materiellen Aufwand verbunden ist, daß dem oder den sequentiellen Schaltwerken ein rasches Erfassen der Schaltzustände möglich ist und daß die speziellen Matrixformen mit nichtentkoppelten Schaltelementen an das oder die sequentiellen Schaltwerke angekoppelt werden. Erfindungsgemäß wird die Aufgabe durch die speziellen Funktionsgruppen zur Ansteuerung der Matrix und zur Rückkopplung der Matrix zum sequentiellen Schaltwerk gelöst. Die Ansteuerung der Matrix erfolgt mit Signalen eines Teiles des Busses des jeweiligen sequentiellen Schaltwerkes. Jedes einzelne Signal wird dabei über einen speziellen Baustein zur Matrix geleitet. Dieser Baustein ist eingangsseitig an den Bus angepaßt, ausgangsseitig gestattet er die Ankopplung nichtentkoppelter Schaltelemente, d.h., es erfolgt keine Funktionsbeeinflussung des Bausteins, wenn über zwei oder mehrere Schaltelemente ein anderes Signal ausgangsseitig aufgeprägt wird. Weiterhin verfügt dieser Baustein über einen weiteren Eingang, Freigabeeingang, der das Eingangssignal zum Ausgang weiterleiten kann oder den Ausgang in einen solchen Zustand bringt, daß ein stabiler Pegel anliegt, der weder einen oder mehrere parallel geschaltete Bausteine ausgangsseitig beeinflußt noch als Funkstörquelle dient. Zur Rückkopplung der Matrix an einen anderen durch das jeweilige Schaltwerk auszuwertenden Teil des Busses dient ein anderer Baustein mit der Eigenschaft, die jeweils zur Weiterverarbeitung bestimmten Leistungen mit ihren Informationen entsprechend den Forderungen dieses Teiles des Busses an diesen anzuschalten oder diesen Teil des Busses in keiner Art zu beeinflussen; die jeweils gewünschte Arbeitsweise wird am Schaltwerk über Eingänge des Bausteins gesteuert. Zur Erlangung von Informationen über den Schaltzustand innerhalb der Matrix legt das jeweilige und nur ein Schaltwerk Informationen auf den die Matrix ansteuernden Teil des Busses und schaltet diesen mit Hilfe des erwähnten Freigabeeinganges des entsprechenden Bausteins zur Matrix durch; am Ausgang der Matrix werden die gewünschten Informationen durch den anderen Baustein übernommen und entweder teilweise oder vollständig durch ein entsprechendes Signal des Schaltwerkes auf einen anderen Teil des Busses gelegt, wo diese vom Schaltwerk aufgenommen und zur Weiterverarbeitung gelangen können. Dabei können mehrere sequentielle Schaltwerke zeitlich unabhängig aber nie gleichzeitig auf die Information der Matrix zugreifen. Nur beim Zugriff zur Matrix kann eine Funktörstrahlung entstehen, die abgegebene störende Energie ist damit gering.

Ausführungsbeispiel

Nachstehend wird die Erfindung anhand von zwei Ausführungsbeispielen näher erläutert.

Es zeigen:

Fig. 1: die erfindungsgemäße Anordnung zur Kopplung einer matrixförmigen Schaltelementeanordnung an eine Rechnerschaltung;

Fig. 2: Signale der bei der Kopplung ablaufenden Schaltvorgänge;

Fig. 3: die erfindungsgemäße Anordnung zur Kopplung einer matrixförmigen Schaltelementeanordnung an zwei Rechnerschaltungen.

In Figur 1 ist eine Rechnerschaltung 1 über einen Teil ihres Busses 9 an eine erfindungsgemäße Schaltung zur Kopplung der Matrix mit dieser verbunden. Ein Teil des Adreßbusses 2 der Rechnerschaltung mit den Adreßleitungen A1 bis AN führt zum die Matrix ansteuernden Funktionsblock, den Eingangsblock 3. Dieser Eingangsblock verfügt über einen gemeinsamen Freigabeeingang, an den das Freigabesignal 4 geführt wird. Die Ausgangssignale des Eingangsblockes 3 bilden die Zeileninformation Z1 bis ZN für die Matrix 5. Der Eingangsblock 3 realisiert eine Verknüpfung der Adreßleitungen A1 bis AN mit dem Freigabesignal 4 in der Art, daß die Information der Adreßleitungen A1 bis AN nur dann als Zeileninformation Z1 bis ZN durchgeschaltet wird, wenn das Freigabesignal 4 aktiv ist. Ist das Freigabesignal 4 nicht aktiv, sind die Ausgangsstufen des Eingangsblockes 3 in einem Zustand, der einem stromlosen Zustand nahe kommt. Eine Parallelschaltung der Ausgangsstufen des Eingangsblockes 3 ist, gleich welcher Zustand an ihnen vorherrscht, immer möglich. Eine kostengünstige Lösung zur Realisierung des Eingangsblockes 3 besteht im offenem Einsatz von sogenannten 2-Eingangs-NAND-Gattern mit offenem Kollektorausgang. Ein Eingang eines solchen Gatters wird dann mit einer bestimmten Adreßleitung verbunden, der andere Eingang stellt, verbunden mit den jeweilig anderen Eingängen der anderen Gatter, den Eingang für das Freigabesignal 4 dar und der Ausgang des jeweiligen Gatters steuert dann eine jeweilige Zeile der Matrix 5 an.

Die Spaltenleitungen S1 bis SM der Matrix werden mit einem Baustein, dem Ausgangsblock 7 verbunden, der die Rückführung der Signale zum Bus realisiert. Dieser Ausgangsblock 7 verfügt weiterhin über einen Eingang für das Freigabesignal 6 und über Eingänge für Selektionssignale, die den Adreßsignalen AK bis AL entsprechen. Die Ausgänge des Ausgangsblockes werden mit den Datenleitungen D1 bis DP des Datenbusses 8 des Rechnerbusses 9 verbunden. Die Ausgänge legen nur dann die Information auf den Datenbus 8, wenn das Freigabesignal 6 aktiv ist, sonst befinden sie sich in einem Zustand, in dem sie den Datenbus 8 nicht beeinflussen. Die Anzahl der Adreßsignale AK bis AL bestimmt die Anzahl der erfaßbaren Spaltenleitungen S1 bis SM mit; werden im Ausgangsblock keine zusätzlichen Adreßsignale AK bis AL verarbeitet, ist die Anzahl der Spaltenleitungen S1 bis SM gleich oder kleiner der Anzahl der Datenleitungen D1 bis DP; sind Adreßsignale AK bis AL vorhanden, so läßt sich ihre Anzahl als X bezeichnen, wobei X größer oder gleich 1 ist, kann man die Anzahl der Spaltenleitungen S1 bis SM am Ausgangsblock 7 bis auf das 2 hoch X-fache mal der Anzahl der Datenleitungen D1 bis DP erhöhen, wenn die Information der Adreßsignale AK bis AL entsprechend der Booleschen Zahlendarstellung im Ausgangsblock verknüpft wird. Der Vorteil dieser Lösungen besteht in der Möglichkeit der effektiveren Erweiterbarkeit der Größe der Matrix 5. So bringt die Verknüpfung einer zusätzlichen Adreßleitung im Ausgangsblock 7 den Vorteil, daß die Anzahl der erfaßbaren Schaltelemente innerhalb der Matrix 5 verdoppelt werden

kann, während eine Erweiterung durch eine zusätzliche Adreßleitung im Eingangsblock 3 lediglich die Anzahl der erfaßbaren Schaltelemente um die Anzahl der Spaltenleitungen S 1 bis SM erhöhen würde. Durch die dadurch mögliche, relativ einfache Wahl der Größe der Matrixdimensionen wird erreicht, daß auch große Matrixanordnungen, wie sie gerade beim Einsatz von nichtentkoppelten Schaltelementen innerhalb der Matrix 5 auftreten, mit einer Rechnerschaltung 1 verbunden werden können. Die Anzahl der bei einem Zugriff des Rechners 1 zur Matrix 5 erfaßbaren Schaltzustände ist maximal der Größe des Produktes aus Anzahl der Adreßleitungen A 1 bis AN mal Anzahl der Datenleitungen D 1 bis DP, sie liegt aber wesentlich darunter, wenn teilweise oder total nichtentkoppelte Schaltelemente eingesetzt werden.

Die Anzahl der Zugriffe des Rechners 1 zur Matrix 5 ergibt sich aus der Größe 2 hoch x. Werden Schaltelemente mit ähnlicher Schalthäufigkeit zusammengefaßt und jeweils eine solche Gruppe bei einem Zugriff des Rechners 1 angesprochen und existieren Gruppen mit verschiedener Schalthäufigkeit, so wächst die Anzahl der Zugriffe nicht proportional zur Anzahl der Gruppen.

Figur 2 verdeutlicht die zeitlichen Abläufe beim Zugriff der Rechnerschaltungen 1 zur Matrix 5. Diese zeitlichen Abläufe entsprechen den Signalfolgen beim Zugriff der Zentraleinheit der Rechnerschaltung 1 auf einen Speicherblock. So beginnt ein jeder Zugriff der Rechnerschaltung 1 zur Matrix 5 damit, daß diese die Adreßsignale A auf den Rechnerbus 9 und damit auf den Teil des Adreßbusses 2 legt. Sobald diese Adreßsignale stabil sind, wird dies durch ein entsprechendes Signal angezeigt, welches hier als Freigabesignal 4 an den Eingangsblock 3 geführt wird. Damit wird die von der Rechnerschaltung 1 generierte Information auf die Zeilenleitungen Z 1 bis ZN gelegt. Da die Adreßsignale AK bis AL zur Gruppe der Adreßsignale A gehören, liegt die Selektionsinformation, welche Leitungen der Spaltenleitungen S 1 bis SM ausgewertet werden sollen, bereits am Ausgangsblock 7. Dadurch wird die Zeit, welche vergeht, bis eine gültige Information an den Ausgangsstufen innerhalb des Ausgangsblockes 7 anliegt, durch die Signalverzögerungszeit des Eingangsblockes 3 und der Eingangsstufen des Ausgangsblockes 7, insbesondere der der Matrix 5, bestimmt. Die somit gewonnene Information wird nun durch das von der Rechnerschaltung 1 stammende Freigabesignal 6, welches die Bereitschaft der Rechnerschaltung 1 zur Datenübernahme kennzeichnet, auf den Datenbus 8 gelegt und durch die Rechnerschaltung 1 durch die Flanke eines ihr eigenen Signals ü in ein vorgezähltes Register geladen. Nachdem die Information nun von der Rechnerschaltung 1 übernommen worden ist, werden die einzelnen Freigabesignale 6 und 4 sowie die Adreßsignale A inaktiv und verfügbar für eine andere Aktivität der Rechnerschaltung 1.

Ist es erforderlich, daß mehrere Rechnerschaltungen 1 Zugriff zur Matrix 5 haben, so wird eine Lösung realisiert, wie sie Figur 3 beispielsweise für 2 Rechnerschaltungen zeigt. Dabei wird jede Rechnerschaltung über den ihr eigenen Bus 91 bis 92, den jeweiligen Adreßbus 21 bzw. 22, den Datenbus 81 bzw. 82 an den entsprechenden Eingangsblock 31 bzw. 32 und den Ausgangsblock 71 bzw. 72 geführt, die einzelnen Adreß- und Datensignale A 11 bis A 1N bis D 1P bzw. A 21 bis A 2N und D 21 bis D 2P ebenso entsprechend.

Über die Freigabeleitungen 41 und 61 bzw. 42 und 62 wird dann ein Signallauf wie oben beschrieben realisiert. Dabei greift jeweils nur eine Rechnerschaltung 1 zur durch die Zeilenleitungen Z 1 bis ZN und Spaltenleitungen S 1 bis SM determinierten Matrix 5 zu.

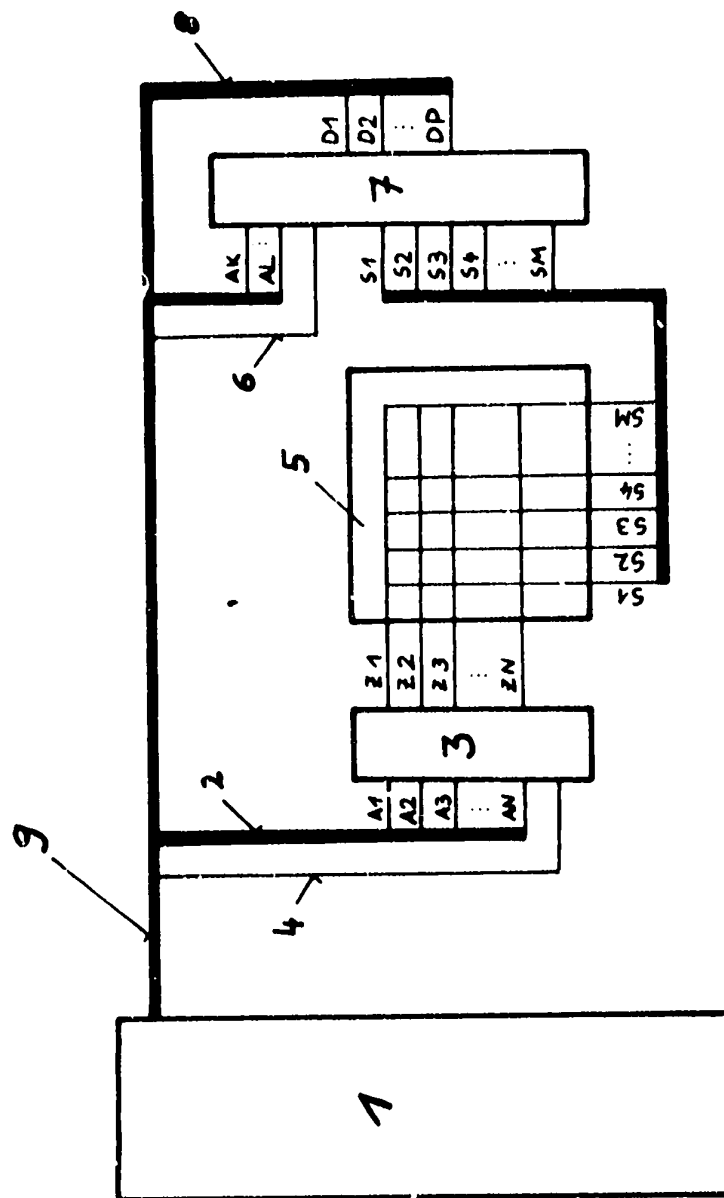


Fig. 1

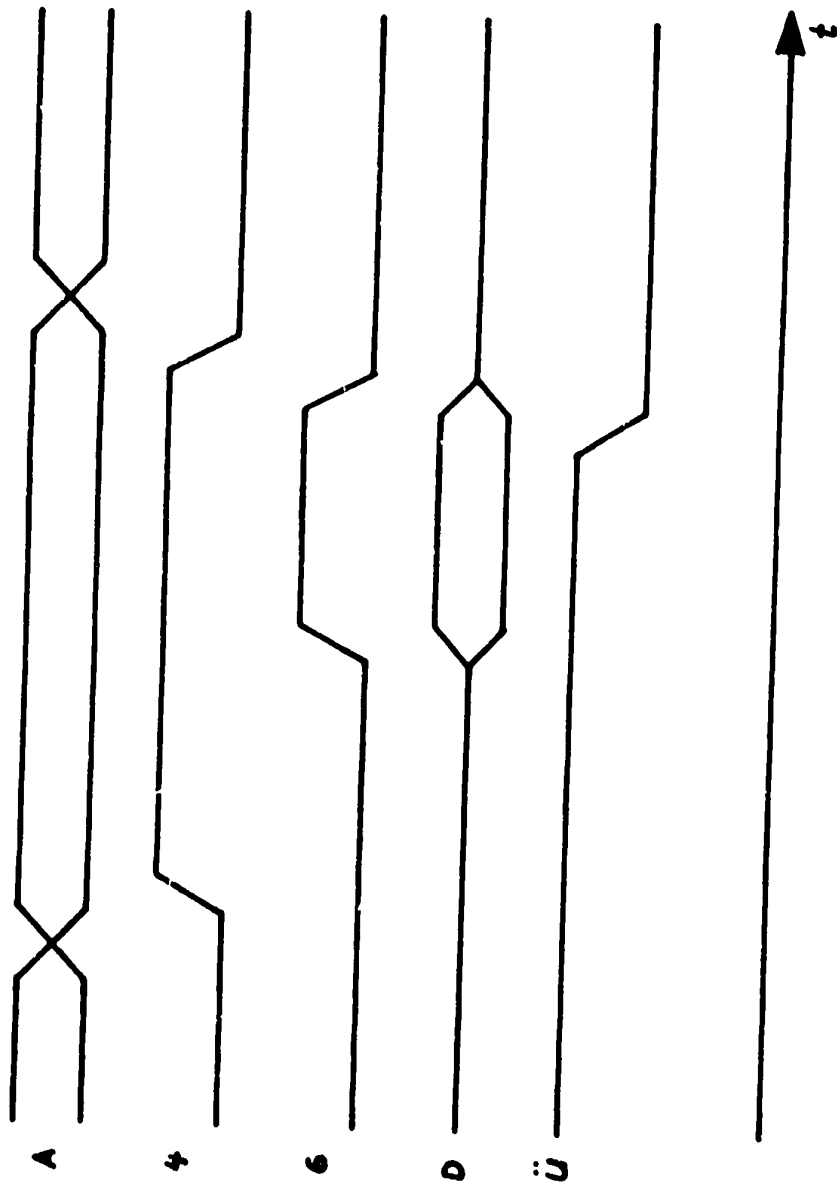


Fig.2

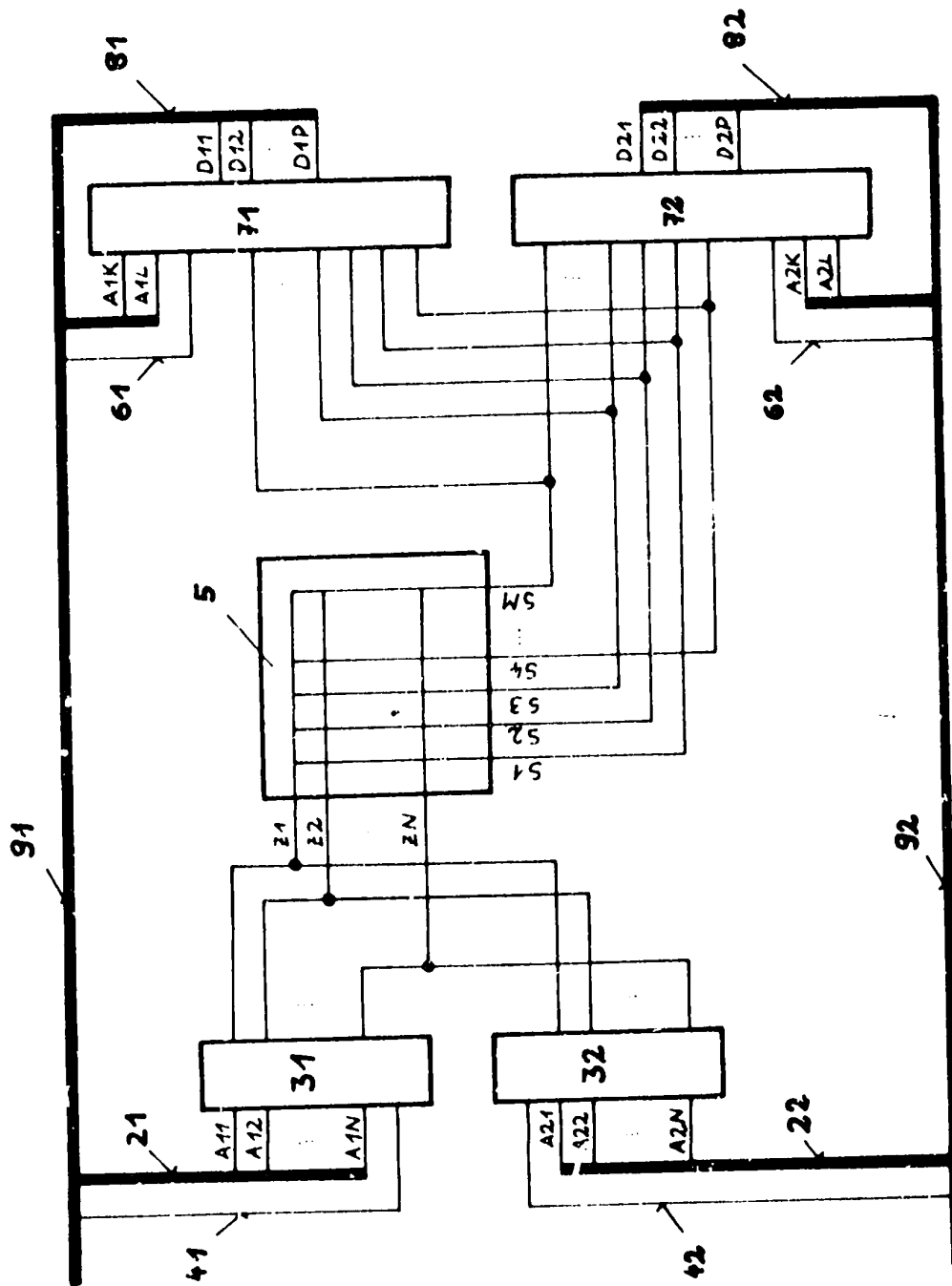


Fig. 3