Office de la Propriété Intellectuelle du Canada
Un organisme d'Industrie Canada

Canadian Intellectual Property Office
An agency of Industry Canada

CA 2634843 C 2015/03/31

(11)(21) 2 634 843

(12) BREVET CANADIEN
CANADIAN PATENT

(13) C

(86) Date de dépôt PCT/PCT Filing Date: 2006/12/22
(87) Date publication PCT/PCT Publication Date: 2007/07/05
(45) Date de délivrance/Issue Date: 2015/03/31
(85) Entrée phase nationale/National Entry: 2008/06/23
(86) N° demande PCT/PCT Application No.: FR 2006/002847
(87) N° publication PCT/PCT Publication No.: 2007/074231
(30) Priorité/Priority: 2005/12/27 (FR0513366)

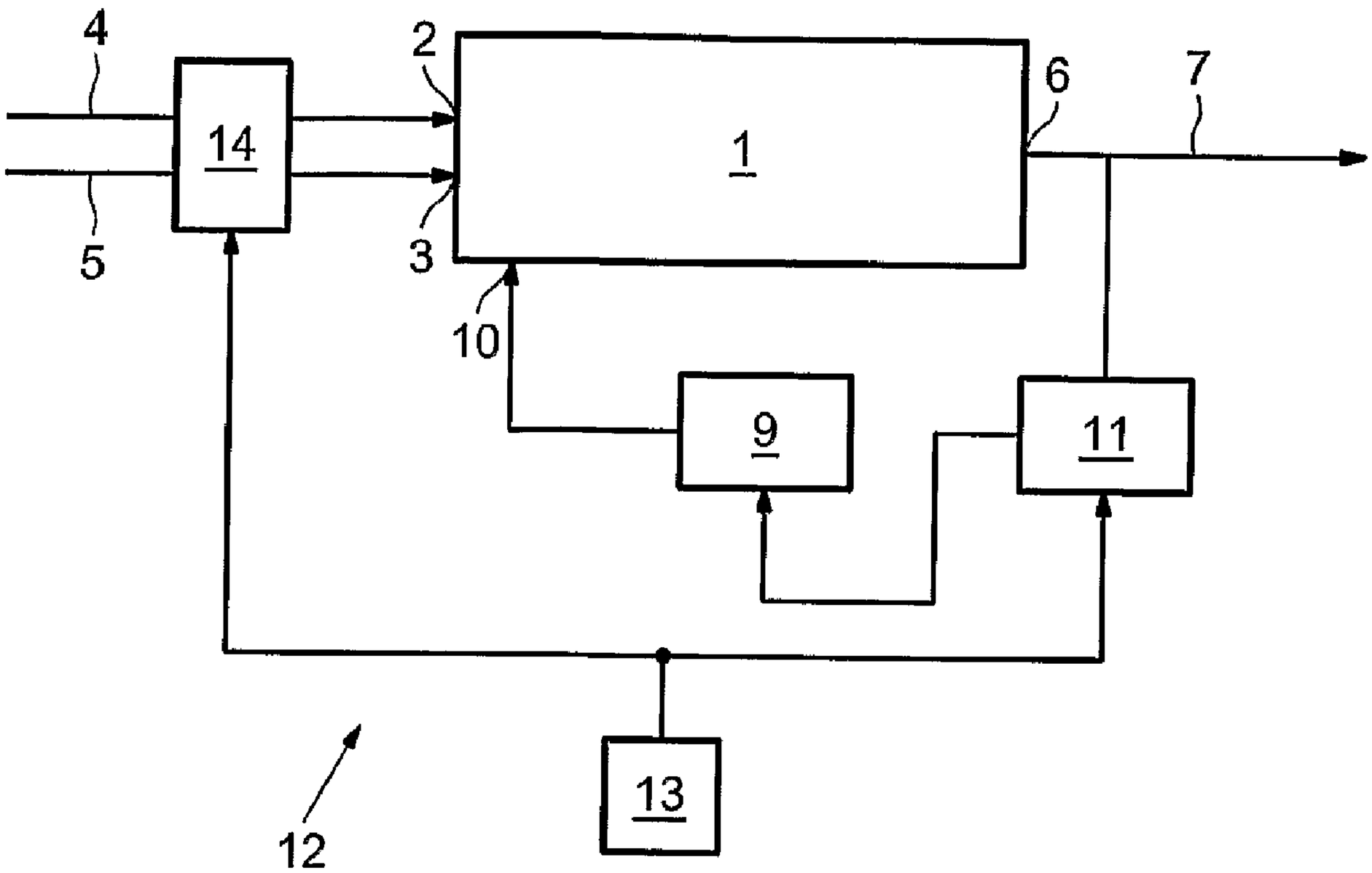
(51) Cl.Int./Int.Cl. *H03F 3/45* (2006.01)

(72) Inventeur/Inventor:
DZAHINI, DANIEL KWAMI, FR

(73) Propriétaires/Owners:
UNIVERSITE JOSEPH FOURIER, FR;
CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE-CNRS, FR

(74) Agent: NORTON ROSE FULBRIGHT CANADA LLP/S.E.N.C.R.L., S.R.L.

(54) Titre : PROCEDE ET DISPOSITIF DE REGLAGE OU DE CALAGE D' UN DISPOSITIF ELECTRONIQUE
(54) Title: METHOD AND DEVICE FOR ADJUSTING OR SETTING AN ELECTRONIC DEVICE



(57) Abrégé/Abstract:
Procédé et dispositif de réglage ou de calage d'un dispositif électronique (1) présentant au moins une entrée de signal d'entrée extérieur et au moins une sortie de signal de sortie, la valeur ou l'état du signal de sortie étant une fonction de la valeurs ou de l'état du signal d'entrée. Un circuit (9) à mémoire de la valeur d'un signal de réglage est relié à une entrée de réglage du dispositif électronique. Un circuit (11) incrémente / décrémente ladite valeur de réglage stockée dans ledit circuit à mémoire. Un circuit de commutation (12) commute ladite entrée du dispositif électronique à un état prédéterminé et relie ladite sortie du dispositif électronique audit circuit à mémoire via ledit circuit d'incrémentation / décrémentation. Ledit circuit d'incrémentation / décrémentation (11) est adapté pour régler la valeur dudit signal de réglage de telle sorte que, quand ladite entrée est commutée vers ledit état prédéterminé, la valeur ou l'état dudit signal de sortie tendent vers ou atteignent une valeur prédéterminée ou un état prédéterminé.

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

PCT

(43) Date de la publication internationale
5 juillet 2007 (05.07.2007)

(10) Numéro de publication internationale
WO 2007/074231 A3

(51) Classification internationale des brevets :
H03F 3/45 (2006.01)

(21) Numéro de la demande internationale :
PCT/FR2006/002847

(22) Date de dépôt international :
22 décembre 2006 (22.12.2006)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0513366 27 décembre 2005 (27.12.2005) FR

(71) Déposants *(pour tous les États désignés sauf US)* : **UNIVERSITE JOSEPH FOURIER** [FR/FR]; 621 Avenue Centrale, Domaine Universitaire, F-38400 Saint Martin d'Heres (FR). **CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE-CNRS** [FR/FR]; 3 rue Michel Ange, F-75016 Paris (FR).

(72) Inventeur; et

(75) Inventeur/Déposant *(pour US seulement)* : **DZAHINI, Daniel, Kwami** [FR/FR]; 8 rue de Provence, F-38130 Echirolles (FR).

(74) Mandataire : **DOSSMAN, Gérard**; Bureau D.A. Casalonga-Josse, 8 Avenue Percier, FR-75008 Paris (FR).

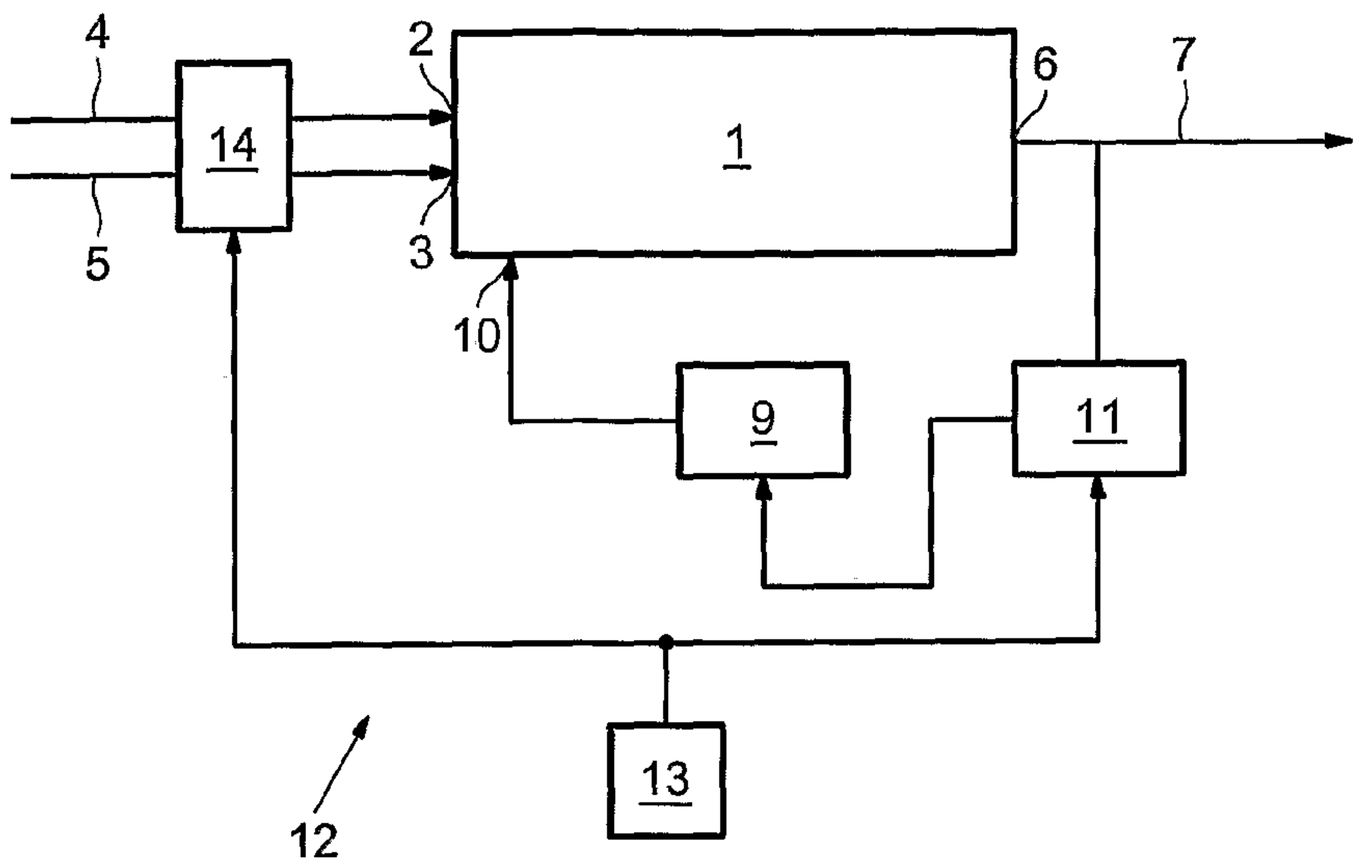
(81) États désignés *(sauf indication contraire, pour tout titre de protection nationale disponible)* : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés *(sauf indication contraire, pour tout titre de protection régionale disponible)* : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,

[Suite sur la page suivante]

(54) **Title:** METHOD AND DEVICE FOR ADJUSTING OR SETTING AN ELECTRONIC DEVICE

(54) **Titre :** PROCEDE ET DISPOSITIF DE REGLAGE OU DE CALAGE D' UN DISPOSITIF ELECTRONIQUE



(57) **Abstract:** The invention concerns a method and a device for adjusting or setting an electronic device (1) having at least one input for an external input signal and at least one output for an output signal, the value or the state of the output signal being a function of the value or the state of the input signal. A storage circuit (9) for storing the value of an adjustment signal is connected to an input for adjusting the electronic device. A circuit (11) increments/decrements said adjustment value stored in said memory circuit. A switching circuit (12) switches said input of the electronic device to a predetermined state and connects said output of the electronic device to said memory circuit via said incrementing/decrementing circuit. Said incrementing/decrementing circuit (11) is capable of adjusting the value of said signal to said predetermined state, the value or the state of said output signal tending towards or achieving a predetermined value or a predetermined state.

[Suite sur la page suivante]

WO 2007/074231 A3

WO 2007/074231 A3

ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

— *avec rapport de recherche internationale*

— *avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues*

(88) Date de publication du rapport de recherche internationale: 23 août 2007

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) Abrégé : Procédé et dispositif de réglage ou de calage d'un dispositif électronique (1) présentant au moins une entrée de signal d'entrée extérieur et au moins une sortie de signal de sortie, la valeur ou l'état du signal de sortie étant une fonction de la valeurs ou de l'état du signal d'entrée. Un circuit (9) à mémoire de la valeur d'un signal de réglage est relié à une entrée de réglage du dispositif électronique. Un circuit (11) incrémente / décrémente ladite valeur de réglage stockée dans ledit circuit à mémoire. Un circuit de commutation (12) commute ladite entrée du dispositif électronique à un état prédéterminé et relie ladite sortie du dispositif électronique audit circuit à mémoire via ledit circuit d'incrémentation / décrémentation. Ledit circuit d'incrémentation / décrémentation (11) est adapté pour régler la valeur dudit signal de réglage de telle sorte que, quand ladite entrée est commutée vers ledit état prédéterminé, la valeur ou l'état dudit signal de sortie tendent vers ou atteignent une valeur prédéterminée ou un état prédéterminé.

Procédé et dispositif de réglage ou de calage d'un dispositif électronique.

La présente invention concerne un procédé et un dispositif de réglage ou de calage d'un dispositif électronique.

L'offset, c'est-à-dire la différence, l'écart ou le décalage entre la valeur ou l'état des signaux aux sorties des dispositifs électroniques par rapport à la valeur ou l'état qu'ils devraient avoir idéalement, constitue une préoccupation importante. Cette préoccupation concerne notamment les dispositifs électroniques analogiques, tels que les comparateurs de tension ou de courant, ainsi que les amplificateurs de tension ou de courant.

Pour réduire l'offset des comparateurs, il est connu de mettre en cascade plusieurs étages successifs d'amplificateurs, présentant des gains de plus en plus grands. Ces étages sont reliés via des capacités et le signal de compensation d'offset est obtenu en court-circuitant temporairement les entrées / sorties correspondantes de chaque étage. Malheureusement, ce montage nécessite plusieurs opérations de court-circuitage qui augmentent le délai de sortie des résultats de comparaison.

Un autre montage de comparateurs à offset relativement faible consiste à utiliser un étage de pré-amplification de large bande et de faible offset, suivi par un étage de bascule.

Un autre montage de comparateurs réduisant la dispersion d'offset consiste à utiliser plusieurs étages de pré-amplification soumis à un pont résistif de moyennage reliant les sorties de ces étages entre elles.

Dans tous les montages ci-dessus, les offsets des étages à bascules restent ce qu'ils sont dans les chaînes de comparaison et les problèmes de consommation de courant subsistent.

Conformément à ce qui précède, les documents US-A-6 498 530, WO-A-02/27942, EP-A-0 161 215 et EP-A-0 118 178 proposent

des solutions qui mettent en œuvre des tensions pour faire varier et caler la tension aux bornes de condensateurs de réglage.

La présente invention a pour but de réduire l'offset et de réduire la consommation de courant de dispositifs électroniques.

La présente invention a tout d'abord pour objet un dispositif de réglage ou de calage d'un dispositif électronique présentant au moins une entrée d'au moins un signal d'entrée extérieur et au moins une sortie de signal de sortie, la valeur ou l'état du signal de sortie étant une fonction de la valeur ou de l'état dudit au moins un signal d'entrée, comprenant un circuit à mémoire de la valeur d'un signal de réglage, relié à une entrée de réglage du dispositif électronique ; un circuit d'incrémentation / décrémentation de ladite valeur de réglage stockée dans ledit circuit à mémoire ; et un circuit de commutation pour momentanément commuter ladite au moins une entrée du dispositif électronique à un état prédéterminé et relier ladite sortiedu dispositif électronique audit circuit à mémoire via ledit circuit d'incrémentation / décrémentation ; ledit circuit d'incrémentation / décrémentation étant adapté pour régler la valeur dudit signal de réglage de telle sorte que, quand ladite au moins une entrée du dispositif électronique est commutée vers ledit état prédéterminé, la valeur ou l'état dudit signal de sortie tende vers ou atteigne une valeur prédéterminée ou un état prédéterminé.

Selon l'invention, ledit circuit d'incrémentation / décrémentation comprend une pompe de charge dont les éléments opposés sont reliés à ladite sortie de signal du dispositif électronique et à une sortie complémentaire de cette dernière et dont le point commun est relié à ladite entrée de réglage du dispositif électronique et que ledit circuit à mémoire comprend un condensateur relié d'une part à une masse et d'autre part audit point commun de ladite pompe de charge.

Selon l'invention, le dispositif électronique présente de préférence au moins deux entrées de signaux d'entrée extérieurs et que ledit circuit de commutation est adapté pour commuter lesdites entrées

du dispositif électronique à un état prédéterminé l'une par rapport à l'autre.

Selon une variante de l'invention, le dispositif électronique peut avantageusement être un comparateur.

Selon l'invention, ledit comparateur peut avantageusement comprendre un pré-amplificateur suivi d'une bascule, ledit signal de réglage étant délivré à une entrée de réglage du pré-amplificateur.

La présente invention a également pour objet un procédé de réglage ou de calage d'un dispositif électronique présentant au moins une entrée d'au moins un signal d'entrée extérieur et au moins une sortie de signal de sortie la valeur du signal de sortie étant une fonction de la valeur ou de l'état dudit au moins un signal d'entrée.

Selon l'invention, ce procédé consiste, pendant au moins une phase de réglage :

à commuter ladite au moins une entrée du dispositif électronique dans un état prédéterminé ;

à régler la valeur d'un signal de réglage du dispositif électronique par l'intermédiaire d'une pompe de charge de telle sorte que la valeur ou l'état dudit signal de sortie tendent vers ou atteignent une valeur prédéterminée ou un état prédéterminé ;

et à mémoriser la valeur réglée dudit signal de réglage, représentée par la charge d'un condensateur.

Le procédé selon l'invention consiste en outre, après ladite phase de réglage, à soumettre le dispositif électronique à ladite valeur réglée dudit signal de réglage.

Selon l'invention, le procédé peut avantageusement consister à commuter au moins deux entrées de signaux d'entrée extérieurs du dispositif électronique dans un état prédéterminé l'une par rapport à l'autre.

Selon l'invention, le procédé peut avantageusement consister à court-circuiter lesdites entrées du dispositif électronique et à régler la valeur dudit signal de réglage de telle sorte que la valeur ou l'état dudit signal de sortie tende vers ou atteigne un seuil prédéterminé.

Selon l'invention, le procédé peut avantageusement consister consiste à court-circuiter lesdites entrées du dispositif électronique et à régler la valeur dudit signal de réglage de telle sorte que la valeur ou l'état dudit signal de sortie tende vers ou atteigne un seuil de commutation.

Selon l'invention, la charge dudit condensateur est de préférence réglée par une pompe de charge dont les éléments opposés sont reliés à ladite sortie de signal du dispositif électronique et à une sortie complémentaire de cette dernière.

D'une manière générale, selon la présente invention, l'incrémentation/ décrémentation de la tension du condensateur de réglage prévu est réalisée par un courant, ce courant étant issu du point commun d'une pompe de charge soumise au signal de sortie du dispositif électronique qu'il s'agit de régler ou de caler.

La présente invention sera mieux comprise à l'étude d'un dispositif de réglage ou de calage d'un dispositif électronique et de son mode de fonctionnement, décrits à titre d'exemples non limitatifs et illustrés par le dessin annexé sur lequel :

- La figure 1 représente un schéma électronique général de la présente invention ;
- Et la figure 2 représente un schéma électronique d'une application particulière de la présente invention.

En se reportant à la figure 1, on a représenté un dispositif électronique 1 qui comprend deux entrées 2 et 3 de signaux extérieurs reliées à des lignes extérieures 4 et 5 et une sortie 6 de signal de sortie reliée à une ligne extérieure 7 de sortie de signal. La valeur ou l'état du signal de sortie est une fonction des valeurs ou des états des signaux d'entrée,

A ce dispositif 1 est associé un dispositif de réglage ou de calage 8 qui comprend un circuit 9 à mémoire de la valeur d'un signal de réglage, qui est relié à une entrée 10 de réglage ou de calage du dispositif électronique 1, un circuit 11 d'incrémentation / décrémentation, qui est relié d'une part à la sortie 6 du dispositif électronique 1 et au circuit à mémoire 9, et un circuit de commutation

12, qui comprend un circuit d'horloge 13 relié à un commutateur 14 monté sur les lignes 4 et 5 et relié à une entrée 15 d'activation du circuit 11 d'incrémentation / décrémentation.

Lors d'une phase de réglage ou de calage, le circuit d'horloge 13 délivre un signal qui active momentanément le circuit 11 d'incrémentation / décrémentation et le commutateur 14.

Le commutateur 14 place alors les entrées 2 et 3 du dispositif électronique 1 à un état prédéterminé de référence l'une par rapport à l'autre et la sortie 6 du dispositif électronique 1 est alors reliée au circuit à mémoire 9 via le circuit 11 d'incrémentation / décrémentation 11.

Le circuit d'incrémentation / décrémentation 11 est adapté pour régler, dans le circuit à mémoire 9, la valeur du signal de réglage. Pour cela, la valeur modifiée du signal de réglage est délivrée au dispositif électronique 1 qui applique sa fonction intrinsèque entre ses sorties commutées 2 et 3 et sa sortie 6. Ce signal de sortie est délivré au circuit 11 d'incrémentation / décrémentation 11 qui modifie le signal de réglage délivré au dispositif électronique 1. Cette boucle de détermination de la valeur de réglage s'exécute de telle sorte que la valeur ou l'état du signal de sortie délivré à la sortie 6 du dispositif électronique 1 tende vers ou atteigne une valeur prédéterminée idéale ou un état prédéterminé idéal.

Au bout d'une durée prédéterminée fixée par le circuit d'horloge 13, fixant la fin de la phase de réglage ou de calage, le circuit d'horloge 13 re-commute le commutateur 14 à sa position initiale et désactive le circuit d'incrémentation / décrémentation 11. La valeur finale du signal de réglage, à la fin de la phase de réglage, est stockée dans le circuit à mémoire 9 pour être délivrée au dispositif électronique 1.

A la suite de ladite phase de réglage, le dispositif électronique 1 applique sa fonction intrinsèque, entre ses entrées 2 et 3 reliées aux lignes extérieures 4 et 5 et sa sortie 6 reliée à la ligne de sortie 7, en étant soumis à la valeur du signal de réglage stockée dans le circuit à

mémoire 9, qui constitue un facteur de réduction de l'offset du dispositif électronique 1.

Le circuit d'horloge 13 est adapté pour reproduire la phase de réglage décrite plus haut, par exemple selon des écarts de temps prédéterminés.

En se reportant à la figure 2, on va maintenant décrire un exemple d'application des dispositions de la figure 1, à un dispositif électronique 1 constituant un comparateur qui compare les valeurs des signaux issus des lignes 4 et 5 et délivre à sa sortie un signal de changement d'état correspondant à cette comparaison.

Ce comparateur 1 comprend un pré-amplificateur 15 présentant les entrées 2 et 3, dont par exemple l'entrée 2 est reliée à un signal de référence, par exemple à une masse, par la ligne 4 et dont l'entrée 3 est reliée à un signal extérieur d'entrée par la ligne 6.

A la suite du pré-amplificateur 15, le comparateur 1 comprend une bascule 16 présentant une sortie 6a et une sortie 6b, l'une de ces sortie correspondant à la sortie 6 pour délivrer un signal de sortie sur la ligne 7. Par rapport à un seuil de commutation correspondant à la comparaison des signaux issus des lignes d'entrée 4 et 5, la sortie 6a délivre un signal Q et la sortie 6b délivre un signal inverse Q Barre.

Le dispositif de réglage ou de calage 8 comprend un condensateur 9 à titre de circuit à mémoire et une pompe de charge 11 à titre de circuit d'incrémentation / décrémentation, ainsi qu'un commutateur 14 adapté pour commuter l'entrée 3 soit vers la ligne 5 soit vers un signal de référence, en particulier une masse, et un interrupteur 14a, à titre de circuit de commutation. Le circuit d'horloge 13 est relié au commutateur 14 et à l'interrupteur 14a.

Plus en détail, l'une des bornes du condensateur 9 est reliée à une masse et son autre borne est reliée d'une part au point commun 17 de la pompe de charge 11 via l'interrupteur 14a et d'autre part à une entrée de réglage ou de calage 10 du pré-amplificateur 15. Les sorties 6a et 6b de la bascule 16 sont respectivement reliées aux deux éléments opposés 11a et 11b de la pompe de charge 11. Selon une variante, la sortie 6a du dispositif électronique 16 pourrait être reliée à

l'élément 11b de la pompe de charge 11 au travers d'un circuit inverseur.

Lors d'une phase de réglage ou de calage, le circuit d'horloge 13 délivre un signal qui momentanément active le commutateur 14 de façon à court-circuiter la ligne 5 et à relier l'entrée 3 du pré-amplificateur 15 à la référence correspondante et qui momentanément active l'interrupteur 14a vers son état fermé de façon à relier le point commun 17 de la pompe de charge 11au condensateur 9 et donc à l'entrée de réglage 10 du pré-amplificateur 15.

Dès que la phase de réglage ou de calage est enclenchée, la pompe de charge 11 délivre au condensateur 9, par son point commun 17, un signal de charge ou de décharge de ce condensateur en fonction de l'état des sorties 6a et 6b de la bascule 16, cet état dépendant de la valeur du signal de réglage délivré au pré-amplificateur 15 qui joue sur les valeurs de pré-amplification de ce dernier. Ainsi, successivement, la charge du condensateur 9 tend vers une valeur finale telle que l'état des sorties 6a et 6b de la bascule 16 tend vers un seuil commun de commutation par inversions successives résultant d'incrémentations et de décrémentations successives de la valeur du signal de réglage.

Au bout d'une durée prédéterminée fixée par le circuit d'horloge 13, fixant la fin de la phase de réglage ou de calage, le circuit d'horloge 13 re-commute le commutateur 14 et l'interrupteur 14a à leurs états initiaux, l'entrée 3 du pré-amplificateur 15 étant à nouveau reliée à la ligne extérieure 5 et l'interrupteur 14a re-passant à l'état ouvert.

La durée de la phase de réglage ou de calage est fixée de telle sorte que le réglage de la charge du condensateur 9, et donc le réglage du seuil de commutation de la bascule 16 correspondant à l'état commuté des entrées 2 et 3 du pré-amplificateur 15, puisse s'exécuter selon une approximation souhaitée.

A la suite de ladite phase de réglage, la valeur finale atteinte de la charge du condensateur 9 subsiste et est appliquée en permanence à l'entrée de réglage 10 du pré-amplificateur 15.

La chaîne de comparaison du comparateur 1, constituées par le pré-amplificateur 15 et la bascule 16, fonctionne alors sous l'effet de la valeur finale atteinte de la charge du condensateur 9, de telle sorte que l'offset de cette chaîne est réduit.

Par ailleurs, la présence du dispositif de réglage 12 n'handicape quasiment pas la consommation intrinsèque de courant du comparateur 1.

La présente invention ne se limite pas aux exemples ci-dessus décrits. Des variantes de réalisation et d'application sont possibles sans sortir du cadre défini par les revendications annexées.

REVENDICATIONS

1. Dispositif de réglage ou de calage d'un dispositif électronique (1) présentant au moins une entrée d'au moins un signal d'entrée extérieur et au moins une sortie de signal de sortie, la valeur ou l'état du signal de sortie étant une fonction de la valeur ou de l'état dudit au moins un signal d'entrée, comprenant un circuit (9) à mémoire de la valeur d'un signal de réglage, relié à une entrée de réglage (10) du dispositif électronique ; un circuit d'incrémentation / décrémentation (11) de ladite valeur de réglage stockée dans ledit circuit à mémoire ; et un circuit de commutation (12) pour momentanément commuter ladite au moins une entrée (2, 3) du dispositif électronique (1) à un état prédéterminé et relier ladite sortie (6) du dispositif électronique (1) audit circuit à mémoire (9) via ledit circuit d'incrémentation / décrémentation (11) ; ledit circuit d'incrémentation / décrémentation (11) étant adapté pour régler la valeur dudit signal de réglage de telle sorte que, quand ladite au moins une entrée (2, 3) du dispositif électronique (1) est commutée vers ledit état prédéterminé, la valeur ou l'état dudit signal de sortie tende vers ou atteigne une valeur prédéterminée ou un état prédéterminé, caractérisé par le fait que ledit circuit d'incrémentation / décrémentation comprend une pompe de charge (11) dont les éléments opposés (11a, 11b) sont reliés à ladite sortie de signal (6a) du dispositif électronique et à une sortie complémentaire (6b) de cette dernière et dont le point commun (17) est relié à ladite entrée de réglage (10) du dispositif électronique et que ledit circuit à mémoire comprend un condensateur (9) relié d'une part à une masse et d'autre part audit point commun (17) de ladite pompe de charge (11).

2. Dispositif selon la revendication 1, caractérisé par le fait que le dispositif électronique (1) présente au moins deux entrées de signaux d'entrée extérieurs et que ledit circuit de commutation (12) est adapté pour commuter lesdites entrées (2, 3) du dispositif électronique (1) à un état prédéterminé l'une par rapport à l'autre.

3. Dispositif selon l'une quelconque des revendications 1 à 2, caractérisé par le fait que le dispositif électronique (1) est un comparateur.

4. Dispositif selon la revendication 3, caractérisé par le fait que ledit comparateur comprend un pré-amplificateur (15) suivi d'une bascule (16), ledit signal de réglage étant délivré à une entrée de réglage (10) du pré-amplificateur (15).

5. Procédé de réglage ou de calage d'un dispositif électronique présentant au moins une entrée d'au moins un signal d'entrée extérieur et au moins une sortie de signal de sortie la

valeur du signal de sortie étant une fonction de la valeur ou de l'état dudit au moins un signal d'entrée, caractérisé par le fait qu'il consiste, pendant au moins une phase de réglage :

à commuter ladite au moins une entrée (2, 3) du dispositif électronique (1) dans un état prédéterminé ;

à régler la valeur d'un signal de réglage du dispositif électronique par l'intermédiaire d'une pompe de charge (11) de telle sorte que la valeur ou l'état dudit signal de sortie tendent vers ou atteignent une valeur prédéterminée ou un état prédéterminé ;

et à mémoriser la valeur réglée dudit signal de réglage, représentée par la charge d'un condensateur ;

et par le fait qu'il consiste, après ladite phase de réglage, à soumettre le dispositif électronique à ladite valeur réglée dudit signal de réglage.

6. Procédé selon la revendication 5, le dispositif électronique présentant au moins deux entrées de signaux d'entrée extérieurs, caractérisé par le fait qu'il consiste à commuter lesdites entrées (2, 3) du dispositif électronique (1) dans un état prédéterminé l'une par rapport à l'autre.

7. Procédé selon la revendication 6, caractérisé par le fait qu'il consiste à court-circuiter lesdites entrées du dispositif électronique et à régler la valeur dudit signal de réglage de telle sorte que la valeur ou l'état dudit signal de sortie tende vers ou atteigne un seuil prédéterminé.

8. Procédé selon l'une des revendications 6 et 7, caractérisé par le fait qu'il consiste à court-circuiter lesdites entrées du dispositif électronique et à régler la valeur dudit signal de réglage de telle sorte que la valeur ou l'état dudit signal de sortie tende vers ou atteigne un seuil de commutation.

9. Procédé selon la revendication 7, caractérisé par le fait que la charge dudit condensateur est réglée par une pompe de charge dont les éléments opposés sont reliés à ladite sortie de signal (6a) du dispositif électronique et à une sortie complémentaire (6b) de cette dernière.

FIG.1

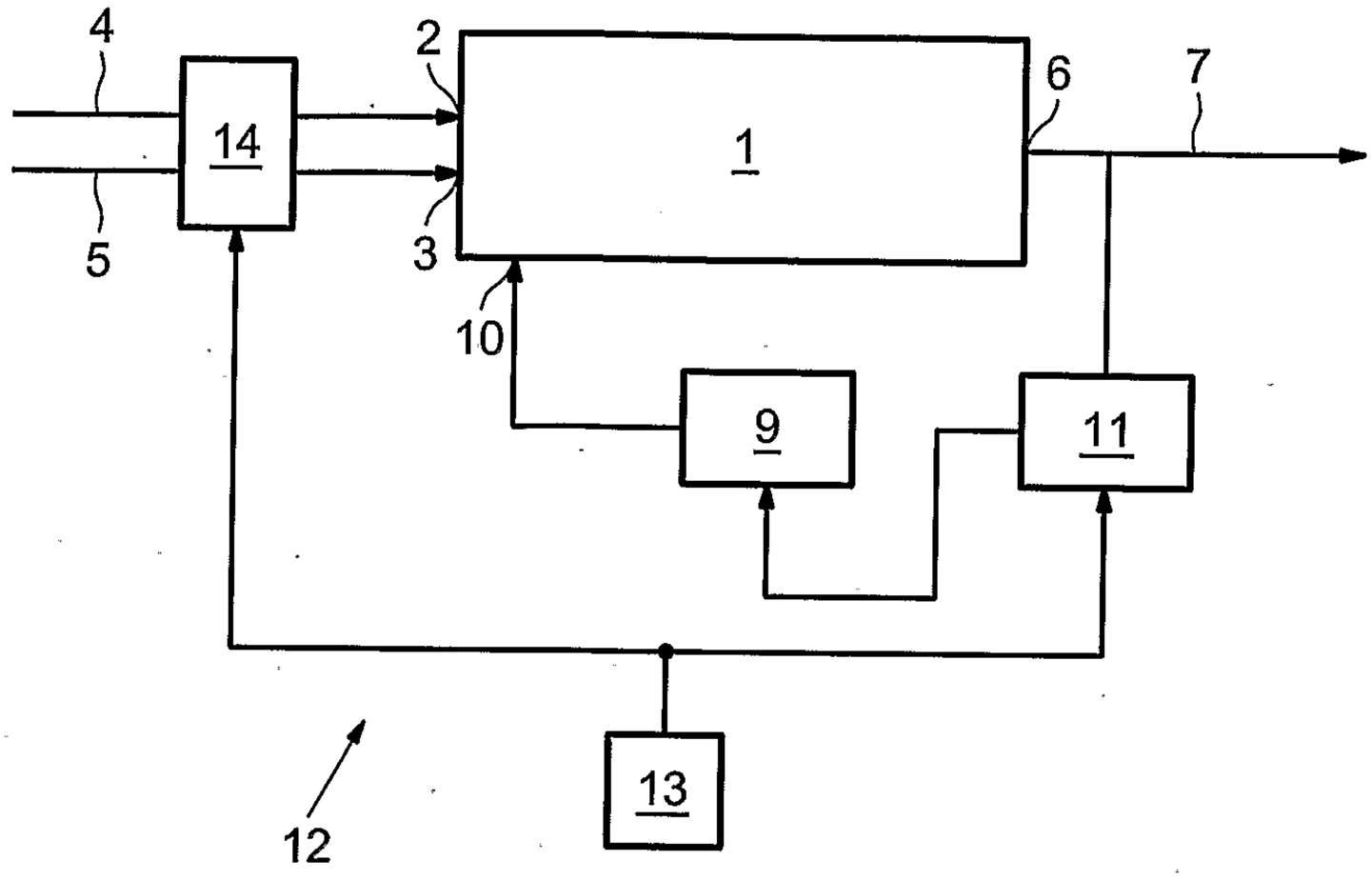
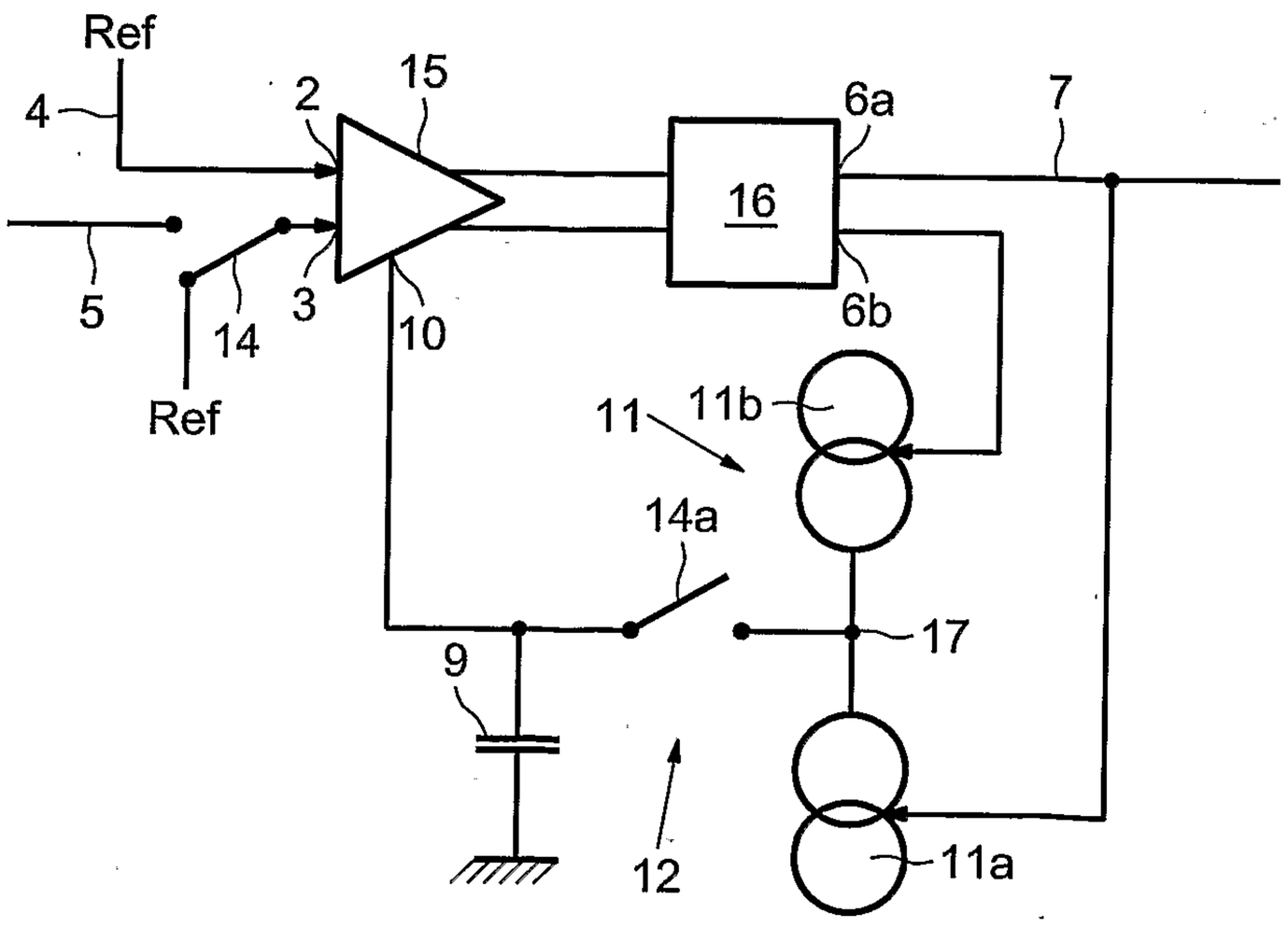
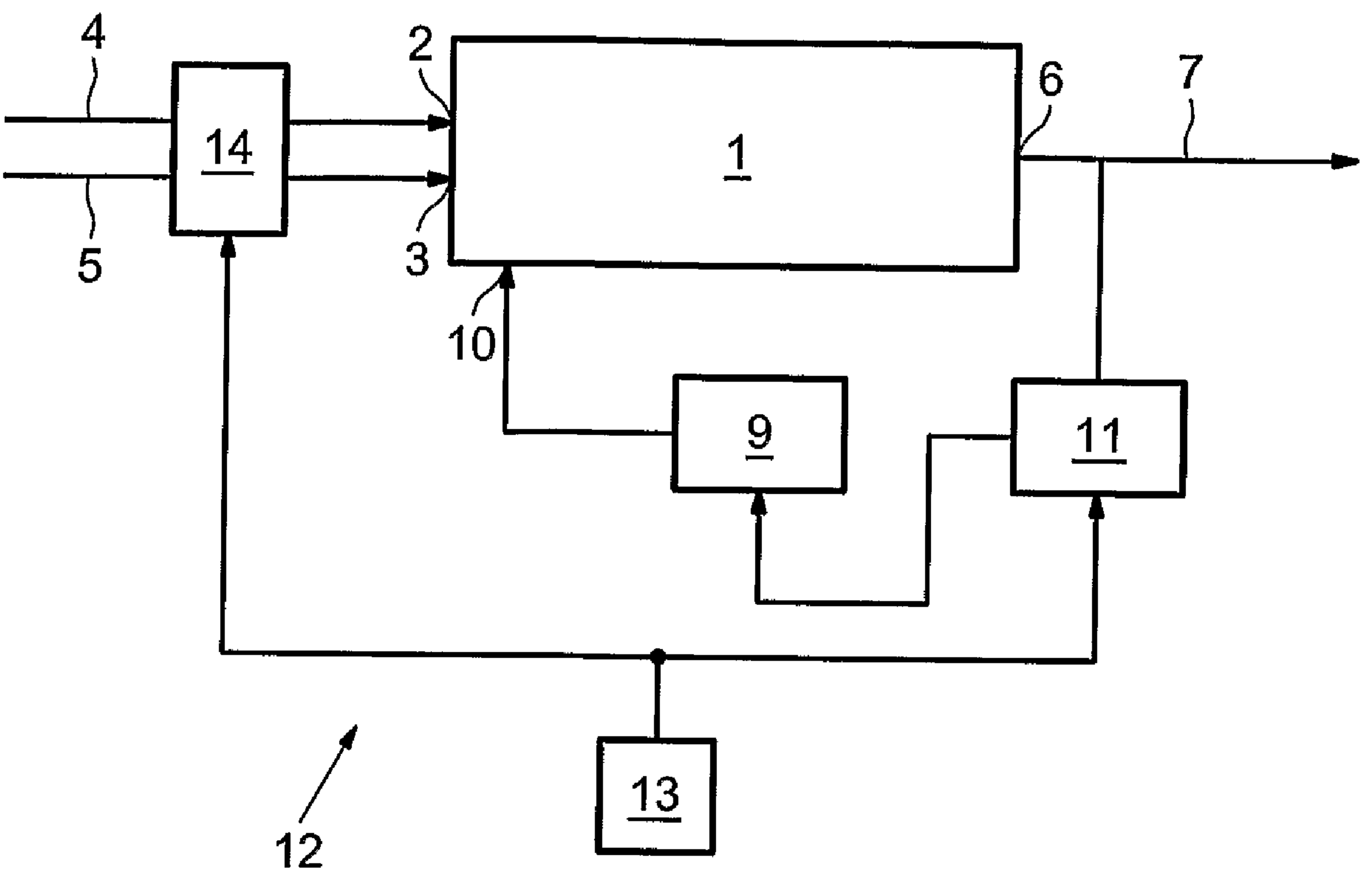

4
5
14
2
3
1
6
7
10
9
11
13
12

FIG.2


Ref
4
5
14
Ref
2
15
3
10
16
6a
6b
7
11
11b
14a
17
9
12
11a


4
5
14
2
3
1
6
7
10
9
11
12
13