

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(10) 国际公布号

WO 2018/032670 A1

(43) 国际公布日

2018 年 2 月 22 日 (22.02.2018)

(51) 国际专利分类号:

H01L 21/77 (2017.01)

(21) 国际申请号:

PCT/CN2016/110072

(22) 国际申请日:

2016 年 12 月 15 日 (15.12.2016)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

201610685365.1 2016年8月17日 (17.08.2016) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 甘 启 明 (GAN, Qiming); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市德力知识产权代理事务所(COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: METHOD FOR MANUFACTURING TFT SUBSTRATE

(54) 发明名称: TFT基板的制作方法

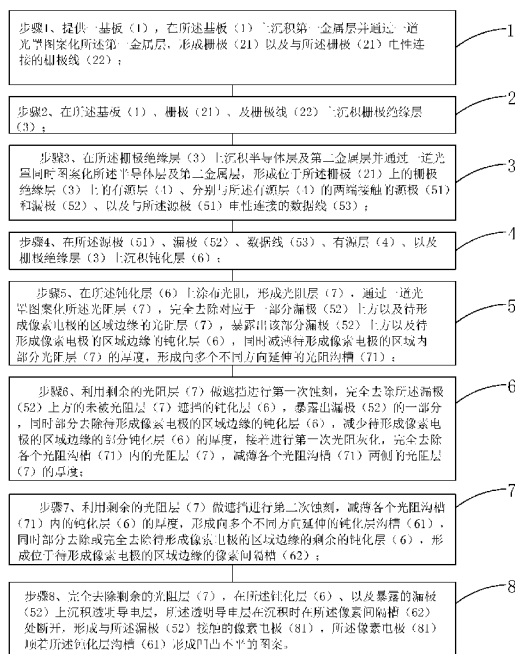


图12

(57) Abstract: A method for manufacturing a TFT substrate. The method comprises: patterning a passivation layer by means of a halftone mask or a gray-level mask, so that a pixel electrode via hole and the passivation layer with a patterned trench can be manufactured by means of one mask; and directly depositing a transparent conductive material on the passivation layer with the patterned trench to manufacture a pixel electrode. The pixel electrode is patterned without the mask; the manufacturing of the whole TFT substrate can be completed by means of three masks, and does not need an ITO lift-off technique, so that the manufacturing difficulty is low and

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

the efficiency is high.

(57) 摘要: 一种TFT基板的制作方法, 该方法通过半色调光罩或灰阶光罩图案化钝化层, 进而通过一道光罩就可以制得像素电极过孔和沟槽图案化的钝化层, 接着在沟槽图案化的钝化层上直接顺势沉积透明导电材料, 即可制得像素电极, 该像素电极无需光罩进行图案化, 整个TFT基板的制作只需要3道光罩即可完成, 且不需要采用氧化铟锡剥离技术, 制作难度低, 效率高。

TFT 基板的制作方法

技术领域

本发明涉及显示技术领域，尤其涉及一种 TFT 基板的制作方法。

5

背景技术

随着显示技术的发展，液晶显示器（Liquid Crystal Display, LCD）等平面显示装置因具有高画质、省电、机身薄及应用范围广等优点，而被广泛的应用于手机、电视、个人数字助理、数字相机、笔记本电脑、台式计算机等各种消费性电子产品，成为显示装置中的主流。

通常液晶显示面板由彩膜基板（CF, Color Filter）、薄膜晶体管基板（TFT, Thin Film Transistor）、夹于彩膜基板与薄膜晶体管基板之间的液晶（LC, Liquid Crystal）及密封胶框（Sealant）组成，其成型工艺一般包括：前段阵列（Array）制程（薄膜、黄光、蚀刻及剥膜）、中段成盒（Cell）制程（TFT 基板与 CF 基板贴合）及后段模组组装制程（驱动 IC 与印刷电路板压合）。其中，前段 Array 制程主要是形成 TFT 基板，以便于控制液晶分子的运动；中段 Cell 制程主要是在 TFT 基板与 CF 基板之间添加液晶；后段模组组装制程主要是驱动 IC 压合与印刷电路板的整合，进而驱动液晶分子转动，显示图像。

现有的 TFT 基板的制作方法已从最初的 7 光罩（7Mask）技术发展逐渐发展到的 4 光罩（4Mask）技术，4 个光罩分别用于形成：图案化的栅极、图案化的有源层和源/漏极、像素电极过孔、及图案化的像素电极，与此同时，为了进一步减化 TFT 基板的制作工艺，缩短生产时间，提升生产效率，3 光罩技术（3Mask）也已经开始在部分产品上开始使用，相比于 4 光罩技术，3 光罩技术能够再节省一道光罩，制程时间较短，优势明显，然而，目前所采用的 3 光罩技术较于 4 光罩技术制程难度较大，因为目前在 3 光罩技术中广泛采用的氧化铟锡剥离（ITO Lift Off）技术的制程难度很大，进而导致了 3 光罩技术制程难度也很大。

发明内容

本发明的目的在于提供一种 TFT 基板的制作方法，能够减少 TFT 基板制作过程中的光罩数目，提升 TFT 基板的制作效率。

为实现上述目的，本发明提供了一种 TFT 基板的制作方法，包括如下

步骤:

步骤 1、提供一基板,在所述基板上沉积第一金属层并通过一道光罩图案化所述第一金属层,形成栅极以及与所述栅极电性连接的栅极线;

步骤 2、在所述基板、栅极、及栅极线上沉积栅极绝缘层;

5 步骤 3、在所述栅极绝缘层上沉积半导体层及第二金属层并通过一道光罩同时图案化所述半导体层及第二金属层,形成位于所述栅极上的栅极绝缘层上的有源层、分别与所述有源层的两端接触的源极和漏极、以及与所述源极电性连接的数据线;

10 步骤 4、在所述源极、漏极、数据线、有源层、以及栅极绝缘层上沉积钝化层;

步骤 5、在所述钝化层上涂布光阻,形成光阻层,通过一道光罩图案化所述光阻层,完全去除对应于一部分漏极上方以及待形成像素电极的区域边缘的光阻层,暴露出该部分漏极上方以及待形成像素电极的区域边缘的钝化层,同时减薄待形成像素电极的区域内部分光阻层的厚度,形成向多个不同方向延伸的光阻沟槽;

20 步骤 6、利用剩余的光阻层做遮挡进行第一次蚀刻,完全去除所述漏极上方的未被光阻层遮挡的钝化层,暴露出漏极的一部分,同时部分去除待形成像素电极的区域边缘的钝化层,减薄待形成像素电极的区域边缘的部分钝化层的厚度,接着进行第一次光阻灰化,完全去除各个光阻沟槽内的光阻层,减薄各个光阻沟槽两侧的光阻层的厚度;

步骤 7、利用剩余的光阻层做遮挡进行第二次蚀刻,减薄各个光阻沟槽内的钝化层的厚度,形成向多个不同方向延伸的钝化层沟槽,同时部分去除或完全去除待形成像素电极的区域边缘的剩余的钝化层,形成位于待形成像素电极的区域边缘的像素间隔槽;

25 步骤 8、完全去除剩余的光阻层,在所述钝化层、以及暴露的漏极上沉积透明导电层,所述透明导电层在沉积时在所述像素间隔槽处断开,形成与所述漏极接触的像素电极,所述像素电极顺着所述钝化层沟槽形成有凹凸不平的图案。

所述步骤 3 具体包括:

30 步骤 31、在所述第二金属层上涂布光阻,提供一灰阶光罩或半色调光罩对所述光阻进行图案化,去除所述待形成薄膜晶体管的沟道区的位置上的部分光阻,去除待形成薄膜晶体管和数据线的区域以外的全部光阻,保留待形成薄膜晶体管源极及漏极、以及数据线的区域的全部光阻;

步骤 32、进行第一次蚀刻,去除没有光阻覆盖的第二金属层和半导体

层;

步骤 33、对待形成薄膜晶体管的沟道区上的光阻进行灰化处理去除待形成薄膜晶体管的沟道区上的全部光阻;

- 5 步骤 34、接着进行第二次蚀刻, 去除待形成薄膜晶体管的沟道区上的第二金属层, 形成有源层、分别与所述有源层的两端接触的源极和漏极、以及与所述源极电性连接的数据线。

所述步骤 5 中对光阻层进行曝光的光罩为灰阶光罩或半色调光罩。

所述有源层的材料为非晶硅、多晶硅、或氧化物半导体。

- 10 所述像素间隔槽中位于所述漏极上方的部分靠近源极一侧的钝化层的锥度角大于 90 度, 远离源极一侧的钝化层的锥度角小于 90 度; 所述像素间隔槽位于所述漏极上方的以外的部分两侧的钝化层的锥度角大于 90 度。

所述步骤 8 中的透明导电层的材料为 ITO。

所述第一金属层与第二金属层的材料为铝、钼、与铜中的一种或多种的组合。

- 15 所述栅极绝缘层与钝化层的材料为氧化硅与氮化硅中的一种或多种的组合。

所述基板为透明的玻璃基板、或透明的塑料基板。

本发明还提供一种 TFT 基板的制作方法, 包括如下步骤:

- 20 步骤 1、提供一基板, 在所述基板上沉积第一金属层并通过一道光罩图案化所述第一金属层, 形成栅极以及与所述栅极电性连接的栅极线;

步骤 2、在所述基板、栅极、及栅极线上沉积栅极绝缘层;

- 25 步骤 3、在所述栅极绝缘层上沉积半导体层及第二金属层并通过一道光罩同时图案化所述半导体层及第二金属层, 形成位于所述栅极上的栅极绝缘层上的有源层、分别与所述有源层的两端接触的源极和漏极、以及与所述源极电性连接的数据线;

步骤 4、在所述源极、漏极、数据线、有源层、以及栅极绝缘层上沉积钝化层;

- 30 步骤 5、在所述钝化层上涂布光阻, 形成光阻层, 通过一道光罩图案化所述光阻层, 完全去除对应于一部分漏极上方以及待形成像素电极的区域边缘的光阻层, 暴露出该部分漏极上方以及待形成像素电极的区域边缘的钝化层, 同时减薄待形成像素电极的区域内部分光阻层的厚度, 形成向多个不同方向延伸的光阻沟槽;

步骤 6、利用剩余的光阻层做遮挡进行第一次蚀刻, 完全去除所述漏极上方的未被光阻层遮挡的钝化层, 暴露出漏极的一部分, 同时部分去除待

形成像素电极的区域边缘的钝化层，减薄待形成像素电极的区域边缘的部分钝化层的厚度，接着进行第一次光阻灰化，完全去除各个光阻沟槽内的光阻层，减薄各个光阻沟槽两侧的光阻层的厚度；

5 步骤 7、利用剩余的光阻层做遮挡进行第二次蚀刻，减薄各个光阻沟槽内的钝化层的厚度，形成向多个不同方向延伸的钝化层沟槽，同时部分去除或完全去除待形成像素电极的区域边缘的剩余的钝化层，形成位于待形成像素电极的区域边缘的像素间隔槽；

10 步骤 8、完全去除剩余的光阻层，在所述钝化层、以及暴露的漏极上沉积透明导电层，所述透明导电层在沉积时在所述像素间隔槽处断开，形成与所述漏极接触的像素电极，所述像素电极顺着所述钝化层沟槽形成有凹凸不平的图案；

其中，所述步骤 5 中对光阻层进行曝光的光罩为灰阶光罩或半色调光罩；

其中，所述有源层的材料为非晶硅、多晶硅、或氧化物半导体。

15 本发明的有益效果：本发明提供了一种 TFT 基板的制作方法，该方法通过半色调光罩或灰阶光罩图案化钝化层，进而通过一道光罩就可以制得像素电极过孔和沟槽图案化的钝化层，接着在沟槽图案化的钝化层上直接顺势沉积透明导电材料，即可制得像素电极，该像素电极无需光罩进行图案化，整个 TFT 基板的制作只需要 3 道光罩即可完成，且不需要采用氧化铟锡剥离技术，制作难度低，效率高。

附图说明

25 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图中，

图 1 为本发明的 TFT 基板的制作方法的步骤 1 的剖视图；
图 2 为本发明的 TFT 基板的制作方法的步骤 2 的剖视图；
图 3 为本发明的 TFT 基板的制作方法的步骤 3 的剖视图；
30 图 4 为本发明的 TFT 基板的制作方法的步骤 4 的剖视图；
图 5 为本发明的 TFT 基板的制作方法的步骤 5 的剖视图；
图 6 为本发明的 TFT 基板的制作方法的步骤 6 的剖视图；
图 7 为本发明的 TFT 基板的制作方法的步骤 7 的俯视图；
图 8 为本发明的 TFT 基板的制作方法的步骤 8 的俯视图；

图 9 为本发明的 TFT 基板的制作方法的步骤 1 的俯视图；
图 10 为本发明的 TFT 基板的制作方法的步骤 3 的俯视图；
图 11 为本发明的 TFT 基板的制作方法的步骤 8 的俯视图；
图 12 为本发明的 TFT 基板的制作方法的流程图。

5

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 12，本发明提供一种 TFT 基板的制作方法，包括如下步骤：

10 步骤 1、请参阅图 1 及图 9，提供一基板 1，在所述基板 1 上沉积第一金属层并通过一道光罩图案化所述第一金属层，形成栅极 21 以及与所述栅极 21 电性连接的栅极线 22。

具体地，所述栅极 21 和栅极线 22 的数量均为多个，所述多个栅极 21 呈阵列式分布，所述多条栅极线 22 均沿水平方向延伸并且相互平行间隔分布，
15 每一条栅极线 22 对应电性连接一行栅极 21，优选地，所述第一金属层的材料为铝（Al）、钼（Mo）、与铜（Cu）等金属材料中的一种或多种的组合。优选地，所述基板 1 为透明的玻璃基板、或透明的塑料基板。

步骤 2、请参阅图 2，在所述基板 1、栅极 21、及栅极线 22 上沉积栅极绝缘层 3。

20 具体地，所述栅极绝缘层 3 的材料为氧化硅（SiO_x）与氮化硅（SiN_x）中的一种或多种的组合。

步骤 3、请参阅图 3 及图 10，在所述栅极绝缘层 3 上沉积半导体层及第二金属层并通过一道光罩同时图案化所述半导体层及第二金属层，形成位于所述栅极 21 上的栅极绝缘层 3 上的有源层 4、分别与所述有源层 4 的
25 两端接触的源极 51 和漏极 52、以及与所述源极 51 电性连接的数据线 53。

具体地，所述步骤 3 包括：

步骤 31、在所述第二金属层上涂布光阻，提供一灰阶光罩（Gray Tone Mask, GTM）或半色调光罩（Half Tone Mask, HTM）对所述光阻进行图案化，去除所述待形成薄膜晶体管的沟道区的位置上的部分光阻，去除待
30 形成薄膜晶体管和数据线的区域以外的全部光阻，保留待形成薄膜晶体管源极及漏极、以及数据线的区域的全部光阻；

步骤 32、进行第一次蚀刻，去除没有光阻覆盖的第二金属层和半导体层；

步骤 33、对待形成薄膜晶体管的沟道区上的光阻进行灰化处理去除待

形成薄膜晶体管的沟道区上的全部光阻；

步骤 34、接着进行第二次蚀刻，去除待形成薄膜晶体管的沟道区上的第二金属层，形成有源层 4、分别与所述有源层 4 的两端接触的源极 51 和漏极 52、以及与所述源极 51 电性连接的数据线 53。

5 具体地，所述源极 51 和漏极 52 的数量与栅极 21 的数量一一对应，也呈阵列式分布，所述数据线 53 的数量也为多条，所述多条数据线 53 沿均竖直方向延伸且相互平行间隔分布，每一条数据线 53 电性连接一列源极 51，优选地，所述有源层 4 的材料为非晶硅、多晶硅、或氧化物半导体，所述第二金属层的材料为铝、钼、与铜等金属材料中的一种或多种的组合。

10 步骤 4、请参阅图 4，在所述源极 51、漏极 52、数据线 53、有源层 4、以及栅极绝缘层 3 上沉积钝化层 6；

具体地，所述钝化层 6 的材料为氧化硅与氮化硅中的一种或多种的组合。

步骤 5、请参阅图 5，在所述钝化层 6 上涂布光阻，形成光阻层 7，通过一道光罩图案化所述光阻层 7，完全去除对应于一部分漏极 52 上方以及待形成像素电极的区域边缘的光阻层 7，暴露出该部分漏极 52 上方以及待形成像素电极的区域边缘的钝化层 6，同时减薄待形成像素电极的区域内部分光阻层 7 的厚度，形成向多个不同方向延伸的光阻沟槽 71；

具体地，所述步骤 5 中采用半色调光罩或灰阶光罩对光阻层 7 进行曝光，所述半色调光罩或灰阶光罩包括：半透光区域、不透光区域、以及完全透光区域，所述半透光区域对应光阻层 7 上待形成光阻沟槽 71 的区域，所述完全透光区域对应一部分漏极 52 上方以及待形成像素电极的区域边缘的光阻层 7 设置，除了半透光区域和完全透光区域以外的区域都是不透光区域，利用半透光区域减薄对应位置的光阻层 7 的厚度，利用完全透光区域完全去除对应位置光阻层 7，而不透光区域对应位置的光阻层 7 将被全部保留下来。可以理解的是，根据光阻的正负性质的不同，不透光区域和完全透光区域对应的位置可以互换。

30 优选地，所述向多个不同方向延伸的光阻沟槽 71 呈“米”字型分布，包括分别向相对水平方向偏转 45° 、 135° 、 225° 、及 315° 方向延伸的多个光阻沟槽 71。

步骤 6、请参阅图 6，利用剩余的光阻层 7 做遮挡进行第一次蚀刻，完全去除所述漏极 52 上方的未被光阻层 7 遮挡的钝化层 6，暴露出漏极 52 的一部分，同时部分去除待形成像素电极的区域边缘的钝化层 6，减薄待形成像素电极的区域边缘的部分钝化层 6 的厚度，接着进行第一次光阻灰化，

完全去除各个光阻沟槽 71 内的光阻层 7，减薄各个光阻沟槽 71 两侧的光阻层 7 的厚度。

步骤 7、请参阅图 7，利用剩余的光阻层 7 做遮挡进行第二次蚀刻，减薄各个光阻沟槽 71 内的钝化层 6 的厚度，形成向多个不同方向延伸的钝化层沟槽 61，同时部分去除或完全去除待形成像素电极的区域边缘的剩余的钝化层 6，形成位于待形成像素电极的区域边缘的像素间隔槽 62。

具体地，所述钝化层沟槽 61 的图案对应所述光阻沟槽 71 的图案，也呈“米”字型分布，包括分别向相对水平方向偏转 45° 、 135° 、 225° 、及 315° 方向延伸的钝化层沟槽 61，并且所述像素间隔槽 62 中位于所述漏极 52 上方的部分靠近源极 51 一侧的钝化层 6 的锥度(Taper)角大于 90° ，远离源极 51 一侧的钝化层 6 的锥度角小于 90° ；所述像素间隔槽 62 位于所述漏极 52 上方的以外的部分两侧的钝化层的锥度角大于 90° 。

进一步地，所述第二次蚀刻去除的待形成像素电极的区域边缘的剩余的钝化层 6 的多少根据所设计的钝化层沟槽 61 深度相应变化，最多可以完全去除，完全去除时所述钝化层沟槽 61 的深度大于或等于所述待形成像素电极的区域边缘的剩余的钝化层 6 的厚度，当然若所述钝化层沟槽 61 的深度小于所述待形成像素电极的区域边缘的剩余的钝化层 6 的厚度，所述待形成像素电极的区域边缘的剩余的钝化层 6 也就不会被完全去除。

步骤 8、请参阅图 8 及图 11，完全去除剩余的光阻层 7，在所述钝化层 6、以及暴露的漏极 52 上沉积透明导电层，所述透明导电层在沉积时在所述像素间隔槽 62 处断开，形成与所述漏极 52 接触的像素电极 81，所述像素电极 81 顺着所述钝化层沟槽 61 形成有凹凸不平的图案。

具体地，所述像素电极 81 沿着钝化层沟槽 61 顺势形成，其为一个整面的像素电极，并且其表面具有与钝化层沟槽 61 相同的“米”字型分布的凹凸图案，可以达成与多畴垂直配向(vertical alignment, VA)型液晶显示面板中采用“米”字型狭缝(Silt)像素电极相同的控制效果，而由于所述像素间隔槽 62 至少一侧的钝化层的 Taper 角较大，透明导电层在沉积时会在像素间隔槽 62 的位置自然断开，从而使得位于数据线 53、栅极线 22、栅极 21、以及源极 51 上方的透明导电层与像素电极 81 分隔开，避免对像素电极 81 的正常工作产生影响。

进一步地，在步骤 8 中像素电极 81 在形成时不需要光罩进行图案化，也不需要材料 ITO Lift Off 技术，节省一道光罩的同时，避免了制程难度的增加，同时保证制得的像素电极 81 的显示效果与曝光制得的像素电极的显示效果相同。

优选地，所述步骤 8 中的透明导电层的材料为氧化铟锡（Indium Tin Oxides, ITO）。

综上所述，本发明提供了一种 TFT 基板的制作方法，该方法通过半色调光罩或灰阶光罩图案化钝化层，进而通过一道光罩就可以制得像素电极
5 过孔和沟槽图案化的钝化层，接着在沟槽图案化的钝化层上直接顺势沉积透明导电材料，即可制得像素电极，该像素电极无需光罩进行图案化，整个 TFT 基板的制作只需要 3 道光罩即可完成，且不需要采用氧化铟锡剥离技术，制作难度低，效率高。

10 以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种 TFT 基板的制作方法，包括如下步骤：

步骤 1、提供一基板，在所述基板上沉积第一金属层并通过一道光罩图案化所述第一金属层，形成栅极以及与所述栅极电性连接的栅极线；

步骤 2、在所述基板、栅极、及栅极线上沉积栅极绝缘层；

步骤 3、在所述栅极绝缘层上沉积半导体层及第二金属层并通过一道光罩同时图案化所述半导体层及第二金属层，形成位于所述栅极上的栅极绝缘层上的有源层、分别与所述有源层的两端接触的源极和漏极、以及与所述源极电性连接的数据线；

步骤 4、在所述源极、漏极、数据线、有源层、以及栅极绝缘层上沉积钝化层；

步骤 5、在所述钝化层上涂布光阻，形成光阻层，通过一道光罩图案化所述光阻层，完全去除对应于一部分漏极上方以及待形成像素电极的区域边缘的光阻层，暴露出该部分漏极上方以及待形成像素电极的区域边缘的钝化层，同时减薄待形成像素电极的区域内部分光阻层的厚度，形成向多个不同方向延伸的光阻沟槽；

步骤 6、利用剩余的光阻层做遮挡进行第一次蚀刻，完全去除所述漏极上方的未被光阻层遮挡的钝化层，暴露出漏极的一部分，同时部分去除待形成像素电极的区域边缘的钝化层，减薄待形成像素电极的区域边缘的部分钝化层的厚度，接着进行第一次光阻灰化，完全去除各个光阻沟槽内的光阻层，减薄各个光阻沟槽两侧的光阻层的厚度；

步骤 7、利用剩余的光阻层做遮挡进行第二次蚀刻，减薄各个光阻沟槽内的钝化层的厚度，形成向多个不同方向延伸的钝化层沟槽，同时部分去除或完全去除待形成像素电极的区域边缘的剩余的钝化层，形成位于待形成像素电极的区域边缘的像素间隔槽；

步骤 8、完全去除剩余的光阻层，在所述钝化层、以及暴露的漏极上沉积透明导电层，所述透明导电层在沉积时在所述像素间隔槽处断开，形成与所述漏极接触的像素电极，所述像素电极顺着所述钝化层沟槽形成有凹凸不平的图案。

2、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 3 具体包括：

步骤 31、在所述第二金属层上涂布光阻，提供一灰阶光罩或半色调光

罩对所述光阻进行图案化，去除所述待形成薄膜晶体管的沟道区的位置上的部分光阻，去除待形成薄膜晶体管和数据线的区域以外的全部光阻，保留待形成薄膜晶体管源极及漏极、以及数据线的区域的全部光阻；

5 步骤 32、进行第一次蚀刻，去除没有光阻覆盖的第二金属层和半导体层；

步骤 33、对待形成薄膜晶体管的沟道区上的光阻进行灰化处理去除待形成薄膜晶体管的沟道区上的全部光阻；

步骤 34、接着进行第二次蚀刻，去除待形成薄膜晶体管的沟道区上的第二金属层，形成有源层、分别与所述有源层的两端接触的源极和漏极、
10 以及与所述源极电性连接的数据线。

3、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 5 中对光阻层进行曝光的光罩为灰阶光罩或半色调光罩。

4、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述有源层的材料为非晶硅、多晶硅、或氧化物半导体。

15 5、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述像素间隔槽中位于所述漏极上方的部分靠近源极一侧的钝化层的锥度角大于 90 度，远离源极一侧的钝化层的锥度角小于 90 度；所述像素间隔槽位于所述漏极上方的以外的部分两侧的钝化层的锥度角大于 90 度。

6、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 8 中的
20 透明导电层的材料为 ITO。

7、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述第一金属层与第二金属层的材料为铝、钼、与铜中的一种或多种的组合。

8、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述栅极绝缘层与钝化层的材料为氧化硅与氮化硅中的一种或多种的组合。

25 9、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述基板为透明的玻璃基板、或透明的塑料基板。

10、一种 TFT 基板的制作方法，包括如下步骤：

步骤 1、提供一基板，在所述基板上沉积第一金属层并通过一道光罩图案化所述第一金属层，形成栅极以及与所述栅极电性连接的栅极线；

30 步骤 2、在所述基板、栅极、及栅极线上沉积栅极绝缘层；

步骤 3、在所述栅极绝缘层上沉积半导体层及第二金属层并通过一道光罩同时图案化所述半导体层及第二金属层，形成位于所述栅极上的栅极绝缘层上的有源层、分别与所述有源层的两端接触的源极和漏极、以及与所述源极电性连接的数据线；

步骤 4、在所述源极、漏极、数据线、有源层、以及栅极绝缘层上沉积钝化层；

5 步骤 5、在所述钝化层上涂布光阻，形成光阻层，通过一道光罩图案化所述光阻层，完全去除对应于一部分漏极上方以及待形成像素电极的区域边缘的光阻层，暴露出该部分漏极上方以及待形成像素电极的区域边缘的钝化层，同时减薄待形成像素电极的区域内部分光阻层的厚度，形成向多个不同方向延伸的光阻沟槽；

10 步骤 6、利用剩余的光阻层做遮挡进行第一次蚀刻，完全去除所述漏极上方的未被光阻层遮挡的钝化层，暴露出漏极的一部分，同时部分去除待形成像素电极的区域边缘的钝化层，减薄待形成像素电极的区域边缘的部分钝化层的厚度，接着进行第一次光阻灰化，完全去除各个光阻沟槽内的光阻层，减薄各个光阻沟槽两侧的光阻层的厚度；

15 步骤 7、利用剩余的光阻层做遮挡进行第二次蚀刻，减薄各个光阻沟槽内的钝化层的厚度，形成向多个不同方向延伸的钝化层沟槽，同时部分去除或完全去除待形成像素电极的区域边缘的剩余的钝化层，形成位于待形成像素电极的区域边缘的像素间隔槽；

20 步骤 8、完全去除剩余的光阻层，在所述钝化层、以及暴露的漏极上沉积透明导电层，所述透明导电层在沉积时在所述像素间隔槽处断开，形成与所述漏极接触的像素电极，所述像素电极顺着所述钝化层沟槽形成有凹凸不平的图案；

其中，所述步骤 5 中对光阻层进行曝光的光罩为灰阶光罩或半色调光罩；

其中，所述有源层的材料为非晶硅、多晶硅、或氧化物半导体。

25 11、如权利要求 10 所述的 TFT 基板的制作方法，其中，所述步骤 3 具体包括：

步骤 31、在所述第二金属层上涂布光阻，提供一灰阶光罩或半色调光罩对所述光阻进行图案化，去除所述待形成薄膜晶体管的沟道区的位置上的部分光阻，去除待形成薄膜晶体管和数据线的区域以外的全部光阻，保留待形成薄膜晶体管源极及漏极、以及数据线的区域的全部光阻；

30 步骤 32、进行第一次蚀刻，去除没有光阻覆盖的第二金属层和半导体层；

步骤 33、对待形成薄膜晶体管的沟道区上的光阻进行灰化处理去除待形成薄膜晶体管的沟道区上的全部光阻；

步骤 34、接着进行第二次蚀刻，去除待形成薄膜晶体管的沟道区上的

第二金属层，形成有源层、分别与所述有源层的两端接触的源极和漏极、以及与所述源极电性连接的数据线。

- 12、如权利要求 10 所述的 TFT 基板的制作方法，其中，所述像素间隔槽中位于所述漏极上方的部分靠近源极一侧的钝化层的锥度角大于 90 度，
5 远离源极一侧的钝化层的锥度角小于 90 度；所述像素间隔槽位于所述漏极上方的以外的部分两侧的钝化层的锥度角大于 90 度。

13、如权利要求 10 所述的 TFT 基板的制作方法，其中，所述步骤 8 中的透明导电层的材料为 ITO。

- 14、如权利要求 10 所述的 TFT 基板的制作方法，其中，所述第一金属
10 层与第二金属层的材料为铝、钼、与铜中的一种或多种的组合。

15、如权利要求 10 所述的 TFT 基板的制作方法，其中，所述栅极绝缘层与钝化层的材料为氧化硅与氮化硅中的一种或多种的组合。

16、如权利要求 10 所述的 TFT 基板的制作方法，其中，所述基板为透明的玻璃基板、或透明的塑料基板。

15

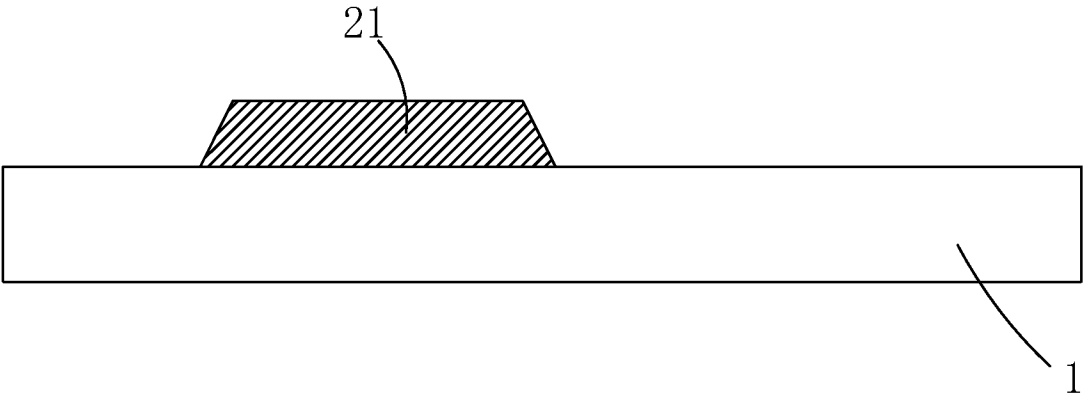


图1

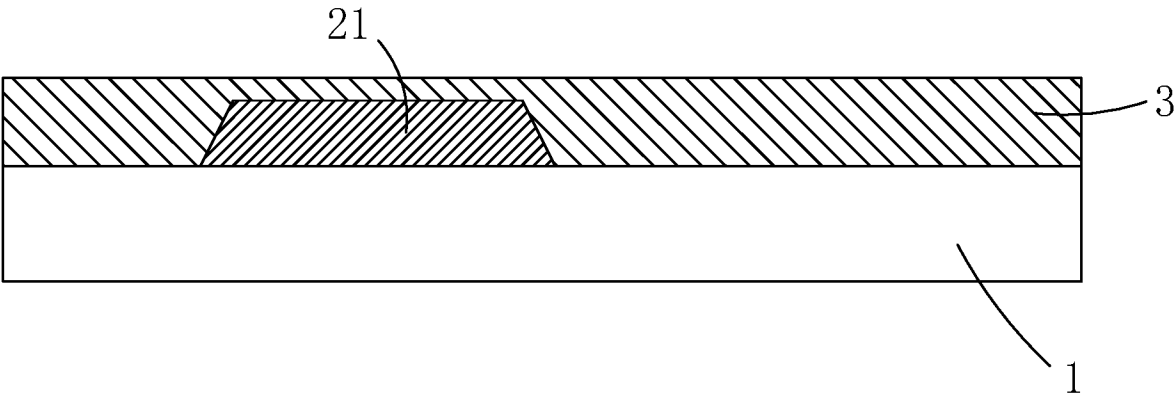


图2

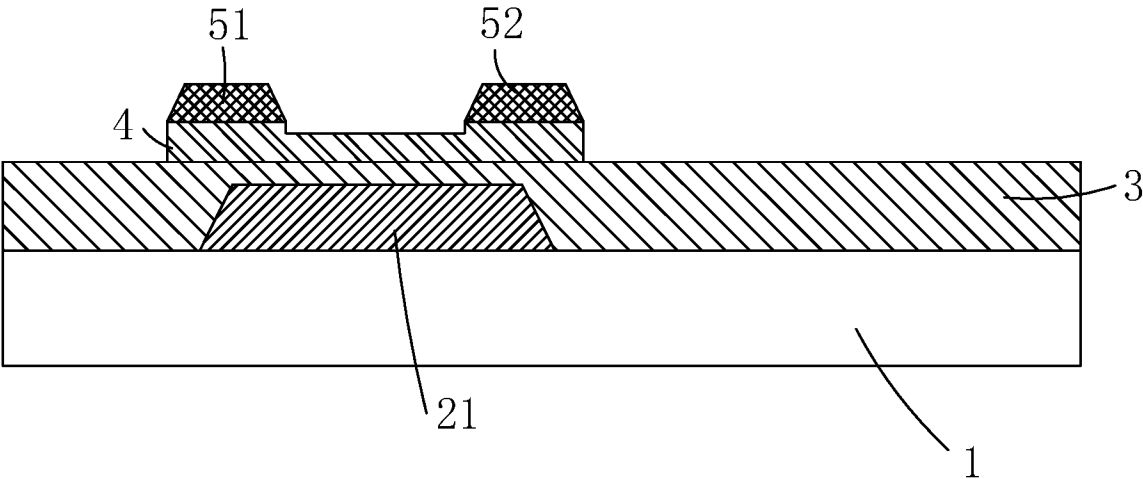


图3

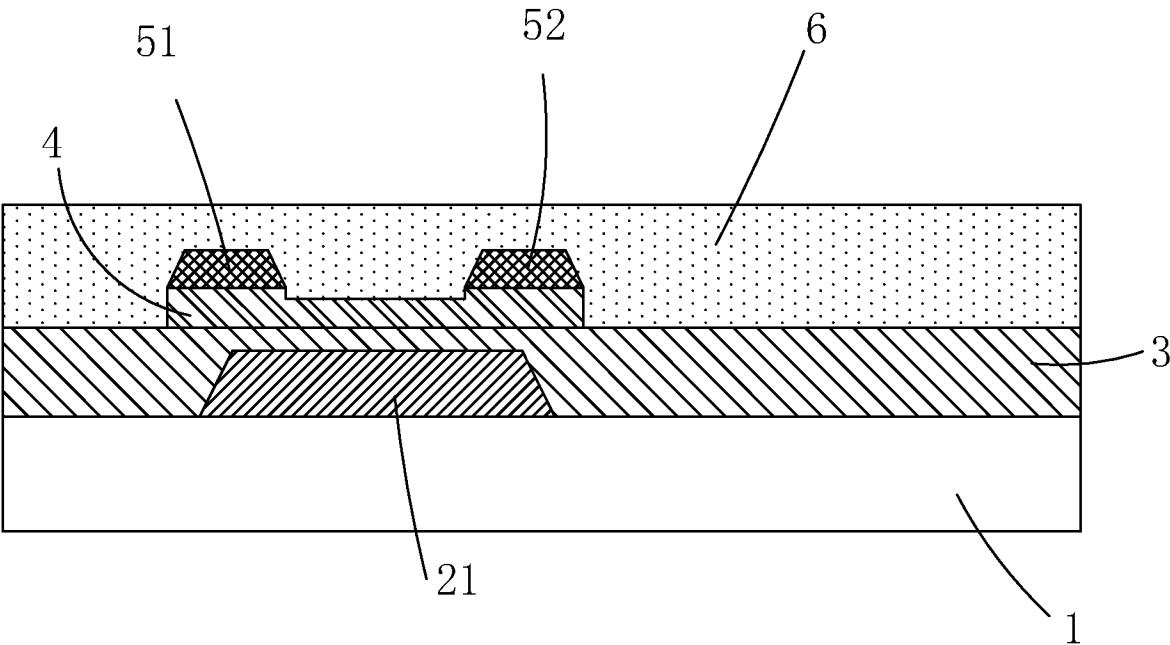


图4

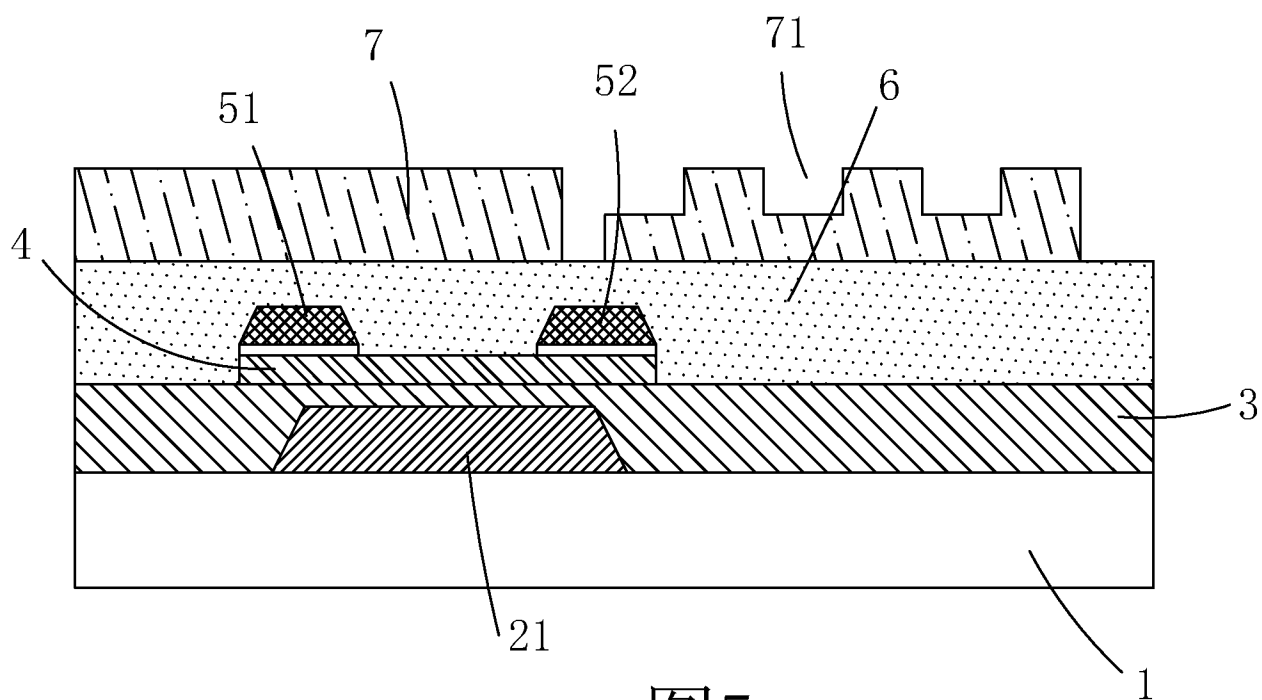


图5

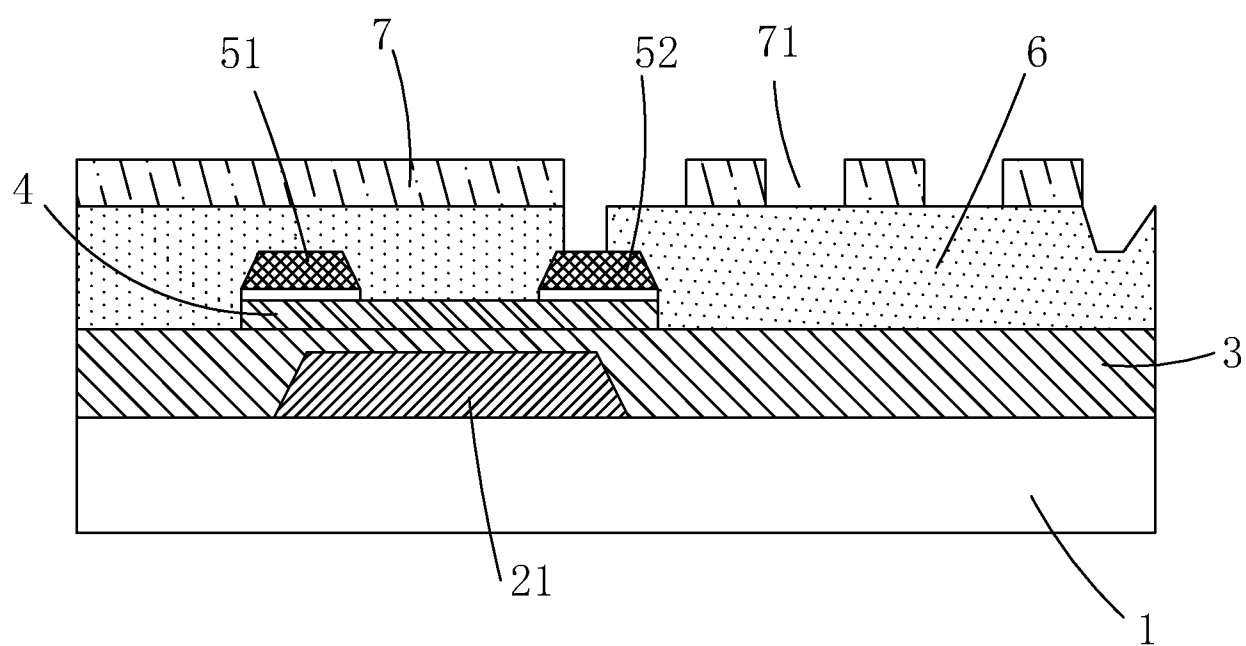


图6

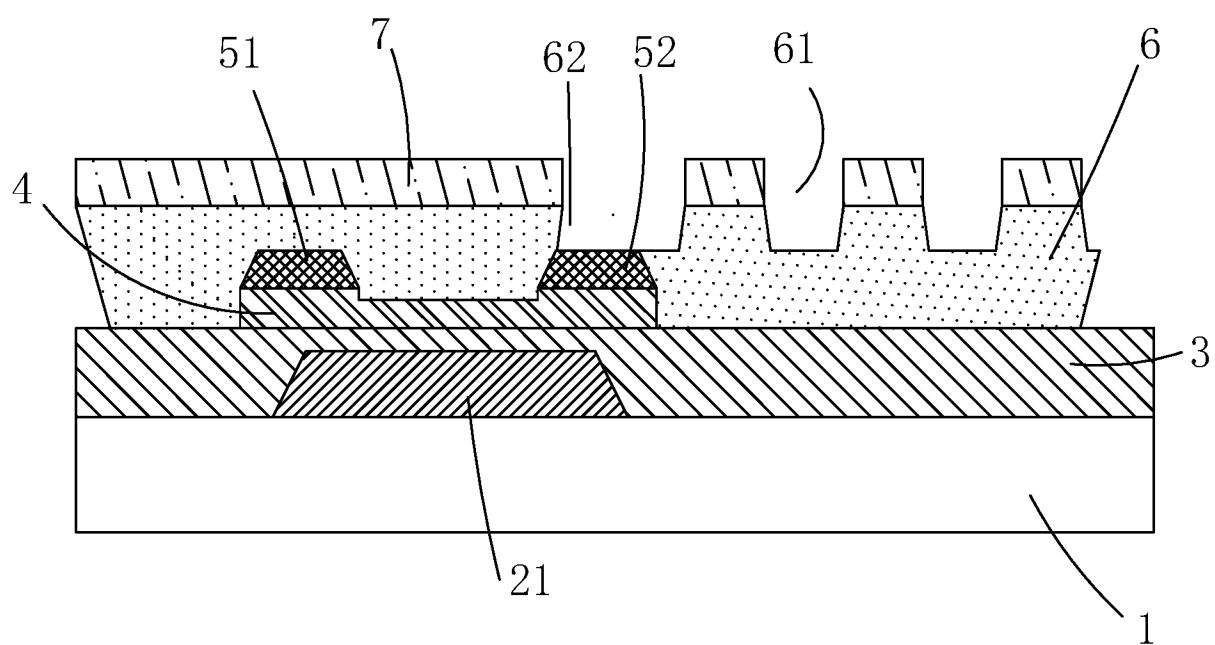


图7

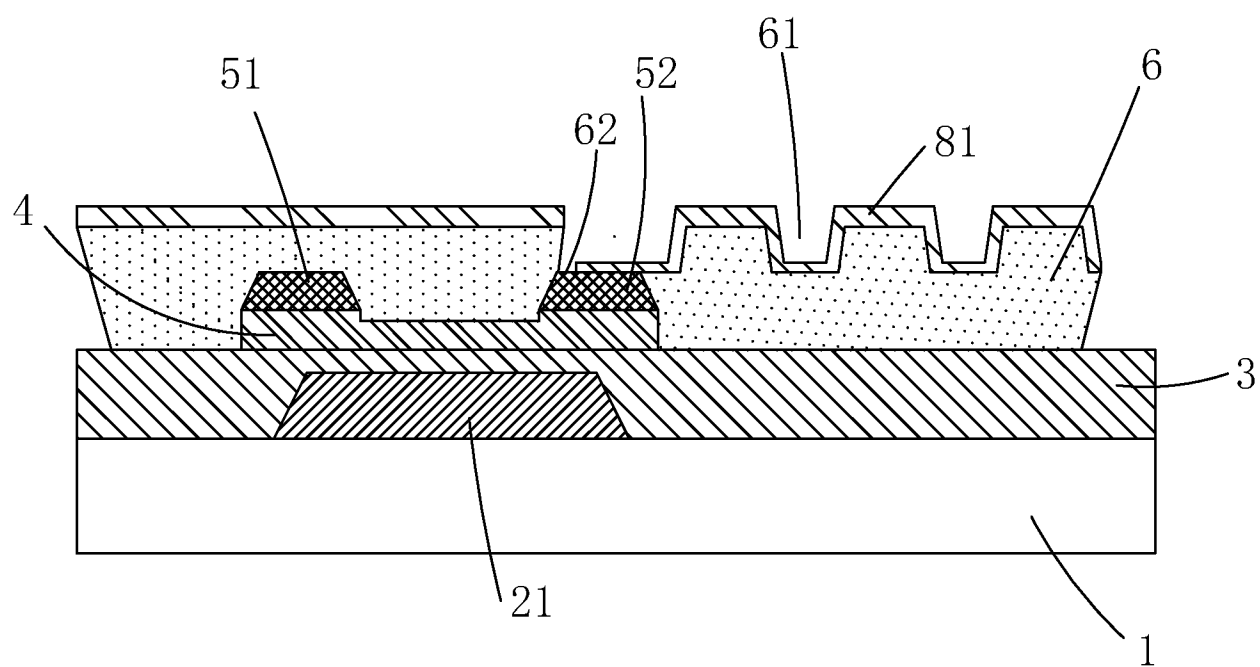


图8

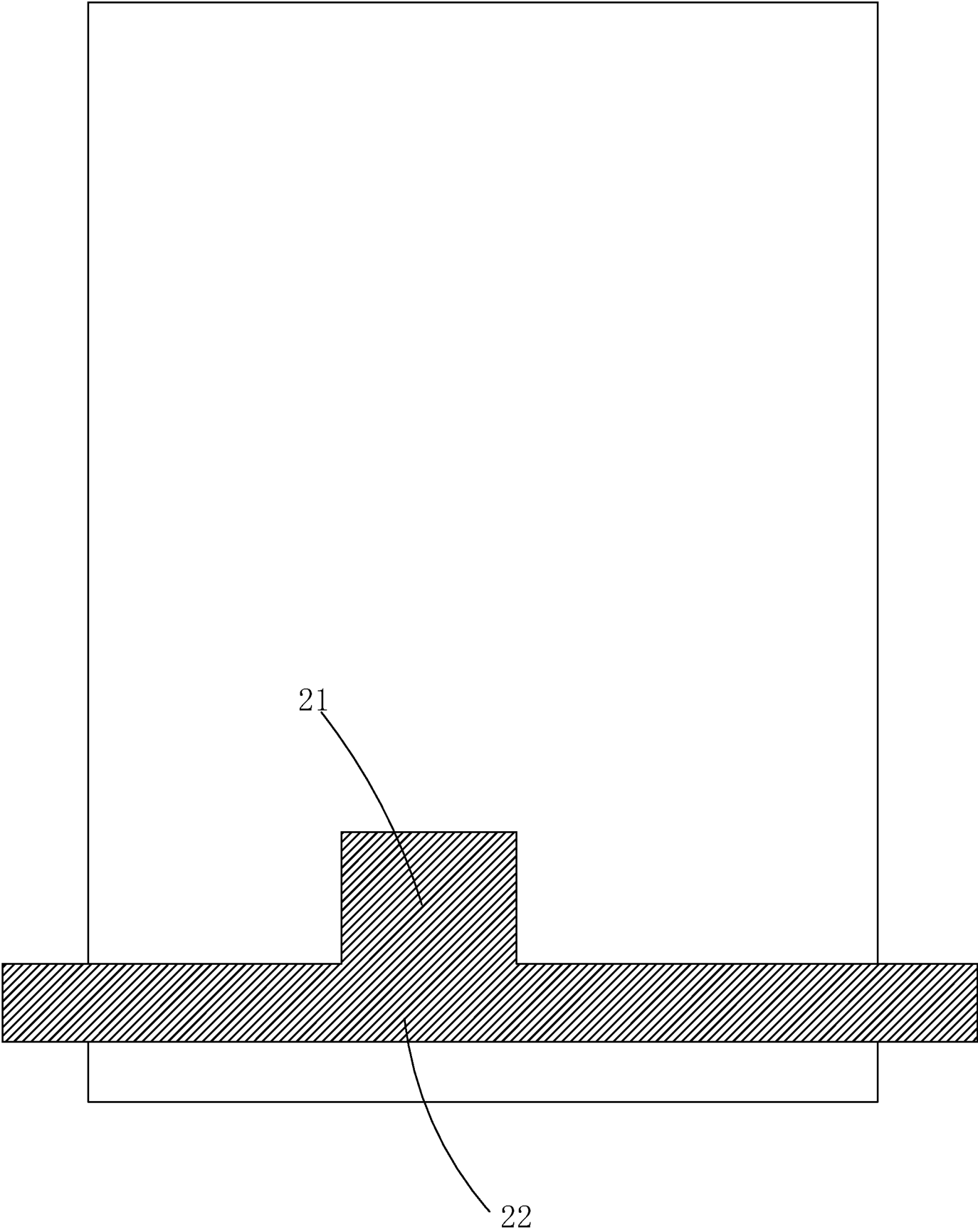


图9

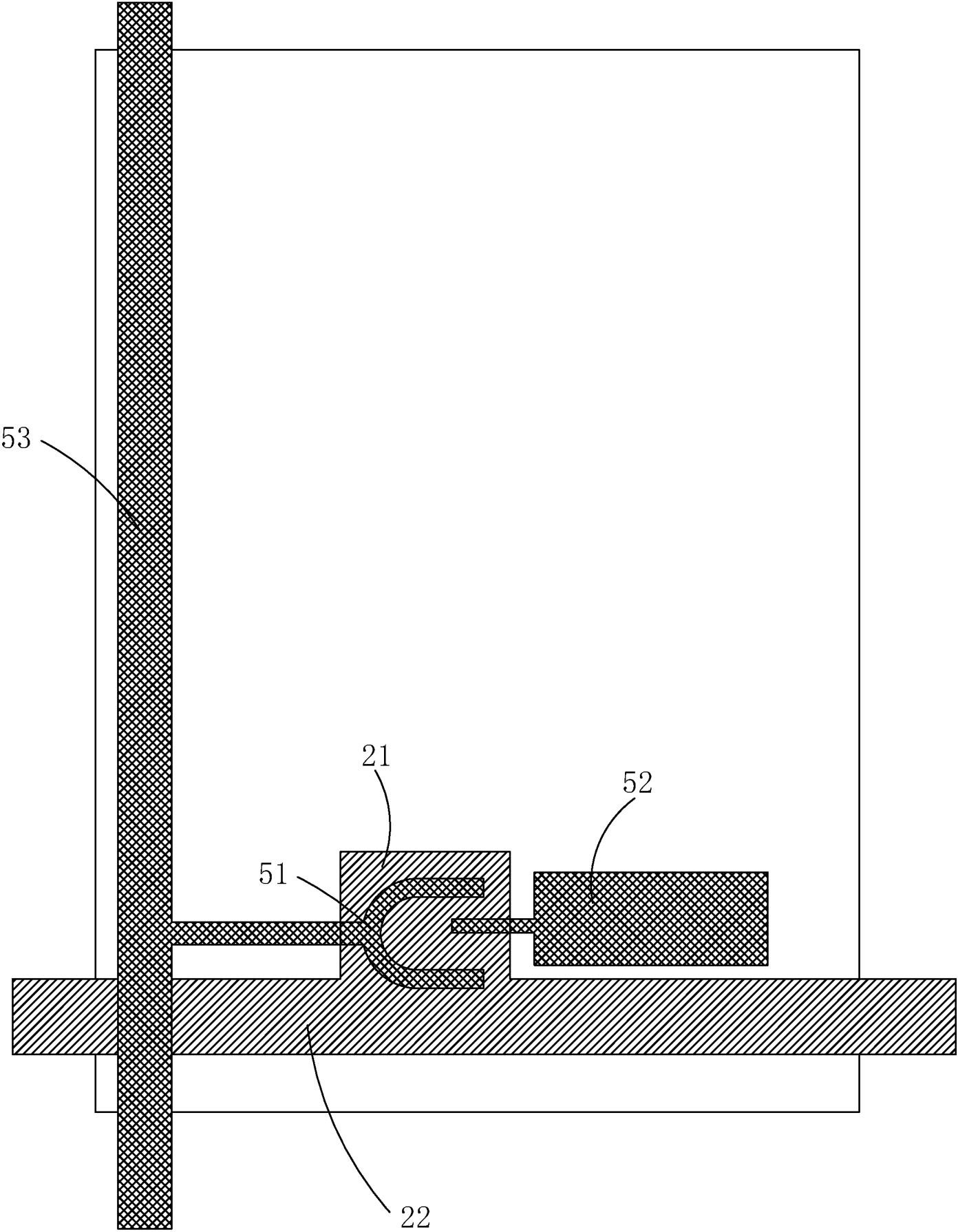


图10

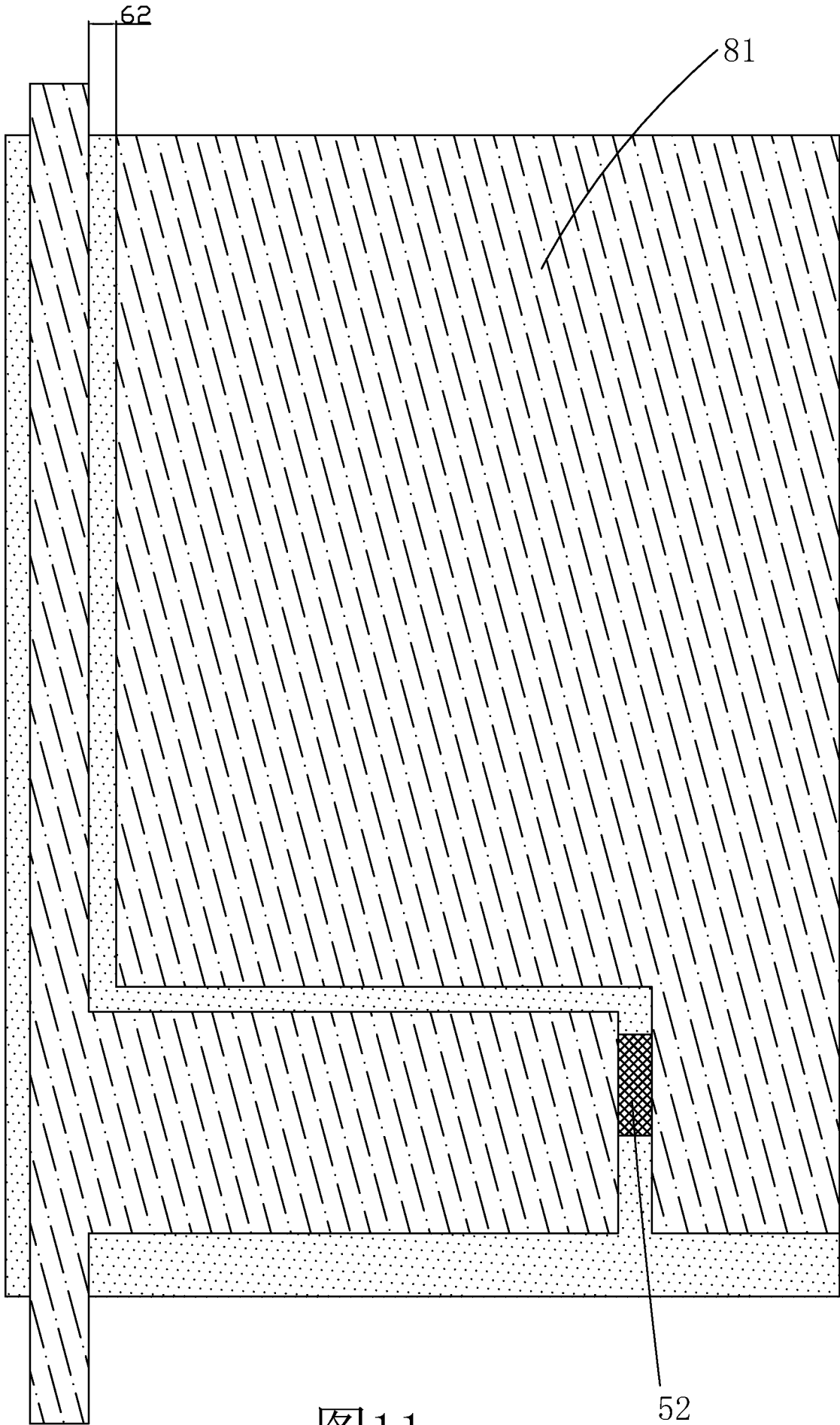


图11

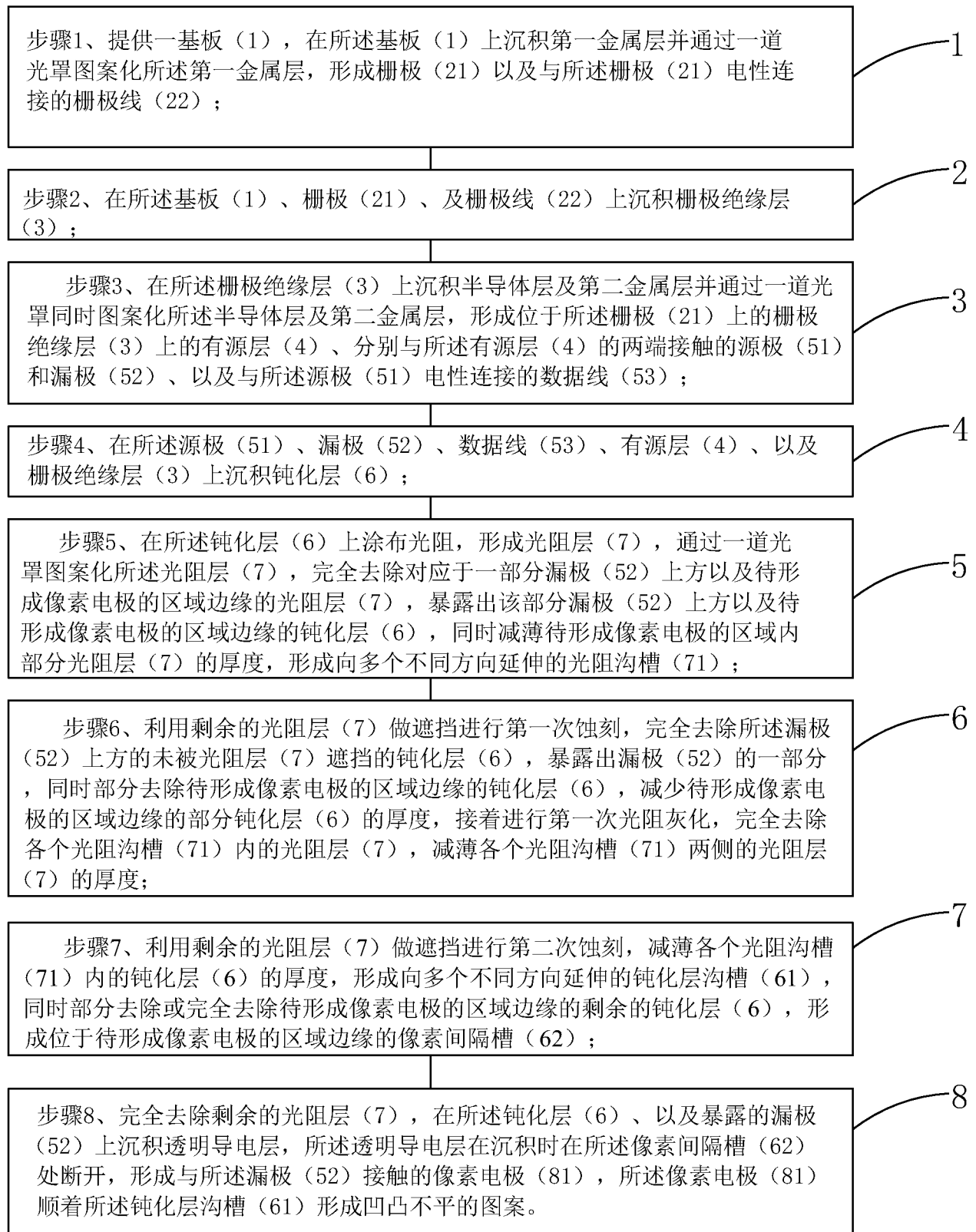


图12

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/110072

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2017.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNKI; DWPI; SIPOABS; IEEE: TFT, 薄膜晶体管, 掩膜, 掩模, 光罩, 光刻, 3, 三, 钝化, 保护, 绝缘, 槽, 间隔, 隔离, 电极, thin, film, transistor, mask, photolithography, three, passivation, protect, insulation, groove, trench, interval, isolation, separation, electrode

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 101330063 A (AU OPTRONICS CORP.), 24 December 2008 (24.12.2008), description, page 3, line 11 to page 8, line 15, and figures 1-5	1-16
Y	CN 104934446 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 23 September 2015 (23.09.2015), description, paragraphs [0027]-[0038], and figures 1-5	1-16
Y	CN 1941384 A (CHUNGHWA PICTURE TUBES, LTD.), 04 April 2007 (04.04.2007), description, page 5, line 8 to page 7, line 2, and figures 2A-3E	1-16
A	CN 101030560 A (AU OPTRONICS CORP.), 05 September 2007 (05.09.2007), entire document	1-16
A	CN 101034262 A (BOE TECHNOLOGY GROUP CO., LTD.), 12 September 2007 (12.09.2007), entire document	1-16

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 12 April 2017	Date of mailing of the international search report 03 May 2017
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer YANG, Lili Telephone No. (86-10) 62089268

International application No.
PCT/CN2016/110072

Form PCT/ISA/210 (patent family annex) (July 2009)

A. 主题的分类 H01L 21/77 (2017. 01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																				
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS; CNKI; DWPI; SIPOABS; IEEE: TFT, 薄膜晶体管, 掩膜, 掩模, 光罩, 光刻, 3, 三, 钝化, 保护, 绝缘, 槽, 间隔, 隔离, 电极, thin, film, transistor, mask, photolithography, three, passivation, protect, insulation, groove, trench, interval, isolation, separation, electrode																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 101330063 A (友达光电股份有限公司) 2008年 12月 24日 (2008 - 12 - 24) 说明书第3页第11行-第8页第15行, 图1-5</td> <td>1-16</td> </tr> <tr> <td>Y</td> <td>CN 104934446 A (深圳市华星光电技术有限公司) 2015年 9月 23日 (2015 - 09 - 23) 说明书第[0027]-[0038]段, 图1-5</td> <td>1-16</td> </tr> <tr> <td>Y</td> <td>CN 1941384 A (中华映管股份有限公司) 2007年 4月 4日 (2007 - 04 - 04) 说明书第5页第8行-第7页第2行, 图2A-3E</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 101030560 A (友达光电股份有限公司) 2007年 9月 5日 (2007 - 09 - 05) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 101034262 A (京东方科技集团股份有限公司) 2007年 9月 12日 (2007 - 09 - 12) 全文</td> <td>1-16</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 101330063 A (友达光电股份有限公司) 2008年 12月 24日 (2008 - 12 - 24) 说明书第3页第11行-第8页第15行, 图1-5	1-16	Y	CN 104934446 A (深圳市华星光电技术有限公司) 2015年 9月 23日 (2015 - 09 - 23) 说明书第[0027]-[0038]段, 图1-5	1-16	Y	CN 1941384 A (中华映管股份有限公司) 2007年 4月 4日 (2007 - 04 - 04) 说明书第5页第8行-第7页第2行, 图2A-3E	1-16	A	CN 101030560 A (友达光电股份有限公司) 2007年 9月 5日 (2007 - 09 - 05) 全文	1-16	A	CN 101034262 A (京东方科技集团股份有限公司) 2007年 9月 12日 (2007 - 09 - 12) 全文	1-16
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
Y	CN 101330063 A (友达光电股份有限公司) 2008年 12月 24日 (2008 - 12 - 24) 说明书第3页第11行-第8页第15行, 图1-5	1-16																		
Y	CN 104934446 A (深圳市华星光电技术有限公司) 2015年 9月 23日 (2015 - 09 - 23) 说明书第[0027]-[0038]段, 图1-5	1-16																		
Y	CN 1941384 A (中华映管股份有限公司) 2007年 4月 4日 (2007 - 04 - 04) 说明书第5页第8行-第7页第2行, 图2A-3E	1-16																		
A	CN 101030560 A (友达光电股份有限公司) 2007年 9月 5日 (2007 - 09 - 05) 全文	1-16																		
A	CN 101034262 A (京东方科技集团股份有限公司) 2007年 9月 12日 (2007 - 09 - 12) 全文	1-16																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2017年 4月 12日		国际检索报告邮寄日期 2017年 5月 3日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		受权官员 杨丽丽 电话号码 (86-10) 62089268																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/110072

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101330063	A	2008年 12月 24日	CN	100573853	C	2009年 12月 23日
CN	104934446	A	2015年 9月 23日	WO	2016206033	A1	2016年 12月 29日
				US	2016380009	A1	2016年 12月 29日
CN	1941384	A	2007年 4月 4日	CN	100499134	C	2009年 6月 10日
CN	101030560	A	2007年 9月 5日	CN	100446222	C	2008年 12月 24日
CN	101034262	A	2007年 9月 12日	CN	100517075	C	2009年 7月 22日

表 PCT/ISA/210 (同族专利附件) (2009年7月)