

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年10月27日(2005.10.27)

【公開番号】特開2003-69416(P2003-69416A)

【公開日】平成15年3月7日(2003.3.7)

【出願番号】特願2002-218315(P2002-218315)

【国際特許分類第7版】

H 03 K 19/0175

H 03 K 17/687

H 03 K 17/693

【F I】

H 03 K 19/00 101 Q

H 03 K 17/693 A

H 03 K 19/00 101 F

H 03 K 17/687 F

【手続補正書】

【提出日】平成17年7月19日(2005.7.19)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ノード上へ信号を駆動するよう構成された出力ドライバ回路の出力インピーダンスを、出力ドライバ制御回路を用いて可変に調整する方法であって、該出力ドライバ制御回路は、複数の抵抗性デバイスを備えており、該抵抗性デバイスのそれぞれは、第1の電源(VDD)および前記ノード(104)の間にプログラム可能なように電気的に並列接続可能であり、該方法は、

前記第1の電源と前記ノードとの間の第1の組の抵抗性デバイス(121)の電気的接続を、2進増分的な方法でプログラムするステップと、

前記第1の組における前記抵抗性デバイスのすべてがイネーブルされた時だけ、前記第1の電源と前記ノードとの間の第2の組の抵抗性デバイス(122)の電気的接続を、2進増分的な方法でプログラムするステップと、

を含む方法。

【請求項2】

先にプログラムされた前記第1および第2の組(121, 122)における抵抗性デバイスのすべてがイネーブルされたときだけ、前記第1の電源と前記ノードとの間に、抵抗性デバイスの1以上の追加の組(123)の電気的な接続を、2進増分的な方法でプログラムするステップを含む、

請求項1に記載の方法。

【請求項3】

前記第1の電源と前記ノードとの間に、前記複数の抵抗性デバイスのうちの少なくとも1つ(120, 236, 238)を、常時電気的に接続するステップをさらに含む、

請求項1または2に記載の方法。

【請求項4】

信号をノード上へ駆動するよう構成された可変インピーダンス出力ドライバ回路のための制御回路であって、

第1の電源(VDD)と前記ノードとの間に、プログラム可能なように電気的に接続可能な第1の組の抵抗性デバイスと、

前記第1の電源と前記ノードとの間に、プログラム可能なように電気的に接続可能な第2の組の抵抗性デバイスと、

前記第1の電源と前記ノードとの間の前記第1の組の抵抗性デバイスの電気的接続を、2進増分的な方法でプログラムし、前記第1組の前記抵抗性デバイスのすべてが前記第1の電源と前記ノードとの間に電気的に接続された時だけ、前記第1の電源と前記ノードとの間の前記第2の組の抵抗性デバイスの電気的接続を、2進増分的な方法でプログラムするコントローラと、

を備える、制御回路。

【請求項5】

前記第1の電源と前記ノードとの間に、プログラム可能なように電気的に接続可能な抵抗性デバイスの1以上の追加の組をさらに備え、

先にプログラムされた前記第1および第2の組の前記抵抗性デバイスのすべてが、前記第1の電源と前記ノードとの間に電気的に接続された時だけ、前記コントローラは、前記第1の電源と前記ノードとの間の前記抵抗性デバイスの1以上の追加の組のうちの少なくとも1つの電気的な接続を、2進増分的な方法でプログラムする、

請求項4に記載の制御回路。

【請求項6】

少なくとも1つの抵抗性デバイスは、前記第1の電源と前記ノードとの間に常時電気的に接続される、

請求項4または5に記載の制御回路。

【請求項7】

前記第1の組における抵抗性デバイスは、抵抗のバイナリ加重された符号を実現する、

請求項4から6のいずれかに記載された制御回路。

【請求項8】

前記第2の組における抵抗性デバイスは、抵抗のバイナリ加重された符号を実現する、

請求項4から7のいずれかに記載された制御回路。

【請求項9】

前記1以上の追加の組の少なくとも1つにおける抵抗性デバイスは、抵抗のバイナリ加重された符号を実現する、

請求項5から8のいずれかに記載された制御回路。

【請求項10】

前記第1の組、前記第2の組、前記1以上の追加の組のそれぞれにおける前記抵抗性デバイスは、電界効果トランジスタを含む、

請求項5から9のいずれかに記載された制御回路。