

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5258156号
(P5258156)

(45) 発行日 平成25年8月7日(2013.8.7)

(24) 登録日 平成25年5月2日(2013.5.2)

(51) Int.Cl.

F I

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

請求項の数 15 (全 16 頁)

(21) 出願番号 特願2005-312165 (P2005-312165)
 (22) 出願日 平成17年10月27日(2005.10.27)
 (65) 公開番号 特開2007-121587 (P2007-121587A)
 (43) 公開日 平成19年5月17日(2007.5.17)
 審査請求日 平成20年10月8日(2008.10.8)
 審判番号 不服2012-14724 (P2012-14724/J1)
 審判請求日 平成24年8月1日(2012.8.1)

(73) 特許権者 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (73) 特許権者 506087819
 パナソニック液晶ディスプレイ株式会社
 兵庫県姫路市飾磨区妻鹿日田町1-6
 (74) 代理人 100083552
 弁理士 秋田 収喜
 (74) 代理人 100103746
 弁理士 近野 恵一
 (72) 発明者 園田 大介
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の基板と、第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶とを有し、

前記第1の基板は、アクティブ素子と、前記アクティブ素子よりも上層に形成された第1の絶縁膜と、前記第1の絶縁膜よりも上層に設けられた第1の電極と、前記第1の電極よりも上層に設けられた第2の絶縁膜と、前記第2の絶縁膜よりも上層に設けられた第2の電極とを有し、

前記第2の絶縁膜は塗布型絶縁膜であり、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との両方に接する単層の絶縁膜であり、

前記第1の絶縁膜は、第1のコンタクトホールを有し、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との間と、前記第1のコンタクトホール内とに一体的に形成されており、

前記第1のコンタクトホール内の前記第2の絶縁膜には、第2のコンタクトホールが形成されており、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極とが重畳する全ての領域である第1の領域と、前記第2のコンタクトホールの周辺の領域である第2の領域との両方において、膜厚が100nm以上、500nm以下であり、

前記第2の電極は画素電極であり、

10

20

前記第 2 の電極は、前記第 2 のコンタクトホールを介して前記アクティブ素子に電氣的に接続されており、

前記第 1 の電極と、前記第 2 の電極と、前記第 2 の絶縁膜とによって、保持容量が形成されている液晶表示装置の製造方法であって、

前記第 2 の絶縁膜の最終的な膜厚が、前記第 1 の領域と前記第 2 の領域とにおいて、100 nm 以上、500 nm 以下となるように、前記第 2 の絶縁膜の膜厚が前記最終的な膜厚より厚い状態から前記最終的な膜厚まで薄くなるように薄膜化する工程を有することを特徴とする液晶表示装置の製造方法。

【請求項 2】

第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを有し、

前記第 1 の基板は、アクティブ素子と、前記アクティブ素子よりも上層に形成された第 1 の絶縁膜と、前記第 1 の絶縁膜よりも上層に設けられた第 1 の電極と、前記第 1 の電極よりも上層に設けられた第 2 の絶縁膜と、前記第 2 の絶縁膜よりも上層に設けられた第 2 の電極とを有し、

前記第 2 の絶縁膜は塗布型絶縁膜であり、

前記第 2 の絶縁膜は、前記第 1 の電極と前記第 2 の電極との両方に接する単層の絶縁膜であり、

前記第 1 の絶縁膜は、第 1 のコンタクトホールを有し、

前記第 2 の絶縁膜は、前記第 1 の電極と前記第 2 の電極との間と、前記第 1 のコンタクトホール内とに一体的に形成されており、

前記第 1 のコンタクトホール内の前記第 2 の絶縁膜には、第 2 のコンタクトホールが形成されており、

前記第 2 の絶縁膜は、前記第 1 の電極と前記第 2 の電極とが重畳する全ての領域である第 1 の領域と、前記第 2 のコンタクトホールの周辺の領域である第 2 の領域との両方において、膜厚が 100 nm 以上、500 nm 以下であり、

前記第 2 の電極は画素電極であり、

前記第 2 の電極は、前記第 2 のコンタクトホールを介して前記アクティブ素子に電氣的に接続されており、

前記第 1 の電極と、前記第 2 の電極と、前記第 2 の絶縁膜とによって、保持容量が形成されている液晶表示装置の製造方法であって、

前記第 2 の絶縁膜の最終的な膜厚が、前記第 1 の領域と前記第 2 の領域とにおいて、100 nm 以上、500 nm 以下となるように、前記第 2 の絶縁膜の膜厚が膜厚が前記最終的な膜厚より厚い状態から前記最終的な膜厚まで薄くなるように未露光で現像して薄膜化する工程を有することを特徴とする液晶表示装置の製造方法。

【請求項 3】

第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを有し、

前記第 1 の基板は、アクティブ素子と、前記アクティブ素子よりも上層に形成された第 1 の絶縁膜と、前記第 1 の絶縁膜よりも上層に設けられた第 1 の電極と、前記第 1 の電極よりも上層に設けられた第 2 の絶縁膜と、前記第 2 の絶縁膜よりも上層に設けられた第 2 の電極とを有し、

前記第 2 の絶縁膜は塗布型絶縁膜であり、

前記第 2 の絶縁膜は、前記第 1 の電極と前記第 2 の電極との両方に接する単層の絶縁膜であり、

前記第 1 の絶縁膜は、第 1 のコンタクトホールを有し、

前記第 2 の絶縁膜は、前記第 1 の電極と前記第 2 の電極との間と、前記第 1 のコンタクトホール内とに一体的に形成されており、

前記第 1 のコンタクトホール内の前記第 2 の絶縁膜には、第 2 のコンタクトホールが形成されており、

10

20

30

40

50

前記第2の絶縁膜は、前記第1の電極と前記第2の電極とが重畳する全ての領域である第1の領域と、前記第2のコンタクトホール周辺の領域である第2の領域との両方において、膜厚が100nm以上、500nm以下であり、

前記第2の電極は画素電極であり、

前記第2の電極は、前記第2のコンタクトホールを介して前記アクティブ素子に電氣的に接続されており、

前記第1の電極と、前記第2の電極と、前記第2の絶縁膜とによって、保持容量が形成されている液晶表示装置の製造方法であって、

前記第2の絶縁膜の最終的な膜厚が、前記第1の領域と前記第2の領域とにおいて、100nm以上、500nm以下となるように、前記第2の絶縁膜の膜厚が前記最終的な膜厚より厚い状態から前記最終的な膜厚まで薄くなるようにアッシングにより薄膜化する工程を有することを特徴とする液晶表示装置の製造方法。

10

【請求項4】

第1の基板と、第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶とを有し、

前記第1の基板は、アクティブ素子と、前記アクティブ素子よりも上層に形成された第1の絶縁膜と、前記第1の絶縁膜よりも上層に設けられた第1の電極と、前記第1の電極よりも上層に設けられた第2の絶縁膜と、前記第2の絶縁膜よりも上層に設けられた第2の電極とを有し、

前記第2の絶縁膜は塗布型絶縁膜であり、

20

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との両方に接する単層の絶縁膜であり、

前記第1の絶縁膜は、第1のコンタクトホールを有し、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との間と、前記第1のコンタクトホール内とに一体的に形成されており、

前記第1のコンタクトホール内の前記第2の絶縁膜には、第2のコンタクトホールが形成されており、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極とが重畳する全ての領域である第1の領域と、前記第2のコンタクトホール周辺の領域である第2の領域との両方において、膜厚が100nm以上、500nm以下であり、

30

前記第2の電極は画素電極であり、

前記第2の電極は、前記第2のコンタクトホールを介して前記アクティブ素子に電氣的に接続されており、

前記第1の電極と、前記第2の電極と、前記第2の絶縁膜とによって、保持容量が形成されている液晶表示装置の製造方法であって、

前記第2の絶縁膜の最終的な膜厚が、前記第1の領域と前記第2の領域とにおいて、100nm以上、500nm以下となるように、前記第2の絶縁膜の膜厚が前記最終的な膜厚より厚い状態から前記最終的な膜厚まで薄くなるようにエッチングにより薄膜化する工程を有することを特徴とする液晶表示装置の製造方法。

【請求項5】

40

第1の基板と、第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶とを有し、

前記第1の基板は、アクティブ素子と、前記アクティブ素子よりも上層に形成された第1の絶縁膜と、前記第1の絶縁膜よりも上層に設けられた第1の電極と、前記第1の電極よりも上層に設けられた第2の絶縁膜と、前記第2の絶縁膜よりも上層に設けられた第2の電極とを有し、

前記第2の絶縁膜は塗布型絶縁膜であり、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との両方に接する単層の絶縁膜であり、

前記第1の絶縁膜は、第1のコンタクトホールを有し、

50

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との間と、前記第1のコンタクトホール内とに一体的に形成されており、

前記第1のコンタクトホール内の前記第2の絶縁膜には、第2のコンタクトホールが形成されており、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極とが重畳する全ての領域である第1の領域と、前記第2のコンタクトホールの周辺の領域である第2の領域との両方において、膜厚が100nm以上、500nm以下であり、

前記第2の電極は画素電極であり、

前記第2の電極は、前記第2のコンタクトホールを介して前記アクティブ素子に電氣的に接続されており、

前記第1の電極と、前記第2の電極と、前記第2の絶縁膜とによって、保持容量が形成されている液晶表示装置の製造方法であって、

前記第2の絶縁膜の最終的な膜厚が、前記第1の領域と前記第2の領域とにおいて、100nm以上、500nm以下となるように、前記第2の絶縁膜の膜厚が前記最終的な膜厚より厚い状態から前記最終的な膜厚まで薄くなるようにハーフ露光技術により薄膜化する工程を有することを特徴とする液晶表示装置の製造方法。

【請求項6】

第1の基板と、第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶とを有し、

前記第1の基板は、アクティブ素子と、前記アクティブ素子よりも上層に形成された第1の絶縁膜と、前記第1の絶縁膜よりも上層に設けられた第1の電極と、前記第1の電極よりも上層に設けられた第2の絶縁膜と、前記第2の絶縁膜よりも上層に設けられた第2の電極とを有し、

前記第2の絶縁膜は塗布型絶縁膜であり、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との両方に接する単層の絶縁膜であり、

前記第1の絶縁膜は、第1のコンタクトホールを有し、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との間と、前記第1のコンタクトホール内とに一体的に形成されており、

前記第1のコンタクトホール内の前記第2の絶縁膜には、第2のコンタクトホールが形成されており、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極とが重畳する全ての領域である第1の領域と、前記第2のコンタクトホールの周辺の領域である第2の領域との両方において、膜厚が100nm以上、500nm以下であり、

前記第2の電極は画素電極であり、

前記第2の電極は、前記第2のコンタクトホールを介して前記アクティブ素子に電氣的に接続されており、

前記第1の電極と、前記第2の電極と、前記第2の絶縁膜とによって、保持容量が形成されている液晶表示装置であって、

前記第2の絶縁膜は、請求項1ないし請求項5のいずれか1項に記載の液晶表示装置の製造方法により作成された絶縁膜であることを特徴とする液晶表示装置。

【請求項7】

前記第2の電極は、透明電極であることを特徴とする請求項6に記載の液晶表示装置。

【請求項8】

前記第1の電極は、透明電極であることを特徴とする請求項6に記載の液晶表示装置。

【請求項9】

前記第1の電極は、反射電極であることを特徴とする請求項6に記載の液晶表示装置。

【請求項10】

前記反射電極は、凹凸を有することを特徴とする請求項9に記載の液晶表示装置。

【請求項11】

10

20

30

40

50

前記第 1 の電極は、透明電極と反射電極であることを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 1 2】

前記第 1 の電極は対向電極であり、前記第 1 の電極と前記第 2 の電極とによって発生される電界により前記液晶が駆動されることを特徴とする請求項 6 ないし請求項 1 1 のいずれか 1 項に記載の液晶表示装置。

【請求項 1 3】

前記第 2 の電極は、スリットを有することを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記第 2 の基板は対向電極を有し、前記対向電極と前記第 2 の電極とによって発生される電界により前記液晶が駆動されることを特徴とする請求項 6 ないし請求項 1 1 のいずれか 1 項に記載の液晶表示装置。

【請求項 1 5】

前記第 2 の絶縁膜は、表面が平坦であることを特徴とする請求項 6 ないし請求項 1 4 のいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、液晶表示パネルのアクティブ素子（例えば、薄膜トランジスタ）が形成される基板に適用して有効な技術に関する。

【背景技術】

【0002】

I P S 方式（横電界方式ともいう）の液晶表示パネルは、画素電極と対向電極との間で、少なくとも一部において基板と平行な電界を発生させ、当該電界により液晶を駆動し、液晶層を透過する光を変調させて画像を表示するものである。

この I P S 方式の液晶表示パネルにおいて、絶縁膜を挟んで、面状の対向電極と線状部分を有する画素電極とを形成し、この面状の対向電極と線状部分を有する画素電極との間で電界を発生させ、当該電界により液晶を駆動し、液晶層を透過する光を変調させて画像を表示する液晶表示パネルが知られている。

【0003】

なお、I P S 方式に関する文献ではないが、本願発明に関連する先行技術文献としては以下のものがある。

【特許文献 1】特開平 6 - 2 4 2 4 3 3 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

前述した面状の対向電極を使用する I P S 方式の液晶表示パネルでは、面状の対向電極と線状部分を有する画素電極との間に形成される絶縁膜として、例えば 1 0 0 n m ~ 5 0 0 n m 程度の薄い膜厚の絶縁膜が要求される。さらに、後工程のラビング工程におけるラビング不足によるドメイン発生の問題を考慮すると平坦性も必要である。

そのため、面状の対向電極と線状部分を有する画素電極との間に形成される絶縁膜として、塗布型の絶縁膜を薄く塗布して形成する方法が考えられる。

しかし、この方法では、大きな（例えば 1 μ m 以上）の段差を有するスルーホール部において、塗布膜厚が極端に薄くなり、対向電極と画素電極とが短絡する恐れがあった。

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、段差部にて、絶縁膜の両側に形成される電極同士が短絡する恐れのない液晶表示装置およびその製造方法を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

10

20

30

40

50

【課題を解決するための手段】**【0005】**

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

(1) 第1の基板と、第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶とを有する液晶表示装置であって、

前記第1の基板は、アクティブ素子と、前記アクティブ素子よりも上層に形成された第1の絶縁膜と、前記第1の絶縁膜よりも上層に設けられた第1の電極と、前記第1の電極よりも上層に設けられた第2の絶縁膜と、前記第2の絶縁膜よりも上層に設けられた第2の電極とを有し、

10

前記第2の絶縁膜は塗布型絶縁膜であり、

前記第1の絶縁膜は、第1のコンタクトホールを有し、

前記第2の絶縁膜は、前記第1の電極と前記第2の電極との間と、前記第1のコンタクトホール内とに形成されており、

前記第1のコンタクトホール内の前記第2の絶縁膜には、第2のコンタクトホールが形成されており、

前記第2の電極は画素電極であり、

前記第2の電極は、前記第2のコンタクトホールを介して前記アクティブ素子に電氣的に接続されており、

前記第1の電極と、前記第2の電極と、前記第2の絶縁膜とによって、保持容量が形成されている。

20

【0006】

(2) (1)において、前記第2の電極は、透明電極である。

(3) (1)または(2)において、前記第2の絶縁膜は、膜厚が100nm以上、500nm以下である。

(4) (1)から(3)の何れかにおいて、前記第1の電極は、透明電極である。

(5) (1)から(3)の何れかにおいて、前記第1の電極は、反射電極である。

(6) (5)において、前記反射電極は、凹凸を有する。

(7) (1)から(3)の何れかにおいて、前記第1の電極は、透明電極と反射電極である。

30

(8) (1)から(7)の何れかにおいて、前記第1の電極は対向電極であり、前記第1の電極と前記第2の電極とによって発生される電界により前記液晶が駆動される。

(9) (8)において、前記第1の電極は、スリットを有する。

(10) (1)から(7)の何れかにおいて、前記第2の基板は対向電極を有し、前記対向電極と前記第2の電極とによって発生される電界により前記液晶が駆動される。

(11) (1)から(10)の何れかにおいて、前記第1の電極と前記第2の電極との間に第3の絶縁膜を有する。

(12) (1)から(11)の何れかにおいて、前記第2の絶縁膜は、表面が平坦である。

尚、(1)～(12)に記載した構成は、あくまで一例であり、これに限定されるものではない。

40

【発明の効果】**【0007】**

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

本発明の液晶表示装置によれば、段差部にて、絶縁膜の両側に形成される電極同士が短絡するのを防止することが可能となる。

【発明を実施するための最良の形態】**【0008】**

以下、図面を参照して本発明の実施例を詳細に説明する。

50

なお、実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

図1は、本発明の実施例の液晶表示パネルの1サブピクセルの構成を示す平面図である。

図2は、図1に示すA - A'切断線に沿った断面構造を示す断面図である。以下、図2を用いて、本実施例の液晶表示パネルの構造について説明する。

本実施例の液晶表示パネルは、面状の対向電極を使用するIPS方式の液晶表示パネルであり、図2に示すように、液晶層LCを介して互に対向配置される透明基板(100B)と、透明基板(100A)とを有する。本実施例では、透明基板(100B)の主表面側が観察側となっている。

透明基板(100B)は、ガラス基板10Bを有し、ガラス基板10Bの液晶層LC側には、ガラス基板10Bから液晶層LCに向かって順に、遮光膜(BM)およびカラーフィルタ層(CF)、オーバーコート層13B、配向膜15Bが形成される。さらに、透明基板(100B)の外側には偏光板11Bが形成される。

また、透明基板(100A)は、ガラス基板10Aを有し、ガラス基板10Aの液晶層LC側には、ガラス基板10Aから液晶層LCに向かって順に、絶縁膜12、層間絶縁膜13A、対向電極として機能する透明電極(ITO2)、塗布型絶縁膜20、画素電極(ITO1)、配向膜15Aが形成される。さらに、透明基板(100A)の外側には偏光板11Aが形成される。

また、絶縁膜12は、下地膜12A、ゲート絶縁膜12B、層間絶縁膜12C、層間絶縁膜12Dで構成される。

【0009】

図1に戻って、Dは映像線(ドレイン線、ソース線ともいう)、Gは走査線(ゲート線ともいう)、SH1~SH4はスルーホール(コンタクトホールともいう)、1は反射電極、2はゲート電極、3は半導体層、4はソース電極(映像線Dをソース線と呼ぶ場合はドレイン電極ともいう)である。

ここで、反射電極1は、例えば、下層のモリブデン(Mo)(1a)と、上層のアルミニウム(Al)(1b)の2層構造とされる。

図3は、図1の等価回路を示す図であり、図1の容量素子(CLC)は液晶容量、容量素子(Cst)は、塗布型絶縁膜20を挟んで形成される画素電極(ITO1)と、対向電極として機能する透明電極(ITO2)とで形成される保持容量(蓄積容量ともいう)である。

実際の液晶表示パネルでは、図1に示す等価回路が、例えば、携帯電話機に使用されるカラー表示の液晶表示パネルであれば、サブピクセル数が240×320×3のマトリクス状に配置されることになる。なお、本実施例の液晶表示装置の駆動方法は、IPS方式の液晶表示装置と同じであるので、駆動方法の説明は省略する。

本実施例の液晶表示パネルは、半透過型の液晶表示パネルであり、反射電極1が形成される領域が、反射型の液晶表示パネルを構成し、それ以外の部分が透過型の液晶表示パネルを構成する。

【0010】

以下、図1に示す薄膜トランジスタの部分の構成について説明する。

図4は、図1に示すB - B'切断線に沿った、透明基板(100A)側の断面構造を示す断面図である。なお、図4、および後述する図5、図6、図7、図9、図13、図14では、偏光板11Aの図示は省略している。

図4に示すように、ガラス基板10A上に形成された、例えば、SiNとSiO₂の積層膜等からなる下地膜12A上に、半導体層3が形成される。なお、半導体層3は、アモルファスシリコン膜、或いは、ポリシリコン膜で構成される。

この半導体層3上には、例えばSiO₂からなるゲート絶縁膜12Bが形成され、このゲート絶縁膜12B上にゲート電極2が形成される。

ゲート電極2上には、例えば、SiO₂、SiN等からなる層間絶縁膜12Cが形成さ

10

20

30

40

50

れ、この層間絶縁膜 1 2 C 上に、映像線 (D) と、ソース電極 4 が形成される。そして、半導体層 3 は、スルーホール (S H 1) を介して映像線 (D) に接続され、さらに、スルーホール (S H 2) を介してソース電極 4 に接続される。

また、映像線 (D)、およびソース電極 4 上には、 SiO_2 、 SiN 等からなる層間絶縁膜 1 2 D が形成され、この層間絶縁膜 1 2 D 上には、例えばアクリル樹脂などからなる層間絶縁膜 1 3 A が形成される。

ここで、ソース電極 4 上で、層間絶縁膜 1 2 D、および層間絶縁膜 1 3 A には、スルーホール (S H 3) が形成される。

【 0 0 1 1 】

本実施例では、このスルーホール (S H 3) 内にも、塗布型絶縁膜 2 0 が形成される。ここで、スルーホール (S H 3) 内に形成された塗布型絶縁膜 2 0 には、スルーホール (S H 4) が形成され、このスルーホール (S H 4) 内に形成された透明導電膜 (例えば、ITO ; Indium-Tin-Oxide) により、画素電極 (I T O 1) が、ソース電極 4 に電氣的に接続される。

このようにして、画素電極 (I T O 1) は、画素に形成されたアクティブ素子と電氣的に接続されている。そして、画素電極 (I T O 1) には、走査線 (G) で駆動されるアクティブ素子を介して、映像線 (D) から映像信号が書き込まれる。

以下、図 4 に示す塗布型絶縁膜 2 0 の形成方法について説明する。

図 5 は、図 4 に示す塗布型絶縁膜 2 0 の形成方法の一例を説明するための図である。

初めに、図 5 (a) に示すように、通常の方法により、ガラス基板 1 0 A 上に、下地膜 1 2 A と、半導体層 3 と、ゲート絶縁膜 1 2 B と、ゲート電極 2 と、層間絶縁膜 1 2 C と、映像線 (D) と、ソース電極 4 と、層間絶縁膜 1 2 D と、層間絶縁膜 1 3 A とを形成し、ソース電極 4 上で、層間絶縁膜 1 2 D、および層間絶縁膜 1 3 A に、スルーホール (S H 3) を形成する。そして、塗布型絶縁材料 2 0 a を、厚さが、例えば $2 \sim 5 \mu\text{m}$ となるように成膜する。なお、層間絶縁膜 1 3 A は、膜厚が、例えば $1.5 \sim 3 \mu\text{m}$ の厚さに形成する。

次に、図 5 (b) に示すように、塗布型絶縁材料 2 0 a を、例えば $100 \sim 500 \text{ nm}$ の厚さの膜厚になるように薄膜化する。

この薄膜化を行う方法としては、塗布型絶縁材料 2 0 a が感光性材料の場合は、未露光で現像するか、アッシングにより厚さを薄くすればよく、また、塗布型絶縁材料 2 0 a が非感光性材料の場合は、全面エッチングにより行えばよい。

次に、図 5 (c) に示すように、スルーホール (S H 4) を形成して、塗布型絶縁膜 2 0 を形成する。

このスルーホール (S H 4) は、塗布型絶縁材料 2 0 a が感光性材料の場合は、露光・現像により形成でき、また、塗布型絶縁材料 2 0 a が非感光性材料の場合は、ホト・エッチングで行えばよい。

【 0 0 1 2 】

図 6 は、図 4 に示す塗布型絶縁膜 2 0 の形成方法の他の例を説明するための図である。

初めに、図 6 (a) に示すように、通常の方法により、ガラス基板 1 0 A 上に、層間絶縁膜 1 2 A と、半導体層 3 と、ゲート絶縁膜 1 2 B と、ゲート電極 2 と、層間絶縁膜 1 2 C と、映像線 (D) と、ソース電極 4 と、層間絶縁膜 1 2 D と、層間絶縁層 1 3 A とを形成し、ソース電極 4 上で、層間絶縁膜 1 2 D、および層間絶縁層 1 3 A に、スルーホール (S H 3) を形成する。そして、感光性の塗布型絶縁材料 2 0 a を、厚さが $2 \sim 5 \mu\text{m}$ の厚さに成膜する。

次に、図 6 (b) に示すように、ハーフ露光技術により、スルーホール (S H 4) の部分 (図 6 の矢印 A の部分) は十分に露光し、その他の部分 (図 6 の矢印 B の部分) はハーフ露光する。その後、現像して、厚さが、例えば $100 \sim 500 \text{ nm}$ で、スルーホール (S H 4) を有する塗布型絶縁膜 2 0 を形成する。

なお、感光性の塗布型絶縁材料 2 0 a として、未露光で現像した時に、膜厚の膜減り量 (膜厚が薄くなる量) が多いものを使用する場合には、図 6 (b) では、ハーフ露光技術

10

20

30

40

50

の代わりに、通常の露光、現像でもよい。

図7は、本実施例の液晶表示パネルの変形例の透明基板(100A)側の断面構造を示す断面図である。この図7は、図1に示すB-B'切断線に相当する部分の断面構造を示す断面図である。

図7に示す構造は、対向電極として機能する透明電極(ITO2)と、反射電極1の上に、CVD法により、絶縁膜23を形成し、その上に、塗布型絶縁膜20を形成するようにしたものである。

尚、絶縁膜23を、塗布型絶縁膜20と画素電極(ITO1)との間に形成しても良い。

【0013】

図13は、塗布型絶縁膜20の形成方法として、塗布型絶縁材料を薄く塗って形成した場合を示す図である。塗布型絶縁膜20の形成方法として、塗布型絶縁材料を薄く塗って形成した場合には、図13のAに示すように、スルーホール(SH4)の領域において、塗布型絶縁膜20の膜厚が薄くなり、対向電極として機能する透明電極(ITO2)と、画素電極(ITO1)が短絡する恐れがある。このように、塗布型絶縁材料を薄く塗って形成した場合は、スルーホール(SH4)の周辺において、塗布型絶縁膜20の表面が十分に平坦化されていない状態となる恐れがある。尚、短絡の問題を避けるためには、スルーホール(SH4)の周辺において対向電極を形成しないようにすればよい。但し、その場合は表示に用いられる面積が減り、開口率が小さくなるという問題がある。また、保持容量が小さくなるという問題がある。

これに対して、本実施例では、図4のAに示すように、スルーホール(SH4)の領域において、塗布型絶縁膜20の膜厚が充分厚いので、表面が平坦でカバレッジが良好であり、対向電極として機能する透明電極(ITO2)と、画素電極(ITO1)が短絡する恐れがない。したがって、スルーホール(SH4)の近傍にも対向電極を形成することが可能となる。

尚、層間絶縁膜13A、塗布型絶縁材料20a、塗布型絶縁膜20の膜厚は、あくまで一例であるため、例示した範囲に限定されるものではない。尚、層間絶縁膜13Aの膜厚が塗布型絶縁膜20の膜厚の2倍以上あると、図13で説明したように塗布型絶縁材料20aを薄く塗っただけでは段差部の周辺で平坦化が不十分となる恐れがあるため、図5や図6で示したようなプロセスにより形成することが望ましい。

図14は、対向電極として機能する透明電極(ITO2)と、反射電極1との上に、CVD法により形成された絶縁膜23を形成し、対向電極と画素電極(ITO1)との間を絶縁するようにした場合を示す図である。

この場合には、図14のAに示すように、反射電極1による凹凸を平坦化できないため、ラビング不足が発生し、これによりドメインが発生するためコントラストが低下することになる。

しかしながら、本実施例では、図4のBに示すように、反射電極1の段差を吸収することができ、塗布型絶縁膜20の表面を平坦化することができる。これにより、ラビング不足によるドメインを防止でき、コントラストを向上させることが可能となる。

なお、前述の特許文献1には、平坦化膜(210)を有する液晶表示パネルが記載されている。しかしながら、この特許文献1には、塗布型絶縁膜20で保持容量を形成することは開示されていない。

【0014】

なお、本実施例において、画素電極(ITO1)は、図1に示すような、一部が開放した形状のスリットを有する櫛歯形状に代えて、図8に示すような、閉じた形状のスリット30を内部に有する矩形形状であってもよい。図1、図8の何れの場合も、画素電極は線状部分を有する構造となっている。

図9は、本実施例の液晶表示パネルの変形例の透明基板(100A)側の断面構造を示す断面図である。この図9は、図1に示すB-B'切断線に相当する部分の断面構造を示す断面図である。

図 9 に示す構造では、反射電極 1 に入射される光を、拡散・反射させるために、反射電極 1 に凹凸を形成したものである。このような構造でも、反射電極 1 の凹凸を吸収し、塗布型絶縁膜 20 の表面を平坦化することができる。

なお、図 9 に示す構造では、対向電極の図示は省略しているが、通常の IPS 方式の液晶表示パネルの場合には、透明基板 (100A) 側に、また、縦電界方式 (例えば TN 方式や VA 方式など) の液晶表示パネルの場合には、透明基板 (100B) 側に形成される。また、IPS 方式の場合には、反射電極 1 が対向電極を兼ねても良い。

このように、本発明は、面状の対向電極を使用する IPS 方式の液晶表示パネルに限定されるものではなく、通常の IPS 方式の液晶表示パネル、あるいは、縦電界方式の液晶表示パネルにも適用可能である。

10

この場合に、透明電極 (ITO2) または反射電極 1 は、画素電極 (ITO1) との間で、保持容量 (Cst) を形成するための電極として使用される。

尚、縦電界方式の液晶表示パネルの場合は、画素電極 (ITO1) はスリットを有さない形状であっても良いし、マルチドメイン化するためにスリットを形成しても良い。

【0015】

図 10 は、本発明の実施例の液晶表示パネルの変形例の 1 サブピクセルの構成を示す平面図である。

図 11 は、図 10 に示す A - A' 切断線に沿った断面構造を示す断面図である。

図 10、図 11 に示す構造は、本発明を、通常の IPS 方式の液晶表示パネルに適用した場合の構造を図示したものである。

20

なお、図 10、図 11 において、ITO3 は、対向電極を示す。なお、図 11 において、透明電極 (ITO2) の下層側 (ガラス基板 10A 側) は、層間絶縁膜 13A 以外の構造の図示は省略している。図 10 においても、透明電極 (ITO2) は、対向電極の役割と、保持容量形成の役割を果たす。

図 12 は、本発明の実施例の液晶表示パネルの変形例の断面構造を示す断面図である。この図 12 は、図 1 に示す A - A' 切断線に相当する部分の断面構造を示す断面図である。

図 12 に示す構造は、本発明を、縦電界方式の液晶表示パネルに適用した場合の構造を図示したものである。

縦電界方式の液晶表示パネルでは、対向電極 (コモン電極ともいう) (ITO3) は、透明基板 (100B) 側に形成される。また、透明電極 (ITO2) は、保持容量形成の役割を果たす。尚、図 9 の実施例と組み合わせ、反射電極 1 を形成してもよい。

30

以上、本発明者によってなされた発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

例えば、半透過型ではなく、透過型、あるいは、反射型の液晶表示装置に適用しても良い。透過型の場合は、反射電極 1 を省略可能である。反射型の場合は、透明電極 (ITO2) の代わりに、反射電極 1 を形成すればよい。

透過型、あるいは、半透過型の場合には、液晶表示パネルの背面に図示しないバックライトを配置しても良い。反射型の場合には、液晶表示パネルの前面 (観察者側) に、図示しないフロントライトを配置しても良い。

40

また、本発明は、液晶表示装置に限定されず、アクティブ素子と保持容量とを有する表示装置に対しても適用可能である。

【図面の簡単な説明】

【0016】

【図 1】本発明の実施例の液晶表示パネルの 1 サブピクセルの構成を示す平面図である。

【図 2】図 1 に示す A - A' 切断線に沿った断面構造を示す断面図である。

【図 3】図 1 の等価回路を示す図である。

【図 4】図 1 に示す B - B' 切断線に沿った、透明基板 (100A) 側の断面構造を示す断面図である。

50

【図 5】図 4 に示す塗布型絶縁膜の形成方法の一例を説明するための図である。

【図 6】図 4 に示す塗布型絶縁膜の形成方法の他の例を説明するための図である。

【図 7】本発明の実施例の液晶表示パネルの変形例の透明基板（100A）側の断面構造を示す断面図である。

【図 8】画素電極の変形例を示す図である。

【図 9】本発明の実施例の液晶表示パネルの変形例の透明基板（100A）側の断面構造を示す断面図である。

【図 10】本発明の実施例の液晶表示パネルの変形例の 1 サブピクセルの構成を示す平面図である。

【図 11】図 10 に示す A - A' 切断線に沿った断面構造を示す断面図である。

10

【図 12】本発明の実施例の液晶表示パネルの変形例の断面構造を示す断面図である。

【図 13】塗布型絶縁膜 20 の形成方法として、塗布型絶縁材料を薄く塗って形成した場合を示す図である。

【図 14】対向電極として機能する透明電極（ITO2）と、反射電極 1 との上に、CVD 法により形成された絶縁膜を形成し、対向電極と画素電極（ITO1）との間を絶縁するようにした場合を示す図である。

【符号の説明】

【0017】

1 反射電極

1a モリブデン（Mo）

1b アルミニウム（Al）

2 ゲート電極

3 半導体層

4 ソース電極

10A, 10B ガラス基板

11A, 11B 偏光板

12 絶縁膜

12A 下地膜

12B ゲート絶縁膜

12C, 12D 層間絶縁膜

13A 層間絶縁膜

13B オーバーコート層

15A, 15B 配向膜

20 塗布型絶縁膜

20a 塗布型絶縁材料

23 絶縁膜

30 スリット

100A, 100B 透明基板

LC 液晶層

BM 遮光膜

CF カラーフィルタ層

ITO1 画素電極

ITO2 透明電極

ITO3 対向電極

D 映像線（ドレイン線、ソース線）

G 走査線（ゲート線）

SH1 ~ SH4 スルーホール

CLC 液晶容量

Cst 保持容量

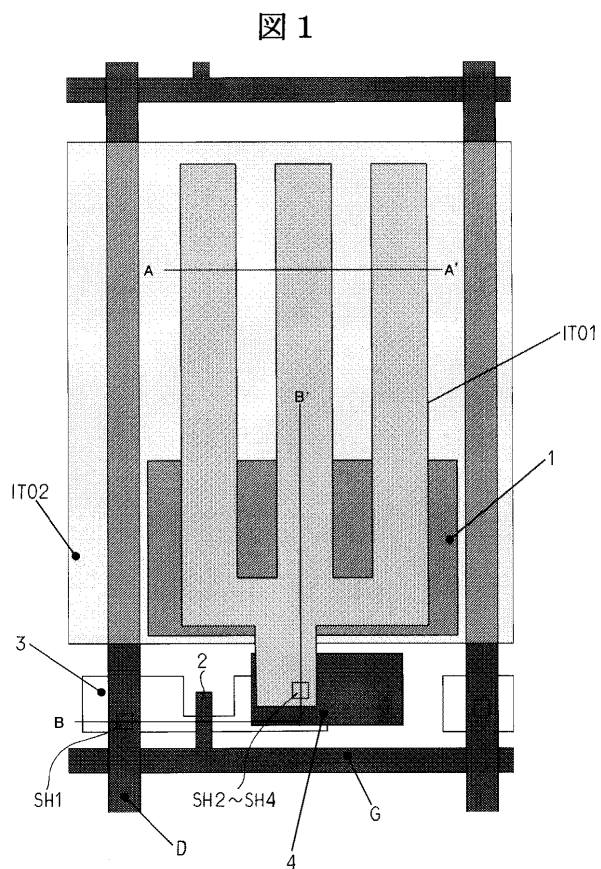
20

30

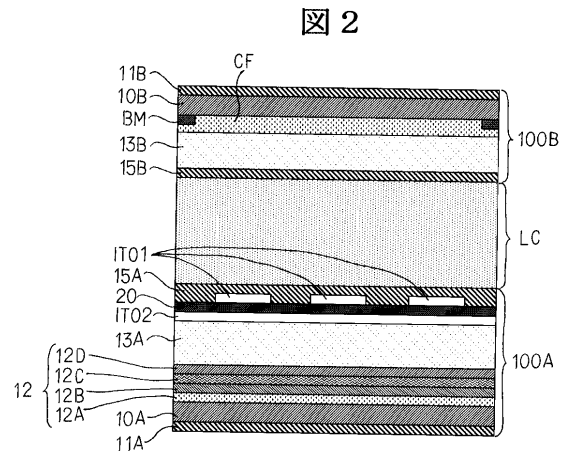
40

50

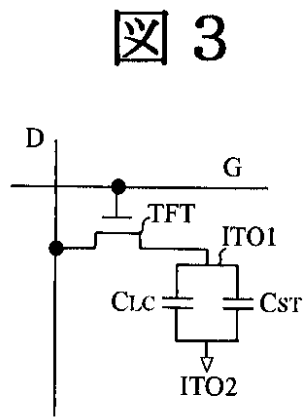
【図 1】



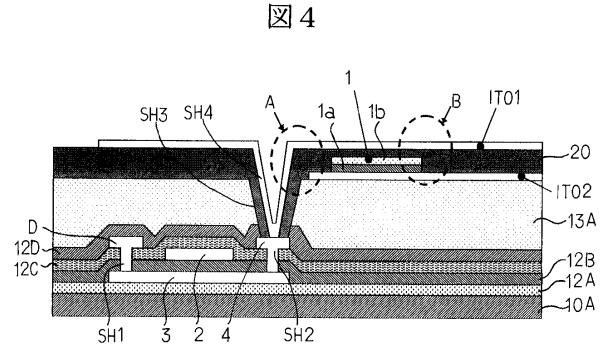
【図 2】



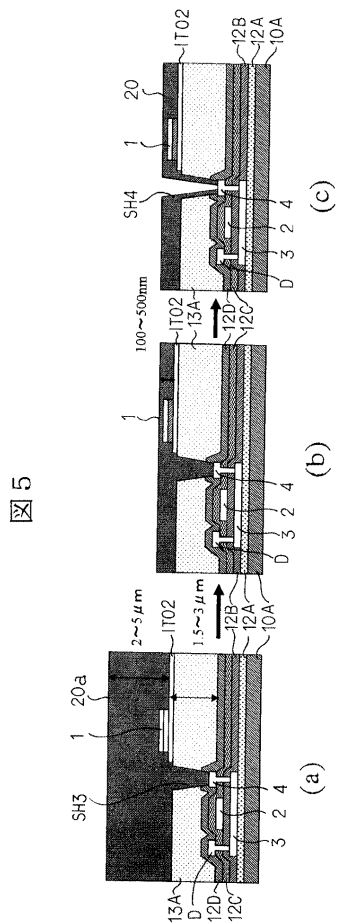
【 図 3 】



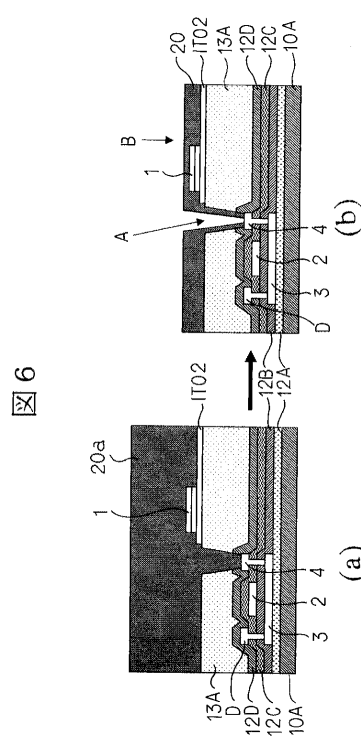
【 図 4 】



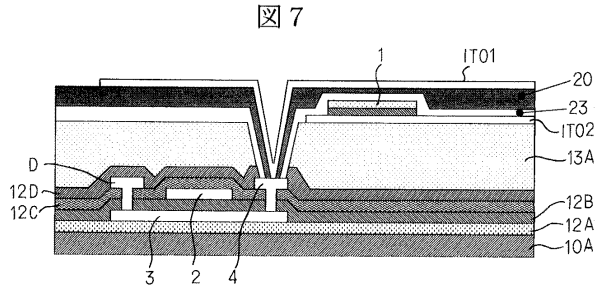
【 図 5 】



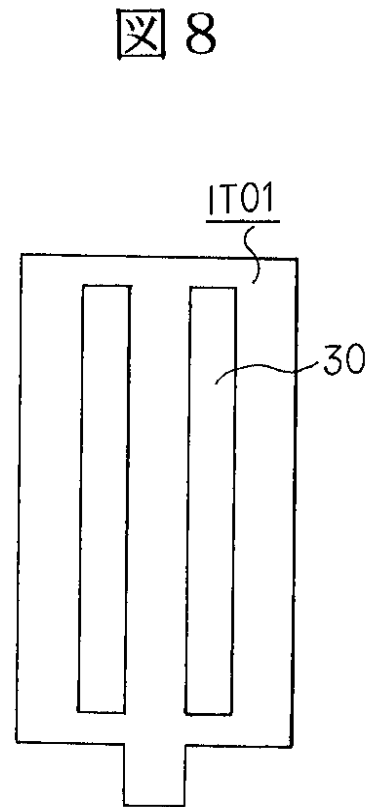
【 図 6 】



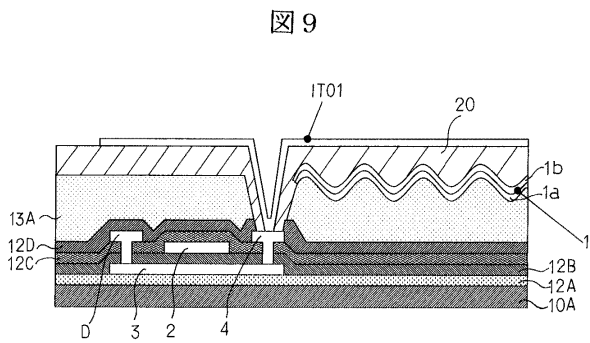
【図 7】



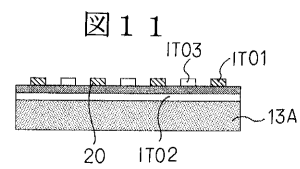
【図 8】



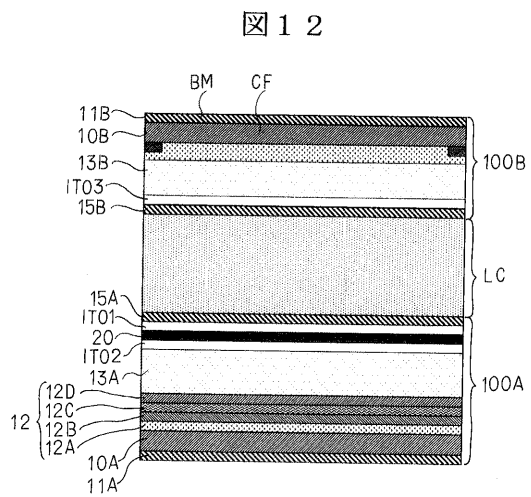
【図 9】



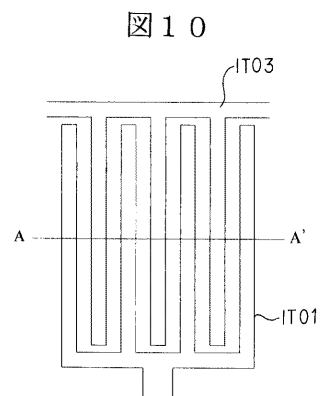
【図 11】



【図 12】



【図 10】



[illegible]

Fig. 1 is a cross-sectional view of a semiconductor device. The device is built on a substrate 10A. The substrate 10A is composed of several layers: 10A, 12A, 12B, 12C, and 12D. A central trench SH4 is formed in the substrate, and it is filled with a material 4. On either side of the trench SH4, there are regions 1a and 1b, which are part of a larger structure 1. A dashed circle A indicates a specific area of interest. Other labels include IT01, IT02, 23, 2, 3, and D.

フロントページの続き

- (72)発明者 落合 孝洋
千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内
- (72)発明者 木村 泰一
千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内
- (72)発明者 槇 正博
千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内
- (72)発明者 宮沢 敏夫
千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

合議体

審判長 黒瀬 雅一

審判官 東 治企

審判官 吉野 公夫

- (56)参考文献 特開 2 0 0 2 - 3 2 8 3 8 5 (J P , A)
特開 2 0 0 0 - 8 9 2 5 5 (J P , A)
特開 2 0 0 4 - 2 9 4 9 1 2 (J P , A)
特開 2 0 0 2 - 2 9 6 6 1 1 (J P , A)
特開 2 0 0 3 - 2 0 7 7 9 5 (J P , A)
特開 2 0 0 5 - 5 5 6 4 6 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)

G02F 1/1343

G02F 1/1368